

AD5750/AD5750-1

主要特性

电流输出范围：4 mA至20 mA、0 mA至20 mA或

0 mA至24 mA、±20 mA和±24 mA

总非调整误差(TUE)：±0.03% FSR

输出温漂：±5 ppm/°C(典型值)

电压输出范围：0 V至5 V、0 V至10 V、±5 V和±10 V，提供20%的超量程特性

总非调整误差(TUE)：±0.02% FSR

输出温漂：±3 ppm/°C

灵活的串行数字接口

片内输出故障检测

PEC差错校验

异步CLEAR(清零)功能

灵活的上电调理至0 V或三态

电源电压范围

AVDD：+12 V(±10%)至+24 V(±10%)

AVSS：-12 V(±10%)至-24 V(±10%)

输出环路顺从电压：AVDD - 2.75 V

温度范围：-40°C至+105°C

32引脚5 mm × 5 mm LFCSP封装

应用

过程控制

激励器控制

PLC(可编程控制器)

概述

AD5750是一款单通道、低成本、高精度、电压/电流输出驱动器，输出范围可通过硬件或软件编程。软件输出范围可通过SPI/MICROWIRE™兼容串行接口进行设置。AD5750可满足PLC和工业过程控制应用。AD5750的模拟输入由低电压、单电源数模转换器提供，对该模拟输入进行调理以提供所需的输出电流/电压范围。模拟输入范围为0 V至4.096 V。

AD5750提供五种可编程输出电流范围：4~20 mA、0~20 mA或0~24 mA、±20 mA和±24 mA。

通过配置单独的引脚可以提供四种输出电压范围：0 V~5 V、0 V~10 V、±5 V或±10 V。所有电压范围均提供20%的超量程特性。

AD5750的模拟输出有短路和开路保护功能，可以驱动1 μF的容性负载和0.1 H的感性负载。

该器件的工作电压范围是±12 V~±24 V。输出环路电压范围是0 V~AVDD - 2.75 V。

AD5750采用灵活的串行接口并且兼容SPI和MICROWIRE，可以在3线模式下工作，使隔离应用中对数字隔离的要求减到最低。而且，该接口使用CRC-8纠错方案，具有可选择的PEC差错校验功能，适用于可能发生数据通信故障的工业环境。

该器件还具有上电复位功能，用于确保器件在已知状态下上电(0 V或三态)，并且具有异步CLEAR引脚，用于将输出电压设置为零电平/中间电平，或者是选定的电流范围的下限值

HW SELECT引脚用于在上电时将器件编程模式配置为硬件编程或软件编程。

表1. 相关器件

产品型号	描述
AD5422	单通道、16位、串行输入、内置电流源和电压输出DAC

Rev. C

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

ADI中文版数据手册是英文版数据手册的译文，敬请谅解翻译中可能存在的语言组织或翻译错误，ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性，请参考ADI提供的最新英文版数据手册。

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113 ©2009-2010 Analog Devices, Inc. All rights reserved.

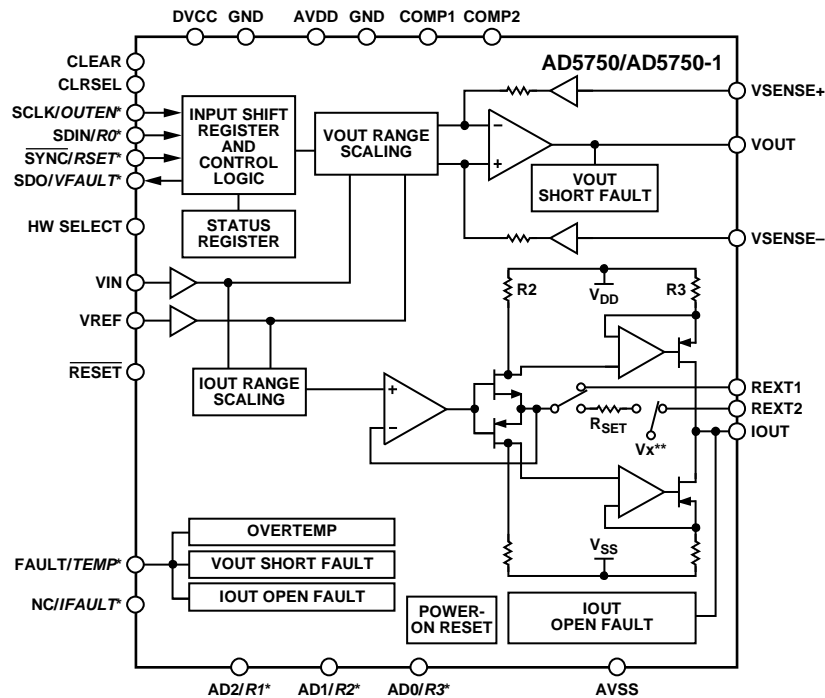
目录

特性.....	1	OUTEN.....	26
应用.....	1	软件控制.....	26
概述.....	1	硬件控制.....	28
修订历史.....	2	传递函数.....	28
功能框图.....	3	特性详情.....	29
技术规格.....	4	输出故障报警—软件模式.....	29
时序特性.....	8	输出故障报警—硬件模式.....	29
绝对最大额定值.....	10	电压输出短路保护.....	29
ESD警告.....	10	异步清零(CLEAR).....	29
引脚配置和功能描述.....	11	外部电流设置电阻.....	30
典型工作特性.....	13	可编程超量程模式.....	30
电压输出.....	13	分组差错校验.....	30
电流输出.....	17	应用信息.....	31
术语.....	22	瞬态电压保护.....	31
工作原理.....	23	散热考量.....	31
软件模式.....	23	布局指南.....	31
电流输出架构.....	25	电流隔离接口.....	32
驱动感性负载.....	25	微处理器接口.....	32
AD5750上电状态.....	25	外形尺寸.....	33
上电时的默认寄存器.....	26	订购指南.....	33
复位功能.....	26		

修订历史

2009年7月-版本0: 初始版

功能框图



* DENOTES SHARED PIN. SOFTWARE MODE DENOTED BY REGULAR TEXT, HARDWARE MODE DENOTED BY *ITALIC* TEXT. FOR EXAMPLE, FOR FAULT/*TEMP* PIN, IN SOFTWARE MODE, THIS PIN TAKES ON FAULT FUNCTION. IN HARDWARE MODE, THIS PIN TAKES ON *TEMP* FUNCTION.
 ** V_x IS AN INTERNAL BIAS VOLTAGE (CAN BE GROUND OR OTHER VOLTAGE) THAT IS USED TO GENERATE THE INTERNAL SENSE CURRENTS NEEDED FOR THE CURRENT OUTPUTS.

图1.

07268-001

技术规格

AVDD/AVSS = ±12 V (± 10%)至±24 V (± 10%)、DVCC = 2.7 V至5.5 V, 且GND = 0 V。IOUT; $R_{LOAD} = 300 \Omega$ 。除非另有说明, 所有规格均为 T_{MIN} 至 T_{MAX} 。

表2.

参数1	最小值	典型值	最大值	单位	测试条件/注释
输入电压范围		0至4.096		V	输出端无负载
输入漏电流	-1		+1	μA	
基准电压输入 基准输入电压		4.096		V	外部基准电压源需要与此处所述完全相同; 否则, 精度误差会表现为输出端的误差
输入漏电流	-1		+1	μA	
电压输出 输出电压范围	0		5	V	AVDD需要至少具有1.1 V的裕量, 或者大于11.1 V
	0		10	V	
	-5		+5	V	
	-10		+10	V	
输出电压超量程	0		6	V	AVDD/AVSS需要至少具有1.1 V的裕量, 或者大于±11.1 V 可编程超量程; 参见“特性详情”部分
	0		12	V	
	-6		+6	V	
	-12		+12	V	
	-2.5		+2.5	V	
精度 总非调整误差(TUE) B级	-0.1		+0.1	% FSR	规格包括全温度范围内的增益误差和失调误差, 以及在 $T_A = 125^\circ\text{C}$ 下工作 1000小时后出现的漂移
A级	-0.05	±0.02	+0.05	% FSR	$T_A = 25^\circ\text{C}$
	-0.3		+0.3	% FSR	规格包括全温度范围内的增益误差和失调误差, 以及在 $T_A = 125^\circ\text{C}$ 下工作 1000小时后出现的漂移
相对精度(INL)	-0.1	±0.05	+0.1	% FSR	$T_A = 25^\circ\text{C}$
双极性零误差(中间电平失调)	-0.02	±0.005	+0.02	% FSR	
	-10		+10	mV	±10 V范围
	-8	±0.5	+8	mV	$T_A = 25^\circ\text{C}$, ±10 V范围
	-5		+5	mV	±5 V范围
	-4	±0.3	+4	mV	$T_A = 25^\circ\text{C}$, ±5 V范围
双极性零误差TC ²		±1.5		ppm FSR/°C	所有双极性范围
零电平误差	-10		+10	mV	±10 V范围
	-8	±0.5	+8	mV	$T_A = 25^\circ\text{C}$, ±10 V范围
	-5		+5	mV	±5 V范围
	-4	±0.3	+4	mV	$T_A = 25^\circ\text{C}$, ±5 V范围
零电平误差TC ²		±1		ppm FSR/°C	所有双极性范围
零电平/失调误差	-5		+5	mV	0 V至10 V范围
	-4	±0.5	+4	mV	$T_A = 25^\circ\text{C}$, 0 V至10 V范围
	-3		+3	mV	0 V至5 V范围
	-2.2	±0.3	+2.2	mV	$T_A = 25^\circ\text{C}$, 0 V至5 V范围

AD5750/AD5750-1

参数 ¹	最小值	典型值	最大值	单位	测试条件/注释
增益误差	-0.05	±2	+0.05	ppm FSR/°C	所有单极性范围
增益TC ²	-0.04	±0.015	+0.04	% FSR	所有双极性/单极性范围
满量程误差	-0.05	±0.5	+0.05	ppm FSR/°C	T _A = 25°C
满量程误差TC ²	-0.04	±0.015	+0.04	% FSR	所有双极性/单极性范围
		±1.5		ppm FSR/°C	T _A = 25°C
电压输出特性 ²					
裕量			1.3	V	输出端无负载
短路电流		15		mA	
负载	1			kΩ	
容性负载稳定性					T _A = 25°C
RLOAD = ∞			1	nF	
RLOAD = 2 kΩ			1	nF	
RLOAD = ∞			2	μF	需要外部补偿电容；参见“驱动感性负载”部分
直流输出阻抗		0.12		Ω	
0 V至5 V范围, ¼至¾阶跃				nA	
0 V至5 V范围, 40 mV输入阶跃		7		μs	指定2 kΩ 220 pF, ±0.05%
压摆率		4.5		μs	指定2 kΩ 220 pF, ±0.05%
输出噪声		2		V/μs	指定2 kΩ 220 pF
		2.5		μV rms	带宽: 0.1 Hz至10 Hz
		45.5		μV rms	带宽: 100 kHz
输出噪声频谱密度		165		nV/√Hz	10 kHz时测量；指定2 kΩ 220 pF
交流电源抑制比		-65		dB	200 mV、50 Hz/60 Hz正弦波叠加于电源电压上
直流电源抑制比		10		μV/V	输出端无负载
电流输出					
输出电流范围	0		24	mA	
	0		20	mA	
	4		20	mA	
	-20		+20	mA	
	-24		+24	mA	
输出电流超量程	0		24.5	mA	参见“特性详情”部分
	0		20.4	mA	参见“特性详情”部分
	4		20.4	mA	参见“特性详情”部分
精度(内部R _{SET})					
总非调整误差(TUE)					
B级	-0.2		+0.2	% FSR	规格包括全温度范围内的增益误差和失调误差, 以及在T _A = 125°C下工作1000小时后出现的漂移
	-0.08	±0.03	+0.08	% FSR	T _A = 25°C
A级	-0.5		+0.5	% FSR	规格包括全温度范围内的增益误差和失调误差, 以及在T _A = 125°C下工作1000小时后出现的漂移
	-0.3	±0.15	+0.3	% FSR	T _A = 25°C
相对精度(INL)	-0.02	±0.01	+0.02	% FSR	单极性范围
	-0.03	±0.015	+0.03	% FSR	双极性范围
失调误差	-16		+16	μA	输出范围: 4 mA至20 mA、0 mA至20 mA、0 mA至24 mA
	-10	+5	+10	μA	T _A = 25°C
	-50		+50	μA	输出范围: ±20 mA、±24 mA
	-26		+26	μA	T _A = 25°C

AD5750/AD5750-1

参数 ¹	最小值	典型值	最大值	单位	测试条件/注释
失调误差TC ²		±3		ppm FSR/°C	所有输出范围
双极性零误差	-35		+35	μA	输出范围: ±20 mA、±24 mA
	-24	+15	+24	μA	T _A = 25°C
双极性零TC ²		±0.5		ppm FSR/°C	
增益误差	-0.2		+0.2	% FSR	输出范围: 4 mA至20 mA、0 mA至20 mA、0 mA至24 mA
	-0.25		+0.25	% FSR	
	-0.03	±0.006	+0.03	% FSR	
增益TC ²		±8		ppm FSR/°C	所有输出范围
满量程误差	-0.2		+0.2	% FSR	T _A = 25°C
	-0.125	±0.02	+0.125	% FSR	所有输出范围
满量程TC ²		±4		ppm FSR/°C	
精度(外部RSET)					
总非调整误差(TUE)					
B级	-0.1		+0.1	% FSR	规格包括全温度范围内的增益误差和失调误差, 以及在T _A = 125°C下工作1000小时后出现的漂移
	-0.08	±0.03	+0.08	% FSR	T _A = 25°C
A级	-0.3		+0.3	% FSR	规格包括全温度范围内的增益误差和失调误差, 以及在T _A = 125°C下工作1000小时后出现的漂移
	-0.1	±0.02	+0.1	% FSR	T _A = 25°C
相对精度(INL)	-0.02	±0.01	+0.02	% FSR	输出范围: 4 mA至20 mA、0 mA至20 mA、0 mA至24 mA
	-0.03	±0.015	+0.03	% FSR	输出范围: ±20 mA、±24 mA
失调误差	-14		+14	μA	输出范围: 4 mA至20 mA、0 mA至20 mA、0 mA至24 mA
	-11	+5	+11	μA	T _A = 25°C
	-20		+20	μA	输出范围: ±20 mA、±24 mA
	-15	+8	+15	μA	T _A = 25°C
失调误差TC ²		±2		ppm FSR/°C	所有输出范围
双极性零误差	-32		+32	μA	所有输出范围
	-22	+12	+22	μA	T _A = 25°C
双极性零TC ²		±0.5		ppm FSR/°C	
增益误差	-0.08		+0.08	% FSR	所有输出范围
	-0.07	±0.02	+0.07	% FSR	T _A = 25°C
增益TC		±1		ppm FSR/°C	所有输出范围
满量程误差	-0.1		+0.1	% FSR	所有输出范围
	-0.07	±0.02	+0.07	% FSR	T _A = 25°C
满量程TC ²		±2		ppm FSR/°C	所有输出范围
电流输出特性 ²					
电流环路顺从电压	0		AV _{DD} - 2.75	V	选择此参数时应确保不超过顺从电压
阻性负载		参见注释			需要具有较高电感值的合适电容;
感性负载		参见注释			参见“驱动感性负载”部分
建立时间					
4 mA至20 mA, 满量程阶跃		8.5		μs	250 Ω负载
120 μA阶跃, 4 mA至20 mA范围		1.2		μs	250 Ω负载
直流电源抑制比			1	μA/V	
输出阻抗		130		MΩ	

参数 ¹	最小值	典型值	最大值	单位	测试条件/注释
数字输入					JEDEC兼容
输入高电压 V_{IH}	2			V	
输入低电压 V_{IL}			0.8	V	
输入电流	-1		+1	μ A	每个引脚
引脚电容		5		pF	每个引脚
数数字输出 ²					
FAULT、IFault、TEMP、VFAULT					
输出低电压 V_{OL}			0.4	V	连接到DVCC的10 K Ω 上拉电阻
输出低电压 V_{OL}		0.6		V	2.5 mA时
输出高电压 V_{OH}	3.6			V	连接到DVCC的10 K Ω 上拉电阻
SDO					
输出低电压 V_{OL}	0.5	0.5		V	200 μ A吸入电流
输出高电压 V_{OH}	DVCC - 0.5	DVCC - 0.5		V	200 μ A流出电流
高阻抗输出电容		3		pF	
高阻抗漏电流	-1		+1	μ A	
电源要求					
$A_{V_{DD}}$	12		24	V	$\pm 10\%$
$A_{V_{SS}}$	-12		-24	V	$\pm 10\%$
DV_{CC}					
输入电压	2.7		5.5	V	
$A_{I_{DD}}$		4.4	5.6	mA	输出端无负载，且输出禁用
		5.2	6.2	mA	电流输出使能
		5.2	6.2	mA	电压输出使能
$A_{I_{SS}}$		2.0	2.5	mA	输出端无负载，且输出禁用
		2.5	3	mA	电流输出使能
		2.5	3	mA	电压输出使能
$D_{I_{CC}}$		0.3	1	mA	$V_{IH} = DVCC, V_{IL} = GND$
功耗		108		mW	$AV_{DD}/AV_{SS} = \pm 24 V$ ，输出端无负载

¹ 温度范围：-40°C至+105°C；+25°C（典型值）。

² 通过表征保证，未经生产测试。

AD5750/AD5750-1

时序特性

AVDD/AVSS = $\pm 12\text{ V}$ ($\pm 10\%$)至 $\pm 24\text{ V}$ ($\pm 10\%$)、DVCC = 2.7 V至5.5 V, 且GND = 0 V。VOOUT: $R_{\text{LOAD}} = 2\text{ k}\Omega$ 、CL = 200 pF、IOOUT: $R_{\text{LOAD}} = 300\ \Omega$ 。除非另有说明, 所有规格均为 T_{MIN} 至 T_{MAX} 。

表3.

参数1, 2	在 T_{MIN} 、 T_{MAX} 时的限值	单位	描述
t ₁	20	ns min	SCLK周期时间
t ₂	8	ns min	SCLK高电平时间
t ₃	8	ns min	SCLK低电平时间
t ₄	5	ns min	SYNC下降沿到SCLK下降沿建立时间
t ₅	10	ns min	第16个SCLK下降沿到SYNC上升沿(如果使用的是PEC, 则为第24个SCLK下降沿)
t ₆	5	ns min	SYNC最小高电平时间(写入模式)
t ₇	5	ns min	数据建立时间
t ₈	5	ns min	数据保持时间
t ₉ , t ₁₀	1.5	$\mu\text{s max}$	CLEAR脉冲低电平/高电平激活时间
t ₁₁	5	ns min	SYNC最小高电平时间(读取模式)
t ₁₂	40	ns max	SCLK上升沿到SDO有效(SDO CL= 15 pF)
t ₁₃	10	ns min	RESET脉冲低电平时间

¹ 通过表征保证, 未经生产测试。

² 所有输入信号均指定 $t_{\text{r}} = t_{\text{f}} = 5\text{ ns}$ (10%至90% DV_{CC})并从1.2 V电平起开始计时。

时序图

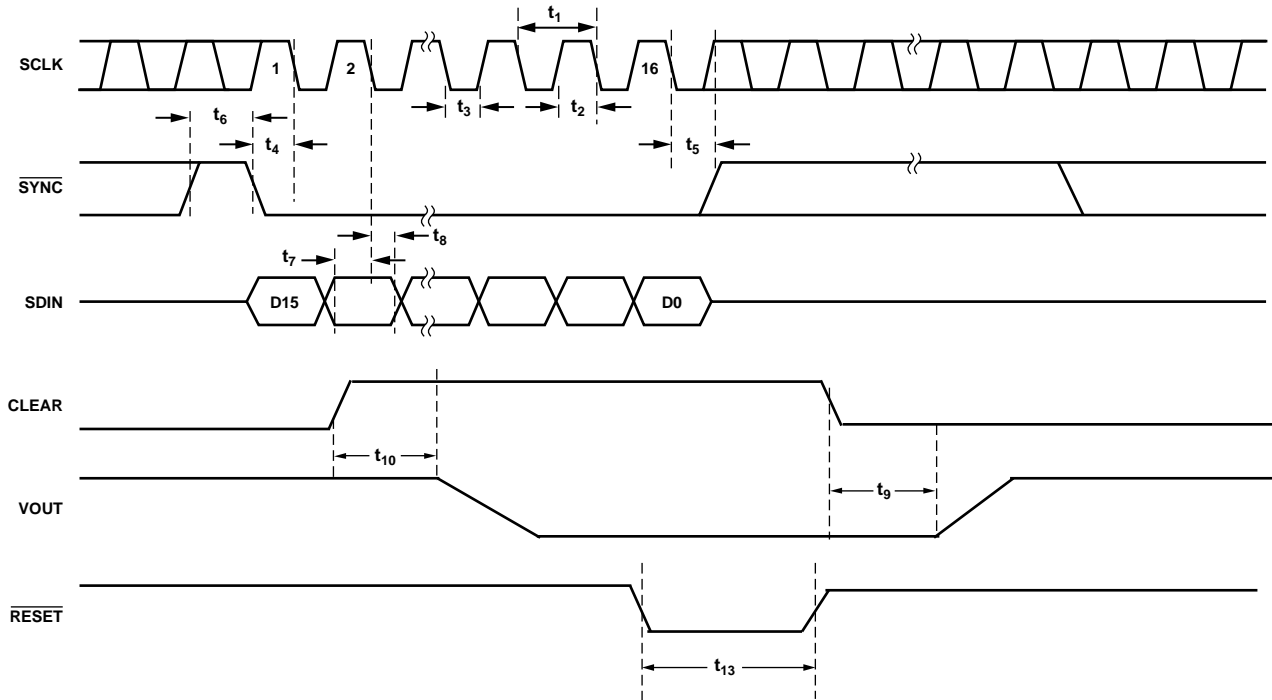


图 2. 写入模式时序图

07268-003

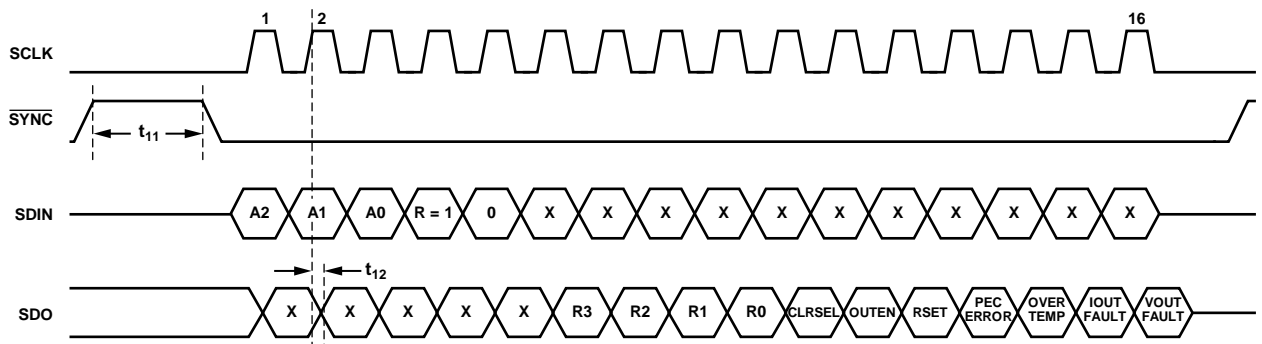


Figure 3. Readback Mode Timing Diagram

图 3. 回读模式时序图

07268-004

AD5750/AD5750-1

绝对最大额定值

除非另有说明， $T_A = 25^\circ\text{C}$ 。

100 mA以下的瞬态电流不会造成SCR闩锁。

表4.

参数	额定值
AVDD至GND	-0.3 V至+30 V
AVSS至GND	+0.3 V至-28 V
AVDD至AVSS	-0.3 V至+58 V
DVCC至GND	-0.3 V至+7 V
VSENSE+至GND	AV_{SS} 至 AV_{DD}
VSENSE-至GND	± 5.0 V
数字输入至GND	-0.3 V至 $DV_{CC} + 0.3$ V或7 V (取较小者)
数字输出至GND	-0.3 V至 $DV_{CC} + 0.3$ V或7 V (取较小者)
VREF至GND	-0.3 V至+7 V
VIN至GND	-0.3 V至+7 V
VOUT、IOUT至GND	AV_{SS} 至 AV_{DD}
工作温度范围	-40°C至+105°C
工业级	
存储温度范围	-65°C至+150°C
结温(T_J 最大值)	125°C
32引脚LFCSP封装	
θ_{JA} 热阻	28°C/W
引脚温度	JEDEC工业标准
焊接	J-STD-020
ESD(人体模型)	3 kV

注意，超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最大值，不表示在这些条件下或者在任何其它超出本技术规范操作章节中所示规格的条件下，器件能够正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

ESD警告



ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

引脚配置和功能描述

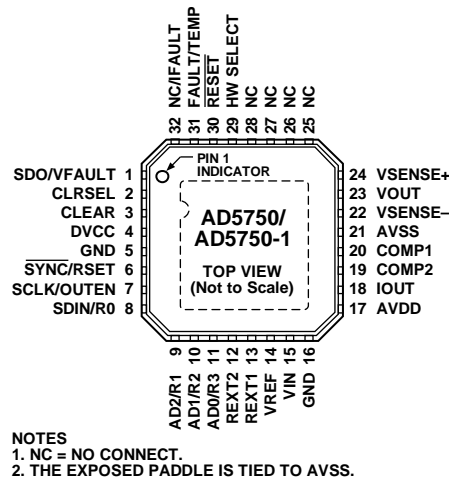


图 4. 引脚配置

表 4. 引脚功能描述

引脚编号	引脚名称	描述
1	SDO/VFAULT	串行数据输出(SDO)。在软件模式下，此引脚用于以回读模式从输入移位寄存器逐个输出数据。数据在SCLK上升沿逐个输出，而且在SCLK下降沿有效。此引脚为CMOS输出。 短路故障报警(VFAULT)。在硬件模式下，此引脚用作短路故障报警引脚，并会在检测到短路错误时置位低电平。此引脚为开漏输出，必须连接到上拉电阻。
2	CLRSEL	在硬件或软件模式下，此引脚用于选择清零值(零电平或中间电平码)。在软件模式下，此引脚可配置为具有内部CLRSEL位的逻辑OR。
3	CLEAR	高电平有效输入。置位此引脚可将输出电流/电压设置为选定范围(用户可选)的零电平码或中间电平码。CLEAR为具有内部清除位的逻辑OR。 在软件模式下，上电期间CLEAR引脚电平决定电压通道的上电条件，该通道可以设置为0 V或三态有效。详情参见“异步清零(CLEAR)”部分。
4	DVCC	数字电源。
5	GND	接地连接。
6	SYNC/RSET	对正边沿敏感的锁存(SYNC)。在软件模式下，上升沿并行将输入移位寄存器数据载入AD5750，同时更新输出。 电阻选择(RSET)。在硬件模式下，此引脚选择是使用内部电流检测电阻，还是使用外部电流检测电阻。 如果RSET = 0，则选择外部检测电阻。 如果RSET = 1，则选择内部检测电阻。
7	SCLK/OUTEN	串行时钟输入(SCLK)。在软件模式下，数据在SCLK下降沿读入输入移位寄存器。此引脚的时钟速率最高达50 MHz。 输出使能(OUTEN)。在硬件模式下，此引脚用作输出使能引脚。
8	SDIN/R0	串行数据输入(SDIN)。在软件模式下，数据必须在SCLK下降沿有效。 范围解码位(R0)。在硬件模式下，此引脚与R1、R2和R3一起用于选择器件上的输出电流/电压范围设置。
9	AD2/R1	器件寻址位(AD2)。在软件模式下，此引脚与AD1和AD0配合使用，允许一条总线上最多可以寻址八个器件。 范围解码位(R1)。在硬件模式下，此引脚与R0、R2和R3一起用于选择器件上的输出电流/电压范围设置。
10	AD1/R2	器件寻址位(AD1)。在软件模式下，此引脚与AD2和AD0配合使用，允许一条总线上最多可以寻址八个器件。 范围解码位(R2)。在硬件模式下，此引脚与R0、R1和R3一起用于选择器件上的输出电流/电压范围设置。

AD5750/AD5750-1

引脚编号	引脚名称	描述
11	AD0/R3	器件寻址位(AD0)。在软件模式下,此引脚与AD1和AD2配合使用,允许一条总线上最多可以寻址八个器件。范围解码位(R3)。在硬件模式下,此引脚与R0、R1和R2一起用于选择器件上的输出电流/电压范围设置。
12, 13	REXT2, REXT1	REXT1和REXT2引脚之间可以连接一个15 kΩ外部电流设置电阻,用于改善IOUT温度漂移性能。
14	VREF	缓冲基准电压输入。
15	VIN	缓冲模拟输入(0 V至4.096 V)。
16	GND	接地连接。
17	AVDD	正模拟电源引脚。
18	IOUT	电流输出引脚。
19, 20	COMP2, COMP1	电压输出缓冲的可选补偿电容连接。这些引脚用于驱动输出端的较高容性负载。这些引脚还可以减少输出端的过冲。选择COMP1和COMP2引脚之间连接的电容值时必须谨慎,因为该值会直接影响输出的建立时间。详情参见“驱动较大容性负载”部分。
21	AVSS	负模拟电源引脚。
22	VSENSE-	负电压输出负载连接的检测连接。 为保证正确操作,此引脚必须保持在到地电压的±3.0 V范围内。
23	VOUT	缓冲模拟输出电压。
24	VSENSE+	正电压输出负载连接的检测连接。
25, 26, 27, 28	NC	无连接引脚。可与GND相连。
29	HW SELECT	此引脚用于将器件配置为硬件模式或软件模式。 HW SELECT = 0 选择软件控制。 HW SELECT = 1 选择硬件控制。
30	$\overline{\text{RESET}}$	将器件复位至其上电状态。
31	FAULT/TEMP	故障报警(FAULT)。在软件模式下,此引脚用作通用故障报警引脚。检测到开路、短路、过温错误或PEC接口错误时,此引脚置位低电平。此引脚为开漏输出,必须连接到上拉电阻。 过温故障(TEMP)。在硬件模式下,此引脚用作过温故障引脚。检测到过温错误时,此引脚置位低电平。此引脚为开漏输出,必须连接到上拉电阻。
32	NC/IFault	不连接(NC)。在软件模式下,此引脚无连接。或者,此引脚与GND相连。 开路故障报警(IFault)。在硬件模式下,此引脚用作开路故障报警引脚。检测到开路错误时,此引脚置位低电平。此引脚为开漏输出,必须连接到上拉电阻。
33 (EPAD)	Exposed paddle	裸露焊盘与AVSS相连。

典型工作特性

电压输出

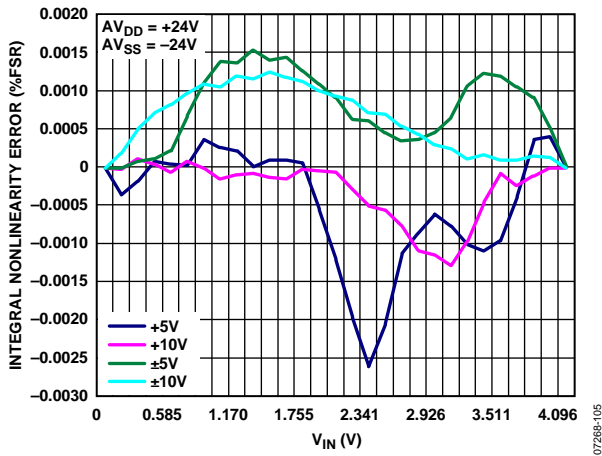


图 5. INL误差与 V_{IN} 的关系

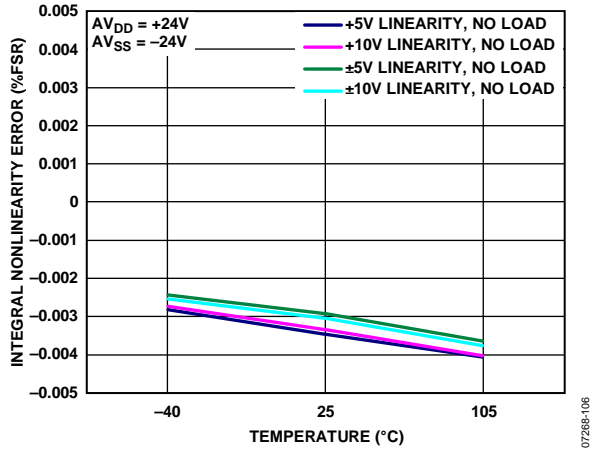


图 6. 积分非线性误差与温度的关系

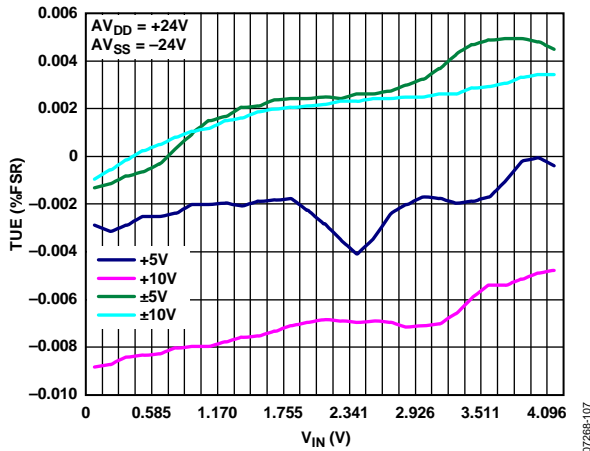


图 7. UE误差与 V_{IN} 的关系

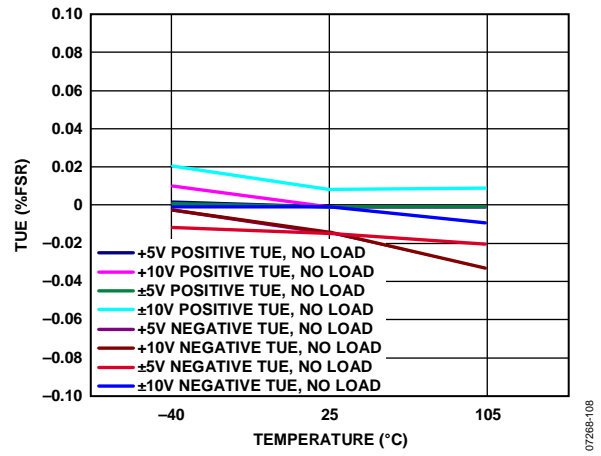


图 8. 总非调整误差与温度的关系

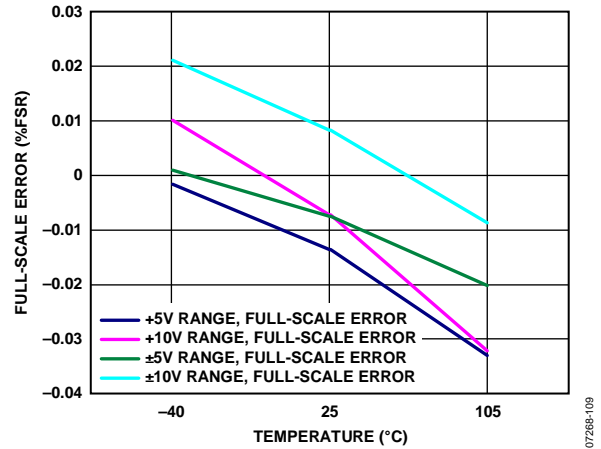


图 9. 满量程误差与温度的关系

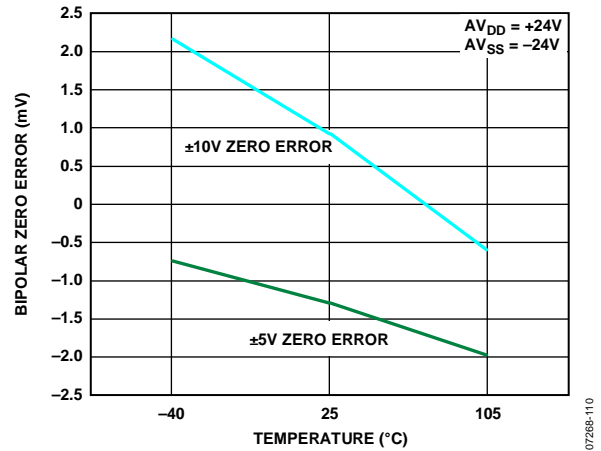


图 10. 双极性零误差与温度的关系

AD5750/AD5750-1

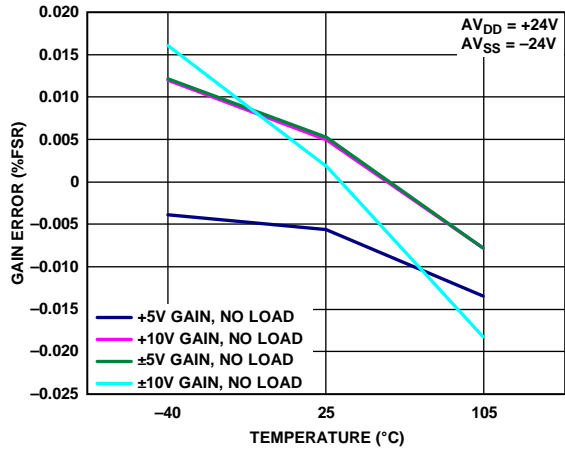


图 11. 增益误差与温度的关系

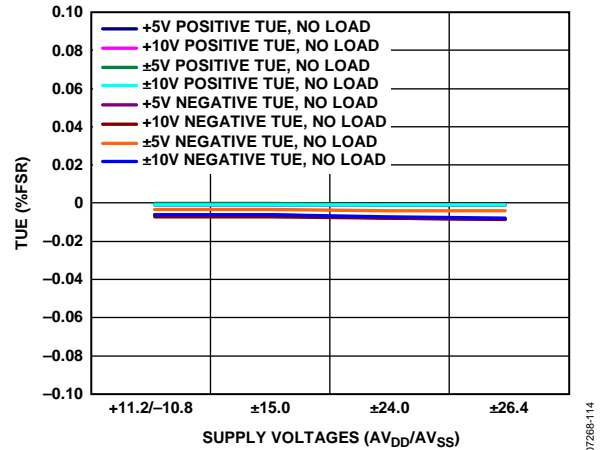


图 14. 总非调整误差与电源电压的关系

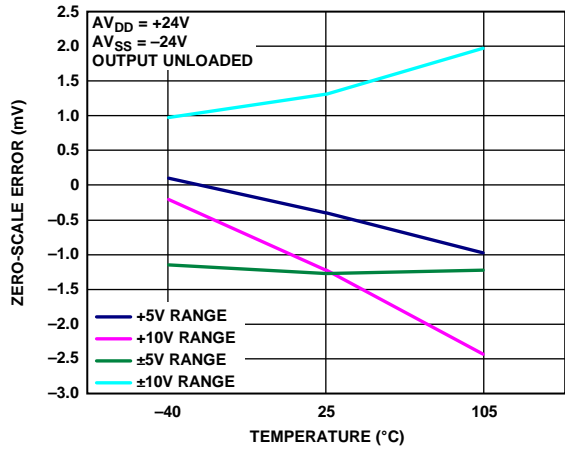


图 12. 零电平误差(失调误差)与温度的关系

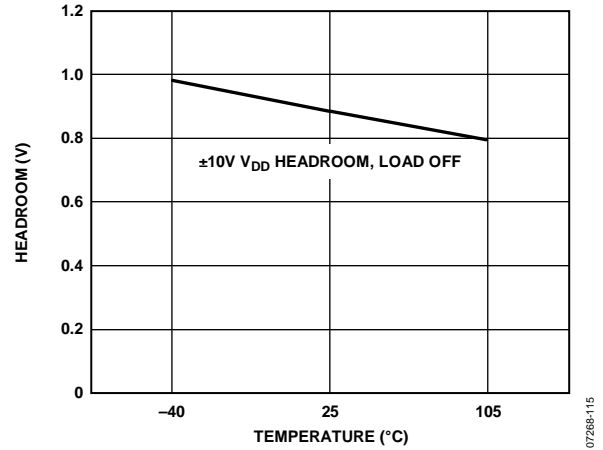


图 15. AVDD裕量、±10 V范围，输出设置为10 V，无负载

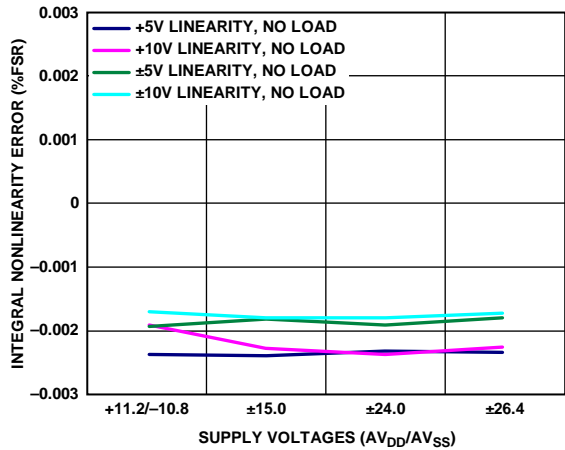


图 13. INL误差与电源电压的关系

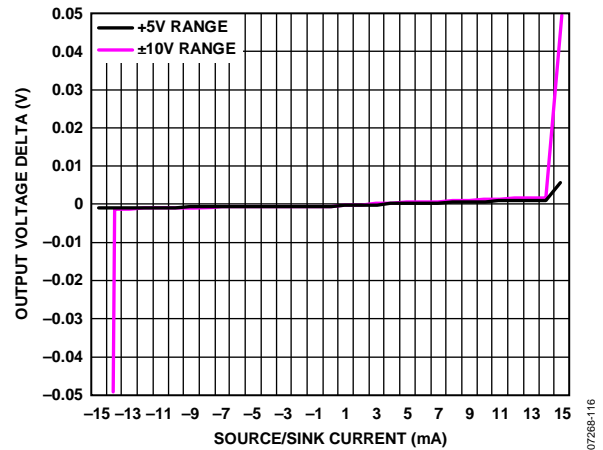


图 16. 输出放大器的源电流和吸电流能力

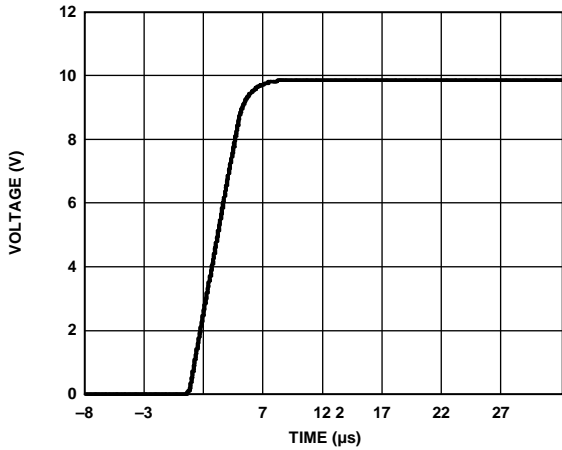


图 17. 满量程正阶跃

07268-117

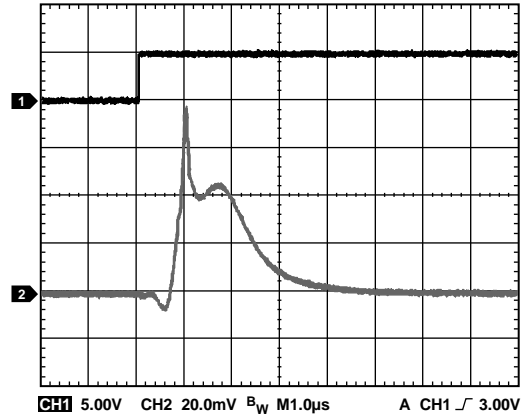


图 20. V_{OUT} 使能毛刺, 负载 = $2\text{ k}\Omega \parallel 1\text{ nF}$

07268-120

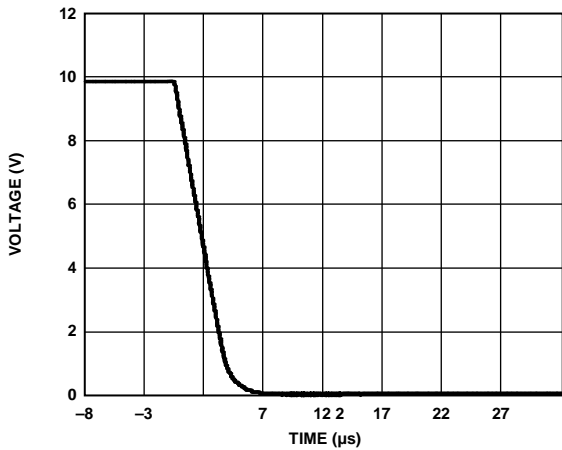


图 18. 满量程负阶跃

07268-118

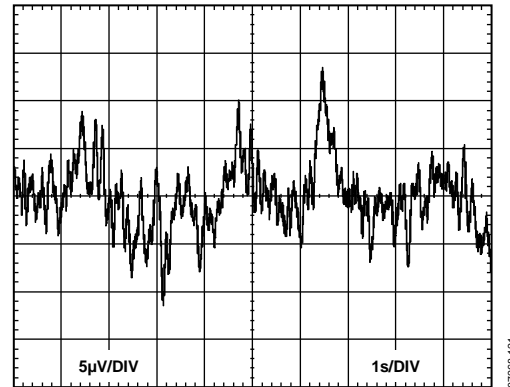


图 21. 峰峰值噪声(0.1 Hz至10 Hz带宽)

07268-121

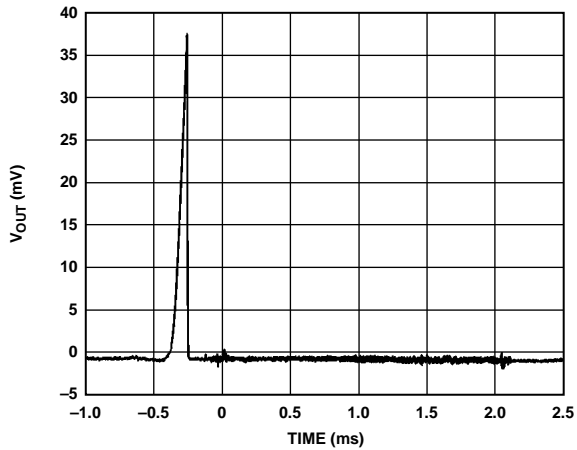


图 19. 上电时 V_{OUT} 与时间的关系, 负载 = $2\text{ k}\Omega \parallel 200\text{ pF}$

07268-119

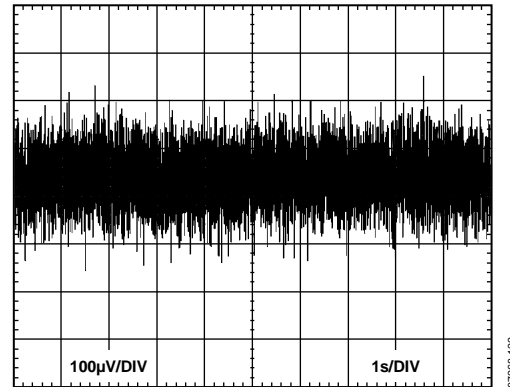
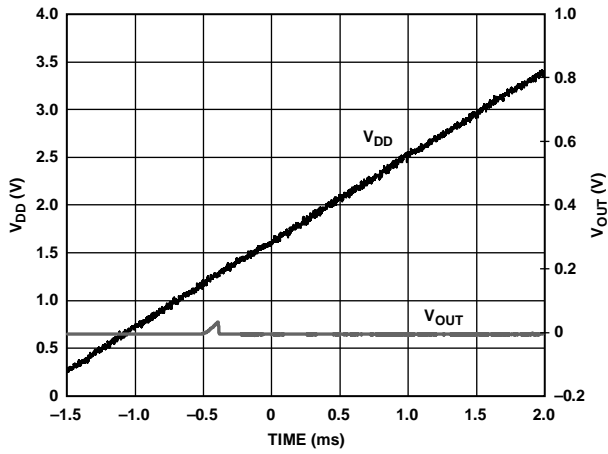


图 22. 峰峰值噪声(100 kHz带宽)

07268-122

AD5750/AD5750-1



07268-123

图 23. 上电时 V_{DD} 和 V_{OUT} 与时间的关系

电流输出

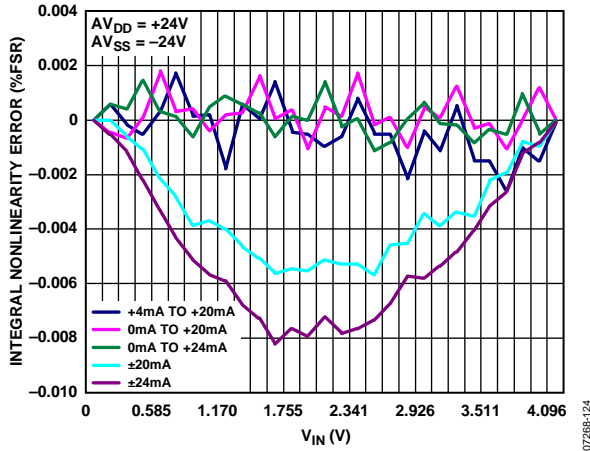


图 24. INL误差与 V_{IN} ,外部 R_{SET} 电阻的关系

07268-124

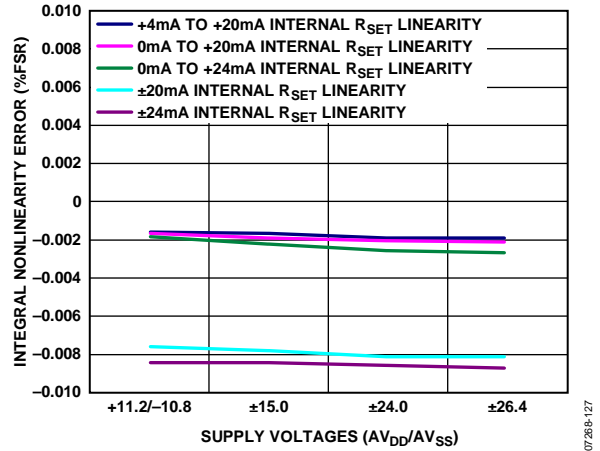


图 27. 积分非线性电流模式(内部 R_{SET} 检测电阻)

07268-127

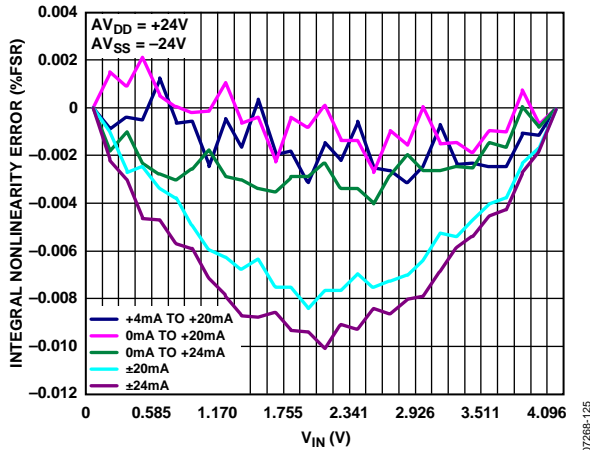


图 25. INL误差与 V_{IN} ,内部 R_{SET} 电阻的关系

07268-125

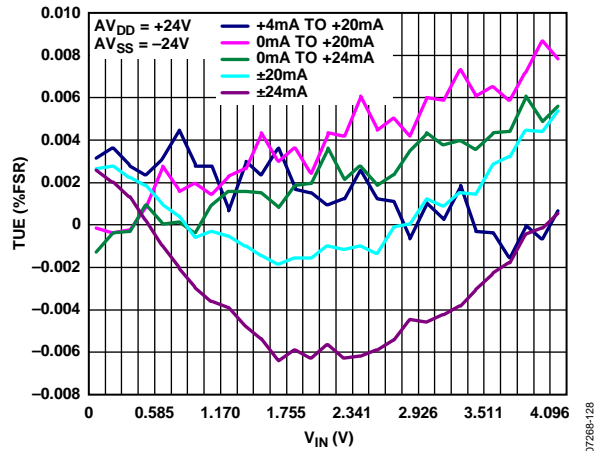


图 28. TUE误差与 V_{IN} ,外部 R_{SET} 电阻的关系

07268-128

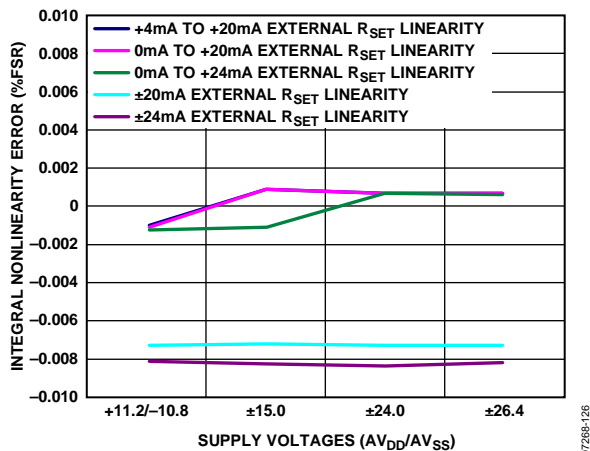


图 26. 积分非线性电流模式(外部 R_{SET} 检测电阻)

07268-126

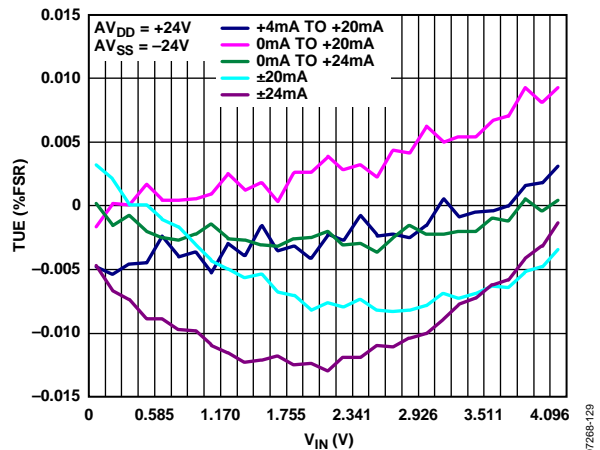


图 29. TUE误差与 V_{IN} ,内部 R_{SET} 电阻的关系

07268-123

AD5750/AD5750-1

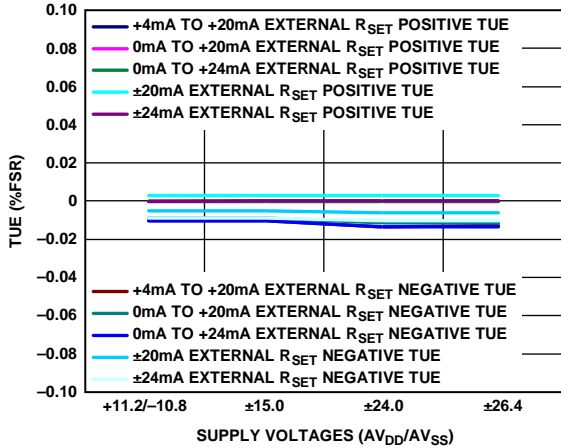


图 30. 总非调整误差电流模式(外部 R_{SET} 检测电阻)

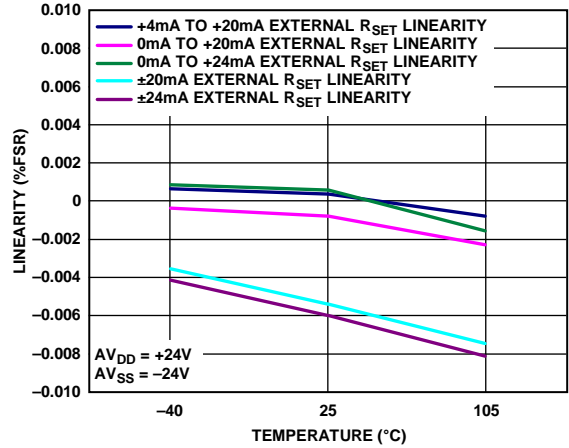


图 33. INL与温度的关系(外部 R_{SET} 检测电阻)

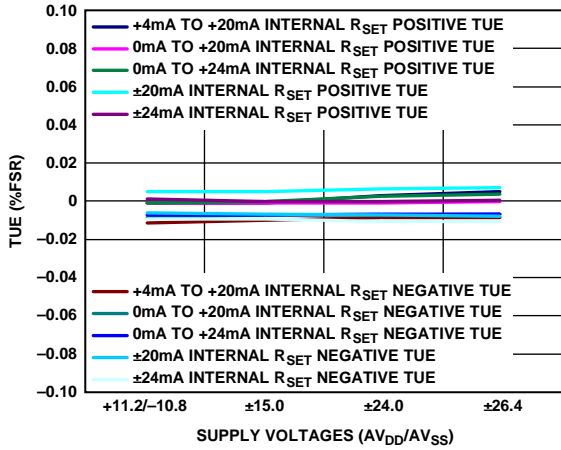


图 31. 总非调整误差电流模式(内部 R_{SET} 检测电阻)

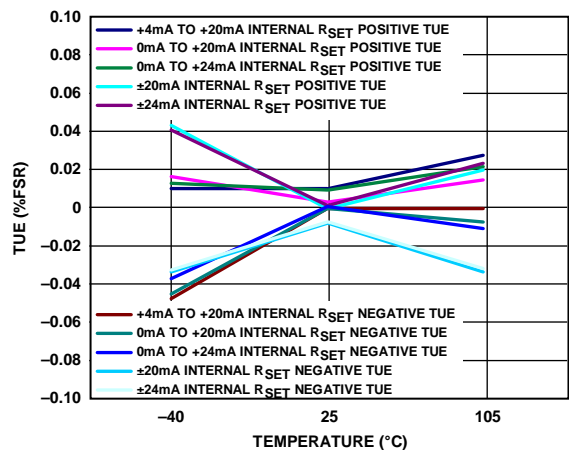


图 34. 总非调整误差与温度的关系(内部 R_{SET} 检测电阻)

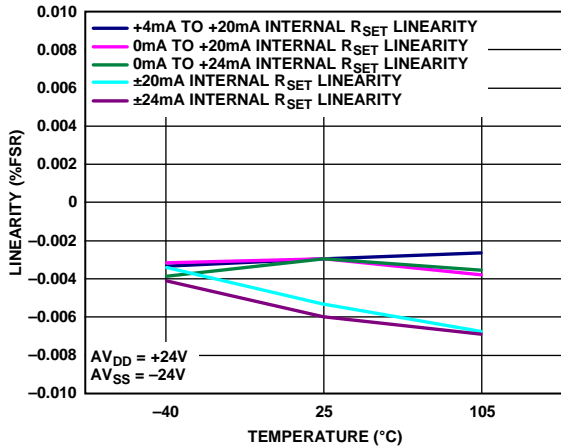


图 32. INL与温度的关系(内部 R_{SET} 检测电阻)

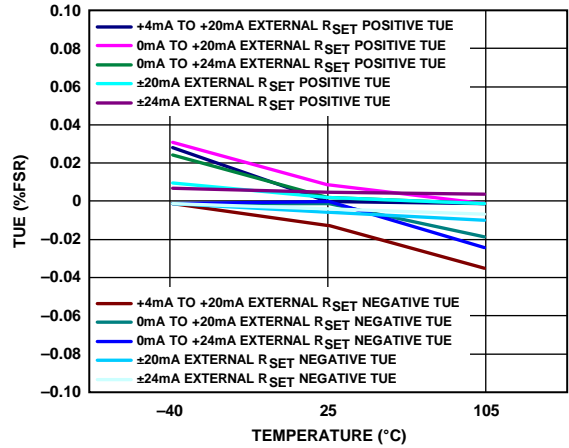


图 35. 总非调整误差与温度的关系(外部 R_{SET} 检测电阻)

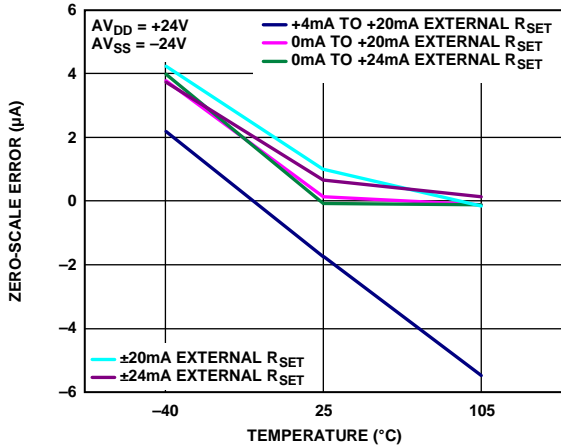


图 36. 零电平误差与温度的关系(外部 R_{SET} 检测电阻)

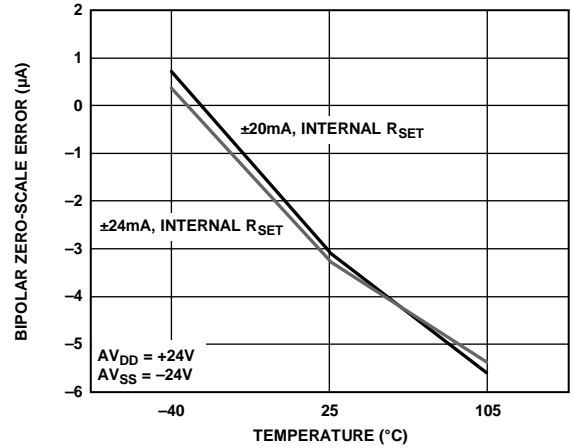


图 39. 双极性零电平误差与温度的关系(内部 R_{SET} 检测电阻)

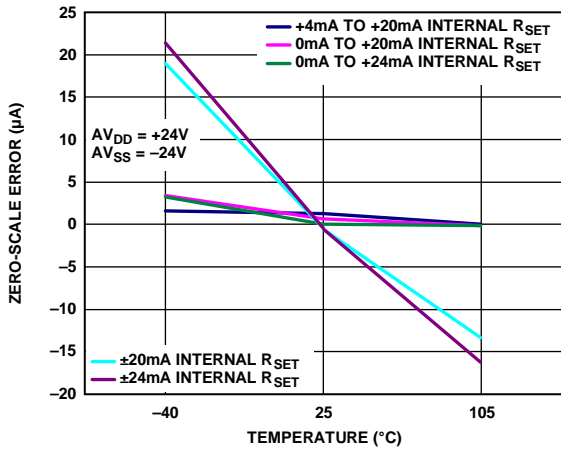


图 37. 零电平误差与温度的关系(内部 R_{SET} 检测电阻)

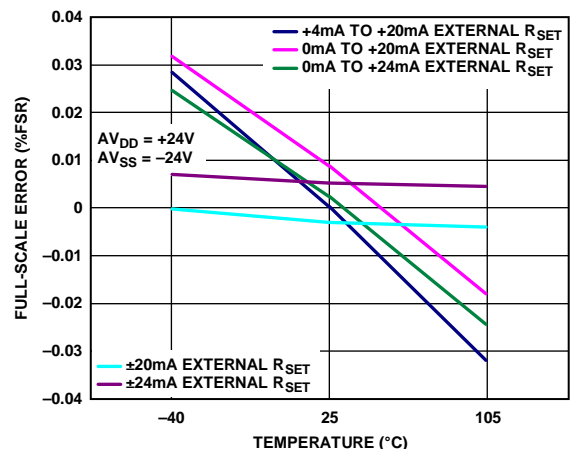


图 40. 满量程误差与温度的关系(外部 R_{SET} 检测电阻)

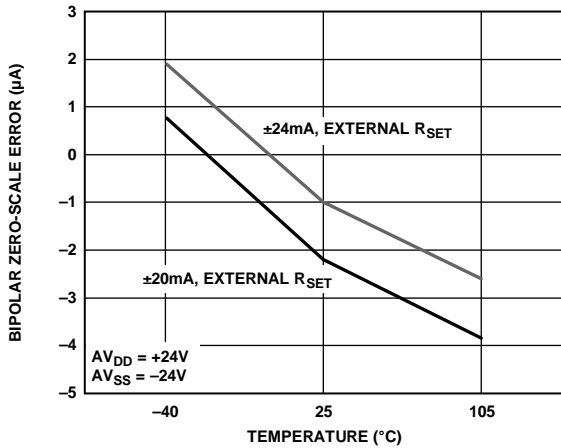


图 38. 双极性零电平误差与温度的关系(外部 R_{SET} 检测电阻)

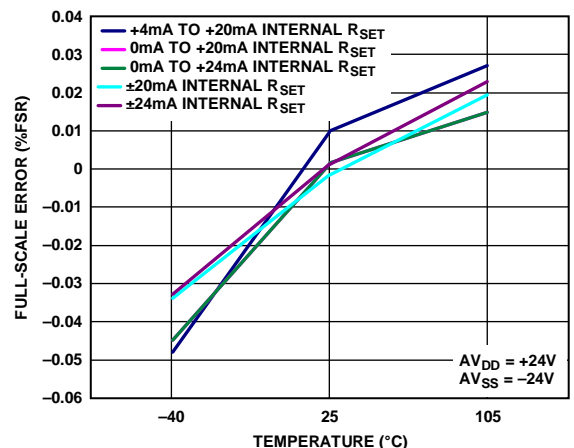


图 41. 满量程误差与温度的关系(内部 R_{SET} 检测电阻)

AD5750/AD5750-1

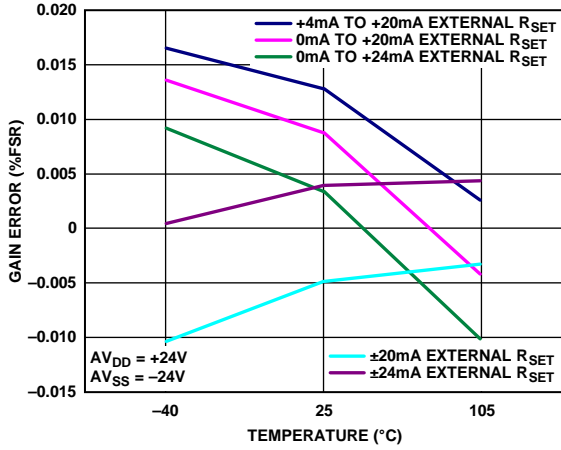


图 42. 增益误差与温度的关系(外部 R_{SET} 检测电阻)

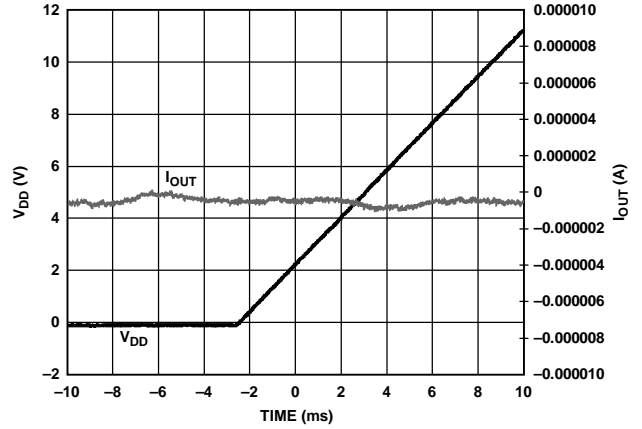


图 45. 上电时输出电流与时间的关系

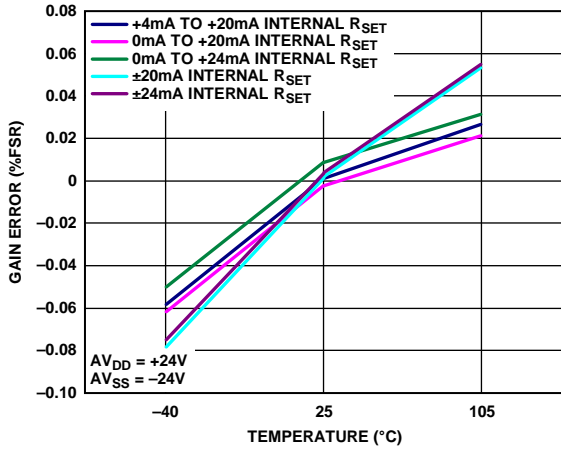


图 43. 增益误差与温度的关系(内部 R_{SET} 检测电阻)

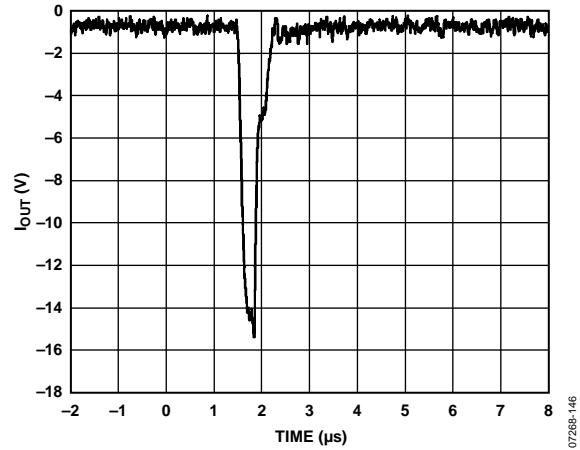


图 46. 输出使能时输出电流与时间的关系

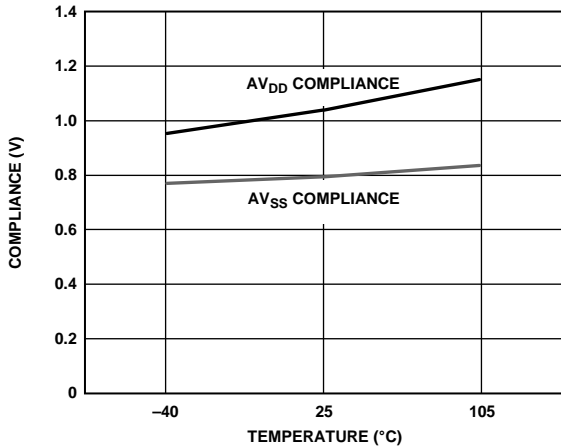


图 44. $I_{OUT} = 10.8 \text{ mA}$ 并选择 $\pm 24 \text{ mA}$ 范围时, 所测输出顺从电压与温度的关系

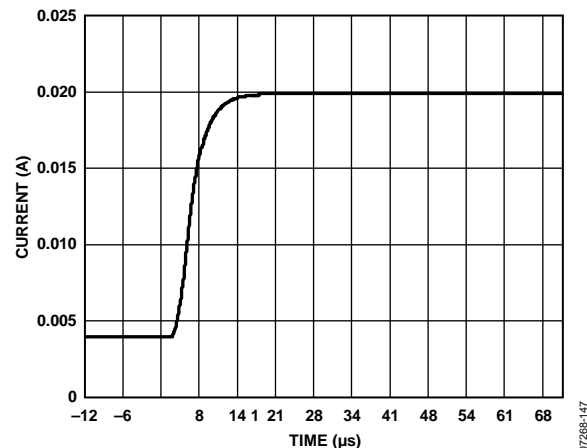


图 47. 4 mA 至 20 mA 输出电流阶跃

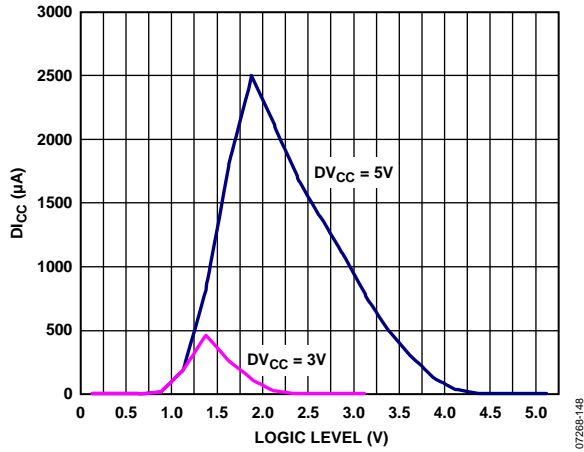


图 48. D_{CC} 与逻辑输入电压的关系

07268-148

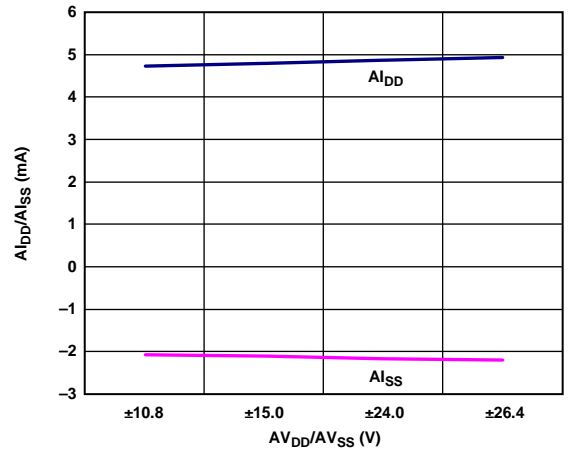


图 50. $A_{I_{DD}}/A_{I_{SS}}$ 与 $A_{V_{DD}}/A_{V_{SS}}$ 的关系 ($I_{OUT} = 0$ mA)

07268-150

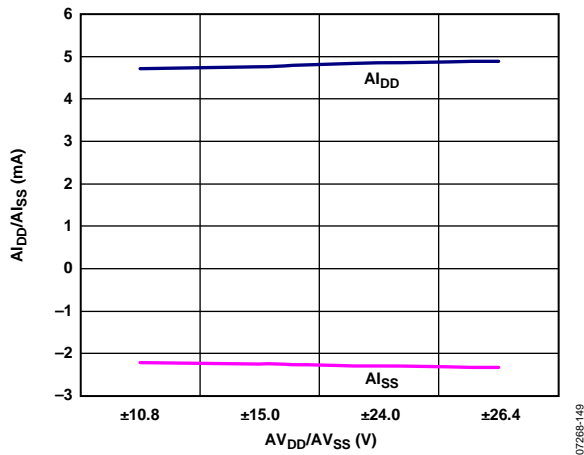


图 49. $A_{I_{DD}}/A_{I_{SS}}$ 与 $A_{V_{DD}}/A_{V_{SS}}$ 的关系 ($V_{OUT} = 0$ V)

07268-149

术语

总非调整误差(TUE)

总非调整误差(TUE)是指包括以下所有误差在内的总输出误差：INL误差、失调误差、增益误差和随电源电压、温度和时间变化而出现的输出漂移。TUE采用满量程范围的百分比表示(% FSR)。

相对精度或积分非线性(INL)

积分非线性(INL)是指输出驱动器输出与通过输出驱动器端点的传递函数直线之间的最大偏差，单位为% FSR。从图5可以看出典型INL与输入电压的关系。

双极性零位误差

双极性零误差是指所选双极性范围内0 V/0 mA的实际半量程输出与理想半量程输出之间的偏差。从图10可以看出双极性零误差与温度的关系。

双极性零位温度系数(TC)

双极性零温度系数(TC)衡量双极性零误差随温度的变化，用ppm FSR/°C表示。

满量程误差

满量程误差是实际满量程模拟输出与理想满量程输出的偏差，用满量程范围的百分比(% FSR)表示。

满量程温度系数(TC)

满量程温度系数(TC)衡量满量程误差随温度的变化，用ppm FSR/°C表示。

增益误差

增益误差衡量输出的量程误差，是指输出传递特性的斜率与理想值之间的偏差，用满量程范围的百分比表示(% FSR)。图11给出了增益误差与温度的关系图。

增益误差温度系数(TC)

增益误差温度系数(TC)衡量增益误差随温度的变化，用ppm FSR/°C表示。

零电平误差

零电平误差是指实际零电平模拟输出与理想零电平输出的偏差，用毫伏(mV)表示。

零电平温度系数(TC)

零电平温度系数(TC)衡量零电平误差随温度的变化，用ppm FSR/°C表示。

失调误差

失调误差衡量传递函数线性区内VOUT(实际)和VOUT(理想)之间的差值，用毫伏(mV)表示。该值可以为正，也可负。

输出电压建立时间

输出电压建立时间是指对于一个半量程输入变化，输出达到并保持在指定电平所需的时间量。

压摆率

器件的压摆率是对输出电压变化率的限制。输出压摆速度通常受限于其输出端使用的放大器压摆率。压摆率的测量范围是输出信号的10%至90%，用V/μs表示。

电流环路顺从电压

电流环路顺从电压是指输出电流与初始值相等情况下IOUT引脚的最大电压。

上电脉冲干扰

上电脉冲干扰是AD5750上电时注入模拟输出的脉冲，规定为毛刺的面积，用nV-sec表示。

电源抑制比(PSRR)

PSRR表示电源电压变化对输出的影响大小。

工作原理

AD5750是一款单通道、高精度、电压/电流输出驱动器，输出范围可通过硬件或软件编程。软件输出范围可通过SPI/MICROWIRE兼容串行接口进行设置。AD5750的模拟输入由低电压、单电源数模转换器提供，对该模拟输入进行调理以提供所需的输出电流/电压范围。模拟输入范围为0 V至4.096 V。

AD5750提供五种可编程输出电流范围：4~20 mA、0~20 mA或0~24 mA、±20 mA和±24 mA。

通过配置单独的引脚可以提供四种输出电压范围：0 V~5 V、0 V~10 V、±5 V或±10 V。所有电压范围均提供20%的超量程特性。4~20 mA、0~20 mA和0~24 mA电流范围提供2%的超量程特性。电流输出和电压输出通过独立引脚提供，一次只能使能一个输出。输出范围可通过编程复位寄存器中的R3至R0位进行选择(参见表6和表7)。

图51和图52分别显示的是输出模块系统中AD5750在软件模式和硬件模式下的典型配置。HW SELECT引脚用于选择器件是配置为软件模式，还是硬件模式。AD5750的模拟输入由AD5060或AD5660等低电压、单电源数模转换器(DAC)提供，输出范围为0 V至4.096 V。DAC的电源和基准电压以及AD5750的基准电压可以由ADR392等基准电压源提供。AD5750可以采用±26.4 V电源工作。

软件模式

在电流模式下，可通过软件选择的输出范围包括：±20 mA、±24 mA、0 mA至20 mA、4 mA至20 mA或0 mA至24 mA。

在电压模式下，可通过软件选择的输出范围包括：0 V至5 V、0 V至10 V、±5 V或±10 V。

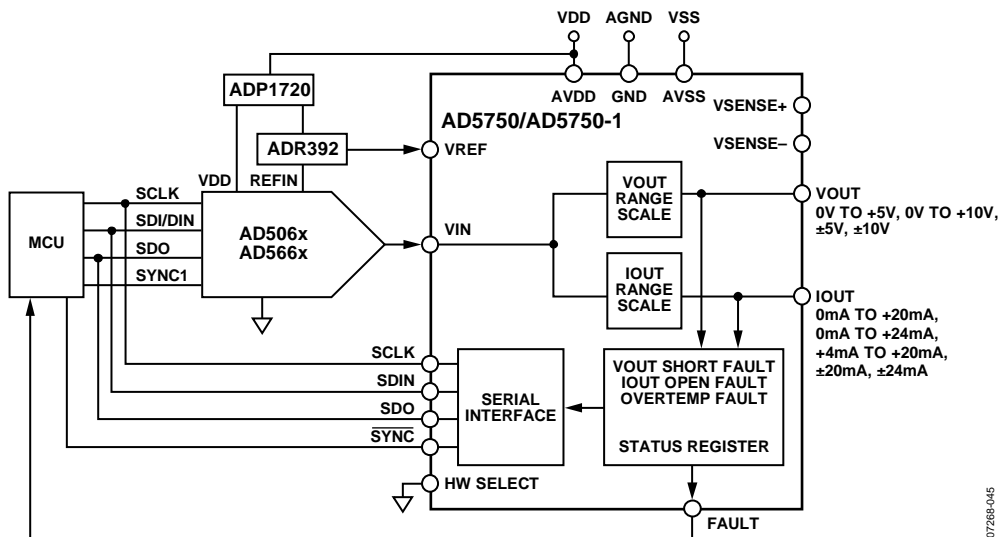


图 51. 软件模式下的典型系统配置(未显示开漏输出所需的上拉电阻)

AD5750/AD5750-1

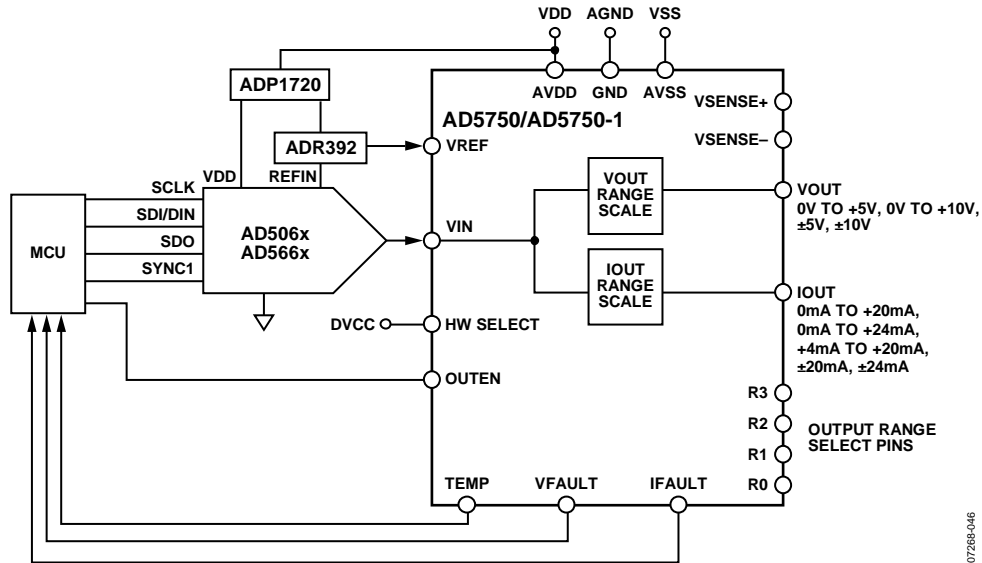


图 52. 硬件模式下采用内置DAC基准电压源的典型系统配置(未显示开漏输出所需的上拉电阻)

表5. 建议与AD5750搭配使用的器件

DAC	基准电压源	电源	精度	描述
AD5660	内部	ADP1720 ¹	12位INL	中端系统、单通道、内部基准电压源
AD5664R	内部	N/A	N/A	中端系统、四通道、内部基准电压源
AD5668	内部	N/A	N/A	中端系统、八通道、内部基准电压源
AD5060	ADR434	ADP1720	16位INL	高端系统、单通道、外部基准电压源
AD5064	ADR434	N/A	N/A	高端系统、四通道、外部基准电压源
AD5662	ADR392 ²	ADR392 ²	12位INL	中端系统、单通道、外部基准电压源
AD5664	ADR392 ²	N/A	N/A	中端系统、四通道、外部基准电压源

¹ ADP1720输入范围最大达28 V。

² ADR392输入范围最高达15 V。

电流输出架构

模拟输入VIN引脚的电压输入(0 V至4.096 V)可以转换成电流(见图53),然后电流镜像到供电轨,在应用中得到参考内置基准电压的电流源输出;或者,电压输入经过缓冲和比例缩放,输出可通过软件选择的单极性或双极性电压范围(见图54)。基准电压源用于提供内部失调以便进行范围和增益调整。可选输出范围可通过数字接口进行编程。

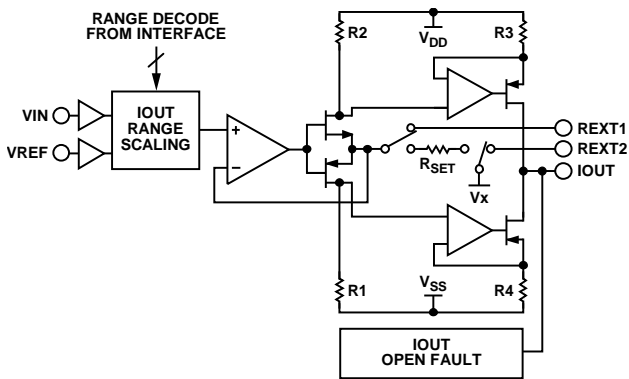


图 53. 电流输出配置

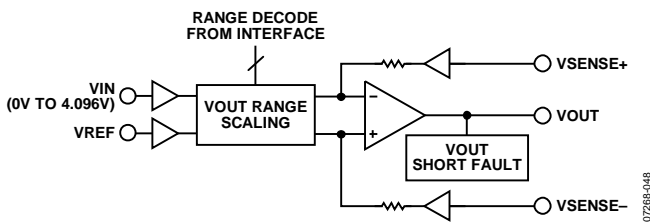


图 54. 电压输出

驱动感性负载

在驱动感性负载或非明确定义的负载时,在IOUT与GND之间连接一个0.01 μF 电容,以确保能够稳定地驱动超过50 mH的负载。对于电容,没有最大值规定。负载的容性成分可能会减慢建立速度。

电压输出放大器

电压输出放大器能够产生单极性和双极性两种输出电压,能够驱动与1.2 μF 并联的1 k Ω 负载(其中COMP1和COMP2引脚上连接有外部补偿电容)。输出放大器的源电流和吸电流能力如图16所示。压摆率为2 V/ μs 。

器件内部VOUT和VSENSE+引脚之间以及VSENSE-引脚和内部器件地之间都连接一个2.5 M Ω 电阻。如果出现故障,这些电阻可确保放大器环路闭合,让AD5750无法进入开环状态,从而保护该器件。

VSENSE-引脚可以在相对于远程负载接地点的 ± 3 V共模范围内工作。

电流和电压通过独立引脚输出,且不能同步输出。这让用户可以将电流和电压输出引脚连接在一起,并将终端系统配置为单通道输出。

驱动较大容性负载

通过在COMP1和COMP2引脚之间增加一个无极性的补偿电容,电压输出放大器能够驱动最高1 μF 的容性负载。

如果不增加该补偿电容,最高可驱动20 nF容性负载。必须为CCOMP电容选择合适的值。虽然此电容允许AD5750驱动较大容性负载并可减少过冲,但是会增加器件的建立时间,因此会影响系统带宽。此电容值的考虑范围为100 pF至4 nF,具体取决于建立时间、过冲和带宽之间的折衷权衡。

AD5750的上电状态

上电时,AD5750检测载入的是硬件模式,还是软件模式,并相应地设置上电条件。

在SPI软件模式下,输出端的上电状态取决于CLEAR引脚的状态。如果CLEAR引脚被拉高,则器件上电,并驱动输出端的一个有效0 V。如果CLEAR引脚被拉低,则器件上电并将电压输出通道置于三态模式。在这两种情况下,电流输出通道均会在上电时预设为三态条件(0 mA)。这样允许用户根据需要将电压输出端和电流输出端连接在一起。

要将器件置于正常工作模式,用户必须设置复位寄存器中的OUTEN位以使能输出,并在同一写操作中使用R3至R0范围位来设置输出范围配置。如果在此写操作期间CLEAR引脚仍处于高电平(有效),器件会自动清零至由可编程范围和CLR_SELECT引脚或CLRSEL引脚定义的正常清零状态。(详情参见“异步清零(CLEAR)”部分)。CLEAR引脚必须处于低电平,才能在正常模式下操作器件。

CLEAR引脚通常由微控制器直接驱动。如果AD5750的电源与微控制器电源相互独立,用户可以在DVCC上连接一个弱上拉电阻或对地连接一个下拉电阻,从而确保无需使用微控制器也能获得正确的上电条件。对于大多数应用,只需在CLEAR引脚上连接一个10 k Ω 的上拉/下拉电阻。

如果选择的是硬件模式,则器件上电时预设为由R3至R0范围位和OUTEN或CLEAR引脚状态所定义的条件。在硬件模式下给器件上电时,建议将输出端保持为禁用。

AD5750/AD5750-1

上电时的默认寄存器

AD5750上电复位电路确保所有寄存器均加载零码。

在SPI软件模式下，器件上电时会禁用所有输出(OUTEN位 = 0)。用户必须设置复位寄存器中的OUTEN位以使能输出，并在同一写操作中使用R3至R0位来设置输出范围配置。

如果选择的是硬件模式，则器件上电时预设为由R3至R0位和OUTEN引脚状态所定义的条件。在硬件模式下给器件上电时，建议将输出端保持为禁用。

复位功能

在软件模式下，器件可使用RESET引脚(低电平有效)或复位位(reset = 1)进行复位。复位操作将禁用电流输出和电压输出，并使其处于上电条件。用户必须写入OUTEN位以使能输出，并在同一写操作中设置输出范围配置。RESET引脚为对电平敏感的输入；只要RESET引脚处于低电平，器件就会一直处于复位模式。向复位寄存器中写入复位命令后，复位位清零至0。

在硬件模式下，不存在复位操作。如果在硬件模式下使用器件，RESET引脚应连接高电平。

OUTEN

在软件模式下，可以使用复位寄存器中的OUTEN位来使能或禁用输出。禁用输出时，电流通道和电压通道均会变

为三态。用户必须设置OUTEN位来使能输出，同时设置输出范围配置。

在硬件模式下，可以使用OUTEN引脚来使能或禁用输出。禁用输出时，电流通道和电压通道均会变为三态。用户必须写入OUTEN引脚，以使能输出。更改范围时，建议禁用输出。

软件控制

通过将HW SELECT引脚连接到地可以使能软件控制。在软件模式下，AD5750可以通过工作时钟速率最高达50 MHz的多功能三线式串行接口进行控制。该接口与SPI、QSPI™、MICROWIRE和DSP标准兼容。

输入移位寄存器

输入移位寄存器为16位宽。在串行时钟输入SCLK的控制下，数据作为16位字以MSB优先的方式载入器件。数据在SCLK的下降沿读入。输入移位寄存器包括16个控制位，如表6所示。此写操作的时序图如图2所示。输入移位寄存器的前三位用于设置AD5750器件在印刷电路板(PCB)上的硬件地址。每个电路板上最多可以寻址八个器件。

在任何写序列期间，位D11、位D1和位D0必须始终置0。

表6. 写操作的输入移位寄存器内容—复位寄存器

MSB														LSB	
D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
A2	A1	A0	R/W	0	R3	R2	R1	R0	CLRSEL	OUTEN	清零	RSET	统控	0	0

表7. 输入移位寄存器描述

位	描述			
A2, A1, A0	与AD2、AD1和AD0外部引脚搭配使用，以确定系统控制器要寻址的具体器件。			
	A2	A1	A0	功能
	0	0	0	对引脚AD2 = 0、引脚AD1 = 0且引脚AD0 = 0的器件进行寻址。
	0	0	1	对引脚AD2 = 0、引脚AD1 = 0且引脚AD0 = 1的器件进行寻址。
	0	1	0	对引脚AD2 = 0、引脚AD1 = 1且引脚AD0 = 0的器件进行寻址。
	0	1	1	对引脚AD2 = 0、引脚AD1 = 1且引脚AD0 = 1的器件进行寻址。
	1	0	0	对引脚AD2 = 1、引脚AD1 = 0且引脚AD0 = 0的器件进行寻址。
	1	0	1	对引脚AD2 = 1、引脚AD1 = 0且引脚AD0 = 1的器件进行寻址。
	1	1	0	对引脚AD2 = 1、引脚AD1 = 1且引脚AD0 = 0的器件进行寻址。
	1	1	1	对引脚AD2 = 1、引脚AD1 = 1且引脚AD0 = 1的器件进行寻址。
R/W	表示对寻址寄存器的读或写操作。			

位	描述					
R3, R2, R1, R0	与RSET搭配来选择输出配置。					
	RSET	R3	R2	R1	R0	输出配置
	0	0	0	0	0	4 mA至20 mA(外部15 kΩ电流检测电阻)。
	0	0	0	0	1	0 mA至20 mA(外部15 kΩ电流检测电阻)。
	0	0	0	1	0	0 mA至24 mA(外部15 kΩ电流检测电阻)。
	0	0	0	1	1	±20 mA(外部15 kΩ电流检测电阻)。
	0	0	1	0	0	±24 mA(外部15 kΩ电流检测电阻)。
	0	0	1	0	1	0 V至5 V。
	0	0	1	1	0	0 V至10 V。
	0	0	1	1	1	±5 V。
	0	1	0	0	0	±10 V。
	0	1	0	0	1	0 V至6.0 V(20%超量程)。
	0	1	0	1	0	0 V至12.0 V(20%超量程)。
	0	1	0	1	1	±6.0 V(20%超量程)。
	0	1	1	0	0	±12.0 V(20%超量程)。
	0	1	1	0	1	±2.5 V。
	0	1	1	1	0	N/A; 若选中, 则输出在0 V和-1 V之间驱动。
	0	1	1	1	1	N/A; 若选中, 则输出在0 V和-1 V之间驱动。
	1	0	0	0	0	4 mA至20 mA(内部电流检测电阻)。
	1	0	0	0	1	0 mA至20 mA(内部电流检测电阻)。
	1	0	0	1	0	0 mA至24 mA(内部电流检测电阻)。
	1	0	0	1	1	±20 mA(内部电流检测电阻)。
	1	0	1	0	0	±24 mA(内部电流检测电阻)。
	1	0	1	0	1	0 V至5 V。
	1	0	1	1	0	0 V至10 V。
	1	0	1	1	1	±5 V。
	1	1	0	0	0	±10 V。
	1	1	0	0	1	0 V至6.0 V(20%超量程)。
	1	1	0	1	0	0 V至12.0 V(20%超量程)。
	1	1	0	1	1	±6.0 V(20%超量程)。
	1	1	1	0	0	±12.0 V(20%超量程)。
	1	1	1	0	1	3.92 mA至20.4 mA(内部电流检测电阻)。
	1	1	1	1	0	0 mA至20.4 mA(内部电流检测电阻)。
	1	1	1	1	1	0 mA至24.5 mA(内部电流检测电阻)。
CLRSEL	将清零模式设置为零电平或中间电平。参见“异步清零(CLEAR)”部分。					
	CLRSEL	功能				
	0	清零至0 V。				
	1	在单极性模式下, 清零至中间电平; 在双极性模式下, 清零至零电平。				
OUTEN	输出使能位。必须将此位设置为1, 以使能输出。					
清零	软件清零位, 高电平有效。					
RSET	选择内部/外部电流检测电阻。					
	RSET	功能				
	1	选择内部电流检测电阻; 与R3至R0位一起使用来选择范围。				
	0	选择外部电流检测电阻; 与R3至R0位一起使用来选择范围。				
复位	将器件复位至其上电状态。					

AD5750/AD5750-1

回读操作

回读模式通过选择正确的器件地址(A2、A1、A0)，然后将R/W位设为1来激活。默认情况下，会禁用SDO引脚。完成AD5750寻址以执行读操作后，通过将R/W设为1可启用SDO引脚，SDO数据会在SCLK的第五个上升沿逐个输出。数据在SDO上逐个输出后， $\overline{\text{SYNC}}$ 的上升沿再次禁用(三态)SDO引脚。在同一读取周期中，可同时读取状态寄存器数据(参见表8)和复位寄存器数据。

状态位由四个只读位构成，用于在发生输出端开路或短路、过温错误或接口错误等特定故障时通知用户。如果发生上述任意故障，硬件FAULT也会置位低电平，用作控制器的硬件中断。

有关故障状态的完整说明，请参见“特性详情”部分。

硬件控制

通过将HW SELECT引脚连接到DVCC可以使能硬件控制。在此模式下，R3、R2、R1和R0引脚与RSET引脚一同用于配置输出范围，如表7所示。

在硬件模式下，不存在状态寄存器。故障状态(开路、短路和过温)通过引脚IFAULT、引脚VFAULT和引脚TEMP来指示。如果出现上述任意故障，则特定故障引脚会置位低电平。IFAULT、VFAULT和TEMP均为开漏输出，因此可以连接在一起，以允许用户生成一个系统控制器中断，就故障情况进行通信。如果通过此种方式进行硬连线，则无法隔离系统中发生的具体故障。

传递函数

AD5750内置信号调理模块，可将模拟输入电压映射到通过经过编程的输出范围。可用的模拟输入范围为0 V至4.096 V。

对于所有电流和电压范围，AD5750均可实现直线线性映射功能。0 V映射到所选范围的下限；4.096 V映射到所选范围的上限。

表8. 读操作的输入移位寄存器内容—状态寄存器

MSB											LSB				
D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
A2	A1	A0	1	0	R3	R2	R1	R0	CLRSEL	OUTEN	RSET	PEC错误	OVER TEMP	IOUT故障	VOUT故障

表9. 状态位选项

位	描述
PEC错误	如果CRC-8差错校验检测到接口错误，该位置1。参见“特性详情”部分。
VOUT故障	如果VOUT引脚发生短路，该位置1。
IOUT故障	如果IOUT引脚发生开路，该位置1。
OVER TEMP	当AD5750内核温度超过约150°C时，该位置1。

特性详情

输出故障报警—软件模式

在软件模式下，AD5750配有一个FAULT引脚；此引脚为开漏输出，允许将数个AD5750器件连接到同一个上拉电阻，从而执行全局故障检测。在软件模式下，FAULT引脚在以下任一故障情形下强制处于低电平有效状态：

- 由于采用开环电路或电源电压不足，IOUT端的电压试图升至顺从电压范围以上。产生故障输出的内部电路不使用具有窗口限值的比较器，因为这样需要在故障输出变为有效之前实际上已经产生了一个输出错误。事实上，该信号是在输出级中的内部放大器的剩余驱动能力小于约1 V时产生。因此，故障输出在快达到顺从电压限值之前激活。由于是在输出放大器的反馈环路内进行比较，因此其开环增益可保持输出精度不变，并且在故障输出变为有效之前不会发生输出错误。
- 在电压输出引脚(VOUT)上检测到短路。短路电流限值为15 mA。
- 因分组差错校验(PEC)失败而检测到接口错误。参见“分组差错校验”部分。
- AD5750的内核温度超过约150°C。

输出故障报警—硬件模式

在硬件模式下，AD5750配有以下三个故障引脚：VFAULT、IFault和TEMP。这些引脚均为开漏输出，允许将数个AD5750一起连接到一个上拉电阻，从而执行全局故障检测。在硬件控制模式下，这些故障引脚在以下任一故障情形下强制处于有效状态：

- 检测到开路。由于采用开环电路或电源电压不足，IOUT端的电压试图升至顺从电压范围以上。产生故障输出的内部电路不使用具有窗口限值的比较器，因为这样需要在故障输出变为有效之前实际上已经产生了一个输出错误。事实上，该信号是在输出级中的内部放大器的剩余驱动能力小于约1 V时产生。因此，故障输出在快达到顺从电压限值之前激活。由于是在输出放大器的反馈环路内进行比较，因此其开环增益可保持输出精度不变，并且在故障输出变为有效之前不会发生输出错误。如果检测到此故障，IFault引脚会强制处于低电平状态。
- 在电压输出引脚(VOUT)上检测到短路。短路电流限值为15 mA。如果检测到此故障，VFAULT引脚会强制处于低电平状态。
- AD5750的内核温度超过约150°C。如果检测到此故障，TEMP引脚会强制处于低电平状态。

电压输出短路保护

正常工作时，电压输出吸电流和源电流最高为12 mA并保持指定的操作。电压输出传送的最大电流约为15 mA；这是短路电流。

异步清零(CLEAR)

CLEAR引脚属于高电平有效清零引脚，允许电压输出清零为零电平码或中间电平码，用户可通过CLRSEL引脚或输入移位寄存器的CLRSEL位进行选择，如表7所示。(清零选择特性是CLRSEL引脚或CLRSEL位的逻辑“或”功能)。电流环路输出清零至其可编程范围的最低值。当CLEAR信号变回低电平后，输出会返回到其编程值或新值(若经过编程)。清零操作还可通过复位寄存器中的清零命令来执行。

表10. CLRSEL选项

CLRSEL	输出清零值			
	单极性输出电压范围	单极性电流输出范围	双极性输出范围	双极性电流输出范围
0	0V	零电平；例如： 4 mA(4 mA至20 mA范围上) 0 mA(0 mA至20 mA范围上)	负满量程	零电平；例如，-24 mA (±24 mA范围上)
1	Midscale	中间电平；例如： 12 mA (4 mA至20 mA范围上) 10 mA (0 mA至20 mA范围上)	0V	中间电平；例如，0 mA (±24 mA范围上)

AD5750/AD5750-1

外部电流设置电阻

图1中， R_{SET} 是一个内部检测电阻，构成电压电流转换电路的一部分。内部电流检测电阻的标称值为15 k Ω 。为了在电流模式下实现超量程能力，用户还可将内部电流检测电阻选择为14.7 k Ω ，从而提供2%的标称超量程能力。此特性适用于0 mA至20 mA、4 mA至20 mA和 ± 20 mA电流范围。

输出电流值在全温度范围内的稳定性取决于 R_{SET} 值的稳定性。要提高输出电流在全温度范围内的稳定性，方法之一是在AD5750的REXT1和REXT2引脚连接一个外部低漂移电阻，从而可替代内部电阻。外部电阻通过输入移位寄存器进行选择。如果不使用外部电阻选项，则REXT1和REXT2引脚应保持悬空。

可编程超量程模式

AD5750在大多数可用范围上支持超量程模式。超量程通过相应地配置R3、R2、R1和R0位(或引脚)进行选择。

在电压模式下，超量程通常为20%，因此可编程输出范围变为0 V至6 V、0 V至12 V、 ± 6 V和 ± 12 V。0 V至4.096 V模拟输入保持不变。

在电流模式下，超量程通常为2%。在电流模式下，超量程能力仅适用于以下三个输出范围：0 mA至20 mA、0 mA至24 mA和4 mA至20 mA。对于上述范围，模拟输入同样保持不变(0 V至4.096 V)。

分组差错校验

为验证噪声环境下数据接收是否正确，AD5750提供了一个基于8位(CRC-8)循环冗余校验的差错校验选项。负责控制AD5750的器件应使用下列多项式生成8位帧检查序列：

$$C(x) = x^8 + x_2 + x_1 + 1$$

此序列会添加到数据字末尾，然后24个数据位会在SYNC变为高电平之前发送到AD5750。收到24位数据帧后，AD5750会在SYNC变为高电平时执行差错校验。如果校验成功，数据会写入所选寄存器。如果差错校验失败，则FAULT引脚变为低电平，同时状态寄存器的D3位置1。读取该寄存器后，此错误标志会自动清除，FAULT引脚再次变为高电平。

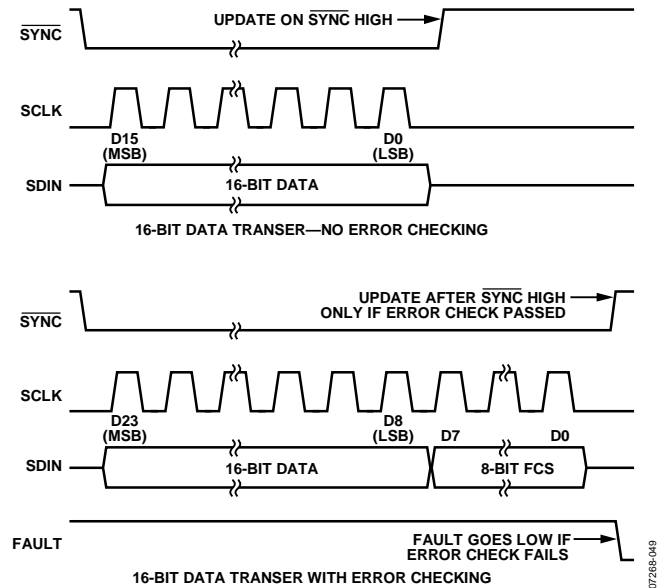


图 55. PEC 差错校验时序图

应用信息

瞬态电压保护

AD5750内置ESD保护二极管，可防止器件在一般工作条件下受损。但是，工业控制环境可能会使I/O电路承受极高的瞬态电压。为了防止过高瞬态电压影响AD5750，可能需要外部功率二极管和浪涌电流限制电阻，如图56所示。对电阻值的约束条件是，在正常工作期间，IOUT的输出电平必须保持在其顺从电压限值 $AV_{DD} - 2.75\text{ V}$ 以内，并且这两个保护二极管和电阻必须具有适当的额定功率。如果需要，可添加瞬态电压抑制器来进一步增强防护。

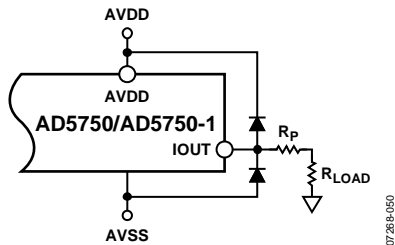


图 56. 输出瞬态电压保护

散热考虑

了解功耗对于封装和结温的影响情况非常重要。内部结温不应超过 125°C 。AD5750采用32引脚LFCSP $5\text{ mm} \times 5\text{ mm}$ 封装。热阻 θ_{JA} 为 $28^{\circ}\text{C}/\text{W}$ 。必须确保器件工作条件不会引起结温超过此值。

最差条件是指AD5750工作电压超过 AV_{DD} (26.4 V)，并且直接驱动最大电流(24 mA)至地。此外，还应考虑到AD5750的静态电流，其标称值约为 4 mA 。

下列计算式用于估算在这些最差条件下的最大功耗，并据此确定最大环境温度：

$$\text{功耗} = 26.4\text{ V} \times 28\text{ mA} = 0.7392\text{ W}$$

$$\text{温度增加} = 28^{\circ}\text{C} \times 0.7392\text{ W} = 20.7^{\circ}\text{C}$$

$$\text{最大环境温度} = 125^{\circ}\text{C} - 20.7^{\circ}\text{C} = 104.3^{\circ}\text{C}$$

这些数据假设已采用“布局指南”部分所述的正确布局和接地方法，将功耗降至最低。

布局指南

在任何注重精度的电路中，精心考虑电源和接地回路布局都有助于确保达到规定的性能。安装AD5750所用的PCB应经过专门设计，使AD5750位于模拟层。

AD5750应当具有足够大的 $10\text{ }\mu\text{F}$ 电源旁路电容，与每个电源上的 $0.1\text{ }\mu\text{F}$ 电容并联，并且尽可能靠近封装，最好是正对着该器件。 $10\text{ }\mu\text{F}$ 电容最好为钽电容。 $0.1\text{ }\mu\text{F}$ 电容应具有低有效串联电阻(ESR)和低有效串联电感(ESI)，如高频时提供低阻抗接地路径的普通陶瓷型电容，以便处理内部逻辑开关所引起的瞬态电流。

在一个电路板上配有多个器件的系统中，提供散热能力通常有助于更轻松耗散功率。

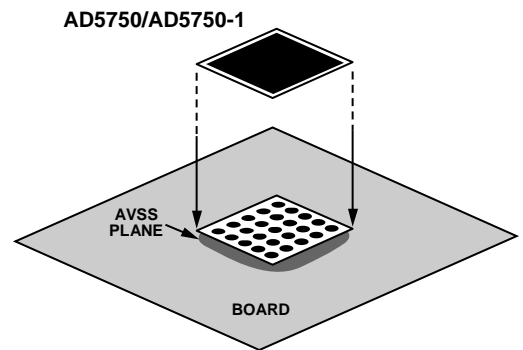


图 57. 焊盘与电路板的连接

AD5750在器件底部具有裸露焊盘，该焊盘连接到器件的AVSS电源。为了获得最佳性能，在设计母板和安装封装时需要考虑一些特殊因素。为了改善散热、电气和板级性能，需将封装底部的裸露焊盘焊接到PCB上相应的散热焊盘上。为进一步改善散热性能，PCB焊盘区设计了散热通孔。

器件上的AVSS层可以增厚(如图57所示)，以提供自然散热效应。

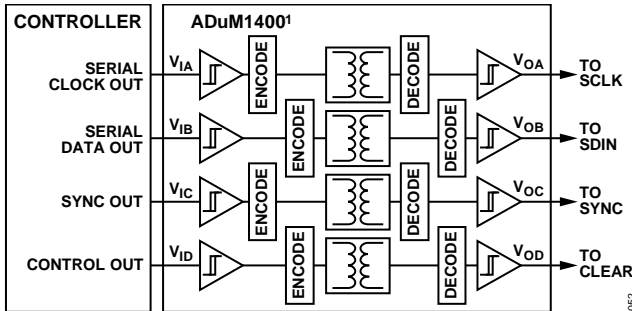
AD5750/AD5750-1

电流隔离接口

在许多过程控制应用中，有必要在控制器与受控单元之间提供一个隔离栅，以保护和隔离控制电路，使之免受可能出现的危险共模电压影响。ADI公司的iCoupler®系列产品可提供超过5.0 kV的电压隔离。AD5750采用串行加载结构，使接口线路数量保持在最小值，因此成为隔离接口的理想选择。图58所示为使用ADuM1400的4通道隔离接口。更多信息请访问：www.analog.com/icouplers。

微处理器接口

AD5750通过一条串行总线实现与微处理器的接口，这条总线使用与微控制器和DSP处理器兼容的协议。通信通道为一个3线(最少)式接口，由一个时钟信号、一个数据信号和一个 $\overline{\text{SYNC}}$ 信号组成。AD5750要求16位数据字，数据在SCLK下降沿有效。



¹ADDITIONAL PINS OMITTED FOR CLARITY.

07288-092

图 58. 隔离接口

外形尺寸

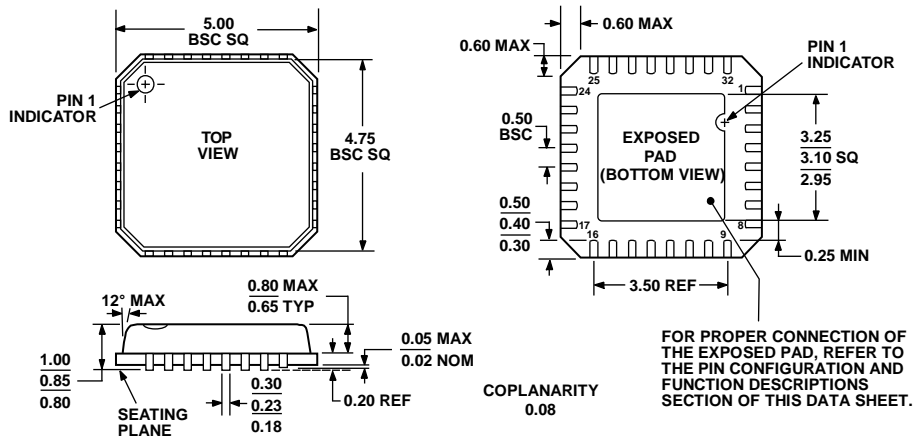


图 59. 32引脚引脚架构芯片级封装[LFCSP_VQ]
5 mm x 5 mm, 超薄体
(CP-32-2)
图示尺寸单位: mm

订购指南

型号	TUE精度	模拟输入范围	外部基准电压源	温度范围	封装描述	封装选项
AD5750ACPZ-REEL ¹	±0.3%	0 V至4.096 V	4.096 V	-40°C至+105°C	32引脚LFCSP_VQ	CP-32-2
AD5750ACPZ-REEL7 ¹	±0.3%	0 V至4.096 V	4.096 V	-40°C至+105°C	32引脚LFCSP_VQ	CP-32-2
AD5750BCPZ-REEL ¹	±0.1%	0 V至4.096 V	4.096 V	-40°C至+105°C	32引脚LFCSP_VQ	CP-32-2
AD5750BCPZ-REEL7 ¹	±0.1%	0 V至4.096 V	4.096 V	-40°C至+105°C	32引脚LFCSP_VQ	CP-32-2

¹ Z = 符合RoHS标准的器件。

注释

注释

注释