

特性

- 带诊断功能的可编程麦克风偏置(5 V至9 V)
- 4路10 V rms直接耦合差分输入
- 利用片内PLL获得主时钟
- 低电磁辐射设计
- ADC动态范围: 109 dB
- THD + N: -95 dB
- 可选数字高通滤波器
- 24位ADC, 8 kHz至192 kHz采样速率
- 数字音量控制
- I²C/SPI控制
- 软件可控无杂音静音功能
- 软件关断
- 右对齐、左对齐、I2S对齐和TDM模式
- 主机和从机工作模式
- 40引脚LFCSP封装
- 通过汽车应用认证
- 应用
- 汽车音频系统
- 有源噪声消除系统

概述

ADAU1977集成4个高性能模数转换器(ADC), 其直接耦合输入具有10 V rms性能。该ADC采用Σ-Δ架构, 其连续时间前端能够实现低EMI性能。它可以直接连接驻极体麦克风(ECM), 并为麦克风供电提供所需的偏置。内置的诊断电路可检测输入线路上的故障, 包括针对麦克风输入故障的全面诊断。可报告以下故障: 电池短路、麦克风偏置短路、接地短路、正负输入引脚之间短路和输入引脚开路。此外, 每种诊断故障均能以IRQ标志表示, 以方便系统设计。同时, 它还内置I²C/SPI控制端口。ADAU1977仅采用3.3 V单电源供电。器件内部可产生麦克风偏置电压。麦克风偏置能够通过5 V至9 V范围内的几种步长进行编程。低功耗架构则降低了器件的功耗。片内PLL可从外部时钟输入或帧时钟(采样速率时钟)获得主时钟。当使用帧时钟时, 由于PLL的存在, 系统中无需使用独立的高频主时钟。ADAU1977采用40引脚LFCSP封装。

功能框图

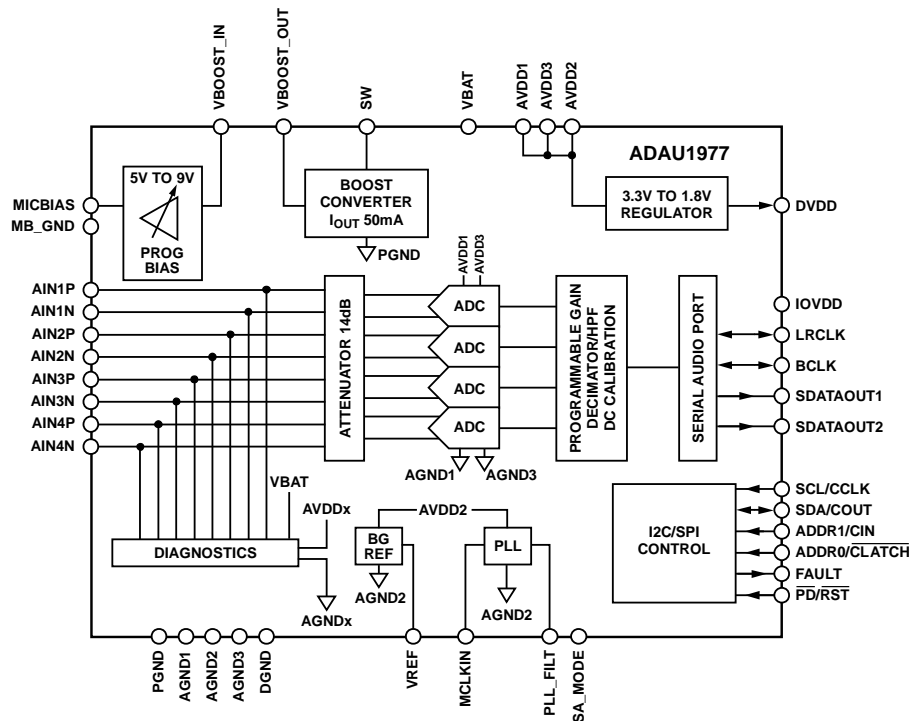


图1.

Rev. C

Document Feedback

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 ©2013–2014 Analog Devices, Inc. All rights reserved.
Technical Support www.analog.com

ADI中文版数据手册是英文版数据手册的译文, 敬请谅解翻译中可能存在的语言组织或翻译错误, ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性, 请参考ADI提供的最新英文版数据手册。

目录

特性.....	1	寄存器详解.....	37
应用.....	1	主电源和软件复位寄存器.....	37
概述.....	1	PLL控制寄存器.....	38
功能框图.....	1	DC-DC升压转换器控制寄存器.....	39
修订历史.....	3	MICBIAS和升压控制寄存器.....	40
技术规格.....	4	模块电源控制和串行端口控制寄存器.....	41
模拟性能规格.....	4	串行端口控制寄存器1.....	42
诊断和故障规格.....	5	串行端口控制寄存器2.....	43
数字输入/输出规格.....	6	输出串行端口通道映射寄存器.....	44
电源规格.....	6	输出串行端口通道映射寄存器.....	46
数字滤波器规格.....	7	串行输出驱动和过温保护控制寄存器.....	48
时序规格.....	8	后置ADC增益通道1控制寄存器.....	49
绝对最大额定值.....	10	后置ADC增益通道2控制寄存器.....	50
热阻.....	10	后置ADC增益通道3控制寄存器.....	51
ESD警告.....	10	后置ADC增益通道4控制寄存器.....	52
引脚配置和功能描述.....	11	高通滤波器和直流失调控制寄存器以及主静音.....	53
典型性能参数.....	13	诊断控制寄存器.....	54
工作原理.....	15	诊断报告寄存器通道1.....	55
概述.....	15	诊断报告寄存器通道2.....	56
电源和基准电压源.....	15	诊断报告寄存器通道3.....	57
上电复位序列.....	15	诊断报告寄存器通道4.....	58
PLL和时钟.....	16	诊断中断引脚控制寄存器1.....	59
DC-DC升压转换器.....	17	诊断中断引脚控制寄存器2.....	60
麦克风偏置.....	18	诊断调整寄存器1.....	61
模拟输入.....	18	诊断调整寄存器2.....	62
ADC.....	22	ADC削波状态寄存器.....	63
ADC求和模式.....	22	数字直流高通滤波器和校准寄存器.....	64
诊断.....	23	应用电路.....	65
串行音频数据输出端口—数据格式.....	25	外形尺寸.....	66
控制端口.....	30	订购指南.....	66
I ² C模式.....	31	汽车应用产品.....	66
SPI模式.....	34		
寄存器汇总.....	36		

修订历史

2014年1月—修订版B至修订版C

更改特性部分 1
 更改表1中的动态范围(A加权)参数 4
 更改图9 13
 更改图36 32
 更改图46 65

2013年9月—修订版A至修订版B

更改图1 1
 移动“修订历史”部分 3
 更改图14 16
 更改图46 65

2013年3月—修订版0至修订版A

CP-40-9更改为CP-40-14..... 通篇
 更改表2的“迟滞AINxP和AINxN短路相连”参数。 4
 更改热阻部分和表8 9
 更改“SPI模式”部分 32
 更改“输出串行端口通道匹配寄存器”部分和表34 44
 更改图46 63
 更改“订购指南”部分 64

2013年1月—修订版0：初始版

技术规格

所有通道的性能完全相同，不包括通道间增益不匹配和通道间相位偏差规格。AVDDx/IOVDD = 3.3 V；DVDD (内部产生) = 1.8 V；VBAT = 14.4 V；除非另有说明， $T_A = -40^{\circ}\text{C}$ 至 $+105^{\circ}\text{C}$ ；主时钟 = 12.288 MHz(48 kHz f_s 、 $256 \times f_s$ 模式)；输入采样速率 = 48 kHz；测量带宽 = 20 Hz至20 kHz；字宽 = 24位；负载电容(数字输出) = 20 pF；负载电流(数字输出) = ± 1 mA；数字输入高电压 = 2.0 V；数字输入低电压 = 0.8 V。

模拟性能规格

表1.

参数	测试条件/注释	最小值	典型值	最大值	单位
线路输入应用	参见图46				
满量程差分输入电压	直流耦合，AINxP/AINxN的 $V_{CM} = 7$ V		10		V rms
满量程单端输入电压	直流耦合，AINxP/AINxN的 $V_{CM} = 7$ V		5		V rms
麦克风输入应用	参见图46，MICBIAS = 8.5 V				
差分输入电压	直流耦合，AINxP的 $V_{CM} = 5.66$ V，AINxN的 $V_{CM} = 2.83$ V		2		V rms
准直流输入					
单端输入电压			5		V峰值
输入共模电压	AINxP/AINxN引脚的 V_{CM}	0		8	V dc
峰值输入电压	AINxP/AINxN引脚的 $V_{CM} + V$ 交流峰值	0		14	V
麦克风偏置					
输出电压	可编程范围5 V至9 V，步进0.5 V；输出电压在额定负载调整范围内	5		9	V
负载调整率	从空载到最大25 mA的负载、5 V 从空载到最大45 mA的负载、9 V	-1	+0.2	+1	%
输出电流	At MICBIAS = 5 V At MICBIAS = 9 V			25 45	mA
输出噪声	20 Hz至20 kHz，MICBIAS = 5 V 20 Hz至20 kHz，MICBIAS = 9 V		22	32	μ V rms
电源抑制比(PSRR)	350 mV rms，10 V时VBOOST_IN上有1 kHz纹波		60		dB
MICBIAS引脚处的通道间隔离	折合到满量程、1 kHz		60		dB
启动时间	$C_{LOAD} = 1$ nF		40		ms
升压转换器					
输入电压		2.97	3.3	3.63	V
输入电流	L = 4.7 μ H， $f_{SW} = 1.536$ MHz，MICBIAS = 9 V，45 mA 负载 L = 2.2 μ H， $f_{SW} = 3.072$ MHz，MICBIAS = 9 V，45 mA 负载		195		mA
输出电流	MICBIAS = 5 MICBIAS = 9		50 88		mA
负载调整率	从空载到最大50 mA的负载、MICBIAS = 5 V 从空载到最大88 mA的负载、MICBIAS = 9 V	-1		+1	%
输入过流阈值			900		mA峰值
开关频率	$f_s = 48$ kHz L = 2.2 μ H $f_s = 48$ kHz, L = 4.7 μ H		3.072		MHz
VBOOST_OUT引脚的外部负载电容		4.7	10	22	μ F
模数转换器					
输入电阻					
差分	AINxP与AINxN之间		50		k Ω
单端($R_{in,1977}$)	AINxP与AINxN之间		25		k Ω
ADC分辨率			24		位
动态范围(A加权) ¹	输入 = 1 kHz，-60 dBFS				
线路输入	折合到满量程差分输入 = 10 V rms	103	109		dB
麦克风输入	折合到满量程差分输入 = 2 V rms		95		dB
总谐波失真加噪声 (THD + N)	输入 = 1 kHz，-1 dBFS(0 dBFS = 10 V rms输入)		-95	-89	dB

参数	测试条件/注释	最小值	典型值	最大值	单位
数字增益后置ADC	增益步长 = 0.375 dB 1 V rms, 1 kHz 1 V rms, 20 kHz 100 mV rms, 1 kHz、AVDDx = 3.3 V	-35.625		+60	dB
增益误差		-10		+10	%
通道间增益不匹配		-0.25		+0.25	dB
增益漂移			0.6		ppm/°C
共模抑制比(CMRR)			60		dB
电源抑制比(PSRR)			56		dB
通道间隔离			70		dB
通道间相位偏差			100		dB
基准电压	VREF引脚	1.47	1.50	1.54	V
内部基准电压					
输出阻抗			20		kΩ
ADC串行端口		8		192	kHz
输出采样速率					

¹ f_s 范围为44.1 kHz至192 kHz。

诊断和故障规格

适用于AINxP和AINxN引脚使用MICBIAS的差分麦克风输入。

表2.

参数	测试条件/注释	最小值	典型值	最大值	单位
故障检测的输入电压阈值 ¹					
迟滞AINxP或AINxN短接到VBAT	SHT_B_TRIP = 10	0.79 × VBAT	0.85 × VBAT	0.86 × VBAT	V
	SHT_B_TRIP = 01	0.84 × VBAT	0.9 × VBAT	0.91 × VBAT	V
	SHT_B_TRIP = 00	0.89 × VBAT	0.95 × VBAT	0.96 × VBAT	V
	SHT_B_TRIP = 11	0.93 × VBAT	0.975 × VBAT	0.99 × VBAT	V
迟滞AINxP和AINxN短路相连	SHT_T_TRIP = 00	MICBIAS(0.5 ± 0.015)	MICBIAS(0.5 ± 0.035)	MICBIAS(0.5 ± 0.047)	V
	SHT_T_TRIP = 01	MICBIAS(0.5 ± 0.001)	MICBIAS(0.5 ± 0.017)	MICBIAS(0.5 ± 0.03)	V
	SHT_T_TRIP = 10	MICBIAS(0.5 ± 0.05)	MICBIAS(0.5 ± 0.071)	MICBIAS(0.5 ± 0.08)	V
迟滞AINxP或AINxN短接到地	SHT_G_TRIP = 10	0.04 × VREF	0.1 × VREF	0.13 × VREF	V
	SHT_G_TRIP = 01	0.08 × VREF	0.133 × VREF	0.16 × VREF	V
	SHT_G_TRIP = 00	0.12 × VREF	0.2 × VREF	0.22 × VREF	V
	SHT_G_TRIP = 11	0.19 × VREF	0.266 × VREF	0.28 × VREF	V
迟滞AINxP短接到MICBIAS	SHT_M_TRIP = 10	0.82 × MICBIAS	0.85 × MICBIAS	0.89 × MICBIAS	V
	SHT_M_TRIP = 01	0.87 × MICBIAS	0.9 × MICBIAS	0.94 × MICBIAS	V
	SHT_M_TRIP = 00	0.92 × MICBIAS	0.95 × MICBIAS	1.0 × MICBIAS	V
	SHT_M_TRIP = 11	0.95 × MICBIAS	0.975 × MICBIAS	1.0 × MICBIAS	V
迟滞AINxP或AINxN开路 ²	上阈值和下阈值 参见AINxP短接到MICBIAS和AINxN短接到地规格。				
故障时间	可编程。	10	100	150	ms

¹ 阈值限值利用VREF = 1.5V、MICBIAS = 5V至8.5V、VBAT = 11V至18V(使用外部源设置)进行测试。VBAT ≤ MICBIAS时，短接VBAT与短接MICBIAS无法区分，报告短接VBAT故障优先于短接MICBIAS故障。

² AINxP引脚开路故障与AINxN引脚开路故障无法区分，因为当任一引脚开路时，AINxP和AINxN引脚的电压分别仍然是MICBIAS和地。

ADAU1977

数字输入/输出规格

表3.

参数	测试条件/注释	最小值	最大值	单位
输入				
高电平输入电压(V_{IH})		0.7 × IOVDD		V
低电平输入电压(V_{IL})			0.3 × IOVDD	V
输入漏电流			±10	μA
输入电容			5	pF
输出				
高电平输出电压(V_{OH})	$I_{OH} = 1 \text{ mA}$	IOVDD - 0.60		V
低电平输出电压(V_{OL})	$I_{OL} = 1 \text{ mA}$		0.4	V

电源规格

除非另有说明, $L = 4.7 \mu\text{H}$, $AVDDx = 3.3 \text{ V}$, $DVDD = 1.8 \text{ V}$, $IOVDD = 3.3 \text{ V}$, $f_s = 48 \text{ kHz}$ (主模式)。

表4.

参数	测试条件/注释	最小值	典型值	最大值	单位
DVDD	片内LDO	1.62	1.8	1.98	V
AVDD		3.0	3.3	3.6	V
IOVDD		1.62	3.3	3.6	V
VBAT			14.4	18	V
IOVDD电流	主时钟 = 256 f_s				
正常工作	$f_s = 48 \text{ kHz}$		450		μA
	$f_s = 96 \text{ kHz}$		880		μA
	$f_s = 192 \text{ kHz}$		1.75		mA
关断	$f_s = 48 \text{ kHz}$ 至192 kHz		20		μA
AVDDx电流					
正常工作	升压器关闭, 4通道ADC, 内部DVDD		14		mA
	升压器开启, 4通道ADC, 内部DVDD		14.5		mA
	升压器关闭, 4通道ADC, 外部DVDD		9.6		mA
	升压器开启, 4通道ADC, 外部DVDD		10.1		mA
关断			270		μA
升压转换器电流					
正常工作	升压器开启, 4通道ADC, MICBIAS = 8.5 V, 无负载		34		mA
	升压器开启, 4通道ADC, MICBIAS = 8.5 V, 42 mA负载		168		mA
关断			180		μA
DVDD电流					
正常工作	外部DVDD = 1.8 V		4.5		mA
关断			65		μA
DVDD电流	VBAT = 14.4 V				
正常工作			575	625	μA
关断			575	625	μA
功耗					
正常工作	主时钟 = 256 f_s , 48 kHz				
AVDD	内部DVDD, MICBIAS = 8.5 V, 42 mA负载		265		mW
所有电源关断	$\overline{\text{PD}}/\overline{\text{RST}}$ 引脚保持低电平		9		mW

¹ VBAT ≤ MICBIAS时, 短接VBAT与短接MICBIAS无法区分, 报告短接VBAT故障优先于短接MICBIAS故障。

数字滤波器规格

表5.

参数	模式	系数	最小值	典型值	最大值	单位	
ADC抽取滤波器	所有模式, $f_s = 48$ kHz时的典型值 $f_s = 8$ kHz至96 kHz $f_s = 192$ kHz	$0.4375 \times f_s$	79	21		kHz	
通带				± 0.015		dB	
通带纹波		$0.5 \times f_s$		24		kHz	
过渡带		$0.5625 \times f_s$		27		kHz	
阻带						dB	
阻带衰减						μs	
群延迟		$22.9844/f_s$	479	μs			
高通滤波器	所有模式, 48 kHz时的典型值			0.9375		Hz	
截止频率				-3 dB点		10	度
相位偏差				20 Hz时			
建立时间							
ADC数字增益	全部模式		0		60	dB	
增益步长					0.375	dB	

ADAU1977

数字滤波器规格

表5.

参数	限值		单位	描述
	最小值	最大值		
输入主时钟(MCLK) 占空比 f_{MCLK}	40	60 见表10	% MHz	MCLKIN占空比; MCLKIN为 $256 \times f_s$ 、 $384 \times f_s$ 、 $512 \times f_s$ 和 $768 \times f_s$ MCLKIN频率, PLL在MCLK模式
复位 复位脉冲	15		ns	\overline{RST} 低电平
PLL 锁定时间		10	ms	
I ² C端口 f_{SCL} t_{SCLH} t_{SCLL} t_{SCS} t_{SCH} t_{DS} t_{DH} t_{SCR} t_{SCF} t_{SDR} t_{SDF} t_{BFT} t_{SUSTO}		400	kHz	SCL频率
	0.6		μ s	SCL高电平
	1.3		μ s	SCL低电平
	0.6		μ s	建立时间; 与重复起始条件相关
	0.6		μ s	保持时间; 此时间结束后产生首个时钟脉冲
	100		ns	数据建立时间
	0			数据保持时间
		300	ns	SCL上升时间
		300	ns	SCL下降时间
		300	ns	SDA上升时间
		300	ns	SDA下降时间
	1.3		μ s	总线空闲时间; 停止与起始之间的时间
	0.6		μ s	停止条件的建立时间
SPI端口 t_{CCPH} t_{CCPL} f_{CCLK} t_{CDS} t_{CDH} t_{CLS} t_{CLH} t_{CLPH} t_{COE} t_{COD} t_{COTS}	35		ns	CCLK高电平
	35		ns	CCLK低电平
		10	MHz	CCLK频率
	10		ns	CIN建立至CCLK上升
	10		ns	CCLK上升至CIN保持
	10		ns	\overline{CLATCH} 建立至CCLK上升
	40		ns	CCLK上升至 \overline{CLATCH} 保持
	10		ns	\overline{CLATCH} 高电平
		30	ns	\overline{CLATCH} 下降至COUT使能
		30	ns	CCLK下降至COUT延迟时间
		30	ns	\overline{CLATCH} 上升至COUT三态
ADC串行端口 t_{ABH} t_{ABL} t_{ALS} t_{ALH} t_{ABDD}	10		ns	BCLK高电平, 从模式
	10		ns	BCLK低电平, 从模式
	10		ns	LRCLK建立至BCLK上升, 从模式
	5		ns	BCLK上升至LRCLK保持, 从模式
		18	ns	BCLK下降至SDATAOUTx延迟时间

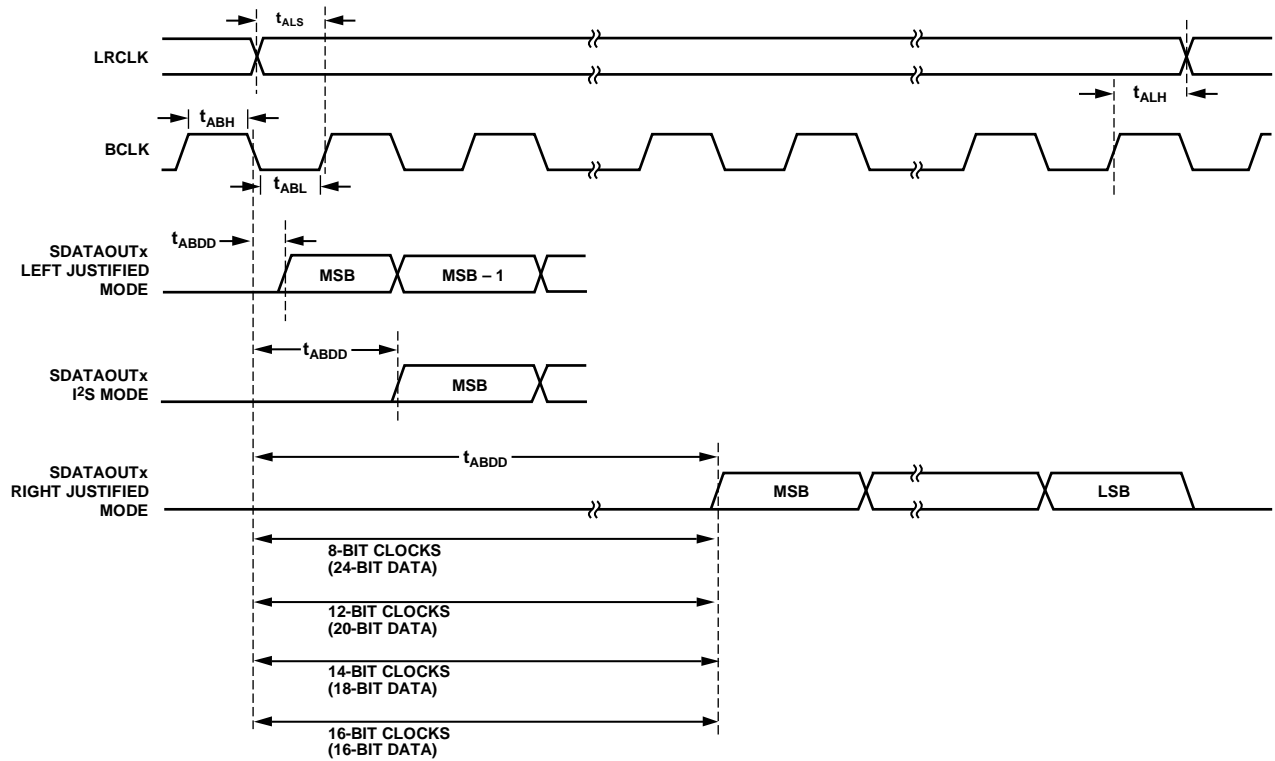


图2. 串行输出端口时序

1029E-002

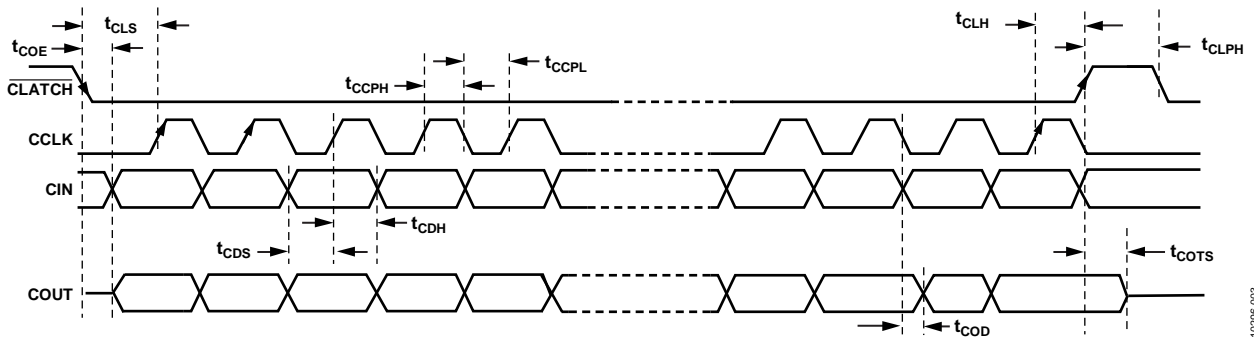


图3. SPI端口时序

1029E-003

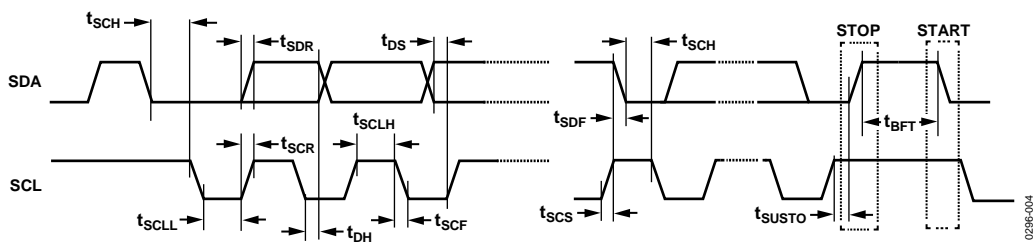


图4. I2C端口时序

1029E-004

绝对最大额定值

表7.

参数	额定值
模拟电源(AVDDx)	-0.3 V至+3.6 3 V
数字电源	
DVDD	-0.3 V至+1.98 V
IOVDD	-0.3 V至+3.6 3 V
输入电流(电源引脚除外)	±20 mA
模拟输入电压(AINx、VBAT引脚)	-0.3 V至 +18 V
数字输入电压(信号引脚)	-0.3 V至+3.63 V
工作温度范围(环境)	-40°C至+105°C
结温范围	-40°C至+125°C
存储温度范围	-65°C至+150°C

注意，超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值，并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下，推断器件能否正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

热阻

θ_{JA} 表示结至环境热阻， θ_{JC} 表示结至外壳热阻。所有特性均是利用标准JEDEC电路板根据JESD51标准进行测量。

表8. 热阻

封装类型	θ_{JA}	θ_{JC}	单位
40引脚 LFCSP	32.8	1.93	°C/W

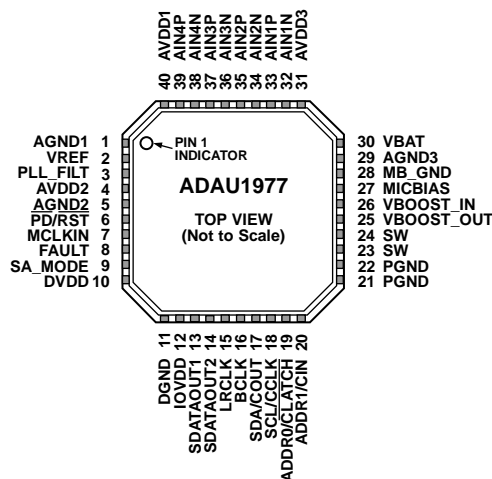
ESD警告



ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

引脚配置和功能描述



NOTES
1. THE EXPOSED PAD MUST BE CONNECTED TO THE GROUND PLANE ON THE PCB.

图5. 引脚配置(40引脚LFCSP)

表9. 引脚功能描述

引脚编号	引脚名称	输入/输出 ¹	描述
1	AGND1	P	模拟地。
2	VREF	O	基准电压源。用10 μF 100 nF电容将此引脚去耦至AGNDx。
3	PLL_FILT	O	PLL环路滤波器。用推荐的环路滤波器元件将此引脚接回AVDDx。
4	AVDD2	P	模拟电源。将此引脚连接到3.3 V模拟电源。
5	AGND2	P	模拟地。
6	PD/RST	I	关断复位(低电平有效)。
7	MCLKIN	I	主时钟输入。
8	FAULT	O	故障输出。可编程逻辑输出。
9	SA_MODE	I	独立模式。对于独立模式，用一个10 kΩ上拉电阻将此引脚连接到IOVDD。
10	DVDD	O	1.8 V数字电源输出。用一个0.1 μF电容将此引脚去耦至DGND。
11	DGND	P	数字地。
12	IOVDD	P	数字输入和输出电源。将此引脚连接到1.8 V至3.3 V范围内的电源。
13	SDATAOUT1	O	ADC串行数据输出对1。
14	SDATAOUT2	O	ADC串行数据输出对2。
15	LRCLK	I/O	ADC串行端口的帧时钟。
16	BCLK	I/O	ADC串行端口的位时钟。
17	SDA/COU	I/O	串行数据输出I ² C/控制数据输出(SPI)。
18	SCL/CCLK	I	串行时钟输入I ² C/控制数据输入(SPI)。
19	ADDR0/CLATCH	I	芯片地址位0设置I ² C/控制数据的片选输入(SPI)。
20	ADDR1/CIN	I	芯片地址位1设置I ² C/控制数据输入(SPI)。
21	PGND	P	电源地升压转换器。
22	PGND	P	电源地升压转换器。
23	SW	I	电感切换终端。
24	SW	I	电感切换终端。
25	VBOOST_OUT	O	升压转换器输出。用一个10 μF电容将此引脚去耦至PGND。
26	VBOOST_IN	I	MICBIAS稳压器输入。将此引脚连接到VBOOST_OUT(引脚25)。
27	MICBIAS	O	麦克风偏置输出。用一个10 μF电容将此引脚去耦至AGNDx。
28	MB_GND	P	麦克风偏置稳压器的模拟回路地。为实现最佳噪声性能，应将此引脚直接连到AGNDx。
29	AGND3	P	模拟地。
30	VBAT	I	用于诊断的电压检测。将此引脚连接到负载突降抑制电池电压。用一个0.1 μF电容将此引脚去耦至AGNDx。

ADAU1977

引脚编号	引脚名称	输入/输出 ¹	描述
31	AVDD3	P	模拟电源。将此引脚连接到3.3 V模拟电源。
32	AIN1N	I	模拟输入通道1反相输入。
33	AIN1P	I	模拟输入通道1同相输入。
34	AIN2N	I	模拟输入通道2反相输入。
35	AIN2P	I	模拟输入通道2同相输入。
36	AIN3N	I	模拟输入通道3反相输入。
37	AIN3P	I	模拟输入通道3同相输入。
38	AIN4N	I	模拟输入通道4反相输入。
39	AIN4P	I	模拟输入通道4同相输入。
40	AVDD1 EP	P	模拟电源。将此引脚连接到3.3 V模拟电源。 裸露焊盘。裸露焊盘必须连接到印刷电路板(PCB)上的接地层。

¹ I = 输入, O = 输出, I/O = 输入/输出, P = 电源。

典型性能参数

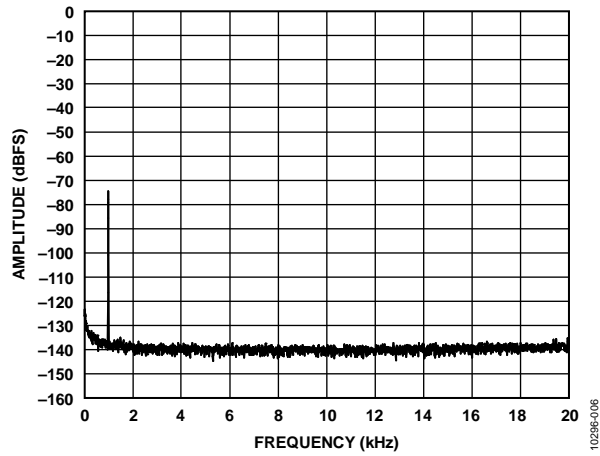


图6. 快速傅里叶变换, 2 mV差分输入, $f_s = 48$ kHz

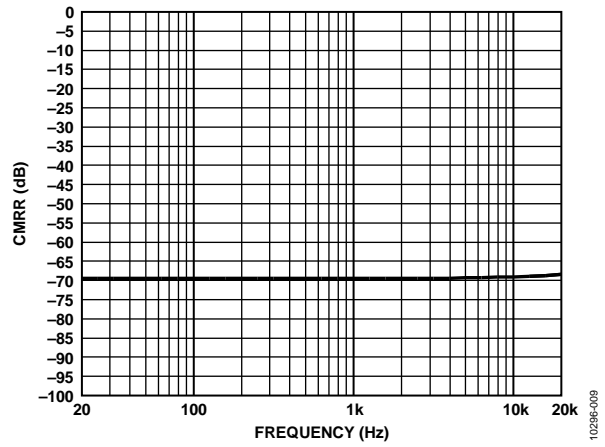


图9. CMRR差分输入, 以1 V差分输入为基准

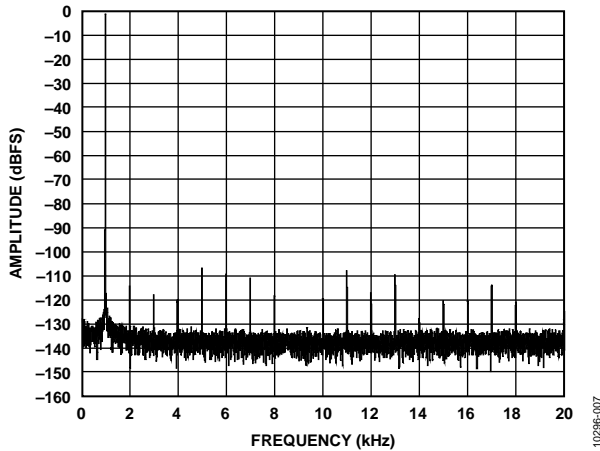


图7. 快速傅里叶变换, -1 dBFS差分输入

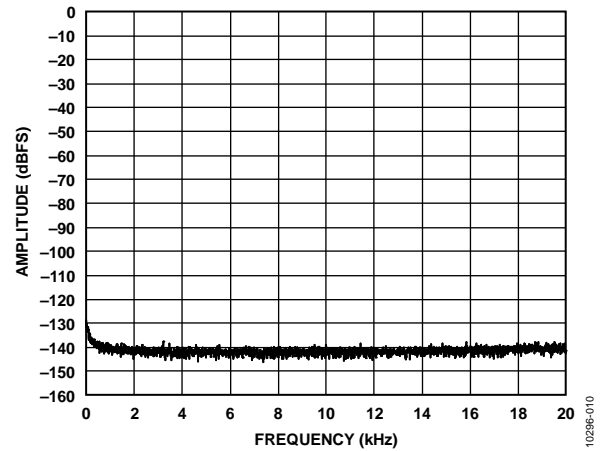


图10. 快速傅里叶变换, 无输入

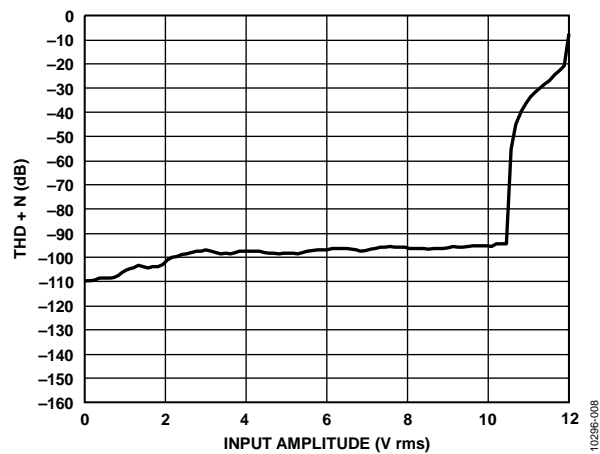


图8. THD + N与输入幅度的关系

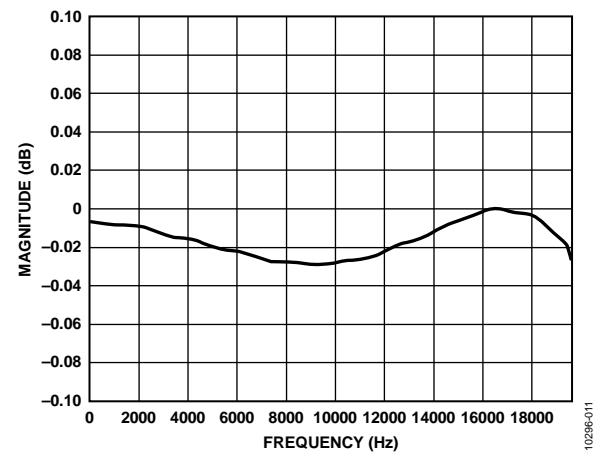


图11. $f_s = 48$ kHz时的ADC通带纹波

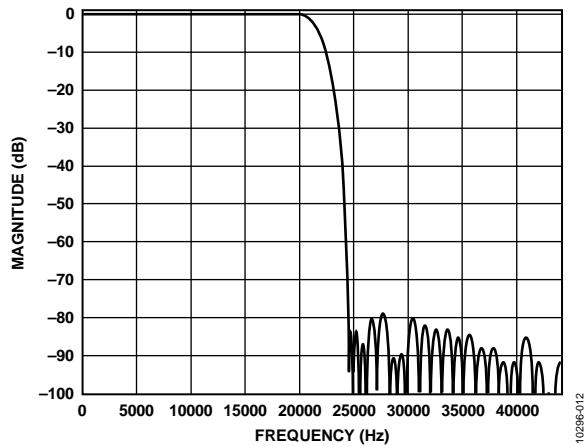


图12. $f_s = 48$ kHz时的ADC滤波器阻带响应

工作原理

概述

ADAU1977包含4个高性能ADC，并集成升压转换器用于麦克风偏置、相关的麦克风故障检测诊断功能，以及一个锁相环电路用于产生必要的片内时钟信号。

电源和基准电压源

ADAU1977采用3.3 V单电源供电。模拟和升压转换器各有电源输入引脚。这些引脚应通过100 nF陶瓷芯片电容去耦到AGND，并且电容应尽可能靠近引脚以最大程度地降低噪声拾取。在ADC所在的PCB上，必须提供至少10 μ F的铝电解电容。为实现最佳性能，模拟电源必须尽可能干净。

数字内核的电源电压(DVDD)利用内部低压差调节器产生。典型DVDD输出为1.8 V，必须通过一个100 nF陶瓷电容和一个10 μ F电容去耦。100 nF陶瓷电容应尽可能靠近DVDD引脚放置。

模拟模块的基准电压是在内部产生，通过VREF引脚(引脚2)输出。AVDDx为3.3 V时，该引脚的典型电压为1.5 V。

所有数字输入均兼容TTL和CMOS电平。所有输出均从IOVDD电源驱动。IOVDD可以在1.8 V至3.3 V范围内。IOVDD引脚必须通过一个尽可能靠近该引脚的100 nF电容去耦。为实现最佳性能，建议将AGND、DGND、PGND和裸露焊盘连接到PCB上的单一GND层。

ADC内部基准电压从VREF引脚输出，应通过并联的100 nF陶瓷电容和10 μ F电容去耦。VREF引脚的电流能力有限。该基准电压源用作ADC的基准源，因此，外部电路建议不要从该引脚吸取电流。使用该基准源时，可利用一个同相放大器来为应用中的其他电路提供基准电压。

在复位模式下，VREF引脚禁用以节省功耗，仅当RST引脚变为高电平时使能。

上电复位序列

ADAU1977要求在AVDDx引脚上从外部提供3.3 V单电源。器件内部产生DVDD (1.8 V)，用于ADC的数字内核。DVDD电源输出引脚(引脚10)用于将去耦电容连接到DGND。去耦电容的典型推荐值为100 nF，与10 μ F并联。复位期间，DVDD调节器禁用以降低功耗。 $\overline{\text{PD/RST}}$ 引脚(引脚6)变为高电平后，器件使能DVDD调节器。然而，内部ADC和数字内核复位由内部POR信号(上电复位)电路控制，它会监控DVDD电平。因此，只有DVDD达到1.2 V且POR信号释放后，器件才会离开复位状态。DVDD建立时间取决于外部电容的充电时间和AVDDx上升斜坡时间。

内部POR电路具有迟滞，确保DVDD上的短暂毛刺不会启动器件复位。典型跳变点为1.2 V(RST高电平)和0.6 V ($\pm 20\%$) ($\overline{\text{RST}}$ 低电平)。这可确保内核直到DVDD降至0.6 V跳变点以下才复位。

一旦 $\overline{\text{PD/RST}}$ 引脚变为高电平，内部调节器即开始为DVDD引脚上的 C_{EXT} 电容充电。DVDD充电时间取决于调节器的输出电阻和外部去耦电容。该时间常数可以通过下式计算：

$$t_c = R_{\text{OUT}} \times C_{\text{EXT}} (R_{\text{OUT}} = 20 \Omega \text{ 典型值})$$

例如，若 C_{EXT} 为10 μ F，则 t_c 为200 μ s，即达到DVDD电压(63.6%范围内)的时间。

当DVDD达到1.2 V时，POR电路释放内核的内部复位信号(见图13)。因此，发送I²C或SPI控制信号之前，建议至少等待 t_c 时间。

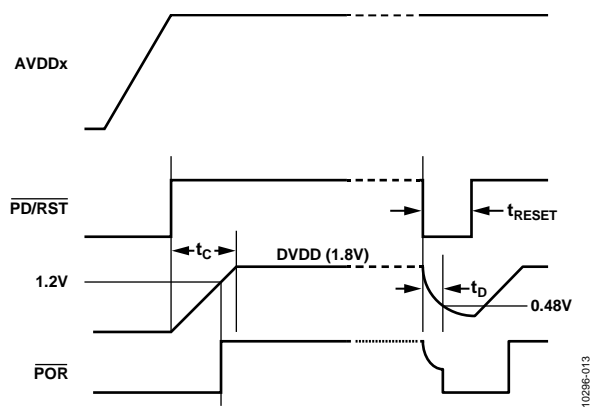


图13. 上电复位时序

当先拉低再拉高 $\overline{\text{PD/RST}}$ 引脚(引脚6)以对器件执行硬件复位时，存在若干时间限制。在RST低电平脉冲期间，DVDD开始放电。放电时间常数由调节器的内部电阻和 C_{EXT} 决定。DVDD从1.8 V降至0.48 V (0.6 V - 20%)所需的时间可通过下式估算：

$$t_D = 1.32 \times R_{\text{INT}} \times C_{\text{EXT}}$$

其中， $R_{\text{INT}} = 64 \text{ k}\Omega$ 典型值(R_{INT} 可能随工艺而变化，误差范围 $\pm 20\%$)。

例如，若 C_{EXT} 为10 μ F，则 t_D 为0.845秒。

ADAU1977

根据 C_{EXT} 不同, t_D 可能不同, 进而决定 \overline{RST} 脉冲的最短保持时间。在 t_D 时间内, \overline{RST} 脉冲必须保持低电平才能使内核正确初始化。

在 C_{EXT} 上增加一个电阻, 可减少所需的 \overline{RST} 低电平脉冲时间。这样, 新的 t_D 值可计算如下:

$$t_D = 1.32 \times R_{EQ} \times C_{EXT}$$

其中, $R_{EQ} = 64 \text{ k}\Omega \parallel R_{EXT}$ 。

该电阻不仅可确保DVDD在复位或AVDDx失电期间快速放电, 而且能使内部模块正确复位。注意, 该电阻持续从DVDD吸取电流, 因而必然有一定的功率损失。 C_{EXT} 典型值为 $10 \mu\text{F}$, R_{EXT} 典型值为 $3 \text{ k}\Omega$ 。因此, 时间常数为:

$$t_D = 1.32 \times R_{EQ} \times C_{EXT} = 37.8 \text{ ms}$$

其中, $R_{EQ} = 2.866 \text{ k}\Omega$ ($64 \text{ k}\Omega \parallel 3 \text{ k}\Omega$)。

对设定的 C_{EXT} 值使用此公式, 便可计算 R_{EXT} 以获得所需的 \overline{RST} 脉冲时间。

还可以使用一个软件复位寄存器(S_RST, 寄存器0x00的位7)来复位器件, 但必须注意, 在AVDDx失电期间, 软件复位可能无法确保正确初始化, 因为DVDD可能不稳定。

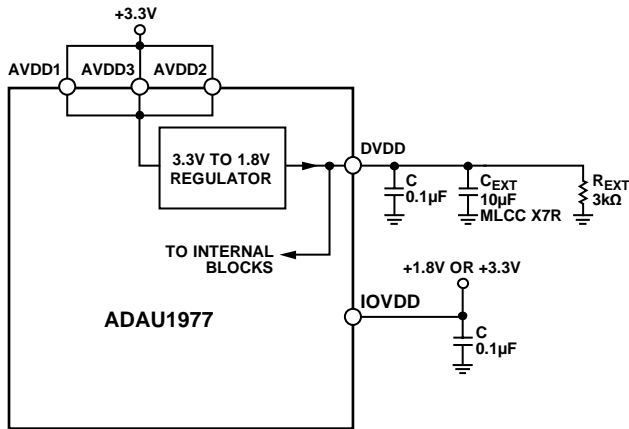


图14. DVDD调节器输出连接

PLL和时钟

ADAU1977内置模拟PLL以便为内部ADC提供无抖动的时钟。PLL必须根据适当的输入时钟频率进行编程。PLL控制寄存器0x01用于设置PLL。

寄存器0x01的CLK_S位(位4)用于设置PLL的时钟源。时钟源可以是MCLKIN引脚或LRCLK引脚(从模式)。在LRCLK模式下, PLL支持32 kHz到192 kHz的采样速率。

在MCLK输入模式下, MCS位(寄存器0x01的位[2:0])必须设置为MCLKIN引脚需要的输入时钟频率。表10显示了大部分常用采样速率所需的输入MCLK和MCS位设置。

寄存器0x01的PLL_LOCK位(位7)指示PLL的锁定状态。建议在初始上电后读取PLL锁定状态, 确保PLL输出正确的频率后才取消音频输出静音。

表10. 常用采样频率所需的输入MCLK

MCS (位[2:0])	f _s (kHz)	倍频系数	MCLKIN频率 (MHz)
000	32	128 × f _s	4.096
001	32	256 × f _s	8.192
010	32	384 × f _s	12.288
011	32	512 × f _s	16.384
100	32	768 × f _s	24.576
000	44.1	128 × f _s	5.6448
001	44.1	256 × f _s	11.2896
010	44.1	384 × f _s	16.9344
011	44.1	512 × f _s	22.5792
100	44.1	768 × f _s	33.8688
000	48	128 × f _s	6.144
001	48	256 × f _s	12.288
010	48	384 × f _s	18.432
011	48	512 × f _s	24.576
100	48	768 × f _s	36.864
000	96	64 × f _s	6.144
001	96	128 × f _s	12.288
010	96	192 × f _s	18.432
011	96	256 × f _s	24.576
100	96	384 × f _s	36.864
000	192	32 × f _s	6.144
001	192	64 × f _s	12.288
010	192	96 × f _s	18.432
011	192	128 × f _s	24.576
100	192	192 × f _s	36.864

PLL可接受音频帧时钟(采样速率时钟)作为输入, 但串行端口必须配置为从机, 帧时钟必须从主机提供给器件。强烈建议先禁用PLL, 用新设置重新编程, 再重新使能。器件提供一个锁定位, 可通过I²C轮询, 检查PLL是否锁定。

PLL需要一个外部滤波器, 它连接在PLL_FILTER引脚上(引脚3)。MCLK或LRCLK模式的建议PLL滤波电路如图15所示。为确保温度稳定性, 建议使用NPO电容。为实现最佳性能, 滤波器电容应靠近器件放置。

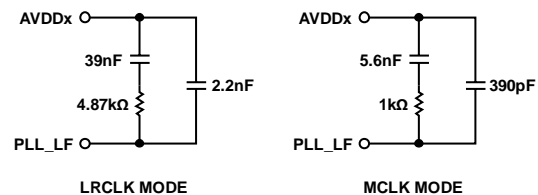


图15. PLL滤波器

DC-DC升压转换器

升压转换器从3.3 V固定电源为麦克风偏置电路产生一个电源电压。升压转换器输出电压可利用寄存器0x03编程。升压转换器输出电压比设定的麦克风偏置电压高出大约1 V。升压转换器使用来自PLL的时钟，开关频率取决于ADC的采样速率。必须将FS_RATE位(寄存器0x02的位[6:5])设置为所需的采样速率。利用寄存器0x02的位4，可将升压转换器开关频率选择为1.5 MHz或3 MHz。对于1.5 MHz开关频率，推荐电感值为4.7 μH；对于3 MHz开关频率，推荐电感值为2.2 μH。

表11依据采样速率列出了典型开关频率。

电容选择

升压转换器输出通过VBOOST_OUT引脚(引脚25)提供，必须利用10 μF陶瓷电容去耦到PGND，以消除开关频率处的纹波。该电容必须具有低ESR和良好的温度稳定性。建议使用25 V的MLCC X7R/NPO电介质类型电容。必须将此电容尽可能靠近VBOOST_OUT引脚(引脚25)放置。

表11. 基于采样速率的典型开关频率

基本采样速率(kHz)	采样速率(kHz)	升压转换器开关频率	
		电感 = 2.2 μH	电感 = 4.7 μH
32	8/16/32/64	$(1024/12) \times f_s$	$(1024/22) \times f_s$
44.1	11.025/22.05/44.1/88.2/176.4	$(1024/16) \times f_s$	$(1024/30) \times f_s$
48	12/24/48/96/192	$(1024/16) \times f_s$	$(1024/32) \times f_s$

ADAU1977

麦克风偏置

麦克风偏置是由输入电压通过线性调节器在VBOOST_IN引脚(引脚26)上产生, 确保低噪声并抑制升压转换器的高频噪声。若使用内部升压转换器输出, 必须将VBOOST_OUT引脚(引脚25)连接到VBOOST_IN引脚(引脚26)。如果将外部电源用于麦克风偏置, 该电源可在VBOOST_IN引脚(引脚26)上提供。这种情况下, VBOOST_OUT引脚(引脚25)应保持开路。利用MB_VOLTS位(寄存器0x03的位[7:4]), 可在5 V到9 V的范围内设置麦克风偏置电压。麦克风偏置输出电压通过MICBIAS引脚(引脚27)提供。该引脚可利用ESR至少为1 Ω的最大10 μF电容去耦至AGND。对于容值更大的电容, 尤其是1 nF以上的电容, 其ESR应 $\geq 1 \Omega$, 以确保麦克风偏置调节器的稳定性。寄存器0x03可用于使能麦克风偏置。表11依据电感值和常用采样速率列出了升压转换器的开关频率。

模拟输入

ADAU1977具有4路差分模拟输入。ADC支持交流耦合和直流耦合输入信号。

典型输入电路框图如图16所示。

多数音频应用中, 信号的直流成分通过耦合电容消除。然而, ADAU1977采用独特的输入结构, 允许直接耦合输入信号, 无需在输入端使用大耦合电容。每路输入都有固定的14 dB衰减器连接到AGND, 支持10 V rms差分输入。从各路输入到AGND的典型输入电阻约为26 kΩ。

在直流耦合应用中, 如果AINxP和AINxN的VCM相同, 则ADC输出中的直流成分接近为0。如果输入引脚具有不同的共模直流电平, 则这两个电平之差出现在ADC输出端, 可通过使能高通滤波器予以消除。

在48 kHz采样速率时, 高通滤波器具有1.4 Hz、6 dB/倍频程的截止频率。该截止频率与采样速率呈比例变化。然而, 直流耦合应用必须确保共模直流电压不超过额定限值。共模环路可支持0 V到7 V的共模直流电压。满量程ADC输出(0 dBFS)所需的输入通常为10 V rms差分。

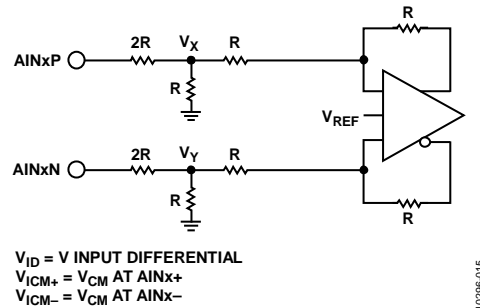


图16. 模拟输入模块

线路输入

本部分说明ADAU1977支持线路电平输入的一些可能连接方法。

线路输入平衡或差分输入直流耦合案例

例如，对于车用典型功率放大器，输出摆幅可达约10 V rms差分，共模直流输入电压约为7.2 V(假设使用14.4 V电池和桥接负载连接)。各输入引脚的信号具有5 V rms或14.14 V p-p信号摆幅。对于7.2 V共模直流电压，各输入的信号可在 $(7.2 \text{ V} + 7.07 \text{ V}) = +14.27 \text{ V}$ p-p和 $(7 \text{ V} - 7.07 \text{ V}) = 0.13 \text{ V}$ 之间摆动。因此，差分信号摆幅约为28.54 V p-p，ADC输出端测量值约为-0.16 dBFS(仅交流，采用直流高通滤波器)。参见图17。

线路输入平衡或差分输入交流耦合案例

对于交流耦合的放大器输出案例，有关将线路电平输入连接到ADAU1977的信息，请参见图18。这种情况下，必须利用MICBIAS上的电阻将AINxP/AINxN引脚上拉到所需的共模电平。VCM必须适当，使得输入绝不会摆动到地以下。换言之，若输入信号为14 V p-p，则VCM必须为 $14 \text{ V}/2 = 7 \text{ V}$ 左右，以确保信号绝不会摆动到地以下。麦克风偏置可提供所需的干净基准源以产生VCM。

R1值可计算如下：

$$R1 = Rin_{1977} (MB - V_{CM}) / V_{CM}$$

其中：

V_{CM} 为峰峰值输入摆幅除以2。

$MB = 8.5 \text{ V}$ 。

Rin_{1977} 为单端输入电阻(见表1)。

但在这种情况下，AINxP/AINxN的等效输入电阻降低，可计算为 $R1 \parallel Rin_{1977}$ 。

$$\text{输入电阻} = R1 \times Rin_{1977} / (R1 + Rin_{1977})$$

其中， Rin_{1977} 为来自表1的单端值。

C1和C2值可利用以下公式根据所需的低频截止确定：

$$C1 \text{ 或 } C2 = 1 / (2 \times \pi \times f_c \times \text{输入电阻})$$

线路输入不平衡或单端伪差分交流耦合案例

对于单端应用，信号摆幅减半，因为仅有一个输入用于信号，另一个输入连接到0 V。这样一来，在单端应用中，输入信号能力降低至5 V rms。对于7.2 V共模直流电压，信号可在 $(7.2 \text{ V} + 7.07 \text{ V}) = +14.27 \text{ V}$ p-p和 $(7.2 \text{ V} - 7 \text{ V}) = 0.13 \text{ V}$ 之间摆动。因此，差分信号摆幅约为14.14 V p-p，ADC输出端测量值约为-6.16 dBFS(仅交流，采用直流高通滤波器)。参见图19。

电阻(R1/R2)和电容(C1/C2)的值与“线路输入平衡或差分输入交流耦合案例”部分所述的平衡交流耦合案例相似。

线路输入不平衡或单端交流耦合案例

对于单端应用，信号摆幅减半，因为仅有一个输入用于信号，另一个输入连接到0 V。这样一来，在单端应用中，输入信号能力降低至5 V rms。对于7.2 V共模直流电压，信号可在 $(7.2 \text{ V} + 7.07 \text{ V}) = +14.27 \text{ V}$ p-p和 $(7.2 \text{ V} - 7 \text{ V}) = 0.13 \text{ V}$ 之间摆动。因此，差分信号摆幅约为14.14 V p-p，ADC输出端测量值约为-6.16 dBFS(仅交流，采用直流高通滤波器)。如果信号不经高通滤波，正负输入(7.2 V)的共模直流电压差将出现在ADC输出端。参见图20。

电阻(R1)和电容(C1)的值与“线路输入平衡或差分输入交流耦合案例”部分所述的平衡交流耦合案例相似。

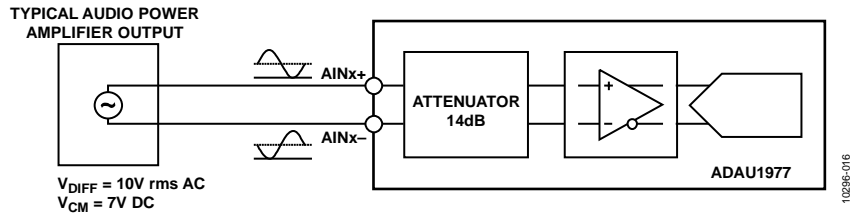


图17. 连接线路电平输入—差分直流耦合案例

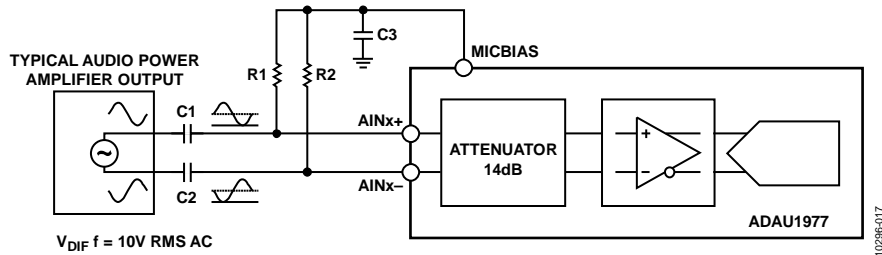


图18. 连接线路电平输入—差分交流耦合案例

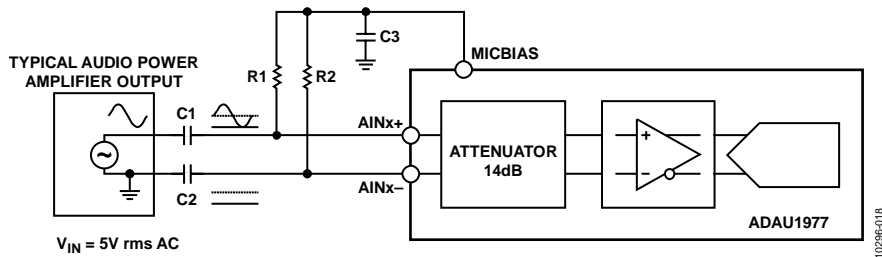


图19. 连接线路电平输入—伪差分交流耦合案例

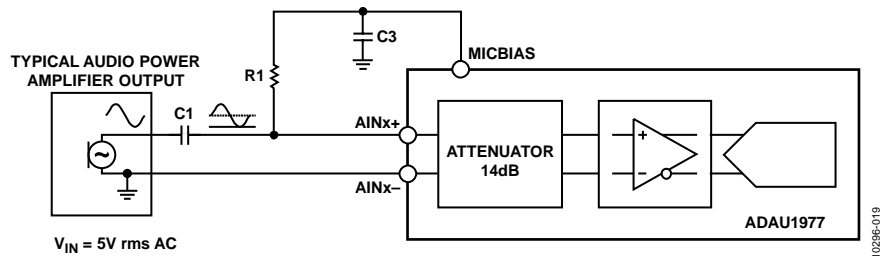


图20. 连接线路电平输入—单端交流耦合案例

麦克风输入

本部分说明ADAU1977支持麦克风输入应用的一些连接方法。MICBIAS电压和偏置电阻值取决于所选的ECM。ADAU1977可提供5 V到9 V(步进为0.5 V)的MICBIAS。在需要多个麦克风的应用中, 必须注意不得超过MICBIAS输出电流额定值。

ECM平衡或差分输入直流耦合案例

例如, 在典型的ECM中, 输出信号摆幅取决于MICBIAS电压。使用典型的8.5 V电源, ECM可输出2 V rms差分信号。各输入引脚的信号具有1 V rms或2.8 V p-p信号摆幅。AINxP

引脚上的共模直流电平为 $2/3 \times \text{MICBIAS}$, AINxN引脚上的共模直流电平为 $1/3 \times \text{MICBIAS}$, 这导致ADC输出端约为-14 dBFS(仅交流, 采用直流高通滤波), 因为该输入比10 V rms差分的满量程输入低14 dB。参见图21。

ECM伪差分输入交流耦合案例

对于典型的MEMS ECM模块, 输出信号摆幅很低。使用典型的3.3 V电源, ECM模块可输出2 V rms差分信号。输入引脚的信号具有1 V rms或2.8 V p-p信号摆幅。对于这种应用, 建议像“线路输入不平衡或单端伪差分交流耦合案例”部分所述的那样, 利用电阻将输入引脚偏置到7 V DC。参见图22。

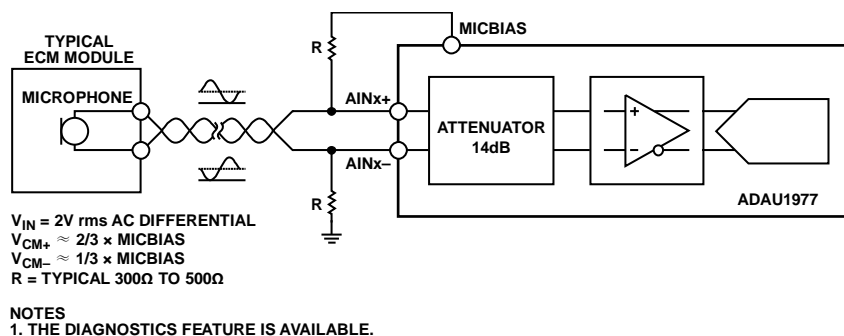


图21. 连接麦克风输入—差分输入直流耦合案例

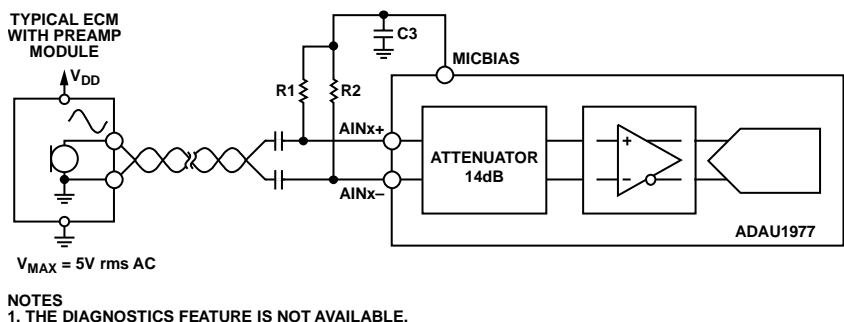


图22. 连接麦克风输入—伪差分输入交流耦合案例

ADAU1977

ADC

ADAU1977的4个 Δ - Σ ADC通道配置为两个立体声对，具有可配置的差分/单端输入。ADC以32 kHz到192 kHz的标称采样速率工作。ADC包括片上数字抗混叠滤波器，其具有79 dB阻带衰减和线性相位响应。数字输出通过两个串行数据输出引脚(每个立体声对一个)、一个通用帧时钟(LRCLK)和一个位时钟(BCLK)提供。或者，也可以使用TDM模式之一，单条TDM数据线最多支持16个通道。

使用幅度较小的输入信号时，对各通道可提供10位可编程数字增益补偿，以将输出字放大到满量程。必须注意避免过度补偿(大增益补偿)，否则会导致ADC削波和THD性能降低。

ADC还有直流失调校准算法，可消除ADC的系统性直流失调。此特性对直流测量应用有利。

电感选择

为使升压转换器高效率工作，电感选择很重要。电感有两个最重要的参数，分别是饱和电流额定值和直流电阻。推荐的电感饱和额定值必须大于1 A。直流电阻影响升压转换器的效率。假设在80%效率时，电路板走线电阻可忽略不计，则电感的直流电阻应小于50 m Ω 。

表12列出了部分推荐电感。

表12. 推荐电感¹

数值	制造厂商	制造商产品型号
2.2 μ H	Würth Elektronik	7440430022
4.7 μ H	Würth Elektronik	7440530047

¹ 对于给定应用，适当的温度额定值信息请联系制造商。

升压转换器具有软启动特性，可防止来自输入源的浪涌电流。

升压转换器内置过流和过温保护功能。升压转换器监控输入电流，如果它超过设定的电流阈值并持续1.2 ms，升压转换器就会关断。该故障状况记录在寄存器0x02中，而且会置位故障中断引脚。读取寄存器0x02的BOOST_OV位(位2)或BOOST_OC位(位0)之后，该状况即被清除。过流保护位OC_EN(位1)或过压保护位OV_EN(位3)默认使能，建议不要禁用。

发生故障事件后，每个保护电路都有两种恢复模式：自动恢复和手动恢复。恢复模式可利用寄存器0x03的位0选择。自动恢复模式尝试在设定的恢复时间(通常20 ms)后使能升压转换器。手动恢复模式仅在用户将1写入MRCV位(位1)时使能升压转换器。如果故障持续存在，升压转换器将一直处于关断模式，直到故障消除。

升压转换器能够在MICBIAS输出端提供42 mA的总输出电流。升压转换器的输入端具有过流保护功能，阈值约为900 mA峰值。确保为升压转换器供电的3.3 V电源内置过流保护功能，因为ADAU1977没有内置保护功能来应对VBOOST_OUT或VBOOST_IN引脚短接任一接地引脚(AGND/DGND/PGND)的情况。

默认情况下，升压转换器在上电时禁用，以便用户可灵活地将一个外部电压源连接到VBOOST_IN引脚来为麦克风偏置电路供电。升压转换器可利用BOOST_EN位(寄存器0x03的位2)使能。

ADC求和模式

四个ADC可分组为单个立体声ADC或单个单声道ADC，以便提高应用的信噪比(SNR)。提供两种选项：一是将ADC的两个通道求和，一是ADC的所有四个通道求和。求和在数字模块中执行。

2通道求和模式

SUM_MODE位(寄存器0x0E的位[7:6])设为01时，通道1和通道2 ADC数据合并，从SDATAOUT1引脚输出。类似地，通道3和通道4 ADC数据合并，从SDATAOUT2引脚输出。这样一来，SNR提高3 dB。这种模式下，通道1和通道2必须连接到相同的输入信号源。类似地，通道3和通道4也必须连接到相同的输入信号源。

4通道求和模式

SUM_MODE位(寄存器0x0E的位[7:6])设为10时，通道1至通道4 ADC数据合并，从SDATAOUT1引脚输出。这样一来，SNR提高6 dB。这种模式下，所有四个通道必须连接到相同的输入信号源。

诊断

诊断模块实时监控输入引脚，将故障报告为FAULT引脚(引脚8)上的中断信号，触发一个中断请求发送到外部控制器。通道1至通道4的诊断状态寄存器(寄存器0x11至寄存器0x14)也会更新。有关诊断寄存器内容的更多信息，参见寄存器映射表(表25)和寄存器详情表(表42、表43、表44和表45)。使用寄存器0x10的位[3:0]可启用或禁用各通道的诊断功能。要提供诊断，MICBIAS必须使能，并且麦克风必须按照相应应用电路的推荐方式连接(见图21)。

诊断报告

各通道的诊断状态分别在寄存器0x11至寄存器0x14中报告。表13所列的故障在各输入引脚上报告。

表13. 故障报告

故障	AINxP	AINxN
电池短路	是	是
MICBIAS短路	是	否
短路至地	是	是
正负输入短路	是	是
开路输入	是	是

诊断调整

电池短路

输入端短接电池时，输入端的电压接近电池电压。任何高于设定阈值的电压都会被报告为故障。阈值可利用SHT_B_TRIP位(寄存器0x17的位[1:0])设置(见表14)。

表14. 设置电池短路阈值

SHT_B_TRIP (寄存器0x17的位[1:0])	电池短路阈值
00	$0.95 \times V_{BAT}$
01	$0.9 \times V_{BAT}$
10	$0.85 \times V_{BAT}$
11	$0.975 \times V_{BAT}$

MICBIAS短路

仅AINxP引脚支持此特性。当AINxP引脚短接MICBIAS时，AINxP引脚的电压接近MICBIAS电压。任何高于设定阈值的电压都会被报告为故障。阈值可利用SHT_M_TRIP位(寄存器0x17的位[5:4])设置(见表15)。

表15. 设置MICBIAS短路阈值

SHT_M_TRIP (寄存器0x17的位[5:4])	MICBIAS短路阈值
00	$0.95 \times MICBIAS$
01	$0.9 \times MICBIAS$
10	$0.85 \times MICBIAS$
11	$0.975 \times MICBIAS$

短路至地

输入端短路至地时，输入端的电压接近0 V。任何低于设定阈值的电压都会被报告为故障。阈值以VREF为基准，因而与VREF引脚的电压成比例。阈值可利用SHT_G_TRIP位(寄存器0x17的位[3:2])设置(见表16)。

表16.

SHT_G_TRIP (寄存器0x17的位[3:2])	短路至地阈值
00	$0.2 \times V_{REF}$
01	$0.133 \times V_{REF}$
10	$0.1 \times V_{REF}$
11	$0.266 \times V_{REF}$

麦克风引脚短路

两个输入端均短路时，AINxP和AINxN输入端处于相同电压，约为MICBIAS/2。任何位于设定阈值之间的电压都会被报告为故障。上阈值和下阈值可利用SHT_T_TRIP位(寄存器0x17的位[7:6])设置(见表17)。

可以使用下面的公式来计算上下阈值：

$$\text{上阈值} = MICBIAS(0.5 + x)$$

$$\text{下阈值} = MICBIAS(0.5 - x)$$

其中，x可利用SHT_T_TRIP位(寄存器0x17的位[7:6])设置(见表17)。

表17.

SHT_T_TRIP (寄存器0x17的位[7:6])	x
00	0.035
01	0.017
10	0.071
11	保留

麦克风引脚开路

若有任何输入端开路，AINxP将被拉到MICBIAS，AINxN被拉到公共地。当AINxP引脚的电压高于MICBIAS短路阈值(利用寄存器0x17的位[5:4]设置)，AINxN引脚的电压低于短路至地阈值(利用寄存器0x17的位[3:2]设置)时，就会报告故障。该故障无法指示哪个引脚开路，因为任何开路引脚都可将AINxP拉至MICBIAS，将AINxN拉至公共地。

FAULT引脚

FAULT引脚是一个输出引脚，可利用IRQ_POL位(寄存器0x15的位4)将其编程为高电平有效或低电平有效。此外，利用IRQ_DRIVE位(寄存器0x15的位5)可将FAULT引脚设置为始终驱动，或者设置为仅在故障期间驱动，其他时候处于高阻态。故障状态记录在IRQ_RESET位(寄存器0x15的位6)中。IRQ_RESET是一个锁存位，发生故障时置1，读取故障状态位后清0。

故障超时

为防止误触发故障事件，提供了故障超时调整位(寄存器0x18的位[5:4])。这些位可用于设置报告故障前故障需要持续存在的时间。利用FAULT_TO位(寄存器0x18的位[5:4])，

可将超时时间设为0 ms、50 ms、100 ms或150 ms。默认值为100 ms。仅当故障状况持续存在的时间超过设定的最短超时时间时，才会记录故障。

故障屏蔽

可以屏蔽故障，防止其触发FAULT引脚上的中断。故障屏蔽可利用寄存器0x16的位[6:0]设置。表18所列的故障可设置屏蔽。

表18. 故障屏蔽

故障	AINxP	AINxN
电池短路	是	是
MICBIAS短路	是	否
短路至地	是	是
正负输入短路	是	是
开路输入	是	是

当一个故障屏蔽位置1时，它适用于所有通道。对于使用此位的各通道，并无独立故障屏蔽可用。要屏蔽个别通道，请使用DIAG_MASK[4:1]位(寄存器0x15的位[3:0])。

诊断序列

读取诊断功能报告的故障时，建议使用图23所示的序列。

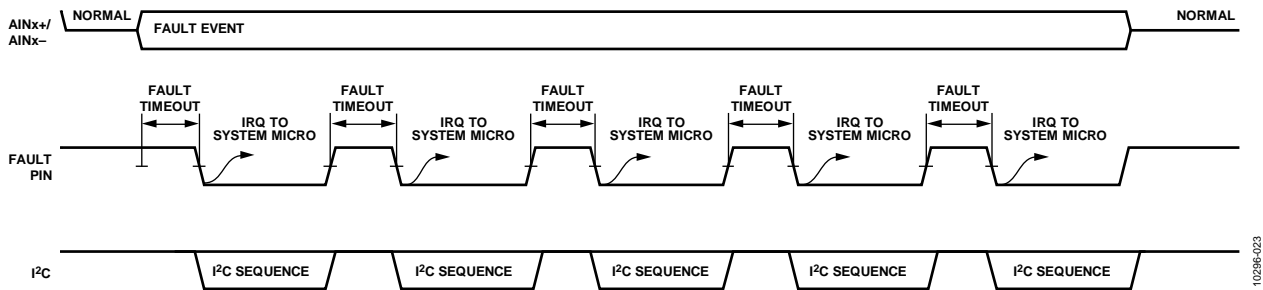


图23. 诊断序列

10296-023

输入引脚发生故障时，根据寄存器0x15中IRQ_POL位的设置，FAULT引脚变为低电平或高电平，以向系统微控制器发送中断请求。系统微控制器响应中断请求，通过I²C与ADAU1977通信。

下面是典型的中断服务程序：

1. ADAU1977产生一个中断请求并发送到系统微控制器。
2. 读取寄存器0x11至寄存器0x14。(建议在一个序列中读取所有四个诊断状态寄存器——寄存器0x11至寄存器0x14。以单一读操作读取这些寄存器可能无法准确报告状态。)
3. 写入寄存器0x15的位6(IRQ_RESET位)。
4. 等待故障超时时间到期。
5. 如果故障是暂时的，并非持续存在，中断服务即结束；间歇性故障会被忽略。如果故障持续存在，ADAU1977将产生另一个中断请求，用户应继续到第6步。
6. 重复步骤2至步骤4四次。

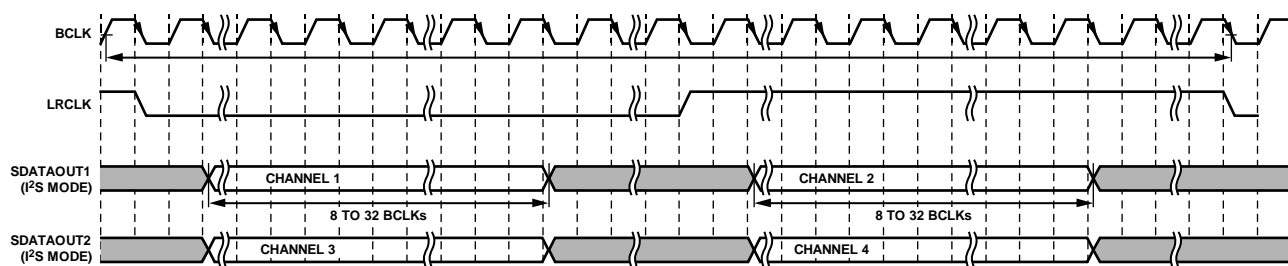
7. 第五次读取后，如果诊断功能仍然报告存在故障，则相应的输入上存在故障，必须予以处理。

串行音频数据输出端口—数据格式

串行音频端口包括4个引脚：BCLK、LRCLK、SDATAOUT1和SDATAOUT2。ADAU1977 ADC输出以串行格式在SDATAOUT1和SDATAOUT2引脚上提供。BCLK和LRCLK引脚分别用作位时钟和帧时钟。该端口可以用作主机或从机，并且可以设置为立体声模式(2通道模式)或TDM多通道模式。支持常见音频格式：I²S、左对齐(L)和右对齐(RJ)。

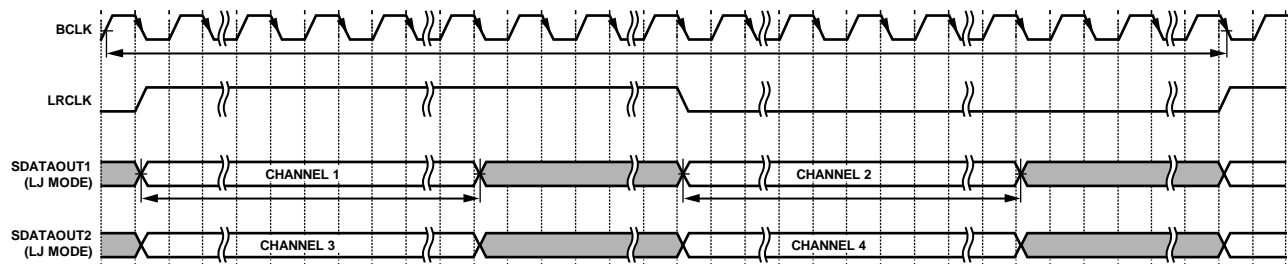
立体声模式

在2通道或立体声模式下，SDATAOUT1输出通道1和通道2的ADC数据，SDATAOUT2输出通道3和通道4的ADC数据。图24至图28显示了支持的音频格式。



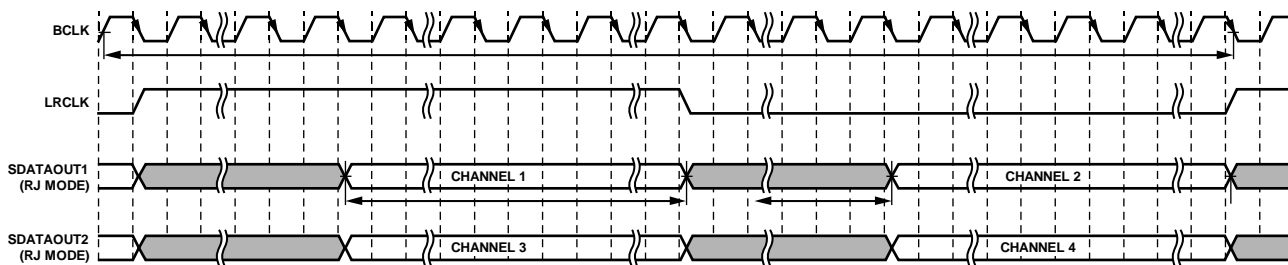
- NOTES
1. SAI = 0.
 2. SDATA_FMT = 0 (I²S).

图24. I²S音频格式



- NOTES
1. SDATA_FMT = 1 (LJ).

图25. LJ音频格式



- NOTES
1. SDATA_FMT = 2 (RJ, 24-BIT).

图26. RJ音频格式

ADAU1977

TDM模式

寄存器0x05至寄存器0x08提供TDM模式编程功能。TDM时隙宽度、数据宽度、通道分配和用于输出数据的引脚均可编程。

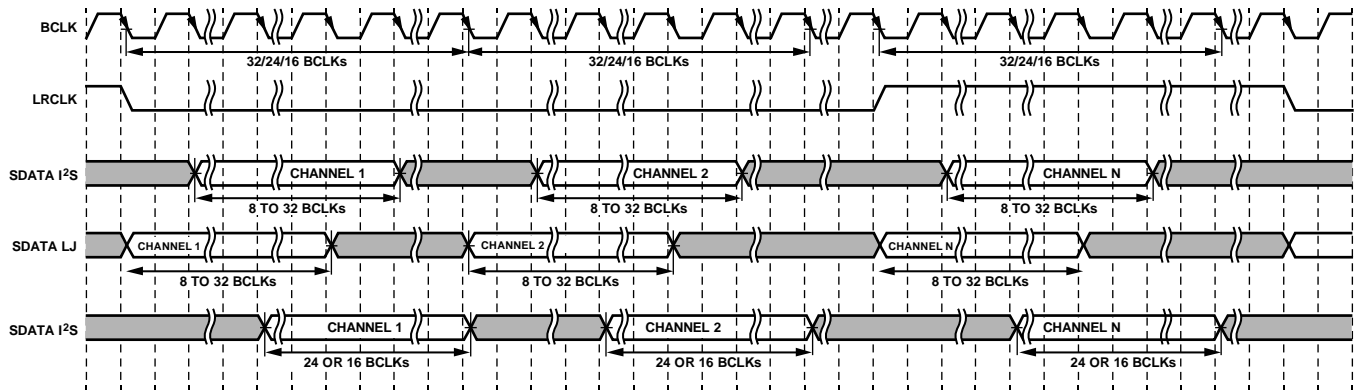
默认情况下，串行数据在SDATAOUT1引脚上输出，但可利用SDATA_SEL位(寄存器0x06的位7)改变设置，使串行数据从SDATAOUT2引脚输出。

TDM模式支持2、4、8或16个通道。ADAU1977在分配的时隙中输出4通道数据(图29显示了数据时隙分配)。在未使用

的时隙中，输出引脚变为高阻态，因而同一数据线可与TDM总线上的其他器件共享。

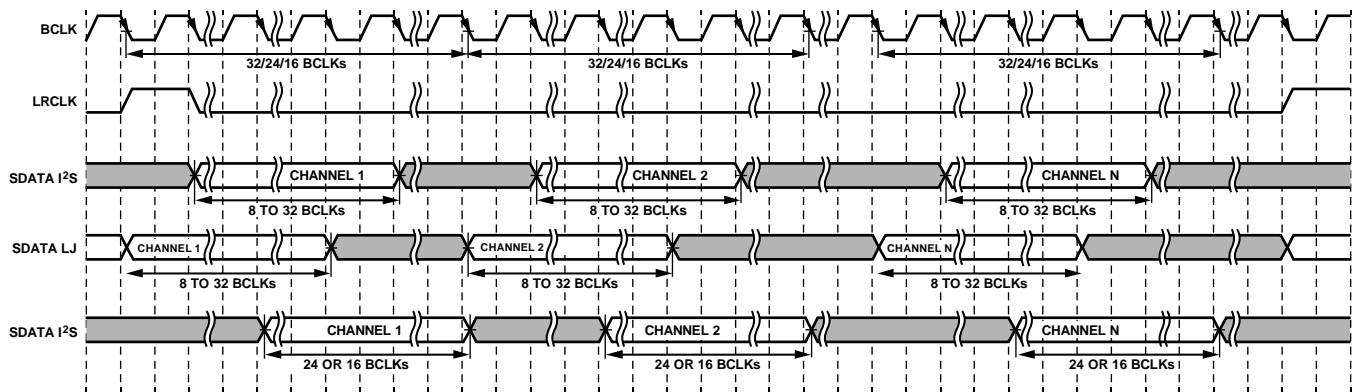
TDM端口可以作为主机或从机工作。在主模式下，BCLK和LRCLK从ADAU1977输出，而在从模式下，BCLK和LRCLK引脚设置为接收系统主机提供的时钟。

支持非脉冲和脉冲模式。在非脉冲模式下，LRCLK信号占空比通常为50%，而在脉冲模式下，LRCLK信号至少必须为一个BCLK宽(参见图27和图28)。



- NOTES
1. SAI = 001 (2 CHANNELS), 010 (4 CHANNELS), 011 (8 CHANNELS), 100 (16 CHANNELS).
 2. SDATA_FMT = 00 (I²S), 01 (LJ), 10 (RJ, 24-BIT), 11 (RJ, 16-BIT).
 3. BCLK_EDGE = 0.
 4. LRCLK_MODE = 0.
 5. SLOT_WIDTH = 00 (32 BCLKs), 01 (24 BCLKs), 10 (16 BCLKs).

图27. TDM非脉冲模式音频格式



- NOTES
1. SAI = 001 (2 CHANNELS), 010 (4 CHANNELS), 011 (8 CHANNELS), 100 (16 CHANNELS).
 2. SDATA_FMT = 00 (I²S), 01 (LJ), 10 (RJ, 24-BIT), 11 (RJ, 16-BIT).
 3. BCLK_EDGE = 0.
 4. LRCLK_MODE = 1.
 5. SLOT_WIDTH = 00 (32 BCLKs), 01 (24 BCLKs), 10 (16 BCLKs).

图28. TDM脉冲模式音频格式

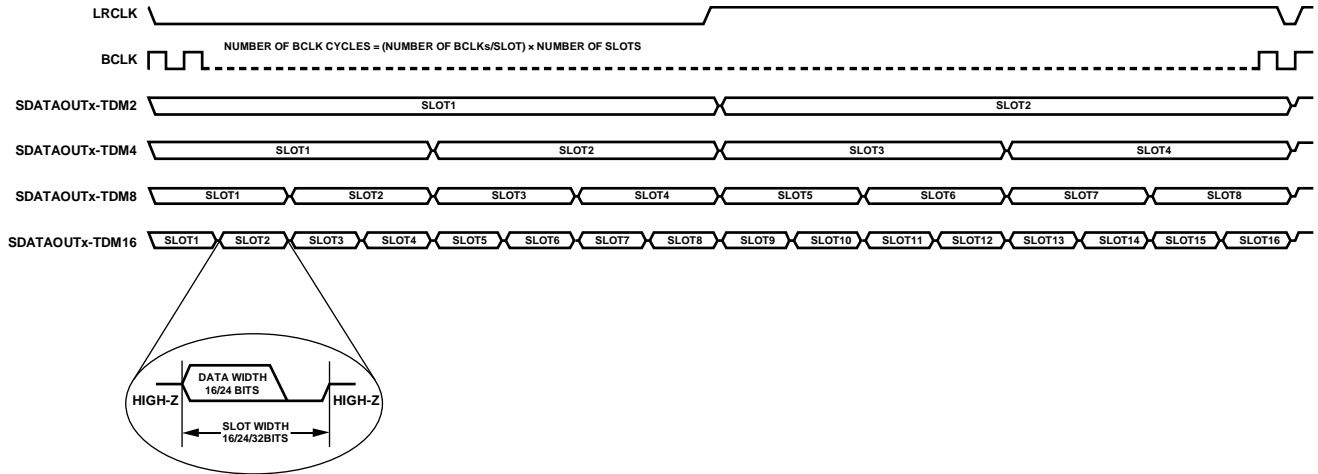


图29. TDM模式时隙分配

10296-029

ADAU1977

位时钟频率取决于采样速率、时隙宽度和每时隙的位时钟数。表19可用于计算BCLK频率。

采样速率(f_s)范围是8 kHz到192 kHz。但在主模式下，最大位时钟频率(BCLK)为24.576 MHz。例如，对于192 kHz的采样速率， $128 \times f_s$ 就是最大可能的BCLK频率。因此，每个TDM帧仅有128个位时钟周期可用。这种情况下有两个选项：以32位数据宽度在TDM4模式下工作或以16位数据宽度在TDM8模式下工作。从模式下不存在这一限制，因为位时钟和帧时钟是由主机提供给ADAU1977。可以使用BCLK频

率和模式的各种组合，但必须注意，应当选择最适合应用的组合。

连接选项

图30至图34显示了I²S或TDM模式下连接串行音频端口的可用选项。在TDM模式下，建议在数据信号上包括下拉电阻，以防止ADAU1977的SDATAOUT_x引脚在非活动期间变为高阻态时线路悬空。电阻值应确保从SDATAOUT_x引脚吸取的电流不超过2 mA。该电阻值一般在10 kΩ到47 kΩ范围内，具体使用何值取决于数据总线上的期间。

表19. TDM模式位时钟频率

模式	BCLK频率		
	每时隙16个位时钟	每时隙24个位时钟	每时隙32个位时钟
TDM2	$32 \times f_s$	$48 \times f_s$	$64 \times f_s$
TDM4	$64 \times f_s$	$96 \times f_s$	$128 \times f_s$
TDM8	$128 \times f_s$	$192 \times f_s$	$256 \times f_s$
TDM16	$256 \times f_s$	$384 \times f_s$	$512 \times f_s$

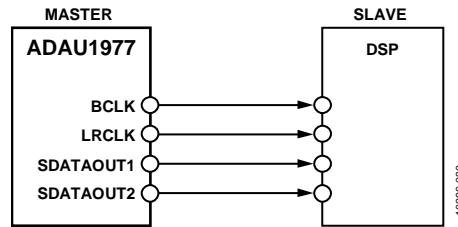


图30. 串行端口连接选项1—I²S/LJ/RJ模式，ADAU1977主机

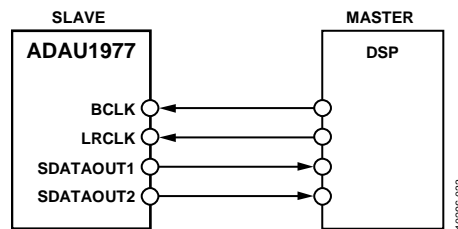
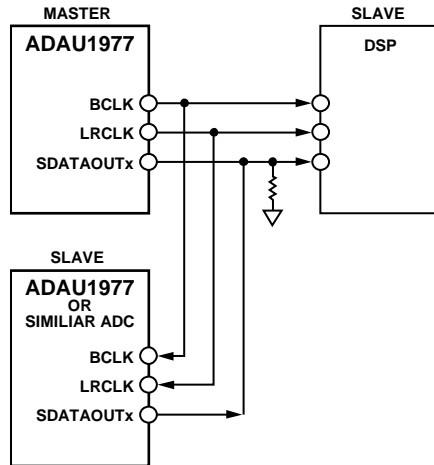
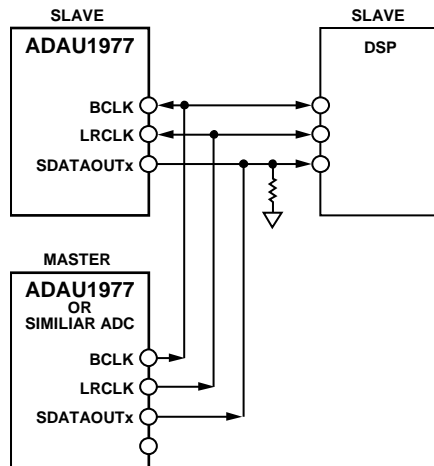


图31. 串行端口连接选项2—I²S/LJ/RJ模式，ADAU1977从机



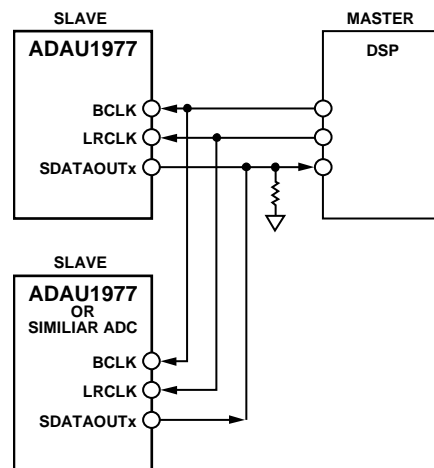
10296-031

图32. 串行端口连接选项3—TDM模式，ADAU1977主机



10296-034

图33. 串行端口连接选项4—TDM模式，第二ADC主机



10296-032

图34. 串行端口连接选项5—TDM模式，DSP主机

控制端口

ADAU1977控制端口支持两种工作模式——2线I²C模式或4线SPI模式，用于设置器件的内部寄存器。I²C和SPI模式均允许读写寄存器。全部寄存器均为8位宽。寄存器起始地址为0x00，结束地址为0x1A。

I²C和SPI模式下的控制端口均只能用作从机，需要系统中的主机才能工作。访问寄存器时，器件有无主时钟无关紧要。

但是，操作PLL、串行音频端口和升压转换器时，主时钟必须存在。

默认情况下，ADAU1977工作在I²C模式，但通过将CLATCH引脚拉低三次，就可以将器件置于SPI模式。

控制端口引脚是多功能引脚，具体功能取决于器件的工作模式。表20说明了两种模式下控制端口引脚的功能。

表20：控制端口引脚功能

引脚编号	引脚名称	I ² C模式		SPI模式	
		引脚功能	引脚类型	引脚功能	引脚类型
17	SDA/COUT	SDA：数据	I/O	COUT：输出数据	O
18	SCL/CCLK	SCL：时钟	I	CCLK：输入时钟	I
19	ADDR0/CLATCH	I ² C器件地址位0	I	CLATCH：输入	I
20	ADDR1/CIN	I ² C器件地址位1	I	CIN：输入数据	I

I²C模式

ADAU1977支持2线串行(I²C兼容)总线协议。两个引脚——串行数据(SDA)和串行时钟(SCL)——用于与系统I²C主控制器通信。在I²C模式下，ADAU1977始终是总线上的从机，意味着它不能启动数据传输。I²C总线上的每个从机都通过一个唯一的器件地址识别。ADAU1977的器件地址和R/W字节如表21所示。地址存在于I²C写操作的前7位。ADAU1977 I²C地址的位7和位6由ADDR1和ADDR0引脚上的电平设置。来自主机的第一个I²C字节的LSB(R/W位)说明是读操作还是写操作。逻辑电平1对应于读操作，逻辑电平0对应于写操作。

表21. ADAU1977 I²C首字节格式

位7	位6	位5	位4	位3	位2	位1	位0
ADDR1	ADDR0	1	0	0	0	1	R/W

ADAU1977的I²C芯片地址的前7位是xx10001。该地址字节的位0和位1可通过ADDR1和ADDR0引脚设置，以便将芯片地址设置为所需的值。

使用ADDR1和ADDR0引脚，可将7位I²C器件地址设置为以下四个可能的选项之一：

- I²C器件地址0010001 (0x11)
- I²C器件地址0110001 (0x31)
- I²C器件地址1010001 (0x51)
- I²C器件地址1110001 (0x71)

在I²C模式下，SDA和SCL引脚要求将一个合适的上拉电阻连接到IOVDD。这些信号线上的电压不应超过IOVDD引脚上的电压。图46显示了I²C模式的典型连接图。

SDA或SCL引脚的上拉电阻值可计算如下：

$$\text{最小 } R_{PULL\ UP} = (IOVDD - V_{IL}) / I_{SINK}$$

其中：

IOVDD是I/O电源电压，典型范围是1.8 V到3.3 V。

V_{IL} 是逻辑电平0的最大电压(即0.4 V，根据I²C规范)。

I_{SINK} 是I/O引脚的吸电流能力。

SDA可以吸收2 mA电流，因此，对于3.3 V的IOVDD， $R_{PULL\ UP}$ 最小值为1.5 kΩ。

根据电路板上的电容不同，可以限制总线速度以满足上升时间和下降时间要求。

对于位速率时间约为1 Mbps的快速模式，上升时间必须小于550 ns。使用下式判断是否能够满足上升时间要求：

$$t = 0.8473 \times R_{PULL\ UP} \times C_{BOARD}$$

要满足300 ns上升时间要求， C_{BOARD} 必须小于236 pF。

对于SCL引脚，计算取决于系统所用I²C主机的吸电流能力。

寻址

开始时，I²C总线上的各器件均处于空闲状态，并监控SDA和SCL线有无起始条件和适当的地址。I²C主机通过建立起始条件而启动数据传输；起始条件要求SDA发生高低转换，同时SCL保持高电平。这表示随后将出现地址/数据流。总线上的所有器件都对起始条件做出响应，并以MSB优先方式从主机获取接下来的8个位(7位地址加R/W位)。主机向总线上的所有从机发送7位器件地址和读/写位。在第9个时钟脉冲期间，具有匹配地址的器件通过将数据线(SDA)拉低来做出响应。此第9位称为应答位。此时，所有其它器件从总线退出，返回空闲状态。

R/W位决定数据的方向。如果第一个字节的LSB为逻辑0，则意味着主机将写入信息到从机，而逻辑1则意味着主机将在写入地址并重复起始地址之后读取从机信息。数据传输将持续到主机发出停止条件为止。停止条件是指在SCL处于高电平时，SDA上发生低电平至高电平跃迁。

数据传输过程中的任何阶段都可以检测停止和起始条件。如果这些条件的置位打破了正常的读写操作顺序，ADAU1977将立即跳出到空闲状态。

ADAU1977

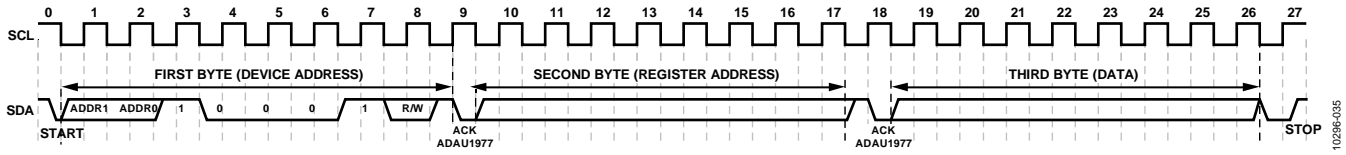


图35. PC写入ADAU1977(单字节)

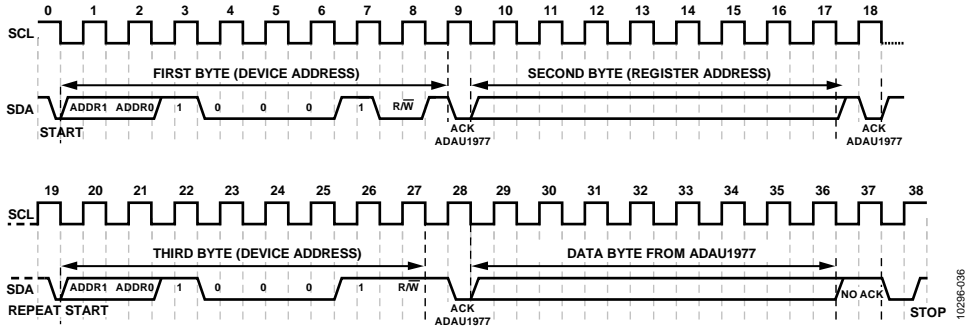


图36. PC读取ADAU1977(单字节)

I²C读和写操作

图37给出了单字写操作的格式。在每第9个时钟脉冲，ADAU1977都会通过拉低SDA来发送应答。

图38给出了突发模式写序列的格式。该图显示了一个顺次写入单字节寄存器的例子。ADAU1977在写完一个字节后即递增其地址寄存器，因为请求的地址对应于1字节字长的寄存器或存储器区域。

图39给出了单字读操作的格式。注意第一个R/W位为0，表示写操作。这是因为仍然需要写入地址，以便设置内部地址。在ADAU1977确认接收到地址后，主机必须发送一个重复起始命令，然后再发送R/W位设置为1(表示读操作)

的芯片地址字节。这将导致ADAU1977 SDA反向，并开始向主机回传数据。然后，主机在每第9个脉冲做出响应，向ADAU1977发送应答脉冲。

图40给出了突发模式读序列的格式。该图显示了一个顺次读取单字节寄存器的例子。ADAU1977使用8位寄存器地址，因此每个字节后都会递增其地址寄存器。

图37至图40使用了以下缩写：

- S = 起始位
- P = 停止位
- AM = 主机应答
- AS = 从机应答

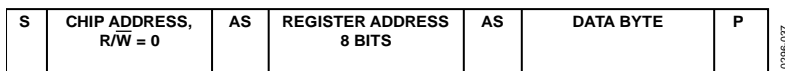


图37. 单字I²C写格式

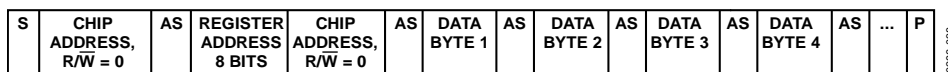


图38. 突发模式I²C写格式

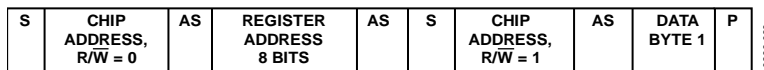


图39. 单字I²C读格式

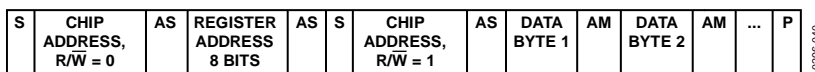


图40. 突发模式I²C读格式

ADAU1977

SPI模式

ADAU1977默认采用I²C模式。要调用SPI控制模式，应将 $\overline{\text{CLATCH}}$ 拉低三次。这可以通过对SPI端口执行三个伪写操作来完成(ADAU1977不会应答这些操作，参见图41)。从第四个SPI写操作开始，器件可以读写数据。要使ADAU1977离开SPI模式，必须通过周期供电启动全面复位过程。

SPI端口使用4线接口，包括 $\overline{\text{CLATCH}}$ 、 $\overline{\text{CCLK}}$ 、 $\overline{\text{CIN}}$ 和 $\overline{\text{COUT}}$ 信号，始终是一个从机端口。 $\overline{\text{CLATCH}}$ 信号在处理开始时应变为低电平，在处理结束时应变为高电平。 $\overline{\text{CCLK}}$ 信号在低高转换时锁存 $\overline{\text{CIN}}$ 。 $\overline{\text{COUT}}$ 数据在 $\overline{\text{CCLK}}$ 下降沿移出ADAU1977，应在 $\overline{\text{CCLK}}$ 上升沿输入一个接收器件，如微控制器等。 $\overline{\text{CIN}}$ 信号承载串行输入数据， $\overline{\text{COUT}}$ 信号承载串行输出数据。在请求执行读操作之前， $\overline{\text{COUT}}$ 信号处于三态。这样就可以直接连接到其他SPI兼容外设的 $\overline{\text{COUT}}$ 端口，以共享同一系统控制器端口。所有SPI处理都具有表24所示的相同基本格式。时序图见图3。所有数据都应以MSB优先方式写入。

芯片地址 $\overline{\text{R/W}}$

SPI处理的第一个字节的LSB为 $\overline{\text{R/W}}$ 位。此位决定通信是读操作(逻辑电平1)还是写操作(逻辑电平0)。表22显示了其格式。

表22. ADAU1977 SPI地址和 $\overline{\text{R/W}}$ 字节格式

位7	位6	位5	位4	位3	位2	位1	位0
0	0	0	0	0	0	0	$\overline{\text{R/W}}$

寄存器地址

8位地址字解码为一个寄存器的位置。此地址即为相应寄存器的位置。

表24. 通用控制字格式

字节0	字节1	字节2	字节3 ¹
器件地址[6:0], $\overline{\text{R/W}}$	寄存器地址[7:0]	Data[7:0]	Data[7:0]

¹ 持续到数据结束。

数据字节

数据字节数取决于所访问的寄存器。在突发模式写入中，初始寄存器地址之后是连续的数据序列，以供写入连续的寄存器位置。

图42给出了对一个寄存器执行单字SPI写操作的示例时序图。图43给出了单字SPI读操作的示例时序图。在字节3开始时， $\overline{\text{COUT}}$ 引脚从高阻态变为高电平。本例中，字节0至字节1包含器件地址、 $\overline{\text{R/W}}$ 位以及要读取的寄存器地址。后续字节承载器件的数据。

独立模式

ADAU1977也可以在独立模式下工作。不过，在独立模式下，升压转换器、麦克风偏置和诊断模块均关断。要将器件置于独立模式，应将 SA_MODE 引脚拉至IOVDD。这种模式下，某些引脚的功能发生改变以提供更大的灵活性(更多信息参见表23)。

表23. 独立模式下的引脚功能

引脚功能	设置	描述
ADDR0	0	I ² S SAI格式
	1	TDM模式，由SDATAOUT2引脚决定
ADDR1	0	主模式SAI
	1	从模式SAI
SDA	0	$\text{MCLK} = 256 \times f_s$, PLL开启
	1	$\text{MCLK} = 384 \times f_s$, PLL开启
SCL	0	48 kHz采样速率
	1	96 kHz采样速率
SDATAOUT2	0	TDM4—LRCLK脉冲
	1	TDM8—LRCLK脉冲
FAULT	0	TDM8中的时隙1至时隙4
	1	TDM8中的时隙5至时隙8

若设置为TDM8模式，FAULT引脚将用作输入以分配ADC数据时隙，防止与TDM总线上的其他数据冲突。

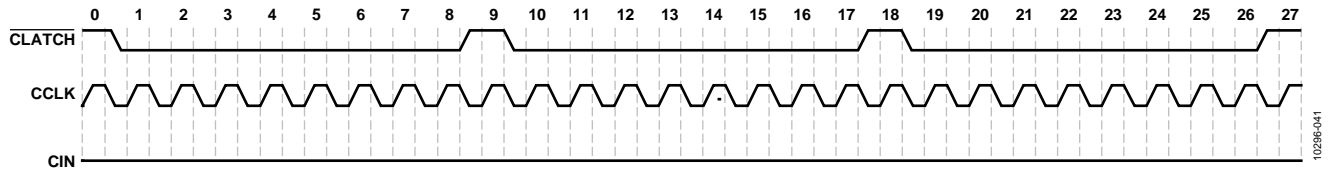


图41. SPI模式初始序列

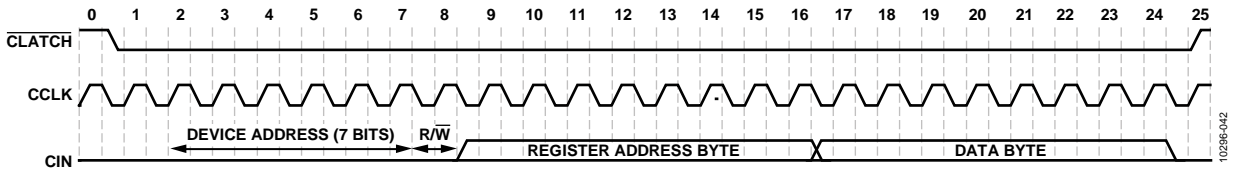


图42. SPI写入ADAU1977的时序(单字节写模式)

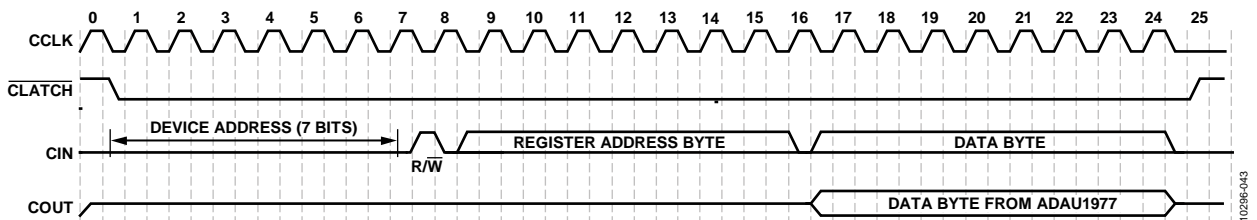


图43. SPI读取ADAU1977的时序(单字节读模式)

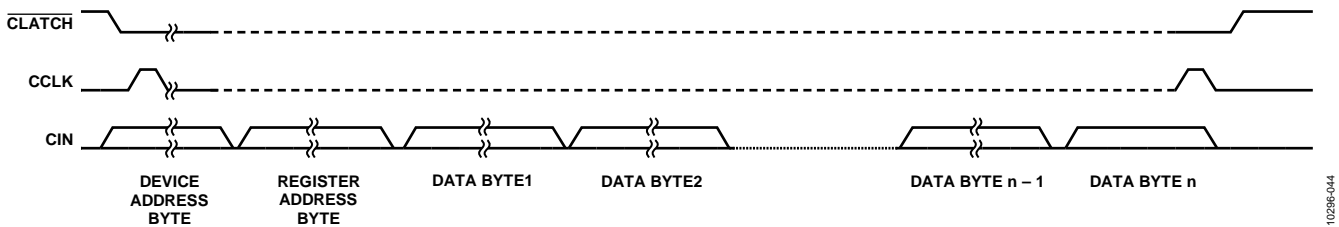


图44. SPI写入ADAU1977(多字节)

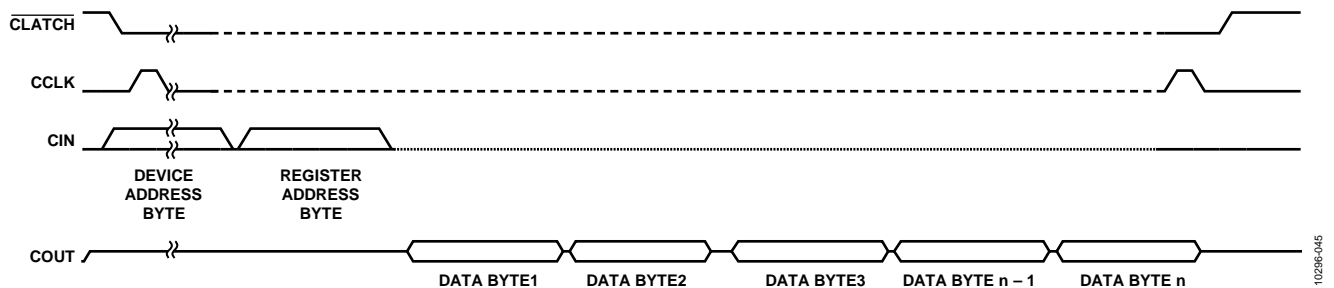


图45. SPI读取ADAU1977(多字节)

ADAU1977

寄存器汇总

表25列出了所有控制寄存器。这些寄存器可利用I²C控制端口或SPI控制端口进行访问。

表25. ADAU1977寄存器汇总

寄存器	名称	位	位7	位6	位5	位4	位3	位2	位1	位0	复位	RW
0x00	M_POWER	[7:0]	S_RST	RESERVED						PWUP	0x00	RW
0x01	PLL_CONTROL	[7:0]	PLL_LOCK	PLL_MUTE	RESERVED	CLK_S	RESERVED	MCS			0x41	RW
0x02	BST_CONTROL	[7:0]	BST_GOOD	FS_RATE		BOOST_SW_FREQ	OV_EN	BOOST_OV	OC_EN	BOOST_OC	0x4A	RW
0x03	MB_BST_CONTROL	[7:0]	MB_VOLTS			MB_EN	BOOST_EN	MRCV	BOOST_RCVR	0x7D	RW	
0x04	BLOCK_POWER_SAI	[7:0]	LR_POL	BCLKEDGE	LDO_EN	VREF_EN	ADC_EN4	ADC_EN3	ADC_EN2	ADC_EN1	0x3F	RW
0x05	SAI_CTRL0	[7:0]	SDATA_FMT		SAI		FS			0x02	RW	
0x06	SAI_CTRL1	[7:0]	SDATA_SEL	SLOT_WIDTH		DATA_WIDTH	LR_MODE	SAI_MSB	BCLKRATE	SAI_MS	0x00	RW
0x07	SAI_CMAP12	[7:0]	CMAP_C2			CMAP_C1			0x10	RW		
0x08	SAI_CMAP34	[7:0]	CMAP_C4			CMAP_C3			0x32	RW		
0x09	SAI_OVERTEMP	[7:0]	SAI_DRV_C4	SAI_DRV_C3	SAI_DRV_C2	SAI_DRV_C1	DRV_HIZ	OT_MCRV	OT_RCVR	OT	0xF0	RW
0x0A	POSTADC_GAIN1	[7:0]	PADC_GAIN1						0xA0	RW		
0x0B	POSTADC_GAIN2	[7:0]	PADC_GAIN2						0xA0	RW		
0x0C	POSTADC_GAIN3	[7:0]	PADC_GAIN3						0xA0	RW		
0x0D	POSTADC_GAIN4	[7:0]	PADC_GAIN4						0xA0	RW		
0x0E	MISC_CONTROL	[7:0]	SUM_MODE		RESERVED	MMUTE	RESERVED			DC_CAL	0x02	RW
0x10	DIAG_CONTROL	[7:0]	RESERVED				DIAG_EN4	DIAG_EN3	DIAG_EN2	DIAG_EN1	0x0F	RW
0x11	DIAG_STATUS1	[7:0]	RESERVED	MIC_SHORT1	MICH_OPEN1	MICH_SB1	MICH_SG1	MICH_SMB1	MICL_SB1	MICL_SG1	0x00	RW
0x12	DIAG_STATUS2	[7:0]	RESERVED	MIC_SHORT2	MICH_OPEN2	MICH_SB2	MICH_SG2	MICH_SMB2	MICL_SB2	MICL_SG2	0x00	RW
0x13	DIAG_STATUS3	[7:0]	RESERVED	MIC_SHORT3	MICH_OPEN3	MICH_SB3	MICH_SG3	MICH_SMB3	MICL_SB3	MICL_SG3	0x00	RW
0x14	DIAG_STATUS4	[7:0]	RESERVED	MIC_SHORT4	MICH_OPEN4	MICH_SB4	MICH_SG4	MICH_SMB4	MICL_SB4	MICL_SG4	0x00	RW
0x15	DIAG_IRQ1	[7:0]	RESERVED	IRQ_RESET	IRQ_DRIVE	IRQ_POL	DIAG_MASK4	DIAG_MASK3	DIAG_MASK2	DIAG_MASK1	0x20	RW
0x16	DIAG_IRQ2	[7:0]	BST_FAULT_MASK	MIC_SHORT_MASK	MICH_OPEN_MASK	MICH_SB_MASK	MICH_SG_MASK	RESERVED	MICL_SB_MASK	MICL_SG_MASK	0x00	RW
0x17	DIAG_ADJUST1	[7:0]	SHT_T_TRIP		SHT_M_TRIP		SHT_G_TRIP		SHT_B_TRIP		0x00	RW
0x18	DIAG_ADJUST2	[7:0]	RESERVED		FAULT_TO		RESERVED	HYST_SM_EN	HYST_SG_EN	HYST_SB_EN	0x20	RW
0x19	ASDC_CLIP	[7:0]	RESERVED				ADC_CLIP4	ADC_CLIP3	ADC_CLIP2	ADC_CLIP1	0x00	RW
0x1A	DC_HPF_CAL	[7:0]	DC_SUB_C4	DC_SUB_C3	DC_SUB_C2	DC_SUB_C1	DC_HPF_C4	DC_HPF_C3	DC_HPF_C2	DC_HPF_C1	0x00	RW

寄存器详解

主电源和软件复位寄存器

地址：0x00；复位：0x00；名称：M_POWER

电源管理控制寄存器用于使能升压调节器、麦克风偏置、PLL、带隙基准电压源、ADC和LDO调节器。

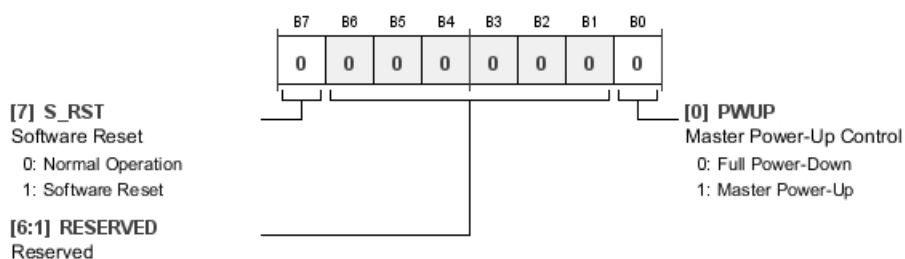


表26. M_POWER的位功能描述

位	Bit名称	设置	描述	复位	访问类型
7	S_RST	0 1	软件复位。软件复位将复位所有内部电路，并将所有控制寄存器置于默认状态。上电或关断周期中无必要复位ADAU1977。 正常工作 软件复位	0x0	RW
[6:1]	RESERVED		保留。	0x00	RW
0	PWUP	0 1	主机上电控制。主机上电控制使ADAU1977完全上电或完全关断。要使ADAU1977上电，此位必须设为1。各模块可通过相应的电源控制寄存器关断。 完全关断 主机上电	0x0	RW

ADAU1977

PLL控制寄存器

地址: 0x01; 复位: 0x41; 名称: PLL_CONTROL

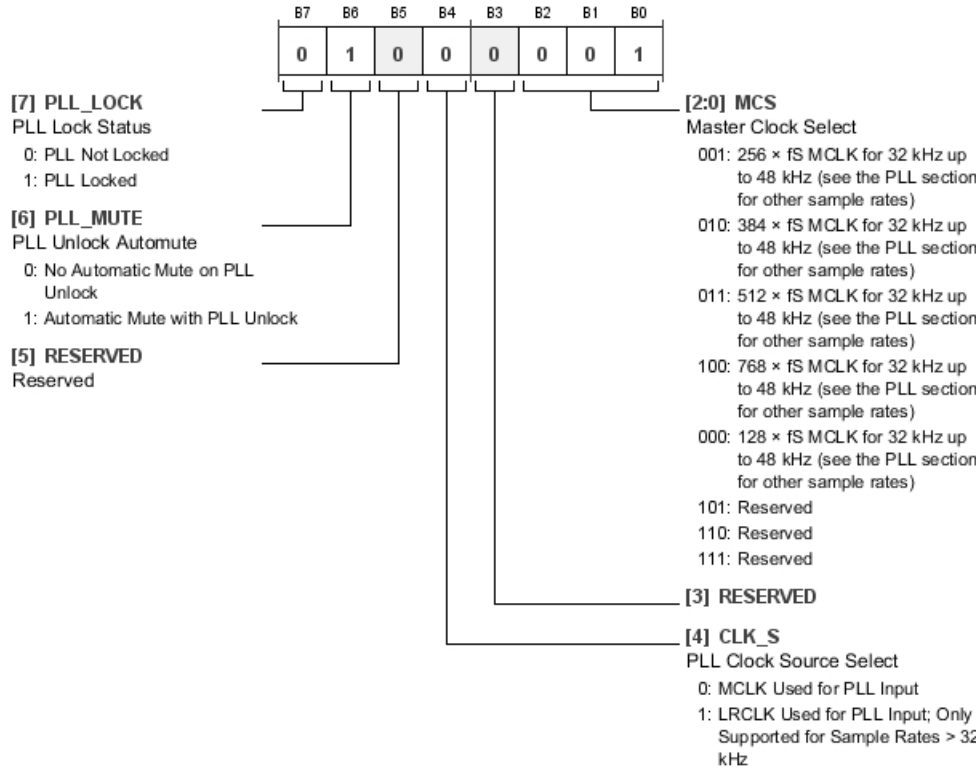


表27. PLL_CONTROL的位功能描述

位	Bit名称	设置	描述	复位	访问类型
7	PLL_LOCK	0 1	PLL锁定状态。PLL锁定状态位。 当一个PLL锁定时。 PLL未锁定 PLL已锁定	0x0	R
6	PLL_MUTE	0 1	PLL未锁定时自动静音。 设为1时，若PLL解除锁定，则ADC输出静音。 PLL未锁定时无自动静音 PLL未锁定时自动静音	0x1	RW
5	RESERVED		保留。	0x0	RW
4	CLK_S	0 1	PLL时钟源选择。 选择PLL的输入时钟源。 MCLK用于PLL输入 LRCLK用于PLL输入；仅支持大于32 kHz的采样速率	0x0	RW
[2:0]	MCS	001 010 011 100 000	主时钟选择。 MCS位决定PLL的倍频系数。 必须根据输入MCLK频率和采样速率设置。 $256 \times f_S$ MCLK (32 kHz至48 kHz, 其他采样速率参见PLL部分) $384 \times f_S$ MCLK (32 kHz至48 kHz, 其他采样速率参见PLL部分) $512 \times f_S$ MCLK (32 kHz至48 kHz, 其他采样速率参见PLL部分) $768 \times f_S$ MCLK (32 kHz至48 kHz, 其他采样速率参见PLL部分) $128 \times f_S$ MCLK (32 kHz至48 kHz, 其他采样速率参见PLL部分)	0x1	RW

位	Bit名称	设置	描述	复位	访问类型
		101	保留		
		110	保留		
		111	保留		

DC-DC升压转换器控制寄存器

地址：0x02；复位：0x4A；名称：BST_CONTROL

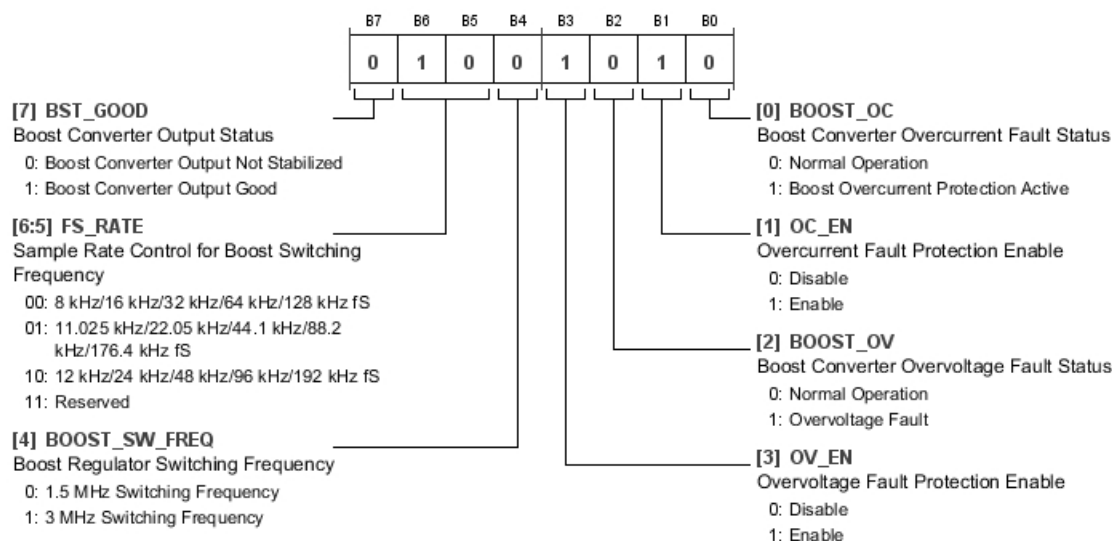


表28. BST_CONTROL的位功能描述

位	Bit名称	设置	描述	复位	访问类型
7	BST_GOOD	0 1	升压转换器输出状态。 升压转换器输出未稳定 升压转换器输出良好	0x0	R
[6:5]	FS_RATE	00 01 10 11	升压开关频率的采样速率控制。 8 kHz/16 kHz/32 kHz/64 kHz/128 kHz f _s 11.025 kHz/22.05 kHz/44.1 kHz/88.2 kHz/176.4 kHz f _s 12 kHz/24 kHz/48 kHz/96 kHz/192 kHz f _s 保留	0x2	RW
4	BOOST_SW_FREQ	0 1	升压调节器开关频率。 1.5 MHz开关频率 3 MHz开关频率	0x0	RW
3	OV_EN	0 1	过压故障保护使能。 禁用 使能	0x1	RW
2	BOOST_OV	0 1	升压转换器过压故障状态。 正常工作 过压故障	0x0	R
1	OC_EN	0 1	过流故障保护使能。 禁用 使能	0x1	RW
0	BOOST_OC	0 1	升压转换器过流故障状态。 正常工作 升压过流保护激活	0x0	R

ADAU1977

MICBIAS和升压控制寄存器

地址: 0x03; 复位: 0x7D; 名称: MB_BST_CONTROL

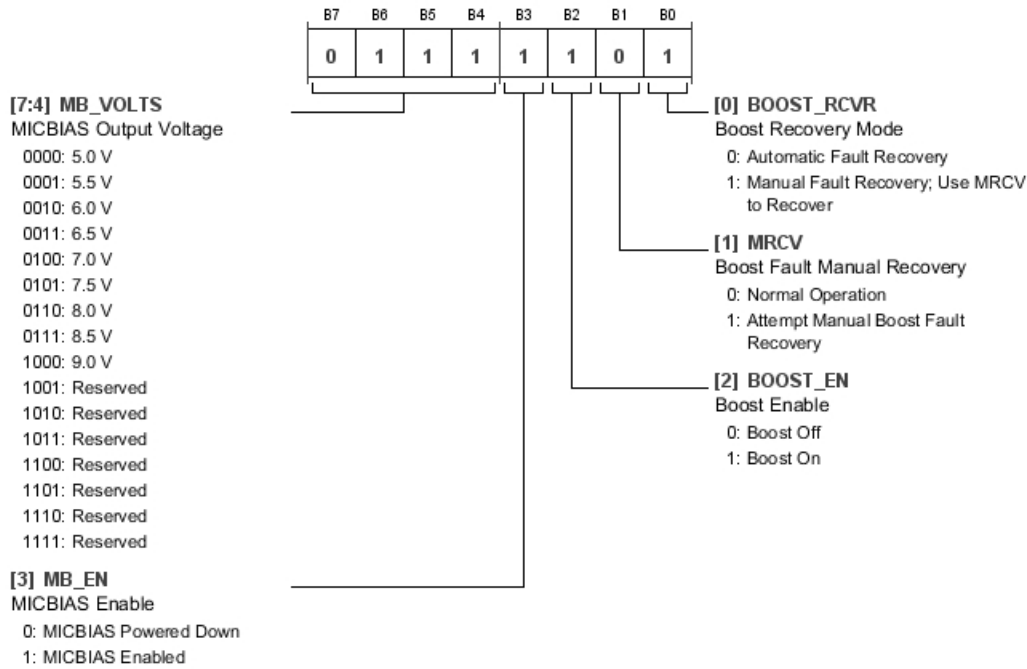


表29. MB_BST_CONTROL的位功能描述

位	Bit名称	设置	描述	复位	访问类型
[7:4]	MB_VOLTS	0000 5.0 V 0001 5.5 V 0010 6.0 V 0011 6.5 V 0100 7.0 V 0101 7.5 V 0110 8.0 V 0111 8.5 V 1000 9.0 V 1001 保留 1010 保留 1011 保留 1100 保留 1101 保留 1110 保留 1111 保留	MICBIAS输出电压。	0x7	RW
3	MB_EN	0 MICBIAS关断 1 MICBIAS使能	MICBIAS使能。	0x1	RW
2	BOOST_EN	0 升压关闭 1 升压开启	升压使能。	0x1	RW
1	MRCV	0 正常工作 1 尝试升压故障手动恢复	升压故障手动恢复。	0x0	W

位	Bit名称	Bit名称	描述	复位	访问类型
0	BOOST_RCVR		升压恢复模式。 0 自动故障恢复 1 手动故障恢复；使用MRCV恢复	0x1	RW

模块电源控制和串行端口控制寄存器

地址：0x04；复位：0x3F；名称：BLOCK_POWER_SAI

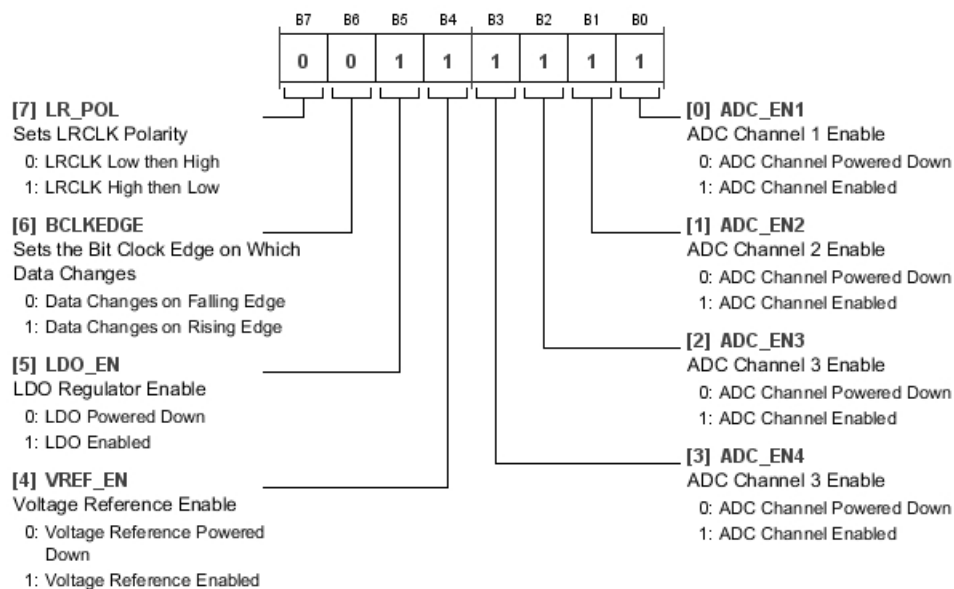


表30. BLOCK_POWER_SAI的位功能描述

位	Bit名称	设置	描述	复位	访问类型
7	LR_POL		设置LRCLK极性。 0 LRCLK先低后高 1 LRCLK先高后低	0x0	RW
6	BCLKEDGE		设置数据改变的位时钟边沿。 0 数据在下降沿改变 1 数据在上升沿改变	0x0	RW
5	LDO_EN		LDO调节器使能。 0 LDO关断 1 LDO使能	0x1	RW
4	VREF_EN		基准电压源使能。 0 基准电压源关断 1 基准电压源使能	0x1	RW
3	ADC_EN4		ADC通道4使能。 0 ADC通道关断 1 ADC通道使能	0x1	RW
2	ADC_EN3		ADC通道3使能。 0 ADC通道关断 1 ADC通道使能	0x1	RW
1	ADC_EN2		ADC通道2使能。 0 ADC通道关断 1 ADC通道使能	0x1	RW
0	ADC_EN1		ADC通道1使能。 0 ADC通道关断 1 ADC通道使能	0x1	RW

ADAU1977

串行端口控制寄存器1

地址: 0x05; 复位: 0x02; 名称: SAI_CTRL0

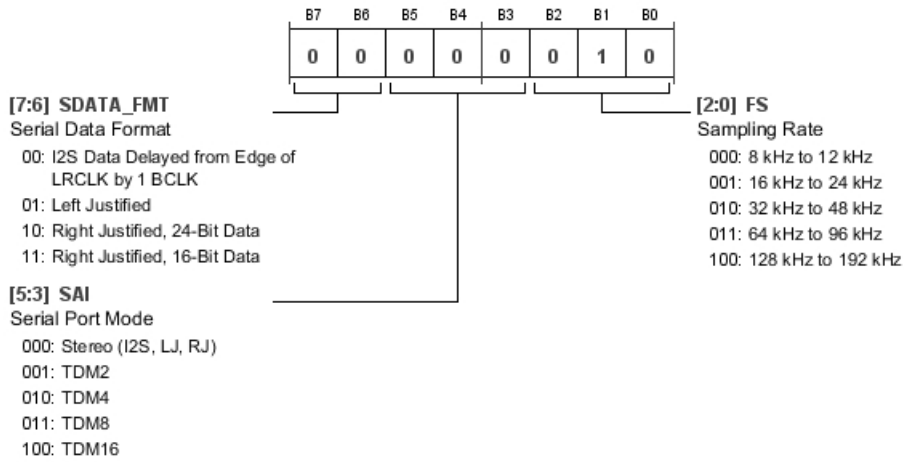


表31. SAI_CTRL0的位功能描述

位	Bit名称	设置	描述	复位	访问类型
[7:6]	SDATA_FMT	00 01 10 11	串行数据格式。 I2S数据相对于LRCLK边沿延迟1 BCLK 左对齐 右对齐, 24位数据 右对齐, 16位数据	0x0	RW
[5:3]	SAI	000 001 010 011 100	串行端口模式。 立体声(I2S、LJ、RJ) TDM2 TDM4 TDM8 TDM16	0x0	RW
[2:0]	FS	000 001 010 011 100	采样速率。 8 kHz至12 kHz 16 kHz至24 kHz 32 kHz至48 kHz 64 kHz至96 kHz 128 kHz至192 kHz	0x2	RW

串行端口控制寄存器2

地址：0x06；复位：0x00；名称：SAI_CTRL1

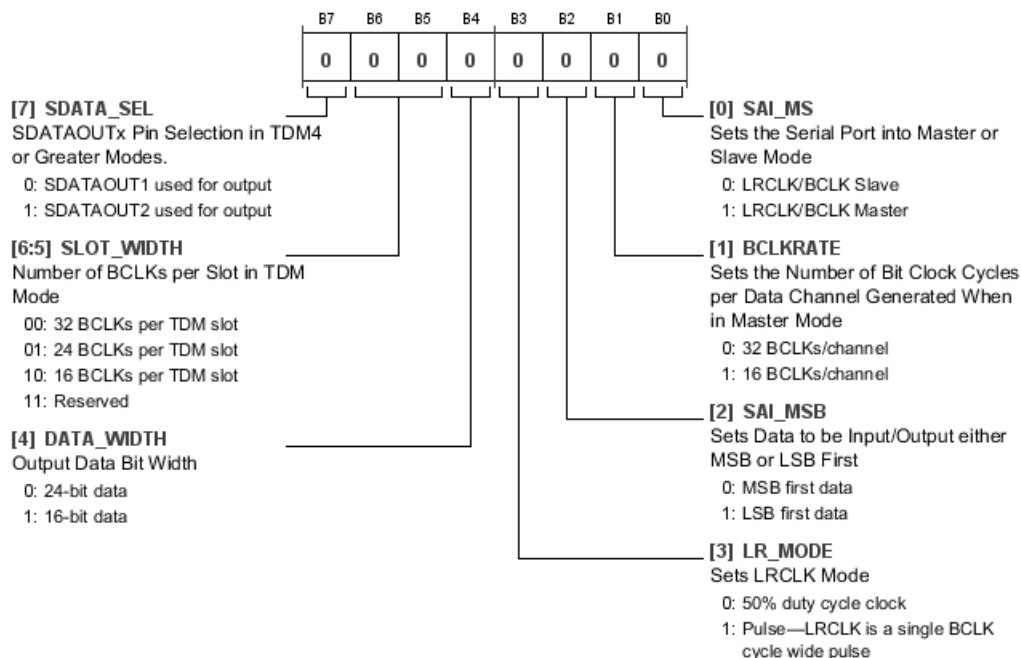


表32. SAI_CTRL1的位功能描述

位	Bit名称	设置	描述	复位	访问类型
7	SDATA_SEL	0 1	TDM4或更大模式下的SDATAOUTx引脚选择。 SDATAOUT1用于输出 SDATAOUT2用于输出	0x0	RW
[6:5]	SLOT_WIDTH	00 01 10 11	TDM模式下每个时隙的BCLK数。 每个TDM时隙32个BCLK 每个TDM时隙24个BCLK 每个TDM时隙16个BCLK 保留	0x0	RW
4	DATA_WIDTH	0 1	输出数据位宽度。 24位数据 16位数据	0x0	RW
3	LR_MODE	0 1	设置LRCLK模式。 50%占空比时钟 脉冲—LRCLK为单BCLK周期宽脉冲	0x0	RW
2	SAI_MSB	0 1	设置数据以MSB或LSB优先方式输入/输出。 MSB优先数据 LSB优先数据	0x0	RW
1	BCLKRATE	0 1	设置主模式下产生的每个数据通道的位时钟周期数。 每通道32个BCLK 每通道16个BCLK	0x0	RW
0	SAI_MS	0 1	设置串行端口为主模式或从模式。 LRCLK/BCLK从机 LRCLK/BCLK主机	0x0	RW

ADAU1977

输出串行端口通道映射寄存器

地址: 0x07; 复位: 0x10; 名称: SAI_CMAP12

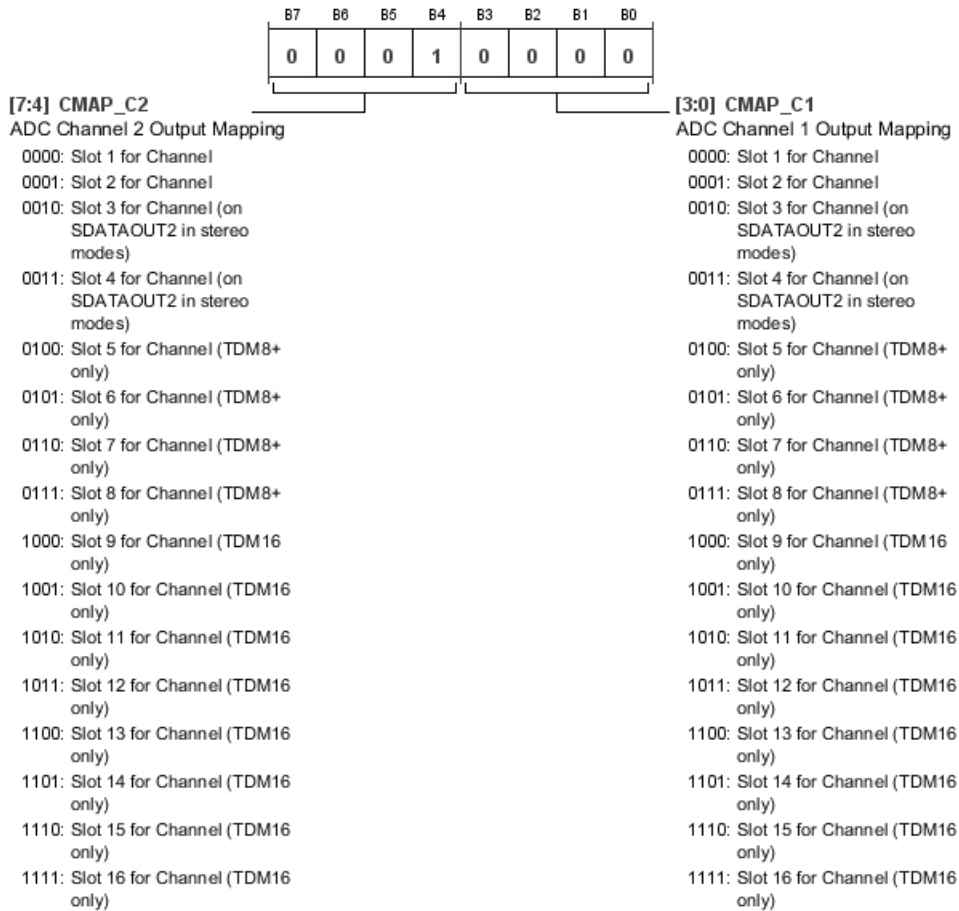


表33. SAI_CMAP12的位功能描述

位	Bit名称	设置	描述	复位	访问类型
[7:4]	CMAP_C2		ADC通道2输出映射。	0x1	RW
		0000	通道的时隙1		
		0001	通道的时隙2		
		0010	通道的时隙3(立体声模式下的SDATAOUT2上)		
		0011	通道的时隙4(立体声模式下的SDATAOUT2上)		
		0100	通道的时隙5(仅TDM8+)		
		0101	通道的时隙6(仅TDM8+)		
		0110	通道的时隙7(仅TDM8+)		
		0111	通道的时隙8(仅TDM8+)		
		1000	通道的时隙9(仅TDM16)		
		1001	通道的时隙10(仅TDM16)		
		1010	通道的时隙11(仅TDM16)		
		1011	通道的时隙12(仅TDM16)		
		1100	通道的时隙13(仅TDM16)		
		1101	通道的时隙14(仅TDM16)		
		1110	通道的时隙15(仅TDM16)		
		1111	通道的时隙16(仅TDM16)		

位	Bit名称	设置	描述	复位	访问类型
[3:0]	CMAP_C1		ADC通道1输出映射。如果将CMAP设置为一个对给定串行模式而言不存在的时隙，则不会驱动该通道。例如，若CMAP设置为时隙9且串行格式为I2S，则不会驱动该通道。如果将多个通道设置为同一时隙，则仅驱动编号最低的通道，而不会驱动其他通道。	0x0	RW
		0000	通道的时隙1		
		0001	通道的时隙2		
		0010	通道的时隙3(立体声模式下的SDATAOUT2上)		
		0011	通道的时隙4(立体声模式下的SDATAOUT2上)		
		0100	通道的时隙5(仅TDM8+)		
		0101	通道的时隙6(仅TDM8+)		
		0110	通道的时隙7(仅TDM8+)		
		0111	通道的时隙8(仅TDM8+)		
		1000	通道的时隙9(仅TDM16)		
		1001	通道的时隙10(仅TDM16)		
		1010	通道的时隙11(仅TDM16)		
		1011	通道的时隙12(仅TDM16)		
		1100	通道的时隙13(仅TDM16)		
		1101	通道的时隙14(仅TDM16)		
		1110	通道的时隙15(仅TDM16)		
		1111	通道的时隙16(仅TDM16)		

ADAU1977

输出串行端口通道映射寄存器

地址: 0x08; 复位: 0x32; 名称: SAI_CMAP34

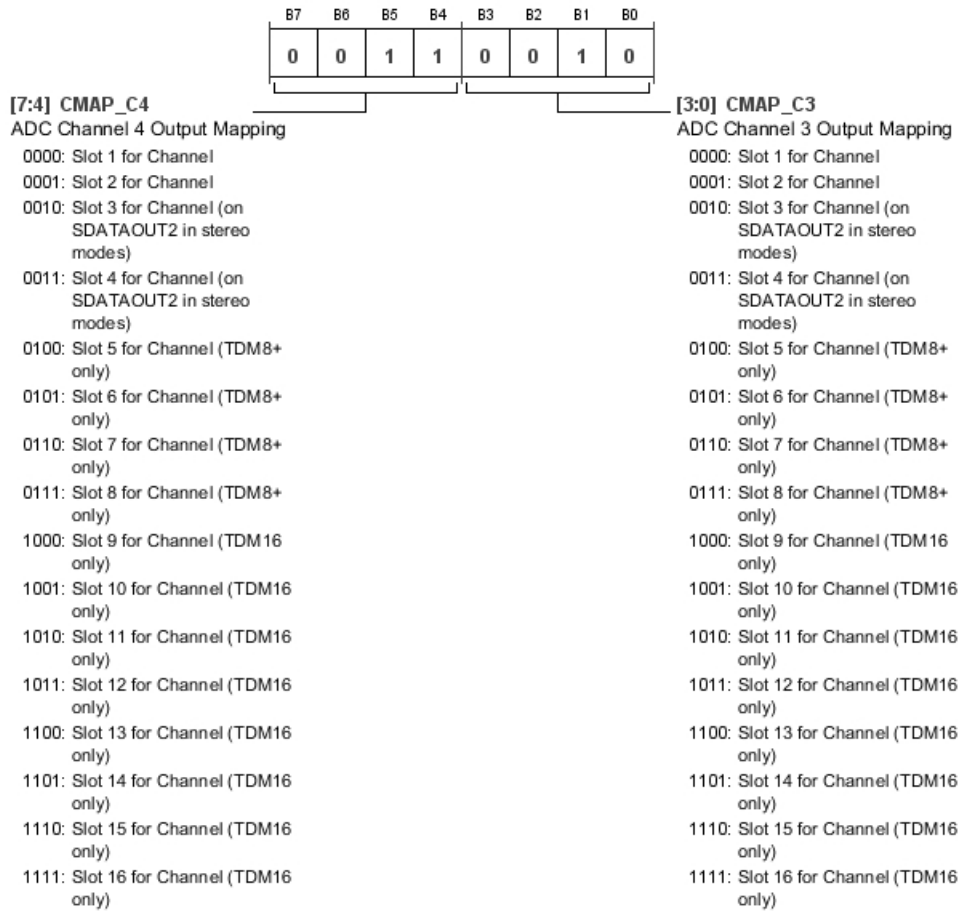


表34. SAI_CMAP34的位功能描述

位	Bit名称	Bit名称	描述	复位	访问类型
[7:4]	CMAP_C4		ADC通道4输出映射。	0x3	RW
		0000	通道的时隙1		
		0001	通道的时隙2		
		0010	通道的时隙3(立体声模式下的SDATAOUT2上)		
		0011	通道的时隙4(立体声模式下的SDATAOUT2上)		
		0100	通道的时隙5(仅TDM8+)		
		0101	通道的时隙6(仅TDM8+)		
		0110	通道的时隙7(仅TDM8+)		
		0111	通道的时隙8(仅TDM8+)		
		1000	通道的时隙9(仅TDM16)		
		1001	通道的时隙10(仅TDM16)		
		1010	通道的时隙11(仅TDM16)		
		1011	通道的时隙12(仅TDM16)		
		1100	通道的时隙13(仅TDM16)		
		1101	通道的时隙14(仅TDM16)		
		1110	通道的时隙15(仅TDM16)		
		1111	通道的时隙16(仅TDM16)		

位	Bit名称	Bit名称	描述	复位	访问类型
[3:0]	CMAP_C3		ADC通道3输出映射。	0x2	RW
		0000	通道的时隙1		
		0001	通道的时隙2		
		0010	通道的时隙3(立体声模式下的SDATAOUT2上)		
		0011	通道的时隙4(立体声模式下的SDATAOUT2上)		
		0100	通道的时隙5(仅TDM8+)		
		0101	通道的时隙6(仅TDM8+)		
		0110	通道的时隙7(仅TDM8+)		
		0111	通道的时隙8(仅TDM8+)		
		1000	通道的时隙9(仅TDM16)		
		1001	通道的时隙10(仅TDM16)		
		1010	通道的时隙11(仅TDM16)		
		1011	通道的时隙12(仅TDM16)		
		1100	通道的时隙13(仅TDM16)		
		1101	通道的时隙14(仅TDM16)		
		1110	通道的时隙15(仅TDM16)		
		1111	通道的时隙16(仅TDM16)		

串行输出驱动和过温保护控制寄存器

地址: 0x09; 复位: 0xF0; 名称: SAI_OVERTEMP

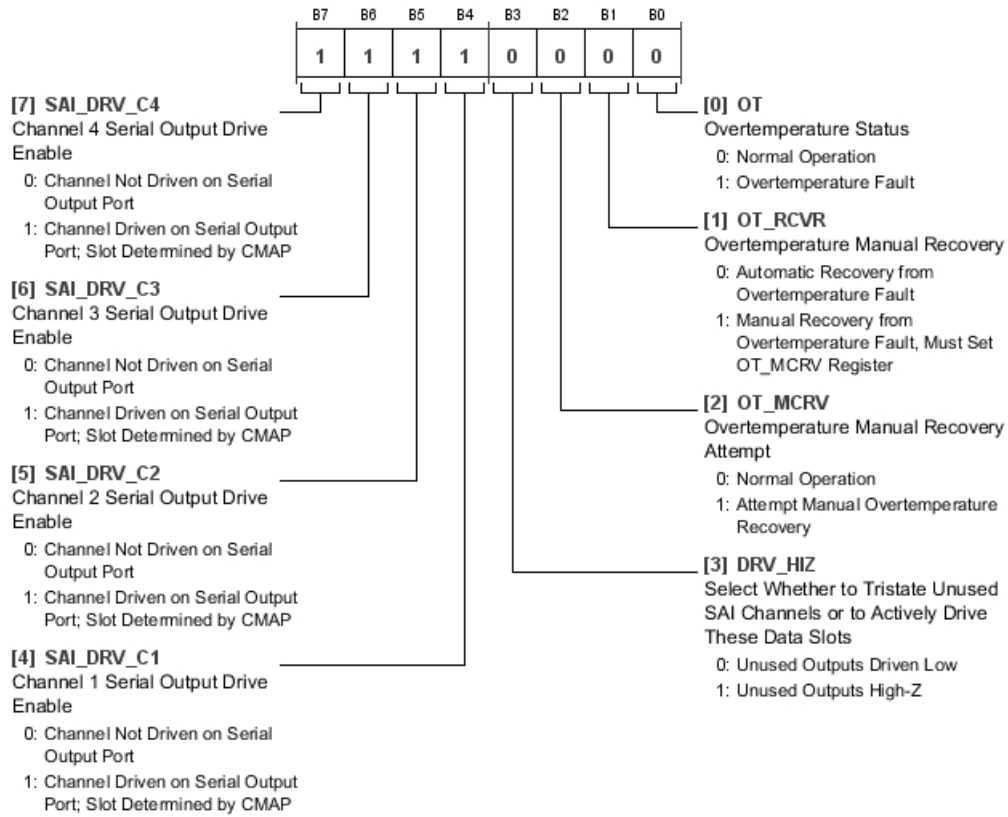


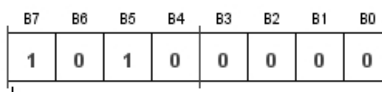
表35. SAI_OVERTEMP的位功能描述

位	Bit名称	设置	描述	复位	访问类型
7	SAI_DRV_C4	0 1	通道4串行输出驱动使能。 通道不在串行输出端口上驱动 通道在串行输出端口上驱动; 时隙由CMAP决定	0x1	RW
6	SAI_DRV_C3	0 1	通道3串行输出驱动使能。 通道不在串行输出端口上驱动 通道在串行输出端口上驱动; 时隙由CMAP决定	0x1	RW
5	SAI_DRV_C2	0 1	通道2串行输出驱动使能。 通道不在串行输出端口上驱动 通道在串行输出端口上驱动; 时隙由CMAP决定	0x1	RW
4	SAI_DRV_C1	0 1	通道1串行输出驱动使能。 通道不在串行输出端口上驱动 通道在串行输出端口上驱动; 时隙由CMAP决定	0x1	RW
3	DRV_HIZ	0 1	选择是让不用的SAI通道处于三态还是积极驱动这些数据时隙。 不用的输出驱动到低电平 不用的输出处于高阻态	0x0	RW
2	OT_MCRV	0 1	过温手动恢复尝试。 正常工作 尝试手动过温恢复	0x0	W
1	OT_RCVR	0 1	过温手动恢复。 过温故障自动恢复 过温故障手动恢复, 必须设置OT_MCRV寄存器	0x0	RW

位	Bit名称	设置	描述	复位	访问类型
0	OT	0 1	过温状态。 正常工作 过温故障	0x0	R

后置ADC增益通道1控制寄存器

地址: 0x0A; 复位: 0xA0; 名称: POSTADC_GAIN1



[7:0] PADC_GAIN1
Channel 1 Post ADC Gain
00000000: +60 dB Gain
00000001: +59.625 dB Gain
00000010: +59.25 dB Gain
... ..
10011111: +0.375 dB Gain
10100000: 0 dB Gain
10100001: -0.375 dB Gain
... ..
11111110: -35.625 dB Gain
11111111: Mute

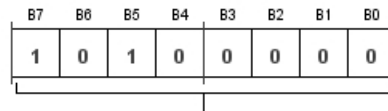
表36. POSTADC_GAIN1的位功能描述

位	Bit名称	设置	描述	复位	访问类型
[7:0]	PADC_GAIN1	00000000 00000001 00000010 10011111 10100000 10100001 11111110 11111111	通道1后置ADC增益。 增益: +60 dB 增益: +59.625 dB 增益: +59.25 dB 增益: +0.375 dB 增益: 0 dB 增益: -0.375 dB 增益: -35.625 dB 静音	0xA0	RW

ADAU1977

后置ADC增益通道2控制寄存器

地址: 0x0B; 复位: 0xA0; 名称: POSTADC_GAIN2



[7:0] PADC_GAIN2
 Channel 2 Post ADC Gain
 00000000: +60 dB Gain
 00000001: +59.625 dB Gain
 00000010: +59.25 dB Gain

 10011111: +0.375 dB Gain
 10100000: 0 dB Gain
 10100001: -0.375 dB Gain

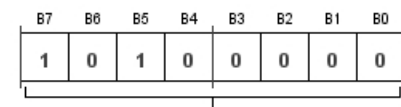
 11111110: -35.625 dB Gain
 11111111: Mute

表37. POSTADC_GAIN2的位功能描述

位	Bit名称	设置	描述	复位	访问类型
[7:0]	PADC_GAIN2		通道2后置ADC增益。	0xA0	RW
		00000000	增益: +60 dB		
		00000001	增益: +59.625 dB		
		00000010	增益: +59.25 dB		
			
		10011111	增益: +0.375 dB		
		10100000	增益: 0 dB		
		10100001	增益: -0.375 dB		
			
		11111110	增益: -35.625 dB		
		11111111	静音		

后置ADC增益通道3控制寄存器

地址: 0x0C; 复位: 0xA0; 名称: POSTADC_GAIN3



[7:0] PADC_GAIN3
 Channel 3 Post ADC Gain
 00000000: +60 dB Gain
 00000001: +59.625 dB Gain
 00000010: +59.25 dB Gain

 10011111: +0.375 dB Gain
 10100000: 0 dB Gain
 10100001: -0.375 dB Gain

 11111110: -35.625 dB Gain
 11111111: Mute

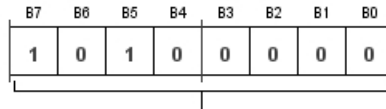
表38. POSTADC_GAIN3的位功能描述

位	Bit名称	设置	描述	复位	访问类型
[7:0]	PADC_GAIN3	00000000 00000001 00000010 10011111 10100000 10100001 11111110 11111111	通道3后置ADC增益。 增益: +60 dB 增益: +59.625 dB 增益: +59.25 dB 增益: +0.375 dB 增益: 0 dB 增益: -0.375 dB 增益: -35.625 dB 静音	0xA0	RW

ADAU1977

后置ADC增益通道4控制寄存器

地址: 0x0D; 复位: 0xA0; 名称: POSTADC_GAIN4



[7:0] PADC_GAIN4
 Channel 4 Post ADC Gain
 00000000: +60 dB Gain
 00000001: +59.625 dB Gain
 00000010: +59.25 dB Gain

 10011111: +0.375 dB Gain
 10100000: 0 dB Gain
 10100001: -0.375 dB Gain

 11111110: -35.625 dB Gain
 11111111: Mute

表39. POSTADC_GAIN4的位功能描述

位	Bit名称	设置	描述	复位	访问类型
[7:0]	PADC_GAIN4		通道4后置ADC增益。	0xA0	RW
		00000000	增益: +60 dB		
		00000001	增益: +59.625 dB		
		00000010	增益: +59.25 dB		
			
		10011111	增益: +0.375 dB		
		10100000	增益: 0 dB		
		10100001	增益: -0.375 dB		
			
		11111110	增益: -35.625 dB		
		11111111	静音		

高通滤波器和直流失调控制寄存器以及主静音

地址: 0x0E; 复位: 0x02; 名称: MISC_CONTROL

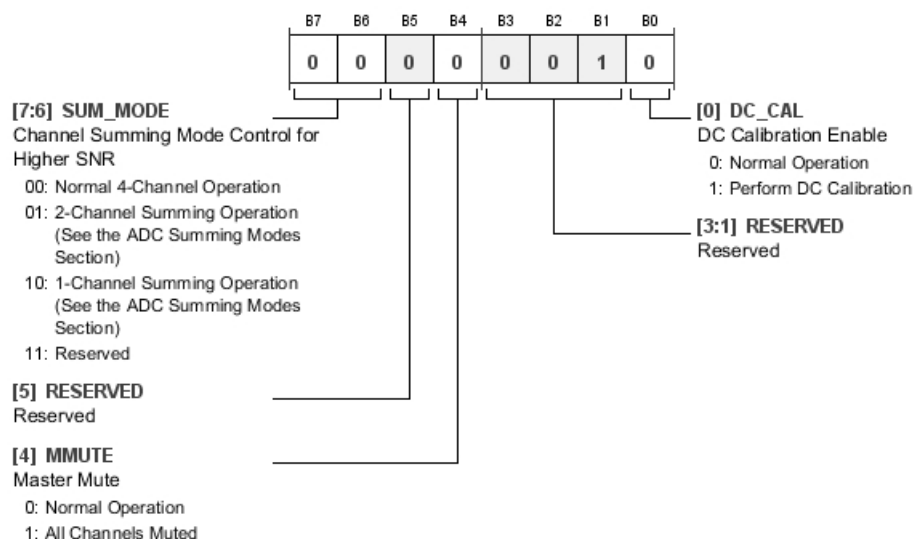


表40. MISC_CONTROL的位功能描述

位	Bit名称	设置	描述	复位	访问类型
[7:6]	SUM_MODE	00 01 10 11	实现较高SNR的通道求和模式控制。 4通道正常工作 2通道求和工作(参见“ADC求和模式”部分) 1通道求和工作(参见“ADC求和模式”部分) 保留	0x0	RW
5	RESERVED		保留。	0x0	RW
4	MMUTE	0 1	主静音。 正常工作 所有通道静音	0x0	RW
[3:1]	RESERVED		保留。	0x1	RW
0	DC_CAL	0 1	直流校准使能。 正常工作 执行直流校准	0x0	RW

ADAU1977

诊断控制寄存器

地址: 0x10; 复位: 0x0F; 名称: DIAG_CONTROL

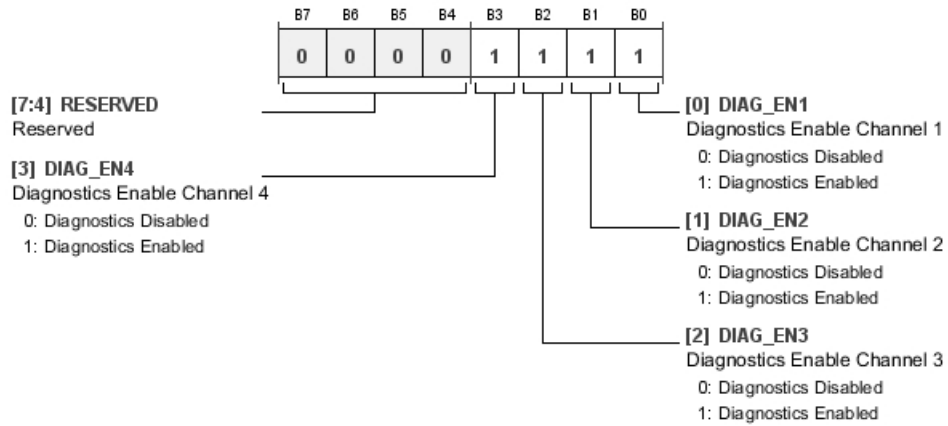


表41. DIAG_CONTROL的位功能描述

位	Bit名称	设置	描述	复位	访问类型
[7:4]	RESERVED		保留。	0x0	RW
3	DIAG_EN4	0 1	诊断使能通道4。 诊断禁用 诊断使能	0x1	RW
2	DIAG_EN3	0 1	诊断使能通道3。 诊断禁用 诊断使能	0x1	RW
1	DIAG_EN2	0 1	诊断使能通道2。 诊断禁用 诊断使能	0x1	RW
0	DIAG_EN1	0 1	诊断使能通道1。 诊断禁用 诊断使能	0x1	RW

诊断报告寄存器通道1

地址: 0x11; 复位: 0x00; 名称: DIAG_STATUS1

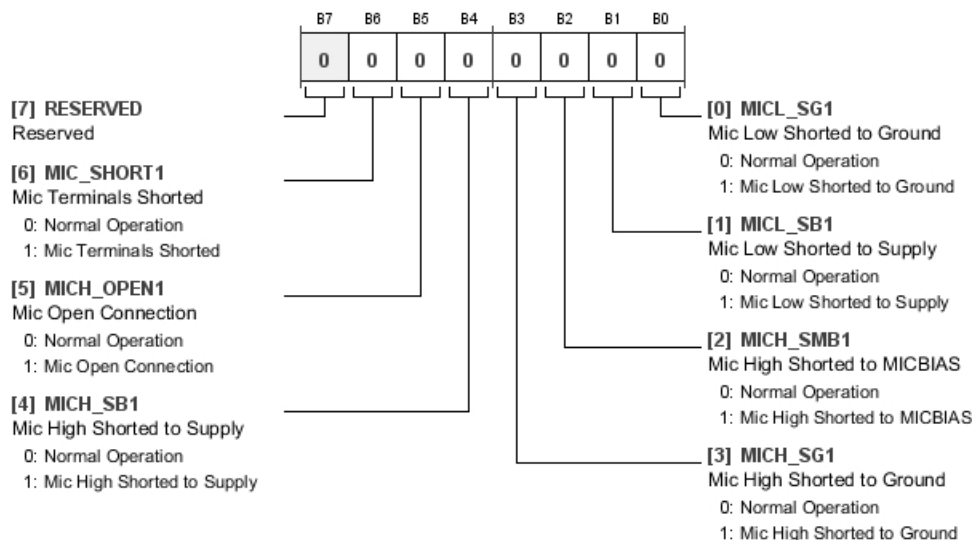


表42. DIAG_STATUS1的位功能描述

位	Bit名称	设置	描述	复位	访问类型
7	RESERVED		保留。	0x0	RW
6	MIC_SHORT1	0 1	麦克风引脚短路。 正常工作 麦克风引脚短路	0x0	R
5	MICH_OPEN1	0 1	麦克风开路连接。 正常工作 麦克风开路连接	0x0	R
4	MICH_SB1	0 1	麦克风高电平短接电源。 正常工作 麦克风高电平短接电源	0x0	R
3	MICH_SG1	0 1	麦克风高电平短接地。 正常工作 麦克风高电平短接地	0x0	R
2	MICH_SMB1	0 1	麦克风高电平短接MICBIAS。 正常工作 麦克风高电平短接MICBIAS	0x0	R
1	MICL_SB1	0 1	麦克风低电平短接电源。 正常工作 麦克风低电平短接电源	0x0	R
0	MICL_SG1	0 1	麦克风低电平短接地。 正常工作 麦克风低电平短接地	0x0	R

ADAU1977

诊断报告寄存器通道2

地址: 0x12; 复位: 0x00; 名称: DIAG_STATUS2

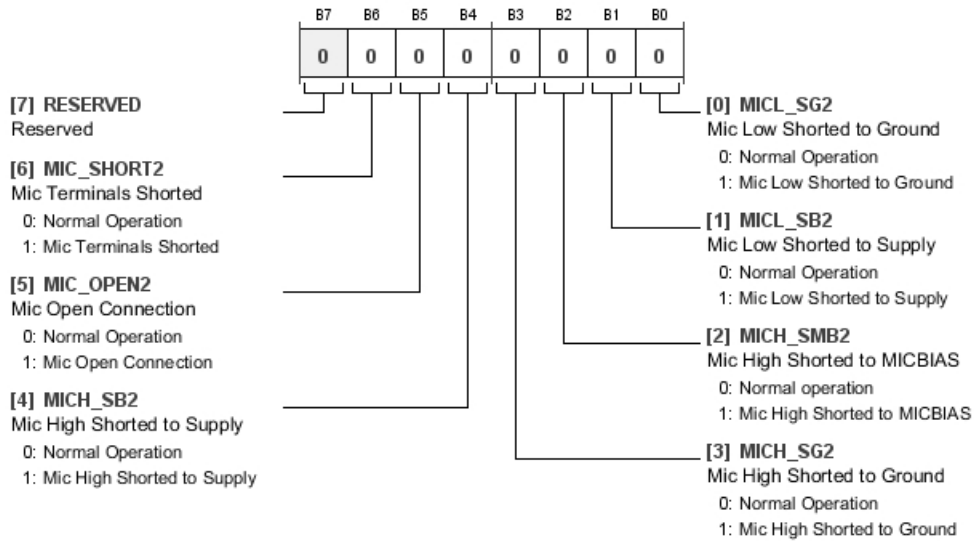


表43. DIAG_STATUS2的位功能描述

位	Bit名称	设置	描述	复位	访问类型
7	RESERVED		保留。	0x0	RW
6	MIC_SHORT2	0 1	麦克风引脚短路。 正常工作 麦克风引脚短路	0x0	R
5	MIC_OPEN2	0 1	麦克风开路连接。 正常工作 麦克风开路连接	0x0	R
4	MICH_SB2	0 1	麦克风高电平短接电源。 正常工作 麦克风高电平短接电源	0x0	R
3	MICH_SG2	0 1	麦克风高电平短接地。 正常工作 麦克风高电平短接地	0x0	R
2	MICH_SMB2	0 1	麦克风高电平短接MICBIAS。 正常工作 麦克风高电平短接MICBIAS	0x0	R
1	MICL_SB2	0 1	麦克风低电平短接电源。 正常工作 麦克风低电平短接电源	0x0	R
0	MICL_SG2	0 1	麦克风低电平短接地。 正常工作 麦克风低电平短接地	0x0	R

诊断报告寄存器通道3

地址: 0x13; 复位: 0x00; 名称: DIAG_STATUS3

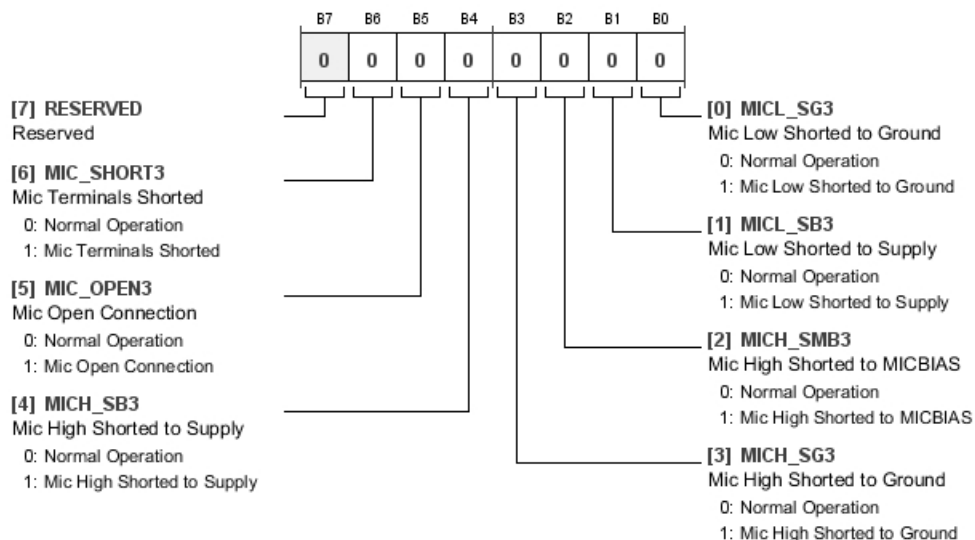


表44. DIAG_STATUS3的位功能描述

位	Bit名称	设置	描述	复位	访问类型
7	RESERVED		保留。	0x0	RW
6	MIC_SHORT3	0 1	麦克风引脚短路。 正常工作 麦克风引脚短路	0x0	R
5	MIC_OPEN3	0 1	麦克风开路连接。 正常工作 麦克风开路连接	0x0	R
4	MICH_SB3	0 1	麦克风高电平短接电源。 正常工作 麦克风高电平短接电源	0x0	R
3	MICH_SG3	0 1	麦克风高电平短接地。 正常工作 麦克风高电平短接地	0x0	R
2	MICH_SMB3	0 1	麦克风高电平短接MICBIAS。 正常工作 麦克风高电平短接MICBIAS	0x0	R
1	MICL_SB3	0 1	麦克风低电平短接电源。 正常工作 麦克风低电平短接电源	0x0	R
0	MICL_SG3	0 1	麦克风低电平短接电源 正常工作 麦克风低电平短接地	0x0	R

ADAU1977

诊断报告寄存器通道4

地址: 0x14; 复位: 0x00; 名称: DIAG_STATUS4

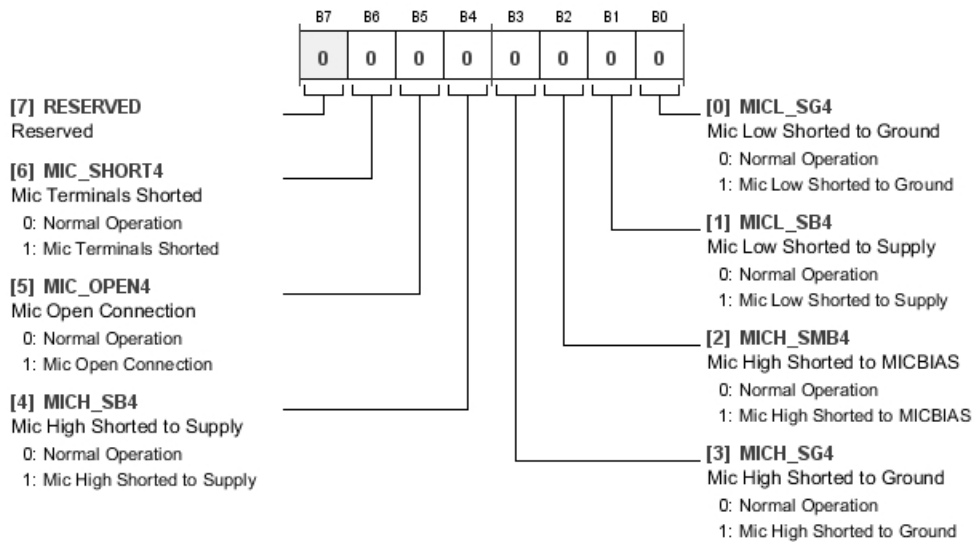


表45. DIAG_STATUS4的位功能描述

位	Bit名称	设置	描述	复位	访问类型
7	RESERVED		保留。	0x0	RW
6	MIC_SHORT4	0 1	麦克风引脚短路。 正常工作 麦克风引脚短路	0x0	R
5	MIC_OPEN4	0 1	麦克风开路连接。 正常工作 麦克风开路连接	0x0	R
4	MICH_SB4	0 1	麦克风高电平短接电源。 正常工作 麦克风高电平短接电源	0x0	R
3	MICH_SG4	0 1	麦克风高电平短接地。 正常工作 麦克风高电平短接地	0x0	R
2	MICH_SMB4	0 1	麦克风高电平短接MICBIAS。 正常工作 麦克风高电平短接MICBIAS	0x0	R
1	MICL_SB4	0 1	麦克风低电平短接电源。 正常工作 麦克风低电平短接电源	0x0	R
0	MICL_SG4	0 1	麦克风低电平短接地。 正常工作 麦克风低电平短接地	0x0	R

诊断中断引脚控制寄存器1

地址：0x15；复位：0x20；名称：DIAG_IRQ1

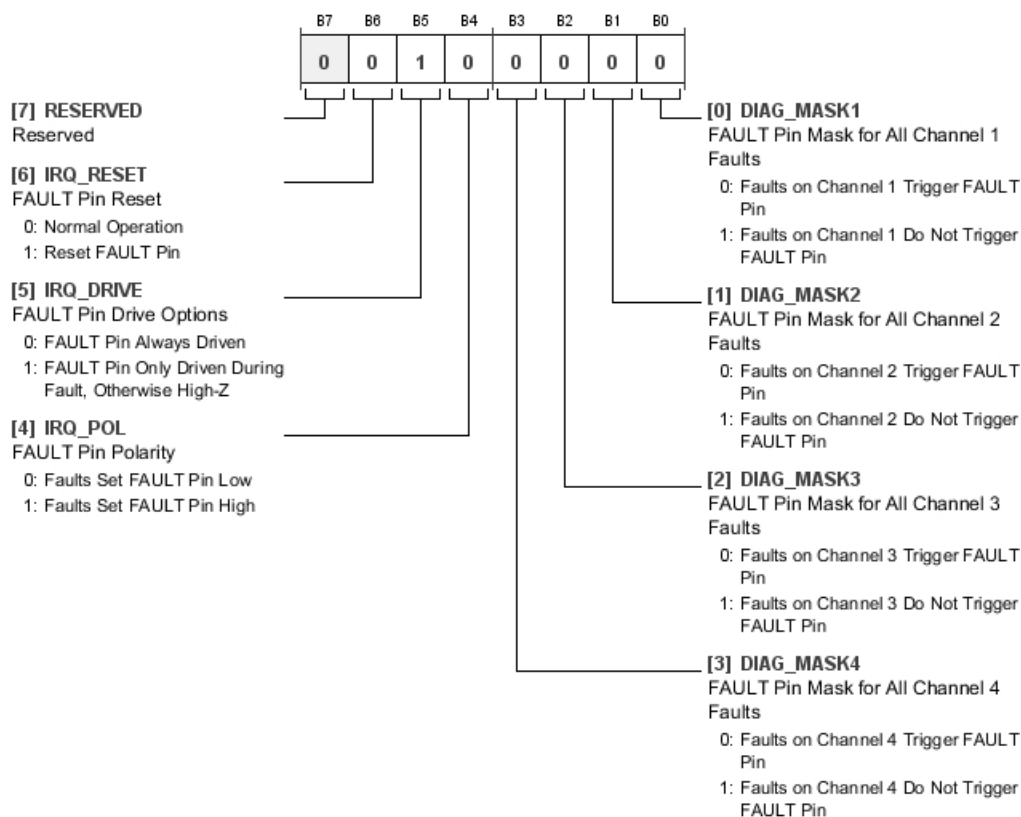


表46. DIAG_IRQ1的位功能描述

位	Bit名称	设置	描述	复位	访问类型
7	RESERVED		保留。	0x0	RW
6	IRQ_RESET	0 1	FAULT引脚复位。 0 正常工作 1 复位FAULT引脚	0x0	RW
5	IRQ_DRIVE	0 1	FAULT引脚驱动选项。 0 始终驱动FAULT引脚 1 仅在故障期间驱动FAULT引脚，其他情况下处于高阻态	0x1	RW
4	IRQ_POL	0 1	FAULT引脚极性。 0 故障将FAULT引脚设为低电平 1 故障将FAULT引脚设为高电平	0x0	RW
3	DIAG_MASK4	0 1	通道4所有故障的FAULT引脚屏蔽。 0 通道4上的故障触发FAULT引脚 1 通道4上的故障不触发FAULT引脚	0x0	RW
2	DIAG_MASK3	0 1	通道3所有故障的FAULT引脚屏蔽。 0 通道3上的故障触发FAULT引脚 1 通道3上的故障不触发FAULT引脚	0x0	RW
1	DIAG_MASK2	0 1	通道2所有故障的FAULT引脚屏蔽。 0 通道2上的故障触发FAULT引脚 1 通道2上的故障不触发FAULT引脚	0x0	RW
0	DIAG_MASK1	0 1	通道1所有故障的FAULT引脚屏蔽。 0 通道1上的故障触发FAULT引脚 1 通道1上的故障不触发FAULT引脚	0x0	RW

ADAU1977

诊断中断引脚控制寄存器2

地址: 0x16; 复位: 0x00; 名称: DIAG_IRQ2

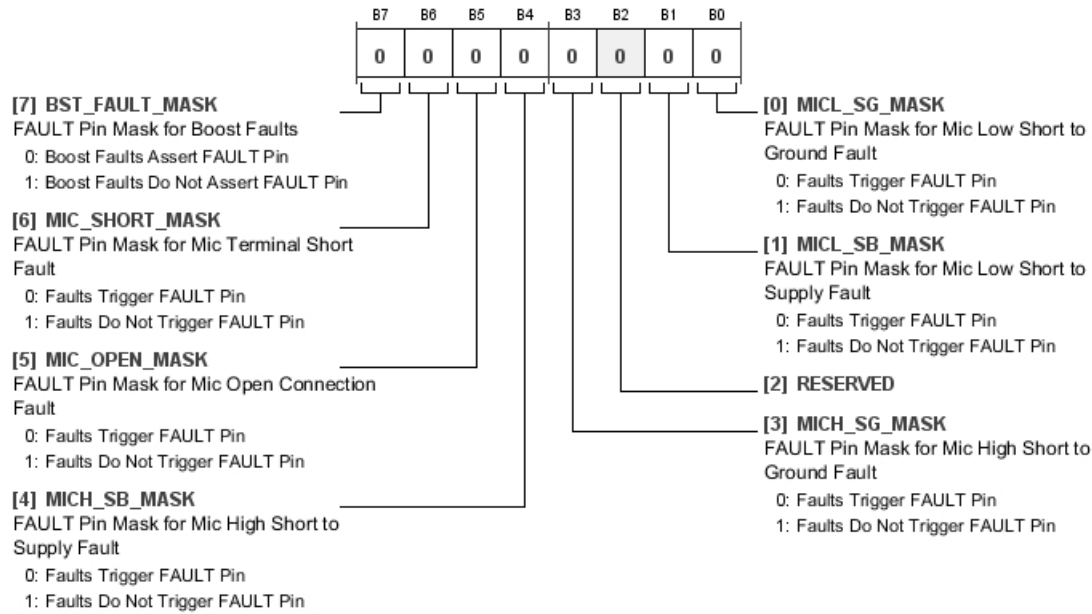


表47. DIAG_IRQ2的位功能描述

位	Bit名称	设置	描述	复位	访问类型
7	BST_FAULT_MASK	0 1	升压故障的FAULT引脚屏蔽。 升压故障置位FAULT引脚 升压故障不置位FAULT引脚	0x0	RW
6	MIC_SHORT_MASK	0 1	麦克风引脚短路故障的FAULT引脚屏蔽。 故障触发FAULT引脚 故障不触发FAULT引脚	0x0	RW
5	MIC_OPEN_MASK	0 1	麦克风开路连接故障的FAULT引脚屏蔽。 故障触发FAULT引脚 故障不触发FAULT引脚	0x0	RW
4	MICH_SB_MASK	0 1	麦克风高电平短接电源故障的FAULT引脚屏蔽。 故障触发FAULT引脚 故障不触发FAULT引脚	0x0	RW
3	MICH_SG_MASK	0 1	麦克风高电平短接地故障的FAULT引脚屏蔽。 故障触发FAULT引脚 故障不触发FAULT引脚	0x0	RW
1	MICL_SB_MASK	0 1	麦克风低电平短接电源故障的FAULT引脚屏蔽。 故障触发FAULT引脚 故障不触发FAULT引脚	0x0	RW
0	MICL_SG_MASK	0 1	麦克风低电平短接地故障的FAULT引脚屏蔽。 故障触发FAULT引脚 故障不触发FAULT引脚	0x0	RW

诊断调整寄存器2

地址：0x18；复位：0x20；名称：DIAG_ADJUST2

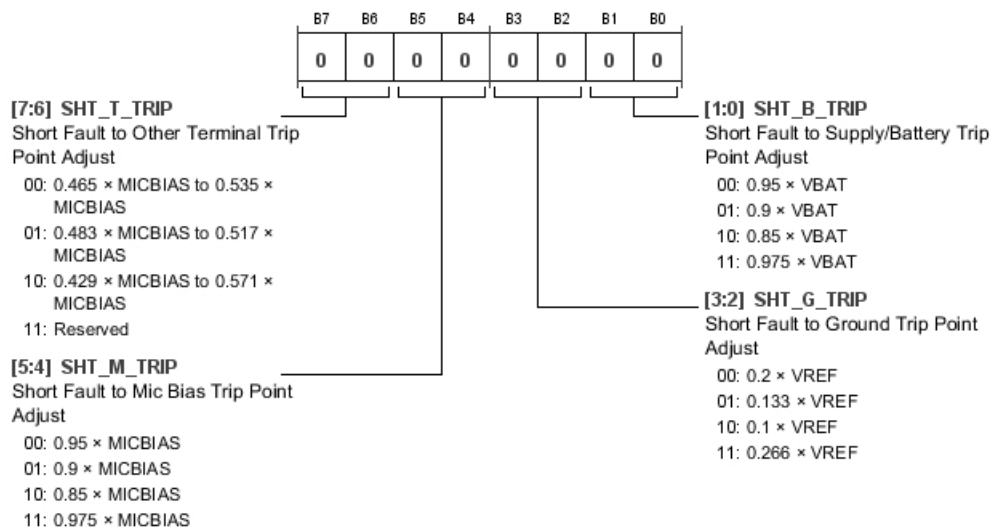


表49. DIAG_ADJUST2的位功能描述

位	Bit名称	设置	描述	复位	访问类型
[7:6]	SHT_T_TRIP	00 01 10 11	短路故障至其他引脚跳变点调整。 $0.465 \times \text{MICBIAS}$ 至 $0.535 \times \text{MICBIAS}$ $0.483 \times \text{MICBIAS}$ 至 $0.517 \times \text{MICBIAS}$ $0.429 \times \text{MICBIAS}$ 至 $0.571 \times \text{MICBIAS}$ 保留	0x0	RW
[5:4]	SHT_M_TRIP	00 01 10 11	短路故障至麦克风偏置跳变点调整。 $0.95 \times \text{MICBIAS}$ $0.9 \times \text{MICBIAS}$ $0.85 \times \text{MICBIAS}$ $0.975 \times \text{MICBIAS}$	0x0	RW
[3:2]	SHT_G_TRIP	00 01 10 11	短路故障至接地跳变点调整。 $0.2 \times \text{VREF}$ $0.133 \times \text{VREF}$ $0.1 \times \text{VREF}$ $0.266 \times \text{VREF}$	0x0	RW
[1:0]	SHT_B_TRIP	00 01 10 11	短路故障至电源/电池跳变点调整。 $0.95 \times \text{VBAT}$ $0.9 \times \text{VBAT}$ $0.85 \times \text{VBAT}$ $0.975 \times \text{VBAT}$	0x0	RW

ADAU1977

诊断调整寄存器2

地址: 0x18; 复位: 0x20; 名称: DIAG_ADJUST2

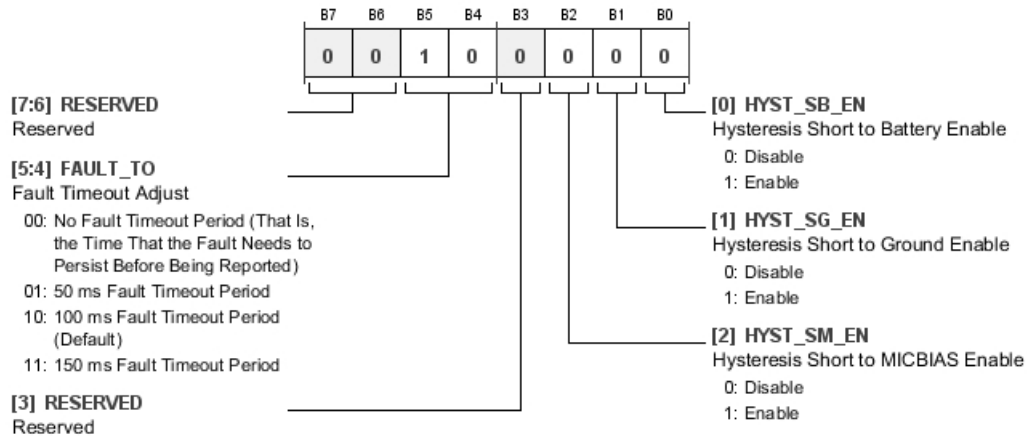


表49. DIAG_ADJUST2的位功能描述

位	Bit名称	设置	描述	复位	访问类型
[7:6]	RESERVED		保留。	0x0	RW
[5:4]	FAULT_TO	00 01 10 11	故障超时调整。 无故障超时时间(即报告故障前故障需持续存在的时间) 50 ms故障超时时间 100 ms故障超时时间(默认) 150 ms故障超时时间	0x2	RW
3	RESERVED		保留。	0x0	RW
2	HYST_SM_EN	0 1	迟滞短接MICBIAS使能。 禁用 使能	0x0	RW
1	HYST_SG_EN	0 1	迟滞短接到地使能。 禁用 使能	0x0	RW
0	HYST_SB_EN	0 1	迟滞短接电池使能。 禁用 使能	0x0	RW

数字直流高通滤波器和校准寄存器

地址: 0x1A; 复位: 0x00; 名称: DC_HPF_CAL

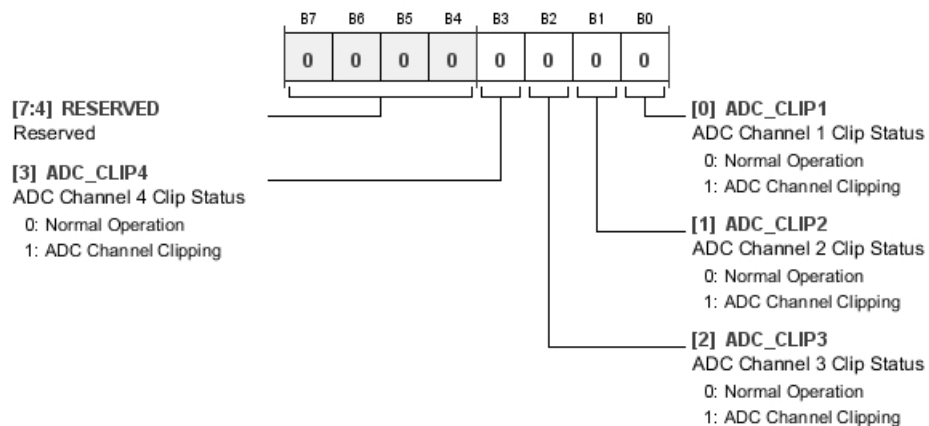


表51. DC_HPF_CAL的位功能描述

位	Bit名称	设置	描述	复位	访问类型
[7:4]	RESERVED		保留。	0x0	RW
3	ADC_CLIP4	0 1	ADC通道4削波状态。 0 正常工作 1 ADC通道削波	0x0	R
2	ADC_CLIP3	0 1	ADC通道3削波状态。 0 正常工作 1 ADC通道削波	0x0	R
1	ADC_CLIP2	0 1	ADC通道2削波状态。 0 正常工作 1 ADC通道削波	0x0	R
0	ADC_CLIP1	0 1	ADC通道1削波状态。 0 正常工作 1 ADC通道削波	0x0	R

ADAU1977

数字直流高通滤波器和校准寄存器

地址: 0x1A; 复位: 0x00; 名称: DC_HPF_CAL

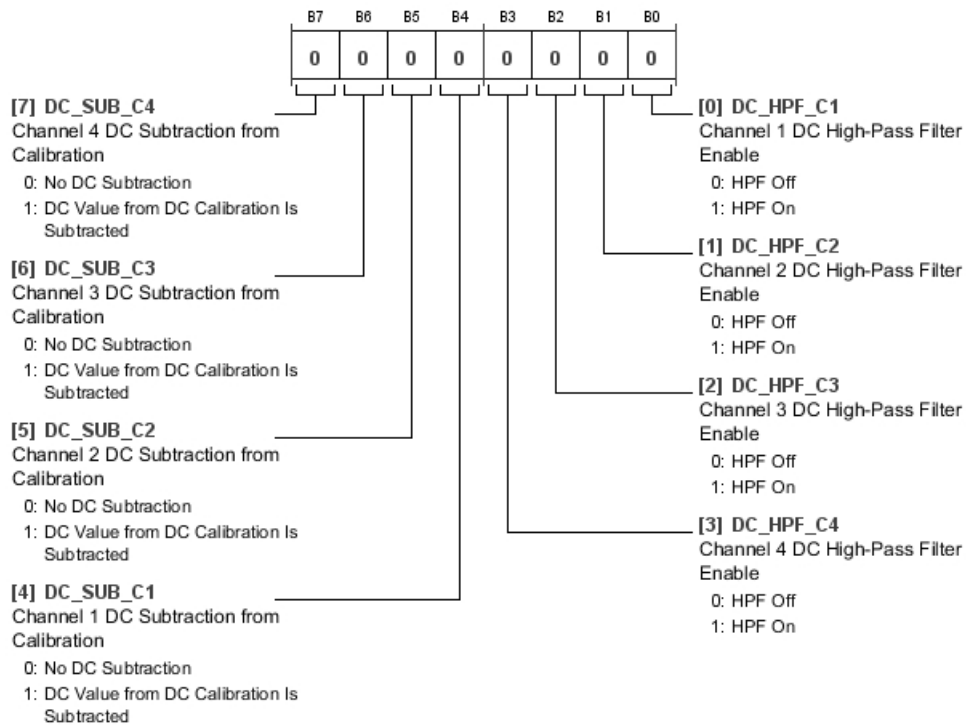
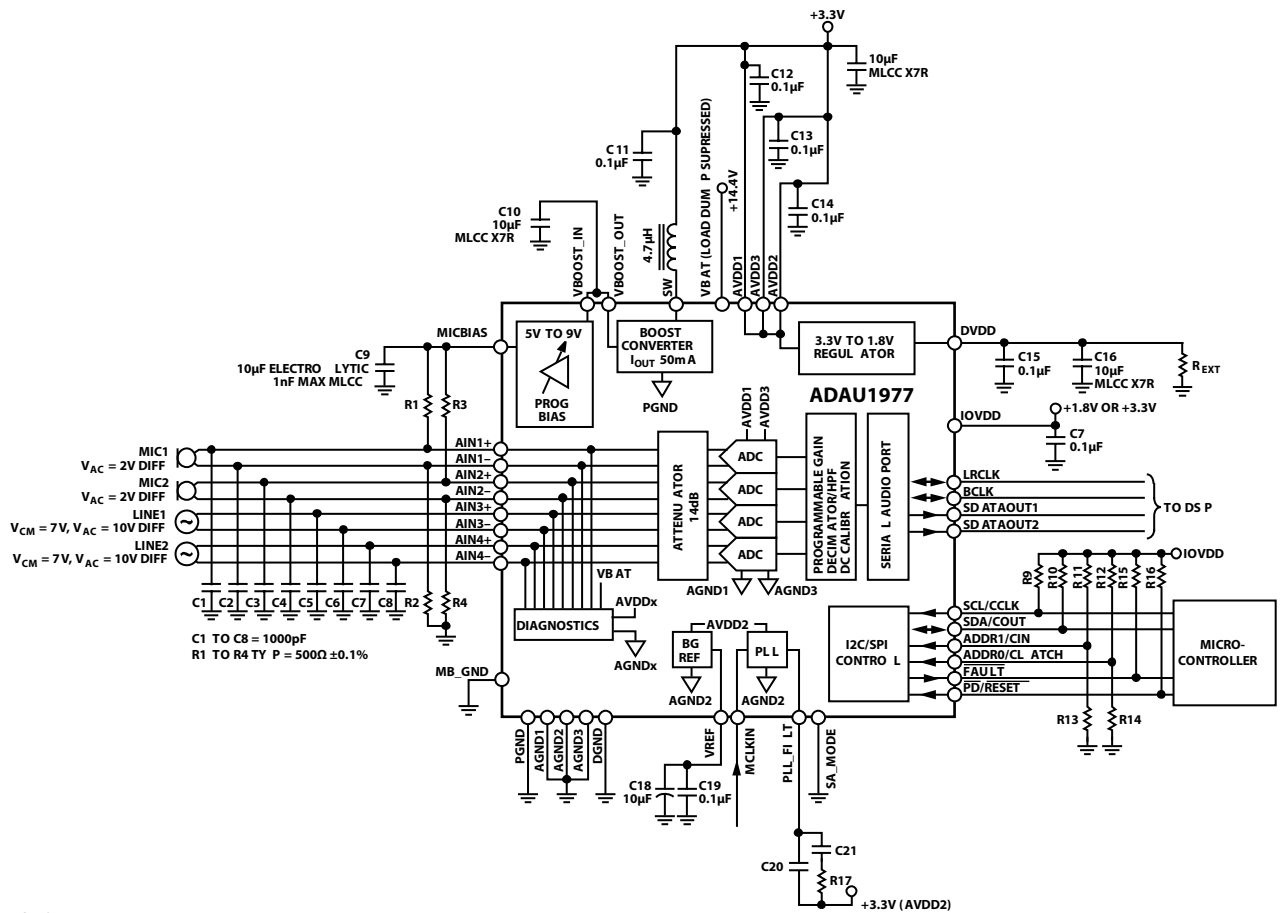


表51. DC_HPF_CAL的位功能描述

位	Bit名称	设置	描述	复位	访问类型
7	DC_SUB_C4	0 1	扣除通道4校准产生的直流值。 无直流扣除 扣除直流校准产生的直流值	0x0	RW
6	DC_SUB_C3	0 1	扣除通道3校准产生的直流值。 无直流扣除 扣除直流校准产生的直流值	0x0	RW
5	DC_SUB_C2	0 1	扣除通道2校准产生的直流值。 无直流扣除 扣除直流校准产生的直流值	0x0	RW
4	DC_SUB_C1	0 1	扣除通道1校准产生的直流值。 无直流扣除 扣除直流校准产生的直流值	0x0	RW
3	DC_HPF_C4	0 1	通道4直流高通滤波器使能。 HPF关闭 HPF开启	0x0	RW
2	DC_HPF_C3	0 1	通道3直流高通滤波器使能。 HPF关闭 HPF开启	0x0	RW
1	DC_HPF_C2	0 1	通道2直流高通滤波器使能。 HPF关闭 HPF开启	0x0	RW
0	DC_HPF_C1	0 1	通道1直流高通滤波器使能。 HPF关闭 HPF开启	0x0	RW

应用电路



NOTES

1. R9, R10 – TYPICAL 1.2kΩ.
2. R11 THROUGH R14 USED FOR SETTING THE DEVICE IN I²C MODE.
3. R15, R16 – TYPICAL 1.47kΩ.
4. PLL LOOP FILTER:

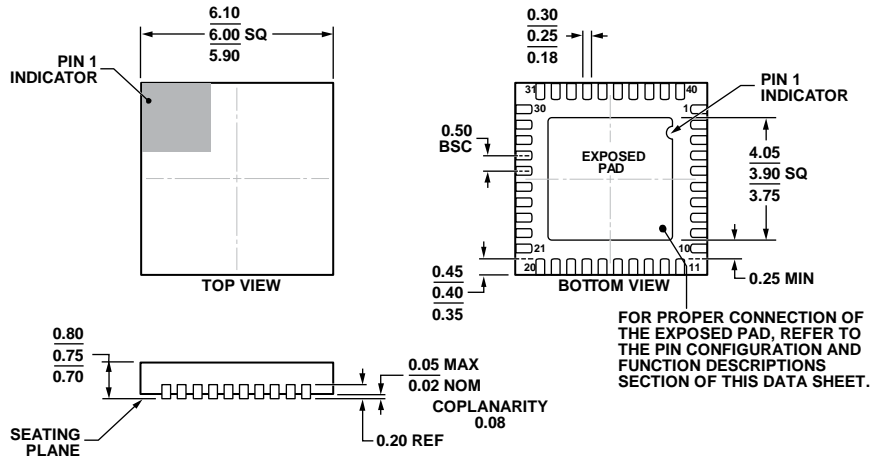
	PLL INPUT OPTION	
	LRCLK	MCLK
R17	4.87kΩ	1kΩ
C20	2200pF	390pF
C21	39nF	5600pF

5. FOR MORE INFORMATION ABOUT CALCULATING THE VALUE OF R_{EXT}, SEE THE POWER-ON RESET SEQUENCE SECTION.

图46. 典型应用原理图—双麦克风、双线输入、I²C和PS模式

10296-046

外形尺寸



COMPLIANT TO JEDEC STANDARDS MO-220-WJJD.

图47. 40引脚引线框芯片级封装[LFCSP_WQ]
6 mm x 6 mm, 超薄体
(CP-40-14)
图示尺寸单位: mm

05-06-2011-A

订购指南

型号 ^{1,2}	温度范围	封装描述	封装选项
ADAU1977WBCPZ	-40°C至+105°C	40引脚 LFCSP_WQ	CP-40-14
ADAU1977WBCPZ-R7	-40°C至+105°C	40引脚 LFCSP_WQ, 7"卷带和卷盘	CP-40-14
ADAU1977WBCPZ-RL	-40°C至+105°C	40引脚 LFCSP_WQ, 13"卷带和卷盘	CP-40-14
EVAL-ADAU1977Z		评估板	

¹ Z = 符合RoHS标准的器件。

² W = 通过汽车应用认证。

汽车应用产品

ADAU1977W生产工艺受到严格控制, 以满足汽车应用的质量和可靠性要求。请注意, 车用型号的技术规格可能不同于商用型号; 因此, 设计人员应仔细阅读本数据手册的技术规格部分。只有显示为汽车应用级的产品才能用于汽车应用。欲了解特定产品的订购信息并获得这些型号的汽车可靠性报告, 请联系当地ADI客户代表。

注释

注释