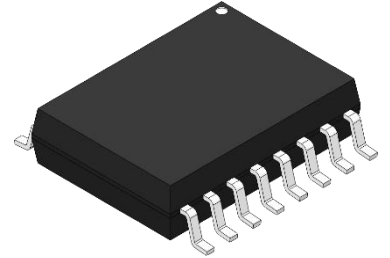


650V N-channel GaN FET in SOP-16-W

GP16510S

产品摘要 (典型)	
R _{DS(on)} (mΩ)	132
Q _{rr} (nC)	26
V _{DS} (V)	650

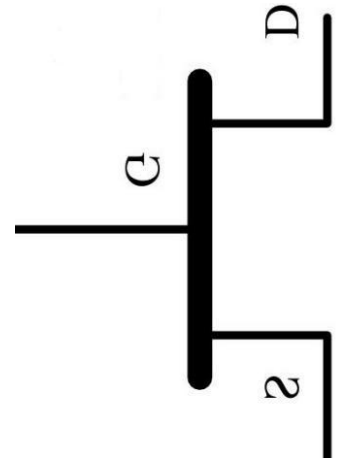
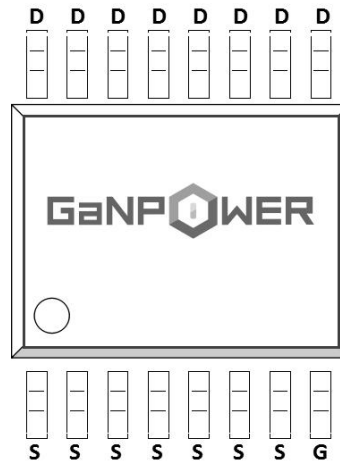


产品特点：

- 低 QRR
- 无需续流二极管
- 用于降低 EMI 的高端安静标签™
- 符合 RoHS 标准
- 高频操作

产品应用：

- 紧凑型 DC-DC 变换器
- 交流电机驱动
- 电池充电器
- 开关电源



极限参数 (T_C=25 °C 若无特殊说明)

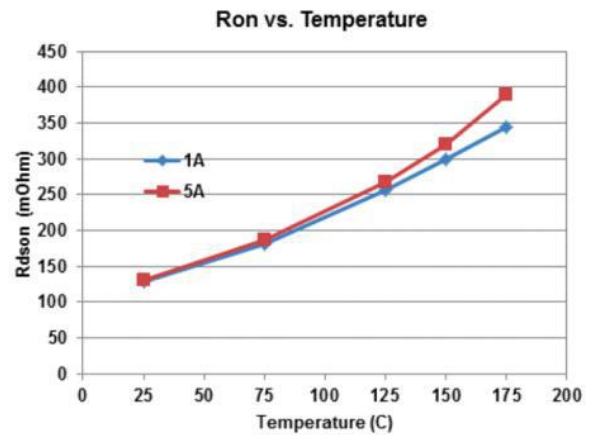
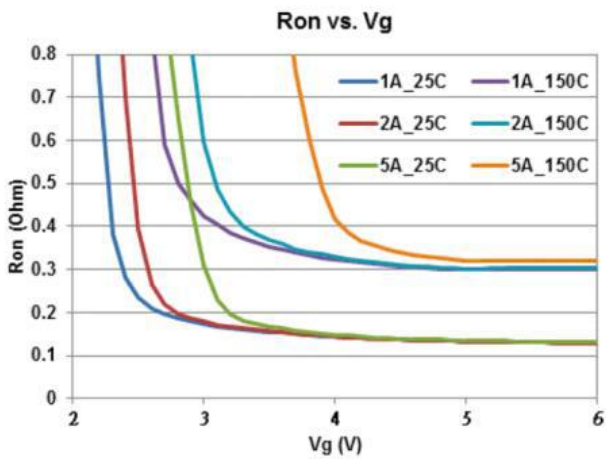
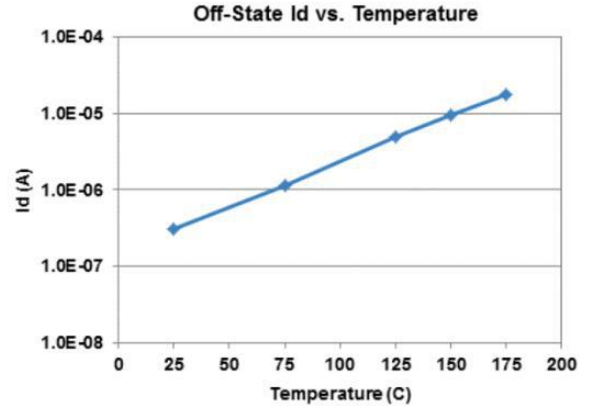
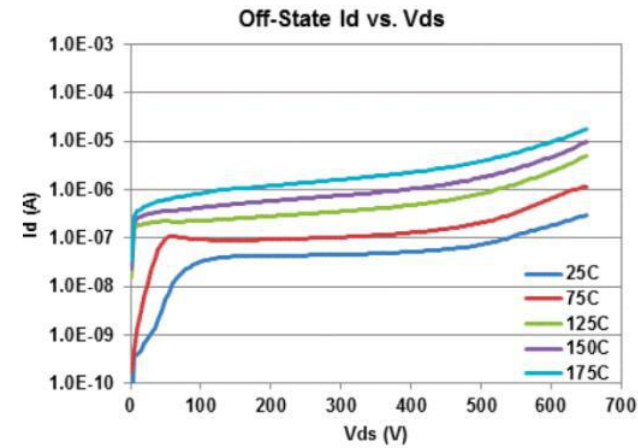
符号	参数名称	极限值	单位
ID 25° C	漏极电流 (直流) @T _c =25 ° C	13	A
ID 125° C	漏极电流 (直流) @T _c =125 ° C	5.7	A
IDM	漏极脉冲电流 (pulse width:50 us)	26	A
VDSS	漏源击穿电压	650	V
VGSS	栅源电压 (直流)	±6	V
TJ	结温工作温度	-55 to 150	° C
PD 25° C	漏极最大允许耗散功率	55	W
TS	贮存温度	-55 to 150	° C
TCsold	焊接峰值温度b	260	° C

耐热性

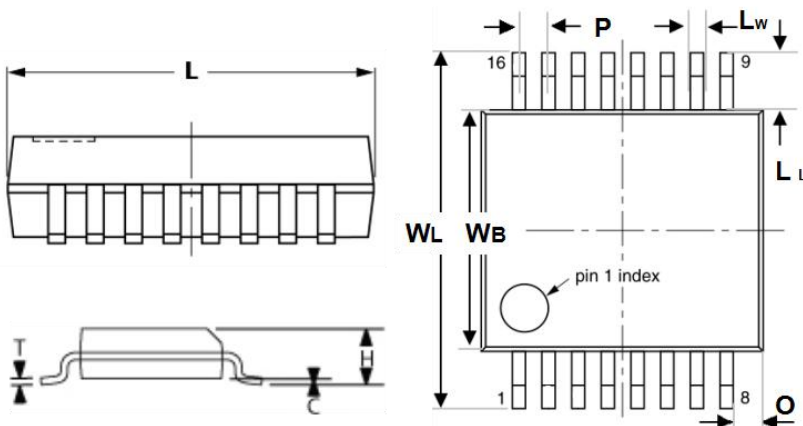
符号	参数名称	典型值	单位
R _θ JC	结壳热阻	2.4	° C /W

电气特性 (T _C =25 °C 若无特殊说明)						
符号	参数名称	最小值	典型值	最大值	单位	测试条件
静态						
VDSS-MAX	漏源击穿电压	650			V	VGS=0 V, ID=1 μA
						VGS=0 V, ID=100 μA
VGS(th)	栅极阈值电压		1.4		V	VDS=0.1 V, ID=12 mA
RDS(on)	漏源通态电阻 (T _J = 150 °C)		319		mΩ	VGS=6V, ID =5A, T _J = 150 °C
RDS(on)	漏源通态电阻 (T _J = 25 °C)		132		mΩ	VGS=6V, ID =5A, T _J = 25 °C
IDSS	漏极漏电流测试		0.3		μA	VDS=650V, VGS=0V, T _J = 25 °C
			10		μA	VDS=650V, VGS=0V, T _J = 150 °C
IGSS	漏极正向漏电流		19		μA	VGS= 6 V, VDS=0V, T _J = 25 °C
	漏极正向漏电流		336			VGS= 6 V, VDS=0V, T _J = 150 °C
动态						
CISS	栅短路共源输入电容		85		pF	Vds=400V, Vgs=0, f=1MHz
COSS	栅短路共源输出电容		28			
CRSS	栅短路共源反向传输电容		0.5			
Qg	总栅极电荷b		1.9	-	nC	Vds=400V, Id=1A, Vg=0~6V
Qgs	栅源电荷		0.1			
Qgd	栅漏电荷		1.1			
td(on)	开通延迟时间		6.2		ns	Vgs=400V, Vgs=0~6V, Id=5A, Rg=10 Ohm, Wheeling Diode=G-S Shorted DUI
tr	上升时间		12.7			
Td(off)	关断延迟时间		5.8			
tf	下降时间		10			
Rg	Gate Resistance		2.3		Ω	Vs=Vd=0V, Vg=2V, f=1MHz
Rdson (Dynamic)	Dynamic Rdson		1.3		Ratio	Vds=400V, Id=1A, f=10KHz, duty=10%
反向特性						
ID-VD	源极反向电流		26	-	A	VGS=6V, VDS=10V, Pulse Width=50us
VSD	源漏反向电压		2.7		V	VGS=0V, ISD=5A
trr	反向恢复时间		14		ns	Vr=400V, If=5A, dI/dt=100A/us
Qrr	反向恢复充电电量		26		nC	

电特性曲线(TC=25°C):



封装形式 (SOIC-16-W/SOP-16-W):



C	Clearance between IC body and PCB
H	Total carrier height
T	Lead thickness
L	Total carrier length
LW	Lead width
LL	Lead length
P	Pitch
WB	IC body width
WL	Lead-to-lead width
O	End overhang

Package	WB	WL	H	C	L	P	LL	T	LW	O
SOIC-16-W	7.4-7.6	10.0-10.65	2.35-2.65	0.10-0.30	10.1-10.5	1.27	0.40-1.27	0.20-0.33	0.31-0.51	0.4-0.9

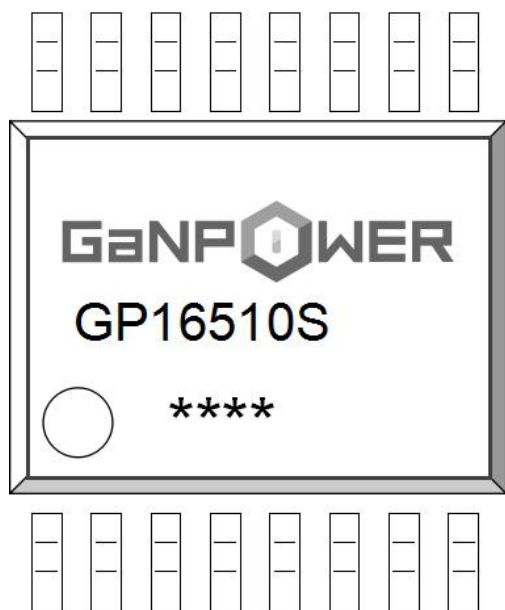
在窄的 SOIC 包旁边(通常表示为 sox_n 或 n.n.n.n 在那里 x 是引脚的数目, 也有宽(或有时叫做)扩展)版本。此包通常表示为 sox_w 或 SOICx_w。

现在版本是宽版本 SOIC-16/SOP-16, 即 SOIC-16-W/SOP-16-W。

引脚排列:

电极	引脚
Gate	8
Source	1,2,3,4,5,6,7
Drain	9,10,11,12,13,14,15,16

成品印章:



1. 字体: Arial
2. 字高: 0.8mm (待定)
3. 行距: 0.3mm (待定)
4. 左对齐, 整体居中;
5. 第一行是公司 LOGO, 固定;
6. 第二行是型号, 固定;
7. 第三行(***)是生产批号代码, 随生产而定;