

AT89C52中文资料

AT89C52的中文资料

AT89C52是美国Atmel公司生产的低电压、高性能CMOS 8位单片机，片内含8KB的可反复擦写的程序存储器和128B的随机存取数据存储器(RAM)，器件采用Atmel公司的高密度、非易失性存储技术生产，兼容标准MCS-51指令系统，片内配置通用8位中央处理器(CPU)和Flash存储单元，功能强大的AT89C52单片机可灵活应用于各种控制领域。AT89C52单片机属于AT89C51单片机的增强型，与Intel公司的80C52在引脚排列、硬件组成、工作特点和指令系统等方面兼容。其主要工作特性是：

片内程序存储器内含8KB的Flash程序存储器，可擦写寿命为1000次；

片内数据存储器内含256字节的RAM；

具有32根可编程I/O口线；

具有3个可编程定时器；

中断系统是具有8个中断源、6个中断矢量、2个级优先权的中断结构；

串行口是具有一个全双工的可编程串行通信口；

具有一个数据指针DPTR；

低功耗工作模式有空闲模式和掉电模式；

具有可编程的3级程序锁定位；

AT89C52工作电源电压为5(1+0.2)V，且典型值为5V；

AT89C52最高工作频率为24MHz。

单片机正常工作时，都需要有一个时钟电路和一个复位电路。本设计中选择了内部时钟方式和按键电平复位电路，来构成单片机的最小电路。如图3.1所示。

功能特性描述

AT89S52是一种低功耗、高性能CMOS8位微控制器，具有8K 在系统可编程Flash存储器。使用Atmel 公司高密度非易失性存储器技术制造，与工业80C51产品指令和引脚完全兼容。片上Flash允许程序存储器在系统可编程，亦适于常规编程。

在单芯片上，拥有灵巧的8 位CPU和在系统可编程Flash，使得AT89S52为众多嵌入式控制应用系统提供高灵活、超有效的解决方案。

AT89S52具有以下标准功能：

8k字节Flash，256字节RAM，32 位I/O 口线，看门狗定时器，2 个数据指针，三个16 位定时器/计数器，一个6向量2级中断结构，全双工串行口，片内晶振及时钟电路。

另外, AT89S52 可降至0Hz

静态逻辑操作, 支持2种软件可选择节电模式。空闲模式下, CPU停止工作, 允许RAM、定时器/计数器、串口、中断继续工作。掉电保护方式下, RAM内容被保存, 振荡器被冻结, 单片机一切工作停止, 直到下一个中断或硬件复位为止。8 位微控制器8K 字节在系统可编程

□□□AT89C52是51系列单片机的一个型号, 它是ATMEL公司生产的。

□□□□AT89C52是一个低电压, 高性能CMOS 8位单片机, 片内含8k bytes的可反复擦写的Flash只读程序存储器和256 bytes的随机存取数据存储器(RAM), 器件采用ATMEL公司的高密度、非易失性存储技术生产, 兼容标准MCS-51指令系统, 片内置通用8位中央处理器和Flash存储单元, 功能强大的AT89C52单片机可为您提供许多较复杂系统控制应用场合。

□□□□

AT89C52有40个引脚, 32个外部双向输入/输出(I/O)端口, 同时内含2个外中断口, 3个16位可编程定时计数器, 2个全双工串行通信口, 2个读写口线, AT89C52可以按照常规方法进行编程, 也可以在线编程。其将通用的微处理器和Flash存储器结合在一起, 特别是可反复擦写的Flash存储器可有效地降低开发成本。

□□□□AT89C52有PDIP、PQFP/TQFP及PLCC等三种封装形式, 以适应不同产品的需求。

□□□□主要功能特性:

□□□□· 兼容MCS51指令系统· 8k可反复擦写(>1000次)Flash ROM

□□□□· 32个双向I/O口· 256x8bit内部RAM

□□□□· 3个16位可编程定时/计数器中断· 时钟频率0-24MHz

□□□□· 2个串行中断· 可编程UART串行通道

□□□□· 2个外部中断源· 共6个中断源

□□□□· 2个读写中断口线· 3级加密位

□□□□· 低功耗空闲和掉电模式· 软件设置睡眠和唤醒功能

□□□□AT89C52各引脚功能及管脚电压

□□□□概述: AT89C52P为40 脚双列直插封装的8

位通用微处理器, 采用工业标准的C51内核, 在内部功能及管脚排布上与通用的8xc52

相同, 其主要用于会聚调整时的功能控制。功能包括对会聚主IC

内部寄存器、数据RAM及外部接口等功能部件的初始化, 会聚调整控制, 会聚测试图控制, 红外遥控信号IR

接收解码及与主板CPU通信等。主要管脚有: XTAL1(19 脚)和XTAL2(18

脚)为振荡器输入输出端口, 外接12MHz 晶振。RST/Vpd(9

脚)为复位输入端口, 外接电阻电容组成的复位电路。VCC(40 脚)和VSS(20

脚)为供电端口, 分别接+5V电源的正负端。P0~P3 为可编程通用I/O

脚, 其功能用途由软件定义, 在本设计中, P0 端口(32~39 脚)被定义为N1

功能控制端口, 分别与N1的相应功能管脚相连接, 13 脚定义为IR输入端, 10

脚和11脚定义为I2C总线控制端口, 分别连接N1的SDAS(18脚)和SCLS(19脚)端口, 12脚、27脚及28脚定义为握手信号功能端口, 连接主板CPU的相应功能端, 用于当前制式的检测

□□□□及会聚调整状态进入的控制功能。

□□□□·P0口:P0口是一组8位漏极开路型双向I/O口, 也即地址/数据总线复用口。作为输出口用时, 每位能吸收电流的

□□□□方式驱动8个TTL逻辑门电路, 对端口P0写“1”时, 可作为高阻抗输入端用。

□□□□在访问外部数据存储器或程序存储器时, 这组口线分时转换地址(低8位)和数据总线复用, 在访问期间激活内部上

□□□□拉电阻。

□□□□在Flash编程时, P0口接收指令字节, 而在程序校验时, 输出指令字节, 校验时, 要求外接上拉电阻。

□□□□·P1口:P1是一个带内部上拉电阻的8位双向I/O口, P1的输出缓冲级可驱动(吸收或输出电流)4个TTL逻辑

□□□□

门电路。对端口写“1”, 通过内部的上拉电阻把端口拉到高电平, 此时可作输入口。作输入口使用时, 因为内部存在上拉

□□□□电阻, 某个引脚被外部信号拉低时会输出一个电流(IIL)。

□□□□与AT89C51不同之处是, P1.0和P1.1还可分别作为定时/计数器2的外部计数输入(P1.0/T2)和输入(P1.1/T2EX),

□□□□参见表1。

□□□□Flash编程和程序校验期间, P1接收低8位地址。

□□□□表.P1.0和P1.1的第二功能

□□□□

引脚号

功能特性

P1.0

T2, 时钟输出

P1.1

T2EX(定时/计数器2)

□□□□·P2口:P2是一个带有内部上拉电阻的8位双向I/O口, P2的输出缓冲级可驱动(吸收或输出电流)4个TTL逻辑

□□□□门电路。对端口P2

写“1”, 通过内部的上拉电阻把端口拉到高电平, 此时可作输入口, 作输入口使用时, 因为内部存在

□□□□上拉电阻, 某个引脚被外部信号拉低时会输出一个电流(IIL)。

□□□□在访问外部程序存储器或16位地址的外部数据存储器(例如执行MOVX @DPTR指令)时, P2口送出高8位地址数

□□□□据。在访问8位地址的外部数据存储器(如执行MOVX @RI指令)时, P2口输出P2锁存器的内容。

□□□□Flash编程或校验时, P2亦接收高位地址和一些控制信号。

□□□□·P3口: P3口是一组带有内部上拉电阻的8位双向I/O口。P3口输出缓冲级可驱动(吸收或输出电流)4个TTL逻辑

□□□□辑门电路。对P3口写入“1”时, 它们被内部上拉电阻拉高并可作为输入端口。此时, 被外部拉低的P3口将用上拉电阻

□□□□输出电流(IIL)。

□□□□P3口除了作为一般的I/O口线外, 更重要的用途是它的第二功能

□□□□P3口还接收一些用于Flash闪速存储器编程和程序校验的控制信号。

□□□□·RST: 复位输入。当振荡器工作时, RST引脚出现两个机器周期以上高电平将使单片机复位。

□□□□·ALE/PROG:

当访问外部程序存储器或数据存储器时, ALE(地址锁存允许)输出脉冲用于锁存地址的低8位字

□□□□节。一般情况下, ALE仍以时钟振荡频率的1/6输出固定的脉冲信号, 因此它可对外输出时钟或用于定时目的。要注意的

□□□□是: 每当访问外部数据存储器时将跳过一个ALE脉冲。

□□□□对Flash存储器编程期间, 该引脚还用于输入编程脉冲(PROG)。

□□□□如有必要, 可通过对特殊功能寄存器(SFR)区中的8EH单元的D0位置位, 可禁止ALE操作。该位置位后, 只有一条

□□□□MOVX和MOVC指令才能将ALE

激活。此外, 该引脚会被微弱拉高, 单片机执行外部程序时, 应设置ALE禁止位无效。

□□□□·PSEN: 程序储存允许(PSEN)输出是外部程序存储器的读选通信号, 当AT89C52由外部程序存储器取指令(或数

□□□□据)时, 每个机器周期两次PSEN有效, 即输出两个脉冲。在此期间, 当访问外部数据存储器, 将跳过两次PSEN信号。

□□□□·EA/VPP: 外部访问允许。欲使CPU仅访问外部程序存储器(地址为0000H—FFFFH), EA端必须保持低电平(接

□□□□地)。需注意的是: 如果加密位LB1被编程, 复位时内部会锁存EA端状态。

□□□□如EA端为高电平(接Vcc端), CPU则执行内部程序存储器中的指令。

□□□□Flash存储器编程时, 该引脚加上+12V的编程允许电源Vpp, 当然这必须是该器件是使用12V编程电压Vpp。

□□□□·XTAL1: 振荡器反相放大器的及内部时钟发生器的输入端。

□□□□·XTAL2: 振荡器反相放大器的输出端。

□□□□·特殊功能寄存器:

□□□□在AT89C52 片内存储器中, 80H-FFH 共128 个单元为特殊功能寄存器(SFE), SFR 的地址空间映象如表2 所示。

□□□□并非所有的地址都被定义, 从80H—FFH 共128 个字节只有一部分被定义, 还有相当一部分没有定义。对没有定义的

□□□□单元读写将是无效的, 读出的数值将不确定, 而写入的数据也将丢失。

□□□□

不应将数据“1”写入未定义的单元, 由于这些单元在将来的产品中可能赋予新的功能, 在这种情况下, 复位后这些单

□□□□元数值总是“0”。

□□□□AT89C52除了与AT89C51所有的定时/计数器0 和定时/计数器1 外, 还增加了一个定时/计数器2。定时/计数器2 的控

□□□□

制和状态位位于T2CON(参见表3)T2MOD(参见表4), 寄存器对(RCAO2H、RCAP2L)是定时器2 在16 位捕获方式或16 位

□□□□自动重载方式下的捕获/自动重载寄存器。

□□□□·数据存储器:

□□□□AT89C52 有256 个字节的内部RAM, 80H-FFH 高128 个字节与特殊功能寄存器(SFR)地址是重叠的, 也就是高128

□□□□字节的RAM 和特殊功能寄存器的地址是相同的, 但物理上它们是分开的。

□□□□当一条指令访问7FH

以上的内部地址单元时, 指令中使用的寻址方式是不同的, 也即寻址方式决定是访问高128 字节

□□□□RAM 还是访问特殊功能寄存器。如果指令是直接寻址方式则为访问特殊功能寄存器。

□□□□例如, 下面的直接寻址指令访问特殊功能寄存器0A0H(即P2 口)地址单元。

□□□□MOV 0A0H, #data

□□□□间接寻址指令访问高128 字节RAM, 例如, 下面的间接寻址指令中, R0 的内容为0A0H, 则访问数据字节地址为0A0H,

□□□□而不是P2 口(0A0H)。

□□□□MOV @R0, #data

□□□□堆栈操作也是间接寻址方式, 所以, 高128 位数据RAM 亦可作为堆栈区使用。

□□□□·定时器0和定时器1: