

产品特点:

- 锁相环时钟分配
- 10MHz至133MHz的工作频率
- 分配一个时钟输入到五分之一的银行和一个bankd四路输出的
- 独立的输出使能为每个输出库
- 输出偏斜<250PS
- 低抖动<200 ps的周期到周期
- IDT2309-1为标准驱动
- IDT2309-1H高驱动器
- 无需外部RC网络
- 工作电压为3.3V V_{DD}
- 提供SOIC和TSSOP封装

描述:

的IDT2309是一个高速锁相环(PLL)的时钟缓冲器,旨在解决高速时钟分配的应用程序。零延迟是通过比对输入的时钟之间的相位取得输出时钟, 10~133MHz的范围内可操作。

该IDT2309是IDT2305的16引脚版本。该IDT2309接受一个参考输入,并驱动四个低偏移时钟两家银行。该器件的-1H版本的运行速度高达133MHz的频率,具有驱动高于-1装置。所有部件都有片上锁相环锁定其中到REF引脚的输入时钟。PLL反馈是在芯片上,并从CLKOUT垫获得。在没有一个输入时钟,所述IDT2309进入掉电和输出三态。在这种模式下,该装置将小于25μA绘制较少。

该IDT2309的特点是工业和商业操作。

注意:对于新的设计,请参考AN-233。

功能框图



