

特点

- 低电压和标准电压工作
 - $V_{CC} = 1.7V$ 至 $5.5V$
- 用户可选择的内部组织
 - 2K : 256×8 或 128×16
 - 4K : 512×8 或 256×16
- 三线串行接口
- 连续读操作
- 2MHz的时钟速率 (5V)
- 自定时写周期 (5ms的最大值)
- 高可靠性
 - 耐力: 一百万次擦写循环
 - 数据保存: 100年
- 8引脚SOIC JEDEC, 8引脚TSSOP封装, 8引脚UDFN, 8引脚XDFN和8球VFBGA套餐

描述

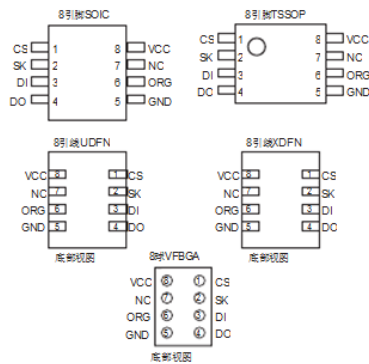
爱特梅尔® AT93C56B/66B提供四千九百六十二个四十八位串行电可擦除的亲编程只读组织为每16比特28/256字存储器 (EEPROM) 中 (当ORG引脚连接到V_{CC}) , 以及每8位256/512话 (当ORG引脚接地) 。所述装置被用于许多工业和商业用的优化CPLD应用中的低功耗和低电压操作是必不可缺的。该AT93C56B/66B可在节省空间的8引脚SOIC JEDEC, 8引脚TSSOP封装, 8引脚UDFN, 8引线XDFN, 和8球VFBGA包。

该AT93C56B/66B, 通过芯片选择引脚 (CS) 使能, 并由访问三线串行接口, 包括数据输入 (DI), 数据输出 (DO) 和移位时钟 (SK)。在接收到读指令时的DI, 地址解码和数据的时钟从串行数据输出引脚, DO。写周期是完全自定时, 也没有sep-在写入前擦除的周期是必需的。当器件处于写周期时, 才会启用擦除/写使能状态。当CS被拉高之后写的开始周期, DO引脚输出部分的就绪/忙状态。

该AT93C56B/66B工作在1.7V至5.5V。

图0-1。 引脚网络connections

引脚名称	功能
CS	芯片选择
SK	串行数据时钟
DI	串行数据输入
DO	串行数据输出
GND	地
VCC	电源
ORG	内设机构
NC	无连接



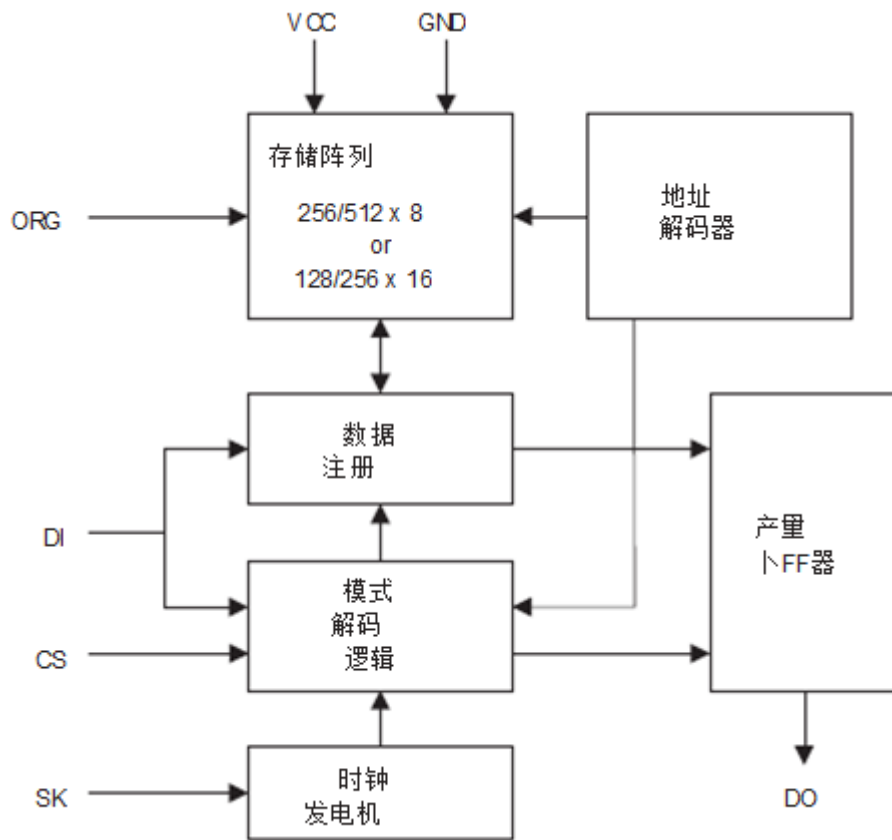
三线
串行电
可擦写
可编程
只读存储器

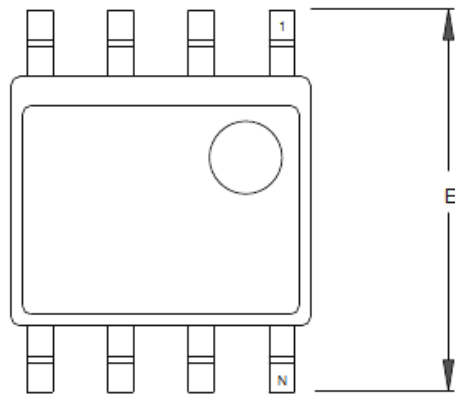
2K (256×8或128×16)

4K (512×8或256×16) 个

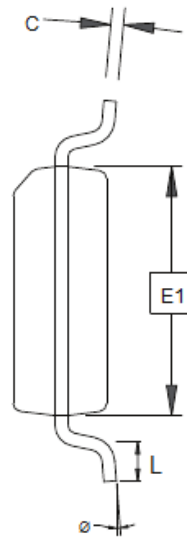
爱特梅尔AT93C56B
爱特梅尔AT93C66B



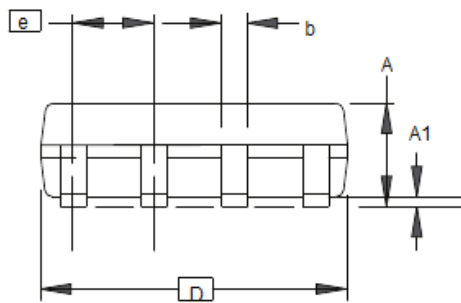




顶视图



端视图



SIDE 意见

常见尺寸
(计量单位mm)

符号	民	喃	最大	记
A	1.35	—	1.75	
A1	0.10	—	0.25	
b	0.31	—	0.51	
C	0.17	—	0.25	
D	4.80	—	5.05	
E1	3.81	—	3.99	
E	5.79	—	6.20	
e	1.27 BSC			
L	0.40	—	1.27	
Ø	0°	—	8°	

注意事项此图仅供一般信息。
请参考JEDEC绘图MS-012，变化AA
进行适当的尺寸，公差，基准等。

