

特点

- 高密度，高性能，电可擦除复杂可编程逻辑器件
 - 32宏单元
 - 每个宏单元，可扩展5产品条款高达40宏单元
 - 44引脚
 - 7.5ns最大引脚至引脚延时
 - 注册操作高达125 MHz
 - 增强的路由资源
- 在系统编程（ISP）通过JTAG
- 灵活的逻辑宏单元
 - D/T锁存器配置的触发器
 - 全球和个人寄存器控制信号
 - 全球和个人输出使能
 - 可编程输出摆率
 - 可编程输出集电极开路选项
 - 通过埋设注册一个COM输出最大逻辑利用率
- 先进的电源管理功能
- 自动10 μA待机为“L”版本
- 销控1室待机模式
- 可编程引脚门将输入和I/O
- 每个宏单元省电功能
- 提供商业和工业温度范围
- 采用44引脚PLCC和TQFP
- 先进的EEPROM技术
 - 100%测试
 - 完全可再编程
 - 40,000编程/擦除周期
 - 20年的数据保留
 - 2000V的ESD保护
 - 200毫安闭锁抗扰度
- JTAG边界扫描测试IEEE标准。1149.1-1990和1149.1a-1993支持
- 符合PCI标准
- 安全保险丝功能
- 绿色（无铅/无卤化物费用/RoHS标准）封装选项

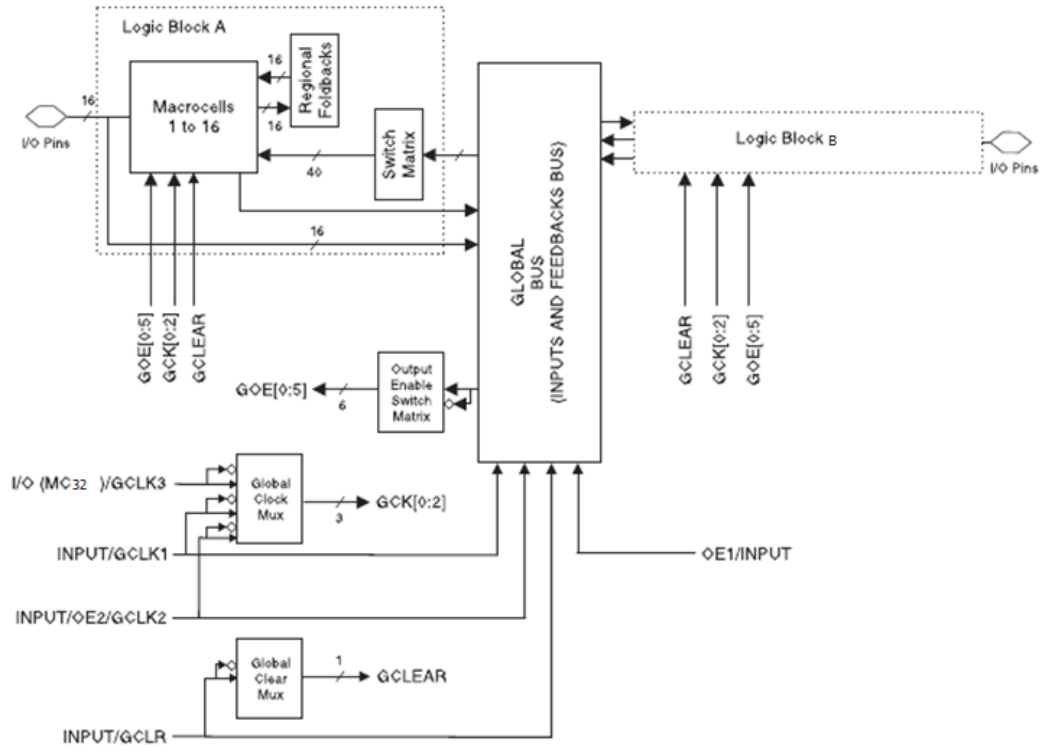
增强功能

- 改进的连接（附加的反馈路径，交叠输入路由）
- 输出使能产品条款
- D弹模式
- 组合输出，带内的任何宏蜂窝注册反馈
- 三个全局时钟引脚
- 在全局时钟，输入和ITD（输入瞬态检测）电路/O（“L”的版本）
- 从产品期限快速注册输入
- 可编程的“脚老板”选项
- V_{CC}上电复位选项
- 上拉功能的JTAG引脚TMS和TDI
- 先进的电源管理功能
 - 输入瞬态检测
 - 掉电（“L”版本）
 - 个人宏单元电源选项
 - 禁用ITD在全局时钟，输入和I/O

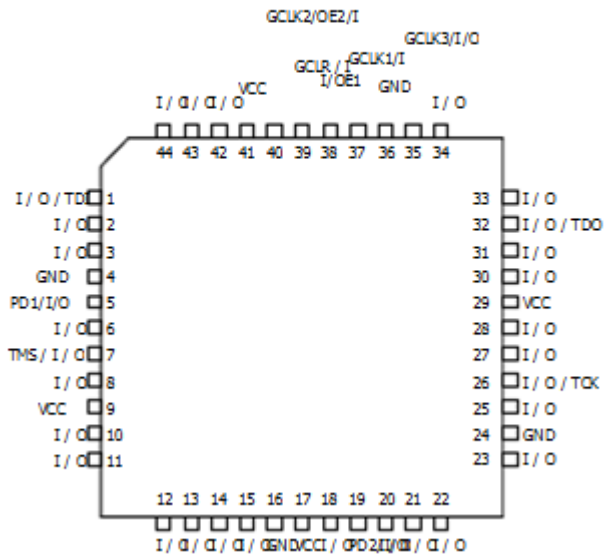


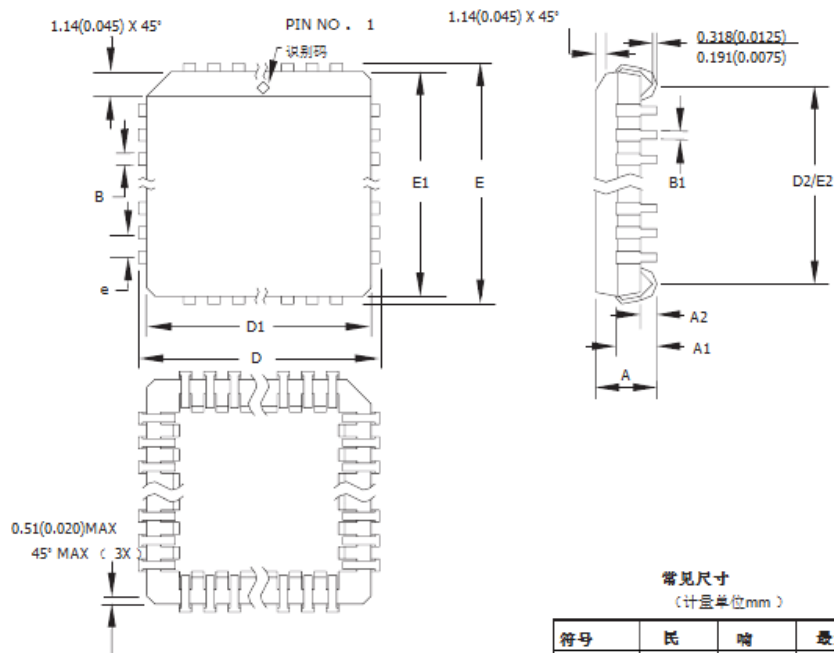
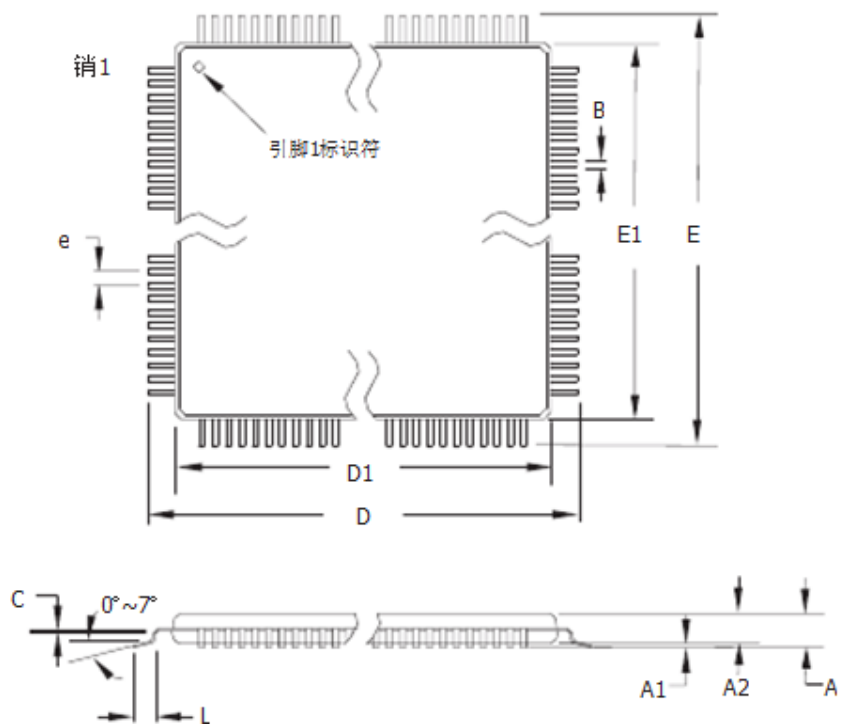
**HIGH-
性能
EEPROM的CPLD**

**ATF1502AS
ATF1502ASL**



44引脚TQFP 顶视图





常见尺寸
(计量单位mm)

符号	标	准	最大	记
A	4.191	-	4.572	
A1	2.286	-	3.048	
A2	0.508	-	-	
D	17.399	-	17.653	
D1	16.510	-	16.662	注2
E	17.399	-	17.653	
E1	16.510	-	16.662	注2
D2/E2	14.986	-	16.002	
B	0.660	-	0.813	
B1	0.330	-	0.533	
e	1.270 (典型值)			

- 注意事项: 1. 本方案符合JEDEC的参考MS-018, 变化AC。
 2. 尺寸D1和E1不包括塑模突出。
 允许公差是0.010" (0.254毫米) 每一面。尺寸D1和E1包括模具不匹配, 并在极端情况下测得的上部或下部分割线的材料状态。
 3. 引脚共面性是0.004" (0.102毫米) 最大。