



MICROCHIP

PIC24FJ256GA412/GB412 系列

采用 XLP 技术，具有双分区闪存、LCD、加密引擎和 USB On-The-Go 的 16 位闪存单片机

极低功耗特性

- 多种电源管理选项，可极大地降低功耗：
 - VBAT 可使备用电池实现最低功耗（有或无 RTCC）
 - 深度休眠可使器件几乎完全掉电，并可通过外部触发信号唤醒
 - 休眠和空闲模式可选择性地关闭外设和 / 或内核，可显著降低功耗和实现快速唤醒
 - 打盹模式可使 CPU 以低于外设的时钟速度运行
- 备用时钟模式支持实时切换为较低的时钟速度，可选择性地降低功耗
- 深度休眠具有极低功耗的电流消耗：
 - WDT: 650 nA（2V 时，典型值）
 - RTCC: 650 nA（32 kHz、2V 时，典型值）
 - 深度休眠电流，60 nA（典型值）
- 运行模式下的功耗为 160 μ A/MHz

高性能 CPU

- 改进型哈佛架构
- 32 MHz 时最高 16 MIPS 工作速度
- 8 MHz 内部振荡器：
 - 96 MHz PLL 选项
 - 多个时钟分频选项
 - 运行时自校准功能，可维持优于 $\pm 0.20\%$ 的精度
 - 快速启动
- 17 位 x 17 位单周期硬件小数 / 整数乘法器
- 32 位 / 16 位硬件除法器
- 16 x 16 位工作寄存器阵列
- 优化的 C 编译器指令集架构
- 两个地址发生单元，分别用于数据存储器的读和写寻址

加密引擎

- 可执行 NIST 标准加密 / 解密操作，无需 CPU 干预
- AES 加密算法支持，可使用 128、192 和 256 位密钥
- DES/3DES 加密算法支持，最高可对 3DES 使用 3 个唯一密钥
- 支持 ECB、CBC、OFB、CTR 和 CFB128 模式
- 用于密钥存储的编程安全 OTP 阵列
- 真随机数生成
- 备用电池供电的 RAM 密钥存储

模拟特性

- 最多 24 路通道的 10/12 位模数 (Analog-to-Digital, A/D) 转换器：
 - 转换速率为 500 ksps（10 位）、200 kbps（12 位）
 - 自动扫描和阈值比较功能
 - 可在休眠模式下进行转换
- 1 个 10 位数模转换器 (Digital-to-Analog Converter, DAC)：
 - 1 Msps 更新速率
- 3 个带可编程输入 / 输出配置的轨到轨增强型模拟比较器
- 充电时间测量单元 (Charge Time Measurement Unit, CTMU)：
 - 用于电容触摸传感，最多 24 个通道
 - 时间测量，分辨率可达 100 ps

具有即时更新功能的双分区闪存

- 能够容纳两个独立的软件应用程序，包括自举程序
- 允许在一个分区中执行应用程序代码的同时对另一个分区进行编程
- 允许在活动分区之间进行运行时切换

通用串行总线功能 (仅限 PIC24FJXXXGB4XX)

- 符合 USB v2.0 On-The-Go (OTG) 规范
- 双角色能力——可以充当主机或外设
- 主机模式下的低速 (1.5 Mb/s) 和全速 (12 Mb/s) USB 操作
- 器件模式下的全速 USB 操作
- 用于 USB 的高精度 PLL
- 使用 FRC 振荡器执行 USB 设备模式操作 – 无需晶振
- 支持最多 32 个端点 (两个方向各为 16 个)：
 - USB 模块可以将器件上的任意 RAM 存储单元用作 USB 端点缓冲区
- 片上 USB 收发器，以及用于片外 USB 收发器的接口
- 支持控制、中断、等时和批量传输
- 片上上拉和下拉电阻

单片机特性

- 可承受 20,000 次擦写 (典型值)
- 数据保持时间: 最少 20 年
- 可在软件控制下自编程
- 供电电压范围为 2.0V 至 3.6V
- 两个片上稳压器 (1.8V 和 1.2V)，用于正常和极低功耗操作
- 可编程参考时钟输出
- 通过 2 个引脚进行在线串行编程 (In-Circuit Serial Programming™, ICSP™) 和在线仿真 (In-Circuit Emulation, ICE)
- JTAG 边界扫描支持
- 故障保护时钟监视器 (Fail-Safe Clock Monitor, FSCM) 工作：
 - 检测时钟故障并切换到片上低功耗 RC (Low-Power RC, LPRC) 振荡器
- 上电复位 (Power-on Reset, POR)、上电延迟定时器 (Power-up Timer, PWRT) 和振荡器起振定时器 (Oscillator Start-up Timer, OST)
- 独立的欠压复位 (Brown-out Reset, BOR) 和深度休眠欠压复位 (Deep Sleep Brown-out Reset, DSBOR) 电路
- 可编程高 / 低压检测 (High/Low-Voltage Detect, HLVD)
- 灵活的看门狗定时器 (Watchdog Timer, WDT) 自身带有 RC 振荡器，能可靠工作
- 标准和超低功耗看门狗定时器 (Ultra Low-Power Watchdog, ULPW)，用于在标准和深度休眠模式下可靠工作
- 温度范围: -40°C 至 +85°C

PIC24FJ256GA412/GB412 系列

| 器件 | 存储器 | | 引脚 | 模拟外设 | | | | 数字外设 | | | | | | | USB OTG | 加密引擎 | LCD 控制器 (像素数) | 深度休眠 + VBAT | |
|-----------------|---------|---------|-----|-------------------|----------|-----|------|-----------|------------|-----------|------------------|-----|------------------------|-----------|---------|------|---------------|-------------|-----|
| | 程序 (字节) | 数据 (字节) | | 10/12 位 ADC (通道数) | 10 位 DAC | 比较器 | CTMU | MCCP/SCCP | 16/32 位定时器 | IC/OC-PWM | I ² C | SPI | UART/IrDA [®] | EPMP/EPSP | | | | | CLC |
| PIC24FJ256GA412 | 256K | 16K | 121 | 24 | 1 | 3 | 有 | 3/4 | 31/15 | 6/6 | 3 | 4 | 6 | 有 | 4 | 无 | 有 | 512 | 有 |
| PIC24FJ256GA410 | 256K | 16K | 100 | 24 | 1 | 3 | 有 | 3/4 | 31/15 | 6/6 | 3 | 4 | 6 | 有 | 4 | 无 | 有 | 480 | 有 |
| PIC24FJ256GA406 | 256K | 16K | 64 | 16 | 1 | 3 | 有 | 3/4 | 31/15 | 6/6 | 3 | 4 | 6 | 有 | 4 | 无 | 有 | 248 | 有 |
| PIC24FJ128GA412 | 128K | 16K | 121 | 24 | 1 | 3 | 有 | 3/4 | 31/15 | 6/6 | 3 | 4 | 6 | 有 | 4 | 无 | 有 | 512 | 有 |
| PIC24FJ128GA410 | 128K | 16K | 100 | 24 | 1 | 3 | 有 | 3/4 | 31/15 | 6/6 | 3 | 4 | 6 | 有 | 4 | 无 | 有 | 480 | 有 |
| PIC24FJ128GA406 | 128K | 16K | 64 | 16 | 1 | 3 | 有 | 3/4 | 31/15 | 6/6 | 3 | 4 | 6 | 有 | 4 | 无 | 有 | 248 | 有 |
| PIC24FJ64GA412 | 64K | 8K | 121 | 24 | 1 | 3 | 有 | 3/4 | 31/15 | 6/6 | 3 | 4 | 6 | 有 | 4 | 无 | 有 | 512 | 有 |
| PIC24FJ64GA410 | 64K | 8K | 100 | 24 | 1 | 3 | 有 | 3/4 | 31/15 | 6/6 | 3 | 4 | 6 | 有 | 4 | 无 | 有 | 480 | 有 |
| PIC24FJ64GA406 | 64K | 8K | 64 | 16 | 1 | 3 | 有 | 3/4 | 31/15 | 6/6 | 3 | 4 | 6 | 有 | 4 | 无 | 有 | 248 | 有 |
| PIC24FJ256GB412 | 256K | 16K | 121 | 24 | 1 | 3 | 有 | 3/4 | 31/15 | 6/6 | 3 | 4 | 6 | 有 | 4 | 有 | 有 | 512 | 有 |
| PIC24FJ256GB410 | 256K | 16K | 100 | 24 | 1 | 3 | 有 | 3/4 | 31/15 | 6/6 | 3 | 4 | 6 | 有 | 4 | 有 | 有 | 480 | 有 |
| PIC24FJ256GB406 | 256K | 16K | 64 | 16 | 1 | 3 | 有 | 3/4 | 31/15 | 6/6 | 3 | 4 | 6 | 有 | 4 | 有 | 有 | 240 | 有 |
| PIC24FJ128GB412 | 128K | 16K | 121 | 24 | 1 | 3 | 有 | 3/4 | 31/15 | 6/6 | 3 | 4 | 6 | 有 | 4 | 有 | 有 | 512 | 有 |
| PIC24FJ128GB410 | 128K | 16K | 100 | 24 | 1 | 3 | 有 | 3/4 | 31/15 | 6/6 | 3 | 4 | 6 | 有 | 4 | 有 | 有 | 480 | 有 |
| PIC24FJ128GB406 | 128K | 16K | 64 | 16 | 1 | 3 | 有 | 3/4 | 31/15 | 6/6 | 3 | 4 | 6 | 有 | 4 | 有 | 有 | 240 | 有 |
| PIC24FJ64GB412 | 64K | 8K | 121 | 24 | 1 | 3 | 有 | 3/4 | 31/15 | 6/6 | 3 | 4 | 6 | 有 | 4 | 有 | 有 | 512 | 有 |
| PIC24FJ64GB410 | 64K | 8K | 100 | 24 | 1 | 3 | 有 | 3/4 | 31/15 | 6/6 | 3 | 4 | 6 | 有 | 4 | 有 | 有 | 480 | 有 |
| PIC24FJ64GB406 | 64K | 8K | 64 | 16 | 1 | 3 | 有 | 3/4 | 31/15 | 6/6 | 3 | 4 | 6 | 有 | 4 | 有 | 有 | 240 | 有 |

外设特性

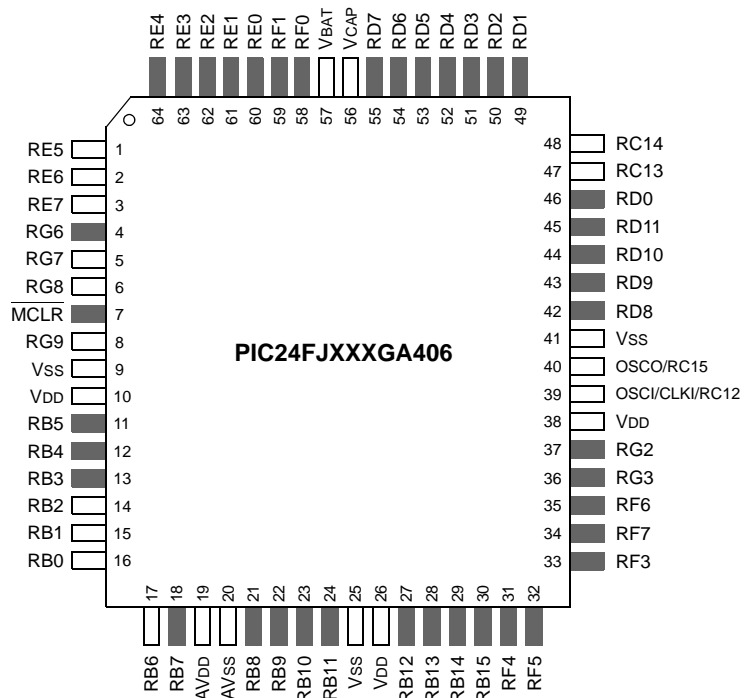
- LCD 显示控制器：
 - 最高 64 个段和 8 个公共端
 - 内部电荷泵和低功耗内部电阻分压
 - 可在休眠模式下工作
 - 新的 LCD 电荷泵消耗的电流低于 4 μA
- 最多 5 个外部中断源
- 外设引脚选择 (Peripheral Pin Select, PPS)：允许许多外设进行独立的 I/O 映射
- 六通道 DMA 支持所有外设模块：
 - 最大限度降低 CPU 开销和提高数据吞吐量
- 5 个带有预分频器的 16 位定时器 / 计数器：
 - 可以配对的 32 位定时器 / 计数器
- 通过使用定时器、CCP、IC 和 OC 定时器的组合，器件可以配置为最多使用 31 个 16 位定时器，以及最多 15 个 32 位定时器
- 6 个输入捕捉模块，每个都具有专用的 16 位定时器
- 6 个输出比较 / PWM 模块，每个都具有专用的 16 位定时器
- 4 个单输出 CCP (SCCP) 和 3 个多输出 CCP (MCCP) 模块：
 - 每个模块使用独立的 16/32 位时基
 - 内部时基和周期寄存器
 - 传统 PIC24F 捕捉和比较模式 (16 位和 32 位)
 - 特殊的变频脉冲和无刷直流电机 (Brushless DC Motor, BLDCM) 输出模式

- 增强型并行主 / 从端口 (EPMP/EPSP)
- 带时间标记功能的硬件实时时钟 / 日历 (Real-Time Clock/Calendar, RTCC)：
 - 带时间标记功能的篡改检测和篡改引脚
 - 在深度休眠和 VBAT 模式下运行
- 4 个带有 8 级 FIFO 缓冲区的 3 线 / 4 线 SPI 模块 (支持 4 帧模式)
- 3 个 I²C 模块支持多主器件 / 从模式和 7 位 / 10 位寻址
- 6 个 UART 模块：
 - 支持 RS-485、RS-232 和 LIN/J2602
 - 用于 IrDA[®] 的片上硬件编码器 / 解码器
 - 自动波特率检测 (Auto-Baud Detect, ABD) 时自动唤醒
 - 4 级深 FIFO 缓冲区
- 32 位可编程循环冗余校验 (Cyclic Redundancy Check, CRC) 发生器
- 4 个可配置逻辑单元 (Configurable Logic Cell, CLC)：
 - 2 个输入和 1 个输出，全部可映射到外设或 I/O 引脚
 - 与 / 或 / 异或逻辑和 D/JK 触发器功能
- 所有 I/O 引脚上的高灌 / 拉电流 (18 mA/18 mA)
- 数字 I/O 引脚上的可配置漏极开路输出
- 多个 I/O 引脚上可承受 5.5V 输入

PIC24FJ256GA412/GB412 系列

引脚图

64 引脚 TQFP
64 引脚 QFN⁽¹⁾



图注： 带阴影的引脚表示引脚最高可承受 +5.5 VDC。关于引脚功能的完整说明，请参见表 1。

注 1： 建议将 64 引脚 QFN 封装底部的金属焊盘连接到 Vss。

PIC24FJ256GA412/GB412 系列

表 1: PIC24FJXXXGA406 器件的完整引脚功能说明

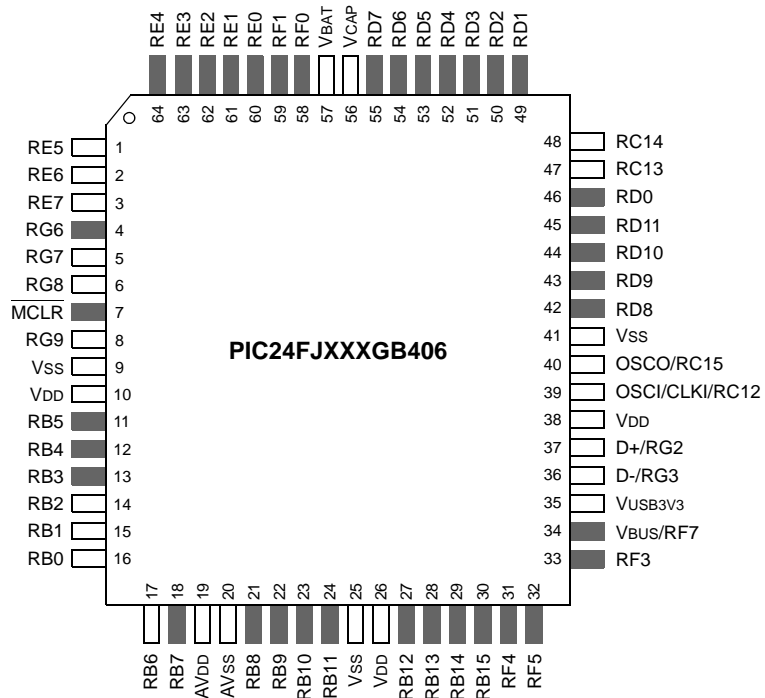
| 引脚 | 功能 | 引脚 | 功能 |
|----|--|----|--|
| 1 | LCDBIAS2/IC4/CTED4/PMD5/RE5 | 33 | SEG12/AN16/RP16/RF3 |
| 2 | LCDBIAS1/SCL3/IC5/PMD6/RE6 | 34 | SEG40/RP30/RF2 |
| 3 | LCDBIAS0/SDA3/IC6/PMD7/RE7 | 35 | RF6 |
| 4 | SEG0/C1IND/RP21/ICM1/OCM1A/PMA5/RG6 | 36 | SDA1/RG3 |
| 5 | VLCAP1/C1INC/RP26/OCM1B/PMA4/RG7 | 37 | SCL1/RG2 |
| 6 | VLCAP2/C2IND/RP19/ICM2/OCM2A/PMA3/RG8 | 38 | VDD |
| 7 | MCLR | 39 | OSCI/CLKI/RC12 |
| 8 | SEG1/AN21/C1INC/C2INC/C3INC/RP27/DAC1/PMA2/PMALU/RG9 | 40 | OSCO/EOSCEN/CLKO/RC15 |
| 9 | VSS | 41 | VSS |
| 10 | VDD | 42 | SEG13/CLC4OUT/RP2/RTCC/U6RTS/U6BCLK/ICM5/RD8 |
| 11 | PGEC3/SEG2/AN5/C1INA/RP18/ICM3/OCM3A/RB5 | 43 | SEG14/RP4/PMACK2/RD9 |
| 12 | PGED3/SEG3/AN4/C1INB/RP28/RB4 | 44 | SEG15/C3IND/RP3/PMA15/PMCS/PMCS1/RD10 |
| 13 | SEG4/AN1-/AN3/C2INA/RB3 | 45 | SEG16/C3INC/RP12/PMA14/PMCS/PMCS1/RD11 |
| 14 | SEG5/AN2/CTCMP/C2INB/RP13/CTED13/RB2 | 46 | SEG17/CLC3OUT/RP11/U6CTS/ICM6/INT0/RD0 |
| 15 | PGEC1/SEG6/CVREF-/AN1/RP1/CTED12/RB1 | 47 | SOSCI/RC13 |
| 16 | PGED1/SEG7/CVREF+/DVREF+/AN0/RP0/PMA6/RB0 | 48 | SOSCO/SCLKI/RI37/PWRLCLK/RC14 |
| 17 | PGEC2/LCDBIAS3/AN6/RP6/RB6 | 49 | SEG20/RP24/U5TX/ICM4/RD1 |
| 18 | PGED2/SEG63/AN7/RP7/U6TX/RB7 | 50 | SEG21/AN23/RP23/PMACK1/RD2 |
| 19 | AVREF+/DVREF+ | 51 | SEG22/RP22/ICM7/PMBE0/RD3 |
| 20 | AVREF-/DVREF- | 52 | SEG23/RP25/PMWR/PMENB/RD4 |
| 21 | COM7/SEG31/AN8/RP8/RB8 | 53 | SEG24/RP20/PMRD/PMWR/RD5 |
| 22 | COM6/SEG30/AN9/TMPR/RP9/PMA7/IOCB9/RB9 | 54 | SEG25/C3INB/U5RX/OC4/RD6 |
| 23 | TMS/COM5/SEG29/CVREF-/AN10/SDO4/PMA13/RB10 | 55 | SEG26/AN20/C3INA/U5RTS/U5BCLK/OC5/RD7 |
| 24 | TDO/AN11/REF1/SS4/FSYNC4/PMA12/RB11 | 56 | VCAP |
| 25 | VSS | 57 | VBAT |
| 26 | VDD | 58 | SEG27/U5CTS/OC6/RF0 |
| 27 | TCK/SEG18/AN12/CTED2/PMA11/RB12 | 59 | COM4/SEG47/SCK4/RF1 |
| 28 | TDI/SEG19/AN13/SDI4/CTED1/PMA10/RB13 | 60 | COM3/PMD0/RE0 |
| 29 | SEG8/AN14/RP14/CTED5/CTPLS/PMA1/PMALH/RB14 | 61 | COM2/PMD1/RE1 |
| 30 | SEG9/AN15/RP29/CTED6/PMA0/PMALL/RB15 | 62 | COM1/PMD2/RE2 |
| 31 | SEG10/RP10/SDA2/PMA9/RF4 | 63 | COM0/CTED9/PMD3/RE3 |
| 32 | SEG11/RP17/SCL2/PMA8/RF5 | 64 | SEG62/LVDIN/CTED8/PMD4/RE4 |

图注: RPn 和 RPin 表示用于外设引脚选择功能的可重映射引脚。

PIC24FJ256GA412/GB412 系列

引脚图 (续)

64 引脚 TQFP
64 引脚 QFN⁽¹⁾



图注: 带阴影的引脚表示引脚最高可承受 +5.5 VDC。关于引脚功能的完整说明, 请参见表 2。
注 1: 建议将 64 引脚 QFN 封装底部的金属焊盘连接到 Vss。

PIC24FJ256GA412/GB412 系列

表 2: PIC24FJXXXGB406 器件的完整引脚功能说明

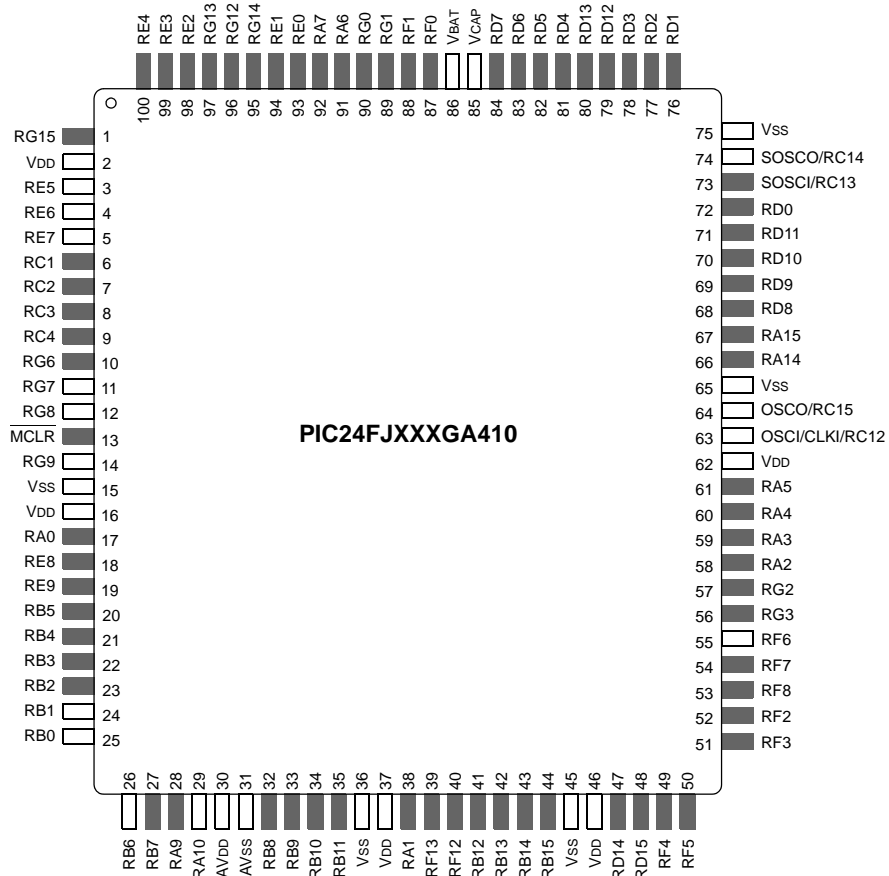
| 引脚 | 功能 | 引脚 | 功能 |
|----|--|----|--|
| 1 | LCDBIAS2/IC4/CTED4/PMD5/RE5 | 33 | SEG12/AN16/RP16/USBID/RF3 |
| 2 | LCDBIAS1/SCL3/IC5/PMD6/RE6 | 34 | VBUS/RF7 |
| 3 | LCDBIAS0/SDA3/IC6/PMD7/RE7 | 35 | VUSB3V3 |
| 4 | SEG0/C1IND/RP21/ICM1/OCM1A/PMA5/RG6 | 36 | D-/RG3 |
| 5 | VLCAP1/C1INC/RP26/OCM1B/PMA4/RG7 | 37 | D+/RG2 |
| 6 | VLCAP2/C2IND/RP19/ICM2/OCM2A/PMA3/RG8 | 38 | VDD |
| 7 | MCLR | 39 | OSCI/CLKI/RC12 |
| 8 | SEG1/AN21/C1INC/C2INC/C3INC/RP27/DAC1/PMA2/PMALU/RG9 | 40 | OSCO/EOSCEN/CLKO/RC15 |
| 9 | Vss | 41 | Vss |
| 10 | VDD | 42 | SEG13/CLC4OUT/RP2/RTCC/U6RTS/U6BCLK/ICM5/RD8 |
| 11 | PGEC3/SEG2/AN5/C1INA/RP18/ICM3/OCM3A/RB5 | 43 | SEG14/RP4/SDA1/PMACK2/RD9 |
| 12 | PGED3/SEG3/AN4/C1INB/RP28/USBOE/RB4 | 44 | SEG15/C3IND/RP3/SCL1/PMA15/PMCS2/RD10 |
| 13 | SEG4/AN1-/AN3/C2INA/RB3 | 45 | SEG16/C3INC/RP12/PMA14/PMCS/PMCS1/RD11 |
| 14 | SEG5/AN2/CTCMP/C2INB/RP13/CTED13/RB2 | 46 | SEG17/CLC3OUT/RP11/U6CTS/ICM6/INT0/RD0 |
| 15 | PGEC1/SEG6/CVREF-/AN1/RP1/CTED12/RB1 | 47 | SOSCI/RC13 |
| 16 | PGED1/SEG7/CVREF+/DVREF+/AN0/RP0/PMA6/RB0 | 48 | SOSCO/SCLKI/RP137/PWRLCLK/RC14 |
| 17 | PGEC2/LCDBIAS3/AN6/RP6/RB6 | 49 | SEG20/RP24/U5TX/ICM4/RD1 |
| 18 | PGED2/SEG63/AN7/RP7/U6TX/RB7 | 50 | SEG21/AN23/RP23/PMACK1/RD2 |
| 19 | AVREF+/DVREF+ | 51 | SEG22/RP22/ICM7/PMBE0/RD3 |
| 20 | AVREF-/DVREF- | 52 | SEG23/RP25/PMWR/PMENB/RD4 |
| 21 | COM7/SEG31/AN8/RP8/RB8 | 53 | SEG24/RP20/PMRD/PMWR/RD5 |
| 22 | COM6/SEG30/AN9/TMPR/RP9/PMA7/IOCB9/RB9 | 54 | SEG25/C3INB/U5RX/OC4/RD6 |
| 23 | TMS/COM5/SEG29/CVREF/AN10/SDO4/PMA13/RB10 | 55 | SEG26/AN20/C3INA/U5RTS/U5BCLK/OC5/RD7 |
| 24 | TDO/AN11/REF11/SS4/FSYNC4/PMA12/RB11 | 56 | VCAP |
| 25 | Vss | 57 | VBAT |
| 26 | VDD | 58 | SEG27/U5CTS/OC6/RF0 |
| 27 | TCK/SEG18/AN12/CTED2/PMA11/RB12 | 59 | COM4/SEG47/SCK4/RF1 |
| 28 | TDI/SEG19/AN13/SDI4/CTED1/PMA10/RB13 | 60 | COM3/PMD0/RE0 |
| 29 | SEG8/AN14/RP14/CTED5/CTPLS/PMA1/PMALH/RB14 | 61 | COM2/PMD1/RE1 |
| 30 | SEG9/AN15/RP29/CTED6/PMA0/PMALL/RB15 | 62 | COM1/PMD2/RE2 |
| 31 | SEG10/RP10/SDA2/PMA9/RF4 | 63 | COM0/CTED9/PMD3/RE3 |
| 32 | SEG11/RP17/SCL2/PMA8/RF5 | 64 | SEG62/LVDIN/CTED8/PMD4/RE4 |

图注: RPn 和 RPIn 表示用于外设引脚选择功能的可重映射引脚。

PIC24FJ256GA412/GB412 系列

引脚图 (续)

100 引脚 TQFP



图注： 带阴影的引脚表示引脚最高可承受 +5.5 VDC。关于引脚功能的完整说明，请参见表 3。

PIC24FJ256GA412/GB412 系列

表 3: PIC24FJXXXGA410 器件的完整引脚功能说明

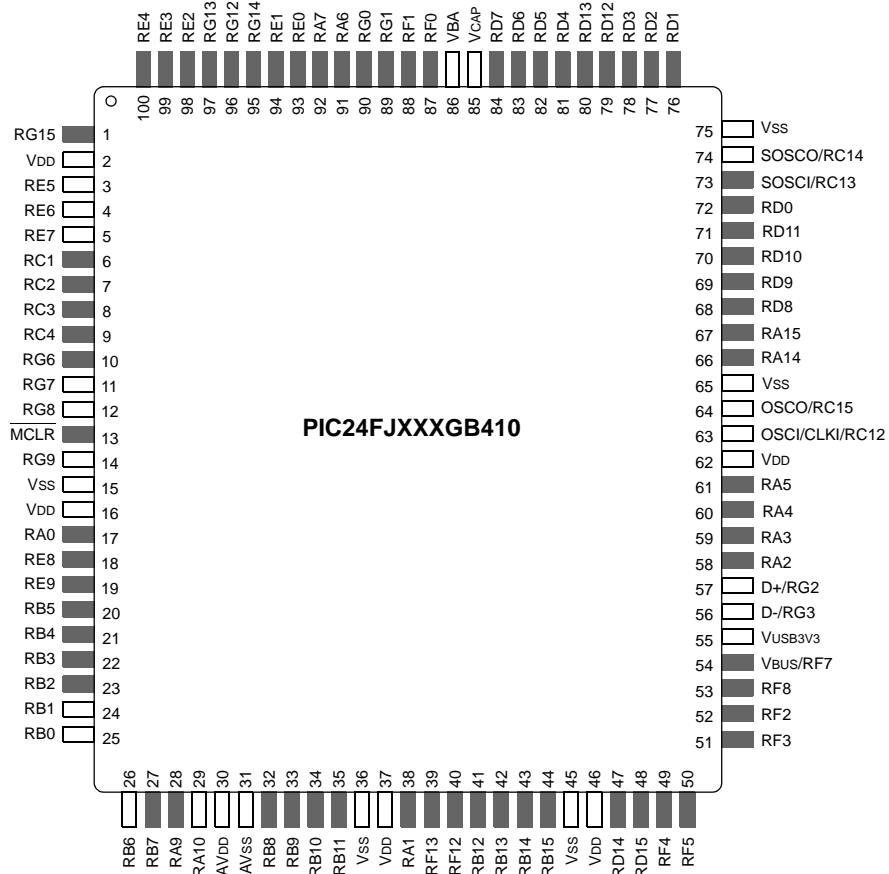
| 引脚 | 功能 | 引脚 | 功能 |
|----|--|-----|--|
| 1 | SEG50/OCM1C/CTED3/RG15 | 51 | SEG12/RP16/RF3 |
| 2 | VDD | 52 | SEG40/RP30/IOCF2/RF2 |
| 3 | LCDBIAS2/IC4/CTED4/PMD5/RE5 | 53 | SEG41/RP15/IOCF8/RF8 |
| 4 | LCDBIAS1/SCL3/IC5/PMD6/RE6 | 54 | RF7 |
| 5 | LCDBIAS0/SDA3/IC6/PMD7/RE7 | 55 | RF6 |
| 6 | SEG32/RP138/OCM1D/RC1 | 56 | SDA1/RG3 |
| 7 | SEG51/RP139/RC2 | 57 | SCL1/RG2 |
| 8 | SEG33/RP140/RC3 | 58 | SEG55/SCL2/RA2 |
| 9 | SEG52/AN16/RP141/PMCS2/RC4 | 59 | SEG56/SDA2/PMA20/RA3 |
| 10 | SEG0/AN17/C1IND/RP21/ICM1/OCM1A/PMA5/RG6 | 60 | TDI/PMA21/RA4 |
| 11 | VLCAP1/AN18/C1INC/RP26/OCM1B/PMA4/RG7 | 61 | TDO/SEG28/RA5 |
| 12 | VLCAP2/AN19/C2IND/RP19/ICM2/OCM2A/PMA3/RG8 | 62 | VDD |
| 13 | MCLR | 63 | OSCI/CLKI/RC12 |
| 14 | SEG1/AN21/C1INC/C2INC/C3INC/RP27/DAC1/PMA2/PMALU/RG9 | 64 | OSCO/EOSCEN/CLKO/RC15 |
| 15 | VSS | 65 | VSS |
| 16 | VDD | 66 | SEG42/RPIN36/PMA22/RA14 |
| 17 | TMS/SEG48/CTED14/RA0 | 67 | SEG43/RPIN35/PMBE1/RA15 |
| 18 | SEG34/RP133/PMCS1/RE8 | 68 | SEG13/CLC4OUT/RP2/RTCC/U6RTS/U6BCLK/ICM5/RD8 |
| 19 | SEG35/RP134/PMA19/RE9 | 69 | SEG14/AN22/RP4/PMACK2/RD9 |
| 20 | PGEC3/SEG2/AN5/C1INA/RP18/ICM3/OCM3A/RB5 | 70 | SEG15/C3IND/RP3/PMA15/PMCS2/RD10 |
| 21 | PGED3/SEG3/AN4/C1INB/RP28/RB4 | 71 | SEG16/C3INC/RP12/PMA14/PMCS/PMCS1/RD11 |
| 22 | SEG4/AN1-/AN3/C2INA/RB3 | 72 | SEG17/CLC3OUT/RP11/U6CTS/ICM6/INT0/RD0 |
| 23 | SEG5/AN2/CTCMP/C2INB/RP13/CTED13/RB2 | 73 | SOSCI/RC13 |
| 24 | PGEC1/SEG6/VREF-/CVREF-/AN1/AN1-/RP1/CTED12/RB1 | 74 | SOSCO/SCLKI/RP137/PWRLCLK/RC14 |
| 25 | PGED1/SEG7/VREF+/CVREF+/DVREF+/AN0/RP0/RB0 | 75 | VSS |
| 26 | PGEC2/LCDBIAS3/AN6/RP6/RB6 | 76 | SEG20/RP24/U5TX/ICM4/RD1 |
| 27 | PGED2/SEG63/AN7/RP7/U6TX/RB7 | 77 | SEG21/AN23/RP23/PMACK1/RD2 |
| 28 | SEG36/VREF-/CVREF-/PMA7/RA9 | 78 | SEG22/RP22/ICM7/PMBE0/RD3 |
| 29 | SEG37/VREF+/CVREF+/DVREF+/PMA6/RA10 | 79 | SEG44/RP142/PMD12/RD12 |
| 30 | AVREF+/DVREF+ | 80 | SEG45/PMD13/RD13 |
| 31 | AVREF-/DVREF- | 81 | SEG23/RP25/PMWR/PMENB/RD4 |
| 32 | COM7/SEG31/AN8/RP8/RB8 | 82 | SEG24/RP20/PMRD/PMWR/RD5 |
| 33 | COM6/SEG30/AN9/TMPR/RP9/PMA7/RB9 | 83 | SEG25/C3INB/U5RX/OC4/PMD14/RD6 |
| 34 | COM5/SEG29/CVREF/AN10/SDO4/PMA13/RB10 | 84 | SEG26/AN20/C3INA/U5RTS/U5BCLK/OC5/PMD15/RD7 |
| 35 | AN11/REF11/SS4/FSYNC4/PMA12/RB11 | 85 | VCAP |
| 36 | VSS | 86 | VBAT |
| 37 | VDD | 87 | SEG27/U5CTS/OC6/PMD11/RF0 |
| 38 | TCK/RA1 | 88 | COM4/SEG47/SCK4/PMD10/RF1 |
| 39 | SEG53/RP31/RF13 | 89 | SEG46/PMD9/RG1 |
| 40 | SEG54/RP132/CTED7/PMA18/RF12 | 90 | SEG49/PMD8/RG0 |
| 41 | SEG18/AN12/U6RX/CTED2/PMA11/RB12 | 91 | SEG57/AN23/OCM1E/RA6 |
| 42 | SEG19/AN13/SI4/CTED1/PMA10/RB13 | 92 | SEG58/AN22/OCM1F/PMA17/RA7 |
| 43 | SEG8/AN14/RP14/CTED5/CTPLS/PMA1/PMALH/RB14 | 93 | COM3/PMD0/RE0 |
| 44 | SEG9/AN15/RP29/CTED6/PMA0/PMALL/RB15 | 94 | COM2/PMD1/RE1 |
| 45 | VSS | 95 | SEG59/CTED11/PMA16/RG14 |
| 46 | VDD | 96 | SEG60/RG12 |
| 47 | SEG38/RP143/RD14 | 97 | SEG61/CTED10/RG13 |
| 48 | SEG39/RP5/RD15 | 98 | COM1/PMD2/RE2 |
| 49 | SEG10/RP10/PMA9/RF4 | 99 | COM0/CTED9/PMD3/RE3 |
| 50 | SEG11/RP17/PMA8/RF5 | 100 | SEG62/LVDIN/CTED8/PMD4/RE4 |

图注: RPn 和 RPin 表示用于外设引脚选择功能的可重映射引脚。

PIC24FJ256GA412/GB412 系列

引脚图 (续)

100 引脚 TQFP



图注： 带阴影的引脚表示引脚最高可承受 +5.5 VDC。关于引脚功能的完整说明，请参见表 4。

PIC24FJ256GA412/GB412 系列

表 4: PIC24FJXXXGB410 器件的完整引脚功能说明

| 引脚 | 功能 | 引脚 | 功能 |
|----|--|-----|--|
| 1 | SEG50/OCM1C/CTED3/RG15 | 51 | SEG12/RP16/USBID/RF3 |
| 2 | VDD | 52 | SEG40/RP30/IOCF2/RF2 |
| 3 | LCDBIAS2/IC4/CTED4/PMD5/RE5 | 53 | SEG41/RP15/IOCF8/RF8 |
| 4 | LCDBIAS1/SCL3/IC5/PMD6/RE6 | 54 | VBUS/RF7 |
| 5 | LCDBIAS0/SDA3/IC6/PMD7/RE7 | 55 | VUSB3V3 |
| 6 | SEG32/RP138/OCM1D/RC1 | 56 | D-/RG3 |
| 7 | SEG51/RP139/RC2 | 57 | D+/RG2 |
| 8 | SEG33/RP140/RC3 | 58 | SEG55/SCL2/RA2 |
| 9 | SEG52/AN16/RP141/PMCS2/RC4 | 59 | SEG56/SDA2/PMA20/RA3 |
| 10 | SEG0/AN17/C1IND/RP21/ICM1/OCM1A/PMA5/RG6 | 60 | TDI/PMA21/RA4 |
| 11 | VLCAP1/AN18/C1INC/RP26/OCM1B/PMA4/RG7 | 61 | TDO/SEG28/RA5 |
| 12 | VLCAP2/AN19/C2IND/RP19/ICM2/OCM2A/PMA3/RG8 | 62 | VDD |
| 13 | MCLR | 63 | OSCI/CLKI/RC12 |
| 14 | SEG1/AN21/C1INC/C2INC/C3INC/RP27/DAC1/PMA2/PMALU/RG9 | 64 | OSCO/EOSCEN/CLKO/RC15 |
| 15 | VSS | 65 | VSS |
| 16 | VDD | 66 | SEG42/RP136/SCL1/PMA22/RA14 |
| 17 | TMS/SEG48/CTED14/RA0 | 67 | SEG43/RP135/SDA1/PMBE1/RA15 |
| 18 | SEG34/RP133/PMCS1/RE8 | 68 | SEG13/CLC4OUT/RP2/RTCC/U6RTS/U6BCLK/ICM5/RD8 |
| 19 | SEG35/RP134/PMA19/RE9 | 69 | SEG14/AN22/RP4/PMACK2/RD9 |
| 20 | PGEC3/SEG2/AN5/C1INA/RP18/ICM3/OCM3A/RB5 | 70 | SEG15/C3IND/RP3/PMA15/PMCS2/RD10 |
| 21 | PGED3/SEG3/AN4/C1INB/RP28/USBOE/RB4 | 71 | SEG16/C3INC/RP12/PMA14/PMCS/PMCS1/RD11 |
| 22 | SEG4/AN1-/AN3/C2INA/RB3 | 72 | SEG17/CLC3OUT/RP11/U6CTS/ICM6/INT0/RD0 |
| 23 | SEG5/AN2/CTCMP/C2INB/RP13/CTED13/RB2 | 73 | SOSCI/RC13 |
| 24 | PGEC1/SEG6/VREF-/CVREF-/AN1/AN1-/RP1/CTED12/RB1 | 74 | SOSCO/SCLKI/RP137/PWRLCLK/RC14 |
| 25 | PGED1/SEG7/VREF+/CVREF+/DVREF+/AN0/RP0/RB0 | 75 | VSS |
| 26 | PGEC2/LCDBIAS3/AN6/RP6/RB6 | 76 | SEG20/RP24/U5TX/ICM4/RD1 |
| 27 | PGED2/SEG63/AN7/RP7/U6TX/RB7 | 77 | SEG21/AN23/RP23/PMACK1/RD2 |
| 28 | SEG36/VREF-/CVREF-/PMA7/RA9 | 78 | SEG22/RP22/ICM7/PMBE0/RD3 |
| 29 | SEG37/VREF+/CVREF+/DVREF+/PMA6/RA10 | 79 | SEG44/RP142/PMD12/RD12 |
| 30 | AVREF+/DVREF+ | 80 | SEG45/PMD13/RD13 |
| 31 | AVREF-/DVREF- | 81 | SEG23/RP25/PMWR/PMENB/RD4 |
| 32 | COM7/SEG31/AN8/RP8/RB8 | 82 | SEG24/RP20/PMRD/PMWR/RD5 |
| 33 | COM6/SEG30/AN9/TMPR/RP9/PMA7/RB9 | 83 | SEG25/C3INB/U5RX/OC4/PMD14/RD6 |
| 34 | COM5/SEG29/CVREF/AN10/SDO4/PMA13/RB10 | 84 | SEG26/AN20/C3INA/U5RTS/U5BCLK/OC5/PMD15/RD7 |
| 35 | AN11/REF11/SS4/FSYNC4/PMA12/RB11 | 85 | VCAP |
| 36 | VSS | 86 | VBAT |
| 37 | VDD | 87 | SEG27/U5CTS/OC6/PMD11/RF0 |
| 38 | TCK/RA1 | 88 | COM4/SEG47/SCK4/PMD10/RF1 |
| 39 | SEG53/RP31/RF13 | 89 | SEG46/PMD9/RG1 |
| 40 | SEG54/RP132/CTED7/PMA18/RF12 | 90 | SEG49/PMD8/RG0 |
| 41 | SEG18/AN12/U6RX/CTED2/PMA11/RB12 | 91 | SEG57/AN23/OCM1E/RA6 |
| 42 | SEG19/AN13/SDI4/CTED1/PMA10/RB13 | 92 | SEG58/AN22/OCM1F/PMA17/RA7 |
| 43 | SEG8/AN14/RP14/CTED5/CTPLS/PMA1/PMALH/RB14 | 93 | COM3/PMD0/RE0 |
| 44 | SEG9/AN15/RP29/CTED6/PMA0/PMALL/RB15 | 94 | COM2/PMD1/RE1 |
| 45 | VSS | 95 | SEG59/CTED11/PMA16/RG14 |
| 46 | VDD | 96 | SEG60/RG12 |
| 47 | SEG38/RP143/RD14 | 97 | SEG61/CTED10/RG13 |
| 48 | SEG39/RP5/RD15 | 98 | COM1/PMD2/RE2 |
| 49 | SEG10/RP10/PMA9/RF4 | 99 | COM0/CTED9/PMD3/RE3 |
| 50 | SEG11/RP17/PMA8/RF5 | 100 | SEG62/LVDIN/CTED8/PMD4/RE4 |

图注: RPn 和 RPin 表示用于外设引脚选择功能的可重映射引脚。

PIC24FJ256GA412/GB412 系列

引脚图 (续)

PIC24FJXXXGA412, 121 引脚 TFBGA

| | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | 10 | 11 |
|----------|--------|--------|--------|--------|--------|--------|--------|--------|-------------|--------|-------------|
| A | ● RE4 | ● RE3 | ● RG13 | ● RE0 | ● RG0 | ● RF1 | ○ VBAT | ● RH14 | ● RD12 | ● RD2 | ● RD1 |
| B | ● RH1 | ● RG15 | ● RE2 | ● RE1 | ● RA7 | ● RF0 | ○ VCAP | ● RD5 | ● RD3 | ○ Vss | ○ RC14 |
| C | ○ RE6 | ● VDD | ● RG12 | ● RG14 | ● RA6 | ○ VSS | ● RD7 | ● RD4 | ● RH13 | ○ RC13 | ● RD11 |
| D | ● RC1 | ○ RE7 | ○ RE5 | ● RH2 | ● RJ0 | ○ VDD | ● RD6 | ● RD13 | ● RD0 | ○ Vss | ● RD10 |
| E | ● RC4 | ● RC3 | ● RG6 | ● RC2 | ● RJ1 | ● RG1 | ○ VDD | ● RA15 | ● RD8 | ● RD9 | ● RA14 |
| F | ● MCLR | ○ RG8 | ○ RG9 | ○ RG7 | ○ VSS | ○ RH15 | ● RH12 | ○ VDD | ○ OSCI/RC12 | ○ Vss | ○ OSCO/RC15 |
| G | ● RE8 | ● RE9 | ● RA0 | ● RH3 | ○ VDD | ○ VSS | ○ VSS | ● RH11 | ● RA5 | ● RA3 | ● RA4 |
| H | ● RB5 | ● RB4 | ○ RH4 | ○ RH5 | ● RB10 | ○ VDD | ● RH8 | ● RF7 | ● RF6 | ● RG2 | ● RA2 |
| J | ● RB3 | ● RB2 | ● RB7 | ○ AVDD | ○ RH7 | ● RA1 | ● RB12 | ● RH9 | ○ RH10 | ● RF8 | ● RG3 |
| K | ○ RB1 | ○ RB0 | ○ RA10 | ● RB8 | ● RB11 | ● RF12 | ● RB14 | ○ VDD | ● RD15 | ● RF3 | ● RF2 |
| L | ○ RB6 | ○ RA9 | ○ AVSS | ● RB9 | ○ RH6 | ● RF13 | ● RB13 | ● RB15 | ● RD14 | ● RF4 | ● RF5 |

图注：带阴影的球形表示引脚最高可承受 +5.5 VDC。关于引脚功能的完整说明，请参见表 5。

PIC24FJ256GA412/GB412 系列

表 5: PIC24FJXXXGA412 器件的完整引脚功能说明

| 引脚 | 功能 | 引脚 | 功能 |
|-----|--|-----|--|
| A1 | SEG62/LVDIN/CTED8/PMD4/RE4 | E1 | SEG52/AN16/RPIN41/OCM3C/PMCS2/RC4 |
| A2 | COM0/CTED9/PMD3/RE3 | E2 | SEG33/RPI40/OCM2D/RC3 |
| A3 | SEG61/CTED10/RG13 | E3 | SEG0/AN17/C1IND/RP21/ICM1/OCM1A/PMA5/RG6 |
| A4 | COM3/PMD0/RE0 | E4 | SEG51/RPI39/OCM2C/RC2 |
| A5 | SEG49/PMD8/RG0 | E5 | RJ1 |
| A6 | SEG47/SCK4/PMD10/RF1 | E6 | SEG46/PMD9/RG1 |
| A7 | VBAT | E7 | VDD |
| A8 | RH14 | E8 | SEG43/RPI35/PMBE1/RA15 |
| A9 | SEG44/RPI42/PMD12/RD12 | E9 | SEG13/CLC4OUT/RP2/RTCC/U6RTS/U6BCLK/ICM5/RD8 |
| A10 | SEG21/RP23/PMACK1/RD2 | E10 | SEG14/RP4/PMPACK2/IOCD9/RD9 |
| A11 | SEG20/RP24/U5TX/ICM4/RD1 | E11 | SEG42/RPI36/PMA22/RA14 |
| B1 | COM4/RH1 | F1 | MCLR |
| B2 | SEG50/OCM1C/CTED3/RG15 | F2 | VLCAP2/AN19/C2IND/RP19/ICM2/OCM2A/PMA3/RG8 |
| B3 | COM1/PMD2/RE2 | F3 | SEG1/AN20/C1INC/C2INC/C3INC/RP27/DAC1/OCM2B/PMA2/PMALU/RG9 |
| B4 | COM2/PMD1/RE1 | F4 | VLCAP1/AN18/C1INC/RP26/OCM1B/PMA4/RG7 |
| B5 | SEG58/AN22/OCM1F/PMA17/RA7 | F5 | Vss |
| B6 | SEG27/U5CTS/OC6/PMD11/RF0 | F6 | RH15 |
| B7 | VCAP | F7 | RH12 |
| B8 | SEG24/RP20/PMRD/PMWR/RD5 | F8 | VDD |
| B9 | SEG22/RP22/ICM7/PMBE0/RD3 | F9 | OSCI/CLKI/RC12 |
| B10 | Vss | F10 | Vss |
| B11 | SOSCO/RPI37/PWRLCLK/RC14 | F11 | OSCO/CLKO/RC15 |
| C1 | LCDBIAS1/SCL3/IC5/PMD6/RE6 | G1 | SEG34/RPI33/PMCS1/RE8 |
| C2 | VDD | G2 | SEG35/AN21/RPI34/PMA19/RE9 |
| C3 | SEG60/RG12 | G3 | TMS/SEG48/OCM3D/CTED14/RA0 |
| C4 | SEG59/CTED11/PMA16/RG14 | G4 | COM6/RH3 |
| C5 | SEG57/AN23/OCM1E/RA6 | G5 | VDD |
| C6 | Vss | G6 | Vss |
| C7 | SEG26/C3INA/U5RTS/U5BCLK/OC5/PMD15/RD7 | G7 | Vss |
| C8 | SEG23/RP25/PMWR/PMENB/RD4 | G8 | OCM3F/RH11 |
| C9 | RH13 | G9 | TDO/SEG28/RA5 |
| C10 | SOSCI/RC13 | G10 | SEG56/SDA2/PMA20/RA3 |
| C11 | SEG16/C3INC/RP12/PMA14/PMCS/PMCS1/RD11 | G11 | TDI/PMA21/RA4 |
| D1 | SEG32/RPI38/OCM1D/RC1 | H1 | PGEC3/SEG2/AN5/C1INA/RP18/ICM3/OCM3A/RB5 |
| D2 | LCDBIAS0/SDA3/IC6/PMD7/RE7 | H2 | PGED3/SEG3/AN4/C1INB/RP28/OCM3B/RB4 |
| D3 | LCDBIAS2/IC4/CTED4/PMD5/RE5 | H3 | COM7/RH4 |
| D4 | COM5/RH2 | H4 | OCM1E/RH5 |
| D5 | RJ0 | H5 | SEG29/CVREF/AN10/SDO4/PMA13/RB10 |
| D6 | VDD | H6 | VDD |
| D7 | SEG25/C3INB/U5RX/OC4/PMD14/RD6 | H7 | RH8 |
| D8 | SEG45/PMD13/RD13 | H8 | RF7 |
| D9 | SEG17/CLC3OUT/RP11/U6CTS/ICM6/INT0/RD0 | H9 | RF6 |
| D10 | Vss | H10 | SCL1/RG2 |
| D11 | SEG15/C3IND/RP3/PMA15/PMPCS2/RD10 | H11 | SEG55/SCL2/RA2 |

图注: RPn 和 RPin 表示用于外设引脚选择功能的可重映射引脚。

PIC24FJ256GA412/GB412 系列

表 5: PIC24FJXXXGA412 器件的完整引脚功能说明 (续)

| 引脚 | 功能 | 引脚 | 功能 |
|-----|--|-----|---|
| J1 | SEG4/AN3/C2INA/RB3 | K7 | SEG8/AN14/ RP14 /CTED5/CTPLS/PMA1/PMALH/RB14 |
| J2 | SEG5/AN2/CTCMP/C2INB/ RP13 /CTED13/RB2 | K8 | VDD |
| J3 | PGED2/SEG63/AN7/ RP7 /U6TX/RB7 | K9 | SEG39/ RP5 /IOCD15/RD15 |
| J4 | AVDD | K10 | SEG12/ RP16 /RF3 |
| J5 | OCM2E/RH7 | K11 | SEG40/ RP30 /RF2 |
| J6 | TCK/RA1 | L1 | PGEC2/LCDBIAS3/AN6/ RP6 /RB6 |
| J7 | SEG18/AN12/U6RX/CTED2/PMA11/RB12 | L2 | SEG36/VREF-/CVREF-/PMA7/RA9 |
| J8 | OCM2F/RH9 | L3 | AVss |
| J9 | OCM3E/RH10 | L4 | SEG30/AN9/TMPR/ RP9 /T1CK/PMA7/RB9 |
| J10 | SEG41/ RP15 /RF8 | L5 | OCM1F/RH6 |
| J11 | SDA1/RG3 | L6 | SEG53/ RP31 /RF13 |
| K1 | PGEC1/SEG6/VREF-/CVREF-/AN1/AN1-/ RP1 /CTED12/RB1 | L7 | SEG19/AN13/SDI4/CTED1/PMA10/RB13 |
| K2 | PGED1/SEG7/VREF+/CVREF+/DVREF+/AN0/ RP0 /RB0 | L8 | SEG9/AN15/ RP29 /CTED6/PMA0/PMALL/RB15 |
| K3 | SEG37/VREF+/CVREF+/DVREF+/PMA6/RA10 | L9 | SEG38/ RP43 /RD14 |
| K4 | SEG31/AN8/ RP8 /PWRGT/RB8 | L10 | SEG10/ RP10 /PMA9/RF4 |
| K5 | AN11/REF1/SS4/FSYNC4/PMA12/RB11 | L11 | SEG11/ RP17 /PMA8/RF5 |
| K6 | SEG54/ RP32 /CTED7/PMPA18/RF12 | | |

图注: **RPn** 和 **RPIn** 表示用于外设引脚选择功能的可重映射引脚。

PIC24FJ256GA412/GB412 系列

引脚图 (续)

PIC24FJXXXGB412, 121 引脚 TFBGA

| | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | 10 | 11 |
|----------|--------|--------|--------|--------|--------|--------|--------|------------|-------------|----------|-------------|
| A | ● RE4 | ● RE3 | ● RG13 | ● RE0 | ● RG0 | ● RF1 | ○ VBAT | ● RH14 | ● RD12 | ● RD2 | ● RD1 |
| B | ● RH1 | ● RG15 | ● RE2 | ● RE1 | ● RA7 | ● RF0 | ○ VCAP | ● RD5 | ● RD3 | ○ Vss | ○ RC14 |
| C | ○ RE6 | ● VDD | ● RG12 | ● RG14 | ● RA6 | ○ Vss | ● RD7 | ● RD4 | ● RH13 | ○ RC13 | ● RD11 |
| D | ● RC1 | ○ RE7 | ○ RE5 | ● RH2 | ● RJ0 | ○ VDD | ● RD6 | ● RD13 | ● RD0 | ○ Vss | ● RD10 |
| E | ● RC4 | ● RC3 | ● RG6 | ● RC2 | ● RJ1 | ● RG1 | ○ VDD | ● RA15 | ● RD8 | ● RD9 | ● RA14 |
| F | ● MCLR | ○ RG8 | ○ RG9 | ○ RG7 | ○ Vss | ○ RH15 | ● RH12 | ○ VDD | ○ OSCI/RC12 | ○ Vss | ○ OSCO/RC15 |
| G | ● RE8 | ● RE9 | ● RA0 | ● RH3 | ○ VDD | ○ Vss | ○ Vss | ● RH11 | ● RA5 | ● RA3 | ● RA4 |
| H | ● RB5 | ● RB4 | ○ RH4 | ○ RH5 | ● RB10 | ○ VDD | ● RH8 | ● VBUS/RF7 | ○ VUSB3V3 | ○ D+/RG2 | ● RA2 |
| J | ● RB3 | ● RB2 | ● RB7 | ○ AVDD | ○ RH7 | ● RA1 | ● RB12 | ● RH9 | ○ RH10 | ● RF8 | ○ D-/RG3 |
| K | ○ RB1 | ○ RB0 | ○ RA10 | ● RB8 | ● RB11 | ● RF12 | ● RB14 | ○ VDD | ● RD15 | ● RF3 | ● RF2 |
| L | ○ RB6 | ○ RA9 | ○ AVSS | ● RB9 | ○ RH6 | ● RF13 | ● RB13 | ● RB15 | ● RD14 | ● RF4 | ● RF5 |

图注: 带阴影的球形表示引脚最高可承受 +5.5 VDC。关于引脚功能的完整说明, 请参见表 6。

PIC24FJ256GA412/GB412 系列

表 6: PIC24FJXXXGB412 器件的完整引脚功能说明

| 引脚 | 功能 | 引脚 | 功能 |
|-----|--|-----|--|
| A1 | SEG62/LVDIN/CTED8/PMD4/RE4 | E1 | SEG52/AN16/RPIN41/OCM3C/PMCS2/RC4 |
| A2 | COM0/CTED9/PMD3/RE3 | E2 | SEG33/RPI40/OCM2D/RC3 |
| A3 | SEG61/CTED10/RG13 | E3 | SEG0/AN17/C1IND/RP21/ICM1/OCM1A/PMA5/RG6 |
| A4 | COM3/PMD0/RE0 | E4 | SEG51/RPI39/OCM2C/RC2 |
| A5 | SEG49/PMD8/RG0 | E5 | RJ1 |
| A6 | SEG47/SCK4/PMD10/RF1 | E6 | SEG46/PMD9/RG1 |
| A7 | VBAT | E7 | VDD |
| A8 | RH14 | E8 | SEG43/RPI35/SDA1/PMBE1/RA15 |
| A9 | SEG44/RPI42/PMD12/RD12 | E9 | SEG13/CLC4OUT/RP2/RTCC/U6RTS/U6BCLK/ICM5/RD8 |
| A10 | SEG21/RP23/PMACK1/RD2 | E10 | SEG14/RP4/PMPACK2/IOCD9/RD9 |
| A11 | SEG20/RP24/U5TX/ICM4/RD1 | E11 | SEG42/RPI36/SCL1/PMA22/RA14 |
| B1 | COM4/RH1 | F1 | MCLR |
| B2 | SEG50/OCM1C/CTED3/RG15 | F2 | VLCAP2/AN19/C2IND/RP19/ICM2/OCM2A/PMA3/RG8 |
| B3 | COM1/PMD2/RE2 | F3 | SEG1/AN20/C1INC/C2INC/C3INC/RP27/DAC1/OCM2B/PMA2/PMALU/RG9 |
| B4 | COM2/PMD1/RE1 | F4 | VLCAP1/AN18/C1INC/RP26/OCM1B/PMA4/RG7 |
| B5 | SEG58/AN22/OCM1F/PMA17/RA7 | F5 | VSS |
| B6 | SEG27/U5CTS/OC6/PMD11/RF0 | F6 | RH15 |
| B7 | VCAP | F7 | RH12 |
| B8 | SEG24/RP20/PMRD/PMWR/RD5 | F8 | VDD |
| B9 | SEG22/RP22/ICM7/PMBE0/RD3 | F9 | OSCI/CLKI/RC12 |
| B10 | VSS | F10 | VSS |
| B11 | SOSCO/RPI37/PWRLCLK/RC14 | F11 | OSCO/CLKO/RC15 |
| C1 | LDCBIAS1/SCL3/IC5/PMD6/RE6 | G1 | SEG34/RPI33/PMCS1/RE8 |
| C2 | VDD | G2 | SEG35/AN21/RPI34/PMA19/RE9 |
| C3 | SEG60/RG12 | G3 | TMS/SEG48/OCM3D/CTED14/RA0 |
| C4 | SEG59/CTED11/PMA16/RG14 | G4 | COM6/RH3 |
| C5 | SEG57/AN23/OCM1E/RA6 | G5 | VDD |
| C6 | VSS | G6 | VSS |
| C7 | SEG26/C3INA/U5RTS/U5BCLK/OC5/PMD15/RD7 | G7 | VSS |
| C8 | SEG23/RP25/PMWR/PMENB/RD4 | G8 | OCM3F/RH11 |
| C9 | RH13 | G9 | TDO/SEG28/RA5 |
| C10 | SOSCI/RC13 | G10 | SEG56/SDA2/PMA20/RA3 |
| C11 | SEG16/C3INC/RP12/PMA14/PMCS/PMCS1/RD11 | G11 | TDI/PMA21//RA4 |
| D1 | SEG32/RPI38/OCM1D/RC1 | H1 | PGEC3/SEG2/AN5/C1INA/RP18/ICM3/OCM3A/RB5 |
| D2 | LDCBIAS0/SDA3/IC6/PMD7/RE7 | H2 | PGED3/SEG3/AN4/C1INB/RP28/USBOE/OCM3B/RB4 |
| D3 | LDCBIAS2/IC4/CTED4/PMD5/RE5 | H3 | COM7/RH4 |
| D4 | COM5/RH2 | H4 | OCM1E/RH5 |
| D5 | RJ0 | H5 | SEG29/CVREF/AN10/SDO4/PMA13/RB10 |
| D6 | VDD | H6 | VDD |
| D7 | SEG25/C3INB/U5RX/OC4/PMD14/RD6 | H7 | RH8 |
| D8 | SEG45/PMD13/RD13 | H8 | VBUS/RF7 |
| D9 | SEG17/CLC3OUT/RP11/U6CTS/ICM6/INT0/RD0 | H9 | VUSB3V3 |
| D10 | VSS | H10 | D+/RG2 |
| D11 | SEG15/C3IND/RP3/PMA15/PMPCS2/RD10 | H11 | SEG55/SCL2/RA2 |

图注: RPn 和 RPin 表示用于外设引脚选择功能的可重映射引脚。

PIC24FJ256GA412/GB412 系列

表 6: PIC24FJXXXGB412 器件的完整引脚功能说明 (续)

| 引脚 | 功能 | 引脚 | 功能 |
|-----|--|-----|---|
| J1 | SEG4/AN3/C2INA/RB3 | K7 | SEG8/AN14/ RP14 /CTED5/CTPLS/PMA1/PMALH/RB14 |
| J2 | SEG5/AN2/CTCMP/C2INB/ RP13 /CTED13/RB2 | K8 | VDD |
| J3 | PGED2/SEG63/AN7/ RP7 /U6TX/RB7 | K9 | SEG39/ RP5 /IOCD15/RD15 |
| J4 | AVDD | K10 | SEG12/ RP16 /USBID/RF3 |
| J5 | OCM2E/RH7 | K11 | SEG40/ RP30 /RF2 |
| J6 | TCK/RA1 | L1 | PGEC2/LCDBIAS3/AN6/ RP6 /RB6 |
| J7 | SEG18/AN12/U6RX/CTED2/PMA11/RB12 | L2 | SEG36/VREF-/CVREF-/PMA7/RA9 |
| J8 | OCM2F/RH9 | L3 | AVSS |
| J9 | OCM3E/RH10 | L4 | SEG30/AN9/TMPR/ RP9 /T1CK/PMA7/RB9 |
| J10 | SEG41/ RP15 /RF8 | L5 | OCM1F/RH6 |
| J11 | D-/RG3 | L6 | SEG53/ RP31 /RF13 |
| K1 | PGEC1/SEG6/VREF-/CVREF-/AN1/AN1-/ RP1 /CTED12/RB1 | L7 | SEG19/AN13/SDI4/CTED1/PMA10/RB13 |
| K2 | PGED1/SEG7/VREF+/CVREF+/DVREF+/AN0/ RP0 /RB0 | L8 | SEG9/AN15/ RP29 /CTED6/PMA0/PMALL/RB15 |
| K3 | SEG37/VREF+/CVREF+/DVREF+/PMA6/RA10 | L9 | SEG38/ RP143 /RD14 |
| K4 | SEG31/AN8/ RP8 /PWRGT/RB8 | L10 | SEG10/ RP10 /PMA9/RF4 |
| K5 | AN11/REFI1/SS4/FSYNC4/PMA12/RB11 | L11 | SEG11/ RP17 /PMA8/RF5 |
| K6 | SEG54/ RP132 /CTED7/PMPA18/RF12 | | |

图注: **RPn** 和 **RPI n** 表示用于外设引脚选择功能的可重映射引脚。

PIC24FJ256GA412/GB412 系列

目录

| | | |
|-------|------------------------------------|-----|
| 1.0 | 器件概述 | 19 |
| 2.0 | 16 位单片机入门指南 | 51 |
| 3.0 | CPU | 57 |
| 4.0 | 存储器构成 | 63 |
| 5.0 | 直接存储器访问控制器 (DMA) | 89 |
| 6.0 | 闪存程序存储器 | 97 |
| 7.0 | 复位 | 101 |
| 8.0 | 中断控制器 | 107 |
| 9.0 | 振荡器配置 | 177 |
| 10.0 | 节能特性 | 191 |
| 11.0 | I/O 端口 | 209 |
| 12.0 | TIMER1 | 243 |
| 13.0 | TIMER2/3 和 TIMER4/5 | 247 |
| 14.0 | 捕捉 / 比较 / PWM/ 定时器模块 (MCCP 和 SCCP) | 253 |
| 15.0 | 带专用定时器的输入捕捉 | 269 |
| 16.0 | 带专用定时器的输出比较 | 275 |
| 17.0 | 串行外设接口 (SPI) | 285 |
| 18.0 | I ² C | 301 |
| 19.0 | 通用异步收发器 (UART) | 309 |
| 20.0 | 带 On-The-Go 支持的通用串行总线 (USB OTG) | 323 |
| 21.0 | 增强型并行主端口 (EPMP) | 357 |
| 22.0 | 液晶显示模块 (LCD) 控制器 | 369 |
| 23.0 | 可配置逻辑单元 (CLC) | 377 |
| 24.0 | 带时间标记功能的实时时钟和日历 (RTCC) | 387 |
| 25.0 | 加密引擎 | 399 |
| 26.0 | 32 位可编程循环冗余校验 (CRC) 发生器 | 417 |
| 27.0 | 带阈值检测功能的 12 位 A/D 转换器 | 423 |
| 28.0 | 10 位数模转换器 (DAC) | 441 |
| 29.0 | 三比较器模块 | 445 |
| 30.0 | 比较器参考电压 | 451 |
| 31.0 | 充电时间测量单元 (CTMU) | 453 |
| 32.0 | 高 / 低压检测 (HLVD) | 461 |
| 33.0 | 特殊功能 | 463 |
| 34.0 | 开发支持 | 483 |
| 35.0 | 指令集汇总 | 487 |
| 36.0 | 电气特性 | 495 |
| 37.0 | 封装信息 | 525 |
| 附录 A: | 版本历史 | 539 |
| | 索引 | 541 |
| | MICROCHIP 网站 | 549 |
| | 变更通知客户服务 | 549 |
| | 客户支持 | 549 |
| | 产品标识体系 | 551 |

PIC24FJ256GA412/GB412 系列

致 客 户

我们旨在提供最佳文档供客户正确使用 Microchip 产品。为此，我们将不断改进出版物的内容和质量，使之更好地满足您的需求。出版物的质量将随新文档及更新版本的推出而得到提升。

如果您对本出版物有任何问题和建议，请通过电子邮件联系我公司 TRC 经理，电子邮件地址为 CTRC@microchip.com。我们期待您的反馈。

最新数据手册

欲获得本数据手册的最新版本，请访问我公司网站：

<http://www.microchip.com>

查看数据手册中任意一页下边角处的文献编号即可确定其版本。文献编号中紧跟数字串后的字母是版本号，例如：DS30000000A_CN 是文档的 A 版本。

勘误表

现有器件可能带有一份勘误表，描述了实际运行与数据手册中记载内容之间存在的细微差异以及建议的变通方法。一旦我们了解到器件 / 文档存在某些差异时，就会发布勘误表。勘误表上将注明其所适用的硅片版本和文件版本。

欲了解某一器件是否存在勘误表，请通过以下方式之一查询：

- Microchip 网站 <http://www.microchip.com>
- 当地 Microchip 销售办事处（见最后一页）

在联络销售办事处时，请说明您所使用的器件型号、硅片版本和数据手册版本（包括文献编号）。

客户通知系统

欲及时获知 Microchip 产品的最新信息，请到我公司网站 www.microchip.com 上注册。

PIC24FJ256GA412/GB412 系列

1.0 器件概述

本文档包含以下器件的具体信息：

- PIC24FJ64GA406
- PIC24FJ128GA406
- PIC24FJ256GA406
- PIC24FJ64GA410
- PIC24FJ128GA410
- PIC24FJ256GA410
- PIC24FJ64GA412
- PIC24FJ128GA412
- PIC24FJ256GA412
- PIC24FJ64GB406
- PIC24FJ128GB406
- PIC24FJ256GB406
- PIC24FJ64GB410
- PIC24FJ128GB410
- PIC24FJ256GB410
- PIC24FJ64GB412
- PIC24FJ128GB412
- PIC24FJ256GB412

PIC24FJ256GA412/GB412 系列扩展了 PIC24F 系列的功能，向其现有数字功能中添加了一组完整的高级模拟外设。这种组合再加上其超低功耗特性、供外设使用的直接存储器访问（DMA）、USB On-The-Go（OTG）以及内置 LCD 控制器和驱动器，使该系列成为采用经济节能封装的混合信号 PIC[®] 单片机的新标准。

1.1 内核特性

1.1.1 16 位架构

所有 PIC24F 器件的内核都是 16 位改进型哈佛架构，第一次引入该架构的就是 Microchip 的 dsPIC[®] 数字信号控制器（DSC）。PIC24F CPU 内核提供了众多增强功能，例如：

- 16 位数据路径和 24 位地址路径，能在数据空间和存储空间之间传送信息
- 最大 12 MB（程序空间）和 32 KB（数据空间）的线性寻址
- 16 个寄存器组成的工作寄存器阵列，支持内置软件堆栈
- 17 位 x 17 位硬件乘法器，支持整数数学运算
- 硬件支持 32 位 /16 位的除法运算
- 指令集支持多种寻址模式，并针对高级语言（如 C 语言）进行了优化
- 工作性能最高可达 16 MIPS

1.1.2 XLP 节能技术

PIC24FJ256GA412/GB412 系列器件包含一组经过极大扩充的节能工作模式，具有超强的节能性能。这些新模式包括：

- 数据保持休眠模式，基本电路通过一个单独的低压稳压器供电
- 不带 RTCC 的深度休眠模式，在软件控制下实现可能的最低功耗
- VBAT 模式（带或不带 RTCC），在 VDD 移除时通过备用电池继续执行受限操作

在这些新的低功耗模式中，有许多模式还支持让低功耗片上实时时钟 / 日历（RTCC）继续工作，使应用可以在器件休眠时保持计时。

除了这些新特性之外，PIC24FJ256GA412/GB412 器件还包含先前 PIC24F 单片机所有的原有节能特性，例如：

- 动态时钟切换，允许在运行时选择功耗较低的时钟
- 打盹模式操作，可在降低 CPU 时钟速率的同时保持外设时钟速度
- 基于指令的节能模式，用于快速调用空闲和许多休眠模式

1.1.3 双分区闪存程序存储器

PIC24F 系列的一项全新特性是采用了双分区闪存程序存储器技术。这使 PIC24FJ256GA412/GB412 系列器件具有一系列之前不可用的工作选项：

- 双分区操作，可以将两个不同的应用程序存储在它们自己的代码分区中，并可支持稳健的自举应用程序和增强的安全性
- 即时更新操作，允许主应用程序继续工作，同时对第二个闪存分区进行重新编程——不需要在代码执行中增加等待状态
- 从数据 RAM 直接运行时编程，具有在 RAM 映像中进行数据压缩的选项

PIC24FJ256GA412/GB412 系列器件还可以将它们两个闪存分区作为一个大程序存储器工作，为大型的复杂应用程序提供空间。

PIC24FJ256GA412/GB412 系列

1.1.4 振荡器选项和特性

PIC24FJ256GA412/GB412 系列中的所有器件均提供 5 个不同的振荡器选项，使用户在开发应用硬件时有很大的选择范围。它们是：

- 两种晶振模式
- 两种外部时钟模式
- 锁相环（PLL）倍频器，可支持最高 32 MHz 的时钟速度
- 快速内部振荡器（FRC）—— 标称输出为 8 MHz，具有多种分频器选项，并且可以在运行时自动进行频率自校准
- 独立的低功耗内部 RC 振荡器（LPRC）—— 标称频率为 31 kHz，用于对时序不敏感的低功耗应用。

内部振荡器模块也为故障保护时钟监视器（FSCM）提供稳定的参考源。故障保护时钟监视器不断地监视主时钟源，将之与内部振荡器提供的参考信号作比较。一旦发生时钟故障，允许控制器将时钟源切换到内部振荡器，继续保持低速工作或安全地关闭应用。

1.1.5 轻松移植

无论存储器容量如何，所有器件均共享同一组丰富外设，使得应用程序在扩展和升级时移植变得很方便。这样全部采用 Microchip 器件，就可将应用从相对简单的功能顺利扩展到强大和复杂的功能。

1.2 加密引擎

加密引擎提供了一组新的数据安全性选项。该模块使用它自己的独立式数学引擎，可以不依赖于 CPU 而独立执行 NIST 标准数据加密和解密。加密引擎最多可以 5 种模式支持 AES 和 DES/3DES 加密算法，并支持从 128 到 256 位的密钥长度。其他特性还包括引擎内的真随机数生成（TRNG）、多种加密 / 解密密钥存储选项和安全数据处理，防止引擎中的数据由于外部读操作而受到危害。

1.3 USB On-The-Go（OTG）

USB On-The-Go 提供了与 USB 2.0 标准兼容的目标设备一样的片上功能，以及与 USB 嵌入式主机一样的有限独立功能。通过实现 USB 主机协商协议（Host Negotiation Protocol, HNP），该模块也可以动态地在设备和主机操作间切换，从而可以在单片机平台上实现范围更广的多样化 USB 应用。

PIC24FJ256GA412/GB412 系列器件还具有集成 USB 收发器和高精度振荡器，可最大程度降低实现完整 USB 设备、嵌入式主机、双角色或 On-The-Go 应用所需的复杂性。

1.4 DMA 控制器

PIC24FJ256GA412/GB412 系列器件还在现有 PIC24F 架构中增加了一个直接存储器访问（DMA）控制器。DMA 与 CPU 配合工作，使数据可以无需 CPU 干预而在数据存储器和外设之间传送，从而提高数据吞吐率和降低执行时间开销。它具有 6 个可独立编程的通道，这使它几乎同一时间处理多个外设，而每个通道外设可执行不同的操作。它支持许多类型的数据传输操作。

1.5 LCD 控制器

多功能片上 LCD 控制器包含许多功能，便于在低功耗应用中集成显示功能。这些包括一个带有电荷泵的集成稳压器和一个集成的内部梯形电阻网络，允许用软件控制对比度并且可在高于器件 VDD 下进行显示操作。

1.6 其他特殊功能

- **集成的电平变化中断：**所有数字 I/O 端口现在都具有电平变化中断（Interrupt-on-Change, IOC）功能，便于在任意 I/O 引脚上产生电平变化通知中断。IOC 可以在每个引脚上单独允许或禁止，并配置边缘检测极性和使用上拉或下拉电阻。
- **外设引脚选择（PPS）：**外设引脚选择功能允许大部分的数字外设被映射到一组固定的数字 I/O 引脚。用户可独立地将许多数字外设之一的输入和 / 或输出映射到其中的任一 I/O 引脚。
- **通信：**PIC24FJ256GA412/GB412 系列集成了多个串行通信外设，以满足一系列的应用需求。所有器件都具有 6 个带内置 IrDA[®] 编码器 / 解码器的独立 UART。此外，还有 3 个支持主 / 从工作模式的独立 I²C 模块，以及 3 个支持 I²S 和可变数据宽度的 SPI 模块。
- **模拟特性：**PIC24FJ256GA412/GB412 系列的所有成员都包含一个 12 位 A/D 转换器模块、一个三比较器模块和 CTMU 接口。A/D 模块具有一系列特性，使转换器可以对传入的数据进行评估并做出决定，可降低用于常规 A/D 转换的 CPU 开销。比较器模块包含 3 个模拟比较器，它们可配置为多种工作模式。CTMU 提供了精确测量时间和生成脉冲的方便途径，并可用作电容传感器的接口。
- **增强型并行主 / 并行从端口：**该模块用于快速透明地访问单片机数据总线，并使 CPU 可以直接寻址外部数据存储。并行端口可以在主模式或从模式下工作，在主模式下可支持 4、8 或 16 位的数据宽度和最高 23 位的地址宽度。
- **实时时钟和日历（RTCC）：**该模块在硬件中实现了带闹钟功能的全功能时钟和日历，释放了定时器资源和程序存储空间供核心应用使用。

1.7 系列器件的详细说明

PIC24FJ256GA412/GB412 系列中的器件具有 64 引脚、100 引脚和 121 引脚三种封装形式。图 1-1 和图 1-2 分别给出了通用器件和 USB 器件的一般框图。

这些器件在以下五个方面存在差异：

1. USB On-The-Go 功能（仅在 PIC24FJXXXGB4XX 器件中提供）。
2. 可用的 I/O 引脚和端口（对于 64 引脚器件，最多在 6 个端口上具有 53 个引脚；对于 100 引脚器件，最多在 7 个端口上具有 85 个引脚；对于 121 引脚器件，最多在 9 个端口上具有 102 个引脚）。
3. 可用的可重映射引脚（在 64 引脚器件上为 29 个引脚，在 100/121 引脚器件上为 44 个引脚）。
4. 可用的最高可驱动 LCD 像素（64 引脚器件上最多 248 个，100/121 引脚器件上最多 512 个）。
5. A/D 转换器的模拟输入通道（64 引脚器件为 16 个通道，100/121 引脚器件为 24 个通道）。

本系列器件的所有其他功能都是相同的。表 1-1、表 1-2 和表 1-3 汇总了这些功能。

表 1-4（对于通用器件）或表 1-5（对于 USB 器件）列出了在 PIC24FJ256GA412/GB412 系列器件上可用的引脚功能（按功能排列）。请注意，这两个表显示的是各外设特性的引脚位置，而非它们如何在同一引脚上复用。在本数据手册开始部分的引脚图中提供了相关信息。复用的特性按特性的优先级排序，优先级最高的外设列在最前面。

PIC24FJ256GA412/GB412 系列

表 1-1: PIC24FJ256GA412/GB412 系列器件特性: 64 引脚

| 特性 | PIC24FJXXXGA/GB406 | | | | | |
|---------------------------|--|--------|--------|--------------------------|--------|--------|
| | 64GA | 128GA | 256GA | 64GB | 128GB | 256GB |
| 工作频率 | DC – 32 MHz | | | | | |
| 程序存储器 (字节) | 64K | 128K | 256K | 64K | 128K | 256K |
| 程序存储器 (指令) | 22,016 | 44,032 | 88,064 | 22,016 | 44,032 | 88,064 |
| 数据存储器 (字节) | 8K | 16K | | 8K | 16K | |
| 中断源 (软向量 /NMI 陷阱) | 113 (107/6) | | | | | |
| I/O 端口 | 端口 B、C、D、E、F 和 G | | | | | |
| I/O 引脚总数 | 53 | | | 52 | | |
| 可重映射引脚数 | 30 (29 个 I/O, 1 个仅用作输入) | | | 29 (28 个 I/O, 1 个仅用作输入) | | |
| 定时器: | | | | | | |
| 总数 (16 位) | 19 ^(1,2) | | | | | |
| 32 位 (来自成对的 16 位定时器) | 9 | | | | | |
| 带定时器通道的输入捕捉 | 6 ⁽²⁾ | | | | | |
| 输出比较 /PWM 通道 | 6 ⁽²⁾ | | | | | |
| 捕捉 / 比较 /PWM/ 定时器: | | | | | | |
| 单输出 (SCCP) | 4 ⁽²⁾ | | | | | |
| 多输出 (MCCP) | 3 ⁽²⁾ | | | | | |
| 串行通信: | | | | | | |
| UART | 6 ⁽²⁾ | | | | | |
| SPI (3 线 /4 线) | 4 ⁽²⁾ | | | | | |
| I ² C | 3 | | | | | |
| USB On-The-Go | 无 | | | 有 | | |
| 加密引擎 | 有 | | | | | |
| 并行通信 (EPMP/PSP) | 有 | | | | | |
| 10/12 位模数转换器 (ADC) (输入通道) | 16 | | | | | |
| 数模转换器 (DAC) | 1 | | | | | |
| 模拟比较器 | 3 | | | | | |
| CTMU 接口 | 有 | | | | | |
| LCD 控制器 (可用像素) | 248 (35 个 SEG x 8 个 COM) | | | 240 (34 个 SEG x 8 个 COM) | | |
| JTAG 边界扫描 | 有 | | | | | |
| 复位 (和延时) | 内核 POR、VDD POR、VBAT POR、BOR、RESET 指令、MCLR、WDT、非法操作码、REPEAT 指令、硬件陷阱、配置字不匹配 (OST 和 PLL 锁定) | | | | | |
| 指令集 | 77 条基本指令, 多种寻址模式 | | | | | |
| 封装 | 64 引脚 TQFP 和 QFN | | | | | |

- 注 1: 包括 SCCP 和 MCCP 模块的定时器模式。
 注 2: 这些模块的一些实例只能通过可重映射引脚使用。

PIC24FJ256GA412/GB412 系列

表 1-2: PIC24FJ256GA412/GB412 系列器件特性: 100 引脚

| 特性 | PIC24FJXXXGA/GB410 | | | | | |
|---------------------------|--|--------|--------|--------|--------|--------|
| | 64GA | 128GA | 256GA | 64GB | 128GB | 256GB |
| 工作频率 | DC – 32 MHz | | | | | |
| 程序存储器 (字节) | 64K | 128K | 256K | 64K | 128K | 256K |
| 程序存储器 (指令) | 22,016 | 44,032 | 88,064 | 22,016 | 44,032 | 88,064 |
| 数据存储器 (字节) | 8K | 16K | | 8K | 16K | |
| 中断源 (软向量 /NMI 陷阱) | 113 (107/6) | | | | | |
| I/O 端口 | 端口 A、B、C、D、E、F 和 G | | | | | |
| I/O 引脚总数 | 85 | | | 84 | | |
| 可重映射引脚数 | 44 (32 个 I/O, 12 个仅用作输入) | | | | | |
| 定时器: | | | | | | |
| 总数 (16 位) | 19 ^(1,2) | | | | | |
| 32 位 (来自成对的 16 位定时器) | 9 | | | | | |
| 带定时器通道的输入捕捉 | 6 ⁽²⁾ | | | | | |
| 输出比较 /PWM 通道 | 6 ⁽²⁾ | | | | | |
| 捕捉 / 比较 /PWM/ 定时器: | | | | | | |
| 单输出 (SCCP) | 4 ⁽²⁾ | | | | | |
| 多输出 (MCCP) | 3 ⁽²⁾ | | | | | |
| 串行通信: | | | | | | |
| UART | 6 ⁽²⁾ | | | | | |
| SPI (3 线 /4 线) | 4 ⁽²⁾ | | | | | |
| I ² C | 3 | | | | | |
| USB On-The-Go | 无 | | | 有 | | |
| 加密引擎 | 有 | | | | | |
| 并行通信 (EPMP/PSP) | 有 | | | | | |
| 10/12 位模数转换器 (ADC) (输入通道) | 24 | | | | | |
| 数模转换器 (DAC) | 1 | | | | | |
| 模拟比较器 | 3 | | | | | |
| CTMU 接口 | 有 | | | | | |
| LCD 控制器 (可用像素) | 512 (64 个 SEG x 8 个 COM) | | | | | |
| JTAG 边界扫描 | 有 | | | | | |
| 复位 (和延时) | 内核 POR、VDD POR、VBAT POR、BOR、RESET 指令、MCLR、WDT、非法操作码、REPEAT 指令、硬件陷阱、配置字不匹配 (OST 和 PLL 锁定) | | | | | |
| 指令集 | 77 条基本指令, 多种寻址模式 | | | | | |
| 封装 | 100 引脚 TQFP | | | | | |

- 注 1: 包括 SCCP 和 MCCP 模块的定时器模式。
 2: 这些模块的一些实例只能通过可重映射引脚使用。

PIC24FJ256GA412/GB412 系列

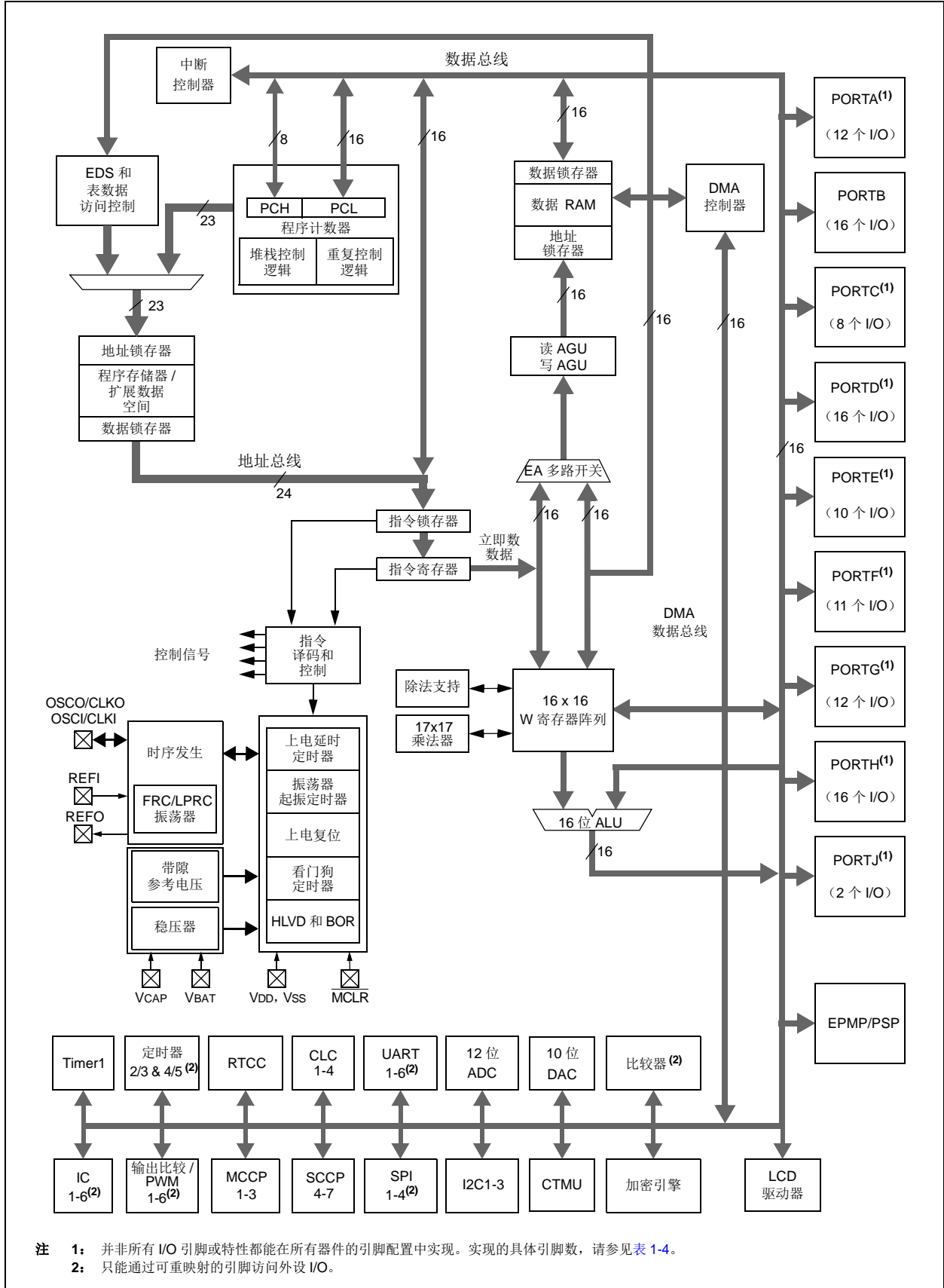
表 1-3: PIC24FJ256GA412/GB412 系列器件特性: 121 引脚

| 特性 | PIC24FJXXXGA/GB412 | | | | | |
|---------------------------|--|--------|--------|--------|--------|--------|
| | 64GA | 128GA | 256GA | 64GB | 128GB | 256GB |
| 工作频率 | DC – 32 MHz | | | | | |
| 程序存储器 (字节) | 64K | 128K | 256K | 64K | 128K | 256K |
| 程序存储器 (指令) | 22,016 | 44,032 | 88,064 | 22,016 | 44,032 | 88,064 |
| 数据存储器 (字节) | 8K | 16K | | 8K | 16K | |
| 中断源 (软向量 /NMI 陷阱) | 113 (107/6) | | | | | |
| I/O 端口 | 端口 A、B、C、D、E、F、G、H 和 J | | | | | |
| I/O 引脚总数 | 102 | | | 101 | | |
| 可重映射引脚数 | 44 (32 个 I/O, 12 个仅用作输入) | | | | | |
| 定时器: | | | | | | |
| 总数 (16 位) | 19 ^(1,2) | | | | | |
| 32 位 (来自成对的 16 位定时器) | 9 | | | | | |
| 带定时器通道的输入捕捉 | 6 ⁽²⁾ | | | | | |
| 输出比较 /PWM 通道 | 6 ⁽²⁾ | | | | | |
| 单输出 CCP (SCCP) | 4 | | | | | |
| 多输出 CCP (MCCP) | 3 | | | | | |
| 串行通信: | | | | | | |
| UART | 6 ⁽²⁾ | | | | | |
| SPI (3 线 /4 线) | 4 ⁽²⁾ | | | | | |
| I ² C | 3 | | | | | |
| USB On-The-Go | 无 | | | 有 | | |
| 加密引擎 | 有 | | | | | |
| 并行通信 (EPMP/PSP) | 有 | | | | | |
| 10/12 位模数转换器 (ADC) (输入通道) | 24 | | | | | |
| 数模转换器 (DAC) | 1 | | | | | |
| 模拟比较器 | 3 | | | | | |
| CTMU 接口 | 有 | | | | | |
| LCD 控制器 (可用像素) | 512 (64 个 SEG x 8 个 COM) | | | | | |
| JTAG 边界扫描 | 有 | | | | | |
| 复位 (和延时) | 内核 POR、V _{DD} POR、V _{BAT} POR、BOR、RESET 指令、MCLR、WDT、非法操作码、REPEAT 指令、硬件陷阱、配置字不匹配 (OST 和 PLL 锁定) | | | | | |
| 指令集 | 77 条基本指令, 多种寻址模式 | | | | | |
| 封装 | 121 引脚 BGA | | | | | |

- 注 1: 包括 SCCP 和 MCCP 模块的定时器模式。
 注 2: 这些模块的一些实例只能通过可重映射引脚使用。

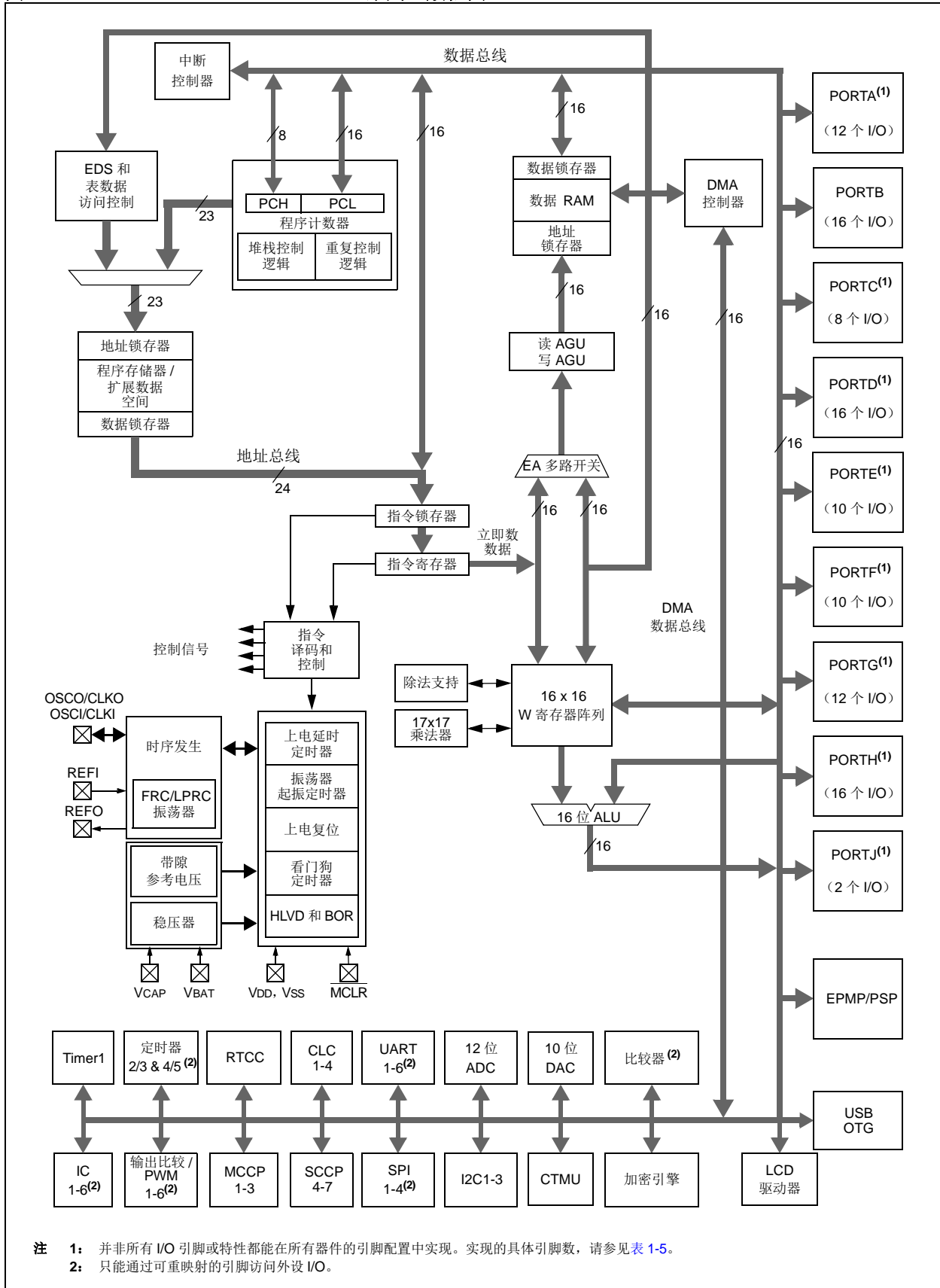
PIC24FJ256GA412/GB412 系列

图 1-1: PIC24FJ256GA412 系列一般框图



PIC24FJ256GA412/GB412 系列

图 1-2: PIC24FJ256GB412 系列一般框图



注 1: 并非所有 I/O 引脚或特性都能在所有器件的引脚配置中实现。实现的具体引脚数, 请参见表 1-5。
 注 2: 只能通过可重映射的引脚访问外设 I/O。

PIC24FJ256GA412/GB412 系列

表 1-4: PIC24FJ256GA412 系列引脚说明

| 引脚功能 | 引脚 / 焊盘编号 | | | I/O | 输入缓冲器 | 说明 |
|---------|------------|-------------|------------|-----|-------|---------------------|
| | 64 引脚 TQFP | 100 引脚 TQFP | 121 引脚 BGA | | | |
| AN0 | 16 | 25 | K2 | I | ANA | A/D 转换器（单极）输入。 |
| AN1 | 15 | 24 | K1 | I | ANA | |
| AN1- | 15 | 24 | K1 | I | ANA | A/D 通道 1 负（VIN-）输入。 |
| AN2 | 14 | 23 | J2 | I | ANA | A/D 转换器（单极）输入。 |
| AN3 | 13 | 22 | J1 | I | ANA | |
| AN4 | 12 | 21 | H2 | I | ANA | |
| AN5 | 11 | 20 | H1 | I | ANA | |
| AN6 | 17 | 26 | L1 | I | ANA | |
| AN7 | 18 | 27 | J3 | I | ANA | |
| AN8 | 21 | 32 | K4 | I | ANA | |
| AN9 | 22 | 33 | L4 | I | ANA | |
| AN10 | 23 | 34 | H5 | I | ANA | |
| AN11 | 24 | 35 | K5 | I | ANA | |
| AN12 | 27 | 41 | J7 | I | ANA | |
| AN13 | 28 | 42 | L7 | I | ANA | |
| AN14 | 29 | 43 | K7 | I | ANA | |
| AN15 | 30 | 44 | L8 | I | ANA | |
| AN16 | — | 9 | E1 | I | ANA | |
| AN17 | — | 10 | E3 | I | ANA | |
| AN18 | — | 11 | F4 | I | ANA | |
| AN19 | — | 12 | F2 | I | ANA | |
| AN20 | — | 14 | F3 | I | ANA | |
| AN21 | — | 19 | G2 | I | ANA | |
| AN22 | — | 92 | B5 | I | ANA | |
| AN23 | — | 91 | C5 | I | ANA | |
| AVDD | 19 | 30 | J4 | P | — | |
| AVSS | 20 | 31 | L3 | P | — | 模拟模块的参考地。 |
| C1INA | 11 | 20 | H1 | I | ANA | 比较器 1 模拟输入。 |
| C1INB | 12 | 21 | H2 | I | ANA | |
| C1INC | 5, 8 | 11, 14 | F3, F4 | I | ANA | |
| C1IND | 4 | 10 | E3 | I | ANA | |
| C2INA | 13 | 22 | J1 | I | ANA | 比较器 2 模拟输入。 |
| C2INB | 14 | 23 | J2 | I | ANA | |
| C2INC | 8 | 14 | F3 | I | ANA | |
| C2IND | 6 | 12 | F2 | I | ANA | |
| C3INA | 55 | 84 | C7 | I | ANA | 比较器 3 模拟输入。 |
| C3INB | 54 | 83 | D7 | I | ANA | |
| C3INC | 8, 45 | 14, 71 | F3, C11 | I | ANA | |
| C3IND | 44 | 70 | D11 | I | ANA | |
| CLC3OUT | 46 | 72 | D9 | O | — | CLC 模块 3 输出。 |
| CLC4OUT | 42 | 68 | E9 | O | — | CLC 模块 4 输出。 |
| CLKI | 39 | 63 | F9 | I | ANA | 主时钟输入。 |
| CLKO | 40 | 64 | F11 | O | — | 系统时钟输出。 |

图注: TTL = TTL 输入缓冲器
ANA = 模拟电平输入 / 输出

ST = 施密特触发器输入缓冲器
I²C = I²C/SMBus 输入缓冲器

PIC24FJ256GA412/GB412 系列

表 1-4: PIC24FJ256GA412 系列引脚说明 (续)

| 引脚功能 | 引脚 / 焊盘编号 | | | I/O | 输入缓冲器 | 说明 |
|--------|------------|-------------|------------|-----|-------|--------------------|
| | 64 引脚 TQFP | 100 引脚 TQFP | 121 引脚 BGA | | | |
| COM0 | 63 | 99 | A2 | O | — | LCD 驱动器公共输出。 |
| COM1 | 62 | 98 | B3 | O | — | |
| COM2 | 61 | 94 | B4 | O | — | |
| COM3 | 60 | 93 | A4 | O | — | |
| COM4 | 59 | 88 | B1 | O | — | |
| COM5 | 23 | 34 | D4 | O | — | |
| COM6 | 22 | 33 | G4 | O | — | |
| COM7 | 21 | 32 | H3 | O | — | |
| CTCMP | 14 | 23 | J2 | I | ANA | CTMU 比较器输入 (脉冲模式)。 |
| CTED1 | 28 | 42 | L7 | I | ST | CTMU 外部边沿输入。 |
| CTED2 | 27 | 41 | J7 | I | ST | |
| CTED3 | — | 1 | B2 | I | ST | |
| CTED4 | 1 | 3 | D3 | I | ST | |
| CTED5 | 29 | 43 | K7 | I | ST | |
| CTED6 | 30 | 44 | L8 | I | ST | |
| CTED7 | — | 40 | K6 | I | ST | |
| CTED8 | 64 | 100 | A1 | I | ST | |
| CTED9 | 63 | 99 | A2 | I | ST | |
| CTED10 | — | 97 | A3 | I | ST | |
| CTED11 | — | 95 | C4 | I | ST | |
| CTED12 | 15 | 24 | K1 | I | ST | |
| CTED13 | 14 | 23 | J2 | I | ST | |
| CTED14 | — | 17 | G3 | I | ST | |
| CTPLS | 29 | 43 | K7 | O | — | CTMU 脉冲输出。 |
| CVREF | 23 | 34 | H5 | O | — | 比较器参考电压输出。 |
| CVREF+ | 16 | 25, 29 | K2, K3 | I | ANA | 比较器参考电压输入 (高压)。 |
| CVREF- | 15 | 24, 28 | K1, L2 | I | ANA | 比较器参考电压输入 (低压)。 |
| DAC1 | 8 | 14 | F3 | O | — | DAC1 模拟输出。 |
| DVREF+ | 16 | 25, 29 | K2, K3 | I | ANA | DAC 正参考输入。 |
| FSYNC4 | 24 | 35 | K5 | I/O | ST | SPI4 帧同步信号。 |
| IC4 | 1 | 3 | D3 | I | ST | 输入捕捉 4 输入。 |
| IC5 | 2 | 4 | C1 | I | ST | 输入捕捉 5 输入。 |
| IC6 | 3 | 5 | D2 | I | ST | 输入捕捉 6 输入。 |
| ICM1 | 4 | 10 | E3 | I | ST | 输入捕捉 1 输入 (MCCP1)。 |
| ICM2 | 6 | 12 | F2 | I | ST | 输入捕捉 2 输入 (MCCP2)。 |
| ICM3 | 11 | 20 | H1 | I | ST | 输入捕捉 3 输入 (MCCP3)。 |
| ICM4 | 49 | 76 | A11 | I | ST | 输入捕捉 4 输入 (SCCP4)。 |
| ICM5 | 42 | 68 | E9 | I | ST | 输入捕捉 5 输入 (SCCP5)。 |
| ICM6 | 46 | 72 | D9 | I | ST | 输入捕捉 6 输入 (SCCP6)。 |
| ICM7 | 51 | 78 | B9 | I | ST | 输入捕捉 7 输入 (SCCP7)。 |
| INT0 | 46 | 72 | D9 | I | ST | 外部中断 0 输入。 |

图注: TTL = TTL 输入缓冲器
ANA = 模拟电平输入 / 输出

ST = 施密特触发器输入缓冲器
I²C = I²C/SMBus 输入缓冲器

PIC24FJ256GA412/GB412 系列

表 1-4: PIC24FJ256GA412 系列引脚说明 (续)

| 引脚功能 | 引脚 / 焊盘编号 | | | I/O | 输入缓冲器 | 说明 |
|----------|------------|-------------|------------|-----|-------|----------------------------------|
| | 64 引脚 TQFP | 100 引脚 TQFP | 121 引脚 BGA | | | |
| LCDBIAS0 | 3 | 5 | D2 | I | ANA | LCD 驱动器电荷泵的偏置输入。 |
| LCDBIAS1 | 2 | 4 | C1 | I | ANA | |
| LCDBIAS2 | 1 | 3 | D3 | I | ANA | |
| LCDBIAS3 | 17 | 26 | L1 | I | ANA | |
| LVDIN | 64 | 100 | A1 | I | ANA | 高 / 低压检测输入。 |
| MCLR | 7 | 13 | F1 | I | ST | 主复位 (器件复位) 输入。 此线变为低电平, 引起复位。 |
| OC4 | 54 | 83 | D7 | O | — | 输出比较 /PWM4 输出 (SCCP4)。 |
| OC5 | 55 | 84 | C7 | O | — | 输出比较 /PWM5 输出 (SCCP5)。 |
| OC6 | 58 | 87 | B6 | O | — | 输出比较 /PWM6 输出 (SCCP6)。 |
| OCM1A | 4 | 10 | E3 | O | — | 输出比较 /PWM1 输出 (MCCP1)。 |
| OCM1B | 5 | 11 | F4 | O | — | |
| OCM1C | — | 1 | B2 | O | — | |
| OCM1D | — | 6 | D1 | O | — | |
| OCM1E | — | 91 | C5 | O | — | |
| OCM1F | — | 92 | B5 | O | — | |
| OCM2A | 6 | 12 | F2 | O | — | 输出比较 /PWM2 输出 (MCCP2)。 |
| OCM2B | 8 | 14 | F3 | O | — | |
| OCM2C | — | 7 | E4 | O | — | |
| OCM2D | — | 8 | E2 | O | — | |
| OCM2E | — | 96 | C3 | O | — | |
| OCM2F | — | 97 | A3 | O | — | |
| OCM3A | 11 | 20 | H1 | O | — | 输出比较 /PWM3 输出 (MCCP3)。 |
| OCM3B | 12 | 21 | H2 | O | — | |
| OCM3C | — | 9 | E1 | O | — | |
| OCM3D | — | 17 | G3 | O | — | |
| OCM3E | — | 79 | A9 | O | — | |
| OCM3F | — | 80 | D8 | O | — | |
| OSCI | 39 | 63 | F9 | I | ANA | 主振荡器输入。 |
| OSCO | 40 | 64 | F11 | O | — | 主振荡器输出。 |
| PGEC1 | 15 | 24 | K1 | I/O | ST | 在线调试器 / 仿真器 / ICSP™ 编程时钟。 |
| PGEC2 | 17 | 26 | L1 | I/O | ST | |
| PGEC3 | 11 | 20 | H1 | I/O | ST | |
| PGED1 | 16 | 25 | K2 | I/O | ST | 在线调试器 / 仿真器 / ICSP 编程数据。 |
| PGED2 | 18 | 27 | J3 | I/O | ST | |
| PGED3 | 12 | 21 | H2 | I/O | ST | |

图注: TTL = TTL 输入缓冲器
ANA = 模拟电平输入 / 输出

ST = 施密特触发器输入缓冲器
I²C = I²C/SMBus 输入缓冲器

PIC24FJ256GA412/GB412 系列

表 1-4: PIC24FJ256GA412 系列引脚说明 (续)

| 引脚功能 | 引脚 / 焊盘编号 | | | I/O | 输入缓冲器 | 说明 |
|--------|------------|-------------|------------|-----|--------|--|
| | 64 引脚 TQFP | 100 引脚 TQFP | 121 引脚 BGA | | | |
| PMA0 | 30 | 44 | L8 | I/O | ST | 并行主端口地址 Bit 0 的输入 (带缓冲的从模式) 和输出 (主模式)。 |
| PMA1 | 29 | 43 | K7 | I/O | ST | 并行主端口地址 Bit 1 的输入 (带缓冲的从模式) 和输出 (主模式)。 |
| PMA2 | 8 | 14 | F3 | O | — | 并行主端口地址 (bit<10:2>)。 |
| PMA3 | 6 | 12 | F2 | O | — | |
| PMA4 | 5 | 11 | F4 | O | — | |
| PMA5 | 4 | 10 | E3 | O | — | |
| PMA6 | 16 | 29 | K3 | O | — | |
| PMA7 | 22 | 28 | L2 | O | — | |
| PMA8 | 32 | 50 | L11 | O | — | |
| PMA9 | 31 | 49 | L10 | O | — | |
| PMA10 | 28 | 42 | L7 | O | — | |
| PMA11 | 27 | 41 | J7 | O | — | |
| PMA12 | 24 | 35 | K5 | O | — | |
| PMA13 | 23 | 34 | H5 | O | — | |
| PMA14 | 45 | 71 | C11 | O | — | |
| PMA15 | 44 | 70 | D11 | O | — | |
| PMA16 | — | 95 | C4 | O | — | |
| PMA17 | — | 92 | B5 | O | — | |
| PMA18 | — | 40 | K6 | O | — | |
| PMA19 | — | 19 | G2 | O | — | |
| PMA20 | — | 59 | G10 | O | — | |
| PMA21 | — | 60 | G11 | O | — | |
| PMA22 | — | 66 | E11 | O | — | |
| PMACK1 | 50 | 77 | A10 | I | ST/TTL | 并行主端口应答输入 1。 |
| PMACK2 | 43 | 69 | E10 | I | ST/TTL | 并行主端口应答输入 2。 |
| PMBE0 | 51 | 78 | B9 | O | — | 并行主端口字节使能 0 选通。 |
| PMBE1 | — | 67 | E8 | O | — | 并行主端口字节使能 1 选通。 |
| PMCS1 | — | 18 | G1 | I/O | ST/TTL | 并行主端口片选 1 选通。 |
| PMCS2 | — | 9 | E1 | O | — | 并行主端口片选 2 选通。 |

图注: TTL = TTL 输入缓冲器
ANA = 模拟电平输入 / 输出

ST = 施密特触发器输入缓冲器
I²C = I²C/SMBus 输入缓冲器

PIC24FJ256GA412/GB412 系列

表 1-4: PIC24FJ256GA412 系列引脚说明 (续)

| 引脚功能 | 引脚 / 焊盘编号 | | | I/O | 输入缓冲器 | 说明 |
|---------|------------|-------------|------------|-----|--------|--------------------------------------|
| | 64 引脚 TQFP | 100 引脚 TQFP | 121 引脚 BGA | | | |
| PMD0 | 60 | 93 | A4 | I/O | ST/TTL | 并行主端口数据 (解复用的主模式) 或地址 / 数据 (复用的主模式)。 |
| PMD1 | 61 | 94 | B4 | I/O | ST/TTL | |
| PMD2 | 62 | 98 | B3 | I/O | ST/TTL | |
| PMD3 | 63 | 99 | A2 | I/O | ST/TTL | |
| PMD4 | 64 | 100 | A1 | I/O | ST/TTL | |
| PMD5 | 1 | 3 | D3 | I/O | ST/TTL | |
| PMD6 | 2 | 4 | C1 | I/O | ST/TTL | |
| PMD7 | 3 | 5 | D2 | I/O | ST/TTL | |
| PMD8 | — | 90 | A5 | I/O | ST/TTL | |
| PMD9 | — | 89 | E6 | I/O | ST/TTL | |
| PMD10 | — | 88 | A6 | I/O | ST/TTL | |
| PMD11 | — | 87 | B6 | I/O | ST/TTL | |
| PMD12 | — | 79 | A9 | I/O | ST/TTL | |
| PMD13 | — | 80 | D8 | I/O | ST/TTL | |
| PMD14 | — | 83 | D7 | I/O | ST/TTL | |
| PMD15 | — | 84 | C7 | I/O | ST/TTL | |
| PMRD | 53 | 82 | B8 | O | — | 并行主端口读选通。 |
| PMWR | 52 | 81 | C8 | O | — | 并行主端口写选通。 |
| PWRGT | 21 | 32 | K4 | O | — | RTCC 电源控制输出。 |
| PWRLCLK | 48 | 74 | B11 | I | ST | RTCC 外部时钟源输入。 |
| RA0 | — | 17 | G3 | I/O | ST | PORTA 数字 I/O。 |
| RA1 | — | 38 | J6 | I/O | ST | |
| RA2 | — | 58 | H11 | I/O | ST | |
| RA3 | — | 59 | G10 | I/O | ST | |
| RA4 | — | 60 | G11 | I/O | ST | |
| RA5 | — | 61 | G9 | I/O | ST | |
| RA6 | — | 91 | C5 | I/O | ST | |
| RA7 | — | 92 | B5 | I/O | ST | |
| RA9 | — | 28 | L2 | I/O | ST | |
| RA10 | — | 29 | K3 | I/O | ST | |
| RA14 | — | 66 | E11 | I/O | ST | |
| RA15 | — | 67 | E8 | I/O | ST | |

图注: TTL = TTL 输入缓冲器
ANA = 模拟电平输入 / 输出

ST = 施密特触发器输入缓冲器
I²C = I²C/SMBus 输入缓冲器

PIC24FJ256GA412/GB412 系列

表 1-4: PIC24FJ256GA412 系列引脚说明 (续)

| 引脚功能 | 引脚 / 焊盘编号 | | | I/O | 输入缓冲器 | 说明 |
|------|------------|-------------|------------|-----|-------|---------------|
| | 64 引脚 TQFP | 100 引脚 TQFP | 121 引脚 BGA | | | |
| RB0 | 16 | 25 | K2 | I/O | ST | PORTB 数字 I/O。 |
| RB1 | 15 | 24 | K1 | I/O | ST | |
| RB2 | 14 | 23 | J2 | I/O | ST | |
| RB3 | 13 | 22 | J1 | I/O | ST | |
| RB4 | 12 | 21 | H2 | I/O | ST | |
| RB5 | 11 | 20 | H1 | I/O | ST | |
| RB6 | 17 | 26 | L1 | I/O | ST | |
| RB7 | 18 | 27 | J3 | I/O | ST | |
| RB8 | 21 | 32 | K4 | I/O | ST | |
| RB9 | 22 | 33 | L4 | I/O | ST | |
| RB10 | 23 | 34 | H5 | I/O | ST | |
| RB11 | 24 | 35 | K5 | I/O | ST | |
| RB12 | 27 | 41 | J7 | I/O | ST | |
| RB13 | 28 | 42 | L7 | I/O | ST | |
| RB14 | 29 | 43 | K7 | I/O | ST | |
| RB15 | 30 | 44 | L8 | I/O | ST | |
| RC1 | — | 6 | D1 | I/O | ST | PORTC 数字 I/O。 |
| RC2 | — | 7 | E4 | I/O | ST | |
| RC3 | — | 8 | E2 | I/O | ST | |
| RC4 | — | 9 | E1 | I/O | ST | |
| RC12 | 39 | 63 | F9 | I/O | ST | |
| RC13 | 47 | 73 | C10 | I/O | ST | |
| RC14 | 48 | 74 | B11 | I/O | ST | |
| RC15 | 40 | 64 | F11 | I/O | ST | |
| RD0 | 46 | 72 | D9 | I/O | ST | PORTD 数字 I/O。 |
| RD1 | 49 | 76 | A11 | I/O | ST | |
| RD2 | 50 | 77 | A10 | I/O | ST | |
| RD3 | 51 | 78 | B9 | I/O | ST | |
| RD4 | 52 | 81 | C8 | I/O | ST | |
| RD5 | 53 | 82 | B8 | I/O | ST | |
| RD6 | 54 | 83 | D7 | I/O | ST | |
| RD7 | 55 | 84 | C7 | I/O | ST | |
| RD8 | 42 | 68 | E9 | I/O | ST | |
| RD9 | 43 | 69 | E10 | I/O | ST | |
| RD10 | 44 | 70 | D11 | I/O | ST | |
| RD11 | 45 | 71 | C11 | I/O | ST | |
| RD12 | — | 79 | A9 | I/O | ST | |
| RD13 | — | 80 | D8 | I/O | ST | |
| RD14 | — | 47 | L9 | I/O | ST | |
| RD15 | — | 48 | K9 | I/O | ST | |

图注: TTL = TTL 输入缓冲器
ANA = 模拟电平输入 / 输出

ST = 施密特触发器输入缓冲器
I²C = I²C/SMBus 输入缓冲器

PIC24FJ256GA412/GB412 系列

表 1-4: PIC24FJ256GA412 系列引脚说明 (续)

| 引脚功能 | 引脚 / 焊盘编号 | | | I/O | 输入缓冲器 | 说明 |
|-------|---------------|----------------|---------------|-----|-------|---------------|
| | 64 引脚 TQFP | 100 引脚 TQFP | 121 引脚 BGA | | | |
| RE0 | 60 | 93 | A4 | I/O | ST | PORTE 数字 I/O。 |
| RE1 | 61 | 94 | B4 | I/O | ST | |
| RE2 | 62 | 98 | B3 | I/O | ST | |
| RE3 | 63 | 99 | A2 | I/O | ST | |
| RE4 | 64 | 100 | A1 | I/O | ST | |
| RE5 | 1 | 3 | D3 | I/O | ST | |
| RE6 | 2 | 4 | C1 | I/O | ST | |
| RE7 | 3 | 5 | D2 | I/O | ST | |
| RE8 | — | 18 | G1 | I/O | ST | |
| RE9 | — | 19 | G2 | I/O | ST | |
| REFI1 | 24 | 35 | K5 | I | ST | 外部参考时钟输入。 |
| RF0 | 58 | 87 | B6 | I/O | ST | PORTF 数字 I/O。 |
| RF1 | 59 | 88 | A6 | I/O | ST | |
| RF2 | 34 | 52 | K11 | I/O | ST | |
| RF3 | 33 | 51 | K10 | I/O | ST | |
| RF4 | 31 | 49 | L10 | I/O | ST | |
| RF5 | 32 | 50 | L11 | I/O | ST | |
| RF6 | 35 | 55 | H9 | I/O | ST | |
| RF7 | — | 54 | H8 | I/O | ST | |
| RF8 | — | 53 | J10 | I/O | ST | |
| RF12 | — | 40 | K6 | I/O | ST | |
| RF13 | — | 39 | L6 | I/O | ST | PORTG 数字 I/O。 |
| RG0 | — | 90 | A5 | I/O | ST | |
| RG1 | — | 89 | E6 | I/O | ST | |
| RG2 | 37 | 57 | H10 | I/O | ST | |
| RG3 | 36 | 56 | J11 | I/O | ST | |
| RG6 | 4 | 10 | E3 | I/O | ST | |
| RG7 | 5 | 11 | F4 | I/O | ST | |
| RG8 | 6 | 12 | F2 | I/O | ST | |
| RG9 | 8 | 14 | F3 | I/O | ST | |
| RG12 | — | 96 | C3 | I/O | ST | |
| RG13 | — | 97 | A3 | I/O | ST | |
| RG14 | — | 95 | C4 | I/O | ST | |
| RG15 | — | 1 | B2 | I/O | ST | |

图注: TTL = TTL 输入缓冲器
ANA = 模拟电平输入 / 输出

ST = 施密特触发器输入缓冲器
I²C = I²C/SMBus 输入缓冲器

PIC24FJ256GA412/GB412 系列

表 1-4: PIC24FJ256GA412 系列引脚说明 (续)

| 引脚功能 | 引脚 / 焊盘编号 | | | I/O | 输入缓冲器 | 说明 |
|------|------------|-------------|------------|-----|-------|------------------|
| | 64 引脚 TQFP | 100 引脚 TQFP | 121 引脚 BGA | | | |
| RH1 | — | — | B1 | I/O | ST | PORTH 数字 I/O。 |
| RH2 | — | — | D4 | I/O | ST | |
| RH3 | — | — | G4 | I/O | ST | |
| RH4 | — | — | H3 | I/O | ST | |
| RH5 | — | — | H4 | I/O | ST | |
| RH6 | — | — | L5 | I/O | ST | |
| RH7 | — | — | J5 | I/O | ST | |
| RH8 | — | — | H7 | I/O | ST | |
| RH9 | — | — | J8 | I/O | ST | |
| RH10 | — | — | J9 | I/O | ST | |
| RH11 | — | — | G8 | I/O | ST | |
| RH12 | — | — | F7 | I/O | ST | |
| RH13 | — | — | C9 | I/O | ST | |
| RH14 | — | — | A8 | I/O | ST | |
| RH15 | — | — | F6 | I/O | ST | |
| RJ0 | — | — | D5 | I/O | ST | PORTJ 数字 I/O。 |
| RJ1 | — | — | E5 | I/O | ST | |
| RP0 | 16 | 25 | K2 | I/O | ST | 可重映射的外设 (输入或输出)。 |
| RP1 | 15 | 24 | K1 | I/O | ST | |
| RP2 | 42 | 68 | E9 | I/O | ST | |
| RP3 | 44 | 70 | D11 | I/O | ST | |
| RP4 | 43 | 69 | E10 | I/O | ST | |
| RP5 | — | 48 | K9 | I/O | ST | |
| RP6 | 17 | 26 | L1 | I/O | ST | |
| RP7 | 18 | 27 | J3 | I/O | ST | |
| RP8 | 21 | 32 | K4 | I/O | ST | |
| RP9 | 22 | 33 | L4 | I/O | ST | |
| RP10 | 31 | 49 | L10 | I/O | ST | |
| RP11 | 46 | 72 | D9 | I | ST | |
| RP12 | 45 | 71 | C11 | I | ST | |
| RP13 | 14 | 23 | J2 | I | ST | |
| RP14 | 29 | 43 | K7 | I | ST | |
| RP15 | — | 53 | J10 | I | ST | |
| RP16 | 33 | 51 | K10 | I | ST | |
| RP17 | 32 | 50 | L11 | I | ST | |
| RP18 | 11 | 20 | H1 | I | ST | |
| RP19 | 6 | 12 | F2 | I | ST | |
| RP20 | 53 | 82 | B8 | I | ST | |
| RP21 | 4 | 10 | E3 | I | ST | |
| RP22 | 51 | 78 | B9 | I | ST | |
| RP23 | 50 | 77 | A10 | I | ST | |
| RP24 | 49 | 76 | A11 | I | ST | |
| RP25 | 52 | 81 | C8 | I | ST | |

图注: TTL = TTL 输入缓冲器
ANA = 模拟电平输入 / 输出

ST = 施密特触发器输入缓冲器
I²C = I²C/SMBus 输入缓冲器

PIC24FJ256GA412/GB412 系列

表 1-4: PIC24FJ256GA412 系列引脚说明 (续)

| 引脚功能 | 引脚 / 焊盘编号 | | | I/O | 输入缓冲器 | 说明 | |
|--------|------------|-------------|------------|-----|------------------|---------------------|-------------------|
| | 64 引脚 TQFP | 100 引脚 TQFP | 121 引脚 BGA | | | | |
| RP26 | 5 | 11 | F4 | I | ST | 可重映射的外设 (输入或输出)。 | |
| RP27 | 8 | 14 | F3 | I | ST | | |
| RP28 | 12 | 21 | H2 | I | ST | | |
| RP29 | 30 | 44 | L8 | I | ST | | |
| RP30 | 34 | 52 | K11 | I | ST | | |
| RP31 | — | 39 | L6 | I | ST | | |
| RPIN32 | — | 40 | K6 | I | ST | 可重映射的外设 (仅输入)。 | |
| RPIN33 | — | 18 | G1 | I | ST | | |
| RPIN34 | — | 19 | G2 | I | ST | | |
| RPIN35 | — | 67 | E8 | I | ST | | |
| RPIN36 | — | 66 | E11 | I | ST | | |
| RPIN37 | 48 | 74 | B11 | I | ST | | |
| RPIN38 | — | 6 | D1 | I | ST | | |
| RPIN39 | — | 7 | E4 | I | ST | | |
| RPIN40 | — | 8 | E2 | I | ST | | |
| RPIN41 | — | 9 | E1 | I | ST | | |
| RPIN42 | — | 79 | A9 | I | ST | | |
| RPIN43 | — | 47 | L9 | I | ST | | |
| RTCC | 42 | 68 | E9 | O | — | | 实时时钟输出。 |
| SCK4 | 59 | 88 | A6 | I/O | ST | | SPI4 串行时钟输入 / 输出。 |
| SCL1 | 37 | 57 | H10 | I/O | I ² C | I2C1 同步串行时钟输入 / 输出。 | |
| SCL2 | 32 | 58 | H11 | I/O | I ² C | I2C2 同步串行时钟输入 / 输出。 | |
| SCL3 | 2 | 4 | C1 | I/O | I ² C | I2C3 同步串行时钟输入 / 输出。 | |
| SCLKI | 48 | 74 | B11 | I | ST | 辅助振荡器数字时钟输入。 | |
| SDA1 | 36 | 56 | J11 | I/O | I ² C | I2C1 数据输入 / 输出。 | |
| SDA2 | 31 | 59 | G10 | I/O | I ² C | I2C2 数据输入 / 输出。 | |
| SDA3 | 3 | 5 | D2 | I/O | I ² C | I2C3 数据输入 / 输出。 | |
| SDI4 | 28 | 42 | L7 | I | ST | SPI4 数据输入。 | |
| SDO4 | 23 | 34 | H5 | O | — | SPI4 数据输出。 | |

图注: TTL = TTL 输入缓冲器
ANA = 模拟电平输入 / 输出

ST = 施密特触发器输入缓冲器
I²C = I²C/SMBus 输入缓冲器

PIC24FJ256GA412/GB412 系列

表 1-4: PIC24FJ256GA412 系列引脚说明 (续)

| 引脚功能 | 引脚 / 焊盘编号 | | | I/O | 输入 缓冲器 | 说明 |
|-------|---------------|----------------|---------------|-----|-----------|-------------|
| | 64 引脚 TQFP | 100 引脚 TQFP | 121 引脚 BGA | | | |
| SEG0 | 4 | 10 | E3 | O | — | LCD 驱动器段输出。 |
| SEG1 | 8 | 14 | F3 | O | — | |
| SEG2 | 11 | 20 | H1 | O | — | |
| SEG3 | 12 | 21 | H2 | O | — | |
| SEG4 | 13 | 22 | J1 | O | — | |
| SEG5 | 14 | 23 | J2 | O | — | |
| SEG6 | 15 | 24 | K1 | O | — | |
| SEG7 | 16 | 25 | K2 | O | — | |
| SEG8 | 29 | 43 | K7 | O | — | |
| SEG9 | 30 | 44 | L8 | O | — | |
| SEG10 | 31 | 49 | L10 | O | — | |
| SEG11 | 32 | 50 | L11 | O | — | |
| SEG12 | 33 | 51 | K10 | O | — | |
| SEG13 | 42 | 68 | E9 | O | — | |
| SEG14 | 43 | 69 | E10 | O | — | |
| SEG15 | 44 | 70 | D11 | O | — | |
| SEG16 | 45 | 71 | C11 | O | — | |
| SEG17 | 46 | 72 | D9 | O | — | |
| SEG18 | 27 | 41 | J7 | O | — | |
| SEG19 | 28 | 42 | L7 | O | — | |
| SEG20 | 49 | 76 | A11 | O | — | |
| SEG21 | 50 | 77 | A10 | O | — | |
| SEG22 | 51 | 78 | B9 | O | — | |
| SEG23 | 52 | 81 | C8 | O | — | |
| SEG24 | 53 | 82 | B8 | O | — | |
| SEG25 | 54 | 83 | D7 | O | — | |
| SEG26 | 55 | 84 | C7 | O | — | |
| SEG27 | 58 | 87 | B6 | O | — | |
| SEG28 | — | 61 | G9 | O | — | |
| SEG29 | 23 | 34 | H5 | O | — | |
| SEG30 | 22 | 33 | L4 | O | — | |
| SEG31 | 21 | 32 | K4 | O | — | |
| SEG32 | — | 6 | D1 | O | — | |
| SEG33 | — | 8 | E2 | O | — | |
| SEG34 | — | 18 | G1 | O | — | |
| SEG35 | — | 19 | G2 | O | — | |
| SEG36 | — | 28 | L2 | O | — | |
| SEG37 | — | 29 | K3 | O | — | |
| SEG38 | — | 47 | L9 | O | — | |
| SEG39 | — | 48 | K9 | O | — | |
| SEG40 | 34 | 52 | K11 | O | — | |

图注: TTL = TTL 输入缓冲器
ANA = 模拟电平输入 / 输出

ST = 施密特触发器输入缓冲器
I²C = I²C/SMBus 输入缓冲器

PIC24FJ256GA412/GB412 系列

表 1-4: PIC24FJ256GA412 系列引脚说明 (续)

| 引脚功能 | 引脚 / 焊盘编号 | | | I/O | 输入缓冲器 | 说明 | |
|--------|------------|-------------|------------|-----|-------|---------------------------------------|-------------|
| | 64 引脚 TQFP | 100 引脚 TQFP | 121 引脚 BGA | | | | |
| SEG41 | — | 53 | J10 | O | — | LCD 驱动器段输出。 | |
| SEG42 | — | 66 | E11 | O | — | | |
| SEG43 | — | 67 | E8 | O | — | | |
| SEG44 | — | 79 | A9 | O | — | | |
| SEG45 | — | 80 | D8 | O | — | | |
| SEG46 | — | 89 | E6 | O | — | | |
| SEG47 | 59 | 88 | A6 | O | — | | |
| SEG48 | — | 17 | G3 | O | — | | |
| SEG49 | — | 90 | A5 | O | — | | |
| SEG50 | — | 1 | B2 | O | — | | |
| SEG51 | — | 7 | E4 | O | — | | |
| SEG52 | — | 9 | E1 | O | — | | |
| SEG53 | — | 39 | L6 | O | — | | |
| SEG54 | — | 40 | K6 | O | — | | |
| SEG55 | — | 58 | H11 | O | — | | |
| SEG56 | — | 59 | G10 | O | — | | |
| SEG57 | — | 91 | C5 | O | — | | |
| SEG58 | — | 92 | B5 | O | — | | |
| SEG59 | — | 95 | C4 | O | — | | |
| SEG60 | — | 96 | C3 | O | — | | |
| SEG61 | — | 97 | A3 | O | — | | |
| SEG62 | 64 | 100 | A1 | O | — | | |
| SEG63 | 18 | 27 | J3 | O | — | | |
| SOSCI | 47 | 73 | C10 | I | ANA | | 辅助振荡器输入。 |
| SOSCO | 48 | 74 | B11 | O | — | | 辅助振荡器输出。 |
| SS4 | 24 | 35 | K5 | O | — | | SPI4 从选择信号。 |
| T1CK | 22 | 33 | L4 | I | ST | 外部 Timer1 时钟输入。 | |
| TCK | 27 | 38 | J6 | I | ST | JTAG 测试时钟 / 编程时钟输入。 | |
| TDI | 28 | 60 | G11 | I | ST | JTAG 测试数据 / 编程数据输入。 | |
| TDO | 24 | 61 | G9 | O | — | JTAG 测试数据输出。 | |
| TMPR | 22 | 33 | L4 | I | ST | 防篡改引脚。 | |
| TMS | 23 | 17 | G3 | I | ST | JTAG 测试模式选择输入。 | |
| U5BCLK | 55 | 84 | C7 | O | — | UART5 波特率时钟输出 (IrDA [®] 模式)。 | |
| U5CTS | 58 | 87 | B6 | I | ST | UART5 允许发送输入。 | |
| U5RTS | 55 | 84 | C7 | O | — | UART5 请求发送输出。 | |
| U5RX | 54 | 83 | D7 | I | ST | UART5 接收器输入。 | |
| U5TX | 49 | 76 | A11 | O | — | UART5 发送器输出。 | |
| U6BCLK | 42 | 68 | E9 | O | — | UART6 波特率时钟输出 (IrDA 模式)。 | |
| U6CTS | 46 | 72 | D9 | I | ST | UART6 允许发送输入。 | |
| U6RTS | 42 | 68 | E9 | O | — | UART6 请求发送输出。 | |
| U6RX | 27 | 41 | J7 | I | ST | UART6 接收器输入。 | |
| U6TX | 18 | 27 | J3 | O | — | UART6 发送器输出。 | |

图注: TTL = TTL 输入缓冲器
ANA = 模拟电平输入 / 输出

ST = 施密特触发器输入缓冲器
I²C = I²C/SMBus 输入缓冲器

PIC24FJ256GA412/GB412 系列

表 1-4: PIC24FJ256GA412 系列引脚说明 (续)

| 引脚功能 | 引脚 / 焊盘编号 | | | I/O | 输入缓冲器 | 说明 |
|--------|------------|--------------------|-------------------------------|-----|-------|-------------------|
| | 64 引脚 TQFP | 100 引脚 TQFP | 121 引脚 BGA | | | |
| VBAT | 57 | 86 | A7 | P | — | 备用电池 (B+) 输入。 |
| VCAP | 56 | 85 | B7 | P | — | 外部滤波电容引脚。 |
| VDD | 10, 26, 38 | 2, 16, 37, 46, 62 | C2, D6, E7, F8, G5, H6, K8 | P | — | 数字逻辑和 I/O 引脚的正电源。 |
| VLCAP1 | 5 | 11 | F4 | P | ANA | LCD 驱动器电荷泵电容引脚。 |
| VLCAP2 | 6 | 12 | F2 | P | ANA | |
| VREF+ | 16 | 25, 29 | K2, K3 | I | ANA | 模拟参考电压输入 (高压)。 |
| VREF- | 15 | 24, 28 | K1, L2 | I | ANA | 模拟参考电压输入 (低压)。 |
| Vss | 9, 25, 41 | 15, 36, 45, 65, 75 | B10, C6, D10, F5, F10, G6, G7 | P | — | 数字逻辑和 I/O 引脚的参考地。 |

图注:

TTL = TTL 输入缓冲器
ANA = 模拟电平输入 / 输出

ST = 施密特触发器输入缓冲器
I²C = I²C/SMBus 输入缓冲器

PIC24FJ256GA412/GB412 系列

表 1-5: PIC24FJ256GB412 系列引脚说明

| 引脚功能 | 引脚 / 焊盘编号 | | | I/O | 输入 缓冲器 | 说明 |
|---------|---------------|----------------|---------------|-----|-----------|----------------|
| | 64 引脚 TQFP | 100 引脚 TQFP | 121 引脚 BGA | | | |
| AN0 | 16 | 25 | K2 | I | ANA | A/D 转换器（单极）输入。 |
| AN1 | 15 | 24 | K1 | I | ANA | |
| AN1- | 15 | 24 | K1 | I | ANA | A/D 通道 1 负输入。 |
| AN2 | 14 | 23 | J2 | I | ANA | A/D 转换器（单极）输入。 |
| AN3 | 13 | 22 | J1 | I | ANA | |
| AN4 | 12 | 21 | H2 | I | ANA | |
| AN5 | 11 | 20 | H1 | I | ANA | |
| AN6 | 17 | 26 | L1 | I | ANA | |
| AN7 | 18 | 27 | J3 | I | ANA | |
| AN8 | 21 | 32 | K4 | I | ANA | |
| AN9 | 22 | 33 | L4 | I | ANA | |
| AN10 | 23 | 34 | H5 | I | ANA | |
| AN11 | 24 | 35 | K5 | I | ANA | |
| AN12 | 27 | 41 | J7 | I | ANA | |
| AN13 | 28 | 42 | L7 | I | ANA | |
| AN14 | 29 | 43 | K7 | I | ANA | |
| AN15 | 30 | 44 | L8 | I | ANA | |
| AN16 | — | 9 | E1 | I | ANA | |
| AN17 | — | 10 | E3 | I | ANA | |
| AN18 | — | 11 | F4 | I | ANA | |
| AN19 | — | 12 | F2 | I | ANA | |
| AN20 | — | 14 | F3 | I | ANA | |
| AN21 | — | 19 | G2 | I | ANA | |
| AN22 | — | 92 | B5 | I | ANA | |
| AN23 | — | 91 | C5 | I | ANA | |
| AVDD | 19 | 30 | J4 | P | — | |
| AVSS | 20 | 31 | L3 | P | — | 模拟模块的参考地。 |
| C1INA | 11 | 20 | H1 | I | ANA | 比较器 1 模拟输入。 |
| C1INB | 12 | 21 | H2 | I | ANA | |
| C1INC | 5, 8 | 11, 14 | F3, F4 | I | ANA | |
| C1IND | 4 | 10 | E3 | I | ANA | |
| C2INA | 13 | 22 | J1 | I | ANA | 比较器 2 模拟输入。 |
| C2INB | 14 | 23 | J2 | I | ANA | |
| C2INC | 8 | 14 | F3 | I | ANA | |
| C2IND | 6 | 12 | F2 | I | ANA | |
| C3INA | 55 | 84 | C7 | I | ANA | 比较器 3 模拟输入。 |
| C3INB | 54 | 83 | D7 | I | ANA | |
| C3INC | 8, 45 | 14, 71 | F3, C11 | I | ANA | |
| C3IND | 44 | 70 | D11 | I | ANA | |
| CLC3OUT | 46 | 72 | D9 | O | — | CLC 模块 3 输出。 |
| CLC4OUT | 42 | 68 | E9 | O | — | CLC 模块 4 输出。 |
| CLKI | 39 | 63 | F9 | I | ANA | 主时钟输入。 |
| CLKO | 40 | 64 | F11 | O | — | 系统时钟输出。 |

图注: TTL = TTL 输入缓冲器
ANA = 模拟电平输入 / 输出

ST = 施密特触发器输入缓冲器
I²C = I²C/SMBus 输入缓冲器

PIC24FJ256GA412/GB412 系列

表 1-5: PIC24FJ256GB412 系列引脚说明 (续)

| 引脚功能 | 引脚 / 焊盘编号 | | | I/O | 输入缓冲器 | 说明 |
|--------|------------|-------------|------------|-----|-------|--------------------|
| | 64 引脚 TQFP | 100 引脚 TQFP | 121 引脚 BGA | | | |
| COM0 | 63 | 99 | A2 | O | — | LCD 驱动器公共输出。 |
| COM1 | 62 | 98 | B3 | O | — | |
| COM2 | 61 | 94 | B4 | O | — | |
| COM3 | 60 | 93 | A4 | O | — | |
| COM4 | 59 | 88 | B1 | O | — | |
| COM5 | 23 | 34 | D4 | O | — | |
| COM6 | 22 | 33 | G4 | O | — | |
| COM7 | 21 | 32 | H3 | O | — | |
| CTCMP | 14 | 23 | J2 | I | — | CTMU 比较器输入 (脉冲模式)。 |
| CTED1 | 28 | 42 | L7 | I | ST | CTMU 外部边沿输入。 |
| CTED2 | 27 | 41 | J7 | I | ST | |
| CTED3 | — | 1 | B2 | I | ST | |
| CTED4 | 1 | 3 | D3 | I | ST | |
| CTED5 | 29 | 43 | K7 | I | ST | |
| CTED6 | 30 | 44 | L8 | I | ST | |
| CTED7 | — | 40 | K6 | I | ST | |
| CTED8 | 64 | 100 | A1 | I | ST | |
| CTED9 | 63 | 99 | A2 | I | ST | |
| CTED10 | — | 97 | A3 | I | ST | |
| CTED11 | — | 95 | C4 | I | ST | |
| CTED12 | 15 | 24 | K1 | I | ST | |
| CTED13 | 14 | 23 | J2 | I | ST | |
| CTED14 | — | 17 | G3 | I | ST | |
| CTPLS | 29 | 43 | K7 | O | — | CTMU 脉冲输出。 |
| CVREF | 23 | 34 | H5 | O | — | 比较器参考电压输出。 |
| CVREF+ | 16 | 25, 29 | K2, K3 | I | ANA | 比较器参考电压输入 (高压)。 |
| CVREF- | 15 | 24, 28 | K1, L2 | I | ANA | 比较器参考电压输入 (低压)。 |
| D+ | 37 | 57 | H10 | I/O | — | USB 收发器差分正信号线。 |
| D- | 36 | 56 | J11 | I/O | — | USB 收发器差分负信号线。 |
| DAC1 | 8 | 14 | F3 | O | — | DAC1 模拟输出。 |
| DVREF+ | 16 | 25, 29 | K2, K3 | I | ANA | DAC 正参考输入。 |
| FSYNC4 | 24 | 35 | K5 | I/O | ST | SPI4 帧同步信号。 |
| IC4 | 1 | 3 | D3 | I | ST | 输入捕捉 4 输入。 |
| IC5 | 2 | 4 | C1 | I | ST | 输入捕捉 5 输入。 |
| IC6 | 3 | 5 | D2 | I | ST | 输入捕捉 6 输入。 |
| ICM1 | 4 | 10 | E3 | I | ST | 输入捕捉 1 输入 (MCCP1)。 |
| ICM2 | 6 | 12 | F2 | I | ST | 输入捕捉 2 输入 (MCCP2)。 |
| ICM3 | 11 | 20 | H1 | I | ST | 输入捕捉 3 输入 (MCCP3)。 |
| ICM4 | 49 | 76 | A11 | I | ST | 输入捕捉 4 输入 (SCCP4)。 |
| ICM5 | 42 | 68 | E9 | I | ST | 输入捕捉 5 输入 (SCCP5)。 |
| ICM6 | 46 | 72 | D9 | I | ST | 输入捕捉 6 输入 (SCCP6)。 |
| ICM7 | 51 | 78 | B9 | I | ST | 输入捕捉 7 输入 (SCCP7)。 |
| INT0 | 46 | 72 | D9 | I | ST | 外部中断输入 0。 |

图注: TTL = TTL 输入缓冲器
ANA = 模拟电平输入 / 输出

ST = 施密特触发器输入缓冲器
I²C = I²C/SMBus 输入缓冲器

PIC24FJ256GA412/GB412 系列

表 1-5: PIC24FJ256GB412 系列引脚说明 (续)

| 引脚功能 | 引脚 / 焊盘编号 | | | I/O | 输入 缓冲器 | 说明 |
|----------|---------------|----------------|---------------|-----|-----------|--|
| | 64 引脚 TQFP | 100 引脚 TQFP | 121 引脚 BGA | | | |
| LCDBIAS0 | 3 | 5 | D2 | I | ANA | LCD 驱动器的偏置输入。 |
| LCDBIAS1 | 2 | 4 | C1 | I | ANA | |
| LCDBIAS2 | 1 | 3 | D3 | I | ANA | |
| LCDBIAS3 | 17 | 26 | L1 | I | ANA | |
| LVDIN | 64 | 100 | A1 | I | ANA | 高 / 低压检测输入。 |
| MCLR | 7 | 13 | F1 | I | ST | 主复位 (器件复位) 输入。 此线变为低电平, 引起复位。 |
| OC4 | 54 | 83 | D7 | O | — | 输出比较 / PWM4 输出 (SCCP4)。 |
| OC5 | 55 | 84 | C7 | O | — | 输出比较 / PWM5 输出 (SCCP5)。 |
| OC6 | 58 | 87 | B6 | O | — | 输出比较 / PWM6 输出 (SCCP6)。 |
| OCM1A | 4 | 10 | E3 | O | — | 输出比较 / PWM1 输出 (MCCP1)。 |
| OCM1B | 5 | 11 | F4 | O | — | |
| OCM1C | — | 1 | B2 | O | — | |
| OCM1D | — | 6 | D1 | O | — | |
| OCM1E | — | 91 | C5 | O | — | |
| OCM1F | — | 92 | B5 | O | — | |
| OCM2A | 6 | 12 | F2 | O | — | |
| OCM2B | 8 | 14 | F3 | O | — | |
| OCM2C | — | 7 | E4 | O | — | |
| OCM2D | — | 8 | E2 | O | — | |
| OCM2E | — | 96 | C3 | O | — | |
| OCM2F | — | 97 | A3 | O | — | |
| OCM3A | 11 | 20 | H1 | O | — | 输出比较 / PWM3 输出 (MCCP3)。 |
| OCM3B | 12 | 21 | H2 | O | — | |
| OCM3C | — | 9 | E1 | O | — | |
| OCM3D | — | 17 | G3 | O | — | |
| OCM3E | — | 79 | A9 | O | — | |
| OCM3F | — | 80 | D8 | O | — | |
| OSCI | 39 | 63 | F9 | I | ANA | 主振荡器输入。 |
| OSCO | 40 | 64 | F11 | O | — | 主振荡器输出。 |
| PGEC1 | 15 | 24 | K1 | I/O | ST | 在线调试器 / 仿真器 / ICSP™ 编程时钟。 |
| PGEC2 | 17 | 26 | L1 | I/O | ST | |
| PGEC3 | 11 | 20 | H1 | I/O | ST | |
| PGED1 | 16 | 25 | K2 | I/O | ST | 在线调试器 / 仿真器 / ICSP 编程数据。 |
| PGED2 | 18 | 27 | J3 | I/O | ST | |
| PGED3 | 12 | 21 | H2 | I/O | ST | |
| PMA0 | 30 | 44 | L8 | I/O | ST | 并行主端口地址 Bit 0 的输入 (带缓冲的从模式) 和输出 (主模式)。 |
| PMA1 | 29 | 43 | K7 | I/O | ST | 并行主端口地址 Bit 1 的输入 (带缓冲的从模式) 和输出 (主模式)。 |
| PMA2 | 8 | 14 | F3 | O | — | 并行主端口地址 (bit<5:2>)。 |
| PMA3 | 6 | 12 | F2 | O | — | |
| PMA4 | 5 | 11 | F4 | O | — | |
| PMA5 | 4 | 10 | E3 | O | — | |

图注: TTL = TTL 输入缓冲器
ANA = 模拟电平输入 / 输出

ST = 施密特触发器输入缓冲器
I²C = I²C/SMBus 输入缓冲器

PIC24FJ256GA412/GB412 系列

表 1-5: PIC24FJ256GB412 系列引脚说明 (续)

| 引脚功能 | 引脚 / 焊盘编号 | | | I/O | 输入缓冲器 | 说明 |
|---------|------------|-------------|------------|-----|--------|--------------------------------------|
| | 64 引脚 TQFP | 100 引脚 TQFP | 121 引脚 BGA | | | |
| PMA6 | 16 | 29 | K3 | O | — | 并行主端口地址 (bit<22:6>)。 |
| PMA7 | 22 | 28 | L2 | O | — | |
| PMA8 | 32 | 50 | L11 | O | — | |
| PMA9 | 31 | 49 | L10 | O | — | |
| PMA10 | 28 | 42 | L7 | O | — | |
| PMA11 | 27 | 41 | J7 | O | — | |
| PMA12 | 24 | 35 | K5 | O | — | |
| PMA13 | 23 | 34 | H5 | O | — | |
| PMA14 | 45 | 71 | C11 | O | — | |
| PMA15 | 44 | 70 | D11 | O | — | |
| PMA16 | — | 95 | C4 | O | — | |
| PMA17 | — | 92 | B5 | O | — | |
| PMA18 | — | 40 | K6 | O | — | |
| PMA19 | — | 19 | G2 | O | — | |
| PMA20 | — | 59 | G10 | O | — | |
| PMA21 | — | 60 | G11 | O | — | |
| PMA22 | — | 66 | E11 | O | — | |
| PMACK1 | 50 | 77 | A10 | I | ST/TTL | 并行主端口应答输入 1。 |
| PMACK2 | 43 | 69 | E10 | I | ST/TTL | 并行主端口应答输入 2。 |
| PMBE0 | 51 | 78 | B9 | O | — | 并行主端口字节使能 0 选通。 |
| PMBE1 | — | 67 | E8 | O | — | 并行主端口字节使能 1 选通。 |
| PMCS1 | — | 18 | G1 | I/O | ST/TTL | 并行主端口片选 1 选通。 |
| PMCS2 | — | 9 | E1 | O | — | 并行主端口片选 1 选通。 |
| PMD0 | 60 | 93 | A4 | I/O | ST/TTL | 并行主端口数据 (解复用的主模式) 或地址 / 数据 (复用的主模式)。 |
| PMD1 | 61 | 94 | B4 | I/O | ST/TTL | |
| PMD2 | 62 | 98 | B3 | I/O | ST/TTL | |
| PMD3 | 63 | 99 | A2 | I/O | ST/TTL | |
| PMD4 | 64 | 100 | A1 | I/O | ST/TTL | |
| PMD5 | 1 | 3 | D3 | I/O | ST/TTL | |
| PMD6 | 2 | 4 | C1 | I/O | ST/TTL | |
| PMD7 | 3 | 5 | D2 | I/O | ST/TTL | |
| PMD8 | — | 90 | A5 | I/O | ST/TTL | |
| PMD9 | — | 89 | E6 | I/O | ST/TTL | |
| PMD10 | — | 88 | A6 | I/O | ST/TTL | |
| PMD11 | — | 87 | B6 | I/O | ST/TTL | |
| PMD12 | — | 79 | A9 | I/O | ST/TTL | |
| PMD13 | — | 80 | D8 | I/O | ST/TTL | |
| PMD14 | — | 83 | D7 | I/O | ST/TTL | |
| PMD15 | — | 84 | C7 | I/O | ST/TTL | |
| PMRD | 53 | 82 | B8 | I/O | ST/TTL | 并行主端口读选通。 |
| PMWR | 52 | 81 | C8 | I/O | ST/TTL | 并行主端口写选通。 |
| PWRGT | 21 | 32 | K4 | O | — | RTCC 电源控制输出。 |
| PWRLCLK | 48 | 74 | B11 | I | ST | RTCC 外部时钟源输入。 |

图注: TTL = TTL 输入缓冲器
ANA = 模拟电平输入 / 输出

ST = 施密特触发器输入缓冲器
I²C = I²C/SMBus 输入缓冲器

PIC24FJ256GA412/GB412 系列

表 1-5: PIC24FJ256GB412 系列引脚说明 (续)

| 引脚功能 | 引脚 / 焊盘编号 | | | I/O | 输入缓冲器 | 说明 | |
|------|------------|-------------|------------|-----|-------|---------------|---------------|
| | 64 引脚 TQFP | 100 引脚 TQFP | 121 引脚 BGA | | | | |
| RA0 | — | 17 | G3 | I/O | ST | PORTA 数字 I/O。 | |
| RA1 | — | 38 | J6 | I/O | ST | | |
| RA2 | — | 58 | H11 | I/O | ST | | |
| RA3 | — | 59 | G10 | I/O | ST | | |
| RA4 | — | 60 | G11 | I/O | ST | | |
| RA5 | — | 61 | G9 | I/O | ST | | |
| RA6 | — | 91 | C5 | I/O | ST | | |
| RA7 | — | 92 | B5 | I/O | ST | | |
| RA9 | — | 28 | L2 | I/O | ST | | |
| RA10 | — | 29 | K3 | I/O | ST | | |
| RA14 | — | 66 | E11 | I/O | ST | | |
| RA15 | — | 67 | E8 | I/O | ST | | |
| RB0 | 16 | 25 | K2 | I/O | ST | | PORTB 数字 I/O。 |
| RB1 | 15 | 24 | K1 | I/O | ST | | |
| RB2 | 14 | 23 | J2 | I/O | ST | | |
| RB3 | 13 | 22 | J1 | I/O | ST | | |
| RB4 | 12 | 21 | H2 | I/O | ST | | |
| RB5 | 11 | 20 | H1 | I/O | ST | | |
| RB6 | 17 | 26 | L1 | I/O | ST | | |
| RB7 | 18 | 27 | J3 | I/O | ST | | |
| RB8 | 21 | 32 | K4 | I/O | ST | | |
| RB9 | 22 | 33 | L4 | I/O | ST | | |
| RB10 | 23 | 34 | H5 | I/O | ST | | |
| RB11 | 24 | 35 | K5 | I/O | ST | | |
| RB12 | 27 | 41 | J7 | I/O | ST | | |
| RB13 | 28 | 42 | L7 | I/O | ST | | |
| RB14 | 29 | 43 | K7 | I/O | ST | | |
| RB15 | 30 | 44 | L8 | I/O | ST | | |
| RC1 | — | 6 | D1 | I/O | ST | PORTC 数字 I/O。 | |
| RC2 | — | 7 | E4 | I/O | ST | | |
| RC3 | — | 8 | E2 | I/O | ST | | |
| RC4 | — | 9 | E1 | I/O | ST | | |
| RC12 | 39 | 63 | F9 | I/O | ST | | |
| RC13 | 47 | 73 | C10 | I/O | ST | | |
| RC14 | 48 | 74 | B11 | I/O | ST | | |
| RC15 | 40 | 64 | F11 | I/O | ST | | |

图注: TTL = TTL 输入缓冲器
ANA = 模拟电平输入 / 输出

ST = 施密特触发器输入缓冲器
I²C = I²C/SMBus 输入缓冲器

PIC24FJ256GA412/GB412 系列

表 1-5: PIC24FJ256GB412 系列引脚说明 (续)

| 引脚功能 | 引脚 / 焊盘编号 | | | I/O | 输入缓冲器 | 说明 |
|-------|------------|-------------|------------|-----|-------|---------------|
| | 64 引脚 TQFP | 100 引脚 TQFP | 121 引脚 BGA | | | |
| RD0 | 46 | 72 | D9 | I/O | ST | PORTD 数字 I/O。 |
| RD1 | 49 | 76 | A11 | I/O | ST | |
| RD2 | 50 | 77 | A10 | I/O | ST | |
| RD3 | 51 | 78 | B9 | I/O | ST | |
| RD4 | 52 | 81 | C8 | I/O | ST | |
| RD5 | 53 | 82 | B8 | I/O | ST | |
| RD6 | 54 | 83 | D7 | I/O | ST | |
| RD7 | 55 | 84 | C7 | I/O | ST | |
| RD8 | 42 | 68 | E9 | I/O | ST | |
| RD9 | 43 | 69 | E10 | I/O | ST | |
| RD10 | 44 | 70 | D11 | I/O | ST | |
| RD11 | 45 | 71 | C11 | I/O | ST | |
| RD12 | — | 79 | A9 | I/O | ST | |
| RD13 | — | 80 | D8 | I/O | ST | |
| RD14 | — | 47 | L9 | I/O | ST | |
| RD15 | — | 48 | K9 | I/O | ST | |
| RE0 | 60 | 93 | A4 | I/O | ST | PORTE 数字 I/O。 |
| RE1 | 61 | 94 | B4 | I/O | ST | |
| RE2 | 62 | 98 | B3 | I/O | ST | |
| RE3 | 63 | 99 | A2 | I/O | ST | |
| RE4 | 64 | 100 | A1 | I/O | ST | |
| RE5 | 1 | 3 | D3 | I/O | ST | |
| RE6 | 2 | 4 | C1 | I/O | ST | |
| RE7 | 3 | 5 | D2 | I/O | ST | |
| RE8 | — | 18 | G1 | I/O | ST | |
| RE9 | — | 19 | G2 | I/O | ST | |
| REFI1 | 24 | 35 | K5 | I | ST | 外部参考时钟输入。 |
| RF0 | 58 | 87 | B6 | I/O | ST | PORTF 数字 I/O。 |
| RF1 | 59 | 88 | A6 | I/O | ST | |
| RF2 | — | 52 | K11 | I/O | ST | |
| RF3 | 33 | 51 | K10 | I/O | ST | |
| RF4 | 31 | 49 | L10 | I/O | ST | |
| RF5 | 32 | 50 | L11 | I/O | ST | |
| RF7 | 34 | 54 | H8 | I/O | ST | |
| RF8 | — | 53 | J10 | I/O | ST | |
| RF12 | — | 40 | K6 | I/O | ST | |
| RF13 | — | 39 | L6 | I/O | ST | |

图注: TTL = TTL 输入缓冲器
ANA = 模拟电平输入 / 输出

ST = 施密特触发器输入缓冲器
I²C = I²C/SMBus 输入缓冲器

PIC24FJ256GA412/GB412 系列

表 1-5: PIC24FJ256GB412 系列引脚说明 (续)

| 引脚功能 | 引脚 / 焊盘编号 | | | I/O | 输入缓冲器 | 说明 | |
|------|------------|-------------|------------|-----|-------|------------------|---------------|
| | 64 引脚 TQFP | 100 引脚 TQFP | 121 引脚 BGA | | | | |
| RG0 | — | 90 | A5 | I/O | ST | PORTG 数字 I/O。 | |
| RG1 | — | 89 | E6 | I/O | ST | | |
| RG2 | 37 | 57 | H10 | I/O | ST | | |
| RG3 | 36 | 56 | J11 | I/O | ST | | |
| RG6 | 4 | 10 | E3 | I/O | ST | | |
| RG7 | 5 | 11 | F4 | I/O | ST | | |
| RG8 | 6 | 12 | F2 | I/O | ST | | |
| RG9 | 8 | 14 | F3 | I/O | ST | | |
| RG12 | — | 96 | C3 | I/O | ST | | |
| RG13 | — | 97 | A3 | I/O | ST | | |
| RG14 | — | 95 | C4 | I/O | ST | | |
| RG15 | — | 1 | B2 | I/O | ST | | |
| RH1 | — | — | B1 | I/O | ST | | PORTH 数字 I/O。 |
| RH2 | — | — | D4 | I/O | ST | | |
| RH3 | — | — | G4 | I/O | ST | | |
| RH4 | — | — | H3 | I/O | ST | | |
| RH5 | — | — | H4 | I/O | ST | | |
| RH6 | — | — | L5 | I/O | ST | | |
| RH7 | — | — | J5 | I/O | ST | | |
| RH8 | — | — | H7 | I/O | ST | | |
| RH9 | — | — | J8 | I/O | ST | | |
| RH10 | — | — | J9 | I/O | ST | | |
| RH11 | — | — | G8 | I/O | ST | | |
| RH12 | — | — | F7 | I/O | ST | | |
| RH13 | — | — | C9 | I/O | ST | | |
| RH14 | — | — | A8 | I/O | ST | | |
| RH15 | — | — | F6 | I/O | ST | | |
| RJ0 | — | — | D5 | I/O | ST | PORTJ 数字 I/O。 | |
| RJ1 | — | — | E5 | I/O | ST | | |
| RP0 | 16 | 25 | K2 | I/O | ST | 可重映射的外设 (输入或输出)。 | |
| RP1 | 15 | 24 | K1 | I/O | ST | | |
| RP2 | 42 | 68 | E9 | I/O | ST | | |
| RP3 | 44 | 70 | D11 | I/O | ST | | |
| RP4 | 43 | 69 | E10 | I/O | ST | | |
| RP5 | — | 48 | K9 | I/O | ST | | |
| RP6 | 17 | 26 | L1 | I/O | ST | | |
| RP7 | 18 | 27 | J3 | I/O | ST | | |
| RP8 | 21 | 32 | K4 | I/O | ST | | |
| RP9 | 22 | 33 | L4 | I/O | ST | | |
| RP10 | 31 | 49 | L10 | I/O | ST | | |

图注: TTL = TTL 输入缓冲器
ANA = 模拟电平输入 / 输出

ST = 施密特触发器输入缓冲器
I²C = I²C/SMBus 输入缓冲器

PIC24FJ256GA412/GB412 系列

表 1-5: PIC24FJ256GB412 系列引脚说明 (续)

| 引脚功能 | 引脚 / 焊盘编号 | | | I/O | 输入缓冲器 | 说明 |
|--------|------------|-------------|------------|-----|------------------|---------------------|
| | 64 引脚 TQFP | 100 引脚 TQFP | 121 引脚 BGA | | | |
| RP11 | 46 | 72 | D9 | I | ST | 可重映射的外设 (输入或输出)。 |
| RP12 | 45 | 71 | C11 | I | ST | |
| RP13 | 14 | 23 | J2 | I | ST | |
| RP14 | 29 | 43 | K7 | I | ST | |
| RP15 | — | 53 | J10 | I | ST | |
| RP16 | 33 | 51 | K10 | I | ST | |
| RP17 | 32 | 50 | L11 | I | ST | |
| RP18 | 11 | 20 | H1 | I | ST | |
| RP19 | 6 | 12 | F2 | I | ST | |
| RP20 | 53 | 82 | B8 | I | ST | |
| RP21 | 4 | 10 | E3 | I | ST | |
| RP22 | 51 | 78 | B9 | I | ST | |
| RP23 | 50 | 77 | A10 | I | ST | |
| RP24 | 49 | 76 | A11 | I | ST | |
| RP25 | 52 | 81 | C8 | I | ST | |
| RP26 | 5 | 11 | F4 | I | ST | |
| RP27 | 8 | 14 | F3 | I | ST | |
| RP28 | 12 | 21 | H2 | I | ST | |
| RP29 | 30 | 44 | L8 | I | ST | |
| RP30 | — | 52 | K11 | I | ST | |
| RP31 | — | 39 | L6 | I | ST | |
| RPIN32 | — | 40 | K6 | I | ST | 可重映射的外设 (仅输入)。 |
| RPIN33 | — | 18 | G1 | I | ST | |
| RPIN34 | — | 19 | G2 | I | ST | |
| RPIN35 | — | 67 | E8 | I | ST | |
| RPIN36 | — | 66 | E11 | I | ST | |
| RPIN37 | 48 | 74 | B11 | I | ST | |
| RPIN38 | — | 6 | D1 | I | ST | |
| RPIN39 | — | 7 | E4 | I | ST | |
| RPIN40 | — | 8 | E2 | I | ST | |
| RPIN41 | — | 9 | E1 | I | ST | |
| RPIN42 | — | 79 | A9 | I | ST | |
| RPIN43 | — | 47 | L9 | I | ST | |
| RTCC | 42 | 68 | E9 | O | — | 实时时钟输出。 |
| SCK4 | 59 | 88 | A6 | I/O | ST | SPI4 串行时钟输入 / 输出。 |
| SCL1 | 44 | 66 | E11 | I/O | I ² C | I2C1 同步串行时钟输入 / 输出。 |
| SCL2 | 32 | 58 | H11 | I/O | I ² C | I2C2 同步串行时钟输入 / 输出。 |
| SCL3 | 2 | 4 | C1 | I/O | I ² C | I2C3 同步串行时钟输入 / 输出。 |
| SCLKI | 48 | 74 | B11 | I | ST | 辅助振荡器数字时钟输入。 |
| SDA1 | 43 | 67 | E8 | I/O | I ² C | I2C1 数据输入 / 输出。 |
| SDA2 | 31 | 59 | G10 | I/O | I ² C | I2C2 数据输入 / 输出。 |
| SDA3 | 3 | 5 | D2 | I/O | I ² C | I2C3 数据输入 / 输出。 |
| SDI4 | 28 | 42 | L7 | I | ST | SPI4 数据输入。 |
| SDO4 | 23 | 34 | H5 | O | — | SPI4 数据输出。 |

图注: TTL = TTL 输入缓冲器
ANA = 模拟电平输入 / 输出

ST = 施密特触发器输入缓冲器
I²C = I²C/SMBus 输入缓冲器

PIC24FJ256GA412/GB412 系列

表 1-5: PIC24FJ256GB412 系列引脚说明 (续)

| 引脚功能 | 引脚 / 焊盘编号 | | | I/O | 输入 缓冲器 | 说明 |
|-------|---------------|----------------|---------------|-----|-----------|-------------|
| | 64 引脚 TQFP | 100 引脚 TQFP | 121 引脚 BGA | | | |
| SEG0 | 4 | 10 | E3 | O | — | LCD 驱动器段输出。 |
| SEG1 | 8 | 14 | F3 | O | — | |
| SEG2 | 11 | 20 | H1 | O | — | |
| SEG3 | 12 | 21 | H2 | O | — | |
| SEG4 | 13 | 22 | J1 | O | — | |
| SEG5 | 14 | 23 | J2 | O | — | |
| SEG6 | 15 | 24 | K1 | O | — | |
| SEG7 | 16 | 25 | K2 | O | — | |
| SEG8 | 29 | 43 | K7 | O | — | |
| SEG9 | 30 | 44 | L8 | O | — | |
| SEG10 | 31 | 49 | L10 | O | — | |
| SEG11 | 32 | 50 | L11 | O | — | |
| SEG12 | 33 | 51 | K10 | O | — | |
| SEG13 | 42 | 68 | E9 | O | — | |
| SEG14 | 43 | 69 | E10 | O | — | |
| SEG15 | 44 | 70 | D11 | O | — | |
| SEG16 | 45 | 71 | C11 | O | — | |
| SEG17 | 46 | 72 | D9 | O | — | |
| SEG18 | 27 | 41 | J7 | O | — | |
| SEG19 | 28 | 42 | L7 | O | — | |
| SEG20 | 49 | 76 | A11 | O | — | |
| SEG21 | 50 | 77 | A10 | O | — | |
| SEG22 | 51 | 78 | B9 | O | — | |
| SEG23 | 52 | 81 | C8 | O | — | |
| SEG24 | 53 | 82 | B8 | O | — | |
| SEG25 | 54 | 83 | D7 | O | — | |
| SEG26 | 55 | 84 | C7 | O | — | |
| SEG27 | 58 | 87 | B6 | O | — | |
| SEG28 | — | 61 | G9 | O | — | |
| SEG29 | 23 | 34 | H5 | O | — | |
| SEG30 | 22 | 33 | L4 | O | — | |
| SEG31 | 21 | 32 | K4 | O | — | |
| SEG32 | — | 6 | D1 | O | — | |
| SEG33 | — | 8 | E2 | O | — | |
| SEG34 | — | 18 | G1 | O | — | |
| SEG35 | — | 19 | G2 | O | — | |
| SEG36 | — | 28 | L2 | O | — | |
| SEG37 | — | 29 | K3 | O | — | |
| SEG38 | — | 47 | L9 | O | — | |
| SEG39 | — | 48 | K9 | O | — | |
| SEG40 | — | 52 | K11 | O | — | |

图注: TTL = TTL 输入缓冲器
ANA = 模拟电平输入 / 输出

ST = 施密特触发器输入缓冲器
I²C = I²C/SMBus 输入缓冲器

PIC24FJ256GA412/GB412 系列

表 1-5: PIC24FJ256GB412 系列引脚说明 (续)

| 引脚功能 | 引脚 / 焊盘编号 | | | I/O | 输入 缓冲器 | 说明 |
|--------|---------------|----------------|---------------|-----|-----------|---------------------------------------|
| | 64 引脚 TQFP | 100 引脚 TQFP | 121 引脚 BGA | | | |
| SEG41 | — | 53 | J10 | O | — | LCD 驱动器段输出。 |
| SEG42 | — | 66 | E11 | O | — | |
| SEG43 | — | 67 | E8 | O | — | |
| SEG44 | — | 79 | A9 | O | — | |
| SEG45 | — | 80 | D8 | O | — | |
| SEG46 | — | 89 | E6 | O | — | |
| SEG47 | 59 | 88 | A6 | O | — | |
| SEG48 | — | 17 | G3 | O | — | |
| SEG49 | — | 90 | A5 | O | — | |
| SEG50 | — | 1 | B2 | O | — | |
| SEG51 | — | 7 | E4 | O | — | |
| SEG52 | — | 9 | E1 | O | — | |
| SEG53 | — | 39 | L6 | O | — | |
| SEG54 | — | 40 | K6 | O | — | |
| SEG55 | — | 58 | H11 | O | — | |
| SEG56 | — | 59 | G10 | O | — | |
| SEG57 | — | 91 | C5 | O | — | |
| SEG58 | — | 92 | B5 | O | — | |
| SEG59 | — | 95 | C4 | O | — | |
| SEG60 | — | 96 | C3 | O | — | |
| SEG61 | — | 97 | A3 | O | — | |
| SEG62 | 64 | 100 | A1 | O | — | |
| SEG63 | 18 | 27 | J3 | O | — | |
| SOSCI | 47 | 73 | C10 | I | ANA | |
| SOSCO | 48 | 74 | B11 | O | — | 辅助振荡器输出。 |
| SS4 | 24 | 35 | K5 | O | — | SPI4 从选择信号。 |
| T1CK | 22 | 33 | L4 | I | ST | 外部 Timer1 时钟输入。 |
| TCK | 27 | 38 | J6 | I | ST | JTAG 测试时钟输入。 |
| TDI | 28 | 60 | G11 | I | ST | JTAG 测试数据输入。 |
| TDO | 24 | 61 | G9 | O | — | JTAG 测试数据输出。 |
| TMPR | 22 | 33 | L4 | I | ST | 防篡改引脚。 |
| TMS | 23 | 17 | G3 | I | ST | JTAG 测试模式选择输入。 |
| U5BCLK | 55 | 84 | C7 | O | — | UART5 波特率时钟输出 (IrDA [®] 模式)。 |
| U5CTS | 58 | 87 | B6 | I | ST | UART5 允许发送输入。 |
| U5RTS | 55 | 84 | C7 | O | — | UART5 请求发送输出。 |
| U5RX | 54 | 83 | D7 | I | ST | UART5 接收器输入。 |
| U5TX | 49 | 76 | A11 | O | — | UART5 发送器输出。 |
| U6BCLK | 42 | 68 | E9 | O | — | UART6 波特率时钟输出 (IrDA 模式)。 |
| U6CTS | 46 | 72 | D9 | I | ST | UART6 允许发送输入。 |
| U6RTS | 42 | 68 | E9 | O | — | UART6 请求发送输出。 |
| U6RX | 27 | 41 | J7 | I | ST | UART6 接收器输入。 |
| U6TX | 18 | 27 | J3 | O | — | UART6 发送器输出。 |

图注: TTL = TTL 输入缓冲器
ANA = 模拟电平输入 / 输出

ST = 施密特触发器输入缓冲器
I²C = I²C/SMBus 输入缓冲器

PIC24FJ256GA412/GB412 系列

表 1-5: PIC24FJ256GB412 系列引脚说明 (续)

| 引脚功能 | 引脚 / 焊盘编号 | | | I/O | 输入缓冲器 | 说明 |
|---------|------------|--------------------|-------------------------------|-----|-------|-------------------------|
| | 64 引脚 TQFP | 100 引脚 TQFP | 121 引脚 BGA | | | |
| USBID | 33 | 51 | K10 | I | ST | USB OTG ID (仅限 OTG 模式)。 |
| USBOE | 12 | 21 | H2 | O | — | USB 收发器输出使能标志。 |
| VBAT | 57 | 86 | A7 | P | — | 备用电池 (B+) 输入。 |
| VBUS | 34 | 54 | H8 | P | — | USB VBus 连接 (5V 标称值)。 |
| VCAP | 56 | 85 | B7 | P | — | 外部滤波电容引脚。 |
| VDD | 10, 26, 38 | 2, 16, 37, 46, 62 | C2, G5, H6, K8, F8, E7, D6 | P | — | 数字逻辑和 I/O 引脚的正电源。 |
| VLCAP1 | 5 | 11 | F4 | P | ANA | LCD 驱动器电荷泵电容引脚。 |
| VLCAP2 | 6 | 12 | F2 | P | ANA | |
| VREF+ | 16 | 25, 29 | K2, K3 | I | ANA | 模拟参考电压输入 (高压)。 |
| VREF- | 15 | 24, 28 | K1, L2 | I | ANA | 模拟参考电压输入 (低压)。 |
| VSS | 9, 25, 41 | 15, 36, 45, 65, 75 | F5, G6, G7, F10, D10, B10, C6 | P | — | 数字逻辑和 I/O 引脚的参考地。 |
| VUSB3V3 | 35 | 55 | H9 | P | — | USB 收发器电源输入 (3.3V 标称值)。 |

图注: TTL = TTL 输入缓冲器
ANA = 模拟电平输入 / 输出

ST = 施密特触发器输入缓冲器
I²C = I²C/SMBus 输入缓冲器

PIC24FJ256GA412/GB412 系列

注:

PIC24FJ256GA412/GB412 系列

2.0 16 位单片机入门指南

2.1 基本连接要求

在开始使用 PIC24FJ256GA412/GB412 系列 16 位单片机进行开发之前，需要注意最低限度的器件引脚连接要求。

必须始终连接以下引脚：

- 所有 VDD 和 VSS 引脚（见第 2.2 节“电源引脚”）
- 所有模拟电源引脚（AVDD 和 AVSS，不论是否使用模拟器件功能）（见第 2.2 节“电源引脚”）
- USB 收发器电源 VUSB3V3（不论是否使用 USB 模块）（见第 2.2 节“电源引脚”）
- MCLR 引脚（见第 2.3 节“主复位（MCLR）引脚”）
- VCAP 引脚（见第 2.4 节“稳压器引脚（VCAP）”）

如果在最终应用中使用了以下引脚，则也必须连接它们：

- PGECx/PGEDx 引脚，用于进行在线串行编程（ICSP™）和调试（见第 2.5 节“ICSP 引脚”）
- OSCI 和 OSCO 引脚（使用外部振荡器源时）（见第 2.6 节“外部振荡器引脚”）

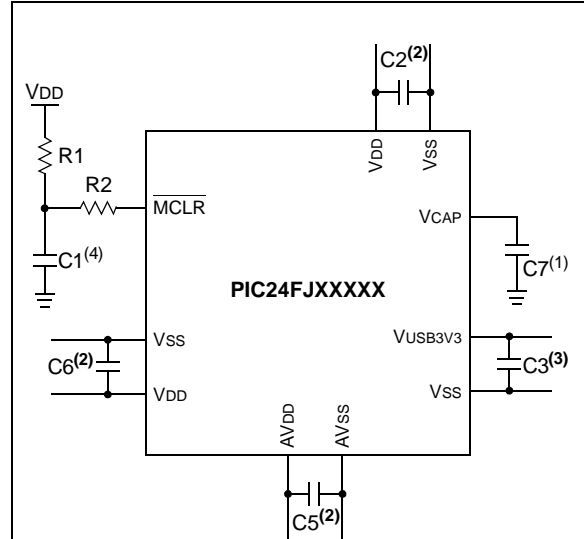
此外，可能还需要连接以下引脚：

- 实现模拟模块的外部参考电压时使用的任何参考电压引脚（AVREF+/AVREF-、CVREF+/CVREF- 和 DVREF+）

注： 不论是否使用任何模拟模块，都必须始终连接所有模拟电源和回路引脚。

图 2-1 中显示了最低限度的连接要求。

图 2-1: 建议的最低限度连接



要点（所有值均为建议值）：

C1 至 C6: 0.1 μ F, 20V 陶瓷电容

C7: 10 μ F, 6.3V 或更大, 钽电容或陶瓷电容

R1: 10 k Ω

R2: 100 Ω 至 470 Ω

注

- 1: 关于为 VCAP 选择适当电容的详细信息，请参见第 2.4 节“稳压器引脚（VCAP）”。
- 2: 所示示例针对的是带 5 个电源和接地引脚对（包括模拟和 USB）的 PIC24F 器件。其他器件的引脚对可能增多或减少，请相应地调整去耦电容的数量。
- 3: 仅在 PIC24FJXXXGB4XX 器件上实现。关于连接引脚来进行 USB 操作的详细信息，请参见第 20.1 节“硬件配置”。
- 4: C1 是可选的，更多信息请参见第 2.3 节“主复位（MCLR）引脚”和第 2.5 节“ICSP 引脚”。

PIC24FJ256GA412/GB412 系列

2.2 电源引脚

2.2.1 去耦电容

在每对电源引脚上必须使用去耦电容。这包括数字电源（VDD 和 VSS）和所有模拟电源（AVDD 和 AVSS）。

使用去耦电容时，需要考虑以下标准：

- **电容的类型和电容值：**建议使用参数为 0.1 μF （100 nF）、10-20V 的电容。电容应为低 ESR 元件，谐振频率处于 200 MHz 和更高范围。建议使用陶瓷电容。
- **在印刷电路板上的放置：**去耦电容应尽可能靠近引脚。建议将电容与器件放置在电路板的同一层。如果空间受到限制，可以使用过孔将电容放置在 PCB 的另一层，但请确保从引脚到电容的走线长度不超出 0.25 英寸（6 mm）。
- **高频噪声处理：**如果电路板遇到高频噪声（频率高于数十 MHz），则另外添加一个陶瓷电容，与上述去耦电容并联。第二个电容的电容值可以介于 0.001 μF 至 0.01 μF 之间。请将第二个电容放置在靠近每个主去耦电容的位置。在高速电路设计中，需要考虑让一对电容尽可能靠近电源和接地引脚。（例如，0.1 μF 电容与 0.001 μF 电容并联。）
- **最大程度提高性能：**对于从电源电路开始的电路板布线，需要将电源和返回走线先连接到去耦电容，然后再与器件引脚连接。这可以确保去耦电容是电源链中的第一个元件。同等重要的是尽可能减小电容和电源引脚之间的走线长度，从而降低 PCB 走线电感。

2.2.2 大容量电容

对于电源走线长度超出 6 英寸的电路板，建议对集成电路（包括单片机）使用大容量电容来提供本地电源。大容量电容的电容值应根据连接电源与器件的走线电阻和应用中器件的最大电流确定。也就是说，选择的大容量电容需要满足器件的可接受电压骤降要求。典型值的范围为 4.7 μF 至 47 μF 。

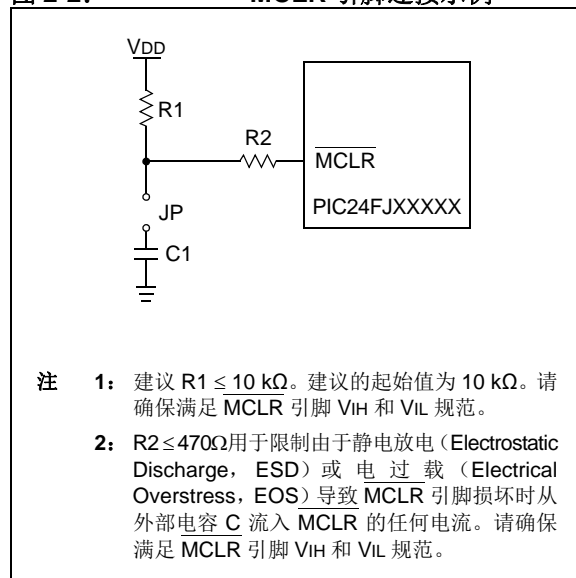
2.3 主复位（MCLR）引脚

MCLR 引脚提供两种特定的器件功能：器件复位，以及器件编程和调试。如果最终应用中不需要进行编程和调试，则只需直接连接 VDD 即可。添加其他元件有助于提高应用抵抗由于电压骤降导致意外复位的能力。图 2-1 给出了一种典型配置。根据应用的需求，还可以实现其他电路设计。

在编程和调试过程中，必须考虑到引脚上可能增加的电阻和电容。器件编程器和调试器会驱动 MCLR 引脚。因此，特定电平（V_{IH} 和 V_{IL}）和快速信号跳变一定不能受到不利影响。所以，需要根据应用和 PCB 需求来调整 R1 和 C1 的具体值。例如，在编程和调试操作期间，建议通过使用跳线将电容 C1 与 MCLR 引脚隔离（图 2-2）。在正常工作时，不需要这样的跳线。

与 MCLR 引脚关联的所有元件都应放置在距离该引脚 0.25 英寸（6 mm）的范围内。

图 2-2: MCLR 引脚连接示例



PIC24FJ256GA412/GB412 系列

2.4 稳压器引脚 (VCAP)

为了稳定片上稳压器的输出电压, VCAP 引脚上需要一个低 ESR ($< 5\Omega$) 电容。VCAP 引脚一定不能与 VDD 连接, 并且必须使用 $10\ \mu\text{F}$ 的电容接地。可以使用陶瓷电容或钽电容。表 2-1 列出了一些适用电容的示例。同等规格的电容都可以使用。

该电容的位置应靠近 VCAP。建议走线长度不要超出 0.25 英寸 (6 mm)。更多信息, 请参见第 36.0 节“电气特性”。

设计人员可以根据图 2-3 来评估候选器件的 ESR 等效值。关于连接和使用片上稳压器的详细信息, 请参见第 33.2 节“片上稳压器”。

图 2-3: 建议的 VCAP 的频率和 ESR 关系图

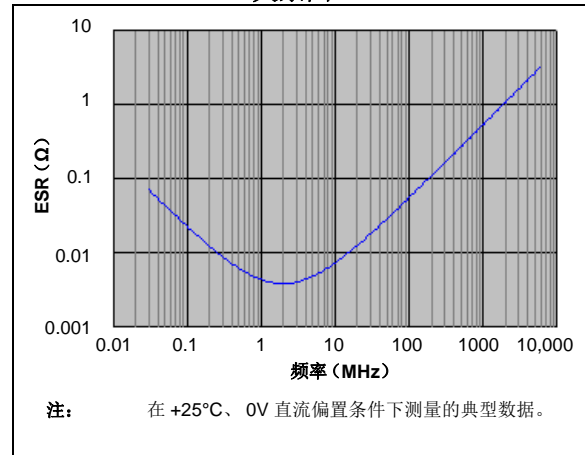


表 2-1: 适用的同等规格电容

| 制造商 | 部件编号 | 标称电容 | 基本容差 | 额定电压 | 温度范围 |
|-----------|--------------------|------------------|------------|------|--------------|
| TDK | C3216X7R1C106K | 10 μF | $\pm 10\%$ | 16V | -55 至 +125°C |
| TDK | C3216X5R1C106K | 10 μF | $\pm 10\%$ | 16V | -55 至 +85°C |
| Panasonic | ECJ-3YX1C106K | 10 μF | $\pm 10\%$ | 16V | -55 至 +125°C |
| Panasonic | ECJ-4YB1C106K | 10 μF | $\pm 10\%$ | 16V | -55 至 +85°C |
| Murata | GRM32DR71C106KA01L | 10 μF | $\pm 10\%$ | 16V | -55 至 +125°C |
| Murata | GRM31CR61C106KC31L | 10 μF | $\pm 10\%$ | 16V | -55 至 +85°C |

PIC24FJ256GA412/GB412 系列

2.4.1 陶瓷电容的注意事项

近年来，大容量、低压的贴片陶瓷电容性价比高，并且容量高达几十微法。低 ESR、尺寸小和其他一些特性使陶瓷电容适用于许多应用场合。

陶瓷电容适用于该单片机的内部稳压器。但是，在选择电容时需要谨慎，以确保它可以在应用的期望工作范围内维持足够的电容。

典型的低成本 10 μF 陶瓷电容提供了 X5R、X7R 和 Y5V 绝缘等级（其他类型也有，但较不常见）。这些电容类型的初始容差规范通常规定为 $\pm 10\%$ 至 $\pm 20\%$ （X5R 和 X7R）或 $-20\%/+80\%$ （Y5V）。但是，这些电容在应用中产生的有效电容还会因为其他一些因素而变化，例如所施加的直流偏置电压和温度。因此，电容在电路中的总公差要比初始公差规范宽的多。

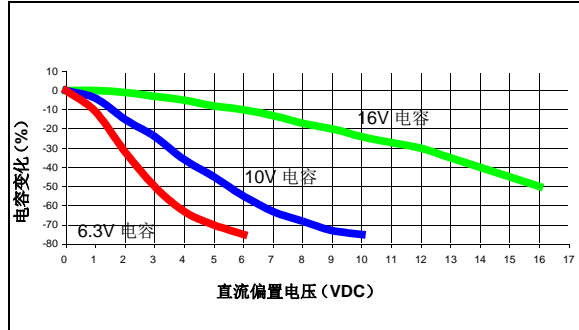
X5R 和 X7R 电容通常具有良好的温度稳定性（例如：容差在很宽的温度范围为 $\pm 15\%$ ，但关于确切规范，请参见制造商的数据手册）。然而，Y5V 电容在温度变化时的容值的变化范围通常很糟糕，为 $+22\%/-82\%$ 。由于极限温度容差的原因，一个 10 μF 的标称额定 Y5V 型电容可能无法提供足够的总电容来满足最低内部稳压器稳定性和瞬态响应要求。因此，如果应用必须在很宽的温度范围工作，则建议不要对内部稳压器使用 Y5V 电容。

除了温度容差之外，根据电容上所施加直流电压的不同，大容量陶瓷电容的有效电容也会显著变化。这种影响可能会非常显著，但却往往被人们忽视，或常常在文档中找不到相关说明。

图 2-4 给出了 X7R 型电容的典型直流偏置电压 — 电容图。

在选择用于内部稳压器的陶瓷电容时，建议选择高额定电压的电容，以使工作电压仅为最高额定电容电压的一小部分。例如，对于 2.5V 或 1.8V 的内核电压，选择额定电压为 16V 的陶瓷电容。表 2-1 列出了建议使用的电容。

图 2-4: 直流偏置电压和电容关系图



2.5 ICSP 引脚

PGECx 和 PGEDx 引脚用于进行在线串行编程 (ICSP) 和调试。建议尽可能减小 ICSP 连接器与器件 ICSP 引脚之间的走线长度。如果 ICSP 连接器会遇到 ESD 事件，则建议添加一个串联电阻，电阻值为几十欧姆，不要超出 100 Ω 。

建议不要在 PGECx 和 PGEDx 引脚上连接上拉电阻、串联二极管和电容，因为它们会影响编程器 / 调试器与器件的通信。如果应用需要此类分立元件，则在编程和调试期间从电路板上移除这些元件。或者，请参见相应器件闪存编程规范中的交流 / 直流特性与时序要求信息，了解关于容性负载限制、引脚输入高压 (VIH) 和输入低压 (VIL) 要求的信息。

对于器件仿真，请确保给器件编程的“通信通道选择”（即，PGECx/PGEDx 引脚）符合 ICSP 到 Microchip 调试器 / 仿真器工具的物理连接。

ICSP 转接头的 MCLR 应直接连接到器件上的 MCLR 引脚。接地电容（图 2-2 中的 C1）是可选的，但如果使用它，且其值超过 0.01 μF ，则可能会干扰 ICSP 操作。在大多数情况下，不需要该电容。

关于可用的 Microchip 开发工具连接要求的更多信息，请参见第 34.0 节“开发支持”。

2.6 外部振荡器引脚

许多单片机至少有两个振荡器可供选择：高频主振荡器和低频辅助振荡器（详细信息，请参见第 9.0 节“振荡器配置”）。

振荡器电路与器件应放置在电路板的同一层。请将振荡器电路放置在靠近相应振荡器引脚的位置，电路元件与引脚之间的距离不要超出 0.5 英寸（12 mm）。负载电容应靠近振荡器本身，位于电路板的同一层。

请在振荡器电路周围使用接地灌铜区，以将其与周围电路隔离。接地灌铜区应与 MCU 地直接连接。不要在接地灌铜区内安排任何信号走线或电源走线。此外，如果使用双面电路板，请避免在电路板上晶振所在位置的背面有任何走线。

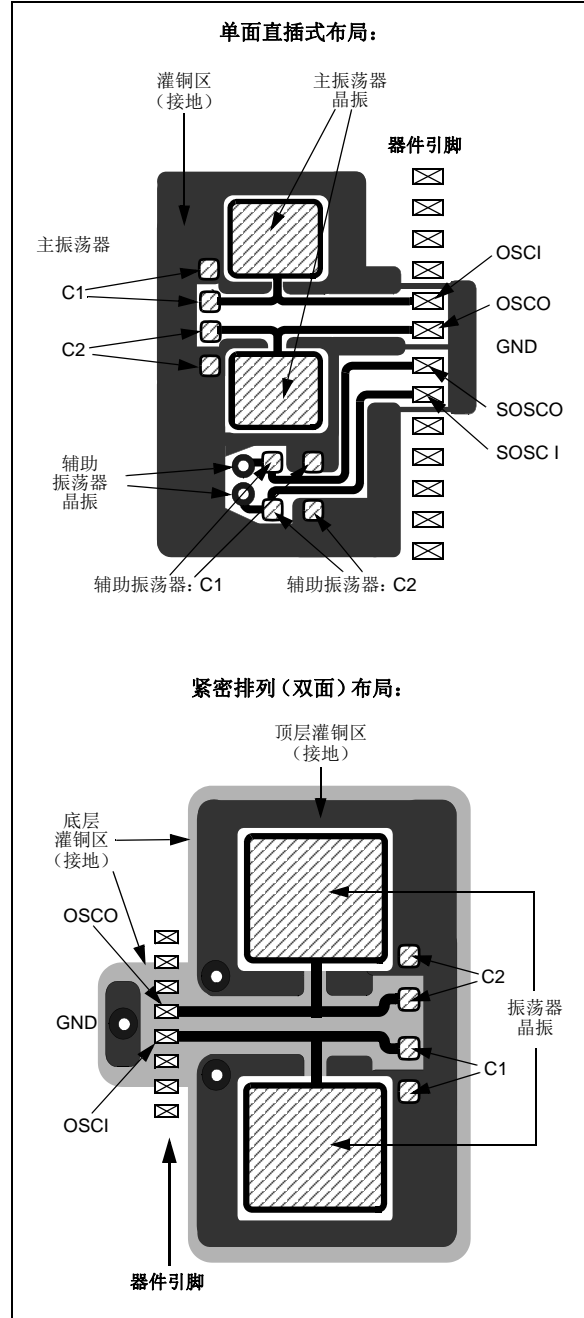
图 2-5 给出了一些布线建议。直插式封装可以采用可完全容纳振荡器引脚的单面布线来处理。对于引脚排列紧密的器件，单面布局则可能无法始终完全地容纳所有引脚和元件。一种适合的解决方案是将含有保护走线的部分连接到反面的接地层。在所有情形中，保护走线都必须回接到地。

在规划应用的走线和 I/O 分配时，需要确保相邻端口引脚和其他邻近振荡器的信号状态良好（即，无高频、无短暂上升和下降时间，以及无其他类似噪声）。

关于振荡器电路的其他信息和设计指南，请参见 Microchip 公司网站 (www.microchip.com) 上提供的以下应用笔记：

- AN826, “Crystal Oscillator Basics and Crystal Selection for rPIC™ and PICmicro® Devices”
- AN849, “Basic PICmicro® Oscillator Design”
- AN943, “Practical PICmicro® Oscillator Analysis and Design”
- AN949, “Making Your Oscillator Work”
- AN1798, “Crystal Selection for Low-Power Secondary Oscillator”

图 2-5: 振荡器电路的建议布线方式



PIC24FJ256GA412/GB412 系列

2.7 ICSP 操作期间的模拟和数字引脚配置

如果选择 ICSP 兼容仿真器作为调试器，它会自动将所有 ADC 输入引脚（ANx）初始化为“数字”引脚。这通过清零 ANSx 寄存器中的所有位来完成。更多具体信息，请参见第 11.2 节“配置模拟端口引脚（ANSx）”。

用户应用程序不得更改这些寄存器中对应于初始化仿真器的 ADC 引脚的位；否则，在调试器和器件之间会产生通信错误。

如果应用程序需要在调试会话期间使用某些 ADC 引脚作为模拟输入引脚，它必须将对应于要配置为模拟模式的引脚的位置 1。在任何时候，都不要更改任何其他位，特别是对应于 PGECx/PGEDx 对的那些位。

使用 Microchip 调试器 / 仿真器作为编程器时，用户应用程序必须正确配置 ANSx 寄存器。该寄存器的自动初始化仅在调试器操作期间执行。未能正确配置寄存器将导致所有 A/D 引脚被识别为模拟输入引脚，从而导致端口值读为逻辑 0，这可能会影响用户应用程序的功能。

2.8 未用 I/O

未用 I/O 引脚应配置为输出，并驱动为逻辑低电平状态。或者，将未用引脚通过一个 1 kΩ 至 10 kΩ 的电阻与 Vss 连接，并将输出驱动为逻辑低电平。

3.0 CPU

注： 本数据手册总结了 PIC24F 系列器件的特性。但是不应把本手册当作无所不包的参考大全来使用。关于 CPU 的更多信息，请参见《dsPIC33/PIC24 系列参考手册》的“带扩展数据空间（EDS）的 CPU”（DS39732）。该数据手册中的信息取代 FRM 中的信息。

PIC24F CPU 采用 16 位（数据）的改进型哈佛架构，具有增强指令集以及带有长度可变操作码字段的 24 位指令字。程序计数器（Program Counter, PC）为 23 位宽，可以寻址最大 4M 指令字的用户程序存储空间。单周期指令预取机制可帮助维持吞吐量并使指令的执行具有预测性。除了改变程序流的指令、双字传送（MOV.D）指令和表指令以外，所有指令都在单个周期内执行。使用 REPEAT 指令可以支持无开销的程序循环结构，该指令在任何时间都可以被中断。

PIC24F 器件在编程模型中有 16 个 16 位工作寄存器。每个工作寄存器都可以充当数据、地址或地址偏移寄存器。第 16 个工作寄存器（W15）用作软件堆栈指针（Software Stack Pointer, SSP）进行中断和调用。

数据空间（Data Space, DS）的低 32 KB 可以线性地进行访问。数据空间的高 32 KB 称为扩展数据空间，扩展数据 RAM、EPMP 存储空间或程序存储器可以映射到其中。

指令集架构（Instruction Set Architecture, ISA）与 PIC18 相比有了显著的提升，但仍保持了一定程度的向后兼容性。直接支持或通过简单的宏支持所有 PIC18 指令和寻址模式。对编译器执行效率的需求也促使了对 ISA 的许多改进。

内核支持固有（无操作数）、相对、立即数、存储器直接寻址模式和三组寻址模式。所有模式都支持寄存器直接寻址和各种寄存器间接寻址模式。每组都提供了最多 7 种寻址模式。指令根据其功能要求，与预定义的寻址模式相关联。

对于大多数指令，内核能在每个指令周期内执行一次数据（或程序数据）存储器读操作、一次工作寄存器（数据）读操作、一次数据存储器写操作和一次程序（指令）存储器读操作。因此可以支持三个操作数的指令，使三个操作数的运算（即， $A + B = C$ ）能在单个周期内执行。

内核中包括一个高速 17 位 x 17 位乘法器，显著提高了内核的运算能力和吞吐量。乘法器支持有符号、无符号和混合模式的 16 位 x 16 位或 8 位 x 8 位整数乘法。所有的乘法指令都在单个周期内执行。

已对 16 位 ALU 进行了改进使其具备一个支持整数除法的硬件，该硬件支持迭代的不可撤消的除法算法。它与 REPEAT 指令循环机制和迭代除法指令一起工作，支持 32 位（或 16 位）除以 16 位有符号和无符号整数的除法运算。所有除法运算都需要 19 个周期完成，但在任何周期边界上中断。

PIC24F 有一个向量异常机制，具有最多 8 个不可屏蔽陷阱源和最多 118 个中断源。可以为每个中断源分配 7 个优先级之一。

图 3-1 给出了 CPU 的框图。

3.1 编程模型

图 3-2 给出了 PIC24F 的编程模型。编程模型中的所有寄存器都是存储器映射的，并且可以由指令直接操作。

表 3-1 中提供了对每个寄存器的说明。所有与编程模型相关的寄存器都是存储器映射的。

PIC24FJ256GA412/GB412 系列

图 3-1: PIC24F CPU 内核框图

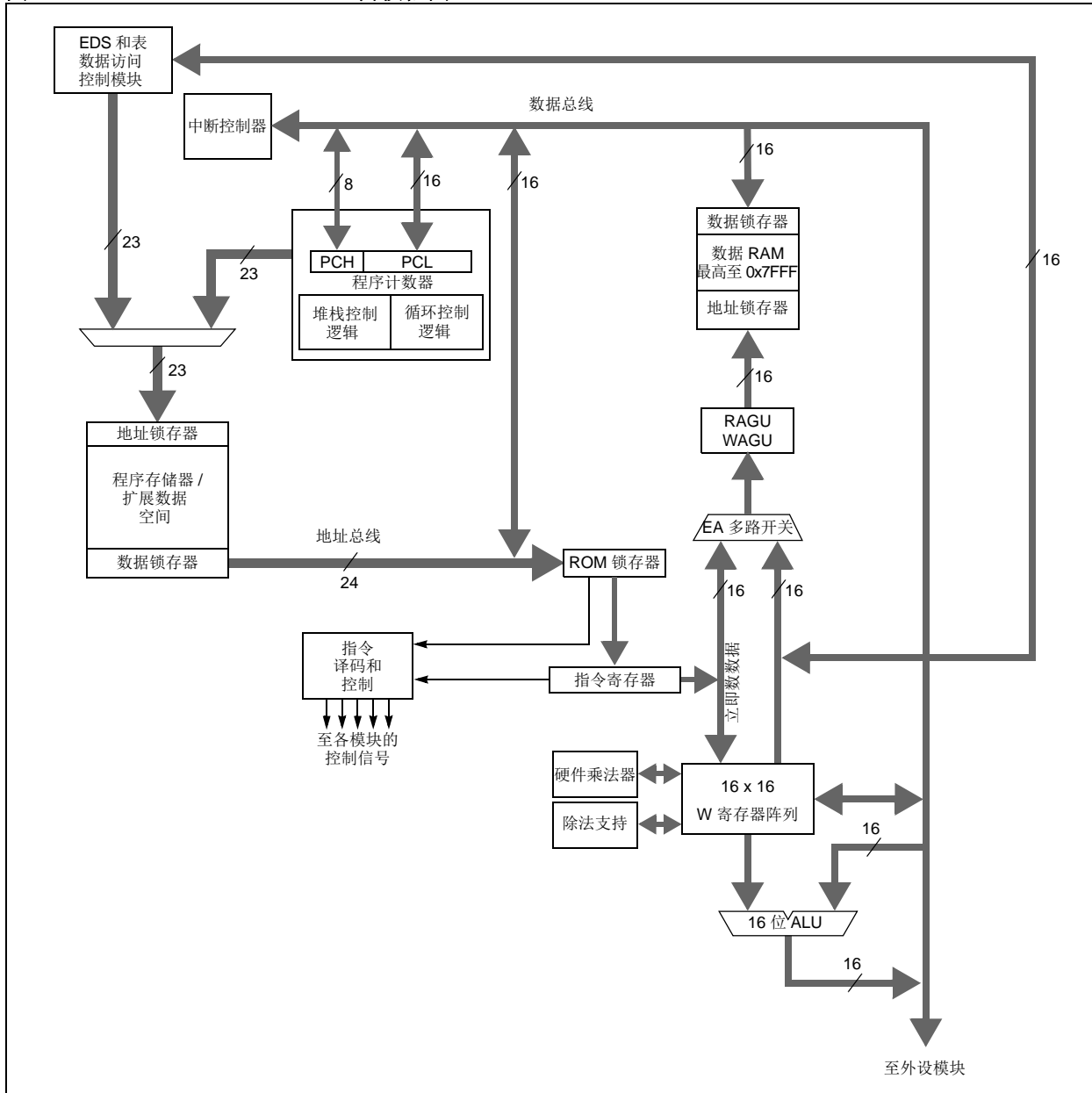
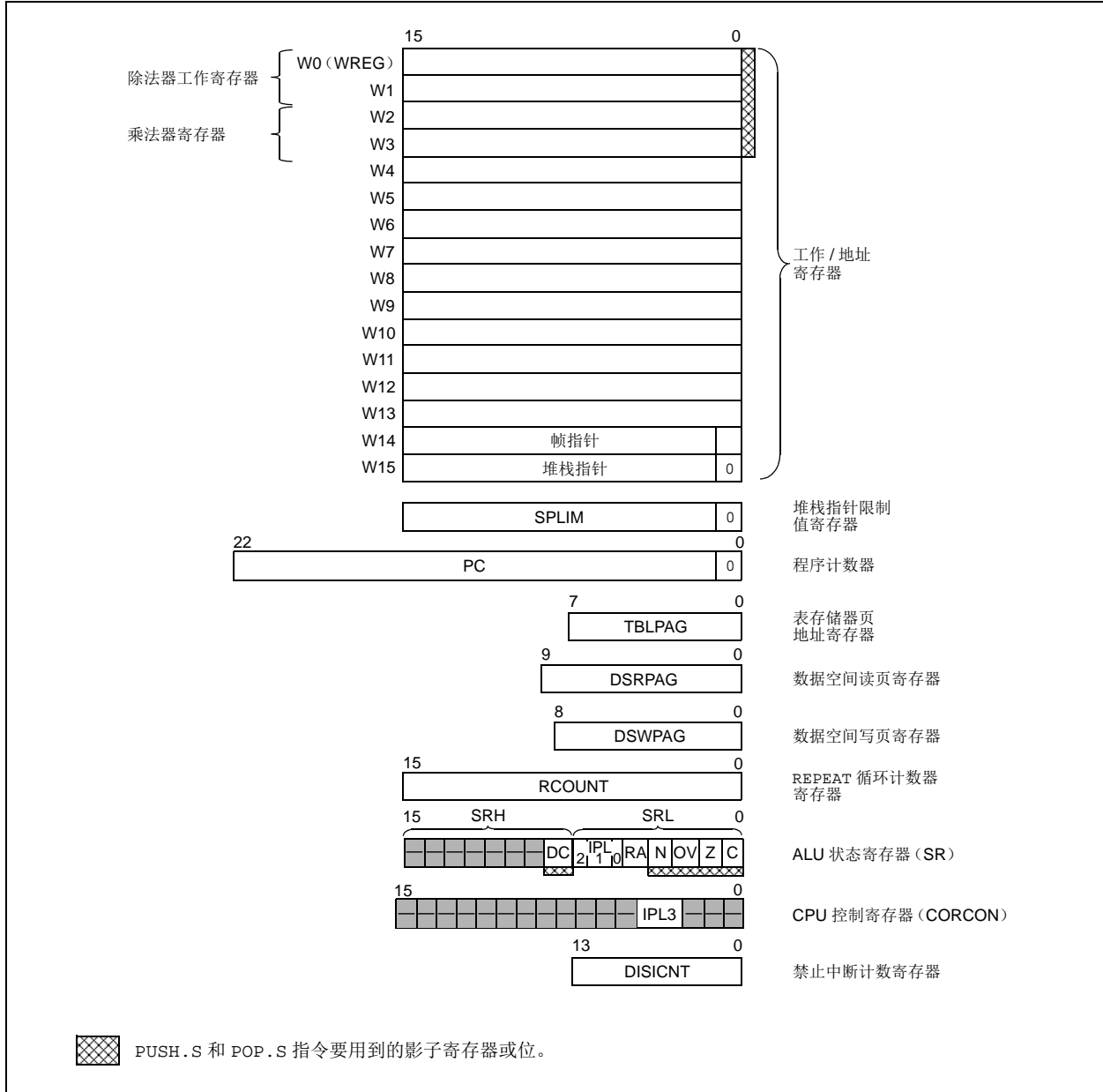


表 3-1: CPU 内核寄存器

| 寄存器名称 | 说明 |
|----------|-----------------|
| W0 至 W15 | 工作寄存器阵列 |
| PC | 23 位程序计数器 |
| SR | ALU 状态寄存器 |
| SPLIM | 堆栈指针限制值寄存器 |
| TBLPAG | 表存储器页地址寄存器 |
| RCOUNT | REPEAT 循环计数器寄存器 |
| CORCON | CPU 控制寄存器 |
| DISICNT | 禁止中断计数寄存器 |
| DSRPAG | 数据空间读页寄存器 |
| DSWPAG | 数据空间写页寄存器 |

PIC24FJ256GA412/GB412 系列

图 3-2: 编程模型



PIC24FJ256GA412/GB412 系列

3.2 CPU 控制寄存器

寄存器 3-1: SR: ALU 状态寄存器

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 |
| — | — | — | — | — | — | — | DC |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|----------------------|----------------------|----------------------|-----|-------|-------|-------|-------|
| R/W-0 ⁽¹⁾ | R/W-0 ⁽¹⁾ | R/W-0 ⁽¹⁾ | R-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| IPL2 ⁽²⁾ | IPL1 ⁽²⁾ | IPL0 ⁽²⁾ | RA | N | OV | Z | C |
| bit 7 | | | | | | | bit 0 |

图注:

| | | |
|--------------|---------|----------------|
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |
| | | x = 未知 |

- bit 15-9 **未实现:** 读为 0
- bit 8 **DC:** ALU 半进位 / 借位标志位
1 = 结果的第 4 个低位 (对于字节大小的数据) 或第 8 个低位 (对于字大小的数据) 发生了进位
0 = 结果的第 4 个或第 8 个低位未发生进位
- bit 7-5 **IPL<2:0>:** CPU 中断优先级状态位 ^(1,2)
111 = CPU 中断优先级为 7 (15); 禁止用户中断
110 = CPU 中断优先级为 6 (14)
101 = CPU 中断优先级为 5 (13)
100 = CPU 中断优先级为 4 (12)
011 = CPU 中断优先级为 3 (11)
010 = CPU 中断优先级为 2 (10)
001 = CPU 中断优先级为 1 (9)
000 = CPU 中断优先级为 0 (8)
- bit 4 **RA:** REPEAT 循环活动位
1 = 正在进行 REPEAT 循环
0 = 不在进行 REPEAT 循环
- bit 3 **N:** ALU 负标志位
1 = 结果为负
0 = 结果为非负 (零或正值)
- bit 2 **OV:** ALU 溢出标志位
1 = 有符号 (二进制补码) 算术运算中发生溢出 (本次运算)
0 = 未发生溢出
- bit 1 **Z:** ALU 全零标志位
1 = 影响 Z 位的任何运算在过去某时已将该位置 1
0 = 影响 Z 位的最近一次运算已将该位清零 (即运算结果非零)
- bit 0 **C:** ALU 进位 / 借位标志位
1 = 结果的最高有效位 (MSb) 发生了进位
0 = 结果的最高有效位未发生进位

注 1: 当 NSTDIS (INTCON1<15>) = 1 时, IPLx 状态位是只读的。
 注 2: IPLx 状态位与 IPL3 状态位 (CORCON<3>) 组合形成 CPU 中断优先级 (Interrupt Priority Level, IPL)。当 IPL3 = 1 时, 括号中的值表示 IPL。

PIC24FJ256GA412/GB412 系列

寄存器 3-2: CORCON: CPU 内核控制寄存器

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-------|-----|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|-----|-----|-----|---------------------|-----|-----|-----|
| U-0 | U-0 | U-0 | U-0 | R/C-0 | r-1 | U-0 | U-0 |
| — | — | — | — | IPL3 ⁽¹⁾ | — | — | — |
| bit 7 | | | | bit 0 | | | |

| | | |
|--------------|----------|----------------|
| 图注: | C = 可清零位 | r = 保留位 |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |
| | | x = 未知 |

- bit 15-4 **未实现:** 读为 0
- bit 3 **IPL3:** CPU 中断优先级状态位 ⁽¹⁾
 1 = CPU 中断优先级大于 7
 0 = CPU 中断优先级等于或小于 7
- bit 2 **保留:** 读为 1
- bit 1-0 **未实现:** 读为 0

注 1: IPL3 位与 IPL<2:0> 位 (SR<7:5>) 组合形成 CPU 中断优先级; 关于位说明, 请参见寄存器 3-1。

PIC24FJ256GA412/GB412 系列

3.3 算术逻辑单元 (ALU)

PIC24F ALU 为 16 位宽，并能进行加法、减法、移位和逻辑运算。除非另外声明，算术运算一般采用二进制补码方式进行。根据不同的运算，ALU 可能会影响 SR 寄存器中的进位标志位 (C)、全零标志位 (Z)、负标志位 (N)、溢出标志位 (OV) 和半进位标志位 (DC) 的值。在减法运算中，C 和 DC 状态位分别作为借位位和半借位位。

ALU 可根据使用的指令模式，执行 8 位或 16 位运算。根据指令的寻址模式，ALU 运算的数据可以来自 W 寄存器阵列或数据存储单元。同样，ALU 的输出数据可被写入 W 寄存器阵列或数据存储单元。

PIC24F CPU 融入了对乘法和除法的硬件支持。它带有专用的硬件乘法器以及支持 16 位除数除法的硬件。

3.3.1 乘法器

ALU 包含一个高速 17 位 x 17 位乘法器。它支持以下几种无符号、有符号或混合符号乘法运算模式：

- 16 位有符号 x 16 位有符号
- 16 位无符号 x 16 位无符号
- 16 位有符号 x 5 位 (立即数) 无符号
- 16 位无符号 x 16 位无符号
- 16 位无符号 x 5 位 (立即数) 无符号
- 16 位无符号 x 16 位有符号
- 8 位无符号 x 8 位无符号

3.3.2 除法器

除法模块支持具有以下数据长度的 32 位 /16 位和 16 位 /16 位有符号和无符号整数除法运算：

1. 32 位有符号 /16 位有符号除法
2. 32 位无符号 /16 位无符号除法
3. 16 位有符号 /16 位有符号除法
4. 16 位无符号 /16 位无符号除法

所有除法指令的商都被放在 W0 中，余数放在 W1 中。16 位有符号和无符号 DIV 指令可为 16 位除数指定任一 W 寄存器 (Wn)，为 32 位被除数指定任意两个连续的 W 寄存器 (W(m + 1):Wm)。除法运算中处理除数的每一位需要一个周期，因此 32 位 /16 位和 16 位 /16 位指令的执行周期数相同。

3.3.3 多位移位支持

PIC24F ALU 支持单个位和单周期、多位算术和逻辑移位。多位移位使用移位寄存器模块实现，能够在单个周期内执行最多 15 位的算术右移或最多 15 位的算术左移。所有的多位移位指令都只支持操作数源寄存器和结果目标寄存器的寄存器直接寻址模式。

表 3-2 中提供了使用移位操作的指令的完整汇总。

表 3-2: 使用单位和多位移位操作的指令

| 指令 | 说明 |
|-----|-----------------|
| ASR | 将源寄存器算术右移一位或多位。 |
| SL | 将源寄存器左移一位或多位。 |
| LSR | 将源寄存器逻辑右移一位或多位。 |

PIC24FJ256GA412/GB412 系列

4.0 存储器构成

作为哈佛架构器件，PIC24F 单片机具有独立的程序和数据存储空间以及总线。这一架构同时还允许在代码执行过程中从数据空间（DS）直接访问程序存储器。

位程序计数器（PC）、表操作或数据空间重映射得到的 24 位值寻址这一空间，如第 4.5 节“程序存储空间与数据存储空间接口”中所述。

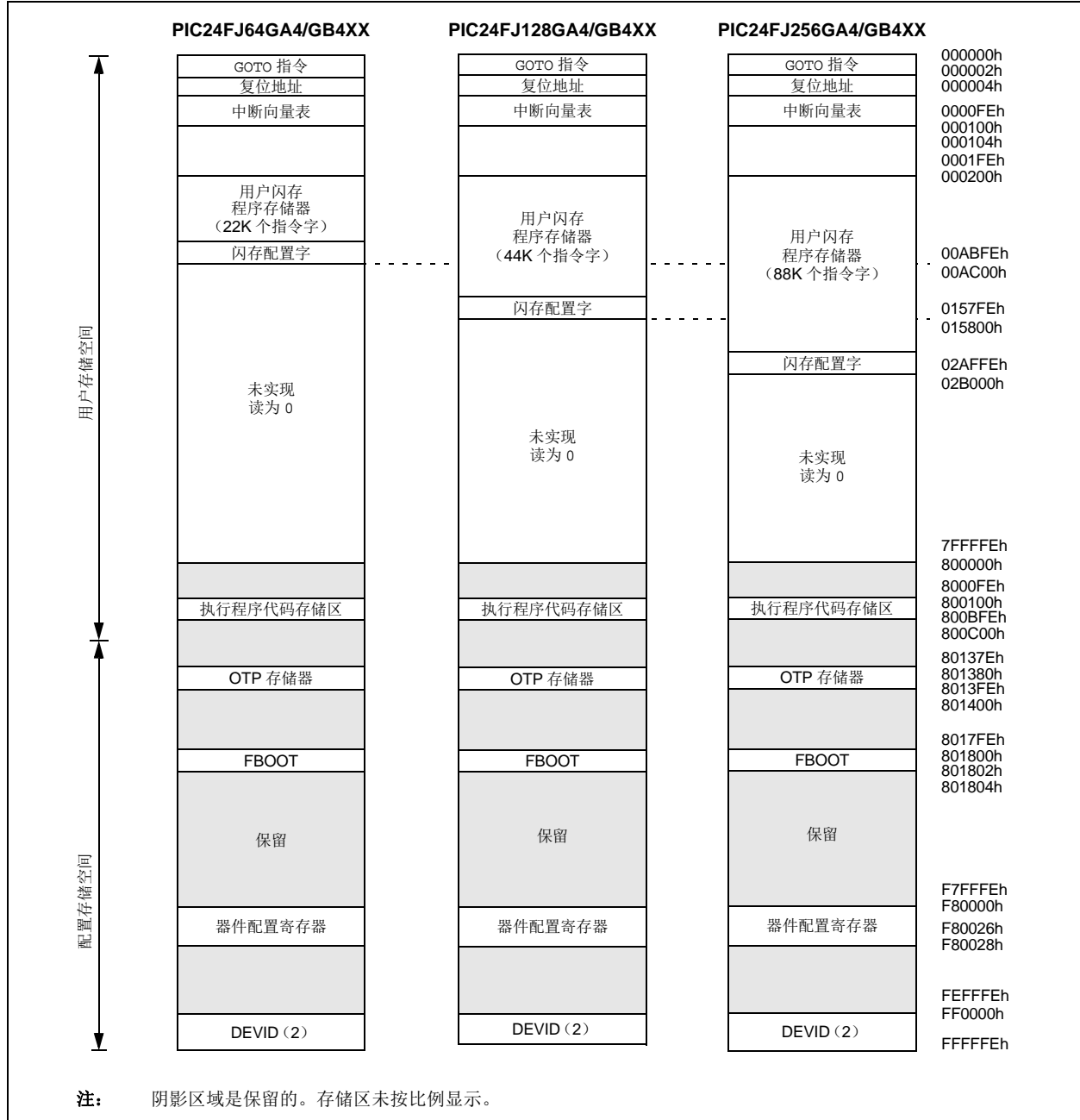
用户只能访问程序存储空间的低半地址部分（地址范围为 000000h 至 7FFFFFFh）。使用 TBLRD/TBLWT 指令时，情况有所不同，这两条指令使用 TBLPAG<7> 以允许访问配置存储空间中的配置位和器件 ID。

4.1 程序存储空间

PIC24FJ256GA412/GB412 系列器件的程序地址存储空间可存储 4M 个指令字。可通过由程序执行过程中 23

图 4-1 给出了 PIC24FJ256GA412/GB412 系列器件的存储器映射。

图 4-1: PIC24FJ256GA412/GB412 系列的默认程序存储器映射



PIC24FJ256GA412/GB412 系列

4.1.1 程序存储器构成

程序存储空间由可寻址的块构成。虽然它被视为24位宽，但将程序存储器的每个地址视作一个低位字和一个高位字的组合更加合理，其中高位字的高字节部分未实现。低位字的地址始终为偶数，而高位字的地址为奇数（图 4-2）。

程序存储器地址始终在低位字处按字对齐，并且在代码执行过程中地址将递增或递减 2。这种寻址模式也与数据存储空间寻址兼容，且为访问程序存储空间中的数据提供了可能。

4.1.2 存储器硬编码向量

所有 PIC24F 器件中从 000000h 至 000200h 之间的地址空间都是保留的，用来存储硬编码的程序执行向量。提供了一个硬件复位向量将代码执行从器件复位时 PC 的默认值重新定位到代码实际起始处。用户可在地址 000000h 处编写一条 GoTo 指令以将代码的实际起始地址设置为 000002h。

此外，PIC24F 器件还具有两个中断向量表（Interrupt Vector Table, IVT）。主 IVT 的位置是静态的，从 000004h 到 0000FFh。备用 IVT 的位置是可配置的，并且可以可选地使能。关于中断向量表更详细的讨论，请参见第 8.0 节“中断控制器”。

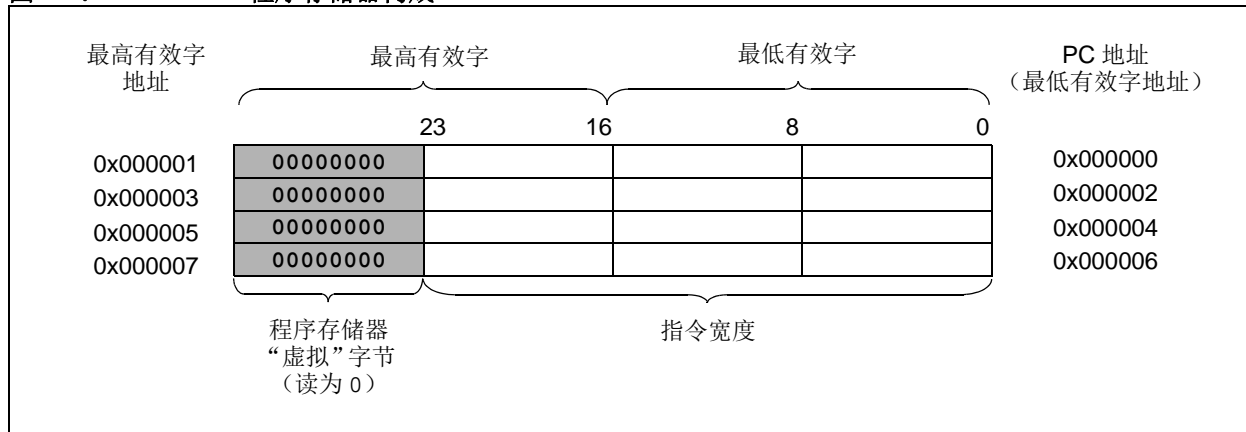
4.1.3 单分区和双分区存储器构成

PIC24FJ256GA412/GB412 系列器件支持一种单分区闪存模式和两种双分区闪存模式。双分区模式允许将器件编程为具有两个独立的应用程序，从而便于进行自举，或者可在运行时在不暂停 CPU 的情况下对一个应用程序进行编程。

在双分区模式下，器件的存储器均分为两个物理部分，称为分区 1 和分区 2。这两个分区中的每个分区均包含自己的程序存储器和配置字。在程序执行期间，只会执行其中一个分区中的代码；这就是活动分区。另一个分区或非活动分区不使用，但可以进行编程。

活动分区总是映射到逻辑地址 000000h 处，而非活动分区总是映射到逻辑地址 400000h 处。请注意，即使用户在活动和非活动之间切换代码分区时，活动分区的地址仍然为 000000h，非活动分区的地址仍然为 400000h。图 4-3 对单分区和双分区器件中用户存储空间的映射进行了比较。

图 4-2: 程序存储器构成



PIC24FJ256GA412/GB412 系列

图 4-3: 单分区和双分区闪存模式的程序存储器映射

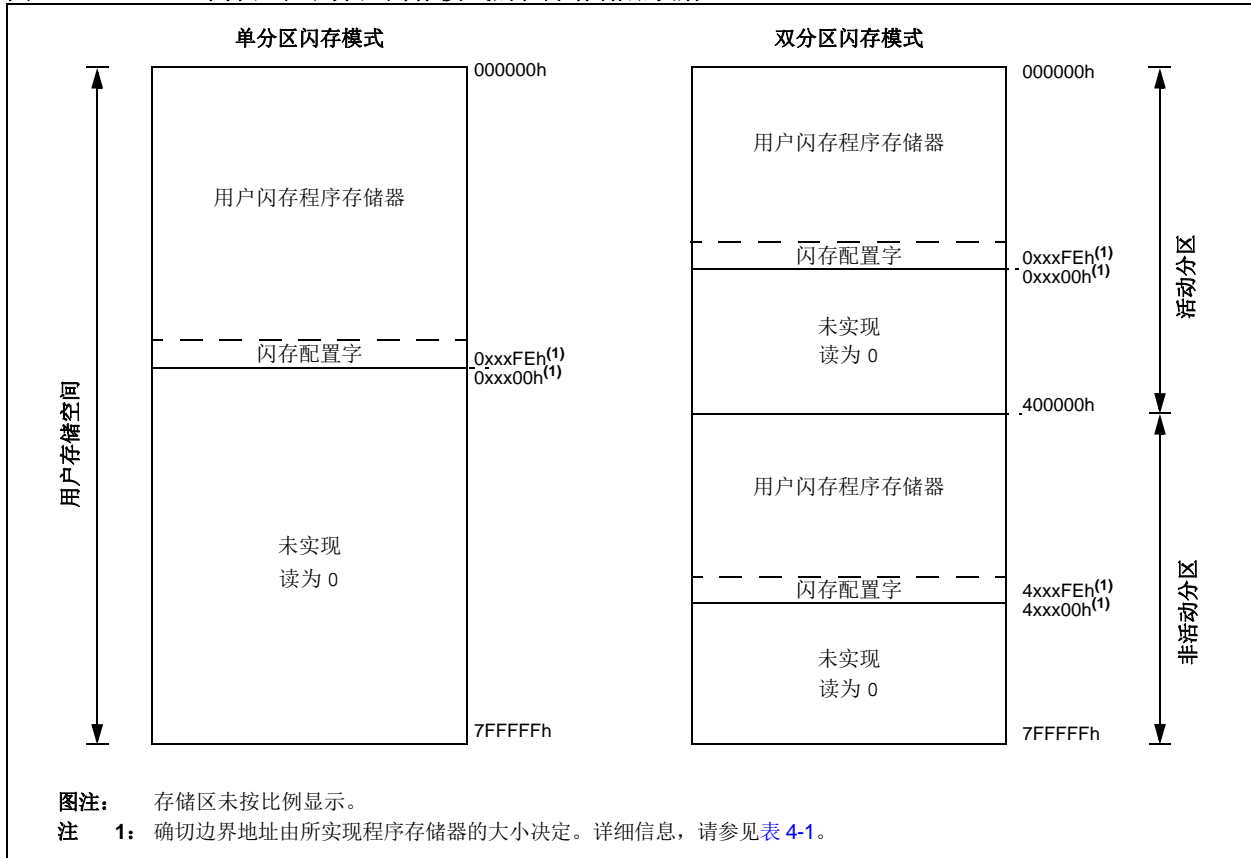


表 4-1: 程序存储器大小和边界

| 器件 | 程序存储器上边界（指令字） | | 写块 ⁽¹⁾ | 擦除块 ⁽¹⁾ | |
|-----------------|---------------|---------------|-------------------|--------------------|-------|
| | 单分区闪存模式 | 双分区闪存模式 | | | |
| | | 活动分区 | | | 非活动分区 |
| PIC24FJ256GX4XX | 02AFFEh (88K) | 0157FEh (44K) | 0157FEh (44K) | 1376 | 172 |
| PIC24FJ128GX4XX | 0157FEh (44K) | 00ABFEh (22K) | 00ABFEh (22K) | 688 | 86 |
| PIC24FJ64GX4XX | 00AFFEh (22K) | 0057FEh (11K) | 0057FEh (11K) | 352 | 44 |

注 1：1 个写块 = 64 个指令字；1 个擦除块 = 512 个指令字。

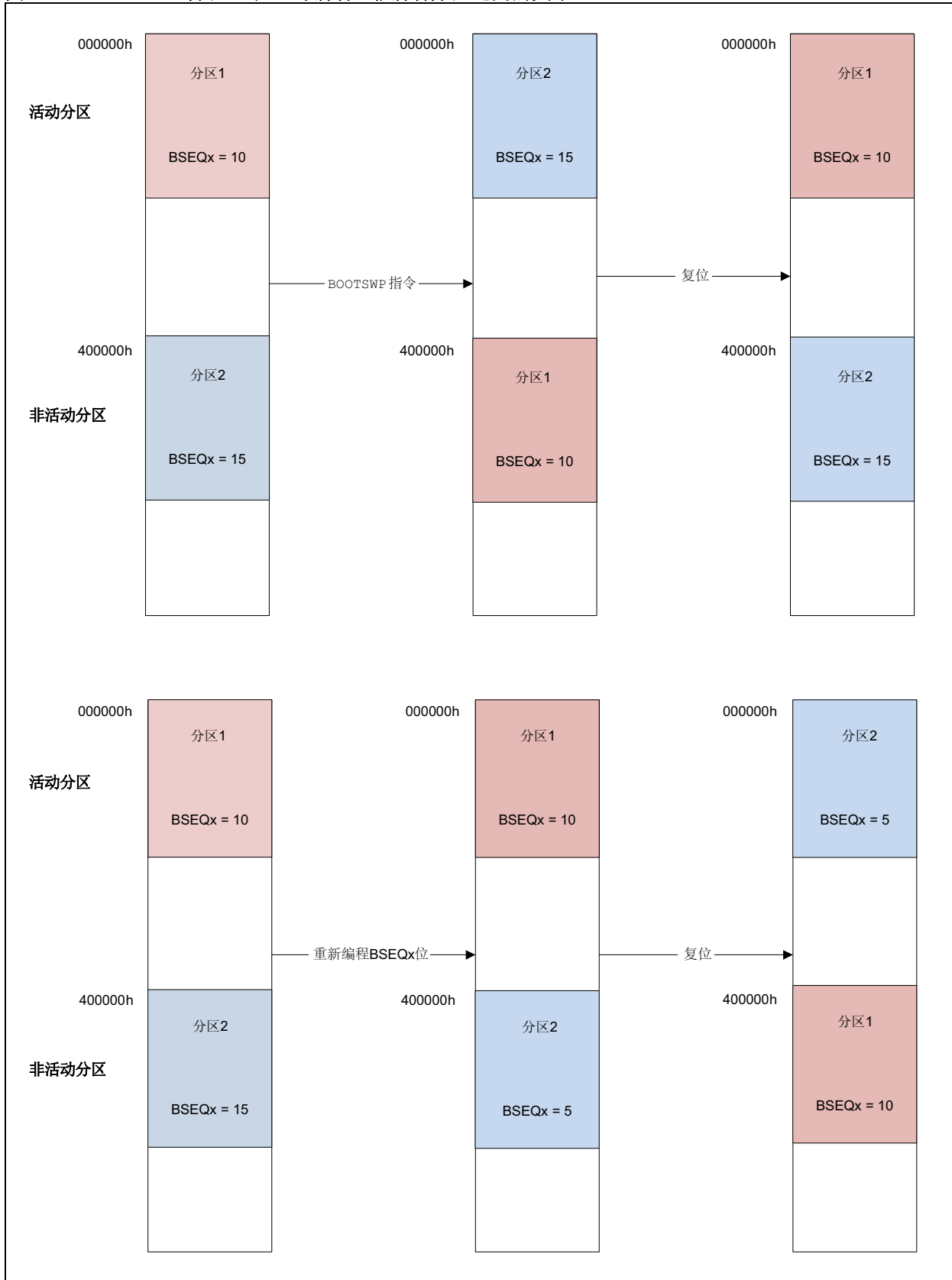
引导序列配置字（FBTSEQ）决定在复位后是分区 1 还是分区 2 为活动分区。如果器件在双分区模式下工作，则引导序列号较低的分区将作为活动分区工作（在单分区模式下不使用 FBTSEQ）。通过重新编程分区的引导序列号，可以在活动和非活动之间切换分区，但只有在执行器件复位之后才会更改活动分区。如果两个引导序列号相同，或者两个都已损坏，器件将使用分区 1 作为活动分区。如果只有一个引导序列号损坏，则器件将使用引导序列号未损坏的分区作为活动分区。

此外，用户还可以在运行时使用 BOOTSWP 指令更改活动分区。但发出 BOOTSWP 指令不会影响复位后的活动分区。图 4-4 说明了重新编程引导序列号或发出 BOOTSWP 指令如何影响分区 1 和 2（分别以红色和蓝色显示）与活动分区和非活动分区之间的关系。

可以使用 P2ACTIV 位（NVMCON<10>）来确定哪个物理分区是活动分区。如果 P2ACTIV = 1，则分区 2 是活动分区；如果 P2ACTIV = 0，则分区 1 是活动分区。

PIC24FJ256GA412/GB412 系列

图 4-4: 分区 1 和 2 与活动 / 非活动分区之间的关系



PIC24FJ256GA412/GB412 系列

4.1.4 闪存配置字

在 PIC24FJ256GA412/GB412 系列器件中，保留片上程序存储器的开始 9 个字用于配置信息。器件复位时，该配置信息会被复制到位于配置空间中的实际配置寄存器中。

PIC24FJ256GA412/GB412 系列器件的闪存配置字的地址范围如表 4-2 所示。图 4-1 给出了闪存配置字以及其他存储器向量在存储器映射中的位置。第 33.0 节“特殊功能”中提供了关于器件配置字的更多详细信息。

4.1.4.1 双分区配置字

在双分区闪存模式下，每个分区都具有自己的一组闪存配置字。活动分区中的这组完整的配置寄存器用于确定器件的配置；非活动分区中的配置字用于在该分区变为活动分区时确定器件的配置。但是，非活动分区中的一些配置寄存器（FSEC、FBSLIM 和 FSIGN）可用于确定活动分区能够如何访问非活动分区或如何允许活动分区访问非活动分区。

4.1.5 一次性可编程（OTP）存储器

PIC24FJ256GA412/GB412 系列器件提供了 384 字节的一次性可编程（OTP）存储器，位于地址 801380h 至 8013FEh。该存储器可以用于持久存储特定于应用程序的信息，对器件重新编程不会擦除该信息。这包括许多类型的信息，例如（但不限于）：

- 应用程序校验和
- 代码版本信息
- 产品信息
- 序列号
- 系统制造日期
- 生产批号

可以在任意模式下对 OTP 存储器进行编程，包括用户 RTSP 模式，但无法对它进行擦除。芯片擦除不会清除其数据。在编程之后，不能对它进行重写。

不要对 OTP 执行重复写操作。

表 4-2: PIC24FJ256GA412/GB412 系列器件的闪存配置字

| 器件系列 | 程序存储器 (字) | 配置字地址范围 | |
|-----------------------|--------------|-----------------|--------------------|
| | | 单分区 | 双分区 ⁽¹⁾ |
| PIC24FJ64GA4XX/GB4XX | 22,016 | 00AB80h:00ABB0h | 005580h:0055FCh |
| PIC24FJ128GA4XX/GB4XX | 44,032 | 015780h:0157B0h | 00AB80h:00ABFCh |
| PIC24FJ256GA4XX/GB4XX | 88,065 | 02AF80h:02AFB0h | 015780h:0157FCh |

注 1: 表中列出的是活动分区的地址。对于非活动分区，请加上 400000h。

PIC24FJ256GA412/GB412 系列

4.2 唯一器件标识符 (UDID)

在最终的制造过程中，所有（16 位器件）系列器件都会被编码一个唯一标识符或 UDID。该特性用于支持 Microchip 器件的制造可追溯性，供需要该特性的应用使用。应用制造商也可以将它用于可能需要唯一标识的任何方面，例如：

- 追踪器件
- 唯一序列号
- 唯一安全密钥

UDID 包含 5 个 24 位程序字。当一起获取这些字段时，它们构成一个唯一的 120 位标识符。

UDID 存储在 5 个只读单元中，位于器件配置空间中的 800F04h 和 800F0Ch 之间。表 4-3 列出了标识符字的地址，并显示了它们的内容。

表 4-3: UDID 地址

| 名称 | 地址 | Bit 23-16 | Bit 15-8 | Bit 7-0 |
|-------|--------|-----------|----------|----------|
| UDID1 | 800F04 | | | UDID 字 1 |
| UDID2 | 800F06 | | | UDID 字 2 |
| UDID3 | 800F08 | | | UDID 字 3 |
| UDID4 | 800F0A | | | UDID 字 4 |
| UDID5 | 800F0C | | | UDID 字 5 |

4.3 唯一器件标识符 (UDID) (TQAH 型号)

在最终的制造过程中，所有（16 位器件）系列器件都会被编码一个唯一标识符或 UDID。该特性用于支持 Microchip 器件的制造可追溯性，供需要该特性的应用使用。应用制造商也可以将它用于可能需要唯一标识的任何方面，例如：

- 追踪器件
- 唯一序列号
- 唯一安全密钥

UDID 包含 5 个 24 位程序字。当一起获取这些字段时，它们构成一个唯一的 120 位标识符。

UDID 存储在 5 个只读单元中，位于器件配置空间中的 801308h 和 80130Eh 之间。表 4-4 列出了标识符字的地址，并显示了它们的内容。

表 4-4: UDID 地址 (TQAH 型号)

| 名称 | 地址 | Bit 23-16 | Bit 15-8 | Bit 7-0 |
|-------|--------|-----------|----------|----------|
| UDID1 | 801308 | | | UDID 字 1 |
| UDID2 | 80130A | | | UDID 字 2 |
| UDID3 | 80130C | | | UDID 字 3 |
| UDID4 | 80130E | | | UDID 字 4 |

PIC24FJ256GA412/GB412 系列

4.4 数据存储空间

注： 本数据手册总结了 PIC24F 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。更多信息，请参见《dsPIC33/PIC24 系列参考手册》的“带扩展数据空间 (EDS) 的数据存储器” (DS39733)。该数据手册中的信息取代 FRM 中的信息。

PIC24F 内核具有 16 位宽的数据存储空间，可作为单个线性地址范围进行寻址。使用两个地址发生单元 (Address Generation Unit, AGU) 分别对数据空间 (DS) 执行读写操作。数据空间存储器映射如图 4-5 所示。

数据存储空间中的 16 位宽的数据地址指向数据空间内的字节。这种构成方式使得 DS 地址范围为 64 KB 即 32K 字。下半部分 (0000h 至 7FFFh) 用于所实现的 (片上) 存储器地址。

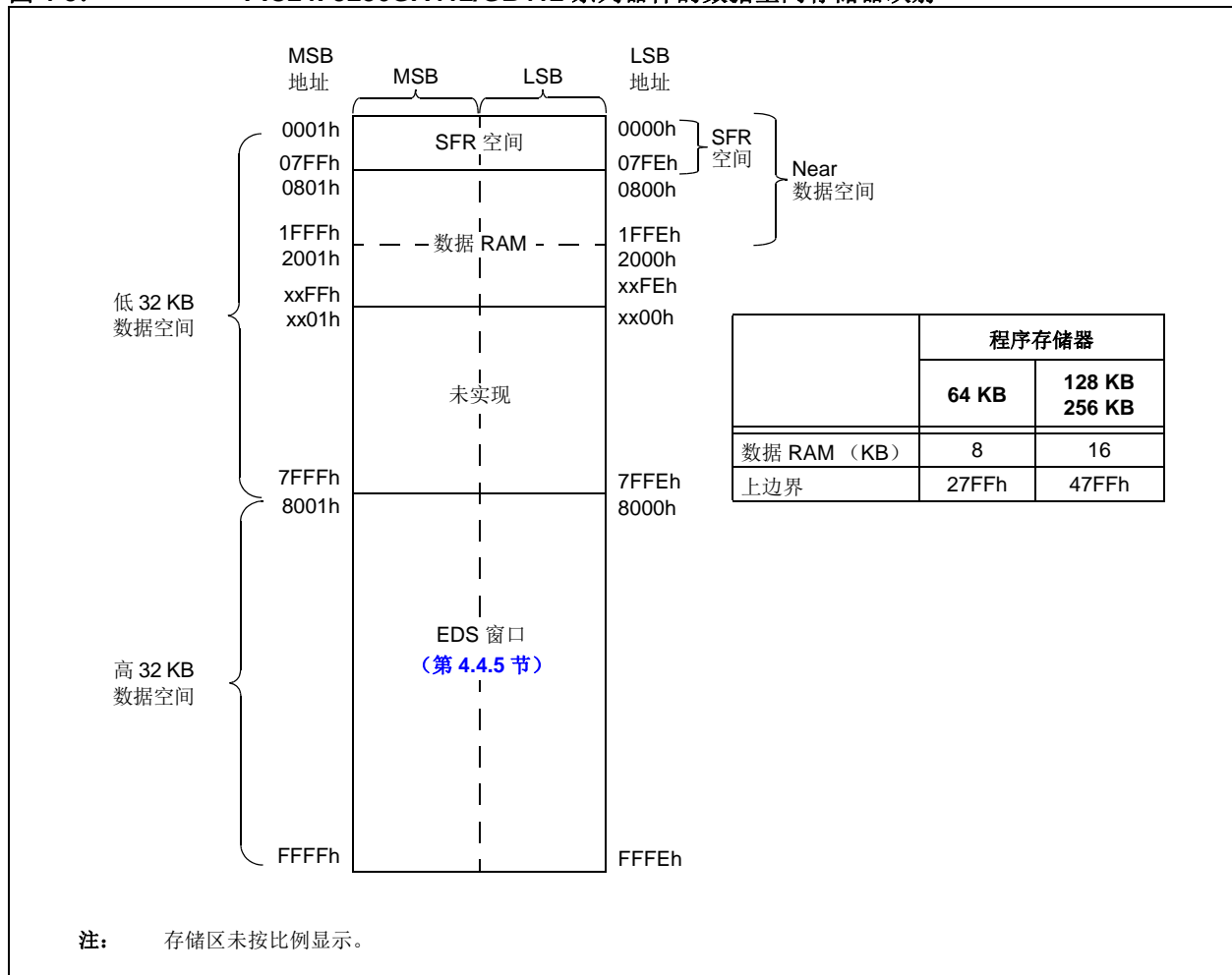
数据存储地址空间的上半部分 (8000h 至 FFFFh) 是用于访问扩展数据空间 (EDS) 的窗口。这使单片机可以直接访问超出标准 16 位地址范围的更大数据范围。第 4.4.5 节“扩展数据空间 (EDS)”对 EDS 进行了详细介绍。

具有 64 KB 程序存储器的器件在 DS 的下半部分实现了 8 KB 的数据 RAM (从 0800h 到 27FFh)。该系列中的所有其他器件实现了 16 KB 的数据 RAM (从 0800h 到 47FFh)。DS 的下半部分与先前不带 EDS 的 PIC24F 单片机兼容。

4.4.1 数据空间宽度

数据存储空间组织为可字节寻址的 16 位宽的块。数据存储器和寄存器中的数据是以 16 位字为单位对齐的，但所有数据空间有效地址 (EA) 都将解析为字节。每个字的最低有效字节 (Least Significant Byte, LSB) 具有偶地址，而最高有效字节 (Most Significant Byte, MSB) 则具有奇地址。

图 4-5: PIC24FJ256GA412/GB412 系列器件的数据空间存储器映射



PIC24FJ256GA412/GB412 系列

4.4.2 数据存储器和对齐方式

为了维持与PIC®MCU的后向兼容性和提高数据存储空间的使用效率，PIC24F指令集同时支持字和字节操作。字节访问会在内部对按字对齐的存储空间的所有EA进行计算调整。例如，对于执行后修改寄存器间接寻址模式[Ws++]的结果，字节操作时，内核将其识别为值Ws+1；而字操作时，内核将其识别为值Ws+2。

数据字节读操作将读取包含字节的整个字，使用任何EA的LSB来确定要选取的字节。选定的字节被放在数据路径的LSB。也就是说，数据存储器和寄存器被组织为两个并行的字节宽的实体，它们共享（字）地址译码，但写入线相互独立。数据字节写操作只写入阵列或寄存器中与字节地址匹配的那一侧。

所有字访问必须按偶地址对齐。不支持不对齐的字数据读取操作，所以在混合字节和字操作时，或者从8位MCU代码移植时，必须要小心。如果试图进行不对齐的读或写操作，将产生地址错误陷阱。如果在读操作时产生错误，正在执行的指令将完成；而如果在写操作时产生错误，指令仍将执行，但不会进行写入。无论是哪种情况，都会产生陷阱，从而系统和/或用户能够检查地址错误发生之前的机器状态。

所有装入W寄存器的字节都将被装入LSB。最高有效字节（MSB）不变。

提供了一条符号扩展（SE）指令，允许用户将8位有符号数据转换为16位有符号值。或者，对于16位无符号数据，用户可以通过在适当地址处执行一条零扩展（ZE）指令清零任何W寄存器的MSB。

尽管大多数指令能够对字或字节大小的数据进行操作，但必须要注意的是，某些指令仅适用于字操作。

4.4.3 NEAR 数据空间

在0000h和1FFFh之间的8KB的区域被称为Near数据空间。可以使用所有存储器直接寻址指令中的13位绝对地址字段直接寻址这一空间中的存储单元。可以间接寻址数据空间的其余部分。此外，还可以使用MOV指令寻址整个数据空间，支持使用16位地址字段的存储器直接寻址。

4.4.4 特殊功能寄存器（SFR）空间

Near数据空间的前2KB单元（从0000h至07FFh）主要被特殊功能寄存器（Special Function Register, SFR）占用。PIC24F内核和外设模块使用这些寄存器来控制器件的工作。

SFR分布在受其控制的模块中，通常一个模块会使用一组SFR。表4-5给出了SFR空间的图示，显示了实际实现的SFR。每个实现的区域代表一个32字节区域，其中至少有一个地址实现为一个SFR。表4-6至表4-13给出了已实现SFR及其地址的完整列表。

表 4-5: SFR 数据空间的已实现区域

| SFR 空间地址 | | | | | | | | |
|----------|------|------|--------------------|------|--------------------|------|---------|----------|
| | xx00 | xx20 | xx40 | xx60 | xx80 | xxA0 | xxC0 | xxE0 |
| 000h | 内核 | | | — | 中断 | | | — |
| 100h | 系统 | EPMP | CRC ⁽¹⁾ | PMD | 定时器 | — | CTM | RTCC |
| 200h | 捕捉 | 比较 | | MCCP | | | CMP/DAC | |
| 300h | SCCP | | | | UART | | | UART/SPI |
| 400h | SPI | | | CLC | I ² C | | DMA | |
| 500h | DMA | 加密引擎 | | | USB ⁽²⁾ | | LCD | |
| 600h | LCD | — | | I/O | | | | |
| 700h | I/O | A/D | | NVM | — | PPS | | — |

图注： — = 块大部分未实现或完全未实现。

注 1: 该区域包含系统控制寄存器（参考振荡器）。

注 2: 仅在 PIC24FJXXXGBXXX 器件中实现。

PIC24FJ256GA412/GB412 系列

表 4-6: SFR 块 000h

| 寄存器 | 地址 | 所有复位时的状态 | 寄存器 | 地址 | 所有复位时的状态 | 寄存器 | 地址 | 所有复位时的状态 |
|---------|-----|--------------------|---------|-----|-------------------|---------|-----|------------------|
| 内核 | | | 中断控制器 | | | IPC6 | 0B4 | -100-100-100-100 |
| WREG0 | 000 | 0000000000000000 | INTCON1 | 080 | 0000000000000001 | IPC7 | 0B6 | 1100110011001100 |
| WREG1 | 002 | 0000000000000000 | INTCON2 | 082 | 1001111011100000 | IPC8 | 0B8 | 1100110011001100 |
| WREG2 | 004 | 0000000000000000 | INTCON3 | 084 | 0111111000000000 | IPC9 | 0BA | 1100110011001100 |
| WREG3 | 006 | 0000000000000000 | INTCON4 | 086 | 1111111111111100 | IPC10 | 0BC | 1100110011001100 |
| WREG4 | 008 | 0000000000000000 | IFS0 | 088 | 0000000000000000 | IPC11 | 0BE | 1xxx110011001100 |
| WREG5 | 00A | 0000000000000000 | IFS1 | 08A | 0000000001000000 | IPC12 | 0C0 | 1xxx110011001xxx |
| WREG6 | 00C | 0000000000000000 | IFS2 | 08C | x0000000000000000 | IPC13 | 0C2 | 1100110011001111 |
| WREG7 | 00E | 0000000000000000 | IFS3 | 08E | 00000000001x00x | IPC14 | 0C4 | 1100110011001100 |
| WREG8 | 010 | 0000000000000000 | IFS4 | 090 | 1x0111100011000x | IPC15 | 0C6 | 1xxx110011001100 |
| WREG9 | 012 | 0000000000000000 | IFS5 | 092 | xx00000000000001 | IPC16 | 0C8 | 1100110011001xxx |
| WREG10 | 014 | 0000000000000000 | IFS6 | 094 | 000110111xx00000 | IPC17 | 0CA | 1100110011111111 |
| WREG11 | 016 | 0000000000000000 | IFS7 | 096 | 1111111111000000 | IPC18 | 0CC | 111111111xxx1100 |
| WREG12 | 018 | 0000000000000000 | IEC0 | 098 | 0000000000000000 | IPC19 | 0CE | 11111xxx11001111 |
| WREG13 | 01A | 0000000000000000 | IEC1 | 09A | 0000000001000000 | IPC20 | 0D0 | 1100110011001111 |
| WREG14 | 01C | 0000000000000000 | IEC2 | 09C | x0000000000000000 | IPC21 | 0D2 | 1100110011001100 |
| WREG15 | 01E | 0000000000000000 | IEC3 | 09E | x0000000001x00x | IPC22 | 0D4 | 1100110011001100 |
| SPLIM | 020 | xxxxxxxxxxxxxxxxx0 | IEC4 | 0A0 | 1x0111100011000x | IPC23 | 0D6 | 1xxx1xxx11001100 |
| PCL | 02E | 0000000000000000 | IEC5 | 0A2 | xx0000000000000F | IPC24 | 0D8 | 1100110011001100 |
| PCH | 030 | 1111111100000000 | IEC6 | 0A4 | 000110111xx00000 | IPC25 | 0DA | 11111xxx1xxx1100 |
| DSRPAG | 032 | 1111110000000000 | IEC7 | 0A6 | 1111111111000000 | IPC26 | 0DC | 1111110011111111 |
| DSWPAG | 034 | 1111111000000000 | IPC0 | 0A8 | 1100110011001100 | IPC27 | 0DE | 1100110011001111 |
| RCOUNT | 036 | xxxxxxxxxxxxxxxxxx | IPC1 | 0AA | 1100110011001100 | IPC28 | 0E0 | 1100110011001100 |
| SR | 042 | 1111111000000000 | IPC2 | 0AC | 1100110011001100 | IPC29 | 0E2 | 1111111111001100 |
| CORCON | 044 | 111111111110111 | IPC3 | 0AE | 1100110011001100 | INTTREG | 0E4 | 0101000000000000 |
| DISICNT | 052 | 1xxxxxxxxxxxxxxxxx | IPC4 | 0B0 | 1100110011001100 | | | |
| TBLPAG | 054 | 1111111100000000 | IPC5 | 0B2 | 1100110011111100 | | | |

图注: x = 值未知或不确定。复位值和地址值均以十六进制表示。

PIC24FJ256GA412/GB412 系列

表 4-7: SFR 块 100h

| 寄存器 | 地址 | 所有复位时的状态 | 寄存器 | 地址 | 所有复位时的状态 | 寄存器 | 地址 | 所有复位时的状态 |
|----------------|-----|---------------------------------|-----------|------|----------------------|-----------|-----|--------------------|
| 时钟 / 系统控制 | | | CRCDATL | 160 | xxxxxxxxxxxxxxxxxxxx | T4CON | 1AE | 010111xx10000101 |
| OSCCON | 100 | 注 1 | CRCDATL | 162 | xxxxxxxxxxxxxxxxxxxx | T5CON | 1B0 | 010111xx10001101 |
| CLKDIV | 102 | 0000000100q11111 | CRCWDATL | 164 | xxxxxxxxxxxxxxxxxxxx | CTMU | | |
| CLKDIV2 | 104 | 1111111111111111 | CRCWDATH | 166 | xxxxxxxxxxxxxxxxxxxx | CTMUCON1L | 1C0 | 0100000000000000 |
| OSCTUN | 106 | 0100000011000000 | REFOCONL | 168 | 0100010011110000 | CTMUCON1H | 1C2 | 0000000000000011 |
| RCON | 10C | 0010100000000011 ⁽²⁾ | REFOCONH | 16A | 1000000000000000 | CTMUCON2L | 1C4 | 1111111111101000 |
| RCON2 | 10E | 111111111111xxxx ⁽²⁾ | REFOTRIML | 16Ch | 0000000000000000 | CTMUCON2H | 1C6 | 1111111111111111 |
| HLVDCON | 110 | 0101111100010000 | REFOTRIMH | 16E | 1111111111111111 | RTCC | | |
| DSCON | 112 | 011xx11111111000 ⁽²⁾ | 外设模块禁止 | | | RTCCON1L | 1CC | x111xxxxxxxxx11xx |
| DSWAKE | 114 | 1111111001100011 ⁽²⁾ | PMD1 | 178 | 0000011100000110 | RTCCON1H | 1CE | xx11xxxxxxxxxxxxxx |
| DSGPRO | 116 | 0000000000000000 ⁽²⁾ | PMD2 | 17A | 1100000011000000 | RTCCON2L | 1D0 | xxxxx111xxxx11xx |
| DSGPR1 | 118 | 0000000000000000 ⁽²⁾ | PMD3 | 17C | 1111101000010x01 | RTCCON2H | 1D2 | xxxxxxxxxxxxxxxxxx |
| 并行主端口 | | | PMD4 | 17E | 1111111111010000 | RTCCON3L | 1D4 | xxxxxxxxxxxxxxxxxx |
| PMCON1 | 128 | 0100010000001000 | PMD5 | 180 | 111111111xxxxxxx | RTCCON3H | 1D6 | 1111111111111111 |
| PMCON2 | 12A | 0100111100000000 | PMD6 | 182 | 11111110111111x0 | RTCSTATL | 1D8 | 11111111x1xxxxxx |
| PMCON3 | 12C | 0000100010000000 | PMD7 | 184 | 1111111110011111 | RTCSTATH | 1DA | 1111111111111111 |
| PMCON4 | 12E | 0000000000000000 | PMD8 | 186 | 11111111xxxxxx10 | TIMEL | 1DC | 1xxxxxxxx11111111 |
| PMCS1CF | 130 | 0000100000011111 | 定时器 | | | TIMEH | 1DE | 11xxxxxxxxxxxxxxxx |
| PMCS1BS | 132 | 0000000001110111 | TMR1 | 190 | 0000000000000000 | DATEL | 1E0 | 11xxxxxxxx11111xxx |
| PMCS1MD | 134 | 0000011100000000 | PR1 | 192 | 1111111111111111 | DATEH | 1E2 | xxxxxxxx111xxxxx |
| PMCS2CF | 136 | 0000100000011111 | T1CON | 194 | 0101110010001001 | ALMTIMEL | 1E4 | 1xxxxxxxx11111111 |
| PMCS2BS | 138 | 0000000001110111 | TMR2 | 196 | 0000000000000000 | ALMTIMEH | 1E6 | 11xxxxxxxxxxxxxxxx |
| PMCS2MD | 13A | 0000011100000000 | TMR3HLD | 198 | 0000000000000000 | ALMDATEL | 1E8 | 11xxxxxxxx11111xxx |
| PMDOUT1 | 13C | xxxxxxxxxxxxxxxxxx | TMR3 | 19A | 0000000000000000 | ALMDATEH | 1EA | xxxxxxxx111xxxxx |
| PMDOUT2 | 13E | xxxxxxxxxxxxxxxxxx | PR2 | 19C | 1111111111111111 | TSATIMEL | 1EC | 1xxxxxxxx11111111 |
| PMDIN1 | 140 | xxxxxxxxxxxxxxxxxx | PR3 | 19E | 1111111111111111 | TSATIMEH | 1EE | 11xxxxxxxxxxxxxxxx |
| PMDIN2 | 142 | xxxxxxxxxxxxxxxxxx | T2CON | 1A0 | 010111xx10000101 | TSADATEL | 1F0 | 11xxxxxxxx11111xxx |
| PMSTAT | 144 | 0011000010111111 | T3CON | 1A2 | 010111xx10001101 | TSADATEH | 1F2 | xxxxxxxx111xxxxx |
| CRC 发生器 / REFO | | | TMR4 | 1A4 | 0000000000000000 | TSBTIMEL | 1F4 | 1xxxxxxxx11111111 |
| CRCCON1 | 158 | 0100000001x00111 | TMR5H | 1A6 | 0000000000000000 | TSBTIMEH | 1F6 | 11xxxxxxxxxxxxxxxx |
| CRCCON2 | 15A | 1110000011100000 | TMR5 | 1A8 | 0000000000000000 | TSBDATEL | 1F8 | 11xxxxxxxx11111xxx |
| CRCXORL | 15C | 0000000000000001 | PR4 | 1AA | 1111111111111111 | TSBDATEH | 1FA | xxxxxxxx111xxxxx |
| CRCXORH | 15E | 0000000000000000 | PR5 | 1AC | 1111111111111111 | | | |

图注: x = 值未知或不确定。复位值和地址值均以十六进制表示。

注 1: OSCCON 寄存器的复位值取决于复位事件的类型和器件配置。更多信息, 请参见第 9.0 节“振荡器配置”。

2: 这些寄存器的复位值取决于复位事件的类型。更多信息, 请参见第 7.0 节“复位”。

PIC24FJ256GA412/GB412 系列

表 4-8: SFR 块 200h

| 寄存器 | 地址 | 所有复位时的状态 | 寄存器 | 地址 | 所有复位时的状态 | 寄存器 | 地址 | 所有复位时的状态 |
|-----------|-----|------------------|------------------------|-----|------------------|------------------|-----|-------------------|
| 输入捕捉 | | | OC4CON2 | 250 | 0000100000001100 | CCP2TMRH | 2A2 | 0000000000000000 |
| IC1CON1 | 200 | 1100001110000000 | OC4RS | 252 | xxxxxxxxxxxxxxxx | CCP2PRL | 2A4 | 1111111111111111 |
| IC1CON2 | 202 | 1111111000101101 | OC4R | 254 | xxxxxxxxxxxxxxxx | CCP2PRH | 2A6 | 1111111111111111 |
| IC1BUF | 204 | 0000000000000000 | OC4TMR | 256 | xxxxxxxxxxxxxxxx | CCP2RAL | 2A8 | 0000000000000000 |
| IC1TMR | 206 | 0000000000000000 | OC5CON1 | 258 | 1100000000000000 | CCP2RAH | 2AA | 1111111111111111 |
| IC2CON1 | 208 | 1100001110000000 | OC5CON2 | 25A | 0000100000001100 | CCP2RBL | 2AC | 0000000000000000 |
| IC2CON2 | 20A | 1111111000101101 | OC5RS | 25C | xxxxxxxxxxxxxxxx | CCP2RBH | 2AE | 1111111111111111 |
| IC2BUF | 20C | 0000000000000000 | OC5R | 25E | xxxxxxxxxxxxxxxx | CCP2BUFL | 2B0 | 0000000000000000 |
| IC2TMR | 20E | 0000000000000000 | OC5TMR | 260 | xxxxxxxxxxxxxxxx | CCP2BUFH | 2B2 | 0000000000000000 |
| IC3CON1 | 210 | 1100001110000000 | OC6CON1 | 262 | 1100000000000000 | CCP3CON1L | 2B4 | 0100000000000000 |
| IC3CON2 | 212 | 1111111000101101 | OC6CON2 | 264 | 0000100000001100 | CCP3CON1H | 2B6 | 0011000000000000 |
| IC3BUF | 214 | 0000000000000000 | OC6RS | 266 | xxxxxxxxxxxxxxxx | CCP3CON2L | 2B8 | 0010111100000000 |
| IC3TMR | 216 | 0000000000000000 | OC6R | 268 | xxxxxxxxxxxxxxxx | CCP3CON2H | 2BA | 0100000100100000 |
| IC4CON1 | 218 | 1100001110000000 | OC6TMR | 26A | xxxxxxxxxxxxxxxx | CCP3CON3L | 2BC | 1111111111000000 |
| IC4CON2 | 21A | 1111111000101101 | CCP/ 定时器 (MCCP) | | | CCP3CON3H | 2BE | 0000100011000000 |
| IC4BUF | 21C | 0000000000000000 | CCP1CON1L | 26C | 0100000000000000 | CCP3STATL | 2C0 | 1111101100xx0000 |
| IC4TMR | 21E | 0000000000000000 | CCP1CON1H | 26E | 0011000000000000 | CCP3STATH | 2C2 | 1111111111100000 |
| IC5CON1 | 220 | 1100001110000000 | CCP1CON2L | 270 | 0010111100000000 | CCP3TMRL | 2C4 | 0000000000000000 |
| IC5CON2 | 222 | 1111111000101101 | CCP1CON2H | 272 | 0100000100100000 | CCP3TMRH | 2C6 | 0000000000000000 |
| IC5BUF | 224 | 0000000000000000 | CCP1CON3L | 274 | 1111111111000000 | CCP3PRL | 2C8 | 1111111111111111 |
| IC5TMR | 226 | 0000000000000000 | CCP1CON3H | 276 | 0000100011000000 | CCP3PRH | 2CA | 1111111111111111 |
| IC6CON1 | 228 | 1100001110000000 | CCP1STATL | 278 | 1111101100xx0000 | CCP3RAL | 2CC | 0000000000000000 |
| IC6CON2 | 22A | 1111111000101101 | CCP1STATH | 27A | 1111111111100000 | CCP3RAH | 2CE | 1111111111111111 |
| IC6BUF | 22C | 0000000000000000 | CCP1TMRL | 27C | 1111111111100000 | CCP3RBL | 2D0 | 0000000000000000 |
| IC6TMR | 22E | 0000000000000000 | CCP1TMRH | 27E | 0000000000000000 | CCP3RBH | 2D2 | 1111111111111111 |
| 输出比较 /PWM | | | CCP1PRL | 280 | 0000000000000000 | CCP3BUFL | 2D4 | 0000000000000000 |
| OC1CON1 | 230 | 1100000000000000 | CCP1PRH | 282 | 1111111111111111 | CCP3BUFH | 2D6 | 0000000000000000 |
| OC1CON2 | 232 | 0000100000001100 | CCP1RAL | 284 | 1111111111111111 | 比较器 /DAC/ 模拟引脚控制 | | |
| OC1RS | 234 | xxxxxxxxxxxxxxxx | CCP1RAH | 286 | 1111111111111111 | CMSTAT | 2E6 | 0111110011111100 |
| OC1R | 236 | xxxxxxxxxxxxxxxx | CCP1RBL | 288 | 0000000000000000 | CVRCON | 2E8 | 11111000000xxxxx |
| OC1TMR | 238 | xxxxxxxxxxxxxxxx | CCP1RBH | 28A | 1111111111111111 | CM1CON | 2EA | 0001110000101100 |
| OC2CON1 | 23A | 1100000000000000 | CCP1BUFL | 28C | 0000000000000000 | CM2CON | 2EC | 0001110000101100 |
| OC2CON2 | 23C | 0000100000001100 | CCP1BUFH | 28E | 0000000000000000 | CM3CON | 2EE | 0001110000101100 |
| OC2RS | 23E | xxxxxxxxxxxxxxxx | CCP2CON1L | 290 | 0100000000000000 | ANCFG | 2F4 | 1111111111xxxxxx |
| OC2R | 240 | xxxxxxxxxxxxxxxx | CCP2CON1H | 292 | 0011000000000000 | DAC1CON | 2F8 | x1xxx11xxxxxxxxxx |
| OC2TMR | 242 | xxxxxxxxxxxxxxxx | CCP2CON2L | 294 | 0010111100000000 | DAC1DAT | 2FA | xxxxxxxxxxxxxxxx |
| OC3CON1 | 244 | 1100000000000000 | CCP2CON2H | 296 | 0100000100100000 | | | |
| OC3CON2 | 246 | 0000100000001100 | CCP2CON3L | 298 | 1111111111000000 | | | |
| OC3RS | 248 | xxxxxxxxxxxxxxxx | CCP2CON3H | 29A | 0000100011000000 | | | |
| OC3R | 24A | xxxxxxxxxxxxxxxx | CCP2STATL | 29C | 1111101100xx0000 | | | |
| OC3TMR | 24C | xxxxxxxxxxxxxxxx | CCP2STATH | 29E | 1111111111100000 | | | |
| OC4CON1 | 24E | 1100000000000000 | CCP2TMRL | 2A0 | 0000000000000000 | | | |

图注: x = 值未知或不确定。复位值和地址值均以十六进制表示。

PIC24FJ256GA412/GB412 系列

表 4-9: SFR 块 300h

| 寄存器 | 地址 | 所有复位时的状态 | 寄存器 | 地址 | 所有复位时的状态 | 寄存器 | 地址 | 所有复位时的状态 |
|------------------------|-----|------------------|-------------|-----|------------------|------------|-----|------------------|
| CCP/ 定时器 (SCCP) | | | CCP6TMRH | 35A | 0000000000000000 | U2SCINT | 3BC | 1100110010001100 |
| CCP4CON1L | 300 | 0100000000000000 | CCP6PRL | 35C | 1111111111111111 | U2GTC | 3BE | 1111111000000000 |
| CCP4CON1H | 302 | 0011000000000000 | CCP6PRH | 35E | 1111111111111111 | U2WTCH | 3C0 | 1111111100000000 |
| CCP4CON2L | 304 | 0010111110000000 | CCP6RAL | 360 | 0000000000000000 | U2WTCL | 3C2 | 0000000000000000 |
| CCP4CON2H | 306 | 0111111110010000 | CCP6RAH | 362 | 1111111111111111 | U3MODE | 3C4 | 0100010000000000 |
| CCP4CON3L | 308 | 1111111111111111 | CCP6RBL | 364 | 0000000000000000 | U3STA | 3C6 | 0000000100010000 |
| CCP4CON3H | 30A | 0000100011010011 | CCP6RBH | 366 | 1111111111111111 | U3TXREG | 3C8 | x111111xxxxxxxx |
| CCP4STATL | 30C | 1111101100xx0000 | CCP6BUFL | 368 | 0000000000000000 | U3RXREG | 3CA | 1111111000000000 |
| CCP4STATH | 30E | 1111111111100000 | CCP6BUFH | 36A | 0000000000000000 | U3BRG | 3CC | 0000000000000000 |
| CCP4TMRL | 310 | 0000000000000000 | CCP7CON1L | 36C | 0100000000000000 | U3ADMD | 3CE | 0000000000000000 |
| CCP4TMRH | 312 | 0000000000000000 | CCP7CON1H | 36E | 0011000000000000 | U4MODE | 3D0 | 0100010000000000 |
| CCP4PRL | 314 | 1111111111111111 | CCP7CON2L | 370 | 0010111100000000 | U4STA | 3D2 | 0000000100010000 |
| CCP4PRH | 316 | 1111111111111111 | CCP7CON2H | 372 | 0111111100100000 | U4TXREG | 3D4 | x111111xxxxxxxx |
| CCP4RAL | 318 | 0000000000000000 | CCP7CON3L | 374 | 1111111111000000 | U4RXREG | 3D6 | 1111111000000000 |
| CCP4RAH | 31A | 1111111111111111 | CCP7CON3H | 376 | 0000100011010011 | U4BRG | 3D8 | 0000000000000000 |
| CCP4RBL | 31C | 0000000000000000 | CCP7STATL | 378 | 1111101100xx0000 | U4ADMD | 3DA | 0000000000000000 |
| CCP4RBH | 31E | 1111111111111111 | CCP7STATH | 37A | 1111111111100000 | U5MODE | 3DC | 0100010000000000 |
| CCP4BUFL | 320 | 0000000000000000 | CCP7TMRL | 37C | 0000000000000000 | U5STA | 3DE | 0000000100010000 |
| CCP4BUFH | 322 | 0000000000000000 | CCP7TMRH | 37E | 0000000000000000 | U5TXREG | 3E0 | x111111xxxxxxxx |
| CCP5CON1L | 324 | 0100000000000000 | CCP7PRL | 380 | 1111111111111111 | U5RXREG | 3E2 | 1111111000000000 |
| CCP5CON1H | 326 | 0011000000000000 | CCP7PRH | 382 | 1111111111111111 | U5BRG | 3E4 | 0000000000000000 |
| CCP5CON2L | 328 | 0010111110000000 | CCP7RAL | 384 | 0000000000000000 | U5ADMD | 3E6 | 0000000000000000 |
| CCP5CON2H | 32A | 0111111110010000 | CCP7RAH | 386 | 1111111111111111 | U6MODE | 3E8 | 0100010000000000 |
| CCP5CON3L | 32C | 1111111111000000 | CCP7RBL | 388 | 0000000000000000 | U6STAL | 3EA | 0000000100010000 |
| CCP5CON3H | 32E | 0000100011010011 | CCP7RBH | 38A | 1111111111111111 | U6TXREG | 3EC | x111111xxxxxxxx |
| CCP5STATL | 330 | 1111101100xx0000 | CCP7BUFL | 38C | 0000000000000000 | U6RXREG | 3EE | 1111111000000000 |
| CCP5STATH | 332 | 1111111111100000 | CCP7BUFH | 38E | 0000000000000000 | U6BRG | 3F0 | 0000000000000000 |
| CCP5TMRL | 334 | 0000000000000000 | UART | | | U6ADMD | 3F2 | 0000000000000000 |
| CCP5TMRH | 336 | 0000000000000000 | U1MODE | 398 | 0100010000000000 | SPI | | |
| CCP5PRL | 338 | 1111111111111111 | U1STA | 39A | 0000000100010000 | SPI1CON1L | 3F4 | 0100000000000000 |
| CCP5PRH | 33A | 1111111111111111 | U1TXREG | 39C | x111111xxxxxxxx | SPI1CON1H | 3F6 | 0000000000000000 |
| CCP5RAL | 33C | 0000000000000000 | U1RXREG | 39E | 1111111000000000 | SPI1CON2L | 3F8 | 1111111111100000 |
| CCP5RAH | 33E | 1111111111111111 | U1BRG | 3A0 | 0000000000000000 | SPI1CON2H | 3FA | 1111111111111111 |
| CCP5RBL | 340 | 0000000000000000 | U1ADMD | 3A2 | 0000000000000000 | SPI1STATL | 3FC | 1110011000111100 |
| CCP5RBH | 342 | 1111111111111111 | U1SCCON | 3A4 | 1111111111000000 | SPI1STATH | 3FE | 1100000011000000 |
| CCP5BUFL | 344 | 0000000000000000 | U1SCINT | 3A6 | 1100110010001100 | | | |
| CCP5BUFH | 346 | 0000000000000000 | U1GTC | 3A8 | 1111111000000000 | | | |
| CCP6CON1L | 348 | 0100000000000000 | U1WTCH | 3AA | 1111111100000000 | | | |
| CCP6CON1H | 34A | 0011000000000000 | U1WTCL | 3AC | 0000000000000000 | | | |
| CCP6CON2L | 34C | 0010111110000000 | U2MODE | 3AE | 0100010000000000 | | | |
| CCP6CON2H | 34E | 0111111110010000 | U2STA | 3B0 | 0000000100010000 | | | |
| CCP6CON3L | 350 | 1111111111000000 | U2TXREG | 3B2 | x111111xxxxxxxx | | | |
| CCP6CON3H | 352 | 0000100011010011 | U2RXREG | 3B4 | 1111111000000000 | | | |
| CCP6STATL | 354 | 1111101100xx0000 | U2BRG | 3B6 | 0000000000000000 | | | |
| CCP6STATH | 356 | 1111111111100000 | U2ADMD | 3B8 | 0000000000000000 | | | |
| CCP6TMRL | 358 | 0000000000000000 | U2SCCON | 3BA | 1111111111000000 | | | |

图注: x = 值未知或不确定。复位值和地址值均以十六进制表示。

PIC24FJ256GA412/GB412 系列

表 4-10: SFR 块 400h

| 寄存器 | 地址 | 所有复位时的状态 | 寄存器 | 地址 | 所有复位时的状态 | 寄存器 | 地址 | 所有复位时的状态 |
|----------------|-----|--------------------|-----------------------|-----|------------------|------------|-----|------------------|
| SPI (续) | | | SPI4BRGH | 45A | 1111111111111111 | I2C2MSK | 4B2 | 1111110000000000 |
| SPI1BUFH | 400 | 0000000000000000 | SPI4IMSKL | 45C | 1110011000010100 | I2C3RCV | 4B4 | 1111111100000000 |
| SPI1BUFH | 402 | 0000000000000000 | SPI4IMSKH | 45E | 0100000010000000 | I2C3TRN | 4B6 | 1111111111111111 |
| SPI1BRGL | 404 | 111xxxxxxxxxxxxxxx | SPI4URDTL | 460 | 0000000000000000 | I2C3BRG | 4B8 | 0000000000000000 |
| SPI1BRGH | 406 | 1111111111111111 | SPI4URDTH | 462 | 0000000000000000 | I2C3CONL | 4BA | 0101000000000000 |
| SPI1IMSKL | 408 | 1110011000010100 | CLC | | | I2C3CONH | 4BC | 1111111110000000 |
| SPI1IMSKH | 40A | 0100000010000000 | CLC1CONL | 464 | 0101001100011000 | I2C3STAT | 4BE | 0001100000000000 |
| SPI1URDTL | 40C | 0000000000000000 | CLC1CONH | 466 | 1111111111110000 | I2C3ADD | 4C0 | 1111110000000000 |
| SPI1URDTH | 40E | 0000000000000000 | CLC1SELL | 468 | 1000100010001000 | I2C3MSK | 4C2 | 1111110000000000 |
| SPI2CON1L | 410 | 0100000000000000 | CLC1SELH | 46A | 1111111111111111 | DMA | | |
| SPI2CON1H | 412 | 0000000000000000 | CLC1GLSL | 46C | 0000000000000000 | DMACON | 4C4 | 0101111111111110 |
| SPI2CON2L | 414 | 1111111111100000 | CLC1GLSH | 46E | 0000000000000000 | DMABUF | 4C6 | 0000000000000000 |
| SPI2CON2H | 416 | 1111111111111111 | CLC2CONL | 470 | 0101001100011000 | DMAL | 4C8 | 0000000000000000 |
| SPI2STATL | 418 | 1110011000111100 | CLC2CONH | 472 | 1111111111110000 | DMAH | 4CA | 0000000000000000 |
| SPI2STATH | 41A | 1100000011000000 | CLC2SELL | 474 | 1000100010001000 | DMACH0 | 4CC | 1110100000000000 |
| SPI2BUFH | 41C | 0000000000000000 | CLC2SELH | 476 | 1111111111111111 | DMACH0 | 4CE | 010000000000110 |
| SPI2BUFH | 41E | 0000000000000000 | CLC2GLSL | 478 | 0000000000000000 | DMASRC0 | 4D0 | 0000000000000000 |
| SPI2BRGL | 420 | 111xxxxxxxxxxxxxxx | CLC2GLSH | 47A | 0000000000000000 | DMADST0 | 4D2 | 0000000000000000 |
| SPI2BRGH | 422 | 1111111111111111 | CLC3CONL | 47C | 0101001100011000 | DMACNT0 | 4D4 | 0000000000000001 |
| SPI2IMSKL | 424 | 1110011000010100 | CLC3CONH | 47E | 1111111111110000 | DMACH1 | 4D6 | 1110100000000000 |
| SPI2IMSKH | 426 | 0100000010000000 | CLC3SELL | 480 | 1000100010001000 | DMACH1 | 4D8 | 010000000000110 |
| SPI2URDTL | 428 | 0000000000000000 | CLC3SELH | 482 | 1111111111111111 | DMASRC1 | 4DA | 0000000000000000 |
| SPI2URDTH | 42A | 0000000000000000 | CLC3GLSL | 484 | 0000000000000000 | DMADST1 | 4DC | 0000000000000000 |
| SPI3CON1L | 42C | 0100000000000000 | CLC3GLSH | 486 | 0000000000000000 | DMACNT1 | 4DE | 0000000000000001 |
| SPI3CON1H | 42E | 0000000000000000 | CLC4CONL | 488 | 0101001100011000 | DMACH2 | 4E0 | 1110100000000000 |
| SPI3CON2L | 430 | 1111111111100000 | CLC4CONH | 48A | 1111111111110000 | DMACH2 | 4E2 | 010000000000110 |
| SPI3CON2H | 432 | 1111111111111111 | CLC4SELL | 48C | 1000100010001000 | DMASRC2 | 4E4 | 0000000000000000 |
| SPI3STATL | 434 | 1110011000111100 | CLC4SELH | 48E | 1111111111111111 | DMADST2 | 4E6 | 0000000000000000 |
| SPI3STATH | 436 | 1100000011000000 | CLC4GLSL | 490 | 0000000000000000 | DMACNT2 | 4E8 | 0000000000000001 |
| SPI3BUFH | 438 | 0000000000000000 | CLC4GLSH | 492 | 0000000000000000 | DMACH3 | 4EA | 1110100000000000 |
| SPI3BUFH | 43A | 0000000000000000 | I²C | | | DMACH3 | 4EC | 010000000000110 |
| SPI3BRGL | 43C | 111xxxxxxxxxxxxxxx | I2C1RCV | 494 | 1111111100000000 | DMASRC3 | 4EE | 0000000000000000 |
| SPI3BRGH | 43E | 1111111111111111 | I2C1TRN | 496 | 1111111111111111 | DMADST3 | 4F0 | 0000000000000000 |
| SPI3IMSKL | 440 | 1110011000010100 | I2C1BRG | 498 | 0000000000000000 | DMACNT3 | 4F2 | 0000000000000001 |
| SPI3IMSKH | 442 | 0100000010000000 | I2C1CONL | 49A | 0101000000000000 | DMACH4 | 4F4 | 1110100000000000 |
| SPI3URDTL | 444 | 0000000000000000 | I2C1CONH | 49C | 1111111110000000 | DMACH4 | 4F6 | 010000000000110 |
| SPI3URDTH | 446 | 0000000000000000 | I2C1STAT | 49E | 0001100000000000 | DMASRC4 | 4F8 | 0000000000000000 |
| SPI4CON1L | 448 | 0100000000000000 | I2C1ADD | 4A0 | 1111110000000000 | DMADST4 | 4FA | 0000000000000000 |
| SPI4CON1H | 44A | 0000000000000000 | I2C1MSK | 4A2 | 1111110000000000 | DMACNT4 | 4FC | 0000000000000001 |
| SPI4CON2L | 44C | 1111111111100000 | I2C2RCV | 4A4 | 1111111100000000 | DMACH5 | 4FE | 1110100000000000 |
| SPI4CON2H | 44E | 1111111111111111 | I2C2TRN | 4A6 | 1111111111111111 | | | |
| SPI4STATL | 450 | 1110011000111100 | I2C2BRG | 4A8 | 0000000000000000 | | | |
| SPI4STATH | 452 | 1100000011000000 | I2C2CONL | 4AA | 0101000000000000 | | | |
| SPI4BUFH | 454 | 0000000000000000 | I2C2CONH | 4AC | 1111111110000000 | | | |
| SPI4BUFH | 456 | 0000000000000000 | I2C2STAT | 4AE | 0001100000000000 | | | |
| SPI4BRGL | 458 | 111xxxxxxxxxxxxxxx | I2C2ADD | 4B0 | 1111110000000000 | | | |

图注: x = 值未知或不确定。复位值和地址值均以十六进制表示。

PIC24FJ256GA412/GB412 系列

表 4-11: SFR 块 500h

| 寄存器 | 地址 | 所有复位时的状态 | 寄存器 | 地址 | 所有复位时的状态 | 寄存器 | 地址 | 所有复位时的状态 |
|----------|-----|------------------|--------------------------|-----|-------------------|-----------------------|-----|--------------------------------|
| DMA (续) | | | CRYXTB6 | 564 | xxxxxxxxxxxxxxxx | U1EP8 ⁽¹⁾ | 5B2 | 111111111100000 |
| DMAINT5 | 500 | 0100000000000110 | CRYXTB7 | 566 | xxxxxxxxxxxxxxxx | U1EP9 ⁽¹⁾ | 5B4 | 111111111100000 |
| DMASRC5 | 502 | 0000000000000000 | CRYXTC0 | 558 | xxxxxxxxxxxxxxxx | U1EP10 ⁽¹⁾ | 5B6 | 111111111100000 |
| DMADST5 | 504 | 0000000000000000 | CRYXTC1 | 56A | xxxxxxxxxxxxxxxx | U1EP11 ⁽¹⁾ | 5B8 | 111111111100000 |
| DMACNT5 | 506 | 0000000000000001 | CRYXTC2 | 56C | xxxxxxxxxxxxxxxx | U1EP12 ⁽¹⁾ | 5BA | 111111111100000 |
| 加密引擎 | | | CRYXTC3 | 56E | xxxxxxxxxxxxxxxx | U1EP13 ⁽¹⁾ | 5BC | 111111111100000 |
| CRYCONL | 51C | x1xxxx1xxxxxxxx | CRYXTC4 | 570 | xxxxxxxxxxxxxxxx | U1EP14 ⁽¹⁾ | 5BE | 111111111100000 |
| CRYCONH | 51E | 1xxxxxxxx1xxxx | CRYXTC5 | 572 | xxxxxxxxxxxxxxxx | U1EP15 ⁽¹⁾ | 5C0 | 111111111100000 |
| CRYSTAT | 520 | 11111111xxxx1xxx | CRYXTC6 | 574 | xxxxxxxxxxxxxxxx | LCD 控制器 | | |
| CRYOTP | 524 | 11111111xxxxxxxx | CRYXTC7 | 576 | xxxxxxxxxxxxxxxx | LCDCON | 5C2 | 010111111000000 ⁽²⁾ |
| CRYKEY0 | 528 | xxxxxxxxxxxxxxxx | USB | | | LCDREF | 5C4 | 010000000001000 ⁽²⁾ |
| CRYKEY1 | 52A | xxxxxxxxxxxxxxxx | U1OTGIR ⁽¹⁾ | 578 | 1111111100000010 | LCDPS | 5C6 | 111111110000000 ⁽²⁾ |
| CRYKEY2 | 52C | xxxxxxxxxxxxxxxx | U1OTGIE ⁽¹⁾ | 57A | 1111111100000010 | LCDDATA0 | 5C8 | 000000000000000 ⁽²⁾ |
| CRYKEY3 | 52E | xxxxxxxxxxxxxxxx | U1OTGSTAT ⁽¹⁾ | 57C | 1111111101010010 | LCDDATA1 | 5CA | 000000000000000 ⁽²⁾ |
| CRYKEY4 | 530 | xxxxxxxxxxxxxxxx | U1OTGCON ⁽¹⁾ | 57E | 1111111100000000 | LCDDATA2 | 5CC | 000000000000000 ⁽²⁾ |
| CRYKEY5 | 532 | xxxxxxxxxxxxxxxx | U1PWRC ⁽¹⁾ | 580 | 11111111x1101100 | LCDDATA3 | 5CE | 000000000000000 ⁽²⁾ |
| CRYKEY6 | 534 | xxxxxxxxxxxxxxxx | U1IR ⁽¹⁾ | 582 | 1111111100000000 | LCDDATA4 | 5D0 | 000000000000000 ⁽²⁾ |
| CRYKEY7 | 536 | xxxxxxxxxxxxxxxx | U1IE ⁽¹⁾ | 584 | 1111111100000000 | LCDDATA5 | 5D2 | 000000000000000 ⁽²⁾ |
| CRYKEY8 | 538 | xxxxxxxxxxxxxxxx | U1EIR ⁽¹⁾ | 586 | 1111111101000000 | LCDDATA6 | 5D4 | 000000000000000 ⁽²⁾ |
| CRYKEY9 | 53A | xxxxxxxxxxxxxxxx | U1EIE ⁽¹⁾ | 588 | 1111111101000000 | LCDDATA7 | 5D6 | 000000000000000 ⁽²⁾ |
| CRYKEY10 | 53C | xxxxxxxxxxxxxxxx | U1STAT ⁽¹⁾ | 58A | 1111111100000011 | LCDDATA8 | 5D8 | 000000000000000 ⁽²⁾ |
| CRYKEY11 | 53E | xxxxxxxxxxxxxxxx | U1CON ⁽¹⁾ | 58C | 11111111xx000000 | LCDDATA9 | 5DA | 000000000000000 ⁽²⁾ |
| CRYKEY12 | 540 | xxxxxxxxxxxxxxxx | U1ADDR ⁽¹⁾ | 58E | 111111110xxxxxxxx | LCDDATA10 | 5DC | 000000000000000 ⁽²⁾ |
| CRYKEY13 | 542 | xxxxxxxxxxxxxxxx | U1BDTP1 ⁽¹⁾ | 590 | 1111111100000001 | LCDDATA11 | 5DE | 000000000000000 ⁽²⁾ |
| CRYKEY14 | 544 | xxxxxxxxxxxxxxxx | U1FRML ⁽¹⁾ | 592 | 1111111100000000 | LCDDATA12 | 5E0 | 000000000000000 ⁽²⁾ |
| CRYKEY15 | 546 | xxxxxxxxxxxxxxxx | U1FRMH ⁽¹⁾ | 594 | 1111111111110000 | LCDDATA13 | 5E2 | 000000000000000 ⁽²⁾ |
| CRYXTA0 | 548 | xxxxxxxxxxxxxxxx | U1TOK ⁽¹⁾ | 596 | 1111111100000000 | LCDDATA14 | 5E4 | 000000000000000 ⁽²⁾ |
| CRYXTA1 | 54A | xxxxxxxxxxxxxxxx | U1SOF ⁽¹⁾ | 598 | 1111111100000000 | LCDDATA15 | 5E6 | 000000000000000 ⁽²⁾ |
| CRYXTA2 | 54C | xxxxxxxxxxxxxxxx | U1BDTP2 ⁽¹⁾ | 59A | 1111111100000000 | LCDDATA16 | 5E8 | 000000000000000 ⁽²⁾ |
| CRYXTA3 | 54E | xxxxxxxxxxxxxxxx | U1BDTP3 ⁽¹⁾ | 59C | 1111111100000000 | LCDDATA17 | 5EA | 000000000000000 ⁽²⁾ |
| CRYXTA4 | 550 | xxxxxxxxxxxxxxxx | U1CNFG1 ⁽¹⁾ | 59E | 1111111100101100 | LCDDATA18 | 5EC | 000000000000000 ⁽²⁾ |
| CRYXTA5 | 552 | xxxxxxxxxxxxxxxx | U1CNFG2 ⁽¹⁾ | 5A0 | 1111111111000000 | LCDDATA19 | 5EE | 000000000000000 ⁽²⁾ |
| CRYXTA6 | 554 | xxxxxxxxxxxxxxxx | U1EP0 ⁽¹⁾ | 5A2 | 1111111100100000 | LCDDATA20 | 5F0 | 000000000000000 ⁽²⁾ |
| CRYXTA7 | 556 | xxxxxxxxxxxxxxxx | U1EP1 ⁽¹⁾ | 5A4 | 1111111111100000 | LCDDATA21 | 5F2 | 000000000000000 ⁽²⁾ |
| CRYXTB0 | 558 | xxxxxxxxxxxxxxxx | U1EP2 ⁽¹⁾ | 5A6 | 1111111111100000 | LCDDATA22 | 5F4 | 000000000000000 ⁽²⁾ |
| CRYXTB1 | 55A | xxxxxxxxxxxxxxxx | U1EP3 ⁽¹⁾ | 5A8 | 1111111111100000 | LCDDATA23 | 5F6 | 000000000000000 ⁽²⁾ |
| CRYXTB2 | 55C | xxxxxxxxxxxxxxxx | U1EP4 ⁽¹⁾ | 5AA | 1111111111100000 | LCDDATA24 | 5F8 | 000000000000000 ⁽²⁾ |
| CRYXTB3 | 55E | xxxxxxxxxxxxxxxx | U1EP5 ⁽¹⁾ | 5AC | 1111111111100000 | LCDDATA25 | 5FA | 000000000000000 ⁽²⁾ |
| CRYXTB4 | 560 | xxxxxxxxxxxxxxxx | U1EP6 ⁽¹⁾ | 5AE | 1111111111100000 | LCDDATA26 | 5FC | 000000000000000 ⁽²⁾ |
| CRYXTB5 | 562 | xxxxxxxxxxxxxxxx | U1EP7 ⁽¹⁾ | 5B0 | 1111111111100000 | LCDDATA27 | 5FE | 000000000000000 ⁽²⁾ |

图注: x = 值未知或不确定。复位值和地址值均以十六进制表示。

- 注 1: 仅在 PIC24FJXXXGB4XX 器件中实现。
 注 2: LCD 寄存器只会在发生器件 POR 时复位。

PIC24FJ256GA412/GB412 系列

表 4-12: SFR 块 600h

| 寄存器 | 地址 | 所有复位时的状态 | 寄存器 | 地址 | 所有复位时的状态 | 寄存器 | 地址 | 所有复位时的状态 |
|-------------|-----|----------------------------------|--------|-----|-------------------|--------|-----|------------------|
| LCD 控制器 (续) | | | IOCPDB | 684 | 0000000000000000 | PORTF | 6C4 | 1100111000000000 |
| LCDDATA28 | 600 | 0000000000000000 ^(f) | TRISC | 686 | 00001111111100001 | LATF | 6C6 | 1100111000000000 |
| LCDDATA29 | 602 | 0000000000000000 ^(f) | PORTC | 688 | 00001111111100001 | ODCF | 6C8 | 1100111000000000 |
| LCDDATA30 | 604 | 0000000000000000 ^(f) | LATC | 68A | 01101111111100001 | ANSF | 6CA | 1100111011000000 |
| LCDDATA31 | 606 | 0000000000000000 ^(f) | ODCC | 68C | 01101111111100001 | IOCPF | 6CC | 1100111000000000 |
| LCDSE0 | 608 | 0000000000000000 ^(f) | ANSC | 68E | 11111111111100001 | IOCNF | 6CE | 1100111000000000 |
| LCDSE1 | 60A | 0000000000000000 ^(f) | IOCPD | 690 | 00001111111100001 | IOCFD | 6D0 | 1100111000000000 |
| LCDSE2 | 60C | 0000000000000000 ^(f) | IOCNB | 692 | 00001111111100001 | IOCPUF | 6D2 | 1100111000000000 |
| LCDSE3 | 60E | 0000000000000000 ^(f) | IOCFB | 694 | 00001111111100001 | IOCPDF | 6D4 | 1100111000000000 |
| LCDREG | 610 | x11111111111111xx ^(f) | IOCPUC | 696 | 01101111111100001 | TRISG | 6D6 | 0000110000110000 |
| I/O | | | IOCPDC | 698 | 01101111111100001 | PORTG | 6D8 | 0000110000110000 |
| PADCON | 65A | x111111111111111x | TRISD | 69A | 0000000000000000 | LATG | 6DA | 0000110000110000 |
| IOSTAT | 65C | 1111111xxxxxxx | PORTD | 69C | 0000000000000000 | ODCG | 6DC | 0000110000110000 |
| TRISA | 65E | 0011100100000000 | LATD | 69E | 0000000000000000 | ANSG | 6DE | 0000110000111100 |
| PORTA | 660 | 0011100100000000 | ODCD | 6A0 | 0000000000000000 | IOCPG | 6E0 | 0000110000110000 |
| LATA | 662 | 0011100100000000 | ANSD | 6A2 | 0000000000000000 | IOCNG | 6E2 | 0000110000110000 |
| ODCA | 664 | 0011100100000000 | IOCPD | 6A4 | 0000000000000000 | IOCFG | 6E4 | 0000110000110000 |
| ANSA | 666 | 0011100100010010 | IOCND | 6A6 | 0000000000000000 | IOCPUG | 6E6 | 0000110000110000 |
| IOCPA | 668 | 0011100100000000 | IOCFD | 6A8 | 0000000000000000 | IOCPDG | 6E8 | 0000110000110000 |
| IOCNA | 66A | 0011100100000000 | IOCPUD | 6AA | 0000000000000000 | TRISH | 6EA | 0000000000000000 |
| IOCFB | 66C | 0011100100000000 | IOCPDD | 6AC | 0000000000000000 | PORTH | 6EC | 0000000000000000 |
| IOCPUA | 66E | 0011100100000000 | TRISE | 6AE | 1111110000000000 | LATH | 6EE | 0000000000000000 |
| IOCPDA | 670 | 0011100100000000 | PORTE | 6B0 | 1111110000000000 | ODCH | 6F0 | 0000000000000000 |
| TRISB | 672 | 0000000000000000 | LATE | 6B2 | 1111110000000000 | ANSH | 6F2 | 1111111111100000 |
| PORTB | 674 | 0000000000000000 | ODCE | 6B4 | 1111110000000000 | IOCPH | 6F4 | 0000000000000000 |
| LATB | 676 | 0000000000000000 | ANSE | 6B6 | 1111110000000000 | IOCNE | 6F6 | 0000000000000000 |
| ODCB | 678 | 0000000000000000 | IOCFE | 6B8 | 1111110000000000 | IOCFH | 6F8 | 0000000000000000 |
| ANSB | 67A | 0000000000000000 | IOCNE | 6BA | 1111110000000000 | IOCPUH | 6FA | 0000000000000000 |
| IOCPB | 67C | 0000000000000000 | IOCFE | 6BC | 1111110000000000 | IOCPDH | 6FC | 0000000000000000 |
| IOCNE | 67E | 0000000000000000 | IOCPUE | 6BE | 1111110000000000 | TRISJ | 6FE | 1111111111111100 |
| IOCFB | 680 | 0000000000000000 | IOCPDE | 6C0 | 1111110000000000 | | | |
| IOCPUB | 682 | 0000000000000000 | TRISF | 6C2 | 1100111000000000 | | | |

图注: x = 值未知或不确定。复位值和地址值均以十六进制表示。

注 1: LCD 寄存器只会在发生器件 POR 时复位。

PIC24FJ256GA412/GB412 系列

表 4-13: SFR 块 700h

| 寄存器 | 地址 | 所有复位时的状态 | 寄存器 | 地址 | 所有复位时的状态 | 寄存器 | 地址 | 所有复位时的状态 |
|----------------|-----|------------------|----------------|-----|---------------------------------|---------|-----|------------------|
| I/O (续) | | | AD1CON1 | 746 | 0100000000001000 | RPINR14 | 7AC | 1111111111111111 |
| PORTJ | 700 | 1111111111111100 | AD1CON2 | 748 | 0000001100000000 | RPINR15 | 7AE | 1111111111111111 |
| LATJ | 702 | 1111111111111100 | AD1CON3 | 74A | 0000000000000000 | RPINR16 | 7B0 | 1111111111111111 |
| ODCJ | 704 | 1111111111111100 | AD1CHS | 74C | 0000000000000000 | RPINR17 | 7B2 | 1111111111111111 |
| ANSJ | 706 | 1111111111111111 | AD1CSSH | 74E | 0000000000000000 | RPINR18 | 7B4 | 1111111111111111 |
| IOCPJ | 708 | 1111111111111100 | AD1CSSL | 750 | 1000110000000000 | RPINR19 | 7B6 | 1111111111111111 |
| IOCNJ | 70A | 1111111111111100 | AD1CON4 | 752 | 1111111111111000 | RPINR20 | 7B8 | 1111111111111111 |
| IOCFJ | 70C | 1111111111111100 | AD1CON5 | 754 | 0000110011110000 | RPINR21 | 7BA | 1111111111111111 |
| IOCPUJ | 70E | 1111111111111100 | AD1CHITH | 756 | 0000000000000000 | RPINR22 | 7BC | 1111111111111111 |
| IOCPDJ | 710 | 1111111111111100 | AD1CHITL | 758 | 1111110000000000 | RPINR23 | 7BE | 1111111111111111 |
| A/D | | | ADC1CTMENH | 75A | 0000000000000000 | RPINR24 | 7C0 | 1111111111111111 |
| AD1BUF0 | 712 | xxxxxxxxxxxxxxxx | ADC1CTMENL | 75C | 1000110000000000 | RPINR25 | 7C2 | 1111111111111111 |
| AD1BUF1 | 714 | xxxxxxxxxxxxxxxx | ADC1RESDMA | 75E | 0000000000000000 | RPINR26 | 7C4 | 1111111111111111 |
| AD1BUF2 | 716 | xxxxxxxxxxxxxxxx | NVM 控制器 | | | RPINR27 | 7C6 | 1111111111111111 |
| AD1BUF3 | 718 | xxxxxxxxxxxxxxxx | NVMCON | 760 | 0000000011110000 ⁽¹⁾ | RPINR28 | 7C8 | 1111111111111111 |
| AD1BUF4 | 71A | xxxxxxxxxxxxxxxx | NVMADRL | 762 | 0000000000000000 | RPINR29 | 7CA | 1111111111111111 |
| AD1BUF5 | 71C | xxxxxxxxxxxxxxxx | NVMADRH | 764 | 1111111100000000 | RPINR30 | 7CC | 1111111111111111 |
| AD1BUF6 | 71E | xxxxxxxxxxxxxxxx | NVMKEY | 766 | 1111111100000000 | RPINR31 | 7CE | 1111111111111111 |
| AD1BUF7 | 720 | xxxxxxxxxxxxxxxx | NVMSRCADRL | 768 | 0000000000000000 | RPOR0 | 7D4 | 1100000011000000 |
| AD1BUF8 | 722 | xxxxxxxxxxxxxxxx | NVMSRCADRH | 76A | 1111111100000000 | RPOR1 | 7D6 | 1100000011000000 |
| AD1BUF9 | 724 | xxxxxxxxxxxxxxxx | JDATA1 | 77C | xxxxxxxxxxxxxxxx | RPOR2 | 7D8 | 1100000011000000 |
| AD1BUF10 | 726 | xxxxxxxxxxxxxxxx | JDATAH | 77E | xxxxxxxxxxxxxxxx | RPOR3 | 7DA | 1100000011000000 |
| AD1BUF11 | 728 | xxxxxxxxxxxxxxxx | 外设引脚选择 | | | RPOR4 | 7DC | 1100000011000000 |
| AD1BUF12 | 72A | xxxxxxxxxxxxxxxx | RPINR0 | 790 | 1111111111111111 | RPOR5 | 7DE | 1100000011000000 |
| AD1BUF13 | 72C | xxxxxxxxxxxxxxxx | RPINR1 | 792 | 1111111111111111 | RPOR6 | 7E0 | 1100000011000000 |
| AD1BUF14 | 72E | xxxxxxxxxxxxxxxx | RPINR2 | 794 | 1111111111111111 | RPOR7 | 7E2 | 1100000011000000 |
| AD1BUF15 | 730 | xxxxxxxxxxxxxxxx | RPINR3 | 796 | 1111111111111111 | RPOR8 | 7E4 | 1100000011000000 |
| AD1BUF16 | 732 | xxxxxxxxxxxxxxxx | RPINR4 | 798 | 1111111111111111 | RPOR9 | 7E6 | 1100000011000000 |
| AD1BUF17 | 734 | xxxxxxxxxxxxxxxx | RPINR5 | 79A | 1111111111111111 | RPOR10 | 7E8 | 1100000011000000 |
| AD1BUF18 | 736 | xxxxxxxxxxxxxxxx | RPINR6 | 79C | 1111111111111111 | RPOR11 | 7EA | 1100000011000000 |
| AD1BUF19 | 738 | xxxxxxxxxxxxxxxx | RPINR7 | 7A2 | 1111111111111111 | RPOR12 | 7EC | 1100000011000000 |
| AD1BUF20 | 73A | xxxxxxxxxxxxxxxx | RPINR8 | 7A0 | 1111111111111111 | RPOR13 | 7EE | 1100000011000000 |
| AD1BUF21 | 73C | xxxxxxxxxxxxxxxx | RPINR9 | 7A2 | 1111111111111111 | RPOR14 | 7F0 | 1100000011000000 |
| AD1BUF22 | 73E | xxxxxxxxxxxxxxxx | RPINR10 | 7A4 | 1111111111111111 | RPOR15 | 7F2 | 1100000011000000 |
| AD1BUF23 | 740 | xxxxxxxxxxxxxxxx | RPINR11 | 7A6 | 1111111111111111 | | | |
| AD1BUF24 | 742 | xxxxxxxxxxxxxxxx | RPINR12 | 7A8 | 1111111111111111 | | | |
| AD1BUF25 | 744 | xxxxxxxxxxxxxxxx | RPINR13 | 7AA | 1111111111111111 | | | |

图注: x = 值未知或不确定。复位值和地址值均以十六进制表示。

注 1: 显示的复位值仅适用于 POR。其他复位状态下的值取决于复位时对存储器执行写 / 擦除操作或分区交换的状态。

PIC24FJ256GA412/GB412 系列

4.4.5 扩展数据空间 (EDS)

扩展数据空间 (EDS) 使 PIC24F 器件可以寻址的数据范围远大于其他情况下使用 16 位地址可寻址的数据范围。EDS 包括无法通过低 32 KB 的数据地址空间直接访问的所有附加的内部数据存储器，以及通过增强型并行主端口 (EPMP) 访问的所有外部存储器。

此外，EDS 还允许对程序存储空间进行读访问。该功能称为程序空间可视性 (PSV)，第 4.5.3 节“使用 EDS 从程序存储器中读取数据”对它进行了详细介绍。

图 4-6 显示了整个 EDS 空间。EDS 以页 (称为 EDS 页) 的方式进行组织，一页等于 EDS 窗口的大小 (32 KB)。特定的 EDS 页通过数据空间读页寄存器 (DSRPAG) 或数据空间写页寄存器 (DSWPAG) 进行选择。对于 PSV，只使用 DSRPAG 寄存器。DSRPAG 寄存器值和 16 位宽数据地址的组合构成 24 位有效地址 (EA)。

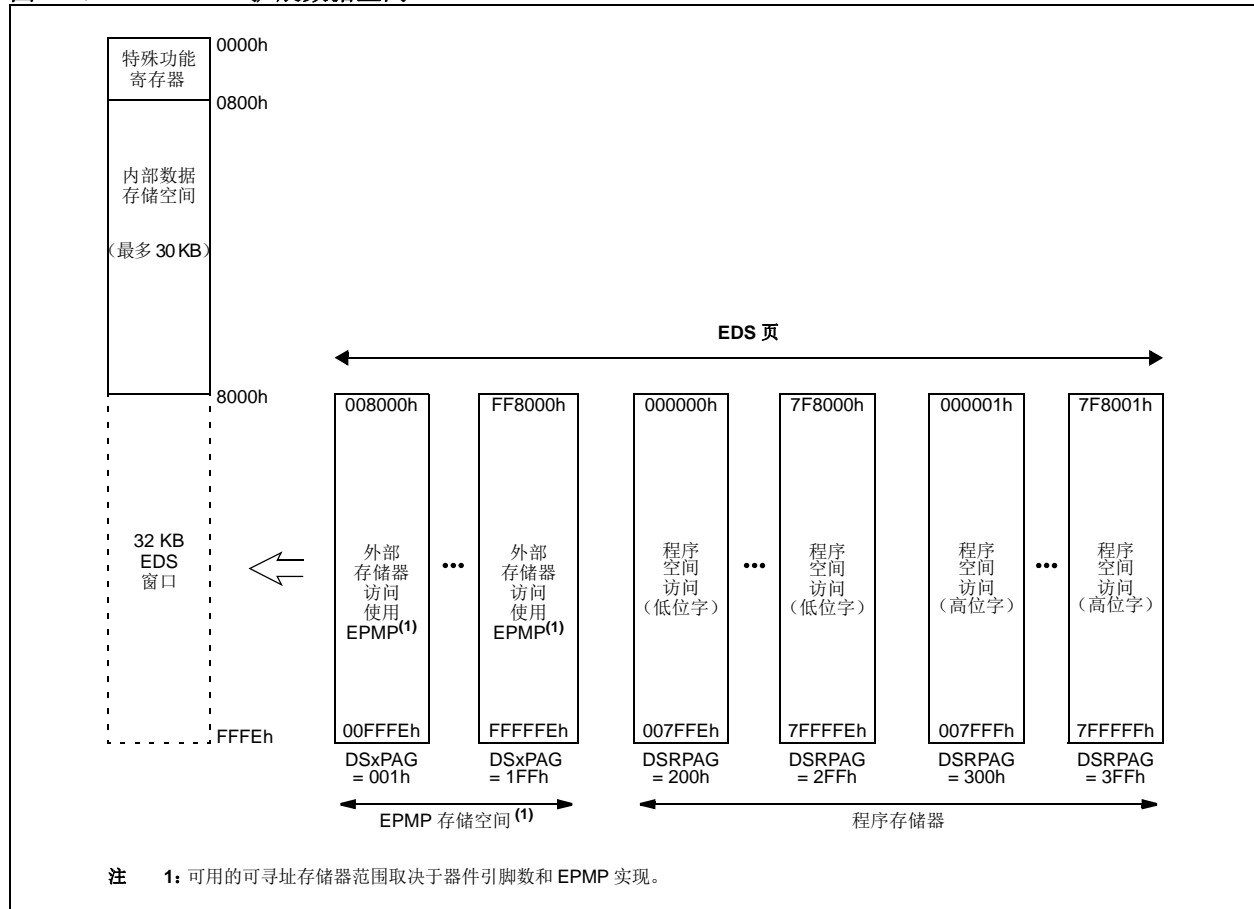
PIC24FJ256GA412/GB412 系列器件的数据寻址范围取决于特定器件上实现的增强型并行主端口 (EPMP) 的版本；因而，它是器件引脚数的函数。表 4-14 列出了该系列中的每种器件可访问的存储器总量。关于使用 EPMP 访问外部存储器的更多详细信息，请参见《dsPIC33/PIC24 系列参考手册》的“增强型并行主端口 (EPMP)” (DS39730)。

表 4-14: 可访问的数据存储器总量

| 系列 | 内部 RAM | 使用 EPMP 访问的外部 RAM |
|-----------------|--------|-------------------|
| PIC24FJXXXGX406 | 8 KB | 最高 64 KB |
| PIC24FJXXXGX410 | 16 KB | 最高 16 MB |
| PIC24FJXXXGX412 | 16 KB | 最高 16 MB |

注: 访问 EDS 窗口中的 Page 0 会产生地址错误陷阱，因为 Page 0 是基本数据存储器 (低部数据空间中的数据单元 0800h 至 7FFFh)。

图 4-6: 扩展数据空间



PIC24FJ256GA412/GB412 系列

4.4.5.1 从 EDS 中读取数据

要从 EDS 空间中读取数据，需要先设置地址指针，即将所需的 EDS 页号装入 DSRPAG 寄存器并将偏移地址赋予 W 寄存器之一。完成以上赋值后，通过将赋予了偏移地址的工作寄存器的 bit 15 置 1 来使能 EDS 窗口；然后，就可以读取所指向的 EDS 单元的内容。

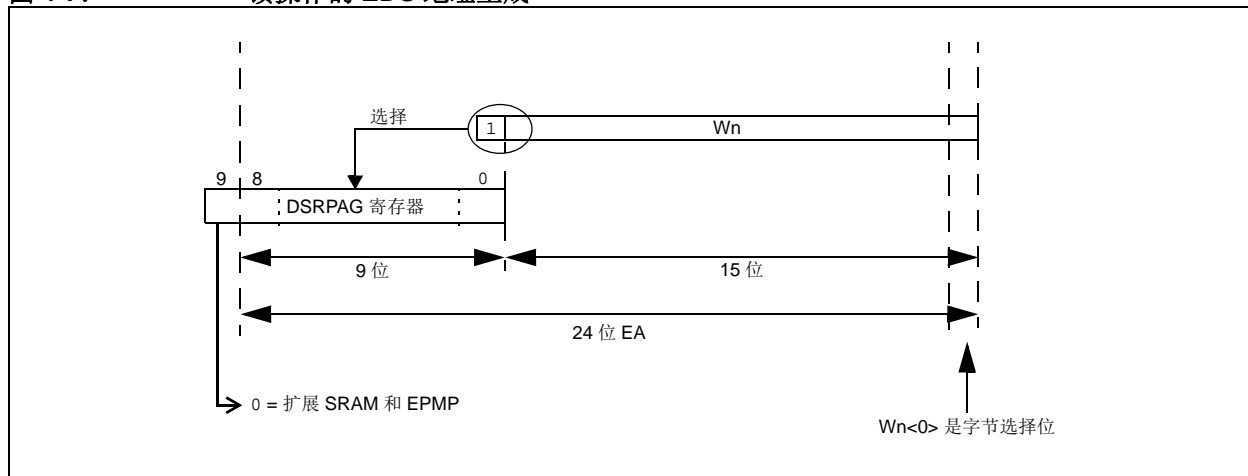
图 4-7 说明了如何为读操作生成 EDS 空间地址。

当 EA 的最高有效位 (MSb) 为 1 且 DSRPAG<9> = 0 时，DSRPAG 的低 9 位会与 EA 的低 15 位组合，构成用于读操作的 24 位 EDS 空间地址。

例 4-1 说明了如何从 EDS 中读取字节、字和双字。

注： 对 EDS 空间的所有读操作的开销为一个指令周期。因此，完成 EDS 读操作最少需要两个指令周期。EDS 读操作在 REPEAT 指令控制下完成；前两次访问需要 3 个周期，随后的访问需要 1 个周期。

图 4-7: 读操作的 EDS 地址生成



例 4-1: 以汇编语言编写的 EDS 读操作代码

```
; Set the EDS page from where the data to be read
mov    #0x0002, w0
mov    w0, DSRPAG    ;page 2 is selected for read
mov    #0x0800, w1    ;select the location (0x800) to be read
bset   w1, #15       ;set the MSB of the base address, enable EDS mode

;Read a byte from the selected location
mov.b  [w1++], w2    ;read Low byte
mov.b  [w1++], w3    ;read High byte

;Read a word from the selected location
mov    [w1], w2     ;

;Read Double - word from the selected location
mov.d  [w1], w2     ;two word read, stored in w2 and w3
```


PIC24FJ256GA412/GB412 系列

4.4.5.2 向 EDS 中写入数据

要向 EDS 空间中写入数据，与 EDS 读操作中一样，需要设置地址指针，即将所需的 EDS 页号装入 DSWPAG 寄存器并将偏移地址赋予 W 寄存器之一。完成以上赋值后，通过将赋予了偏移地址的工作寄存器的 bit 15 置 1 来使能 EDS 窗口；然后，就可以写入所指向的 EDS 单元。

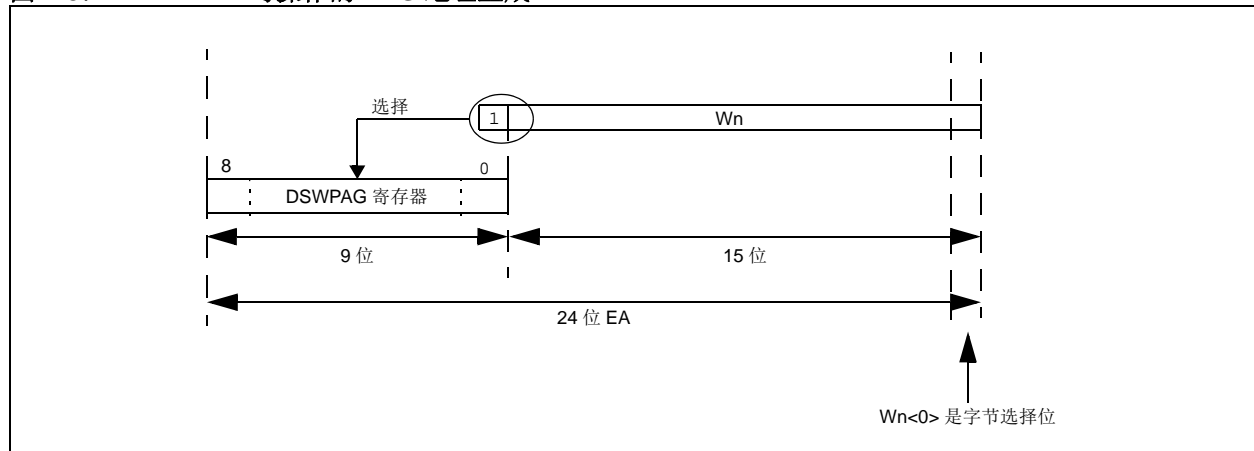
图 4-8 说明了如何为写操作生成 EDS 空间地址。

当 EA 的 MSb 为 1 时，DSWPAG 的低 9 位与 EA 的低 15 位组合，构成用于写操作的 24 位 EDS 地址。例 4-2 说明了如何向 EDS 中写入字节、字和双字。

当发生从 0xFFFF 返回到 0x8000 时，在跨过页边界时，DS 页寄存器 (DSRPAG/DSWPAG) 不会自动发生更新。用汇编语言开发代码时，必须在地址指针跨过页边界时小心地更新 DS 页寄存器。在访问连续的数据存储单元时，“C”编译器会跟踪寻址，并相应地递增或递减 DS 页寄存器。

- 注 1:** 对 EDS 的所有写操作都在单个周期中执行。
- 注 2:** 不支持在 REPEAT 指令控制下对任何 EDS 单元使用读 / 修改 / 写操作。例如，BCLR、BSW、BTG、RLC f、RLNC f、RRC f、RRNC f、ADD f、SUB f、SUBR f、AND f、IOR f、XOR f、ASR f 和 ASL f。
- 注 3:** 执行读 / 修改 / 写操作时请使用 DSRPAG 寄存器。

图 4-8: 写操作的 EDS 地址生成



例 4-2: 以汇编语言编写的 EDS 写操作代码

```
; Set the EDS page where the data to be written
mov    #0x0002, w0
mov    w0, DSWPAG    ;page 2 is selected for write
mov    #0x0800, w1    ;select the location (0x800) to be written
bset   w1, #15       ;set the MSB of the base address, enable EDS mode

;Write a byte to the selected location
mov    #0x00A5, w2
mov    #0x003C, w3
mov.b  w2, [w1++]    ;write Low byte
mov.b  w3, [w1++]    ;write High byte

;Write a word to the selected location
mov    #0x1234, w2   ;
mov    w2, [w1]     ;

;Write a Double - word to the selected location
mov    #0x1122, w2
mov    #0x4455, w3
mov.d  w2, [w1]     ;2 EDS writes
```

PIC24FJ256GA412/GB412 系列

表 4-15: 使用不同页和地址构成的 EDS 存储器地址

| DSRPAG (数据空间读 寄存器) | DSWPAG (数据空间写 寄存器) | 间接寻址时的源 / 目标地址 | 指向 EDS 的 24 位 EA | 备注 |
|--------------------------|--------------------------|-------------------|----------------------|--------------------------|
| x ⁽¹⁾ | x ⁽¹⁾ | 0000h 至 1FFFh | 000000h 至 001FFFh | Near 数据空间 ⁽²⁾ |
| | | 2000h 至 7FFFh | 002000h 至 007FFFh | |
| 001h | 001h | 8000h 至 FFFFh | 008000h 至 00FFFEh | EPMP 存储空间 |
| 002h | 002h | | 010000h 至 017FFEh | |
| 003h | 003h | | 018000h 至 0187FEh | |
| • | • | | • | |
| • | • | | • | |
| • | • | • | • | • |
| • | • | • | • | • |
| 1FFh | 1FFh | | FF8000h 至 FFFFFEh | |
| 000h | 000h | | 无效地址 | 地址错误陷阱 ⁽³⁾ |

- 注 1: 如果源 / 目标地址低于 8000h, 则不考虑 DSRPAG 和 DSWPAG 寄存器。
 注 2: 该数据空间也可以通过直接寻址访问。
 注 3: 当源 / 目标地址高于 8000h, 并且 DSRPAG/DSWPAG 为 0 时, 会产生地址错误陷阱。

4.4.6 软件堆栈

除了用作工作寄存器外, PIC24F 器件中的 W15 寄存器也可用作软件堆栈指针 (SSP)。指针总是指向第一个可用的空字, 并且从低地址向高地址方向增长。它在弹出堆栈之前递减, 而在压入堆栈之后递增, 如图 4-9 所示。请注意, 对于执行任何 CALL 指令时的 PC 压栈, 在压入堆栈之前, PC 的 MSB 要进行零扩展, 从而确保 MSB 始终清零。

注: 在异常处理期间, 在将 PC 压入堆栈之前, 要先将 PC 的 MSB 与 SRL 寄存器组合在一起。

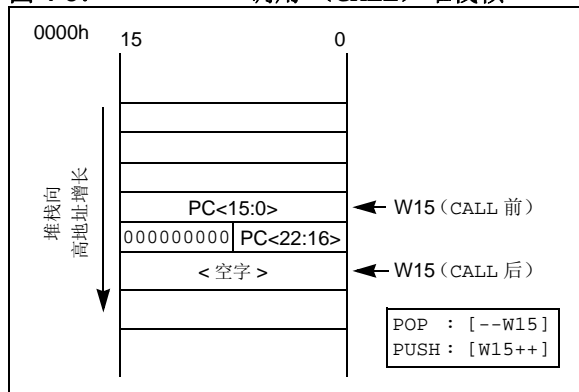
堆栈指针限制值 (SPLIM) 寄存器与堆栈指针相关联, 它设置堆栈地址上边界的值。SPLIM 在复位时不会被初始化。与堆栈指针的情况一样, SPLIM<0> 被强制为 0, 因为所有的堆栈操作必须是字对齐的。每当使用 W15 作为源指针或目标指针产生 EA 时, 有效地址会与 SPLIM 中的值进行比较。如果堆栈指针 (W15) 的内容与 SPLIM 寄存器的内容相等, 则会执行压栈操作而不产生堆栈错误陷阱, 但在随后的压栈操作时将会产生堆栈错

误陷阱。因此, 例如如果想要在堆栈增长超过 RAM 中的地址 2000h 时产生堆栈错误陷阱, 则需要用值 1FFEh 来初始化 SPLIM。

类似地, 当堆栈指针地址小于 0800h 时, 就会产生堆栈指针下溢 (堆栈错误) 陷阱。这可防止堆栈进入 SFR 空间。

在对 SPLIM 寄存器进行写操作之后, 不应紧接着使用 W15 进行间接读操作指令。

图 4-9: 调用 (CALL) 堆栈帧



PIC24FJ256GA412/GB412 系列

4.5 程序存储空间与数据存储空间的接口

PIC24F 架构采用 24 位宽的程序空间和 16 位宽的数据空间。该架构也是一种改进型哈佛结构，这意味着数据也能存放在程序空间内。要成功使用该数据，在访问数据时必须确保这两种存储空间中的信息是对齐的。

除了正常执行外，PIC24F 架构还提供了两种可在操作过程中访问程序空间的方法：

- 使用表指令访问程序空间中任意位置的各个字节或字
- 将程序空间的一部分重映射到数据空间（程序空间可视性）

表指令允许应用程序读写程序存储器的一小块区域。这一功能对于访问需要随时更新的数据表来说非常理想。也可通过表操作访问一个程序字的所有字节。重映射方法允许应用程序访问一大块数据，但只限于读操作，它非常适合于在一个大的静态数据表中进行查找。这一方法只能访问程序字的最低有效字。

4.5.1 对程序空间进行寻址

由于数据空间和程序空间的地址范围分别为 16 位和 24 位，因此需要一个从 16 位数据寄存器创建 23 位或 24 位程序地址的方法。方法取决于所采用的接口方式。

对于表操作，使用 8 位的表存储器页地址（TBLPAG）寄存器定义程序空间内一个 32K 字的区域。这与 16 位 EA 组合形成了一个完整的 24 位程序空间地址。在这种地址形式下，TBLPAG 的 MSB 用来决定操作是发生在用户存储区（TBLPAG<7> = 0）中还是配置存储区（TBLPAG<7> = 1）中。

对于重映射操作，使用 10 位的扩展数据空间读（DSRPAG）寄存器来定义程序空间中的 16K 字页。当 EA 的最高有效位（MSb）为 1，DSRPAG 的 MSb（bit 9）为 1 时，DSRPAG 的低 8 位与 EA 的低 15 位组合，构成 23 位的程序空间地址。DSRPAG<8> 位决定映射的是程序存储器的低位字（当该位为 0 时）还是高位字（当该位为 1 时）。与表操作不同，重映射操作被严格限制在用户存储区中。

表 4-16 和图 4-10 显示了如何产生用于表操作的程序 EA，以及从数据 EA 进行重映射访问。本文中，P<23:0> 指的是程序空间字；而 D<15:0> 指的是数据空间字。

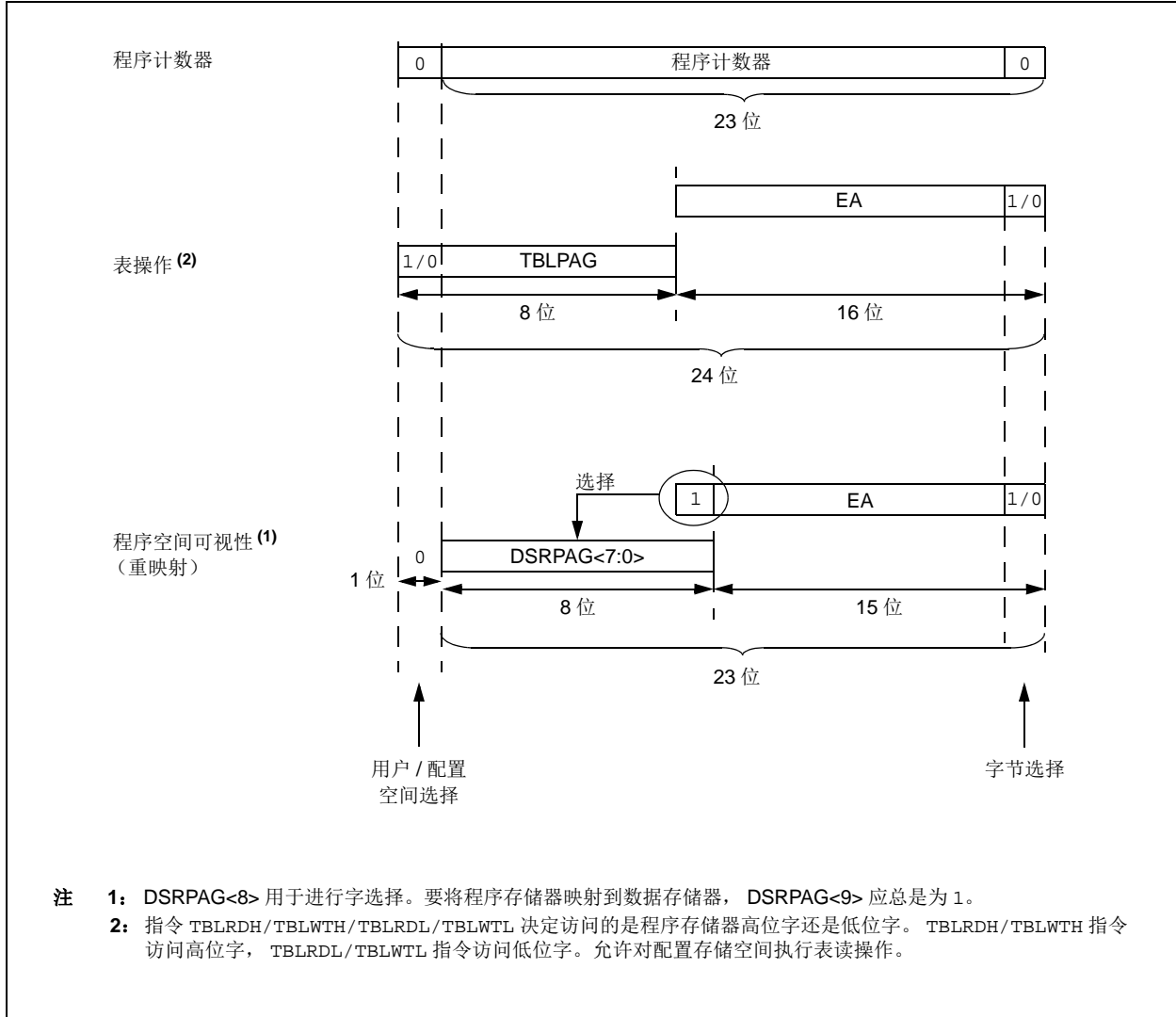
表 4-16: 程序空间地址构成

| 访问类型 | 访问空间 | 程序空间地址 | | | | |
|----------------------------|------|------------------------------|----------------------------|---------------------|----------------------------|-----|
| | | <23> | <22:16> | <15> | <14:1> | <0> |
| 指令访问 (代码执行) | 用户 | 0 | PC<22:1> | | | 0 |
| | | 0xx xxxx xxxx xxxx xxxx xxx0 | | | | |
| TBLRD/TBLWT (读 / 写字节或字) | 用户 | TBLPAG<7:0> | | 数据 EA<15:0> | | |
| | | 0xxx xxxx | | xxxx xxxx xxxx xxxx | | |
| | 配置 | TBLPAG<7:0> | | 数据 EA<15:0> | | |
| | | 1xxx xxxx | | xxxx xxxx xxxx xxxx | | |
| 程序空间可视性 (块重映射 / 读) | 用户 | 0 | DSRPAG<7:0> ⁽²⁾ | | 数据 EA<14:0> ⁽¹⁾ | |
| | | 0 | xxxx xxxx | | xxx xxxx xxxx xxxx | |

- 注 1: 在这种情况下，数据 EA<15> 始终为 1，但并不用它来计算程序空间地址。地址的 bit 15 为 DSRPAG<0>。
- 注 2: 在这种情况下，DSRPAG<9> 总是为 1。DSRPAG<8> 决定是读取程序存储器的低位字还是高位字。当 DSRPAG<8> 为 0 时，读取低位字；当它为 1 时，读取高位字。

PIC24FJ256GA412/GB412 系列

图 4-10: 访问程序空间内数据的地址生成方式



4.5.2 使用表指令访问程序存储器中的数据

TBLRD_L 和 TBLW_TL 指令提供了直接读或写程序空间内任何地址的低位字的方法，无需通过数据空间。TBLRD_H 和 TBLW_TH 指令是可以将一个程序空间字的高 8 位作为数据读写的唯一方法。

对于每个连续的 24 位程序字，PC 的递增量为 2。这使得程序存储器地址能够直接映射到数据空间地址。于是，程序存储器可以看作是两个 16 位字宽的地址空间，它们并排放置，具有相同的地址范围。TBLRD_L 和 TBLW_TL 访问包含最低有效数据字的空间，而 TBLRD_H 和 TBLW_TH 则访问包含最高数据字节的空间。

提供了两条表指令来对程序空间执行字节或字（16 位）长度的数据读写。读和写都可以采用字节或字操作的形式。

1. TBLRD_L（表读低位字）：在字模式下，该指令将程序空间地址的低位字（P<15:0>）映射到数据地址（D<15:0>）中。

在字节模式下，低位程序字的高字节或低字节被映射到数据地址的低字节中。当字节选择位为 1 时映射高字节；当字节选择位为 0 时映射低字节。

2. TBLRD_H（表读高位字）：在字模式下，该指令将程序地址的整个高位字（P<23:16>）映射到数据地址中。请注意，D<15:8> 为“虚拟”字节，它始终为 0。

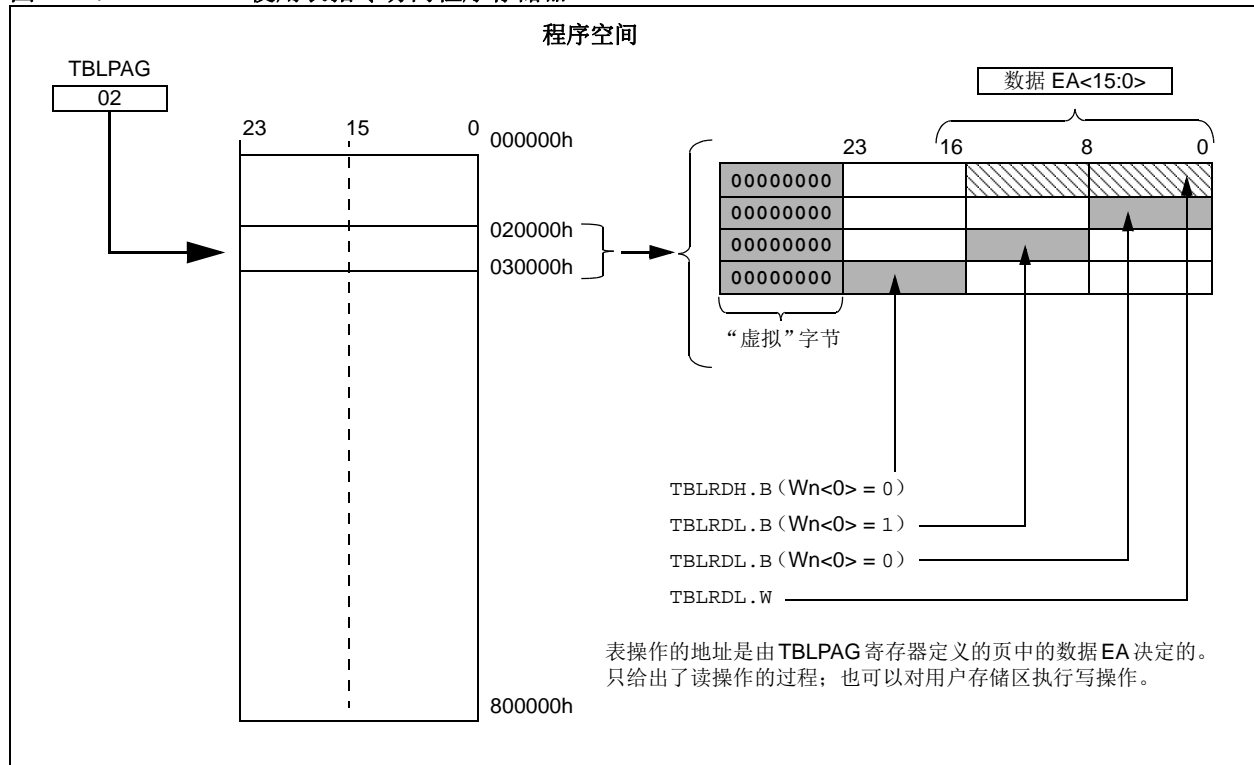
在字节模式下，该指令将程序字的高字节或低字节映射到数据地址的 D<7:0> 中，就如同 TBLRD_L 指令。注意，当选择高位“虚拟”字节（字节选择位 = 1）时，数据将始终为 0。

表指令 TBLW_TH 和 TBLW_TL 以类似的方式向程序空间地址写入各字节或字。第 6.0 节“闪存程序存储器”对这两条指令的详细操作给出了说明。

对于所有的表操作，要访问程序存储空间的哪个区域是由表存储器页地址（TBLPAG）寄存器决定的。TBLPAG 可寻址器件的整个程序存储空间，包括用户和配置空间。当 TBLPAG<7> = 0 时，表页位于用户存储空间中。当 TBLPAG<7> = 1 时，表页位于配置存储空间中。

注： 在器件 ID 所在的配置存储空间中只会执行表读操作。不允许执行表写操作。

图 4-11： 使用表指令访问程序存储器



PIC24FJ256GA412/GB412 系列

4.5.3 使用 EDS 从程序存储器中读取数据

可选择将数据空间的高 32 KB 映射到程序空间中的任何 16K 字节中。这提供了通过数据空间对存储的常量数据的透明访问，而无需使用特殊指令（即，TBLRDL/H）。

当 EA 的 MSb 为 1，并且 DSRPAG<9> 也为 1 时，会通过数据空间进行程序空间访问。DSRPAG 的低 8 位会与 Wn<14:0> 位组合，构成 23 位 EA 来访问程序存储器。DSRPAG<8> 决定要寻址哪个字；当该位为 0 时，寻址低位字；为 1 时，访问程序存储器的高位字。

整个程序存储器被划分成 512 个 EDS 页（从 200h 到 3FFh），每页包含 16K 的数据字。200h 到 2FFh 页对应于程序存储器的低位字，而 300h 到 3FFh 对应于程序存储器的高位字。

通过使用这种 EDS 技术，可以访问整个程序存储器。以前，不支持对程序存储器的高位字进行访问。

表 4-17 列出了使用 EDS 页和源地址构成的程序存储器相应的 23 位 EDS 地址。

对于使用 PSV 而又在 REPEAT 循环外执行的操作，MOV 和 MOV.D 指令除了规定的执行时间之外，还需要一个额外的指令周期。其他所有指令都需要在规定的执行时间之外额外增加两个指令周期。

对于使用 PSV 而又在 REPEAT 循环内执行的操作，在下列情况下，除了规定的指令执行时间之外，还需要两个额外的指令周期：

- 在第一次迭代中执行的指令
- 在最后一次迭代中执行的指令
- 由于中断而退出循环之前执行的指令
- 中断得到处理后再次进入循环时执行的指令

REPEAT 循环的所有其他各次迭代，都允许使用 PSV 访问数据的指令在一个周期内执行。

表 4-17: 使用不同页和地址构成的 EDS 程序地址

| DSRPAG (数据空间读寄存器) | 间接寻址时的源地址 | 指向 EDS 的 23 位 EA | 备注 |
|------------------------|---------------|--|---|
| 200h • • 2FFh | 8000h 至 FFFFh | 000000h 至 007FFEh • • 7F8000h 至 7FFFFEh | 4M 程序指令的低位字； (8 MB) 仅用于读操作 |
| 300h • • 3FFh | | 000001h 至 007FFFh • • • 7F8001h 至 7FFFFFFh | 4M 程序指令的高位字（剩余 4 MB，4 MB 为虚拟字节）；仅 用于读操作 |
| 000h | | 无效地址 | 地址错误陷阱 ⁽¹⁾ |

注 1: 当源 / 目标地址高于 8000h，并且 DSRPAG/DSWPAG 为 0 时，会产生地址错误陷阱。

例 4-3: 以汇编语言编写的从程序存储器中进行 EDS 读操作的代码

```

; Set the EDS page from where the data to be read
mov    #0x0202, w0
mov    w0, DSRPAG           ;page 0x202, consisting lower words, is selected for read
mov    #0x000A, w1         ;select the location (0x0A) to be read
bset   w1, #15             ;set the MSB of the base address, enable EDS mode
;Read a byte from the selected location
mov.b  [w1++], w2          ;read Low byte
mov.b  [w1++], w3          ;read High byte
;Read a word from the selected location
mov    [w1], w2           ;
;Read Double - word from the selected location
mov.d  [w1], w2           ;two word read, stored in w2 and w3
    
```

PIC24FJ256GA412/GB412 系列

图 4-12: 访问低位字的程序空间可视性操作

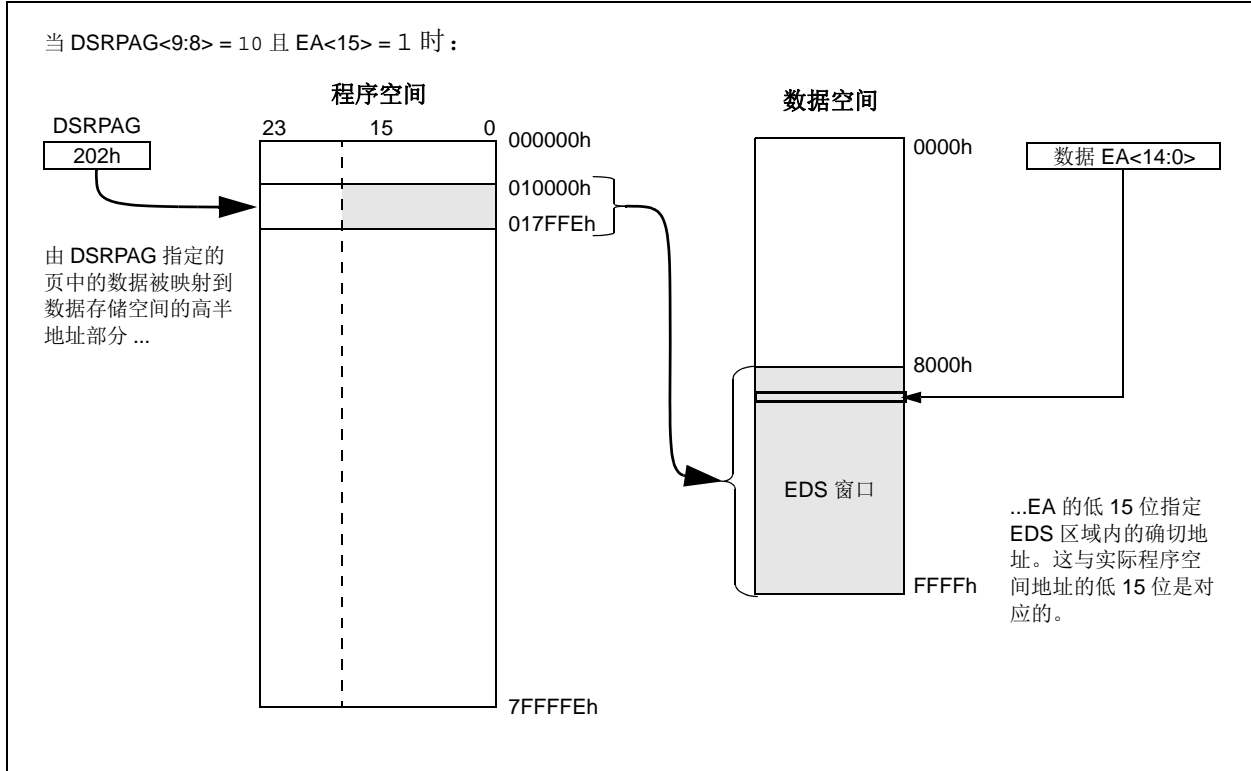
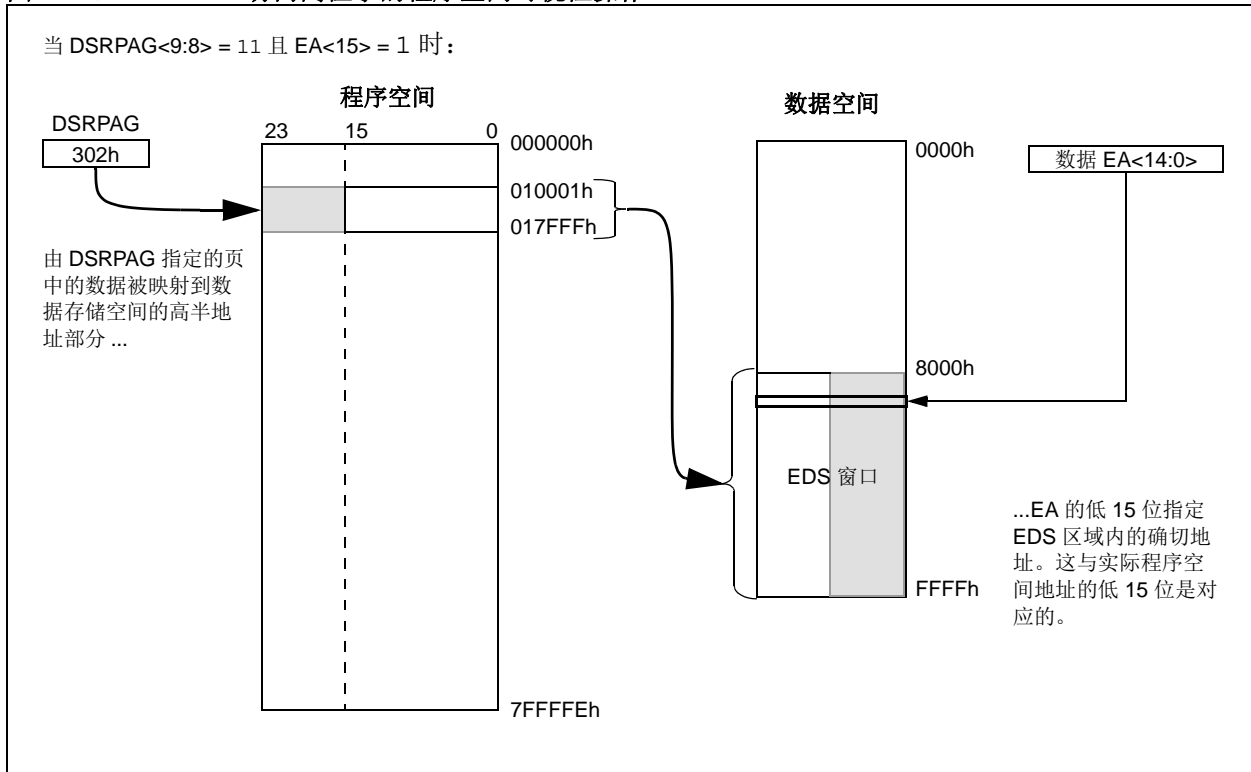


图 4-13: 访问高位字的程序空间可视性操作



PIC24FJ256GA412/GB412 系列

注:

5.0 直接存储器访问控制器 (DMA)

注： 本数据手册总结了 PIC24F 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。更多信息，请参见《dsPIC33/PIC24 系列参考手册》的“直接存储器访问控制器 (DMA)” (DS39742)。该数据手册中的信息取代 FRM 中的信息。

直接存储器访问控制器 (DMA) 用于为在 SFR 总线工作的高数据吞吐量外设提供服务，使它们可以直接访问数据存储，缓解对于 CPU 密集型管理的需求。它使这些数据密集型外设可以共用它们自己的数据路径，这也会减轻主数据总线的负载，从而节省更多的功耗。

DMA 控制器同时用作外设和 CPU 的直接扩展。它在单片机数据总线上位于 CPU 和支持 DMA 的外设之间，可以直接访问 SRAM。这会将 SFR 总线划分为两条总线，使 DMA 控制器可以访问位于新的 DMA SFR 总线上的支持 DMA 的外设。该控制器用作 DMA SFR 总线上的支持器件，控制来自支持 DMA 的外设的数据流。

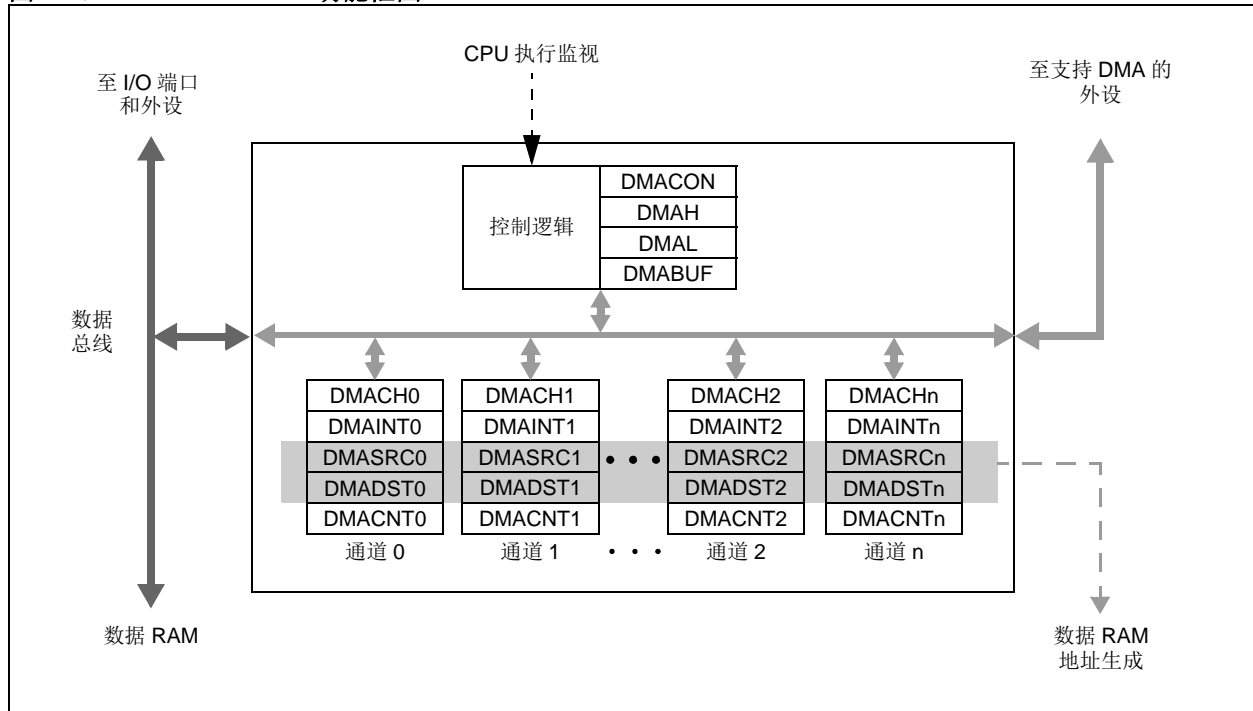
该控制器还会直接监视 CPU 指令处理，使它可以知道 CPU 何时需要访问 DMA 总线上的外设，并根据需要自动放弃控制，将控制权让给 CPU。这可以提高处理数据的有效带宽，又不会发生 DMA 操作导致处理器暂停的情况。因此该控制器对于用户基本上是透明的。

DMA 控制器具有以下特性：

- 6 个可独立编程的通道
- 与 CPU 并行工作（不会产生 DMA 导致的等待状态）
- DMA 总线仲裁
- 5 种可编程地址模式
- 4 种可编程传输模式
- 4 种灵活的内部数据传输模式
- 数据传输支持字节或字
- 每个通道均具有 16 位源和目标地址寄存器，可动态更新和重新装入
- 16 位事务计数器寄存器，可动态更新和重新装入
- 地址上限和地址下限寄存器
- 计数器半满级别中断
- 软件触发传输
- 用于对称缓冲区操作的空写模式

图 5-1 给出了 DMA 控制器的简化框图。

图 5-1: DMA 功能框图



PIC24FJ256GA412/GB412 系列

5.1 DMA 操作概述

DMA 控制器可以根据一系列不同参数在地址之间传送数据。对于任何事务，都可以独立地配置其中每个参数。此外，任意或所有 DMA 通道可以在同一时间独立执行不同的事务。事务按以下参数进行分类：

- 源和目标（SFR 和数据 RAM）
- 数据大小（字节或字）
- 触发源
- 传输模式（单次、重复或连续）
- 寻址模式（固定地址或地址块，进行或不进行地址递增 / 递减）

此外，DMA 控制器还会为所有通道提供通道优先级仲裁。

5.1.1 源和目标

使用 DMA 控制器，可以在数据空间中的任意两个地址之间传送数据。SFR 空间（0000h 至 07FFh）或数据 RAM 空间（0800h 至 FFFFh）可以用作源或目标。可以按任意方向在这些区域之间或者任一区域中的地址之间传送数据。图 5-2 列出了 4 种不同的组合。

如果需要对数据 RAM 的一些区域进行保护，DMA 控制器允许用户为在高于 SFR 空间的数据空间中执行的操作设置地址上限和地址下限边界。边界通过 DMAH 和 DMAL 限值寄存器设置。如果 DMA 通道尝试在地址边界之外执行操作，事务会被终止并产生中断。

5.1.2 数据大小

DMA 控制器可以处理 8 位和 16 位事务。用户可以使用 SIZE 位（DMACHn<1>）选择大小。默认情况下，每个通道配置为执行字大小的事务。当选择字节大小的事务时，源和 / 或目标地址的 LSb 决定数据代表的是数据 RAM 单元的高字节还是低字节。

5.1.3 触发源

DMA 控制器可以使用器件的 63 个中断源来启动事务。DMA 触发源按其自身中断优先级的反序发生，如表 5-1 所示。

由于所有事务的源和目标地址可以独立于触发源单独设定，所以 DMA 控制器可以使用任意触发源来对任意外设执行操作。这使应用程序可以对 DMA 通道进行级联，以执行更复杂的传输操作。

5.1.4 传输模式

DMA 控制器支持 4 种类型的数据传输，它们的划分依据是在每次触发时传送的数据量。

- 单次：每次触发时发生单个事务。
- 连续：每次触发时发生一系列连续事务，事务数量由 DMACNTn 事务计数器决定。
- 重复单次：重复地执行单个事务，每次触发时执行一次，直到 DMA 通道被禁止为止。
- 重复连续：重复地执行一系列事务，每次触发时执行一次循环，直到 DMA 通道被禁止为止。

所有传输模式都支持在事务完成后自动重新装入源和目标地址以及计数器值的选项；重复模式传输会自动执行该操作。

5.1.5 寻址模式

DMA 控制器还支持在单个地址或地址范围之间进行传输。这 4 种基本选项为：

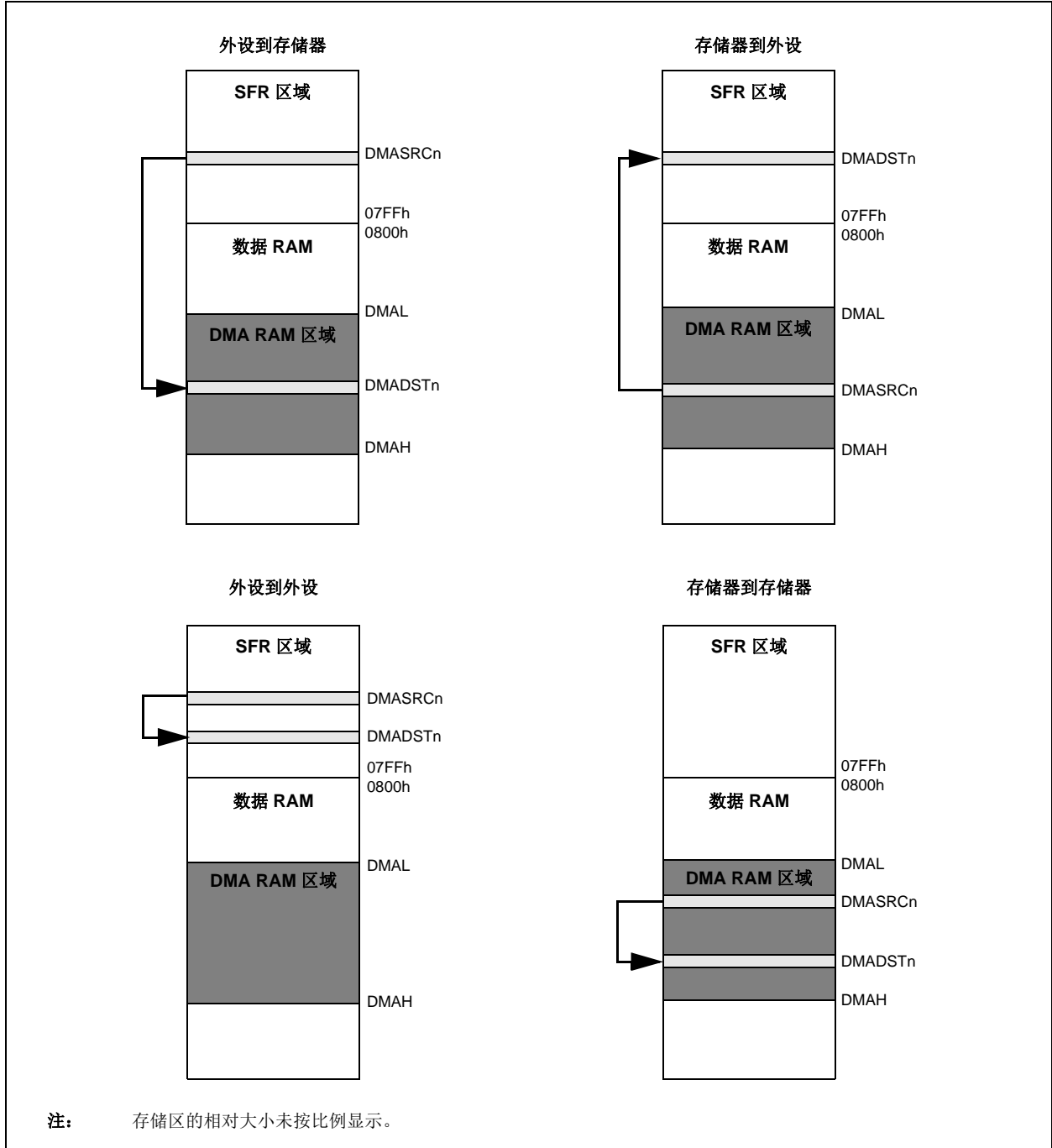
- 固定到固定：在两个恒定地址之间
- 固定到块：从一个恒定源地址到一个目标地址范围
- 块到固定：从一个源地址范围到单个恒定目标地址
- 块到块：从一个源地址范围到一个目标地址范围

对于块寻址模式，提供了自动递增或自动递减源和 / 或目标地址的选项。

除了 4 种基本模式之外，DMA 控制器还支持外设间接寻址（PIA）模式；在该模式下，源或目标地址由 DMA 控制器和支持 PIA 的外设联合生成。在使能时，DMA 通道提供源和 / 或目标基址，而外设提供固定的偏移地址范围。

对于 PIC24FJ256GA412/GB412 系列器件，12 位 A/D 转换器模块是唯一支持 PIA 的外设。第 27.0 节“带阈值检测功能的 12 位 A/D 转换器”提供了在 PIA 模式下使用它的详细信息。

图 5-2: DMA 数据传输的类型



PIC24FJ256GA412/GB412 系列

5.1.6 通道优先级

每个 DMA 通道独立于其他通道工作，但也会与其他通道一起竞争对数据和 DMA 总线的访问权。当发生访问冲突时，DMA 控制器会使用用户可选择的优先级方案在通道之间进行仲裁。有两种方案可用：

- 轮询：当两个或更多通道发生冲突时，编号较低的通道在第一次冲突时获得优先权。在发生后续冲突时，编号较高的通道各自基于其通道编号获得优先权。
- 固定：当两个或更多通道发生冲突时，编号最低的通道总是获得优先权，而不管过去的历史记录如何；但是，任何正在进行处理的通道都不会被立即重新触发。如果优先级较高的通道不断地请求服务，则会将它安排在具有待处理请求的下一个较低优先级通道之后处理。

5.2 典型设置

要设置 DMA 通道来进行基本数据传输：

1. 使能 DMA 控制器（DMAEN = 1），并通过置 1 或清零 PRSSEL 选择相应的通道优先级方案。
2. 使用数据 RAM 操作的相应地址上限和地址下限边界设定 DMAH 和 DMAL。
3. 选择要使用的 DMA 通道并禁止其操作（CHEN = 0）。
4. 将事务相应的源和目标地址写入通道的 DMASRCn 和 DMADSTn 寄存器。对于 PIA 寻址模式，使用基址值。
5. 将 DMACNTn 寄存器设定为每次传输的触发数量（单次或连续模式）或要传输的字（字节）数量（重复模式）。
6. 通过置 1 或清零 SIZE 位来选择数据大小。
7. 通过设定 TRMODE<1:0> 位选择数据传输模式。
8. 通过设定 SAMODE<1:0> 和 DAMODE<1:0> 位来选择寻址模式。
9. 通过将 CHEN 置 1 来使能 DMA 通道。
10. 使能触发源中断。

5.3 外设模块禁止

不同于其他外设模块，DMA 控制器的通道不能使用外设模块禁止（PMD）寄存器单独地关闭电源。这些通道分为两组进行控制。DMA0MD 位（PMD7<4>）用于选择性地控制 DMACH0 至 DMACH3。DMA1MD 位（PMD7<5>）用于控制 DMACH4 和 DMACH5。将这两个位置 1 实际上会禁止 DMA 控制器。

5.4 寄存器

DMA 控制器使用一些寄存器来控制其操作。寄存器的数量取决于为特定器件实现的通道数量。

总是具有 4 个模块级寄存器（1 个控制寄存器，3 个缓冲 / 地址寄存器）：

- DMACON：DMA 引擎控制寄存器（[寄存器 5-1](#)）
- DMAH 和 DMAL：DMA 地址上限和地址下限寄存器
- DMABUF：DMA 传输数据缓冲寄存器

每个 DMA 通道会实现 5 个寄存器（2 个控制寄存器和 3 个缓冲 / 地址寄存器）：

- DMACHn：DMA 通道 n 控制寄存器（[寄存器 5-2](#)）
- DMAINTn：DMA 通道 n 中断寄存器（[寄存器 5-3](#)）
- DMASRCn：通道 n 的 DMA 数据源地址指针寄存器
- DMADSTn：通道 n 的 DMA 数据目标源寄存器
- DMACNTn：通道 n 的 DMA 事务计数器寄存器

对于 PIC24FJ256GA412/GB412 系列器件，共有 34 个寄存器。

PIC24FJ256GA412/GB412 系列

寄存器 5-1: **DMACON: DMA 引擎控制寄存器**

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| R/W-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| DMAEN | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 |
| — | — | — | — | — | — | — | PRSEL |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 15

DMAEN: DMA 模块使能位

1 = 使能模块

0 = 禁止模块并终止所有正在进行的 DMA 操作

bit 14-1

未实现: 读为 0

bit 0

PRSEL: 通道优先级方案选择位

1 = 轮询方案

0 = 固定优先级方案

PIC24FJ256GA412/GB412 系列

寄存器 5-2: DMACHn: DMA 通道 n 控制寄存器

| | | | | | | | |
|--------|-----|-----|-----|-----|-------|-----------------------|----------------------|
| U-0 | U-0 | U-0 | r-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | — | — | — | NULLW | RELOAD ⁽¹⁾ | CHREQ ⁽³⁾ |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|---------|---------|---------|---------|---------|---------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| SAMODE1 | SAMODE0 | DAMODE1 | DAMODE0 | TRMODE1 | TRMODE0 | SIZE | CHEN |
| bit 7 | | | | | | bit 0 | |

| | | | |
|--------------|---------|----------------|--------|
| 图注: | r = 保留位 | | |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

- bit 15-13 **未实现:** 读为 0
- bit 12 **保留:** 保持为 0
- bit 11 **未实现:** 读为 0
- bit 10 **NULLW:** 空写模式位
1 = 每次写入 DMADSTn 时, 启动对 DMASRCn 的假写操作
0 = 不启动假写操作
- bit 9 **RELOAD:** 地址和计数重新装入位 ⁽¹⁾
1 = 在启动下一个操作时, 向 DMASRCn、DMADSTn 和 DMACNTn 寄存器中重新装入它们的先前值
0 = 在启动下一个操作时, 不重新装入 DMASRCn、DMADSTn 和 DMACNTn ⁽²⁾
- bit 8 **CHREQ:** DMA 通道软件请求位 ⁽³⁾
1 = 软件发出了 DMA 请求; 在 DMA 传输完成时自动清零
0 = 没有等待处理的 DMA 请求
- bit 7-6 **SAMODE<1:0>:** 源地址模式选择位
11 = 在外设间接寻址中使用 DMASRCn, 并将其保持不变
10 = 在传输完成后, 根据 SIZE 位递减 DMASRCn
01 = 在传输完成后, 根据 SIZE 位递增 DMASRCn
00 = 在传输完成后 DMASRCn 保持不变
- bit 5-4 **DAMODE<1:0>:** 目标地址模式选择位
11 = 在外设间接寻址中使用 DMADSTn, 并将其保持不变
10 = 在传输完成后, 根据 SIZE 位递减 DMADSTn
01 = 在传输完成后, 根据 SIZE 位递增 DMADSTn
00 = 在传输完成后 DMADSTn 保持不变
- bit 3-2 **TRMODE<1:0>:** 传输模式选择位
11 = 重复连续模式
10 = 连续模式
01 = 重复单次模式
00 = 单次模式
- bit 1 **SIZE:** 数据大小选择位
1 = 字节 (8 位)
0 = 字 (16 位)
- bit 0 **CHEN:** DMA 通道使能位
1 = 使能相应的通道
0 = 禁止相应的通道

注 1: 要恢复原有的 DMASRCn 和 DMADSTn 值, 只需存储原有的 DMACNTn。
注 2: 在重复模式传输中, 总是会重新装入 DMACNTn, 而不管 RELOAD 位的状态如何。
注 3: CHREQ 置 1 时执行的传输数量取决于 TRMODE<1:0> 的配置。

PIC24FJ256GA412/GB412 系列

寄存器 5-3: DMAINTn: DMA 通道 n 中断寄存器

| | | | | | | | |
|-----------------------|--------|--------|--------|--------|--------|--------|--------|
| R-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| DBUFWF ⁽¹⁾ | CHSEL6 | CHSEL5 | CHSEL4 | CHSEL3 | CHSEL2 | CHSEL1 | CHSEL0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------------------------|------------------------|-----------------------|-----------------------|------------------------|-----|-----|--------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 |
| HIGHIF ^(1,2) | LOWIF ^(1,2) | DONEIF ⁽¹⁾ | HALFIF ⁽¹⁾ | OVRUNIF ⁽¹⁾ | — | — | HALFEN |
| bit 7 | | | | | | | bit 0 |

图注:

| | | |
|--------------|---------|----------------|
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |
| | | x = 未知 |

- bit 15 **DBUFWF:** DMA 缓冲数据写标志位 ⁽¹⁾
1 = DMA 缓冲寄存器的内容尚未被写入 DMADSTn 或 DMASRCn (在空写模式下) 中指定的单元
0 = DMA 缓冲寄存器的内容已被写入 DMADSTn 或 DMASRCn (在空写模式下) 中指定的单元
- bit 14-8 **CHSEL<6:0>:** DMA 通道触发选择位
请参见表 5-1 获取完整列表。
- bit 7 **HIGHIF:** DMA 地址上限中断标记位 ^(1,2)
1 = DMA 通道尝试访问高于 DMAH 或数据 RAM 空间上限的地址
0 = DMA 通道未调用地址上限中断
- bit 6 **LOWIF:** DMA 地址下限中断标记位 ^(1,2)
1 = DMA 通道尝试访问低于 DMAL 但高于 SFR 范围 (07FFh) 的 DMA SFR 地址
0 = DMA 通道未调用地址下限中断
- bit 5 **DONEIF:** DMA 完成操作中断标志位 ⁽¹⁾
如果 CHEN = 1:
1 = 先前的 DMA 会话已完成并结束
0 = 当前 DMA 会话尚未完成
如果 CHEN = 0:
1 = 先前的 DMA 会话已完成并结束
0 = 先前的 DMA 会话未完成, 但已结束
- bit 4 **HALFIF:** DMA 50% 水印级别中断标志位 ⁽¹⁾
1 = DMACNTn 已达到距离 0000h 的半程点
0 = DMACNTn 尚未达到半程点
- bit 3 **OVRUNIF:** DMA 通道溢出标志位 ⁽¹⁾
1 = 在 DMA 通道仍然在基于前一次触发完成操作时又被触发
0 = 未发生溢出条件
- bit 2-1 **未实现:** 读为 0
- bit 0 **HALFEN:** 半程完成水印位
1 = 在 DMACNTn 达到其半程点和完成时调用中断
0 = 仅在传输完成时调用中断

注 **1:** 用软件置 1 这些标志并不会产生中断。
 2: 在实际访问之前, 不会测试地址限值违例 (DMASRCn 或 DMADSTn 大于 DMAH 或小于 DMAL)。

PIC24FJ256GA412/GB412 系列

表 5-1: DMA 通道触发源

| CHSEL<6:0> | | 触发 (中断) | CHSEL<6:0> | | 触发 (中断) | CHSEL<6:0> | | 触发 (中断) |
|------------|-----|----------------|------------|-----|------------|------------|-----|------------|
| 0000000 | 00h | (未实现) | 0100110 | 26h | SPI1 接收事件 | 1001100 | 4Ch | DMA 通道 4 |
| 0000001 | 01h | SCCP7 IC/OC 事件 | 0100111 | 27h | SPI1 发送事件 | 1001101 | 4Dh | DMA 通道 3 |
| 0000010 | 02h | SCCP7 定时器 | 0101000 | 28h | SPI1 一般事件 | 1001110 | 4Eh | DMA 通道 2 |
| 0000011 | 03h | SCCP6 IC/OC 事件 | 0101001 | 29h | (保留, 不要使用) | 1001111 | 4Fh | DMA 通道 1 |
| 0000100 | 04h | SCCP6 定时器 | 0101010 | 2Ah | (保留, 不要使用) | 1010000 | 50h | DMA 通道 0 |
| 0000101 | 05h | SCCP5 IC/OC 事件 | 0101011 | 2Bh | (保留, 不要使用) | 1010001 | 51h | A/D 转换器 |
| 0000110 | 06h | SCCP5 定时器 | 0101100 | 2Ch | I2C3 从事件 | 1010010 | 52h | USB |
| 0000111 | 07h | SCCP4 IC/OC 事件 | 0101101 | 2Dh | I2C3 主事件 | 1010011 | 53h | EPMP |
| 0001000 | 08h | SCCP4 定时器 | 0101110 | 2Eh | I2C3 冲突事件 | 1010100 | 54h | HLVD |
| 0001001 | 09h | (保留, 不要使用) | 0101111 | 2Fh | I2C2 从事件 | 1010101 | 55h | CRC 完成 |
| 0001010 | 0Ah | (保留, 不要使用) | 0110000 | 30h | I2C2 主事件 | 1010110 | 56h | LCD |
| 0001011 | 0Bh | MCCP3 IC/OC 事件 | 0110001 | 31h | I2C2 冲突事件 | 1010111 | 57h | 加密完成 |
| 0001100 | 0Ch | MCCP3 定时器 | 0110010 | 32h | I2C1 从事件 | 1011000 | 58h | 加密 OTP 完成 |
| 0001101 | 0Dh | MCCP2 IC/OC 事件 | 0110011 | 33h | I2C1 主事件 | 1011001 | 59h | CLC4 输出 |
| 0001110 | 0Eh | MCCP2 定时器 | 0110100 | 34h | I2C1 冲突事件 | 1011010 | 5Ah | CLC3 输出 |
| 0001111 | 0Fh | MCCP1 IC/OC 事件 | 0110101 | 35h | UART6 发送 | 1011011 | 5Bh | CLC2 输出 |
| 0010000 | 10h | MCCP1 定时器 | 0110110 | 36h | UART6 接收 | 1011100 | 5Ch | CLC1 输出 |
| 0010001 | 11h | 输出比较 6 | 0110111 | 37h | UART6 错误 | 1011101 | 5Dh | (保留, 不要使用) |
| 0010010 | 12h | 输出比较 5 | 0111000 | 38h | UART5 发送 | 1011110 | 5Eh | RTCC |
| 0010011 | 13h | 输出比较 4 | 0111001 | 39h | UART5 接收 | 1011111 | 5Fh | Timer5 |
| 0010100 | 14h | 输出比较 3 | 0111010 | 3Ah | UART5 错误 | 1100000 | 60h | Timer4 |
| 0010101 | 15h | 输出比较 2 | 0111011 | 3Bh | UART4 发送 | 1100001 | 61h | Timer3 |
| 0010110 | 16h | 输出比较 1 | 0111100 | 3Ch | UART4 接收 | 1100010 | 62h | Timer2 |
| 0010111 | 17h | 输入捕捉 6 | 0111101 | 3Dh | UART4 错误 | 1100011 | 63h | Timer1 |
| 0011000 | 18h | 输入捕捉 5 | 0111110 | 3Eh | UART3 发送 | 1100100 | 64h | (保留, 不要使用) |
| 0011001 | 19h | 输入捕捉 4 | 0111111 | 3Fh | UART3 接收 | 1100101 | 65h | DAC |
| 0011010 | 1Ah | 输入捕捉 3 | 1000000 | 40h | UART3 错误 | 1100110 | 66h | CTMU |
| 0011011 | 1Bh | 输入捕捉 2 | 1000001 | 41h | UART2 发送 | 1100111 | 67h | 比较器事件 |
| 0011100 | 1Ch | 输入捕捉 1 | 1000010 | 42h | UART2 接收 | 1101000 | 68h | 外部中断 4 |
| 0011101 | 1Dh | SPI4 接收事件 | 1000011 | 43h | UART2 错误 | 1101001 | 69h | 外部中断 3 |
| 0011110 | 1Eh | SPI4 发送事件 | 1000100 | 44h | UART1 发送 | 1101010 | 6Ah | 外部中断 2 |
| 0011111 | 1Fh | SPI4 一般事件 | 1000101 | 45h | UART1 接收 | 1101011 | 6Bh | 外部中断 1 |
| 0100000 | 20h | SPI3 接收事件 | 1000110 | 46h | UART1 错误 | 1101100 | 6Ch | 外部中断 0 |
| 0100001 | 21h | SPI3 发送事件 | 1000111 | 47h | (保留, 不要使用) | 1101101 | 6Dh | 电平变化中断 |
| 0100010 | 22h | SPI3 一般事件 | 1001000 | 48h | (保留, 不要使用) | 1101110 | 6Eh | (未实现) |
| 0100011 | 23h | SPI2 接收事件 | 1001001 | 49h | (保留, 不要使用) | • | • | |
| 0100100 | 24h | SPI2 发送事件 | 1001010 | 4Ah | (保留, 不要使用) | • | • | |
| 0100101 | 25h | SPI2 一般事件 | 1001011 | 4Bh | DMA 通道 5 | 1111111 | 7Fh | |

PIC24FJ256GA412/GB412 系列

6.0 闪存程序存储器

注： 本数据手册总结了 PIC24F 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。更多信息，请参见《dsPIC33/PIC24F 系列参考手册》的“双分区闪存程序存储器”（DS70005156）。该数据手册中的信息取代 FRM 中的信息。

PIC24FJ256GA412/GB412 系列器件包含用于存储和执行应用程序代码的内部闪存程序存储器。程序存储器是可读写和可擦除的。可采用三种方式对闪存进行编程：

- 在线串行编程（ICSP™）
- 运行时自编程（RTSP）
- 增强型在线串行编程（增强型 ICSP）

ICSP 允许在最终的应用电路中对 PIC24FJ256GA412/GB412 系列器件进行串行编程。只需要使用 5 根线就可以完成编程，其中编程时钟线和编程数据线（分别命名为 PGECx 和 PGEDx）各一根，其余 3 根分别是电源线（VDD）、接地线（VSS）和主复位线（MCLR）。这允许用户在生产电路板时使用未编程器件，仅在产品交付之前才对单片机进行编程，从而可以使用最新版本的固件或者定制固件进行编程。

使用 TBLRD（表读）和 TBLWT（表写）指令来实现 RTSP。使用 RTSP，用户可以一次将 64 条指令（192 字节）的数据块写入程序存储器，也可以一次擦除 512 条指令（1536 字节）。

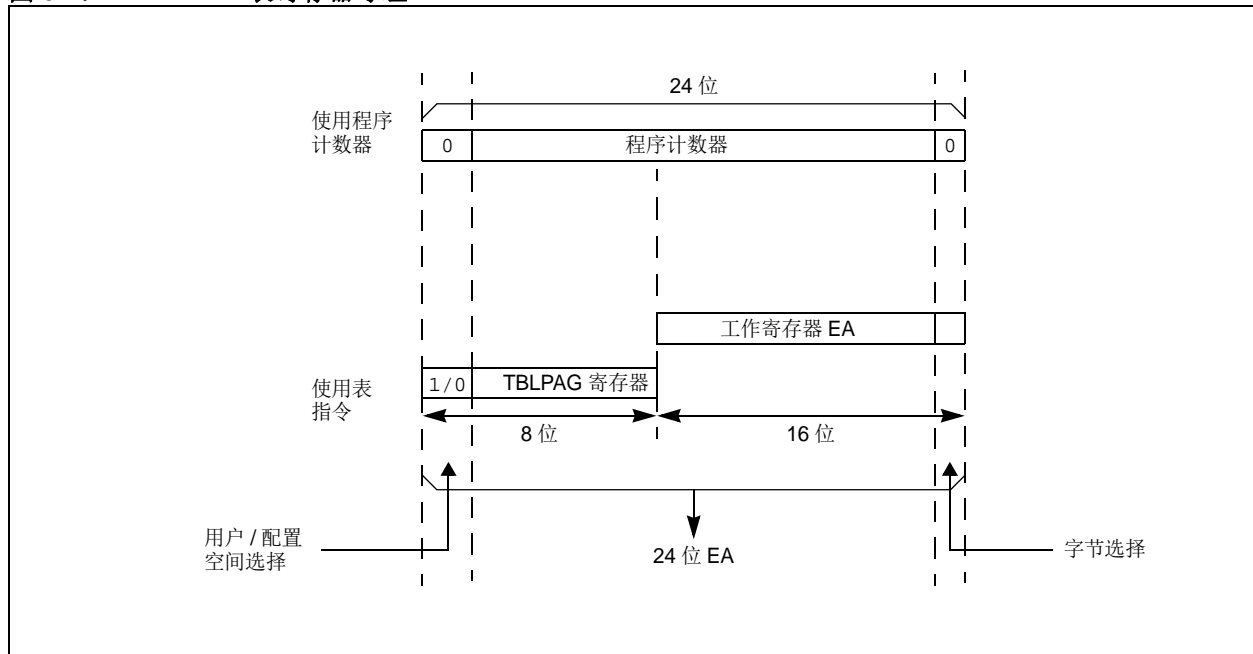
6.1 表指令和闪存编程

闪存的所有编程都是通过表读和表写指令完成的，与使用的编程方法无关。这些指令允许器件在正常工作模式下通过数据存储器直接读写程序存储空间。程序存储器中 24 位目标地址由 TBLPAG<7:0> 位和表指令中指定 W 寄存器中的有效地址（EA）组成，如图 6-1 所示。

TBLRDL 和 TBLWTL 指令用于读或写程序存储器的 bit<15:0>。TBLRDL 和 TBLWTL 能以字或字节模式访问程序存储器。

TBLRDH 和 TBLWTH 指令用于读或写程序存储器的 bit<23:16>。TBLRDH 和 TBLWTH 同样能以字或字节模式访问程序存储器。

图 6-1: 表寄存器寻址



PIC24FJ256GA412/GB412 系列

6.2 RTSP 操作

PIC24F 闪存程序存储器阵列以 64 条指令或 192 字节的行为单位构成。RTSP 允许用户一次擦除 8 行（512 条指令）的块以及一次编程一行。它还可以编程双字。

8 行擦除块和单行写入块都是边沿对齐的，从程序存储器起始地址开始，分别以 1536 字节和 192 字节为边界。

当使用 TBLWT 指令将数据写入程序存储器时，数据并未直接写入存储器。而是将使用表写指令写入的数据存储在保持锁存器中，直到执行编程序列。

可以执行任意数量的 TBLWT 指令，写操作都将成功执行。但是，需要 64 条 TBLWT 指令写入存储器的整行。

要确保在写操作期间没有数据被改动，应将所有未使用的地址编程为 FFFFFFFh。这是因为保持锁存器复位为未知状态，因此如果地址处于复位状态，就可能改写未被重写的行的单元。

RTSP 编程的基本顺序为：

- 设置表指针，使之指向编程锁存器
- 执行一系列 TBLWT 指令来装入缓冲区
- 设置 NVM 地址寄存器，使之指向目标

通过设置 NVMCON 寄存器中的控制位来执行编程。

可按任何顺序装入数据，且在执行写操作之前可以对保持寄存器进行多次写操作。但后续写操作将覆盖先前的所有写操作。

注： 不建议对同一个存储单元进行多次写操作而不进行擦除操作。

因为只写缓冲区，因此所有表写操作都是单字写操作（2 个指令周期）。编程每行都需要一个编程周期。

6.3 JTAG 操作

PIC24F 系列支持 JTAG 边界扫描。边界扫描可以通过校验引脚到 PCB 的连通性改进制造工艺。

6.4 增强型在线串行编程

增强型在线串行编程使用片内自举程序（称为编程执行程序，PE）来管理编程过程。使用 SPI 数据帧格式，编程执行程序能够擦除、编程和校验程序存储器。关于增强型 ICSP 的更多信息，请参见器件编程规范。

6.5 控制寄存器

有 4 个 SFR 用于读写闪存程序存储器：

- NVMCON
- NVMKEY
- NVMADRL
- NVMADRH

NVMCON 寄存器（[寄存器 6-1](#)）控制要擦除的块、要编程的存储器类型以及编程周期的开始时间。

NVMKEY 是一个只写寄存器，用于写保护。要启动编程或擦除序列，用户必须将 55h 和 AAh 连续写入 NVMKEY 寄存器。更多信息，请参见 [第 6.6 节“编程操作”](#)。

NVMADRL 和 NVMADRH 寄存器包含 NVM 写或擦除操作的目标地址的低位字和高字节。一些操作（例如，芯片擦除、非活动分区擦除）对固定单元执行操作，不需要地址值。

PIC24FJ256GA412/GB412 系列

寄存器 6-1: NVMCON: 闪存控制寄存器

| | | | | | | | |
|--------------------------|----------------------|-------------------------|---------|---------------------------|---------|-------|-----|
| R/S-0, HC ⁽¹⁾ | R/W-0 ⁽¹⁾ | R-0, HSC ⁽¹⁾ | R/W-0 | R/C-0, HSC ⁽²⁾ | R-0 | U-0 | U-0 |
| WR | WREN | WRERR | NVMPIDL | SFTSWP | P2ACTIV | — | — |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|----------------------|-----|-----|-----------------------|-----------------------|-----------------------|-----------------------|
| U-0 | R/W-0 ⁽¹⁾ | U-0 | U-0 | R/W-0 ⁽¹⁾ | R/W-0 ⁽¹⁾ | R/W-0 ⁽¹⁾ | R/W-0 ⁽¹⁾ |
| — | ERASE | — | — | NVMOP3 ⁽³⁾ | NVMOP2 ⁽³⁾ | NVMOP1 ⁽³⁾ | NVMOP0 ⁽³⁾ |
| bit 7 | | | | | | bit 0 | |

| | | |
|--------------|------------|------------------|
| 图注: | S = 可置 1 位 | U = 未实现, 读为 0 |
| R = 可读位 | W = 可写位 | HSC = 硬件置 1/ 清零位 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |
| C = 可清零位 | HC = 硬件清零位 | x = 未知 |

- bit 15 **WR:** 写控制位 ⁽¹⁾
 1 = 启动闪存编程或擦除操作。操作是自定时的, 一旦操作完成, 该位即由硬件清零
 0 = 编程或擦除操作完成, 并处于停止状态
- bit 14 **WREN:** 写使能位 ⁽¹⁾
 1 = 使能闪存编程 / 擦除操作
 0 = 禁止闪存编程 / 擦除操作
- bit 13 **WRERR:** 写序列错误标志位 ⁽¹⁾
 1 = 试图执行不合法的编程或擦除序列, 或者发生终止 (试图将 WR 位置 1 时自动置 1 该位)
 0 = 编程或擦除操作正常完成
- bit 12 **NVMPIDL:** NVM 空闲掉电使能位
 1 = 当器件进入空闲模式时, 停止为程序存储器供电
 0 = 当器件进入空闲模式时, 在待机模式下保持为程序存储器供电
- bit 11 **SFTSWP:** 软交换状态位 ⁽²⁾
在双分区闪存模式下 (BTMOD<1:0> = 10 或 0x):
 1 = 已使用 BOOTSWP 指令成功地交换分区
 0 = 正在等待使用 BOOTSWP 指令成功地交换分区
在单分区闪存模式下 (BTMOD<1:0> = 11):
 未实现位, 读为 0。
- bit 10 **P2ACTIV:** 双活动分区状态位
在双分区闪存模式下 (BTMOD<1:0> = 10 或 0x):
 1 = 分区 2 闪存为活动分区
 0 = 分区 1 闪存为活动分区
在单分区闪存模式下 (BTMOD<1:0> = 11):
 未实现位, 读为 0。
- bit 9-7 **未实现:** 读为 0
- bit 6 **ERASE:** 擦除 / 编程使能位 ⁽¹⁾
 1 = 在下一条 WR 命令时执行 NVMOP<3:0> 位指定的擦除操作
 0 = 在下一条 WR 命令时执行 NVMOP<3:0> 位指定的编程操作

- 注**
- 1: 这些位只能在上电复位时复位。
 - 2: 可用软件清零, 以及在器件复位时清零。
 - 3: 在该器件系列中, NVMOP<3:0> 的所有其他组合均未实现。
 - 4: 仅在双分区模式下 (BTMOD<1:0> = 10 或 0x) 可用。

PIC24FJ256GA412/GB412 系列

寄存器 6-1: NVMCON: 闪存控制寄存器 (续)

bit 5-4 未实现: 读为 0

bit 3-0 **NVMOP<3:0>**: NVM 操作选择位 (1,3)

1110 = 芯片擦除操作, ERASE = 1 (不擦除器件 ID、OTP 或编程执行程序)

0100 = 擦除非活动分区, ERASE = 1 (用户存储器和配置字) (4)

0011 = 存储器页擦除操作, ERASE = 1 (程序或执行程序存储器)

0010 = 存储器行编程操作, ERASE = 0

0001 = 存储器双字编程操作, ERASE = 0

- 注
- 1: 这些位只能在上电复位时复位。
 - 2: 可用软件清零, 以及在器件复位时清零。
 - 3: 在该器件系列中, NVMOP<3:0> 的所有其他组合均未实现。
 - 4: 仅在双分区模式下 (BTMOD<1:0> = 10 或 0x) 可用。

6.6 编程操作

在 RTSP 模式下, 对内部闪存进行编程或擦除需要执行完整的编程序列。在编程或擦除操作期间, 处理器暂停 (等待) 直到操作完成。将 WR 位 (NVMCON<15>) 置 1 启动操作, 当操作完成时 WR 位会自动清零。在双分区模式下, 编程或擦除非活动分区并不会使处理器暂停; 活动分区中的代码会在编程操作过程中继续执行。

关于器件编程的更多信息, 请参见《dsPIC33/PIC24 系列参考手册》的“双分区闪存程序存储器” (DS70005156)。

PIC24FJ256GA412/GB412 系列

7.0 复位

注： 本数据手册总结了 PIC24F 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。更多信息，请参见《dsPIC33/PIC24 系列参考手册》的“复位”（DS39712）。该数据手册中的信息取代 FRM 中的信息。

复位模块结合了所有复位源并控制器件的主复位信号 $\overline{\text{SYSRST}}$ 。下面列出了器件的复位源：

- POR：上电复位
- MCLR：主复位引脚复位
- SWR：RESET 指令
- WDT：看门狗定时器复位
- BOR：欠压复位
- CM：配置不匹配复位
- TRAPR：陷阱冲突复位
- IOPUWR：非法操作码复位
- UWR：未初始化的 W 寄存器复位

图 7-1 给出了复位模块的简化框图。

任何有效的复位源都将使 $\overline{\text{SYSRST}}$ 信号有效。许多与 CPU 和外设相关的寄存器均会被强制为已知的复位状态。大多数寄存器都不受复位影响；它们的状态在 POR 时未知，而在所有其他复位时不变。

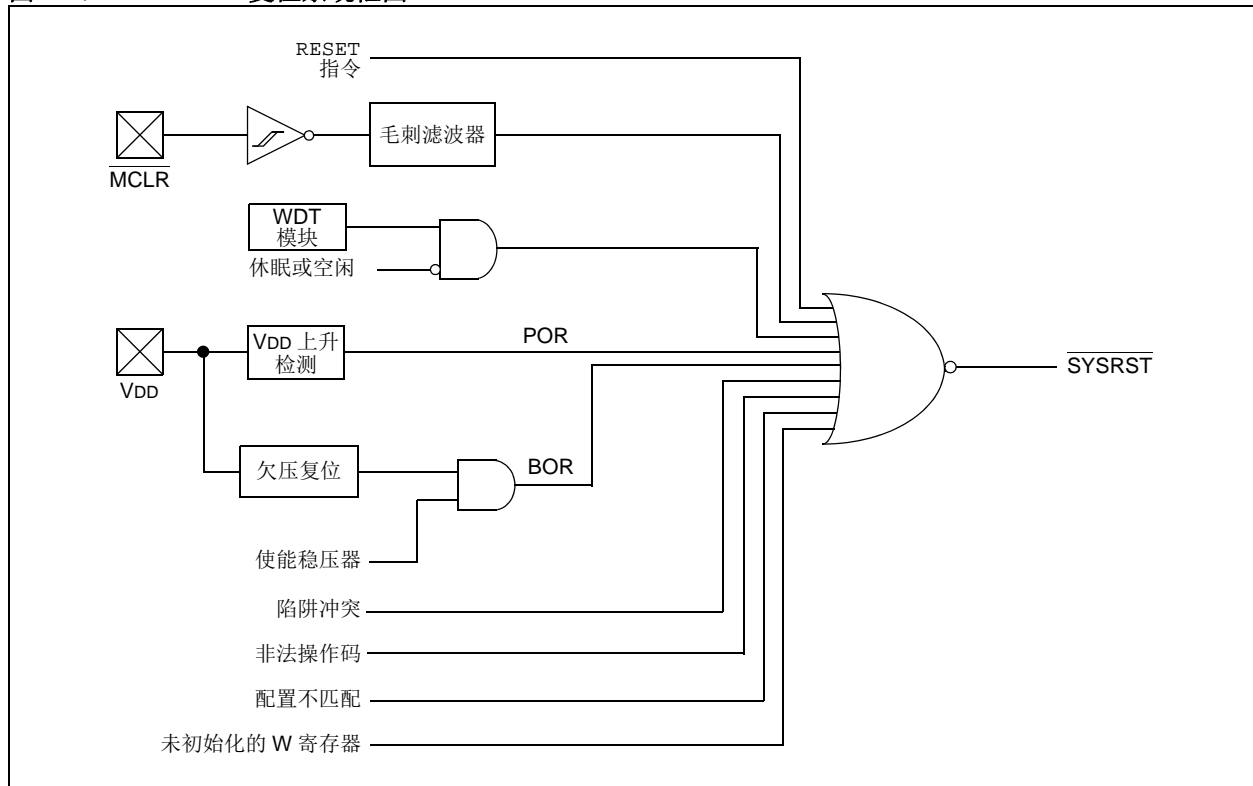
注： 如需了解寄存器复位状态的信息，请参见本数据手册中的特定外设或 CPU 章节。

任何类型的器件复位都会将 RCON 寄存器中相应的状态位置 1，以指示复位类型（见寄存器 7-1）。此外，如果在使用极限节能功能（如 VBAT）时发生复位事件，则会将 RCON2 寄存器（寄存器 7-2）中的一个或多个状态位置 1。POR 将清零除 BOR 和 POR 位（RCON<1:0>）之外的所有位，BOR 和 POR 位在 POR 时被置 1。用户可以在代码执行过程中的任何时间置 1 或清零任意位。RCON 寄存器中的位仅用作状态位。用软件将特定的复位状态位置 1 不会导致器件发生复位。

RCON 寄存器还包含与看门狗定时器和器件节能状态相关的其他位。本数据手册的其他章节中将讨论这些位的功能。

注： RCON 寄存器中的状态位应该在被读取后清零，这样在器件复位后 RCON 寄存器的下一个值才有意义。

图 7-1： 复位系统框图



PIC24FJ256GA412/GB412 系列

寄存器 7-1: RCON: 复位控制寄存器

| | | | | | | | |
|----------------------|-----------------------|-----|----------------------|-----|----------------------|-------------------|----------------------|
| R/W-0 | R/W-0 | U-0 | R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| TRAPR ⁽¹⁾ | IOPUWR ⁽¹⁾ | — | RETEN ⁽²⁾ | — | DPSLP ⁽¹⁾ | CM ⁽¹⁾ | PMSLP ⁽³⁾ |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|---------------------|--------------------|-----------------------|---------------------|----------------------|---------------------|--------------------|--------------------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-1 | R/W-1 |
| EXTR ⁽¹⁾ | SWR ⁽¹⁾ | SWDTEN ⁽⁴⁾ | WDTO ⁽¹⁾ | SLEEP ⁽¹⁾ | IDLE ⁽¹⁾ | BOR ⁽¹⁾ | POR ⁽¹⁾ |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **TRAPR:** 陷阱复位标志位 ⁽¹⁾
 1 = 发生了陷阱冲突复位
 0 = 未发生陷阱冲突复位
- bit 14 **IOPUWR:** 非法操作码或访问未初始化的 W 寄存器复位标志位 ⁽¹⁾
 1 = 检测到非法操作码、非法地址模式或将未初始化的 W 寄存器用作地址指针而导致复位
 0 = 未发生非法操作码或未初始化的 W 寄存器复位
- bit 13 **未实现:** 读为 0
- bit 12 **RETEN:** 数据保持模式使能位 ⁽²⁾
 1 = 在器件处于休眠模式时, 使能数据保持模式 (1.2V 稳压器为内核供电)
 0 = 禁止数据保持模式; 提供正常电压
- bit 11 **未实现:** 读为 0
- bit 10 **DPSLP:** 深度休眠标志位 ⁽¹⁾
 1 = 器件处于深度休眠模式
 0 = 器件不处于深度休眠模式
- bit 9 **CM:** 配置字不匹配复位标志位 ⁽¹⁾
 1 = 发生了配置字不匹配复位
 0 = 未发生配置字不匹配复位
- bit 8 **PMSLP:** 休眠期间的程序存储器电源位 ⁽³⁾
 1 = 程序存储器偏置电压在休眠期间保持供电
 0 = 程序存储器偏置电压在休眠期间掉电
- bit 7 **EXTR:** 外部复位 (MCLR) 引脚位 ⁽¹⁾
 1 = 发生了主复位 (引脚) 复位
 0 = 未发生主复位 (引脚) 复位
- bit 6 **SWR:** 软件复位 (指令) 标志位 ⁽¹⁾
 1 = 执行了 RESET 指令
 0 = 未执行 RESET 指令

- 注**
- 1: 所有复位状态位都可以用软件置 1 或清零。用软件将这些位中的某一位置 1 不会导致器件复位。
 - 2: 如果 LPCFG 配置位为 1 (未编程), 则会禁止数据保持稳压器, 而 RETEN 位不起任何作用。
 - 3: 如果在稳压器进入待机模式之后重新使能稳压器, 则在从休眠模式唤醒时, 会增加延时 TVREG。不使用稳压器的应用应将该位置 1, 以防止出现这种延时。
 - 4: 如果 FWDTEN 配置位为 1 (未编程), 则 WDT 总是使能, 而与 SWDTEN 位的设置无关。

PIC24FJ256GA412/GB412 系列

寄存器 7-1: RCON: 复位控制寄存器 (续)

| | |
|-------|---|
| bit 5 | SWDTEN: 软件使能 / 禁止 WDT 位 ⁽⁴⁾ 1 = 使能 WDT 0 = 禁止 WDT |
| bit 4 | WDTO: 看门狗定时器超时标志位 ⁽¹⁾ 1 = 发生了 WDT 超时 0 = 未发生 WDT 超时 |
| bit 3 | SLEEP: 从休眠模式唤醒标志位 ⁽¹⁾ 1 = 器件处于休眠模式 0 = 器件不处于休眠模式 |
| bit 2 | IDLE: 从空闲模式唤醒标志位 ⁽¹⁾ 1 = 器件处于空闲模式 0 = 器件不处于空闲模式 |
| bit 1 | BOR: 欠压复位标志位 ⁽¹⁾ 1 = 发生了欠压复位 (在上电复位后也会置 1)。 0 = 未发生欠压复位 |
| bit 0 | POR: 上电复位标志位 ⁽¹⁾ 1 = 发生了上电复位 0 = 未发生上电复位 |

- 注
- 1: 所有复位状态位都可以用软件置 1 或清零。用软件将这些位中的某一位置 1 不会导致器件复位。
 - 2: 如果 **LPCFG** 配置位为 1 (未编程), 则会禁止数据保持稳压器, 而 **RETEN** 位不起任何作用。
 - 3: 如果在稳压器进入待机模式之后重新使能稳压器, 则在从休眠模式唤醒时, 会增加延时 **TVREG**。不使用稳压器的应用应将该位置 1, 以防止出现这种延时。
 - 4: 如果 **FWDTEN** 配置位为 1 (未编程), 则 WDT 总是使能, 而与 **SWDTEN** 位的设置无关。

PIC24FJ256GA412/GB412 系列

寄存器 7-2: RCON2: 复位和系统控制寄存器 2

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-----|-----|-----------------------|-------------------------|------------------------|---------------------|
| U-0 | U-0 | U-0 | r-0 | R/CO-1 | R/CO-1 | R/CO-1 | R/CO-0 |
| — | — | — | — | VDDBOR ⁽¹⁾ | VDDPOR ^(1,2) | VBPOR ^(1,3) | VBAT ⁽¹⁾ |
| bit 7 | | | | | | | bit 0 |

| | | |
|--------------|------------|----------------|
| 图注: | CO = 只可清零位 | r = 保留位 |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |
| | | x = 未知 |

- bit 15-5 **未实现:** 读为 0
- bit 4 **保留:** 保持为 0
- bit 3 **VDDBOR:** VDD 欠压复位标志位 ⁽¹⁾
1 = 发生了 VDD 欠压复位 (由硬件置 1)
0 = 未发生 VDD 欠压复位
- bit 2 **VDDPOR:** VDD 上电复位标志位 ^(1,2)
1 = 发生了 VDD 上电复位 (由硬件置 1)
0 = 未发生 VDD 上电复位
- bit 1 **VBPOR:** VBPOR 标志位 ^(1,3)
1 = 发生了 VBAT POR (没有电池连接到 VBAT 引脚或 VBAT 电源电压低于深度休眠信号量寄存器数据保持电压, 由硬件置 1)
0 = 未发生 VBAT POR
- bit 0 **VBAT:** VBAT 标志位 ⁽¹⁾
1 = VBAT 引脚上已施加电源时发生了 POR 退出 (由硬件置 1)
0 = 未从 VBAT 发生 POR 退出

- 注**
- 1: 该位只能由硬件置 1; 由软件清零。
 - 2: 该位指示 VDD 上电复位。POR 位 (RCON<0>) 置 1 指示 V_{core} 上电复位。
 - 3: 该位在器件最初上电时置 1, 即使 VBAT 上存在电源。

表 7-1: 复位标志位操作

| 标志位 | 置 1 事件 | 清零事件 |
|-------------------|----------------------------|-----------------------|
| TRAPR (RCON<15>) | 陷阱冲突事件 | POR |
| IOPUWR (RCON<14>) | 非法操作码或访问了未初始化的 W 寄存器 | POR |
| CM (RCON<9>) | 配置不匹配复位 | POR |
| EXTR (RCON<7>) | MCLR 复位 | POR |
| SWR (RCON<6>) | RESET 指令 | POR |
| WDTO (RCON<4>) | WDT 超时 | CLRWDT、PWRSAV 指令和 POR |
| SLEEP (RCON<3>) | PWRSAV #0 指令 | POR |
| DPSP (RCON<10>) | PWRSAV #0 指令 (DSEN 位置 1 时) | POR |
| IDLE (RCON<2>) | PWRSAV #1 指令 | POR |
| BOR (RCON<1>) | POR 和 BOR | — |
| POR (RCON<0>) | POR | — |

注: 所有复位标志位均可由用户软件置 1 或清零。

PIC24FJ256GA412/GB412 系列

7.1 特殊功能寄存器的复位状态

大多数与 PIC24F CPU 和外设相关的特殊功能寄存器 (SFR) 会在器件复位时复位为某个特定值。SFR 是按其外设或 CPU 功能分组的, 其复位值在本手册的相应章节有说明。

除了 4 个寄存器外, 所有其他 SFR 的复位值都与复位类型无关。复位控制寄存器 RCON 的复位值取决于器件复位的类型。振荡器控制寄存器 OSCCON 的复位值取决于复位类型和振荡器选择配置字 (FOSCSEL) 中 FNOSC<2:0> 位的编程值 (请参见表 7-2)。NVMCON 寄存器只受 POR 的影响。

7.2 器件复位时间

表 7-3 总结了各种类型器件复位的复位时间。请注意, 在 POR 延时结束后会释放主复位信号 SYSRST。

器件实际开始执行代码的时间还取决于系统振荡器延时, 它包括振荡器起振定时器 (OST) 延时和 PLL 锁定时间。OST 延时和 PLL 锁定时间与相应的 SYSRST 延时同时发生。

故障保护时钟监视器 (FSCM) 延时决定在 $\overline{\text{SYSRST}}$ 信号释放后 FSCM 开始监视系统时钟源的时间。

7.3 欠压复位 (BOR)

PIC24FJ256GA412/GB412 系列器件带有一个 BOR 电路, 它将为用户提供几种配置和节能选项。BOR 由 BOREN (FPOR<0>) 配置位控制。使能 BOR 时, 每次 VDD 降至低于 BOR 跳变点都会产生器件 BOR。

第 36.1 节“直流特性”对 BOR 跳变点 V_{BOR} 的特性进行了介绍 (参数 DC17B)。

7.4 复位时的时钟源选择

如果使能了时钟切换, 器件复位时的系统时钟源选择如表 7-2 中所示。如果禁止了时钟切换, 则总是根据振荡器配置位选择系统时钟源。更多信息, 请参见《dsPIC33/PIC24 系列参考手册》的“振荡器” (DS39700)。

表 7-2: 不同复位类型的振荡器选择 (使能时钟切换功能)

| 复位类型 | 确定时钟源的方式 |
|------|----------------------------------|
| POR | FNOSC<2:0> 配置位 (FOSCSEL<2:0>) |
| BOR | |
| MCLR | COSC<2:0> 控制位 (OSCCON<14:12>) |
| WDTO | |
| SWR | |

PIC24FJ256GA412/GB412 系列

表 7-3: 各种器件复位的复位延时

| 复位类型 | 时钟源 | $\overline{\text{SYSRST}}$ 延时 | 系统时钟延时 | 注 |
|-------------|---------------|--------------------------------|--------------|---------------|
| POR | EC | $T_{por} + T_{startup} + TRST$ | — | 1, 2, 3 |
| | ECPLL | $T_{por} + T_{startup} + TRST$ | TLOCK | 1, 2, 3, 5 |
| | XT、HS 和 SOSC | $T_{por} + T_{startup} + TRST$ | TOST | 1, 2, 3, 4 |
| | XTPLL 和 HSPLL | $T_{por} + T_{startup} + TRST$ | TOST + TLOCK | 1, 2, 3, 4, 5 |
| | FRC 和 FRCDIV | $T_{por} + T_{startup} + TRST$ | TFRC | 1, 2, 3, 6, 7 |
| | FRCPLL | $T_{por} + T_{startup} + TRST$ | TFRC + TLOCK | 1, 2, 3, 5, 6 |
| | LPRC | $T_{por} + T_{startup} + TRST$ | TLPRC | 1, 2, 3, 6 |
| BOR | EC | $T_{startup} + TRST$ | — | 2, 3 |
| | ECPLL | $T_{startup} + TRST$ | TLOCK | 2, 3, 5 |
| | XT、HS 和 SOSC | $T_{startup} + TRST$ | TOST | 2, 3, 4 |
| | XTPLL 和 HSPLL | $T_{startup} + TRST$ | TOST + TLOCK | 2, 3, 4, 5 |
| | FRC 和 FRCDIV | $T_{startup} + TRST$ | TFRC | 2, 3, 6, 7 |
| | FRCPLL | $T_{startup} + TRST$ | TFRC + TLOCK | 2, 3, 5, 6 |
| | LPRC | $T_{startup} + TRST$ | TLPRC | 2, 3, 6 |
| MCLR | 任何时钟 | TRST | — | 3 |
| WDT | 任何时钟 | TRST | — | 3 |
| 软件 | 任何时钟 | TRST | — | 3 |
| 非法操作码 | 任何时钟 | TRST | — | 3 |
| 未初始化的 W 寄存器 | 任何时钟 | TRST | — | 3 |
| 陷阱冲突 | 任何时钟 | TRST | — | 3 |

- 注
- 1: T_{por} = 上电复位延时 (标称值为 10 μs)。
 - 2: $T_{STARTUP}$ = T_{VREG} 。
 - 3: $Trst$ = 内部状态复位时间 (标称值为 2 μs)。
 - 4: T_{ost} = 振荡器起振定时器 (OST) 延时。10 位计数器计数 1024 个振荡周期后, 才将振荡器时钟释放给系统使用。
 - 5: T_{lock} = PLL 锁定时间。
 - 6: T_{FRC} 和 T_{LPRC} = RC 振荡器起振时间。
 - 7: 如果使能了双速启动, 则无论选择何种主振荡器, 器件都使用 FRC 启动, 所以系统时钟延时只有 T_{FRC} , 并且在这种情况下, FRC 起振时间有效; 它会在经过其相应的时钟延时后切换到主振荡器。

7.4.1 POR 和长振荡器起振时间

振荡器起振电路及其相关的延时定时器与上电时发生的器件复位延时无关。某些晶振电路 (尤其是低频晶振) 的起振时间会相对较长。因此, 在 $\overline{\text{SYSRST}}$ 被释放后, 可能会发生以下一种或多种情况:

- 振荡电路尚未起振。
- 振荡器起振定时器尚未超时 (如果使用了晶振)。
- PLL 未实现锁定 (如果使用了 PLL)。

在有效时钟源供系统使用前, 器件不会开始执行代码。因此, 如果必须确定复位延时, 必须考虑到振荡器和 PLL 起振延时。

7.4.2 故障保护时钟监视器 (FSCM) 和器件复位

如果使能了 FSCM, 它将在 $\overline{\text{SYSRST}}$ 释放后开始监视系统时钟源。如果此时没有可用的有效时钟源, 器件将自动切换为 FRC 振荡器, 并且用户可以在陷阱服务程序 (Trap Service Routine, TSR) 中切换到所需的晶振。

8.0 中断控制器

注： 本数据手册总结了 PIC24F 系列器件的特性。但是不应把本手册当作无所不包的参考大全来使用。更多信息，请参见《dsPIC33/PIC24 系列参考手册》的“中断”（DS70000600）。该数据手册中的信息取代 FRM 中的信息。

PIC24F 中断控制器将诸多外设中断请求信号缩减到一个 PIC24F CPU 的中断请求。它具有以下特性：

- 最多 8 个处理器异常和软件陷阱
- 7 个可由用户选择的优先级
- 多达 118 个向量的中断向量表（IVT）
- 每个中断或异常源对应一个唯一的向量
- 在指定的用户优先级内具有固定的优先级
- 用于支持调试功能的备用中断向量表（Alternate Interrupt Vector Table, AIVT）
- 固定的中断进入和返回延时

8.1 中断向量表

中断向量表（IVT）如图 8-1 所示。IVT 位于程序存储器中，起始单元地址是 000004h。IVT 包含 126 个向量，由 8 个不可屏蔽陷阱向量和最多 118 个中断源组成。一般来说，每个中断源都有自己的中断向量。每个中断向量都包含一个 24 位宽的地址。每个中断向量单元中编程的值是其相关的中断服务程序（Interrupt Service Routine, ISR）的起始地址。

中断向量根据它们的自然优先级区分优先次序；也就是说每个中断向量的优先级与其在向量表中的位置有关。如果其他方面都相同，较低地址的中断向量具有较高的自然优先级。例如，与向量 0 相关的中断比任何其他向量地址的中断具有更高的自然优先级。

PIC24FJ256GA412/GB412 系列器件实现了不可屏蔽陷阱和唯一中断。表 8-1 和表 8-2 对此做了总结。

8.1.1 备用中断向量表

备用中断向量表（AIVT）位于 IVT 之后，如图 8-1 所示。ALTIVT（INTCON2<8>）控制位用于提供对 AIVT 的访问。如果 ALTIVT 位置 1，则所有的中断和异常处理都将使用备用向量，而非默认向量。备用向量与默认向量的组织方式相同。

AIVT 通过提供一种不需要将中断向量再编程就可以在应用程序和支持环境之间切换的方法，来支持仿真和调试功能。此特性也支持运行时在不同应用程序之间切换以便评估各种不同的软件算法。如果不需要 AIVT，则应该用 IVT 中使用的相同地址编程 AIVT。

8.2 复位过程

器件复位不是真正的异常，因为复位过程中并不涉及到中断控制器。作为对复位的响应，PIC24F 器件清零其寄存器，强制 PC 为零。然后单片机从地址 000000h 处开始执行程序。用户可以在复位地址中写入 GOTO 指令，将程序执行重定向到相应的启动程序。

注： 应使用包含 RESET 指令的默认中断处理程序的入口地址编程 IVT 和 AIVT 中所有未实现或未使用的向量单元。

PIC24FJ256GA412/GB412 系列

图 8-1: PIC24F 中断向量表

| 中断向量表 (IVT) ⁽¹⁾ | | 备用中断向量表 (AIVT) ^(1,2) | |
|----------------------------|---------|---------------------------------|------------|
| 复位 - GOTO 指令 | 000000h | 保留 | BOA+00h |
| 复位 - GOTO 地址 | 000002h | 保留 | BOA+02h |
| 振荡器故障陷阱向量 | 000004h | 振荡器故障陷阱向量 | BOA+04h |
| 地址错误陷阱向量 | | 地址错误陷阱向量 | |
| 通用硬陷阱向量 | | 通用硬陷阱向量 | |
| 堆栈错误陷阱向量 | | 堆栈错误陷阱向量 | |
| 数学错误陷阱向量 | | 数学错误陷阱向量 | |
| 保留 | | 保留 | |
| 通用软陷阱向量 | | 通用软陷阱向量 | |
| 保留 | | 保留 | |
| 中断向量 0 | 000014h | 中断向量 0 | BOA+14h |
| 中断向量 1 | | 中断向量 1 | |
| — | | — | |
| — | | — | |
| 中断向量 52 | 00007Ch | 中断向量 52 | BOA+7Ch |
| 中断向量 53 | 00007Eh | 中断向量 53 | BOA+7Eh |
| 中断向量 54 | 000080h | 中断向量 54 | BOA+80h |
| — | | — | |
| — | | — | |
| 中断向量 116 | 0000FCh | 中断向量 116 | BOA+FEh |
| 中断向量 117 | 0000FEh | 中断向量 117 | BOA+FEh |
| | | (代码起始单元) | (BOA+100h) |

自然顺序优先级降序排列

图注: BOA: AIVT 的偏移量基址, 它是引导段最后一页的起始地址。所有地址都以十六进制表示。
注 1: 请参见表 8-2 了解中断向量列表。
注 2: 只有实现引导段时, AIVT 才可用。

表 8-1: 陷阱向量详细信息

| 向量编号 | IVT 地址 | AIVT 地址 | 陷阱源 |
|------|---------|---------|--------|
| 0 | 000004h | BOA+04h | 振荡器故障 |
| 1 | 000006h | BOA+06h | 地址错误 |
| 2 | 000008h | BOA+08h | 一般硬件错误 |
| 3 | 00000Ah | BOA+0Ah | 堆栈错误 |
| 4 | 00000Ch | BOA+0Ch | 数学错误 |
| 5 | 00000Eh | BOA+0Eh | 保留 |
| 6 | 000010h | BOA+10h | 一般软件错误 |
| 7 | 000012h | BOA+12h | 保留 |

图注: BOA = AIVT 段的偏移量基址, 它是引导段最后一页的起始地址。

PIC24FJ256GA412/GB412 系列

表 8-2: 已实现的中断向量

| 中断源 | 向量编号 | IRQ 编号 | IVT 地址 | 中断位的位置 | | |
|-----------------|------|--------|---------|----------|----------|--------------|
| | | | | 标志 | 使能 | 优先级 |
| ADC1 中断 | 21 | 13 | 00002Eh | IFS0<13> | IEC0<13> | IPC3<6:4> |
| CLC1 | 104 | 96 | 0000D4h | IFS6<0> | IEC6<0> | IPC24<2:0> |
| CLC2 | 105 | 97 | 0000D6h | IFS6<1> | IEC6<1> | IPC24<6:4> |
| CLC3 | 106 | 98 | 0000D8h | IFS6<2> | IEC6<2> | IPC24<10:8> |
| CLC4 | 107 | 99 | 0000DAh | IFS6<3> | IEC6<3> | IPC24<14:12> |
| 比较器事件 | 26 | 18 | 000038h | IFS1<2> | IEC1<2> | IPC4<10:8> |
| CRC 发生器 | 75 | 67 | 00009Ah | IFS4<3> | IEC4<3> | IPC16<14:12> |
| 加密缓冲区就绪 | 42 | 34 | 000058h | IFS2<2> | IEC2<2> | IPC8<10:8> |
| 加密操作完成 | 63 | 55 | 000082h | IFS3<7> | IEC3<7> | IPC13<14:12> |
| 加密密钥存储编程完成 | 64 | 56 | 000084h | IFS3<8> | IEC3<8> | IPC14<2:0> |
| 加密计满返回 | 43 | 35 | 00005Ah | IFS2<3> | IEC2<3> | IPC8<14:12> |
| CTMU 事件 | 85 | 77 | 0000AEh | IFS4<13> | IEC4<13> | IPC19<6:4> |
| DAC | 86 | 78 | 0000B0h | IFS4<14> | IEC4<14> | IPC19<10:8> |
| DMA 通道 0 | 12 | 4 | 00001Ch | IFS0<4> | IEC0<4> | IPC1<2:0> |
| DMA 通道 1 | 22 | 14 | 000030h | IFS0<14> | IEC0<14> | IPC3<10:8> |
| DMA 通道 2 | 32 | 24 | 000044h | IFS1<8> | IEC1<8> | IPC6<2:0> |
| DMA 通道 3 | 44 | 36 | 00005Ch | IFS2<4> | IEC2<4> | IPC9<2:0> |
| DMA 通道 4 | 54 | 46 | 000070h | IFS2<14> | IEC2<14> | IPC11<10:8> |
| DMA 通道 5 | 69 | 61 | 00008Eh | IFS3<13> | IEC3<13> | IPC15<6:4> |
| 增强型并行主端口 (EPMP) | 53 | 45 | 00006Eh | IFS2<13> | IEC2<13> | IPC11<6:4> |
| 外部中断 0 | 8 | 0 | 000014h | IFS0<0> | IEC0<0> | IPC0<2:0> |
| 外部中断 1 | 28 | 20 | 00003Ch | IFS1<4> | IEC1<4> | IPC5<2:0> |
| 外部中断 2 | 37 | 29 | 00004Eh | IFS1<13> | IEC1<13> | IPC7<6:4> |
| 外部中断 3 | 61 | 53 | 00007Eh | IFS3<5> | IEC3<5> | IPC13<6:4> |
| 外部中断 4 | 62 | 54 | 000080h | IFS3<6> | IEC3<6> | IPC13<10:8> |
| 闪存写 / 编程完成 | 23 | 15 | 000032h | IFS0<15> | IEC0<15> | IPC3<14:12> |
| FRC 自调节 | 114 | 106 | 0000E8h | IFS6<10> | IEC6<10> | IPC26<10:8> |
| 高 / 低压检测 (HLVD) | 80 | 72 | 0000A4h | IFS4<8> | IEC4<8> | IPC18<2:0> |
| I2C1 总线冲突 | 92 | 84 | 0000BCh | IFS5<4> | IEC5<4> | IPC21<2:0> |
| I2C1 主事件 | 25 | 17 | 000036h | IFS1<1> | IEC1<1> | IPC4<6:4> |
| I2C1 从事件 | 24 | 16 | 000034h | IFS1<0> | IEC1<0> | IPC4<2:0> |
| I2C2 总线冲突 | 93 | 85 | 0000BEh | IFS5<5> | IEC5<5> | IPC21<6:4> |
| I2C2 主事件 | 58 | 50 | 000078h | IFS3<2> | IEC3<2> | IPC12<10:8> |
| I2C2 从事件 | 57 | 49 | 000076h | IFS3<1> | IEC3<1> | IPC12<6:4> |
| I2C3 主事件 | 79 | 71 | 0000A2h | IFS4<7> | IEC4<7> | IPC17<14:12> |
| I2C3 从事件 | 78 | 70 | 0000A0h | IFS4<6> | IEC4<6> | IPC17<10:8> |
| IC23 冲突 | 117 | 109 | 0000EEh | IFS6<13> | IEC6<13> | IPC27<6:4> |
| 输入捕捉 1 | 9 | 1 | 000016h | IFS0<1> | IEC0<1> | IPC0<6:4> |
| 输入捕捉 2 | 13 | 5 | 00001Eh | IFS0<5> | IEC0<5> | IPC1<6:4> |
| 输入捕捉 3 | 45 | 37 | 00005Eh | IFS2<5> | IEC2<5> | IPC9<6:4> |
| 输入捕捉 4 | 46 | 38 | 000060h | IFS2<6> | IEC2<6> | IPC9<10:8> |
| 输入捕捉 5 | 47 | 39 | 000062h | IFS2<7> | IEC2<7> | IPC9<14:12> |
| 输入捕捉 6 | 48 | 40 | 000064h | IFS2<8> | IEC2<8> | IPC10<2:0> |
| 电平变化中断 (IOC) | 27 | 19 | 00003Ah | IFS1<3> | IEC1<3> | IPC4<14:12> |
| JTAG | 125 | 117 | 0000FEh | IFS7<5> | IEC7<5> | IPC29<6:4> |
| LCD | 108 | 100 | 0000DCh | IFS6<4> | IEC6<4> | IPC25<2:0> |

PIC24FJ256GA412/GB412 系列

表 8-2: 已实现的中断向量 (续)

| 中断源 | 向量编号 | IRQ 编号 | IVT 地址 | 中断位的位置 | | |
|----------------|------|--------|---------|----------|----------|--------------|
| | | | | 标志 | 使能 | 优先级 |
| MCCP1 捕捉 / 比较 | 71 | 63 | 000092h | IFS3<15> | IEC3<15> | IPC15<14:12> |
| MCCP1 定时器 | 109 | 101 | 0000DEh | IFS6<5> | IEC6<5> | IPC25<6:4> |
| MCCP2 捕捉 / 比较 | 72 | 64 | 000094h | IFS4<0> | IEC4<0> | IPC16<2:0> |
| MCCP2 定时器 | 110 | 102 | 0000E0h | IFS6<6> | IEC6<6> | IPC25<10:8> |
| MCCP3 捕捉 / 比较 | 102 | 94 | 0000D0h | IFS5<14> | IEC5<14> | IPC23<10:8> |
| MCCP3 定时器 | 51 | 43 | 00006Ah | IFS2<11> | IEC2<11> | IPC10<14:12> |
| MCCP4 捕捉 / 比较 | 103 | 95 | 0000D2h | IFS5<15> | IEC5<15> | IPC23<14:12> |
| MCCP4 定时器 | 52 | 44 | 00006Ch | IFS2<12> | IEC2<12> | IPC11<2:0> |
| 输出比较 1 | 10 | 2 | 000018h | IFS0<2> | IEC0<2> | IPC0<10:8> |
| 输出比较 2 | 14 | 6 | 000020h | IFS0<6> | IEC0<6> | IPC1<10:8> |
| 输出比较 3 | 33 | 25 | 000046h | IFS1<9> | IEC1<9> | IPC6<6:4> |
| 输出比较 4 | 34 | 26 | 000048h | IFS1<10> | IEC1<10> | IPC6<10:8> |
| 输出比较 5 | 49 | 41 | 000066h | IFS2<9> | IEC2<9> | IPC10<6:4> |
| 输出比较 6 | 50 | 42 | 000068h | IFS2<10> | IEC2<10> | IPC10<10:8> |
| 实时时钟和日历 (RTCC) | 70 | 62 | 000090h | IFS3<14> | IEC3<14> | IPC15<10:8> |
| RTCC 时间戳 | 118 | 110 | 0000F0h | IFS6<14> | IEC6<14> | IPC27<10:8> |
| SCCP5 捕捉 / 比较 | 30 | 22 | 000040h | IFS1<6> | IEC1<6> | IPC5<10:8> |
| SCCP6 捕捉 / 比较 | 31 | 23 | 000042h | IFS1<7> | IEC1<7> | IPC5<14:12> |
| SCCP7 捕捉 / 比较 | 81 | 73 | 0000A6h | IFS4<9> | IEC4<9> | IPC18<6:4> |
| SCCP5 定时器 | 55 | 47 | 000072h | IFS2<15> | IEC2<15> | IPC11<14:12> |
| SCCP6 定时器 | 56 | 48 | 000074h | IFS3<0> | IEC3<0> | IPC12<2:0> |
| SCCP7 定时器 | 59 | 51 | 00007Ah | IFS3<3> | IEC3<3> | IPC12<14:12> |
| SPI1 通用 | 17 | 9 | 000026h | IFS0<9> | IEC0<9> | IPC2<6:4> |
| SPI1 接收 | 66 | 58 | 000088h | IFS3<10> | IEC3<10> | IPC14<10:8> |
| SPI1 发送 | 18 | 10 | 000028h | IFS0<10> | IEC0<10> | IPC2<10:8> |
| SPI2 通用 | 40 | 32 | 000054h | IFS2<0> | IEC2<0> | IPC8<2:0> |
| SPI2 接收 | 67 | 59 | 00008Ah | IFS3<11> | IEC3<11> | IPC14<14:12> |
| SPI2 发送 | 41 | 33 | 000056h | IFS2<1> | IEC2<1> | IPC8<6:4> |
| SPI3 通用 | 98 | 90 | 0000C8h | IFS5<10> | IEC5<10> | IPC22<10:8> |
| SPI3 接收 | 68 | 60 | 00008Ch | IFS3<12> | IEC3<12> | IPC15<2:0> |
| SPI3 发送 | 99 | 91 | 0000CAh | IFS5<11> | IEC5<11> | IPC22<14:12> |
| SPI3 发送 | 101 | 93 | 0000CEh | IFS5<13> | IEC5<13> | IPC23<6:4> |
| SPI4 通用 | 100 | 92 | 0000CCh | IFS5<12> | IEC5<12> | IPC23<2:0> |
| SPI4 接收 | 65 | 57 | 000086h | IFS3<9> | IEC3<9> | IPC14<6:4> |
| Timer1 | 11 | 3 | 00001Ah | IFS0<3> | IEC0<3> | IPC0<14:12> |
| Timer2 | 15 | 7 | 000022h | IFS0<7> | IEC0<7> | IPC1<14:12> |
| Timer3 | 16 | 8 | 000024h | IFS0<8> | IEC0<8> | IPC2<2:0> |
| Timer4 | 35 | 27 | 00004Ah | IFS1<11> | IEC1<11> | IPC6<14:12> |
| Timer5 | 36 | 28 | 00004Ch | IFS1<12> | IEC1<12> | IPC7<2:0> |
| UART1 错误 | 73 | 65 | 000096h | IFS4<1> | IEC4<1> | IPC16<6:4> |
| UART1 接收器 | 19 | 11 | 00002Ah | IFS0<11> | IEC0<11> | IPC2<14:12> |
| UART1 发送器 | 20 | 12 | 00002Ch | IFS0<12> | IEC0<12> | IPC3<2:0> |
| UART2 错误 | 74 | 66 | 000098h | IFS4<2> | IEC4<2> | IPC16<10:8> |
| UART2 接收器 | 38 | 30 | 000050h | IFS1<14> | IEC1<14> | IPC7<10:8> |
| UART2 发送器 | 39 | 31 | 000052h | IFS1<15> | IEC1<15> | IPC7<14:12> |

PIC24FJ256GA412/GB412 系列

表 8-2: 已实现的中断向量 (续)

| 中断源 | 向量编号 | IRQ 编号 | IVT 地址 | 中断位的位置 | | |
|-----------|------|--------|---------|----------|----------|--------------|
| | | | | 标志 | 使能 | 优先级 |
| UART3 错误 | 89 | 81 | 0000B6h | IFS5<1> | IEC5<1> | IPC20<6:4> |
| UART3 接收器 | 90 | 82 | 0000B8h | IFS5<2> | IEC5<2> | IPC20<10:8> |
| UART3 发送器 | 91 | 83 | 0000BAh | IFS5<3> | IEC5<3> | IPC20<14:12> |
| UART4 错误 | 95 | 87 | 0000C2h | IFS5<7> | IEC5<7> | IPC21<14:12> |
| UART4 接收器 | 96 | 88 | 0000C4h | IFS5<8> | IEC5<8> | IPC22<2:0> |
| UART4 发送器 | 97 | 89 | 0000C6h | IFS5<9> | IEC5<9> | IPC22<6:4> |
| UART5 错误 | 121 | 113 | 0000F6h | IFS7<1> | IEC7<1> | IPC28<6:4> |
| UART5 接收 | 119 | 111 | 0000F2h | IFS6<15> | IEC6<15> | IPC27<14:12> |
| UART5 发送 | 120 | 112 | 0000F4h | IFS7<0> | IEC7<0> | IPC28<2:0> |
| UART6 错误 | 124 | 116 | 0000FCh | IFS7<4> | IEC7<4> | IPC29<2:0> |
| UART6 接收 | 122 | 114 | 0000F8h | IFS7<2> | IEC7<2> | IPC28<10:8> |
| UART6 发送 | 123 | 113 | 0000FAh | IFS7<3> | IEC7<3> | IPC28<14:12> |
| USB | 94 | 86 | 0000C0h | IFS5<6> | IEC5<6> | IPC21<10:8> |

PIC24FJ256GA412/GB412 系列

8.3 中断控制和状态寄存器

PIC24FJ256GA412/GB412 系列器件共实现了 50 个用于中断控制器的寄存器：

- INTCON1
- INTCON2
- INTCON4
- IFS0 至 IFS7
- IEC0 至 IEC7
- IPC0 至 IPC29
- INTTREG

INTCON1 和 INTCON2 控制全局中断控制功能。INTCON1 包含中断嵌套禁止 (NSTDIS) 位以及处理器陷阱源的控制和状态标志。INTCON2 寄存器控制全局中断产生、外部中断请求信号行为以及备用中断向量表 (AIVT) 的使用。INTCON2 和 INTCON4 还包含各种硬件陷阱事件的状态标志。

IFSx 寄存器维护所有中断请求标志。每个中断源都具有一个状态位，该状态位由相应的外设或外部信号置 1，通过软件进行清零。

IECx 寄存器维护所有中断允许位。这些控制位用于单独允许外设中断或外部信号中断。

IPCx 寄存器用于设置每个中断源的中断优先级 (IPL)。可以为每个用户中断源分配 8 个优先级之一。

INTTREG 寄存器包含相关的中断向量编号和新的 CPU 中断优先级，分别锁存在 INTTREG 寄存器中的向量编号 (VECNUM<6:0>) 和中断优先级 (ILR<3:0>) 位域中。新的中断优先级是等待处理中断的优先级。

中断源按表 8-2 中的向量编号顺序分配给 IFSx、IECx 和 IPCx 寄存器。例如，INT0 (外部中断 0) 具有一个向量编号，自然顺序优先级为 0。所以 INTOIF 状态位在 IFS0<0> 中，INT0IE 允许位在 IEC0<0> 中，INT0IP<2:0> 优先级位在 IPC0 最初的位置 (IPC0<2:0>) 中。

尽管两个 CPU 控制寄存器不是中断控制硬件的特定组成部分，但它们仍包含控制中断功能的位。ALU 状态寄存器 (SR) 包含 IPL<2:0> 位 (SR<7:5>)。这些位指示当前 CPU 中断优先级。用户可以通过写 IPLx 位来更改当前 CPU 优先级。

CORCON 寄存器包含 IPL3 位，这个位与 IPL<2:0> 位一起指示当前 CPU 优先级。IPL3 是只读位，所以用户软件不能屏蔽陷阱事件。

中断控制器具有中断控制器测试寄存器 INTTREG，该寄存器显示中断控制器的状态。当产生中断请求时，相关的向量编号和新的中断优先级被锁存到 INTTREG 中。如果一个通用 ISR 用于多个向量 (例如，在自举应用中使用时使用 ISR 重映射时)，该信息可用于确定具体的中断源，也可以使用该信息检查处于 ISR 时，是否有另一个中断正在等待处理。

在下面各页中的寄存器 8-3 到寄存器 8-52 说明了所有的中断寄存器。

PIC24FJ256GA412/GB412 系列

寄存器 8-1: **SR: ALU STATUS 寄存器 (在 CPU 中)**

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------------------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 |
| — | — | — | — | — | — | — | DC ⁽¹⁾ |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-----------------------|-----------------------|-----------------------|-------------------|------------------|-------------------|------------------|------------------|
| R/W-0 | R/W-0 | R/W-0 | R-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| IPL2 ^(2,3) | IPL1 ^(2,3) | IPL0 ^(2,3) | RA ⁽¹⁾ | N ⁽¹⁾ | OV ⁽¹⁾ | Z ⁽¹⁾ | C ⁽¹⁾ |
| bit 7 | | | | | | | bit 0 |

图注:

| | | |
|--------------|---------|----------------|
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |
| | | x = 未知 |

bit 15-9 **未实现:** 读为 0

bit 7-5 **IPL<2:0>:** CPU 中断优先级状态位 ^(2,3)

- 111 = CPU 中断优先级为 7 (15); 禁止用户中断
- 110 = CPU 中断优先级为 6 (14)
- 101 = CPU 中断优先级为 5 (13)
- 100 = CPU 中断优先级为 4 (12)
- 011 = CPU 中断优先级为 3 (11)
- 010 = CPU 中断优先级为 2 (10)
- 001 = CPU 中断优先级为 1 (9)
- 000 = CPU 中断优先级为 0 (8)

- 注 1:** 关于其余的不是专用于中断控制功能的位 (bit 8、bit 4、bit 3、bit 2、bit 1 和 bit 0) 的说明, 请参见寄存器 3-1。
- 2:** IPLx 位与 IPL3 位 (CORCON<3>) 组合形成 CPU 中断优先级。如果 IPL3 = 1, 那么括号中的值表示中断优先级。
- 3:** 当 NSTDIS (INTCON1<15>) = 1 时, IPLx 状态位是只读的。

PIC24FJ256GA412/GB412 系列

寄存器 8-2: CORCON: CPU 控制寄存器

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-----|-----|---------------------|-----|-----|-----|
| U-0 | U-0 | U-0 | U-0 | R/C-0 | r-1 | U-0 | U-0 |
| — | — | — | — | IPL3 ⁽¹⁾ | — | — | — |
| bit 7 | | | | bit 0 | | | |

| | | | |
|--------------|---------|----------------|--------|
| 图注: | r = 保留位 | C = 可清零位 | |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

- bit 15-4 **未实现:** 读为 0
- bit 3 **IPL3:** CPU 中断优先级状态位 ⁽¹⁾
 - 1 = CPU 中断优先级大于 7
 - 0 = CPU 中断优先级等于或小于 7
- bit 2 **保留:** 读为 1
- bit 1-0 **未实现:** 读为 0

注 1: IPL3 位与 IPL<2:0> 位 (SR<7:5>) 组合形成 CPU 中断优先级; 关于位说明, 请参见寄存器 3-2。

PIC24FJ256GA412/GB412 系列

寄存器 8-3: INTCON1: 中断控制寄存器 1

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| R/W-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| NSTDIS | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-----|---------|---------|--------|---------|-------|
| U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 |
| — | — | — | MATHERR | ADDRERR | STKERR | OSCFAIL | — |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

- bit 15 **NSTDIS:** 中断嵌套禁止位
 1 = 禁止中断嵌套
 0 = 允许中断嵌套
- bit 14-5 **未实现:** 读为 0
- bit 4 **MATHERR:** 算术错误陷阱状态位
 1 = 发生了溢出陷阱
 0 = 未发生溢出陷阱
- bit 3 **ADDRERR:** 地址错误陷阱状态位
 1 = 发生了地址错误陷阱
 0 = 未发生地址错误陷阱
- bit 2 **STKERR:** 堆栈错误陷阱状态位
 1 = 发生了堆栈错误陷阱
 0 = 未发生堆栈错误陷阱
- bit 1 **OSCFAIL:** 振荡器故障陷阱状态位
 1 = 发生了振荡器故障陷阱
 0 = 未发生振荡器故障陷阱
- bit 0 **未实现:** 读为 0

PIC24FJ256GA412/GB412 系列

寄存器 8-4: INTCON2: 中断控制寄存器 2

| | | | | | | | |
|--------|----------|--------|-----|-----|-----|-----|--------|
| R/W-0 | R-0, HSC | R/W-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 |
| GIE | DISI | SWTRAP | — | — | — | — | ALTIVT |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-----|--------|--------|--------|--------|--------|
| U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | — | INT4EP | INT3EP | INT2EP | INT1EP | INT0EP |
| bit 7 | | | | | | | bit 0 |

| | | | |
|--------------|------------------|----------------|--------|
| 图注: | HSC = 硬件置 1/ 清零位 | | |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

- bit 15 **GIE:** 全局中断允许位
1 = 允许中断并将相关的中断允许位置 1
0 = 禁止中断; 陷阱保持允许状态
- bit 14 **DISI:** DISI 指令状态位
1 = DISI 指令有效
0 = DISI 指令无效
- bit 13 **SWTRAP:** 软件陷阱状态位
1 = 产生软件陷阱
0 = 不请求软件陷阱
- bit 12-9 **未实现:** 读为 0
- bit 8 **ALTIVT:** 备用中断向量表使能位
1 = 使用备用中断向量表
0 = 使用标准 (默认) 中断向量表
- bit 7-5 **未实现:** 读为 0
- bit 4 **INT4EP:** 外部中断 4 边沿检测极性选择位
1 = 负边沿中断
0 = 正边沿中断
- bit 3 **INT3EP:** 外部中断 3 边沿检测极性选择位
1 = 负边沿中断
0 = 正边沿中断
- bit 2 **INT2EP:** 外部中断 2 边沿检测极性选择位
1 = 负边沿中断
0 = 正边沿中断
- bit 1 **INT1EP:** 外部中断 1 边沿检测极性选择位
1 = 负边沿中断
0 = 正边沿中断
- bit 0 **INT0EP:** 外部中断 0 边沿检测极性选择位
1 = 负边沿中断
0 = 正边沿中断

PIC24FJ256GA412/GB412 系列

寄存器 8-5: INTCON4: 中断控制寄存器 4

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-----|-----|-----|-----|-----|------------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0, HSC |
| — | — | — | — | — | — | — | SGHT |
| bit 7 | | | | | | | bit 0 |

| | | | |
|--------------|------------------|----------------|--------|
| 图注: | HSC = 硬件置 1/ 清零位 | | |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 15-1 **未实现:** 读为 0
bit 0 **SGHT:** 软件生成的硬陷阱状态位
 1 = 发生了软件生成的硬陷阱
 0 = 未发生软件生成的硬陷阱

PIC24FJ256GA412/GB412 系列

寄存器 8-6: IFS0: 中断标志状态寄存器 0

| | | | | | | | |
|--------|--------|-------|--------|--------|----------|--------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| NVMIF | DMA1IF | AD1IF | U1TXIF | U1RXIF | SPI1TXIF | SPI1IF | T3IF |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|-------|-------|--------|-------|--------|-------|--------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0, | R/W-0 | R/W-0 |
| T2IF | OC2IF | IC2IF | DMA0IF | T1IF | OC1IF | IC1IF | INT0IF |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **NVMIF:** 闪存写 / 编程完成中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 14 **DMA1IF:** DMA 通道 1 中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 13 **AD1IF:** 12 位流水线 A/D 事件中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 12 **U1TXIF:** UART1 发送器中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 11 **U1RXIF:** UART1 接收器中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 10 **SPI1TXIF:** SPI1 发送中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 9 **SPI1IF:** SPI1 通用中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 8 **T3IF:** Timer3 中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 7 **T2IF:** Timer2 中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 6 **OC2IF:** 输出比较通道 2 中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 5 **IC2IF:** 输入捕捉通道 2 中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 4 **DMA0IF:** DMA 通道 0 中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求

PIC24FJ256GA412/GB412 系列

寄存器 8-6: IFS0: 中断标志状态寄存器 0 (续)

| | |
|-------|--|
| bit 3 | T1IF: Timer1 中断标志状态位 1 = 产生了中断请求 0 = 未产生中断请求 |
| bit 2 | OC1IF: 输出比较通道 1 中断标志状态位 1 = 产生了中断请求 0 = 未产生中断请求 |
| bit 1 | IC1IF: 输入捕捉通道 1 中断标志状态位 1 = 产生了中断请求 0 = 未产生中断请求 |
| bit 0 | INT0IF: 外部中断 0 标志状态位 1 = 产生了中断请求 0 = 未产生中断请求 |

PIC24FJ256GA412/GB412 系列

寄存器 8-7: IFS1: 中断标志状态寄存器 1

| | | | | | | | |
|--------|--------|--------|-------|-------|-------|-------|--------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| U2TXIF | U2RXIF | INT2IF | T5IF | T4IF | OC4IF | OC3IF | DMA2IF |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|--------|--------|-----|--------|-------|-------|---------|---------|
| R/W-0 | R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| CCP6IF | CCP5IF | — | INT1IF | CNIF | CMIF | MI2C1IF | SI2C1IF |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **U2TXIF:** UART2 发送器中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 14 **U2RXIF:** UART2 接收器中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 13 **INT2IF:** 外部中断 2 标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 12 **T5IF:** Timer5 中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 11 **T4IF:** Timer4 中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 10 **OC4IF:** 输出比较通道 4 中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 9 **OC3IF:** 输出比较通道 3 中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 8 **DMA2IF:** DMA 通道 2 中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 7 **CCP6IF:** S CCP6 捕捉 / 比较中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 6 **CCP5IF:** S CCP5 捕捉 / 比较中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 5 **未实现:** 读为 0
- bit 4 **INT1IF:** 外部中断 1 标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 3 **CNIF:** 电平变化中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求

PIC24FJ256GA412/GB412 系列

寄存器 8-7: IFS1: 中断标志状态寄存器 1 (续)

| | |
|-------|---|
| bit 2 | CMIF: 比较器中断标志状态位 1 = 产生了中断请求 0 = 未产生中断请求 |
| bit 1 | MI2C1IF: I2C1 主事件中断标志状态位 1 = 产生了中断请求 0 = 未产生中断请求 |
| bit 0 | SI2C1IF: I2C1 从事件中断标志状态位 1 = 产生了中断请求 0 = 未产生中断请求 |

PIC24FJ256GA412/GB412 系列

寄存器 8-8: IFS2: 中断标志状态寄存器 2

| | | | | | | | |
|--------|--------|-------|--------|--------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| CCT5IF | DMA4IF | PMPIF | CCT4IF | CCT3IF | OC6IF | OC5IF | IC6IF |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|-------|-------|--------|-----------|-----------|----------|--------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| IC5IF | IC4IF | IC3IF | DMA3IF | CRYROLLIF | CRYFREEIF | SPI2TXIF | SPI2IF |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 15 **CCT5IF:** SCCP5 定时器中断标志状态位

1 = 产生了中断请求
 0 = 未产生中断请求

bit 14 **DMA4IF:** DMA 通道 4 中断标志状态位

1 = 产生了中断请求
 0 = 未产生中断请求

bit 13 **PMPIF:** 并行主端口中断标志状态位

1 = 产生了中断请求
 0 = 未产生中断请求

bit 12 **CCT4IF:** SCCP4 定时器中断标志状态位

1 = 产生了中断请求
 0 = 未产生中断请求

bit 11 **CCT3IF:** M CCP3 定时器中断标志状态位

1 = 产生了中断请求
 0 = 未产生中断请求

bit 10 **OC6IF:** 输出比较通道 6 中断标志状态位

1 = 产生了中断请求
 0 = 未产生中断请求

bit 9 **OC5IF:** 输出比较通道 5 中断标志状态位

1 = 产生了中断请求
 0 = 未产生中断请求

bit 8 **IC6IF:** 输入捕捉通道 6 中断标志状态位

1 = 产生了中断请求
 0 = 未产生中断请求

bit 7 **IC5IF:** 输入捕捉通道 5 中断标志状态位

1 = 产生了中断请求
 0 = 未产生中断请求

bit 6 **IC4IF:** 输入捕捉通道 4 中断标志状态位

1 = 产生了中断请求
 0 = 未产生中断请求

bit 5 **IC3IF:** 输入捕捉通道 3 中断标志状态位

1 = 产生了中断请求
 0 = 未产生中断请求

bit 4 **DMA3IF:** DMA 通道 3 中断标志状态位

1 = 产生了中断请求
 0 = 未产生中断请求

PIC24FJ256GA412/GB412 系列

寄存器 8-8: IFS2: 中断标志状态寄存器 2 (续)

- bit 3 **CRYROLLIF:** 加密计满返回状态位
1 = 产生了中断请求
0 = 未产生中断请求
- bit 2 **CRYFREEIF:** 加密缓冲区可用状态位
1 = 产生了中断请求
0 = 未产生中断请求
- bit 1 **SPI2TXIF:** SPI2 发送中断标志状态位
1 = 产生了中断请求
0 = 未产生中断请求
- bit 0 **SPI2IF:** SPI2 通用中断标志状态位
1 = 产生了中断请求
0 = 未产生中断请求

PIC24FJ256GA412/GB412 系列

寄存器 8-9: IFS3: 中断标志状态寄存器 3

| | | | | | | | |
|--------|-------|--------|----------|----------|----------|----------|----------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| CCP1IF | RTCIF | DMA5IF | SPI3RXIF | SPI2RXIF | SPI1RXIF | SPI4RXIF | KEYSTRIF |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|---------|--------|--------|-----|--------|---------|---------|--------|
| R/W-0 | R/W-0 | R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| CRYDNIF | INT4IF | INT3IF | — | CCT7IF | MI2C2IF | SI2C2IF | CCT6IF |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **CCP1IF:** MCCP1 捕捉 / 比较中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 14 **RTCIF:** 实时时钟和日历中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 13 **DMA5IF:** DMA 通道 5 中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 12 **SPI3RXIF:** SPI3 接收中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 11 **SPI2RXIF:** SPI2 接收中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 10 **SPI1RXIF:** SPI1 接收中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 9 **SPI4RXIF:** SPI4 接收中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 8 **KEYSTRIF:** 加密密钥存储编程完成中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 7 **CRYDNIF:** 加密操作完成中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 6 **INT4IF:** 外部中断 4 标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 5 **INT3IF:** 外部中断 3 标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 4 **未实现:** 读为 0
- bit 3 **CCT7IF:** SCCP7 定时器中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求

PIC24FJ256GA412/GB412 系列

寄存器 8-9: IFS3: 中断标志状态寄存器 3 (续)

- bit 2 **MI2C2IF:** I2C2 主事件中断标志状态位
1 = 产生了中断请求
0 = 未产生中断请求
- bit 1 **SI2C2IF:** I2C2 从事件中断标志状态位
1 = 产生了中断请求
0 = 未产生中断请求
- bit 0 **CCT6IF:** SCCP6 定时器中断标志状态位
1 = 产生了中断请求
0 = 未产生中断请求

PIC24FJ256GA412/GB412 系列

寄存器 8-10: IFS4: 中断标志状态寄存器 4

| | | | | | | | |
|--------|--------|--------|-----|-----|-----|--------|--------|
| U-0 | R/W-0 | R/W-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| — | DAC1IF | CTMUIF | — | — | — | CCP7IF | HLVDIF |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|---------|---------|-----|-----|-------|--------|--------|--------|
| R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| MI2C3IF | SI2C3IF | — | — | CRCIF | U2ERIF | U1ERIF | CCP2IF |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **未实现:** 读为 0
- bit 14 **DAC1IF:** DAC 转换器中断标志状态位
1 = 产生了中断请求
0 = 未产生中断请求
- bit 13 **CTMUIF:** CTMU 中断标志状态位
1 = 产生了中断请求
0 = 未产生中断请求
- bit 12-10 **未实现:** 读为 0
- bit 9 **CCP7IF:** SSCP7 捕捉 / 比较中断标志状态位
1 = 产生了中断请求
0 = 未产生中断请求
- bit 8 **HLVDIF:** 高 / 低压检测中断标志状态位
1 = 产生了中断请求
0 = 未产生中断请求
- bit 7 **MI2C3IF:** I2C3 主事件中断标志状态位
1 = 产生了中断请求
0 = 未产生中断请求
- bit 6 **SI2C3IF:** I2C3 从事件中断标志状态位
1 = 产生了中断请求
0 = 未产生中断请求
- bit 5-4 **未实现:** 读为 0
- bit 3 **CRCIF:** CRC 发生器中断标志状态位
1 = 产生了中断请求
0 = 未产生中断请求
- bit 2 **U2ERIF:** UART2 错误中断标志状态位
1 = 产生了中断请求
0 = 未产生中断请求
- bit 1 **U1ERIF:** UART1 错误中断标志状态位
1 = 产生了中断请求
0 = 未产生中断请求
- bit 0 **CCP2IF:** MSCP2 捕捉 / 比较中断标志状态位
1 = 产生了中断请求
0 = 未产生中断请求

PIC24FJ256GA412/GB412 系列

寄存器 8-11: IFS5: 中断标志状态寄存器 5

| | | | | | | | |
|--------|--------|----------|--------|----------|--------|--------|--------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| CCP4IF | CCP3IF | SPI4TXIF | SPI4IF | SPI3TXIF | SPI3IF | U4TXIF | U4RXIF |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|--------|--------|----------|----------|--------|--------|--------|-----|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 |
| U4ERIF | USB1IF | I2C2BCIF | I2C1BCIF | U3TXIF | U3RXIF | U3ERIF | — |
| bit 7 | | | | | | bit 0 | |

图注:

| | | |
|--------------|---------|----------------|
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |
| | | x = 未知 |

- bit 15 **CCP4IF:** SCCP4 捕捉 / 比较中断标志状态位
1 = 产生了中断请求
0 = 未产生中断请求
- bit 14 **CCP3IF:** MCCP3 捕捉 / 比较中断标志状态位
1 = 产生了中断请求
0 = 未产生中断请求
- bit 13 **SPI4TXIF:** SPI4 发送中断标志状态位
1 = 产生了中断请求
0 = 未产生中断请求
- bit 12 **SPI4IF:** SPI4 通用中断标志状态位
1 = 产生了中断请求
0 = 未产生中断请求
- bit 11 **SPI3TXIF:** SPI3 发送中断标志状态位
1 = 产生了中断请求
0 = 未产生中断请求
- bit 10 **SPI3IF:** SPI3 通用中断标志状态位
1 = 产生了中断请求
0 = 未产生中断请求
- bit 9 **U4TXIF:** UART4 发送器中断标志状态位
1 = 产生了中断请求
0 = 未产生中断请求
- bit 8 **U4RXIF:** UART4 接收器中断标志状态位
1 = 产生了中断请求
0 = 未产生中断请求
- bit 7 **U4ERIF:** UART4 错误中断标志状态位
1 = 产生了中断请求
0 = 未产生中断请求
- bit 6 **USB1IF:** USB1 (USB OTG) 中断标志状态位
1 = 产生了中断请求
0 = 未产生中断请求
- bit 5 **I2C2BCIF:** I2C2 总线冲突中断标志状态位
1 = 产生了中断请求
0 = 未产生中断请求
- bit 4 **I2C1BCIF:** I2C1 总线冲突中断标志状态位
1 = 产生了中断请求
0 = 未产生中断请求

PIC24FJ256GA412/GB412 系列

寄存器 8-11: IFS5: 中断标志状态寄存器 5 (续)

| | |
|-------|---|
| bit 3 | U3TXIF: UART3 发送器中断标志状态位 1 = 产生了中断请求 0 = 未产生中断请求 |
| bit 2 | U3RXIF: UART3 接收器中断标志状态位 1 = 产生了中断请求 0 = 未产生中断请求 |
| bit 1 | U3ERIF: UART3 错误中断标志状态位 1 = 产生了中断请求 0 = 未产生中断请求 |
| bit 0 | 未实现: 读为 0 |

PIC24FJ256GA412/GB412 系列

寄存器 8-12: IFS6: 中断标志状态寄存器 6

| | | | | | | | |
|--------|---------|----------|-----|-----|-------|-----|-------|
| R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 | U-0 | U-0 |
| U5RXIF | RTCTSIF | I2C3BCIF | — | — | FSTIF | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|--------|--------|-------|--------|--------|--------|--------|
| U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | CCT2IF | CCT1IF | LCDIF | CLC4IF | CLC3IF | CLC2IF | CLC1IF |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **U5RXIF:** UART5 接收器中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 14 **RTCTSIF:** RTCC 时间戳中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 13 **I2C3BCIF:** I2C3 总线冲突中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 12-11 **未实现:** 读为 0
- bit 10 **FSTIF:** FRC 自调节中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 9-7 **未实现:** 读为 0
- bit 6 **CCT2IF:** MCCP2 定时器中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 5 **CCT1IF:** MCCP1 定时器中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 4 **LCDIF:** LCD 控制器中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 3 **CLC4IF:** CLC4 中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 2 **CLC3IF:** CLC3 中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 1 **CLC2IF:** CLC2 中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 0 **CLC1IF:** CLC1 中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求

PIC24FJ256GA412/GB412 系列

寄存器 8-13: IFS7: 中断标志状态寄存器 7

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | JTAGIF | U6ERIF | U6TXIF | U6RXIF | U5ERIF | U5TXIF |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-6 **未实现:** 读为 0
- bit 5 **JTAGIF:** JTAG 控制器中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 4 **U6ERIF:** UART6 错误中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 3 **U6TXIF:** UART6 发送器中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 2 **U6RXIF:** UART6 接收器中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 1 **U5ERIF:** UART5 错误中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 0 **U5TXIF:** UART5 发送器中断标志状态位
 1 = 产生了中断请求
 0 = 未产生中断请求

PIC24FJ256GA412/GB412 系列

寄存器 8-14: IEC0: 中断允许控制寄存器 0

| | | | | | | | |
|--------|--------|-------|--------|--------|----------|--------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| NVMIE | DMA1IE | AD1IE | U1TXIE | U1RXIE | SPI1TXIE | SPI1IE | T3IE |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|-------|-------|--------|-------|--------|-------|--------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0, | R/W-0 | R/W-0 |
| T2IE | OC2IE | IC2IE | DMA0IE | T1IE | OC1IE | IC1IE | INT0IE |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 15 **NVMIE:** 闪存写 / 编程完成中断允许位

1 = 允许中断请求

0 = 禁止中断请求

bit 14 **DMA1IE:** DMA 通道 1 中断允许位

1 = 允许中断请求

0 = 禁止中断请求

bit 13 **AD1IE:** 12 位流水线 A/D 中断允许位

1 = 允许中断请求

0 = 禁止中断请求

bit 12 **U1TXIE:** UART1 发送器中断允许位

1 = 允许中断请求

0 = 禁止中断请求

bit 11 **U1RXIE:** UART1 接收器中断允许位

1 = 允许中断请求

0 = 禁止中断请求

bit 10 **SPI1TXIE:** SPI1 发送中断允许位

1 = 允许中断请求

0 = 禁止中断请求

bit 9 **SPI1IE:** SPI1 通用中断允许位

1 = 允许中断请求

0 = 禁止中断请求

bit 8 **T3IE:** Timer3 中断允许位

1 = 允许中断请求

0 = 禁止中断请求

bit 7 **T2IE:** Timer2 中断允许位

1 = 允许中断请求

0 = 禁止中断请求

bit 6 **OC2IE:** 输出比较通道 2 中断允许位

1 = 允许中断请求

0 = 禁止中断请求

bit 5 **IC2IE:** 输入捕捉通道 2 中断允许位

1 = 允许中断请求

0 = 禁止中断请求

bit 4 **DMA0IE:** DMA 通道 0 中断标志允许位

1 = 允许中断请求

0 = 禁止中断请求

PIC24FJ256GA412/GB412 系列

寄存器 8-14: IEC0: 中断允许控制寄存器 0 (续)

| | |
|-------|--|
| bit 3 | T1IE: Timer1 中断允许位 1 = 允许中断请求 0 = 禁止中断请求 |
| bit 2 | OC1IE: 输出比较通道 1 中断允许位 1 = 允许中断请求 0 = 禁止中断请求 |
| bit 1 | IC1IE: 输入捕捉通道 1 中断允许位 1 = 允许中断请求 0 = 禁止中断请求 |
| bit 0 | INT0IE: 外部中断 0 允许位 1 = 允许中断请求 0 = 禁止中断请求 |

PIC24FJ256GA412/GB412 系列

寄存器 8-15: IEC1: 中断允许控制寄存器 1

| | | | | | | | |
|--------|--------|-----------------------|-------|-------|-------|-------|--------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| U2TXIE | U2RXIE | INT2IE ⁽¹⁾ | T5IE | T4IE | OC4IE | OC3IE | DMA2IE |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|--------|--------|-----|-----------------------|-------|-------|---------|---------|
| R/W-0 | R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| CCP6IE | CCP5IE | — | INT1IE ⁽¹⁾ | CNIE | CMIE | MI2C1IE | SI2C1IE |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **U2TXIE:** UART2 发送器中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 14 **U2RXIE:** UART2 接收器中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 13 **INT2IE:** 外部中断 2 允许位 ⁽¹⁾
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 12 **T5IE:** Timer5 中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 11 **T4IE:** Timer4 中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 10 **OC4IE:** 输出比较通道 4 中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 9 **OC3IE:** 输出比较通道 3 中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 8 **DMA2IE:** DMA 通道 2 中断标志允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 7 **CCP6IE:** SCCC6 捕捉 / 比较中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 6 **CCP5IE:** SCCC5 捕捉 / 比较中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 5 **未实现:** 读为 0
- bit 4 **INT1IE:** 外部中断 1 允许位 ⁽¹⁾
 1 = 允许中断请求
 0 = 禁止中断请求

注 1: 如果允许外部中断, 中断输入还必须配置给可用的 RPN 或 RPin 引脚。更多信息, 请参见第 11.4 节“外设引脚选择 (PPS)”。

PIC24FJ256GA412/GB412 系列

寄存器 8-15: IEC1: 中断允许控制寄存器 1 (续)

- bit 3 **CNIE:** 输入电平变化通知中断允许位
1 = 允许中断请求
0 = 禁止中断请求
- bit 2 **CMIE:** 比较器中断允许位
1 = 允许中断请求
0 = 禁止中断请求
- bit 1 **M12C1IE:** I2C1 主事件中断允许位
1 = 允许中断请求
0 = 禁止中断请求
- bit 0 **S12C1IE:** I2C1 从事件中断允许位
1 = 允许中断请求
0 = 禁止中断请求

注 1: 如果允许外部中断，中断输入还必须配置给可用的 RPN 或 RPln 引脚。更多信息，请参见第 11.4 节“[外设引脚选择 \(PPS\)](#)”。

PIC24FJ256GA412/GB412 系列

寄存器 8-16: IEC2: 中断允许控制寄存器 2

| | | | | | | | |
|--------|--------|-------|--------|--------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| CCT5IE | DMA4IE | PMPIE | CCT4IE | CCT3IE | OC6IE | OC5IE | IC6IE |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|--------|-------|---------|------------|-----------|----------|--------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| IC5IE | IC4IFE | IC3IE | DMA3IFE | CRYROLLIFE | CRYFREEIE | SPI2TXIE | SPI2IE |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 15 **CCT5IE:** SCCP5 定时器中断允许位

1 = 允许中断请求

0 = 禁止中断请求

bit 14 **DMA4IE:** DMA 通道 4 中断允许位

1 = 允许中断请求

0 = 禁止中断请求

bit 13 **PMPIE:** 并行主端口中断允许位

1 = 允许中断请求

0 = 禁止中断请求

bit 12 **CCT4IE:** SCCP4 定时器中断允许位

1 = 允许中断请求

0 = 禁止中断请求

bit 11 **CCT3IE:** MCCP3 定时器中断允许位

1 = 允许中断请求

0 = 禁止中断请求

bit 10 **OC6IE:** 输出比较通道 6 中断允许位

1 = 允许中断请求

0 = 禁止中断请求

bit 9 **OC5IE:** 输出比较通道 5 中断允许位

1 = 允许中断请求

0 = 禁止中断请求

bit 8 **IC6IE:** 输入捕捉通道 6 中断允许位

1 = 允许中断请求

0 = 禁止中断请求

bit 7 **IC5IE:** 输入捕捉通道 5 中断允许位

1 = 允许中断请求

0 = 禁止中断请求

bit 6 **IC4IE:** 输入捕捉通道 4 中断允许位

1 = 允许中断请求

0 = 禁止中断请求

bit 5 **IC3IE:** 输入捕捉通道 3 中断允许位

1 = 允许中断请求

0 = 禁止中断请求

bit 4 **DMA3IE:** DMA 通道 3 中断允许位

1 = 允许中断请求

0 = 禁止中断请求

PIC24FJ256GA412/GB412 系列

寄存器 8-16: IEC2: 中断允许控制寄存器 2 (续)

- bit 3 **CRYROLLIE:** 加密计满返回中断允许位
1 = 允许中断请求
0 = 禁止中断请求
- bit 2 **CRYFREEIE:** 加密缓冲区可用中断允许位
1 = 允许中断请求
0 = 禁止中断请求
- bit 1 **SPI2TXIE:** SPI2 发送中断允许位
1 = 允许中断请求
0 = 禁止中断请求
- bit 0 **SPI2IE:** SPI2 通用中断允许位
1 = 允许中断请求
0 = 禁止中断请求

PIC24FJ256GA412/GB412 系列

寄存器 8-17: IEC3: 中断允许控制寄存器 3

| | | | | | | | |
|--------|-------|--------|----------|----------|----------|----------|----------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| CCP1IE | RTCIE | DMA5IE | SPI3RXIE | SPI2RXIE | SPI1RXIE | SPI4RXIE | KEYSTRIE |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|---------|-----------------------|-----------------------|-----|--------|---------|---------|--------|
| R/W-0 | R/W-0 | R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| CRYDNIE | INT4IE ⁽¹⁾ | INT3IE ⁽¹⁾ | — | CCT7IE | MI2C2IE | SI2C2IE | CCT6IE |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

- bit 15 **CCP1IE:** M CCP1 捕捉 / 比较中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 14 **RTCIE:** 实时时钟和日历中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 13 **DMA5IE:** DMA 通道 5 中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 12 **SPI3RXIE:** SPI3 接收中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 11 **SPI2RXIE:** SPI2 接收中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 10 **SPI1RXIE:** SPI1 接收中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 9 **SPI4RXIE:** SPI4 接收中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 8 **KEYSTRIE:** 加密密钥存储编程完成中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 7 **CRYDNIE:** 加密操作完成中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 6 **INT4IE:** 外部中断 4 允许位 ⁽¹⁾
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 5 **INT3IE:** 外部中断 3 允许位 ⁽¹⁾
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 4 **未实现:** 读为 0

注 1: 如果允许外部中断, 中断输入还必须配置给可用的 RPN 或 RPin 引脚。更多信息, 请参见第 11.4 节“外
 设引脚选择 (PPS)”。

PIC24FJ256GA412/GB412 系列

寄存器 8-17: IEC3: 中断允许控制寄存器 3 (续)

- bit 3 **CCT7IE:** SCCP7 定时器中断允许位
1 = 允许中断请求
0 = 禁止中断请求
- bit 2 **MI2C2IE:** I2C2 主事件中断允许位
1 = 允许中断请求
0 = 禁止中断请求
- bit 1 **SI2C2IE:** I2C2 从事件中断允许位
1 = 允许中断请求
0 = 禁止中断请求
- bit 0 **CCT6IE:** SCCP6 定时器中断允许位
1 = 允许中断请求
0 = 禁止中断请求

注 1: 如果允许外部中断, 中断输入还必须配置给可用的 RPN 或 RPln 引脚。更多信息, 请参见第 11.4 节“[外设引脚选择 \(PPS\)](#)”。

PIC24FJ256GA412/GB412 系列

寄存器 8-18: IEC4: 中断允许控制寄存器 4

| | | | | | | | |
|--------|--------|--------|-----|-----|-----|--------|--------|
| U-0 | R/W-0 | R/W-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| — | DAC1IE | CTMUIE | — | — | — | CCP7IE | HLVDIE |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|---------|---------|-----|-----|-------|--------|--------|--------|
| R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| MI2C3IE | SI2C3IE | — | — | CRCIE | U2ERIE | U1ERIE | CCP2IE |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

- bit 15 **未实现:** 读为 0
- bit 14 **DAC1IE:** DAC 转换器中断允许位
1 = 允许中断请求
0 = 禁止中断请求
- bit 13 **CTMUIE:** CTMU 中断允许位
1 = 允许中断请求
0 = 禁止中断请求
- bit 12-10 **未实现:** 读为 0
- bit 9 **CCP7IE:** SCCP7 捕捉 / 比较中断允许位
1 = 允许中断请求
0 = 禁止中断请求
- bit 8 **HLVDIE:** 高 / 低压检测中断允许位
1 = 允许中断请求
0 = 禁止中断请求
- bit 7 **MI2C3IE:** I2C3 主事件中断允许位
1 = 允许中断请求
0 = 禁止中断请求
- bit 6 **SI2C3IE:** I2C3 从事件中断允许位
1 = 允许中断请求
0 = 禁止中断请求
- bit 5-4 **未实现:** 读为 0
- bit 3 **CRCIE:** CRC 发生器中断允许位
1 = 允许中断请求
0 = 禁止中断请求
- bit 2 **U2ERIE:** UART2 错误中断允许位
1 = 允许中断请求
0 = 禁止中断请求
- bit 1 **U1ERIE:** UART1 错误中断允许位
1 = 允许中断请求
0 = 禁止中断请求
- bit 0 **CCP2IE:** M CCP2 捕捉 / 比较中断允许位
1 = 允许中断请求
0 = 禁止中断请求

PIC24FJ256GA412/GB412 系列

寄存器 8-19: IEC5: 中断允许控制寄存器 5

| | | | | | | | |
|--------|--------|----------|--------|----------|--------|--------|--------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| CCP4IE | CCP3IE | SPI4TXIE | SPI4IE | SPI3TXIE | SPI3IE | U4TXIE | U4RXIE |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|--------|--------|----------|-----------|--------|--------|--------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 |
| U4ERIE | USB1IE | I2C2BCIE | I2C1BCIFE | U3TXIE | U3RXIE | U3ERIE | — |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **CCP4IE:** SCCP4 捕捉 / 比较中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 14 **CCP3IE:** MCCP3 捕捉 / 比较中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 13 **SPI4TXIE:** SPI4 发送中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 12 **SPI4IE:** SPI4 通用中断允许位
 1 = 产生了中断请求
 0 = 未产生中断请求
- bit 11 **SPI3TXIE:** SPI3 发送中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 10 **SPI3IE:** SPI3 通用中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 9 **U4TXIE:** UART4 发送器中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 8 **U4RXIE:** UART4 接收器中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 7 **U4ERIE:** UART4 错误中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 6 **USB1IE:** USB1 (USB OTG) 中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 5 **I2C2BCIE:** I2C2 总线冲突中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 4 **I2C1BCIFE:** I2C1 总线冲突中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求

寄存器 8-19: IEC5: 中断允许控制寄存器 5 (续)

- bit 3 **U3TXIE:** UART3 发送器中断允许位
1 = 允许中断请求
0 = 禁止中断请求
- bit 2 **U3RXIE:** UART3 接收器中断允许位
1 = 允许中断请求
0 = 禁止中断请求
- bit 1 **U3ERIE:** UART3 错误中断允许位
1 = 允许中断请求
0 = 禁止中断请求
- bit 0 **未实现:** 读为 0

PIC24FJ256GA412/GB412 系列

寄存器 8-20: IEC6: 中断允许控制寄存器 6

| | | | | | | | |
|--------|---------|----------|-----|-----|-------|-------|-----|
| R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 | U-0 | U-0 |
| U5RXIE | RTCTSIE | I2C3BCIE | — | — | FSTIE | — | — |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|--------|--------|-------|--------|--------|--------|--------|
| U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | CCT2IE | CCT1IE | LCDIE | CLC4IE | CLC3IE | CLC2IE | CLC1IE |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **U5RXIE:** UART5 接收器中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 14 **RTCTSIE:** RTCC 时间戳中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 13 **I2C3BCIE:** I2C3 总线冲突中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 12-11 **未实现:** 读为 0
- bit 10 **FSTIE:** FRC 自调节中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 9-7 **未实现:** 读为 0
- bit 6 **CCT2IE:** M CCP2 定时器中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 5 **CCT1IE:** M CCP1 定时器中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 4 **LCDIE:** LCD 控制器中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 3 **CLC4IE:** CLC4 中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 2 **CLC3IE:** CLC3 中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 1 **CLC2IE:** CLC2 中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求
- bit 0 **CLC1IE:** CLC1 中断允许位
 1 = 允许中断请求
 0 = 禁止中断请求

PIC24FJ256GA412/GB412 系列

寄存器 8-21: IEC7: 中断允许控制寄存器 7

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | JTAGIE | U6ERIE | U6TXIE | U6RXIE | U5ERIE | U5TXIE |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

- bit 15-6 **未实现:** 读为 0
- bit 5 **JTAGIE:** JTAG 中断允许位
1 = 允许中断请求
0 = 禁止中断请求
- bit 4 **U6ERIE:** UART6 错误中断允许位
1 = 产生了中断请求
0 = 未产生中断请求
- bit 3 **U6TXIE:** UART6 发送器中断允许位
1 = 产生了中断请求
0 = 未产生中断请求
- bit 2 **U6RXIE:** UART6 接收器中断允许位
1 = 产生了中断请求
0 = 未产生中断请求
- bit 1 **U5ERIE:** UART5 错误中断允许位
1 = 产生了中断请求
0 = 未产生中断请求
- bit 0 **U5TXIE:** UART5 发送器中断允许位
1 = 产生了中断请求
0 = 未产生中断请求

PIC24FJ256GA412/GB412 系列

寄存器 8-22: IPC0: 中断优先级控制寄存器 0

| | | | | | | | |
|--------|-------|-------|-------|-----|--------|--------|--------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | T1IP2 | T1IP1 | T1IP0 | — | OC1IP2 | OC1IP1 | OC1IP0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|--------|--------|--------|-----|---------|---------|---------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | IC1IP2 | IC1IP1 | IC1IP0 | — | INT0IP2 | INT0IP1 | INT0IP0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **未实现:** 读为 0
- bit 14-12 **T1IP<2:0>:** Timer1 中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 11 **未实现:** 读为 0
- bit 10-8 **OC1IP<2:0>:** 输出比较通道 1 中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 7 **未实现:** 读为 0
- bit 6-4 **IC1IP<2:0>:** 输入捕捉通道 1 中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 3 **未实现:** 读为 0
- bit 2-0 **INT0IP<2:0>:** 外部中断 0 优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源

PIC24FJ256GA412/GB412 系列

寄存器 8-23: IPC1: 中断优先级控制寄存器 1

| | | | | | | | |
|--------|-------|-------|-------|-----|--------|--------|--------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | T2IP2 | T2IP1 | T2IP0 | — | OC2IP2 | OC2IP1 | OC2IP0 |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|--------|--------|--------|-----|---------|---------|---------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | IC2IP2 | IC2IP1 | IC2IP0 | — | DMA0IP2 | DMA0IP1 | DMA0IP0 |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 15 未实现: 读为 0

bit 14-12 **T2IP<2:0>**: Timer2 中断优先级位
111 = 中断优先级为 7 (最高优先级中断)

•
•
•

001 = 中断优先级为 1
000 = 禁止中断源

bit 11 未实现: 读为 0

bit 10-8 **OC2IP<2:0>**: 输出比较通道 2 中断优先级位
111 = 中断优先级为 7 (最高优先级中断)

•
•
•

001 = 中断优先级为 1
000 = 禁止中断源

bit 7 未实现: 读为 0

bit 6-4 **IC2IP<2:0>**: 输入捕捉通道 2 中断优先级位
111 = 中断优先级为 7 (最高优先级中断)

•
•
•

001 = 中断优先级为 1
000 = 禁止中断源

bit 3 未实现: 读为 0

bit 2-0 **DMA0IP<2:0>**: DMA 通道 0 中断优先级位
111 = 中断优先级为 7 (最高优先级中断)

•
•
•

001 = 中断优先级为 1
000 = 禁止中断源

PIC24FJ256GA412/GB412 系列

寄存器 8-24: IPC2: 中断优先级控制寄存器 2

| | | | | | | | |
|--------|---------|---------|---------|-----|-----------|-----------|-----------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | U1RXIP2 | U1RXIP1 | U1RXIP0 | — | SPI1TXIP2 | SPI1TXIP1 | SPI1TXIP0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|---------|---------|---------|-----|-------|-------|-------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | SPI1IP2 | SPI1IP1 | SPI1IP0 | — | T3IP2 | T3IP1 | T3IP0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **未实现:** 读为 0
- bit 14-12 **U1RXIP<2:0>:** UART1 接收器中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 11 **未实现:** 读为 0
- bit 10-8 **SPI1TXIP<2:0>:** SPI1 发送中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 7 **未实现:** 读为 0
- bit 6-4 **SPI1IP<2:0>:** SPI1 通用中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 3 **未实现:** 读为 0
- bit 2-0 **T3IP<2:0>:** Timer3 中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源

PIC24FJ256GA412/GB412 系列

寄存器 8-25: IPC3: 中断优先级控制寄存器 3

| | | | | | | | |
|--------|--------|--------|--------|-----|---------|---------|---------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | NVMIP2 | NVMIP1 | NVMIP0 | — | DMA1IP2 | DMA1IP1 | DMA1IP0 |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|--------|--------|--------|-----|---------|---------|---------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | AD1IP2 | AD1IP1 | AD1IP0 | — | U1TXIP2 | U1TXIP1 | U1TXIP0 |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 15 **未实现:** 读为 0

bit 14-11 **NVMIP<2:0>:** 闪存写 / 编程中断优先级位

111 = 中断优先级为 7 (最高优先级中断)

•
•
•

001 = 中断优先级为 1

000 = 禁止中断源

bit 7 **未实现:** 读为 0

bit 10-8 **DMA1IP<2:0>:** DMA 通道 1 中断优先级位

111 = 中断优先级为 7 (最高优先级中断)

•
•
•

001 = 中断优先级为 1

000 = 禁止中断源

bit 7 **未实现:** 读为 0

bit 6-4 **AD1IP<2:0>:** 12 位流水线 A/D 中断优先级位

111 = 中断优先级为 7 (最高优先级中断)

•
•
•

001 = 中断优先级为 1

000 = 禁止中断源

bit 3 **未实现:** 读为 0

bit 2-0 **U1TXIP<2:0>:** UART1 发送器中断优先级位

111 = 中断优先级为 7 (最高优先级中断)

•
•
•

001 = 中断优先级为 1

000 = 禁止中断源

PIC24FJ256GA412/GB412 系列

寄存器 8-26: IPC4: 中断优先级控制寄存器 4

| | | | | | | | |
|--------|-------|-------|-------|-----|-------|-------|-------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | CNIP2 | CNIP1 | CNIP0 | — | CMIP2 | CMIP1 | CMIP0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|----------|----------|----------|-----|----------|----------|----------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | MI2C1IP2 | MI2C1IP1 | MI2C1IP0 | — | SI2C1IP2 | SI2C1IP1 | SI2C1IP0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **未实现:** 读为 0
- bit 14-12 **CNIP<2:0>:** 输入电平变化通知中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 11 **未实现:** 读为 0
- bit 10-8 **CMIP<2:0>:** 比较器中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 7 **未实现:** 读为 0
- bit 6-4 **MI2C1IP<2:0>:** I2C1 主事件中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 3 **未实现:** 读为 0
- bit 2-0 **SI2C1IP<2:0>:** I2C1 从事件中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源

PIC24FJ256GA412/GB412 系列

寄存器 8-27: IPC5: 中断优先级控制寄存器 5

| | | | | | | | |
|--------|---------|---------|---------|-----|---------|---------|---------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | CCP6IP2 | CCP6IP1 | CCP6IP0 | — | CCP5IP2 | CCP5IP1 | CCP5IP0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-----|-----|-----|---------|---------|---------|
| U-0 | U-0 | U-0 | U-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | — | — | — | — | INT1IP2 | INT1IP1 | INT1IP0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 15 **未实现:** 读为 0

bit 14-12 **CCP6IP<2:0>:** SCCP6 捕捉 / 比较中断优先级位

111 = 中断优先级为 7 (最高优先级中断)

•
•
•

001 = 中断优先级为 1

000 = 禁止中断源

bit 11 **未实现:** 读为 0

bit 10-8 **CCP5IP<2:0>:** SCCP5 捕捉 / 比较中断优先级位

111 = 中断优先级为 7 (最高优先级中断)

•
•
•

001 = 中断优先级为 1

000 = 禁止中断源

bit 7-3 **未实现:** 读为 0

bit 2-0 **INT1IP<2:0>:** 外部中断 1 优先级位

111 = 中断优先级为 7 (最高优先级中断)

•
•
•

001 = 中断优先级为 1

000 = 禁止中断源

PIC24FJ256GA412/GB412 系列

寄存器 8-28: IPC6: 中断优先级控制寄存器 6

| | | | | | | | |
|--------|-------|-------|-------|-----|--------|--------|--------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | T4IP2 | T4IP1 | T4IP0 | — | OC4IP2 | OC4IP1 | OC4IP0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|--------|--------|--------|-----|---------|---------|---------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | OC3IP2 | OC3IP1 | OC3IP0 | — | DMA2IP2 | DMA2IP1 | DMA2IP0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **未实现:** 读为 0
- bit 14-12 **T4IP<2:0>:** Timer4 中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 11 **未实现:** 读为 0
- bit 10-8 **OC4IP<2:0>:** 输出比较通道 4 中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 7 **未实现:** 读为 0
- bit 6-4 **OC3IP<2:0>:** 输出比较通道 3 中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 3 **未实现:** 读为 0
- bit 2-0 **DMA2IP<2:0>:** DMA 通道 2 中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源

PIC24FJ256GA412/GB412 系列

寄存器 8-29: IPC7: 中断优先级控制寄存器 7

| | | | | | | | |
|--------|---------|---------|---------|-----|---------|---------|---------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | U2TXIP2 | U2TXIP1 | U2TXIP0 | — | U2RXIP2 | U2RXIP1 | U2RXIP0 |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|---------|---------|---------|-----|-------|-------|-------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | INT2IP2 | INT2IP1 | INT2IP0 | — | T5IP2 | T5IP1 | T5IP0 |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 15 未实现: 读为 0

bit 14-12 **U2TXIP<2:0>**: UART2 发送器中断优先级位

111 = 中断优先级为 7 (最高优先级中断)

•

•

•

001 = 中断优先级为 1

000 = 禁止中断源

bit 11 未实现: 读为 0

bit 10-8 **U2RXIP<2:0>**: UART2 接收器中断优先级位

111 = 中断优先级为 7 (最高优先级中断)

•

•

•

001 = 中断优先级为 1

000 = 禁止中断源

bit 7 未实现: 读为 0

bit 6-4 **INT2IP<2:0>**: 外部中断 2 优先级位

111 = 中断优先级为 7 (最高优先级中断)

•

•

•

001 = 中断优先级为 1

000 = 禁止中断源

bit 3 未实现: 读为 0

bit 2-0 **T5IP<2:0>**: Timer5 中断优先级位

111 = 中断优先级为 7 (最高优先级中断)

•

•

•

001 = 中断优先级为 1

000 = 禁止中断源

PIC24FJ256GA412/GB412 系列

寄存器 8-30: IPC8: 中断优先级控制寄存器 8

| | | | | | | | |
|--------|------------|------------|------------|-----|------------|------------|------------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | CRYROLLIP2 | CRYROLLIP1 | CRYROLLIP0 | — | CRYFREEIP2 | CRYFREEIP1 | CRYFREEIP0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----------|-----------|-----------|-----|---------|---------|---------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | SPI2TXIP2 | SPI2TXIP1 | SPI2TXIP0 | — | SPI2IP2 | SPI2IP1 | SPI2IP0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **未实现:** 读为 0
- bit 14-12 **CRYROLLIP<2:0>:** 加密计满返回中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 11 **未实现:** 读为 0
- bit 10-8 **CRYFREEIP<2:0>:** 加密缓冲区可用中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 7 **未实现:** 读为 0
- bit 6-4 **SPI2TXIP<2:0>:** SPI2 发送中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 3 **未实现:** 读为 0
- bit 2-0 **SPI2IP<2:0>:** SPI2 通用中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源

PIC24FJ256GA412/GB412 系列

寄存器 8-31: IPC9: 中断优先级控制寄存器 9

| | | | | | | | |
|--------|--------|--------|--------|-----|--------|--------|--------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | IC5IP2 | IC5IP1 | IC5IP0 | — | IC4IP2 | IC4IP1 | IC4IP0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|--------|--------|--------|-----|---------|---------|---------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | IC3IP2 | IC3IP1 | IC3IP0 | — | DMA3IP2 | DMA3IP1 | DMA3IP0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 15 未实现: 读为 0

bit 14-12 **IC5IP<2:0>**: 输入捕捉通道 5 中断优先级位

111 = 中断优先级为 7 (最高优先级中断)

•

•

•

001 = 中断优先级为 1

000 = 禁止中断源

bit 11 未实现: 读为 0

bit 10-8 **IC4IP<2:0>**: 输入捕捉通道 4 中断优先级位

111 = 中断优先级为 7 (最高优先级中断)

•

•

•

001 = 中断优先级为 1

000 = 禁止中断源

bit 7 未实现: 读为 0

bit 6-4 **IC3IP<2:0>**: 输入捕捉通道 3 中断优先级位

111 = 中断优先级为 7 (最高优先级中断)

•

•

•

001 = 中断优先级为 1

000 = 禁止中断源

bit 3 未实现: 读为 0

bit 2-0 **DMA3IP<2:0>**: DMA 通道 3 中断优先级位

111 = 中断优先级为 7 (最高优先级中断)

•

•

•

001 = 中断优先级为 1

000 = 禁止中断源

PIC24FJ256GA412/GB412 系列

寄存器 8-32: IPC10: 中断优先级控制寄存器 10

| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
|--------|---------|---------|---------|-----|--------|--------|--------|
| — | CCT3IP2 | CCT3IP1 | CCT3IP0 | — | OC6IP2 | OC6IP1 | OC6IP0 |
| bit 15 | | | | | | | bit 8 |

| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
|-------|--------|--------|--------|-----|--------|--------|--------|
| — | OC5IP2 | OC5IP1 | OC5IP0 | — | IC6IP2 | IC6IP1 | IC6IP0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **未实现:** 读为 0
- bit 14-12 **CCT3IP<2:0>:** MCCP3 定时器中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 11 **未实现:** 读为 0
- bit 10-8 **OC6IP<2:0>:** 输出比较通道 6 中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 7 **未实现:** 读为 0
- bit 6-4 **OC5IP<2:0>:** 输出比较通道 5 中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 3 **未实现:** 读为 0
- bit 2-0 **IC6IP<2:0>:** 输入捕捉通道 6 中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源

PIC24FJ256GA412/GB412 系列

寄存器 8-33: IPC11: 中断优先级控制寄存器 11

| | | | | | | | |
|--------|---------|---------|---------|-----|---------|---------|---------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | CCT5IP2 | CCT5IP1 | CCT5IP0 | — | DMA4IP2 | DMA4IP1 | DMA4IP0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|---------|---------|---------|-----|---------|---------|---------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | PMP2IP2 | PMP2IP1 | PMP2IP0 | — | CCT4IP2 | CCT4IP1 | CCT4IP0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 15 未实现: 读为 0

bit 14-12 **CCT5IP<2:0>**: SCCP5 定时器中断优先级位

111 = 中断优先级为 7 (最高优先级中断)

•

•

•

001 = 中断优先级为 1

000 = 禁止中断源

bit 10-8 **DMA4IP<2:0>**: DMA 通道 4 中断优先级位

111 = 中断优先级为 7 (最高优先级中断)

•

•

•

001 = 中断优先级为 1

000 = 禁止中断源

bit 7 未实现: 读为 0

bit 6-4 **PMP2IP<2:0>**: 并行主端口中断优先级位

111 = 中断优先级为 7 (最高优先级中断)

•

•

•

001 = 中断优先级为 1

000 = 禁止中断源

bit 3 未实现: 读为 0

bit 2-0 **CCT4IP<2:0>**: SCCP4 定时器中断优先级位

111 = 中断优先级为 7 (最高优先级中断)

•

•

•

001 = 中断优先级为 1

000 = 禁止中断源

PIC24FJ256GA412/GB412 系列

寄存器 8-34: IPC12: 中断优先级控制寄存器 12

| | | | | | | | |
|--------|---------|---------|---------|-----|----------|----------|----------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | CCT7IP2 | CCT7IP1 | CCT7IP0 | — | MI2C2IP2 | MI2C2IP1 | MI2C2IP0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|----------|----------|----------|-----|---------|---------|---------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | SI2C2IP2 | SI2C2IP1 | SI2C2IP0 | — | CCT6IP2 | CCT6IP1 | CCT6IP0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **未实现:** 读为 0
- bit 14-12 **CCT7IP<2:0>:** SCCP7 定时器中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 11 **未实现:** 读为 0
- bit 10-8 **MI2C2IP<2:0>:** I2C2 主事件中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 7 **未实现:** 读为 0
- bit 6-4 **SI2C2IP<2:0>:** I2C2 从事件中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 3 **未实现:** 读为 0
- bit 2-0 **CCT6IP<2:0>:** SCCP6 定时器中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源

PIC24FJ256GA412/GB412 系列

寄存器 8-35: IPC13: 中断优先级控制寄存器 13

| | | | | | | | |
|--------|----------|-----------|----------|-----|---------|---------|---------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | CRYDNIP2 | CRYDNIP21 | CRYDNIP0 | — | INT4IP2 | INT4IP1 | INT4IP0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|---------|---------|---------|-----|-----|-----|-------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | U-0 | U-0 | U-0 |
| — | INT3IP2 | INT3IP1 | INT3IP0 | — | — | — | — |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

- bit 15 **未实现:** 读为 0
- bit 14-12 **CRYDNIP<2:0>:** 加密操作完成中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 11 **未实现:** 读为 0
- bit 10-8 **INT4IP<2:0>:** 外部中断 4 优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 7 **未实现:** 读为 0
- bit 6-4 **INT3IP<2:0>:** 外部中断 3 优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 3-0 **未实现:** 读为 0

PIC24FJ256GA412/GB412 系列

寄存器 8-36: IPC14: 中断优先级控制寄存器 14

| | | | | | | | |
|--------|-----------|-----------|-----------|-----|-----------|-----------|-----------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | SPI2RXIP2 | SPI2RXIP1 | SPI2RXIP0 | — | SPI1RXIP2 | SPI1RXIP1 | SPI1RXIP0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----------|-----------|-----------|-----|-----------|-----------|-----------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | SPI4RXIP2 | SPI4RXIP1 | SPI4RXIP0 | — | KEYSTRIP2 | KEYSTRIP1 | KEYSTRIP0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **未实现:** 读为 0
- bit 14-12 **SPI2RXIP<2:0>:** SPI2 接收中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 11 **未实现:** 读为 0
- bit 10-8 **SPI1RXIP<2:0>:** SPI1 接收中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 7 **未实现:** 读为 0
- bit 6-4 **SPI4RXIP<2:0>:** SPI4 接收中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 3 **未实现:** 读为 0
- bit 2-0 **KEYSTRIP<2:0>:** 加密密钥存储编程完成中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源

PIC24FJ256GA412/GB412 系列

寄存器 8-37: IPC15: 中断优先级控制寄存器 15

| | | | | | | | |
|--------|---------|---------|---------|-----|--------|--------|--------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | CCP1IP2 | CCP1IP1 | CCP1IP0 | — | RTCIP2 | RTCIP1 | RTCIP0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|---------|---------|---------|-----|-----------|-----------|-----------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | DMA5IP2 | DMA5IP1 | DMA5IP0 | — | SPI3RXIP2 | SPI3RXIP1 | SPI3RXIP0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

- bit 15 **未实现:** 读为 0
- bit 14-12 **CCP1IP<2:0>:** M CCP1 捕捉 / 比较中断优先级位
 111 = 中断优先级为 7 (最高优先级中断)
 •
 •
 •
 001 = 中断优先级为 1
 000 = 禁止中断源
- bit 11 **未实现:** 读为 0
- bit 10-8 **RTCIP<2:0>:** 实时时钟和日历中断优先级位
 111 = 中断优先级为 7 (最高优先级中断)
 •
 •
 •
 001 = 中断优先级为 1
 000 = 禁止中断源
- bit 7 **未实现:** 读为 0
- bit 6-4 **DMA5IP<2:0>:** DMA 通道 5 中断优先级位
 111 = 中断优先级为 7 (最高优先级中断)
 •
 •
 •
 001 = 中断优先级为 1
 000 = 禁止中断源
- bit 3 **未实现:** 读为 0
- bit 2-0 **SPI3RXIP<2:0>:** SPI3 接收中断优先级位
 111 = 中断优先级为 7 (最高优先级中断)
 •
 •
 •
 001 = 中断优先级为 1
 000 = 禁止中断源

PIC24FJ256GA412/GB412 系列

寄存器 8-38: IPC16: 中断优先级控制寄存器 16

| | | | | | | | |
|--------|--------|--------|--------|-----|---------|---------|---------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | CRCIP2 | CRCIP1 | CRCIP0 | — | U2ERIP2 | U2ERIP1 | U2ERIP0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|---------|---------|---------|-----|---------|---------|---------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | U1ERIP2 | U1ERIP1 | U1ERIP0 | — | CCP2IP2 | CCP2IP1 | CCP2IP0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **未实现:** 读为 0
- bit 14-12 **CRCIP<2:0>:** CRC 发生器错误中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 11 **未实现:** 读为 0
- bit 10-8 **U2ERIP<2:0>:** UART2 错误中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 7 **未实现:** 读为 0
- bit 6-4 **U1ERIP<2:0>:** UART1 错误中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 3 **未实现:** 读为 0
- bit 2-0 **CCP2IP<2:0>:** M CCP2 捕捉 / 比较中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源

PIC24FJ256GA412/GB412 系列

寄存器 8-39: IPC17: 中断优先级控制寄存器 17

| | | | | | | | |
|--------|----------|----------|----------|-----|----------|----------|----------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | MI2C3IP2 | MI2C3IP1 | MI2C3IP0 | — | SI2C3IP2 | SI2C3IP1 | SI2C3IP0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 15 未实现: 读为 0

bit 14-12 **MI2C3IP<2:0>**: I2C3 主事件中断优先级位

111 = 中断优先级为 7 (最高优先级中断)

•
•
•

001 = 中断优先级为 1

000 = 禁止中断源

bit 11 未实现: 读为 0

bit 10-8 **SI2C3IP<2:0>**: I2C3 从事件中断优先级位

111 = 中断优先级为 7 (最高优先级中断)

•
•
•

001 = 中断优先级为 1

000 = 禁止中断源

bit 7-0 未实现: 读为 0

PIC24FJ256GA412/GB412 系列

寄存器 8-40: **IPC18: 中断优先级控制寄存器 18**

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-------|-----|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|---------|---------|---------|-----|---------|---------|---------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | CCP7IP2 | CCP7IP1 | CCP7IP0 | — | HLVDIP2 | HLVDIP1 | HLVDIP0 |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-7 **未实现:** 读为 0
- bit 6-4 **CCP7IP<2:0>:** S CCP7 捕捉 / 比较中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 3 **未实现:** 读为 0
- bit 2-0 **HLVDIP<2:0>:** 高 / 低压检测中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源

PIC24FJ256GA412/GB412 系列

寄存器 8-41: **IPC19: 中断优先级控制寄存器 19**

| | | | | | | | |
|--------|-----|-----|-----|-----|---------|---------|---------|
| U-0 | U-0 | U-0 | U-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | — | — | — | — | DAC1IP2 | DAC1IP1 | DAC1IP0 |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|---------|---------|---------|-----|-----|-------|-----|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | U-0 | U-0 | U-0 |
| — | CTMUIP2 | CTMUIP1 | CTMUIP0 | — | — | — | — |
| bit 7 | | | | | | bit 0 | |

图注:

| | | |
|--------------|---------|------------------------------------|
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 x = 未知 |

bit 15-11 **未实现:** 读为 0

bit 10-8 **DAC1IP<2:0>:** DAC 转换器中断优先级位
 111 = 中断优先级为 7 (最高优先级中断)
 •
 •
 •
 001 = 中断优先级为 1
 000 = 禁止中断源

bit 7 **未实现:** 读为 0

bit 6-4 **CTMUIP<2:0>:** CTMU 中断优先级位
 111 = 中断优先级为 7 (最高优先级中断)
 •
 •
 •
 001 = 中断优先级为 1
 000 = 禁止中断源

bit 3-0 **未实现:** 读为 0

PIC24FJ256GA412/GB412 系列

寄存器 8-42: IPC20: 中断优先级控制寄存器 20

| | | | | | | | |
|--------|---------|---------|---------|-------|---------|---------|---------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | U3TXIP2 | U3TXIP1 | U3TXIP0 | — | U3RXIP2 | U3RXIP1 | U3RXIP0 |
| bit 15 | | | | bit 8 | | | |

| | | | | | | | |
|-------|---------|---------|---------|-------|-----|-----|-----|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | U-0 | U-0 | U-0 |
| — | U3ERIP2 | U3ERIP1 | U3ERIP0 | — | — | — | — |
| bit 7 | | | | bit 0 | | | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **未实现:** 读为 0
- bit 14-12 **U3TXIP<2:0>:** UART3 发送器中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 11 **未实现:** 读为 0
- bit 10-8 **U3RXIP<2:0>:** UART3 接收器中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 7 **未实现:** 读为 0
- bit 6-4 **U3ERIP<2:0>:** UART3 错误中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 3-0 **未实现:** 读为 0

PIC24FJ256GA412/GB412 系列

寄存器 8-43: IPC21: 中断优先级控制寄存器 21

| | | | | | | | |
|--------|---------|---------|---------|-----|---------|---------|---------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | U4ERIP2 | U4ERIP1 | U4ERIP0 | — | USB1IP2 | USB1IP1 | USB1IP0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----------|-----------|-----------|-----|-----------|-----------|-----------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | I2C2BCIP2 | I2C2BCIP1 | I2C2BCIP0 | — | I2C1BCIP2 | I2C1BCIP1 | I2C1BCIP0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **未实现:** 读为 0
- bit 14-12 **U4ERIP<2:0>:** UART4 错误中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 11 **未实现:** 读为 0
- bit 10-8 **USB1IP<2:0>:** USB1 (USB OTG) 中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 7 **未实现:** 读为 0
- bit 6-4 **I2C2BCIP<2:0>:** I2C2 总线冲突中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 3 **未实现:** 读为 0
- bit 2-0 **I2C1BCIP<2:0>:** I2C1 总线冲突中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源

PIC24FJ256GA412/GB412 系列

寄存器 8-44: **IPC22: 中断优先级控制寄存器 22**

| | | | | | | | |
|--------|-----------|-----------|-----------|-----|---------|---------|---------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | SPI3TXIP2 | SPI3TXIP1 | SPI3TXIP0 | — | SPI3IP2 | SPI3IP1 | SPI3IP0 |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|---------|---------|---------|-----|---------|---------|---------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | U4TXIP2 | U4TXIP1 | U4TXIP0 | — | U4RXIP2 | U4RXIP1 | U4RXIP0 |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **未实现:** 读为 0
- bit 14-12 **SPI3TXIP<2:0>:** SPI3 发送中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 11 **未实现:** 读为 0
- bit 10-8 **SPI3IP<2:0>:** SPI3 通用中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 7 **未实现:** 读为 0
- bit 6-4 **U4TXIP<2:0>:** UART4 发送器中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 3 **未实现:** 读为 0
- bit 2-0 **U4RXIP<2:0>:** UART4 接收器中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源

PIC24FJ256GA412/GB412 系列

寄存器 8-46: IPC24: 中断优先级控制寄存器 24

| | | | | | | | |
|--------|---------|---------|---------|-----|---------|---------|---------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | CLC4IP2 | CLC4IP1 | CLC4IP0 | — | CLC3IP2 | CLC3IP1 | CLC3IP0 |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|---------|---------|---------|-----|---------|---------|---------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | CLC2IP2 | CLC2IP1 | CLC2IP0 | — | CLC1IP2 | CLC1IP1 | CLC1IP0 |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **未实现:** 读为 0
- bit 14-12 **CLC4IP<2:0>:** CLC4 中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 11 **未实现:** 读为 0
- bit 10-8 **CLC3IP<2:0>:** CLC3 中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 7 **未实现:** 读为 0
- bit 6-4 **CLC2IP<2:0>:** CLC2 中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 3 **未实现:** 读为 0
- bit 2-0 **CLC1IP<2:0>:** CLC1 中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源

PIC24FJ256GA412/GB412 系列

寄存器 8-47: IPC25: 中断优先级控制寄存器 25

| | | | | | | | |
|--------|-----|-----|-----|-----|---------|---------|---------|
| U-0 | U-0 | U-0 | U-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | — | — | — | — | CCT2IP2 | CCT2IP1 | CCT2IP0 |
| bit 15 | | | | | bit 8 | | |

| | | | | | | | |
|-------|---------|---------|---------|-----|--------|--------|--------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | CCT1IP2 | CCT1IP1 | CCT1IP0 | — | LCDIP2 | LCDIP1 | LCDIP0 |
| bit 7 | | | | | bit 0 | | |

图注:

| | | |
|--------------|---------|----------------|
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |
| | | x = 未知 |

- bit 15-11 **未实现:** 读为 0
- bit 10-8 **CCT2IP<2:0>:** MCCP2 定时器中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 7 **未实现:** 读为 0
- bit 6-4 **CCT1IP<2:0>:** MCCP1 定时器中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 3 **未实现:** 读为 0
- bit 2-0 **LCDIP<2:0>:** LCD 控制器中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源

PIC24FJ256GA412/GB412 系列

寄存器 8-48: **IPC26: 中断优先级控制寄存器 26**

| | | | | | | | |
|--------|-----|-----|-----|-----|--------|--------|--------|
| U-0 | U-0 | U-0 | U-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | — | — | — | — | FSTIP2 | FSTIP1 | FSTIP0 |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|-----|-----|-----|-----|-----|-------|-----|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 7 | | | | | | bit 0 | |

图注:

| | | | |
|--------------|---------|----------------|--------|
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 15-11 **未实现:** 读为 0

bit 10-8 **FSTIP<2:0>:** FRC 自调节中断优先级位

 111 = 中断优先级为 7 (最高优先级中断)

 •

 •

 •

 001 = 中断优先级为 1

 000 = 禁止中断源

bit 7-0 **未实现:** 读为 0

PIC24FJ256GA412/GB412 系列

寄存器 8-49: IPC27: 中断优先级控制寄存器 27

| | | | | | | | |
|--------|---------|---------|---------|-----|----------|----------|----------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | U5RXIP2 | U5RXIP1 | U5RXIP0 | — | RTCTSIP2 | RTCTSIP1 | RTCTSIP0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----------|-----------|-----------|-----|-----|-----|-------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | U-0 | U-0 | U-0 |
| — | I2C3BCIP2 | I2C3BCIP1 | I2C3BCIP0 | — | — | — | — |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **未实现:** 读为 0
- bit 14-12 **U5RXIP<2:0>:** UART5 接收器中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 1 **未实现:** 读为 0
- bit 10-8 **RTCTSIP<2:0>:** RTCC 时间戳中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 7 **未实现:** 读为 0
- bit 6-4 **I2C3BCIP<2:0>:** I2C3 总线冲突中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 3-0 **未实现:** 读为 0

PIC24FJ256GA412/GB412 系列

寄存器 8-50: IPC28: 中断优先级控制寄存器 28

| | | | | | | | |
|--------|---------|---------|---------|-----|---------|---------|---------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | U6TXIP2 | U6TXIP1 | U6TXIP0 | — | U6RXIP2 | U6RXIP1 | U6RXIP0 |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|---------|---------|---------|-----|---------|---------|---------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | U5ERIP2 | U5ERIP1 | U5ERIP0 | — | U5TXIP2 | U5TXIP1 | U5TXIP0 |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **未实现:** 读为 0
- bit 14-12 **U6TXIP<2:0>:** UART6 发送器中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 11 **未实现:** 读为 0
- bit 10-8 **U6RXIP<2:0>:** UART6 接收器中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 7 **未实现:** 读为 0
- bit 6-4 **U5ERIP<2:0>:** UART5 错误中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源
- bit 3 **未实现:** 读为 0
- bit 2-0 **U5TXIP<2:0>:** UART5 发送器中断优先级位
 - 111 = 中断优先级为 7 (最高优先级中断)
 -
 -
 -
 - 001 = 中断优先级为 1
 - 000 = 禁止中断源

PIC24FJ256GA412/GB412 系列

寄存器 8-51: IPC29: 中断优先级控制寄存器 29

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-------|-----|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|---------|---------|---------|-----|---------|---------|---------|
| U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-0 | R/W-0 |
| — | JTAGIP2 | JTAGIP1 | JTAGIP0 | — | U6ERIP2 | U6ERIP1 | U6ERIP0 |
| bit 7 | | | | | | bit 0 | |

图注:

| | | |
|--------------|---------|----------------|
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |
| | | x = 未知 |

bit 15-7 **未实现:** 读为 0

bit 6-4 **JTAGIP<2:0>:** JTAG 中断优先级位

 111 = 中断优先级为 7 (最高优先级中断)

 •

 •

 •

 001 = 中断优先级为 1

 000 = 禁止中断源

bit 3 **未实现:** 读为 0

bit 2-0 **U6ERIP<2:0>:** UART6 错误中断优先级位

 111 = 中断优先级为 7 (最高优先级中断)

 •

 •

 •

 001 = 中断优先级为 1

 000 = 禁止中断源

PIC24FJ256GA412/GB412 系列

寄存器 8-52: INTTREG: 中断控制器测试寄存器

| | | | | | | | |
|--------|-----|-------|-----|------|------|-------|------|
| R-0 | r-0 | R/W-0 | U-0 | R-0 | R-0 | R-0 | R-0 |
| CPUIRQ | — | VHOLD | — | ILR3 | ILR2 | ILR1 | ILR0 |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|---------|---------|---------|---------|---------|---------|---------|
| U-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| — | VECNUM6 | VECNUM5 | VECNUM4 | VECNUM3 | VECNUM2 | VECNUM1 | VECNUM0 |
| bit 7 | | | | | | bit 0 | |

| | | | |
|--------------|---------|----------------|--------|
| 图注: | r = 保留位 | | |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

- bit 15 **CPUIRQ:** 中断控制器 CPU 中断请求位
 1 = 产生了中断请求, 但 CPU 尚未响应; 当 CPU 优先级高于中断优先级时会发生这种情况
 0 = 没有未响应的中断请求
- bit 14 **保留:** 保持为 0
- bit 13 **VHOLD:** 向量编号捕捉配置位
 1 = VECNUM<6:0> 位包含优先级最高的待处理中断的向量值
 0 = VECNUM<6:0> 位包含上次响应的中断的向量值 (即, 即使有其他中断待处理, 捕捉的仍然是上次产生的优先级高于 CPU 的中断)
- bit 12 **未实现:** 读为 0
- bit 11-8 **ILR<3:0>:** 新的 CPU 中断优先级位
 1111 = CPU 中断优先级为 15
 •
 •
 •
 0001 = CPU 中断优先级为 1
 0000 = CPU 中断优先级为 0
- bit 7 **未实现:** 读为 0
- bit 6-0 **VECNUM<6:0>:** 待处理中断向量编号或上次响应中断位
当 VHOLD = 1 时:
 指示上次产生的中断的向量编号 (0 至 118)。
当 VHOLD = 0 时:
 指示当前正在处理的中断请求的向量编号 (0 至 118)。

8.4 中断设置过程

8.4.1 初始化

要配置中断源：

1. 如果不需要嵌套中断，则将 NSTDIS 控制位 (INTCON1<15>) 置 1。
2. 通过写相应 IPCx 寄存器中的控制位为中断源选择用户分配优先级。优先级将取决于具体的应用和中断源类型。如果不需要多个优先级，则可以将所有允许中断源的 IPCx 寄存器控制位编程为相同的非零值。

注： 在器件复位时，IPCx 寄存器被初始化，为所有用户中断源分配优先级 4。

3. 将相应 IFSx 寄存器中与外设相关的中断标志状态位清零。
4. 通过将相应 IECx 寄存器中与中断源相关的中断允许控制位置 1 来允许中断源。

8.4.2 中断服务程序 (ISR)

用于声明中断服务程序 (ISR) 和使用正确向量地址初始化 IVT 的方法取决于编程语言 (即, C 语言或汇编语言) 和用于开发应用程序的语言开发工具包。通常情况下, 用户必须将 ISR 处理的中断源对应的 IFSx 寄存器中的中断标志清零; 否则, ISR 会在退出中断服务程序之后立即重新进入。如果 ISR 用汇编语言编码, 则必须使用 RETFIE 指令结束 ISR, 以便将保存的 PC 值、SRL 值和原先的 CPU 优先级弹出堆栈。

8.4.3 陷阱服务程序 (TSR)

除了必须清零 INTCON1 寄存器中相应的陷阱状态标志来避免重新进入陷阱服务程序 (TSR) 之外, TSR 使用与 ISR 类似的方式编写。

8.4.4 中断禁止

可以使用以下步骤禁止所有用户中断：

1. 使用 PUSH 指令将当前的 SR 值压入软件堆栈。
2. 通过将值 0Eh 与 SRL 进行逻辑或运算来强制将 CPU 的优先级设置为 7。

要允许用户中断, 可以使用 POP 指令恢复先前的 SR 值。

注意, 只能禁止优先级小于等于 7 的用户中断。不能禁止陷阱源 (优先级为 8-15)。

使用 DISI 指令可以方便地将优先级为 1-6 的中断禁止一段固定的时间。DISI 指令不能禁止优先级为 7 的中断源。

PIC24FJ256GA412/GB412 系列

注:

PIC24FJ256GA412/GB412 系列

9.0 振荡器配置

注： 本数据手册总结了 PIC24F 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。更多信息，请参见《dsPIC33/PIC24 系列参考手册》的“振荡器”（DS39700）。

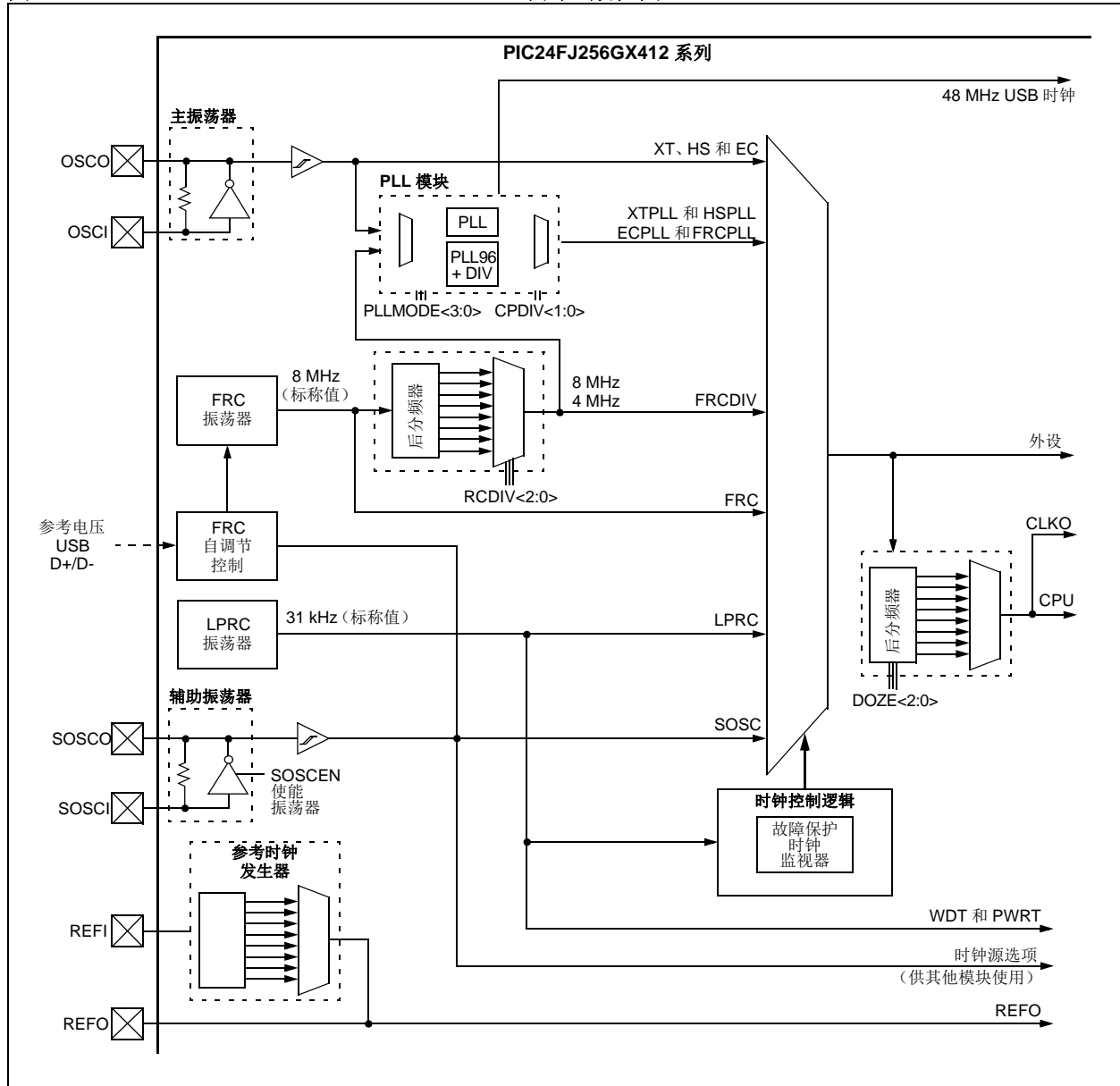
PIC24FJ256GA412/GB412 系列器件的振荡器系统具有以下特性：

- 可选择 4 个外部和内部振荡器作为时钟源，提供 11 种不同的时钟模式

- 片上 PLL 模块可提供一系列广泛的高精度频率选项作为系统时钟，以及用于 USB 器件的 48 MHz 稳定时钟
- 可通过软件控制在各种时钟源之间切换
- 可通过软件控制预分频器有选择地为 CPU 提供时钟，以节省系统功耗
- 具有故障保护时钟监视器（FSCM），可检测时钟故障，以使应用安全地恢复或关闭
- 单独的独立可配置参考时钟，用于同步外部硬件

图 9-1 给出了振荡器系统的简化框图。

图 9-1: PIC24FJ256GA412/GB412 系列一般框图



PIC24FJ256GA412/GB412 系列

9.1 CPU 时钟机制

系统时钟源可以由以下 4 种之一提供：

- OSCI 和 OSCO 引脚上的主振荡器（POSC）
- SOSCI 和 SOSCO 引脚上的辅助振荡器（SOSC）
- 内部快速 RC（FRC）振荡器
- 内部低功耗 RC（LPRC）振荡器

主振荡器和 FRC 源可以选择使用内部 USB PLL 模块，用来产生 USB 模块时钟和来自 96 MHz PLL 的独立系统时钟。更多信息，请参见第 9.6 节“PLL 模块”。

内部 FRC 提供 8 MHz 时钟源。可选择用可编程时钟分频降低它，从而提供一系列系统时钟频率。

选定的时钟源将产生处理器和外设的时钟源。处理器时钟源需进行二分频，以产生内部指令周期时钟 Fcy。在本文档中，指令周期时钟也表示为 Fosc/2。内部指令周期时钟 Fosc/2 可以在 OSCO I/O 引脚提供，用于主振荡器的一些工作模式。

9.2 POR 时的初始配置

在发生器件上电复位事件时使用的振荡器源（以及工作模式）使用配置位设置进行选择。振荡器配置位在程序存储器中的配置寄存器中进行设置（更多详细信息，请参见第 33.1 节“配置位”）。主振荡器配置位 POSCMOD<1:0>（FOSC<1:0>）和初始振荡器选择配置位 FNOSC<2:0>（FOSCSEL<2:0>）用于选择在上电复位时使用的振荡器源。默认情况下（未编程时）将选择带后分频器的 FRC 主振荡器（FRCDIV）。通过编程这些位，可以选择辅助振荡器（SOSC）或一个内部振荡器。

这些配置位使用户可以选择多种时钟模式，如表 9-1 所示。

9.2.1 时钟切换模式配置位

FCKSM<1:0> 配置位（FOSC<7:6>）用于联合配置器件时钟切换和故障保护时钟监视器（FSCM）。只有将 FCKSM1 编程（0）时，才会使能时钟切换。只有同时将 FCKSM<1:0> 编程（00）时，才会使能 FSCM。

表 9-1: 用于时钟选择的配置位值

| 振荡器模式 | 振荡器源 | POSCMOD<1:0> | FNOSC<2:0> | 注 |
|----------------------------|------|--------------|------------|------|
| 带后分频器的快速 RC 振荡器（FRCDIV） | 内部 | 11 | 111 | 1, 2 |
| （保留） | 内部 | xx | 110 | 1 |
| 低功耗 RC 振荡器（LPRC） | 内部 | 11 | 101 | 1 |
| 辅助（Timer1）振荡器（SOSC） | 辅助 | 11 | 100 | 1 |
| 带 PLL 模块的主振荡器（XT）（XTPLL） | 主 | 01 | 011 | |
| 带 PLL 模块的主振荡器（EC）（ECPLL） | 主 | 00 | 011 | |
| 主振荡器（HS） | 主 | 10 | 010 | |
| 主振荡器（XT） | 主 | 01 | 010 | |
| 主振荡器（EC） | 主 | 00 | 010 | |
| 带 PLL 模块的快速 RC 振荡器（FRCPLL） | 内部 | 11 | 001 | 1 |
| 快速 RC 振荡器（FRC） | 内部 | 11 | 000 | 1 |

- 注 1: OSCO 引脚功能由 OSCIOFCN 配置位决定。
2: 这是未编程（已擦除）器件的默认振荡器模式。

PIC24FJ256GA412/GB412 系列

9.3 控制寄存器

振荡器的操作由 3 个特殊功能寄存器控制：

- OSCCON
- CLKDIV
- OSCTUN

OSCCON 寄存器（寄存器 9-1）是振荡器的主控制寄存器。它监视时钟源并控制时钟源切换。OSCCON 通过写锁定进行保护，以防止意外的时钟切换。更多信息，请

参见第 9.4 节“时钟切换操作”。

CLKDIV 寄存器（寄存器 9-2）控制与打盹模式相关的功能，以及 FRC 振荡器的后分频器。

OSCTUN 寄存器（寄存器 9-3）使用户可以对 FRC 振荡器在大约 $\pm 1.5\%$ 的范围内进行微调。此外，它还控制 FRC 自调节功能，如第 9.5 节“FRC 主动时钟调节”所述。

寄存器 9-1: OSCCON: 振荡器控制寄存器

| | | | | | | | |
|--------|-------|-------|-------|-------|----------------------|----------------------|----------------------|
| U-0 | R-0 | R-0 | R-0 | U-0 | R/W-x ⁽¹⁾ | R/W-x ⁽¹⁾ | R/W-x ⁽¹⁾ |
| — | COSC2 | COSC1 | COSC0 | — | NOSC2 | NOSC1 | NOSC0 |
| bit 15 | | | | bit 8 | | | |

| | | | | | | | |
|---------|-----------------------|--------------------|-----|--------|--------|--------|-------|
| R/SO-0 | R/W-0 | R-0 ⁽³⁾ | U-0 | R/CO-0 | R/W-0 | R/W-0 | R/W-0 |
| CLKLOCK | IOLOCK ⁽²⁾ | LOCK | — | CF | POSCEN | SOSCEN | OSWEN |
| bit 7 | | | | | | | bit 0 |

| | | |
|--------------|------------|---------------|
| 图注: | CO = 只可清零位 | SO = 只可置 1 位 |
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |
| | | x = 未知 |

bit 15 未实现：读为 0

bit 14-12 **COSC<2:0>**: 当前振荡器选择位

- 111 = 带后分频器的快速 RC 振荡器 (FRCDIV)
- 110 = 保留
- 101 = 低功耗 RC 振荡器 (LPRC)
- 100 = 辅助振荡器 (SOSC)
- 011 = 带 PLL 模块的主振荡器 (XTPLL、HSPLL 和 ECPLL)
- 010 = 主振荡器 (XT、HS 和 EC)
- 001 = 带后分频器和 PLL 模块的快速 RC 振荡器 (FRCPLL) ⁽⁴⁾
- 000 = 快速 RC 振荡器 (FRC)

bit 11 未实现：读为 0

bit 10-8 **NOSC<2:0>**: 新振荡器选择位 ⁽¹⁾

- 111 = 带后分频器的快速 RC 振荡器 (FRCDIV)
- 110 = 保留
- 101 = 低功耗 RC 振荡器 (LPRC)
- 100 = 辅助振荡器 (SOSC)
- 011 = 带 PLL 模块的主振荡器 (XTPLL、HSPLL 和 ECPLL)
- 010 = 主振荡器 (XT、HS 和 EC)
- 001 = 带后分频器和 PLL 模块的快速 RC 振荡器 (FRCPLL) ⁽⁴⁾
- 000 = 快速 RC 振荡器 (FRC)

- 注
- 1: 这些位的复位值由 FNOSC_x 配置位决定。
 - 2: 只能在执行解锁序列后更改 IOLOCK 位的状态。此外，如果 IOL1WAY 配置位为 1，一旦 IOLOCK 位置 1，就不能清零。
 - 3: 在任意有效时钟切换期间，或者每当选择了不使用 PLL 的时钟模式时，该位也复位为 0。
 - 4: 后分频器的默认分频比为 2，这会产生送至 PLL 模块的 4 MHz 时钟。

PIC24FJ256GA412/GB412 系列

寄存器 9-1: OSCCON: 振荡器控制寄存器 (续)

| | |
|-------|---|
| bit 7 | CLKLOCK: 时钟选择锁定使能位 <u>如果使能 FSCM (FCKSM1 = 1):</u> 1 = 时钟和 PLL 选择被锁定 0 = 时钟和 PLL 选择未锁定, 可以通过将 OSWEN 位置 1 进行修改 <u>如果禁止 FSCM (FCKSM1 = 0):</u> 时钟和 PLL 选择始终未锁定, 可以通过将 OSWEN 位置 1 进行修改。 |
| bit 6 | IOLOCK: I/O 锁定使能位 ⁽²⁾ 1 = I/O 锁定工作 0 = I/O 锁定不工作 |
| bit 5 | LOCK: PLL 锁定状态位 ⁽³⁾ 1 = PLL 模块处于锁定状态, 或 PLL 模块起振定时器延时结束 0 = PLL 模块处于失锁状态, PLL 起振定时器正在运行或 PLL 被禁止 |
| bit 4 | 未实现: 读为 0 |
| bit 3 | CF: 时钟故障检测位 1 = FSCM 检测到时钟故障 0 = 未检测到时钟故障 |
| bit 2 | POSCEN: 主振荡器休眠使能位 1 = 主振荡器在休眠模式下继续工作 0 = 主振荡器在休眠模式下被禁止 |
| bit 1 | SOSCEN: 32 kHz 辅助振荡器 (SOSC) 使能位 1 = 使能辅助振荡器 0 = 禁止辅助振荡器 |
| bit 0 | OSWEN: 振荡器切换使能位 1 = 启动振荡器切换, 切换为由 NOSC<2:0> 位指定的时钟源 0 = 振荡器切换完成 |

- 注**
- 1: 这些位的复位值由 FNOSC_x 配置位决定。
 - 2: 只能在执行解锁序列后更改 IOLOCK 位的状态。此外, 如果 IOL1WAY 配置位为 1, 一旦 IOLOCK 位置 1, 就不能清零。
 - 3: 在任意有效时钟切换期间, 或者每当选择了不使用 PLL 的时钟模式时, 该位也复位为 0。
 - 4: 后分频器的默认分频比为 2, 这会产生送至 PLL 模块的 4 MHz 时钟。

PIC24FJ256GA412/GB412 系列

寄存器 9-2: CLKDIV: 时钟分频比寄存器

| | | | | | | | |
|--------|--------|-------|-------|----------------------|--------|--------|--------|
| R/W-0 | R/W-0 | R/W-1 | R/W-1 | R/W-0 | R/W-0 | R/W-0 | R/W-1 |
| ROI | DOZE2 | DOZE1 | DOZE0 | DOZEN ⁽¹⁾ | RCDIV2 | RCDIV1 | RCDIV0 |
| bit 15 | | | | | | bit 8 | |
| R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| CPDIV1 | CPDIV0 | PLLEN | — | — | — | — | — |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **ROI:** 中断复位
 1 = 发生中断时清零 DOZEN 位, 并将 CPU 和外设的时钟比复位为 1:1
 0 = 中断对 DOZEN 位没有影响
- bit 14-12 **DOZE<2:0>:** CPU 和外设的时钟比选择位
 111 = 1:128
 110 = 1:64
 101 = 1:32
 100 = 1:16
 011 = 1:8 (默认值)
 010 = 1:4
 001 = 1:2
 000 = 1:1
- bit 11 **DOZEN:** 打盹使能位⁽¹⁾
 1 = DOZE<2:0> 位指定 CPU 和外设的时钟比
 0 = CPU 和外设的时钟比设置为 1:1
- bit 10-8 **RCDIV<2:0>:** FRC 后分频比选择位
 111 = 31.25 kHz (256 分频)
 110 = 125 kHz (64 分频)
 101 = 250 kHz (32 分频)
 100 = 500 kHz (16 分频)
 011 = 1 MHz (8 分频)
 010 = 2 MHz (4 分频)
 001 = 4 MHz (2 分频) (默认)
 000 = 8 MHz (1 分频)
- bit 7-6 **CPDIV<1:0>:** 系统时钟选择位 (从快速 PLL 分支选择后分频器)
 11 = 4 MHz (8 分频)⁽²⁾
 10 = 8 MHz (4 分频)⁽²⁾
 01 = 16 MHz (2 分频)
 00 = 32 MHz (1 分频)
- bit 5 **PLLEN:** USB PLL 使能位
 1 = PLL 总是工作
 0 = PLL 仅在选择 PLL 振荡器模式 (OSCCON<14:12> = 011 或 001) 时工作
- bit 4-0 **未实现:** 读为 0

注 1: 该位在 ROI 位置 1 和发生中断时自动清零。
 2: 当 USB 模块使能时, 不允许该设置。

PIC24FJ256GA412/GB412 系列

寄存器 9-3: OSCTUN: FRC 振荡器调节寄存器

| | | | | | | | |
|--------|-----|--------|----------------------|--------|--------|------|---------|
| R/W-0 | U-0 | R/W-0 | R/W-0 | R-0 | R/W-0 | R-0 | R/W-0 |
| STEN | — | STSIDL | STSRC ⁽¹⁾ | STLOCK | STLPOL | STOR | STORPOL |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|---------------------|---------------------|---------------------|---------------------|---------------------|---------------------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | TUN5 ⁽²⁾ | TUN4 ⁽²⁾ | TUN3 ⁽²⁾ | TUN2 ⁽²⁾ | TUN1 ⁽²⁾ | TUN0 ⁽²⁾ |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **STEN:** FRC 自调节使能位
 1 = 使能 FRC 自调节; TUNx 位由硬件控制
 0 = 禁止 FRC 自调节; 应用程序可以可选地控制 TUNx 位
- bit 14 **未实现:** 读为 0
- bit 13 **STSIDL:** FRC 自调节空闲模式停止位
 1 = 在空闲模式期间停止自调节
 0 = 在空闲模式期间继续自调节
- bit 12 **STSRC:** FRC 自调节参考时钟源位 ⁽¹⁾
 1 = 将 FRC 调节为与 USB 主机时钟容差近似匹配
 0 = 将 FRC 调节为与 32.768 kHz SOSC 容差近似匹配
- bit 11 **STLOCK:** FRC 自调节锁定状态位
 1 = FRC 精度当前处于 STSRC 参考精度的 ±0.2% 范围内
 0 = FRC 精度可能不处于 STSRC 参考精度的 ±0.2% 范围内
- bit 10 **STLPOL:** FRC 自调节锁定中断极性位
 1 = STLOCK 为 0 时, 产生自调节锁定中断
 0 = STLOCK 为 1 时, 产生自调节锁定中断
- bit 9 **STOR:** FRC 自调节超出范围状态位
 1 = STSRC 参考时钟误差超出 TUN<5:0> 的范围; 不执行调节
 0 = STSRC 参考时钟处于可调范围内; 执行调节
- bit 8 **STORPOL:** FRC 自调节超出范围中断极性位
 1 = STOR 为 0 时, 产生自调节超出范围中断
 0 = STOR 为 1 时, 产生自调节超出范围中断
- bit 7-6 **未实现:** 读为 0
- bit 5-0 **TUN<5:0>:** FRC 振荡器调节位 ⁽²⁾
 0111111 = 最大频率偏移
 0111110 =
 ...
 000001 =
 000000 = 中心频率, 振荡器以出厂校准频率工作
 1111111 =
 ...
 100001 =
 100000 = 最小频率偏移

注 1: 使用任一时钟调节参考源都具有特定的应用要求。详细信息, 请参见第 9.5 节 “FRC 主动时钟调节”。
 2: STEN = 1 时, 这些位是只读的。

9.4 时钟切换操作

在软件控制下，应用可以在任何时候在 4 个时钟源（POSC、SOSC、FRC 和 LPRC）之间自由切换，几乎没有什么限制。为限制这种灵活性可能产生的负面影响，PIC24F 器件在切换过程中带有安全锁定。

注： 主振荡器模式有三种不同的子模式（XT、HS 和 EC），它们由 POSCMODx 配置位决定。在应用中可以用软件实现从主振荡器模式切换到其他模式，或从其他模式切换到主振荡器模式，但不能在不对器件进行再编程的情况下在主振荡器模式的不同子模式之间进行切换。

9.4.1 使能时钟切换

要使能时钟切换，必须对 FOSC 配置字中的 FCKSMx 配置位进行编程。（更多详细信息，请参见第 33.1 节“配置位”。）如果这些位都未被修改，则会禁止时钟切换功能和故障保护时钟监视器功能；这是默认设置。

当时钟切换被禁止时，NOSCx 控制位（OSCCON<10:8>）不控制时钟选择。但是，COSC<2:0>位（OSCCON<14:12>）将反映由 FNOSCx 配置位选择的时钟源。

在时钟切换被禁止时，OSWEN 控制位（OSCCON<0>）不起作用；它始终保持为 0。

9.4.2 振荡器切换过程

执行时钟切换需要以下基本过程：

1. 如果需要，读 COSC<2:0>位（OSCCON<14:12>）以确定当前的振荡器源。
2. 执行解锁序列以允许写入 OSCCON 寄存器的高字节。
3. 将适当的值写入 NOSCx 位（OSCCON<10:8>）选择新振荡器源。
4. 执行解锁序列以允许写入 OSCCON 寄存器的低字节。
5. 将 OSWEN 位置 1 以启动振荡器切换。

一旦基本过程完成，系统时钟硬件将自动进行如下响应：

1. 时钟切换硬件将 NOSCx 位的新值与 COSCx 位进行比较。如果它们相同，则时钟切换是冗余操作。在这种情况下，OSWEN 位自动清零，时钟切换中止。
2. 如果启动了有效的时钟切换，则 LOCK（OSCCON<5>）和 CF（OSCCON<3>）位清零。
3. 如果新振荡器现在不在运行，则硬件会将其启动。如果必须要开启晶振，则硬件将等待直到 OST 延时结束。如果新的振荡器源使用 PLL，则硬件将等待直到检测到 PLL 锁定（LOCK = 1）。
4. 硬件会等待新时钟源的 10 个时钟周期，然后执行时钟切换。
5. 硬件清零 OSWEN 位指示时钟切换成功。此外，NOSCx 位的值被传送到 COSCx 位。
6. 此时旧时钟源被关闭，LPRC（如果 WDT 或 FSCM 使能）或 SOSC（如果 SOSCEEN 保持置 1）除外。

注 1: 在整个时钟切换过程中，处理器将继续执行代码。对时序敏感的代码不应在此时执行。

2: 不允许直接在使能 PLL 的任何主振荡器模式和 FRCPLL 模式之间进行时钟切换。这适用于两者之间任意方向的时钟切换。在这些情况下，应用必须首先切换到 FRC 模式将其作为两个 PLL 模式之间的过渡时钟源。

PIC24FJ256GA412/GB412 系列

时钟切换的建议代码序列包括以下操作：

1. 禁止在 OSCCON 寄存器解锁和写序列期间的中断。
2. 在两条连续的指令中将 78h 和 9Ah 写入 OSCCON<15:8>，以执行 OSCCON 高字节的解锁序列。
3. 在紧接解锁序列之后的指令中将新的振荡器源写入 NOSC_x 位。
4. 在两条连续的指令中将 46h 和 57h 写入 OSCCON<7:0>，以执行 OSCCON 低字节的解锁序列。
5. 在紧接解锁序列之后的指令中将 OSWEN 位置 1。
6. 继续执行对时钟不敏感的代码（可选）。
7. 调用相应数量的软件延时（周期计数），以使选定的振荡器和 / 或 PLL 启动并稳定。
8. 检查 OSWEN 是否为 0。如果为 0，则说明切换成功。如果 OSWEN 仍然置 1，则检查 LOCK 位以确定故障的原因。

例 9-1 中显示了解锁 OSCCON 寄存器和启动时钟切换的核心序列。

例 9-1: 时钟切换的基本代码序列

```
;Place the new oscillator selection in W0
;OSCCONH (high byte) Unlock Sequence
MOV      #OSCCONH, w1
MOV      #0x78, w2
MOV      #0x9A, w3
MOV.b    w2, [w1]
MOV.b    w3, [w1]
;Set new oscillator selection
MOV.b    WREG, OSCCONH
;OSCCONL (low byte) unlock sequence
MOV      #OSCCONL, w1
MOV      #0x46, w2
MOV      #0x57, w3
MOV.b    w2, [w1]
MOV.b    w3, [w1]
;Start oscillator switch operation
BSET     OSCCON, #0
```

9.5 FRC 主动时钟调节

PIC24FJ256GA412/GB412 系列器件包含了一种在运行时校准 FRC 的自动机制。该系统基于已知精度的时钟源，使用主动时钟调节来使 FRC 保持在其 8 MHz 标称频率的极窄幅度范围内。这可以使频率精度完全处于“USB 2.0 规范”对于全速 USB 设备的要求范围内。

注： 自调节功能可保持在 USB 设备模式下工作所需的足够精度。对于充当 USB 主机的应用，仍然需要高精度时钟源（±0.05%）。

自调节系统由 OSCTUN 寄存器上半部分中的位控制。将 STEN 位（OSCTUN<15>）置 1 会使能自调节功能，使硬件可以进行校准，达到由 STSRC 位（OSCTUN<12>）选择的源的精度。当 STSRC = 1 时，系统使用来自外部 USB 主机的帧起始（SOF）数据包作为其校准源。当 STSRC = 0 时，系统使用晶振控制的 SOSC 作为其校准源。无论校准源如何，系统都使用 TUN<5:0> 位（OSCTUN<5:0>）来更改 FRC 振荡器的频率。频率监视和调节是动态的，在运行时期间会不断发生。在系统工作时，不能用软件写入 TUN_x 位。

注： 要使用 USB 作为参考时钟调节源（STSRC = 1），必须将单片机配置为 USB 设备工作模式，并将其连接到非挂起的 USB 主机或集线器端口。
如果要使用 SOSC 作为参考时钟调节源（STSRC = 0），则还必须使能 SOSC，这样才会发生时钟调节。

自调节系统可以产生硬件中断 FSTIF。当 FRC 相对于参考源的漂移大于 0.2%（在任一方向上），或每当频率偏差超出 TUN_x 位的修正能力范围（即，大于 1.5%）时，会产生该中断。STLOCK 和 STOR 状态位（OSCTUN<11,9>）用于指示这些条件。

STLPOL 和 STORPOL 位（OSCTUN<10,8>）用于配置在存在或不存在这些条件时发生 FSTIF 中断。用户需要通过监视 STLOCK 和 STOR 位来确定中断的确切原因。

注： 当自调节系统被禁止时（STEN = 0），应忽略 STLPOL 和 STORPOL 位。

PIC24FJ256GA412/GB412 系列

9.6 PLL 模块

PIC24FJ256GA412/GB412 系列器件包含了一个多功能 PLL 模块，作为时钟发生系统的一部分。这使大多数应用无需外部 HS 晶振就可以实现经济的高速操作，最高可达到 FOSC_{MAX} (32 MHz)。此外，它还提供了可以无需考虑系统时钟频率，产生用于 USB 操作的高精度 48 MHz 时钟的选项。图 9-2 给出了 PLL 模块的图示。

PLL 模块具有两个单独的分支：

- 固定 PLL 分支，它可对输入时钟频率进行 4、6 或 8 倍频。输出频率用作系统时钟以及参考时钟的输入。
- 96 MHz PLL，它可将输入频率倍频至 96 MHz。PLL 能够产生 4 MHz、8 MHz、16 MHz 或 32 MHz 的系统时钟输出。在 USB 设备中，该分支还可以产生 48 MHz 的全速 USB 时钟。96 MHz 输出直接作为参考时钟的输入。

PLL 模块使用主振荡器或 FRC 作为其输入源，这通过 COSC<2:0> 或 NOSC<2:0> 振荡器选择位进行选择。对于这两个 PLL 分支，最小输入频率都是 4 MHz。对于 FRC，唯一有效的输入选项为 4 MHz 或 8 MHz。来自主振荡器的输入的频率范围最高可以达到 48 MHz，其增量为 4 MHz。

固定 PLL 倍频比通过 PLLMODE<3:0> 配置位进行选择。由于它不会自动检测输入频率，所以用户必须选择一种不会导致输出频率大于 32 MHz 的频率。

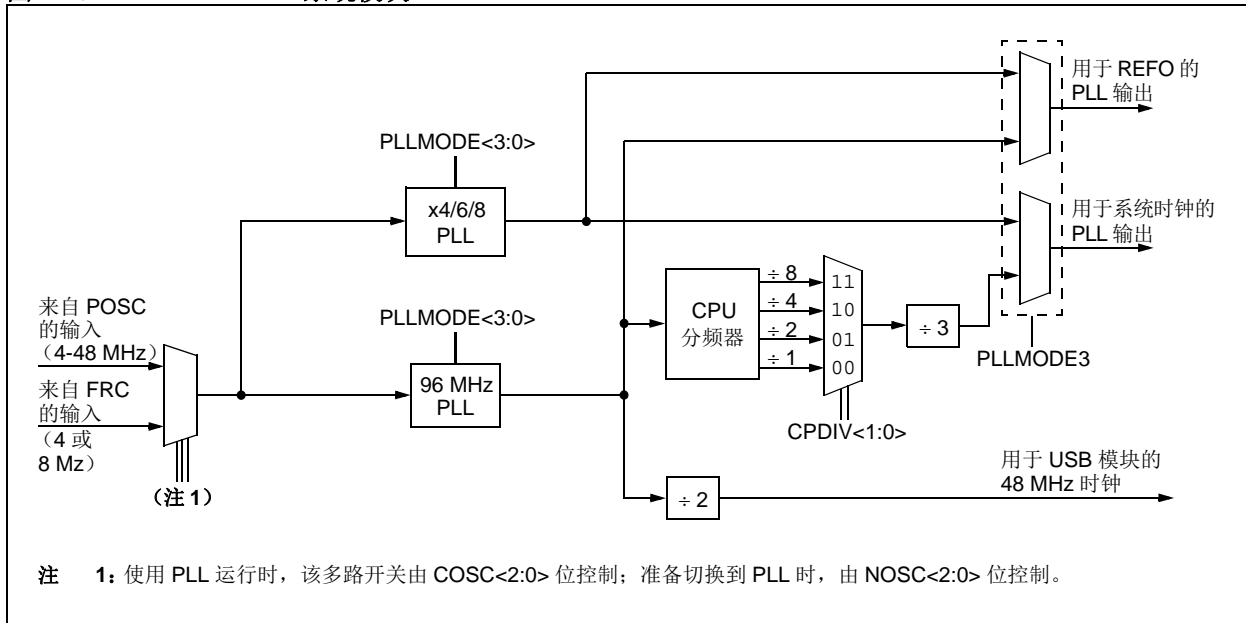
96 MHz PLL 分支不会自动检测输入的振荡器频率。用户必须使用 PLLMODE<3:0> 配置位来手动配置 PLL 的输入频率，以产生 96 MHz 输出。这样就限制输入频率的选择为 8 种，如表 9-2 所示。CPDIV<1:0> 位用于独立选择系统时钟速度；可用的时钟选项列于表 9-3 中。

表 9-2: 96 MHz PLL 的有效振荡器输入

| 输入振荡器频率 | 时钟模式 | PLL 倍频比 (PLLMODE<3:0>) |
|---------|-------------------------------------|------------------------|
| 48 MHz | ECPLL | 2 (0111) |
| 32 MHz | HSPLL 和 ECPLL | 3 (0110) |
| 24 MHz | HSPLL 和 ECPLL | 4 (0101) |
| 20 MHz | HSPLL 和 ECPLL | 4.8 (0100) |
| 16 MHz | HSPLL 和 ECPLL | 6 (0011) |
| 12 MHz | HSPLL 和 ECPLL | 8 (0010) |
| 8 MHz | ECPLL、XTPLL 和 FRCPLL ⁽¹⁾ | 12 (0001) |
| 4 MHz | ECPLL、XTPLL 和 FRCPLL ⁽¹⁾ | 24 (0000) |

注 1: 它要求使用 FRC 自调节功能来维持所需的时钟精度。

图 9-2: PLL 系统模块



PIC24FJ256GA412/GB412 系列

表 9-3: 使用 96 MHz PLL 时的系统时钟选项

| MCU 时钟分频 (CPDIV<1:0>) | 单片机时钟频率 |
|------------------------|---------|
| 无 (00) | 32 MHz |
| +2 (01) | 16 MHz |
| +4 (10) ⁽¹⁾ | 8 MHz |
| +8 (11) ⁽¹⁾ | 4 MHz |

注 1: 它与 USB 操作不兼容。要使用该系统时钟选项, 必须禁止 USB 模块。

9.6.1 USB 操作的注意事项

96 MHz PLL 分支可用于产生满足 USB 规范时序要求的 USB 时钟信号。但为了满足时序要求, 还必须遵循一些限制, 包括在主机操作期间使用晶振控制的时钟源。使用 PIC24FJ256GB412 系列器件中的 USB On-The-Go 模块时, 用户在配置系统时钟时必须始终遵守以下规则:

- 只能对 USB 操作使用表 9-2 中列出的晶振模式。不提供 USB 模块的独立外部时钟源。
- 所选时钟源 (EC、HS 或 XT) 必须满足 USB 时钟容差规范。
- 在对 USB 应用使用 FRCPLL 振荡器模式时, 应同时使用 FRC 自调节系统。虽然 FRC 是高精度的, 但只有两种方法可以在应用的整个工作范围内确保“USB 2.0 规范”所要求的精度级别, 即自调节系统或手动更改 TUN<5:0> 位。
- 用户必须始终确保将 FRC 源配置为提供 4 MHz 或 8 MHz 的频率 (RCDIV<2:0> = 001 或 000), 并且相应地配置 96 MHz PLL。
- 所有其他振荡器模式也是可用的; 但是 USB 操作在选择那些模式时不可用。需要其他工作功率水平并且不需要 USB 模块时, 它们仍可能有用 (例如, 应用处于休眠状态和等待总线连接)。

9.7 辅助振荡器

9.7.1 基本 SOSC 操作

要使用辅助振荡器, PIC24FJ256GA412/GB412 系列器件不一定要将 SOSCEN 位置 1。任何需要 SOSC 的模块 (例如 RTCC、Timer1 或 DSWDT), 在需要时钟信号时都会自动开启 SOSC。但是, SOSC 具有较长的启动时间 (最长可达 1 秒)。为避免外设启动延时, 可以使用 SOSCEN 位手动启动 SOSC。

要使用辅助振荡器, 必须将 SOSCSEL 配置位 (FOSC<3>) 设置为 1。将 SOSCSEL 位编程为 0 会将 SOSC 引脚配置为数字模式, 使能该引脚上的数字 I/O 功能。

9.7.2 晶振选择

为了正确起振和以正确频率运行, 用于 SOSC 的 32.768 kHz 晶振必须满足以下规范:

- 12.5 pF 负载电容
- 1.0 pF 并联电容
- 典型 ESR 为 50 kΩ; 最高为 70 kΩ

此外, 两个外部晶振负载电容应处于 22-27 pF 范围内, 具体取决于 PC 电路板的布局。电容应为 C0G 电容, 容差为 5%, 额定电压为 25V 或更高。

SOSC 的精度和占空比可以在 REFO 引脚上测量, 建议处于 40-60% 范围内, 精确到 ± 0.65 Hz。

注: 如果对时间敏感型应用使用 SOSC, 则在使用 64 引脚封装时, 不要使能 LCD 段引脚 SEG17 (在 RD0 上)。避免高频走线邻近 SOSCO 和 SOSCI 引脚, 因为这会导致 SOSC 频率和 / 或占空比产生误差。

9.8 参考时钟

除了某些振荡器模式中可用的 CLKO 输出 ($F_{osc}/2$) 外, PIC24FJ256GA412/GB412 系列器件中的器件时钟也可以配置为向端口引脚提供参考时钟输出信号。该功能在所有振荡器配置中都可用, 允许用户选择更大范围的时钟分频比来驱动应用中的外部器件。

该参考时钟输出由 REFOCONL 寄存器 (寄存器 9-4) 控制。将 ROEN 位 (REFOCON<15>) 置 1, 将使时钟信号在 REFO 引脚上可用。ROSEL<3:0> 位 (REFOCONL<3:0>) 决定使用哪个时钟源来产生参考时钟输出。

REFOCONH 和 REFOTRIML 寄存器 (寄存器 9-5 和寄存器 9-6) 用于从一系列广泛选项中选择选定时钟输入源的分频比。RODIV<14:0> 位 (REFOCONH<14:0>) 用于选择从 1:1 到 1:65,534 的整数时钟分频比。ROTRIM<8:0> 位 (REFOTRIM<15:7>) 允许用户在 RODIVx 值上加上时钟输入的一个小数约数。

ROSWEN 位 (REFOCONL<9>) 用于指示当前正在切换时钟分频比。要更改 RODIVx 或 ROTRIMx 位的值:

1. 验证 ROSWEN 是否清零
2. 将更新值写入 ROTRIMx 和 RODIVx 位。
3. 将 ROSWEN 位置 1, 然后等待它清零, 之后才能认定 REFO 时钟是有效的。

ROSLP 位 (REFOCONL<11>) 决定器件处于休眠模式时 REFO 上的参考时钟源是否可用。要在休眠模式下使用参考时钟输出, 必须将 ROSLP 位置 1, 并且使能由 ROSELx 位选择的时钟在休眠模式下工作 (如果可能)。清零 ROSELx 位允许参考输出频率在任何时钟切换期间随着系统时钟的改变而改变。ROOUT 位用于使能/禁止 REFO 引脚上的参考时钟输出。

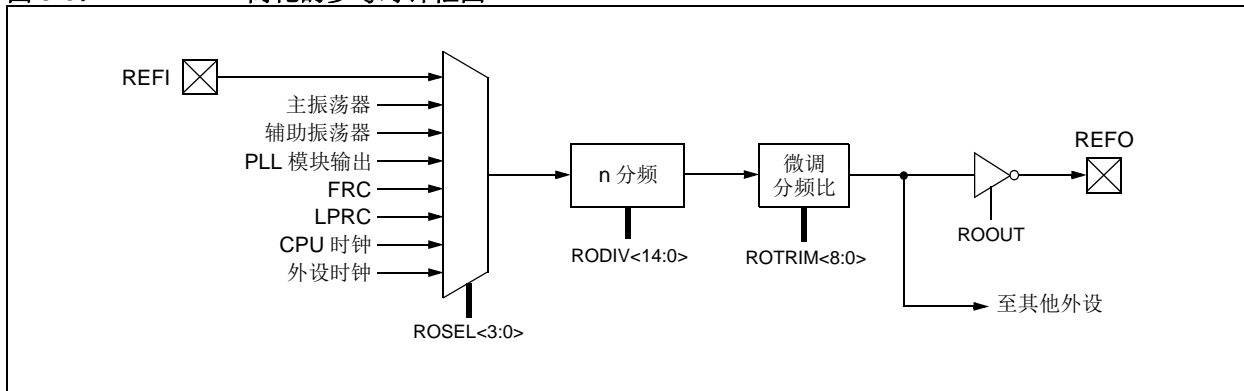
ROACTIV 位 (REFOCONL<8>) 用于指示模块是否工作; 可以通过禁止模块 (ROEN = 0) 将它清零。当 ROACTIV 位指示模块正在工作时, 用户不得更改参考时钟源或调整微调值或分频比。为了避免出现故障, 用户应等到 ROACTIV 位为 1 之后再禁止模块。

9.8.1 可重映射输出

对于 PIC24FJ256GA412/GB412 系列器件, 参考时钟输出并不是以专用引脚功能的形式提供。而是以可选的可重映射数字输出的形式提供。如果外部电路需要使用参考时钟输出, 则必须将它映射到一个可用的输出引脚上。更多信息, 请参见第 11.4.3.2 节“输出映射”。

将 REFO 映射到 RP29 (RB15 引脚) 时, 可以使用最高 32 MHz 的参考时钟频率。该引脚上的驱动强度也与先前 PIC24F 器件上的固定 REFO 引脚兼容。如果将 REFO 映射到任何其他输出引脚, 则最大参考时钟频率会被限制为 16 MHz, 并且驱动强度较低。

图 9-3: 简化的参考时钟框图



PIC24FJ256GA412/GB412 系列

寄存器 9-4: REFOCONL: 参考时钟控制低位字寄存器

| | | | | | | | |
|--------|-----|--------|-------|-------|-----|-----------|----------|
| R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | R/W-0, HC | R-0, HSC |
| ROEN | — | ROSIDL | ROOUT | ROSLP | — | ROSWEN | ROACTIV |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|-----|-----|-----|--------|--------|--------|--------|
| U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | — | — | ROSEL3 | ROSEL2 | ROSEL1 | ROSEL0 |
| bit 7 | | | | | | bit 0 | |

| | | |
|--------------|------------|------------------|
| 图注: | HC = 硬件清零位 | HSC = 硬件置 1/ 清零位 |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |
| | | x = 未知 |

- bit 15 **ROEN:** 参考时钟使能位
1 = 在 REFO 引脚上使能参考振荡器
0 = 禁止参考振荡器
- bit 14 **未实现:** 读为 0
- bit 13 **ROSIDL:** 参考时钟空闲模式停止位
1 = 参考振荡器在空闲模式下继续运行
0 = 参考振荡器在空闲模式下被禁止
- bit 12 **ROOUT:** 参考时钟输出使能位
1 = 使能参考时钟外部输出, 并送至 REFO 引脚上
0 = 禁止参考时钟外部输出
- bit 11 **ROSLP:** 参考时钟休眠模式停止位
1 = 参考振荡器在休眠模式下继续运行
0 = 参考振荡器在休眠模式下被禁止
- bit 10 **未实现:** 读为 0
- bit 9 **ROSWEN:** 参考时钟输出使能位
1 = 已请求时钟分频比更改 (通过更改 ROTRIMx 和 / 或 RODIVx 来请求) 或正在进行更改 (用软件置 1, 在完成时由硬件清零)
0 = 时钟分频比更改已完成或没有待完成的时钟分频比更改
- bit 8 **ROACTIV:** 参考时钟状态位
1 = 参考时钟处于工作状态; 不要更改时钟源
0 = 参考时钟已停止; 可以安全地更改时钟源和配置
- bit 7-4 **未实现:** 读为 0
- bit 3-0 **ROSEL<3:0>:** 参考时钟源选择位
1111 =
••• = 保留
1001 =
1000 = REFI 引脚
0111 = 保留
0110 = PLL 模块 (固定 PLL 输出频率或 96 MHz PLL 输出)
0101 = 辅助振荡器
0100 = LPRC
0011 = FRC
0010 = 主振荡器
0001 = 外设时钟 (Fcy)
0000 = CPU 时钟

PIC24FJ256GA412/GB412 系列

寄存器 9-5: REFOCONH: 参考时钟控制高位字寄存器

| | | | | | | | | |
|------------|-------------|-------|-------|-------|-------|-------|-------|-------|
| U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | |
| — | RODIV<14:8> | | | | | | | |
| bit 15 | | | | | | | | bit 8 |
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | |
| RODIV<7:0> | | | | | | | | |
| bit 7 | | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 15 **未实现:** 读为 0
 bit 14-0 **RODIV<14:0>:** 参考时钟整数分频比选择位
 选定输入时钟源的分频比是选定值的两倍。
 111 1111 1111 1111 = 基本时钟值被 65,534 (2 * 7FFFh) 分频
 111 1111 1111 1110 = 基本时钟值被 65,532 (2 * 7FFEh) 分频
 111 1111 1111 1101 = 基本时钟值被 65,530 (2 * 7FFDh) 分频

 000 0000 0000 0010 = 基本时钟值被 4 (2 * 2) 分频
 000 0000 0000 0001 = 基本时钟值被 2 (2 * 1) 分频
 000 0000 0000 0000 = 基本时钟值

寄存器 9-6: REFOTRIM: 参考时钟微调寄存器

| | | | | | | | | |
|-------------|-------|-------|-------|-------|-------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | |
| ROTRIM<8:1> | | | | | | | | |
| bit 15 | | | | | | | | bit 8 |
| R/W-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | |
| ROTRIM0 | — | — | — | — | — | — | — | |
| bit 7 | | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 15-7 **ROTRIM<8:0>:** 参考时钟小数分频比选择位
 选定输入时钟源的分频比加上的小数部分等于该值除以 512。
 111111111 = 1 (512/512)
 111111110 = 0.998947 (511/512)
 111111101 = 0.996094 (510/512)

 000000010 = 0.003906 (2/512)
 000000001 = 0.001953 (1/512)
 000000000 = 无小数部分 (0/512)

bit 6-0 **未实现:** 读为 0

PIC24FJ256GA412/GB412 系列

注:

PIC24FJ256GA412/GB412 系列

10.0 节能特性

注： 本数据手册总结了 PIC24F 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。更多信息，请参见《dsPIC33/PIC24 系列参考手册》的“具有深度休眠的节能特性”（DS39727）。

PIC24FJ256GA412/GB412 系列器件提供了管理功耗的功能，该功能是通过有选择地管理 CPU 和外设的时钟源来实现的。一般来说，较低的时钟频率和减少时钟源驱动电路的数目可降低功耗。

PIC24FJ256GA412/GB412 系列器件通过 5 种策略来管理功耗：

- 基于指令的降低功耗模式
- 基于硬件的降低功耗功能
- 时钟频率控制
- 软件控制的打盹模式
- 用软件有选择地进行外设控制

可以组合使用这些方法从而在保证关键应用功能（如对于时序敏感的通信）的情况下有选择地调节应用的功耗。

10.1 节能模式概述

除了全功率操作（也称为运行模式）之外，PIC24FJ256GA412/GB412 系列器件还提供了 3 种基于指令的节能模式和 1 种基于硬件的模式：

- 空闲
- 休眠（休眠和低压休眠）
- 深度休眠（不带数据保持）
- VBAT（带和不带 RTCC）

这 4 种模式都可以通过关闭单片机的不同功能区域激活，从而逐步地降低工作和空闲功耗。此外，在一些工作特性做出让步的情况下，还可以通过对其中 3 种模式进行调节而降低更多的功耗。表 10-1 列出了可提高节能等级的所有工作模式。表 10-2 汇总了单片机退出不同模式的方式。以下几节提供了具体的信息。

表 10-1: PIC24FJ256GA412/GB412 系列器件的各种工作模式

| 模式 | 进入 | 工作的系统 | | | | |
|---------|-----------------|-------|------------------|-----------|---------------------|--------------------|
| | | 内核 | 外设 | 数据 RAM 保持 | RTCC ⁽¹⁾ | DSGPR0/DSGPR1 数据保持 |
| 运行（默认） | N/A | 有 | 有 | 有 | 有 | 有 |
| 空闲 | 指令 | 无 | 有 | 有 | 有 | 有 |
| 休眠: | | | | | | |
| 休眠 | 指令 | 无 | S ⁽²⁾ | 有 | 有 | 有 |
| 低压休眠 | 指令 + RETEN 位 | 无 | S ⁽²⁾ | 有 | 有 | 有 |
| 深度休眠: | | | | | | |
| 深度休眠 | 指令 + DSEN 位 | 无 | 无 | 无 | 有 | 有 |
| VBAT: | | | | | | |
| 带 RTCC | 硬件 | 无 | 无 | 无 | 有 | 有 |
| 不带 RTCC | 硬件 + RTCBAT 配置位 | 无 | 无 | 无 | 无 | 有 |

注 1: 如果另外在固件中使能了 RTCC。

注 2: 在该模式期间，选定外设可以使用 LPRC 或某种外部时钟工作。

PIC24FJ256GA412/GB412 系列

表 10-2: 退出节能模式

| 模式 | 退出条件 | | | | | | | | 继续执行代码 |
|-----------|------|------|----|-----|------|------------|------------------|--------------------------|--------|
| | 中断 | | 复位 | | | RTCC 闹钟 | WDT | VDD 恢复 ⁽²⁾ | |
| | 所有 | INT0 | 所有 | POR | MCLR | | | | |
| 空闲 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | N/A | 下一条指令 |
| 休眠 (所有模式) | 有 | 有 | 有 | 有 | 有 | 有 | 有 | N/A | |
| 深度休眠 | 无 | 有 | 无 | 有 | 有 | 有 | 有 ⁽¹⁾ | N/A | 复位向量 |
| VBAT | 无 | 无 | 无 | 无 | 无 | 无 | 无 | 有 | 复位向量 |

注 1: 深度休眠 WDT。

注 2: 每当在任意模式下断开又恢复 VDD 时, 会发生 POR 或类似 POR 的复位。

10.1.1 基于指令的节能模式

有 3 种节能模式是通过执行 PWRSAV 指令进入的。休眠模式下时钟停止工作并暂停所有代码执行; 空闲模式下 CPU 暂停工作并暂停代码执行, 但是允许外设模块继续工作。深度休眠模式下时钟停止工作, 暂停代码执行, 所有外设 (RTCC 和 DSWDT 除外) 停止工作。它还将冻结 I/O 状态并且不对闪存供电, 并且还不可能不对 SRAM 供电。

PWRSAV 指令的汇编语法如例 10-1 所示。休眠和空闲模式通过单个汇编命令直接进入。深度休眠需要额外的序列来解锁并使能进入深度休眠, 如第 10.4.1 节“进入深度休眠模式”所述。

注: SLEEP_MODE 和 IDLE_MODE 是在所选器件的汇编头文件中定义的常量。

在被允许的中断产生、WDT 超时或器件复位时, 器件会退出休眠和空闲模式。器件退出这两种模式称为“唤醒”。

在使能低压 / 数据保持稳压器时, 休眠和深度休眠模式的行为方式会发生一些变化。更多信息, 请参见第 10.3 节“休眠模式”和第 10.4 节“深度休眠模式”。

10.1.1.1 在节能指令执行期间的中断

在执行 PWRSAV 指令时产生的中断都将延迟到进入休眠或空闲模式后才起作用, 并导致器件从休眠或空闲模式中唤醒。

对于深度休眠模式, 在执行 PWRSAV 指令时产生的中断可能会丢失。单片机会在退出深度休眠时发生复位, 中断将会丢失。

如果在深度休眠解锁序列过程中发生中断, 则会中断必需的 5 个指令周期的序列时序, 导致无法进入深度休眠。因此, 建议在深度休眠解锁序列期间禁止所有中断。

例 10-1: PWRSAV 指令语法

```
// Syntax to enter Sleep mode:
PWRSAV    #SLEEP_MODE        ; Put the device into SLEEP mode
//
//Syntax to enter Idle mode:
PWRSAV    #IDLE_MODE         ; Put the device into IDLE mode
//
// Syntax to enter Deep Sleep mode:
// First use the unlock sequence to set the DSEN bit (see Example 10-2)
BSET      DSCON, #DSEN        ; Enable Deep Sleep
BSET      DSCON, #DSEN        ; Enable Deep Sleep(repeat the command)
PWRSAV    #SLEEP_MODE        ; Put the device into Deep SLEEP mode
```


10.1.2 基于硬件的节能模式

对于基于硬件的 VBAT 模式，用户不需要在代码开发过程中执行任何操作。它是一种硬件设计功能，使单片机能够在应用断开 VDD 时保留关键数据（使用 DSGPRx 寄存器）并维持 RTCC。这通过向特定电源引脚供应备用电源来实现。第 10.5 节“VBAT 模式”中详细介绍了 VBAT 模式。

10.1.3 低压 / 数据保持稳压器

PIC24FJ256GA412/GB412 系列器件具有第二个片上稳压器，用于以 1.2V 标称电压为选定的单片机功能供电。在节能模式下，一些功能（如数据 RAM 和 WDT）不工作，该稳压器则可以维持这些功能，或以更低的功耗维持它们。

低压 / 数据保持稳压器仅在调用休眠模式时可用。它由 LPCFG 配置位 (FPOR<2>) 控制，在固件中通过 RETEN 位 (RCON<12>) 控制。要使能该稳压器，必须对 LPCFG 进行编程 (= 0)，并将 RETEN 位置 1 (= 1)。

10.2 空闲模式

空闲模式具有以下特性：

- CPU 将停止执行指令。
- WDT 被自动清零。
- 系统时钟源保持工作状态。默认情况下，所有外设模块将继续使用系统时钟源正常工作，也可以有选择地禁止它们（见第 10.8 节“选择性外设模块控制”）。
- 如果 WDT 或 FSCM 被使能，则 LPRC 也将保持工作状态。

当发生以下任何事件时，器件将被从空闲模式唤醒：

- 产生任何被单独允许的中断
- 任何器件复位
- WDT 超时

从空闲模式唤醒时，重新为 CPU 提供时钟，且立即从 PWRSAV 指令之后的下一条指令或中断服务程序 (ISR) 中的第一条指令开始执行。

10.3 休眠模式

休眠模式具有以下特性：

- 系统时钟源关闭。如果使用了片上振荡器，也要关闭它。
- 如果没有 I/O 引脚拉电流，则器件电流消耗将降至最低。
- I/O 引脚方向和状态被冻结。
- 由于系统时钟源被禁止，所以故障保护时钟监视器在休眠模式下不工作。
- 如果将 LPRC 作为时钟源的 WDT 或 RTCC 被使能，则 LPRC 时钟将在休眠模式下继续运行。
- 如果 WDT 被使能，则它在进入休眠模式之前被自动清零。
- 有些器件功能或外设可能在休眠模式下继续工作。包括 I/O 端口上的输入电平变化通知 (Input Change Notification, ICN) 功能或使用外部时钟输入的外设等。任何需要使用系统时钟源来工作的外设将在休眠模式下都将被禁止。

当发生以下任何事件时，器件将被从休眠模式唤醒：

- 产生任何被单独允许的中断源
- 任何形式的器件复位
- WDT 超时

从休眠模式唤醒时，处理器将使用在进入休眠模式时处于工作状态的时钟源重新开始工作。

10.3.1 低压 / 数据保持休眠模式

低压 / 数据保持休眠模式的工作方式与休眠模式相同，具有相同的功能和唤醒触发。不同之处是低压 / 数据保持稳压器允许内核数字逻辑电压 (V_{CORE}) 降至 1.2V 标称电压。与 V_{CORE} 维持在 1.8V（最小）电压相比，这可以进一步降低功耗。

由于将 V_{CORE} 恢复为 1.8V 需要额外的时间（称为 T_{REG}），低压休眠模式需要比休眠模式更长的唤醒时间。此外，使用低压 / 数据保持稳压器时，会限制可以引入任何工作外设（如 RTCC/LCD 等）的电流流量。

PIC24FJ256GA412/GB412 系列

10.4 深度休眠模式

在基于指令的模式中，深度休眠模式的功耗最低。

深度休眠模式具有以下特性：

- 系统时钟源关闭。如果使用了片上振荡器，也要关闭它。
- 器件电流消耗降至最低限度。
- I/O 引脚方向和状态被冻结。
- 由于系统时钟源被禁止，所以故障保护时钟监视器在休眠模式下不工作。
- 如果将 LPRC 作为时钟源的 WDT 或 RTCC 被使能，则 LPRC 时钟将在深度休眠模式下继续运行。
- 使用专用的深度休眠 WDT 和 BOR 系统（如果使能）。
- RTCC 及其时钟源继续运行（如果使能）。所有其他外设被禁止。

进入深度休眠模式完全由软件控制。从深度休眠模式退出可以通过以下任意事件触发：

- POR 事件
- MCLR 事件
- RTCC 闹钟（如果有 RTCC）
- 外部中断 0
- 深度休眠看门狗定时器（DSWDT）超时

10.4.1 进入深度休眠模式

进入深度休眠模式的方式为：将 DSCON 寄存器中的 DSEN 位置 1，然后在一个指令周期内执行休眠命令（PWRSAV #SLEEP_MODE），以最大程度降低意外进入深度休眠的机会。

如果未在一个指令周期内执行 PWRSAV 命令，硬件会将 DSEN 位清零，在进入深度休眠模式之前，软件必须重新将该位置 1。退出深度休眠模式时，DSEN 位将自动清零。

注： 要在从深度休眠唤醒之后重新进入深度休眠模式，则在清零 RELEASE 位之后，必须经过至少 3 个 T_{CY} 的延时。

进入深度休眠模式的序列如下：

1. 如果应用程序需要深度休眠 WDT，则使能它并配置它的时钟源。关于深度休眠 WDT 的更多信息，请参见第 10.4.5 节“深度休眠 WDT”。
2. 如果应用程序需要深度休眠 BOR，则通过编程 DSBOREN 配置位（FDS<6>）来使能它。
3. 如果应用程序需要通过 RTCC 闹钟从深度休眠唤醒，则使能并配置 RTCC 模块。关于 RTCC 的更多信息，请参见第 24.0 节“带时间标记功能的实时时钟和日历（RTCC）”。
4. 如果需要，通过将其写入 DSGPR0 和 DSGPR1 寄存器来保护应用程序中重要的现场数据（可选）。
5. 通过将 DSEN 位（DSCON<15>）置 1 使能深度休眠模式。

注： 将 DSEN 位置 1 需要使用重复序列。写入任何深度休眠寄存器（DSCON、DSWAKE、DSGPR0 和 DSGPR1）都需要使用重复序列（重复指令两次）。这是为了防止用户错误地进入深度休眠。对这些寄存器的任何写操作都必须执行两次，才会实际完成写操作（见例 10-2）。

6. 通过发出 3 条 NOP 命令，然后发出 PWRSAV #0 指令进入深度休眠模式。

任何时候 DSEN 位置 1 时，DSWAKE 寄存器中的所有位均自动清零。

例 10-2: 重复序列

```

例 1:
MOV    #0x8000, W2    ;enable DS
MOV    W2, DSCON
MOV    W2, DSCON      ;second write required to
                      ;actually write to DSCON

例 2:
BSET   DSCON, #15
NOP
NOP
NOP
BSET   DSCON, #15    ;enable DS
                      ;(two writes required)
    
```

10.4.2 退出深度休眠模式

在发生以下任一事件时退出深度休眠模式：

- VDD 电源发生 POR 事件。如果没有 DSBOR 电路用于重新激活 VDD 电源 POR 电路，则外部 VDD 电源必须降到 POR 电路的自然激活电压。
- DSWDT 超时。当 DSWDT 定时器发生超时，器件退出深度休眠模式。
- RTCC 闹钟（如果 RTCEN = 1）。
- MCLR 引脚置为有效（0）。
- INTO 引脚置为有效（如果在进入深度休眠之前允许了中断）。极性配置用于确定引脚的有效电平（0 或 1），这将导致从深度休眠模式退出。处于深度休眠模式时，需要在 INTO 引脚上发生电平变化时才会从深度休眠模式退出。

注： 在进入深度休眠模式时的所有待处理中断都会被清除。

退出深度休眠模式相当于器件上电复位（POR），器件通常不会保持原有状态。这种情况的例外情况包括 RTCC（如果有，它在唤醒后将继续保持工作）、DSGPRx 寄存器和 DSWDT。

从退出深度休眠到 POR 序列完成之间发生的唤醒事件不会被忽略。DSWAKE 寄存器会捕捉从 DSEN 置 1 到 RELEASE 清零之间的所有唤醒事件。

退出深度休眠模式的序列如下：

1. 在发生唤醒事件之后，器件会退出深度休眠并执行 POR。DSEN 位被自动清零。代码将在复位向量处继续执行。
2. 要确定器件先前是否从深度休眠模式退出，可以读取深度休眠位 DPSLP（RCON<10>）。如果上次是从深度休眠模式退出，该位将置 1。如果该位置 1，则将它清零。
3. 通过读取 DSWAKE 寄存器来确定唤醒源。
4. 通过读取 DSBOR 位（DSCON<1>）确定在深度休眠模式期间是否发生了 DSBOR 事件。
5. 如果应用程序现场数据已保存，则通过 DSGPR0 和 DSGPR1 寄存器回读它们。
6. 清零 RELEASE 位（DSCON<0>）。

10.4.3 使用 DSGPRx 寄存器保存现场数据

因为退出深度休眠模式会产生 POR，所以大多数特殊功能寄存器将复位为其默认的 POR 值。此外，因为在深度休眠模式下不会对 V_{CORE} 供电，所以退出该模式时，数据 RAM 中的信息可能丢失。

需要在进入深度休眠之前保存关键数据的应用程序可以使用深度休眠通用寄存器 DSGPR0 和 DSGPR1，或者数据 EEPROM（如果可用）。不同于其他 SFR，器件处于深度休眠模式时，这些寄存器的内容会被保存。退出深度休眠模式之后，软件可以通过读取寄存器并清零 RELEASE 位（DSCON<0>）来恢复数据。

10.4.4 深度休眠模式下的 I/O 引脚

在深度休眠期间，通用 I/O 引脚将保持它们原先的状态，辅助振荡器（SOSC）将保持运行（如果使能）。在进入深度休眠模式之前配置为输入（TRISx 位置 1）的引脚在深度休眠期间将保持高阻态。在进入深度休眠模式之前配置为输出（TRISx 位清零）的引脚在深度休眠期间将保持为输出引脚。处于该模式时，它们继续驱动由进入深度休眠模式时其相应的 LATx 位决定的输出电平。

PIC24FJ256GA412/GB412 系列

器件被唤醒之后，所有 I/O 引脚将继续维持它们原先的状态，即使器件已经完成 POR 序列，并再次执行应用程序代码。配置为输入的引脚在深度休眠期间将保持高阻态，配置为输出的引脚将继续驱动其原先的值。唤醒之后，TRISx 和 LATx 寄存器，以及 SOSCEN 位 (OSCCON<1>) 会复位。如果固件修改了其中任意位或寄存器，则 I/O 不会立即切换为最新配置的状态。在固件清零 RELEASE 位 (DSCON<0>) 之后，I/O 引脚将被“释放”。这会导致 I/O 引脚切换为由其相应的 TRISx 和 LATx 位值配置的状态。

这意味着，如果要在唤醒之后保持 SOSC 运行，则需要先清零 RELEASE 之前先将 SOSCEN 位置 1。

如果使能了深度休眠 BOR (DSBOR)，并且在深度休眠期间发生 DSBOR 或真正的 POR 事件，I/O 引脚将立即被释放，类似于清零 RELEASE 位。所有原先的状态信息都将丢失，包括通用寄存器 DSGPR0 和 DSGPR1 的内容。

如果在深度休眠期间发生 MCLR 复位事件，DSGPRx、DSCON 和 DSWAKE 寄存器将保持有效，RELEASE 位将保持置 1。SOSC 的状态也会保持不变。但是，I/O 引脚将复位为它们的 MCLR 复位状态。因为 RELEASE 仍然置 1，所以 SOSCEN 位 (OSCCON<1>) 的变化直到 RELEASE 位清零之后才会生效。

在所有其他深度休眠唤醒情形中，应用固件必须清零 RELEASE 位，以重新配置 I/O 引脚。

10.4.5 深度休眠 WDT

要在深度休眠模式下使能 DSWDT，应编程配置位 DSWDTEN (FDS<7>)。要使 DSWDT 正常工作，需要使能器件 WDT。进入深度休眠模式时，会自动复位 DSWDT。

DSWDT 时钟源通过 DSWDTOSC 配置位 (FDS<5>) 进行选择。后分频比选项可以通过 DSWDTPS<4:0> 配置位 (FDS<4:0>) 进行设定。可实现的最小超时周期为 1 ms，最大超时周期为 25.7 天。关于 DSWDT 配置选项的更多详细信息，请参见第 33.0 节“特殊功能”。

10.4.5.1 在深度休眠模式下切换时钟

RTCC 和 DSWDT 都可以使用 SOSC 或 LPRC 时钟源。这使 RTCC 和 DSWDT 可以在无需同时使能 LPRC 和 SOSC 的情况下运行，从而降低功耗。

RTCC 使用 LPRC 时钟源运行时，RTCC 的精度会降低大约 5-10%。如果要求 RTCC 达到更高的精度，则它必须使用 SOSC 时钟源。RTCC 时钟源通过 CLKSEL<1:0> 位 (RTCCON2L<1:0>) 进行选择。

在某些情况下，当进入深度休眠模式时，DSWDT 的时钟源可能已关闭。在这种情况下，会自动开启时钟源 (如果 DSWDT 已使能)，而无需软件干预。但是，这会使 DSWDT 计数器的启动产生延时。在使用 SOSC 作为时钟源时，为了避免这种延时，应用程序可在进入深度休眠模式之前激活 SOSC。

10.4.6 检查和清除深度休眠状态

在进入深度休眠模式时，状态位 DPSLP (RCON<10>) 会置 1，必须用软件清零。

在上电时，软件应读取该状态位，以确定是否是由于从深度休眠模式退出而发生复位，如果该位置 1，则清零该位。在 DPSLP 和 POR 位状态的 4 种可能组合中，可以考虑三种情形：

- DPSLP 和 POR 位均清零。在这种情况下，复位是由于退出深度休眠模式之外的某个其他事件而发生的。
- DPSLP 位清零，但 POR 位置 1；这是正常的 POR。
- DPSLP 和 POR 位均置 1。这表示发生了以下情况：进入深度休眠模式、器件发生掉电，然后从深度休眠模式退出。

10.4.7 上电复位 (POR)

器件通过监视 VDD 电压来产生 POR。因为退出深度休眠模式在功能上类似于 POR，所以应使用第 10.4.6 节“[检查和清除深度休眠状态](#)”中所述的技术来区分深度休眠和真正的 POR 事件。发生真正的 POR 时，包括所有深度休眠逻辑 (深度休眠寄存器、RTCC 和 DSWDT 等) 在内的整个器件将复位。

10.5 VBAT 模式

该模式代表单片机可以实现并仍然继续工作的最低功耗状态。当 VDD 上的单片机主电源发生故障时，将自动触发 VBAT 模式。发生这种情况时，单片机的片上电源开关会与供应到 VBAT 引脚的备用电源（如电池）连接。这样可以在极低功耗下维持一些关键系统，直到 VDD 恢复为止。

在 VBAT 上供应的电源只会运行两个系统 RTCC 和深度休眠信号量寄存器（DSGPR0 和 DSGPR1）。为了在 VDD 突然断开期间维持这些系统，需要在 VBAT 引脚上连接除 VDD 或 AVDD 之外的其他电源。

当使能 RTCC 时，它会使用在进入 VBAT 模式之前选择的同一时钟源（SOSC 或 LPRC）继续工作。在发生模式切换之后，没有任何方法可以切换到功耗更低的时钟源。

由于 VDD 断开通常是无法预料的事件，所以建议在代码执行的早期向深度休眠信号量寄存器内装入要保留的数据。

10.5.1 不带 RTCC 的 VBAT 模式

通过禁止 RTCC 在 VBAT 模式期间工作，可以将功耗降至所有节能模式中的最低功耗。这通过将 RTCBAT 配置位（FDS<14>）编程为 0 来完成。在该模式下，只会维持深度休眠信号量寄存器。

10.5.2 从 VBAT 模式唤醒

在 VBAT 模式下，当器件的 VDD 恢复时，它会自动唤醒。唤醒会与 POR 一起发生，之后器件将从复位向量处开始执行代码。所有 SFR（深度休眠信号量寄存器除外）均复位为其 POR 值。如果 RTCC 未配置为在 VBAT 模式期间运行，它将保持禁止状态，RTCC 将不会运行。唤醒时序类似于正常的 POR。

要区分从 VBAT 模式唤醒和从其他 POR 状态唤醒，请检查 VBAT 状态位（RCON2<0>）。如果该位在器件从复位向量处开始执行代码时置 1，则它表示先前是从 VBAT 模式退出的。应用程序必须清零 VBAT 位，以确保可以捕捉之后的 VBAT 唤醒事件。

如果发生 POR 事件时 VBAT 引脚没有连接电源，VBPOR 位（RCON2<1>）会置 1。如果该位在 POR 时置 1，则它指示需要在 VBAT 引脚连接电池。

此外，如果在 VBAT 模式下，VBAT 电源降至低于深度休眠信号量操作所需的电压（例如，电池电量已耗尽），VBPOR 位将置 1。在单片机第一次上电时，VBPOR 也会置 1，即使 VBAT 已被供电。

10.5.3 VBAT 模式期间的 I/O 引脚

在 VBAT 模式期间，所有 I/O 引脚都会切换为输入模式。唯一的例外是 SOSCI 和 SOSCO 引脚，如果使用辅助振荡器作为 RTCC 时钟源，它们将保持其状态。VDD 恢复之后，用户需要负责使用 TRISx 和 LATx 位将 I/O 引脚恢复为其正确状态。

10.5.4 使用 DSGPRx 寄存器保存现场数据

与深度休眠模式一样（即，不带低压 / 数据保持稳压器），在 VDD 恢复之后，所有 SFR 都会复位为它们的 POR 值。只有深度休眠信号量寄存器会被保留。需要保存关键数据的应用程序应将数据保存在 DSGPR0 和 DSGPR1 中。

注： 如果不使用 VBAT 模式，则建议将 VBAT 引脚与 VDD 连接。

要使 VBAT 可靠工作，应使能 POR。

PIC24FJ256GA412/GB412 系列

寄存器 10-1: DSCON: 深度休眠控制寄存器 (1)

| | | | | | | | |
|--------|-----|-----|--------|----------|-----|-----|-------|
| R/W-0 | U-0 | U-0 | R/W-0 | R/W-0 | U-0 | U-0 | U-0 |
| DSEN | — | — | RTCCMD | KEYRAMEN | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-----|-----|-----|---------|----------------------|-----------|
| U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/C-0, HS |
| — | — | — | — | — | WAKEDIS | DSBOR ⁽²⁾ | RELEASE |
| bit 7 | | | | | | | bit 0 |

| | | |
|--------------|----------|----------------|
| 图注: | C = 可清零位 | HS = 硬件置 1 位 |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |
| | | x = 未知 |

- bit 15 **DSEN:** 深度休眠使能位
 1 = 在执行 PWRSAV #0 时进入深度休眠模式
 0 = 在执行 PWRSAV #0 时进入正常休眠模式
- bit 14-13 **未实现:** 读为 0
- bit 12 **RTCCMD:** RTCC 模块禁止位
 1 = 禁止模块
 0 = 使能模块电源和时钟源
- bit 11 **KEYRAMEN:** 加密引擎密钥 RAM 深度休眠使能位
 1 = 在深度休眠和 VBAT 模式期间, 保持为密钥 RAM 供电
 0 = 在深度休眠和 VBAT 模式期间禁止电源
- bit 10-3 **未实现:** 读为 0
- bit 2 **WAKEDIS:** 外部唤醒源禁止位
 1 = 禁止外部唤醒源, 并在深度休眠模式期间忽略它
 0 = 使能外部唤醒源, 可以使用它从深度休眠中唤醒器件
- bit 1 **DSBOR:** 深度休眠 BOR 事件位 (2)
 1 = DSBOR 先前在工作, 并且在深度休眠期间检测到 BOR 事件
 0 = DSBOR 先前不工作, 或者先前在工作, 但在深度休眠期间未检测到 BOR 事件
- bit 0 **RELEASE:** I/O 引脚状态释放位
 1 = 从深度休眠模式唤醒时, I/O 引脚维持在进入深度休眠模式之前的状态
 0 = 将 I/O 引脚从进入深度休眠模式之前的状态释放, 允许相应的 TRISx 和 LATx 位控制它们的状态

- 注 1:** 只有在深度休眠模式之外发生 POR 事件时, 所有寄存器位才会复位。
- 注 2:** 不同于所有其他事件, 深度休眠 BOR 事件不会导致从深度休眠模式唤醒; 它会重新激活 POR。

PIC24FJ256GA412/GB412 系列

寄存器 10-2: DSWAKE: 深度休眠唤醒源寄存器 (1)

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-----------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0, HS |
| — | — | — | — | — | — | — | DSINT0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-----------|-----|-----|-----------|-----------|-----------|-----|-------|
| R/W-0, HS | U-0 | U-0 | R/W-0, HS | R/W-0, HS | R/W-0, HS | U-0 | U-0 |
| DSFLT | — | — | DSWDT | DSRTCC | DSMCLR | — | — |
| bit 7 | | | | | | | bit 0 |

| | |
|--------------|----------------|
| 图注: | HS = 硬件置 1 位 |
| R = 可读位 | W = 可写位 |
| -n = POR 时的值 | 1 = 置 1 |
| | U = 未实现位, 读为 0 |
| | 0 = 清零 |
| | x = 未知 |

bit 15-9 未实现: 读为 0

bit 8 **DSINT0:** 深度休眠电平变化中断位
 1 = 电平变化中断在深度休眠期间发生
 0 = 电平变化中断在深度休眠期间未发生

bit 7 **DSFLT:** 深度休眠故障检测位
 1 = 在深度休眠期间发生了故障, 并且某些深度休眠配置设置可能已被破坏
 0 = 在深度休眠期间未检测到故障

bit 6-5 未实现: 读为 0

bit 4 **DSWDT:** 深度休眠看门狗定时器超时位
 1 = 深度休眠看门狗定时器在深度休眠期间超时
 0 = 深度休眠看门狗定时器在深度休眠期间未超时

bit 3 **DSRTCC:** 深度休眠实时时钟和日历闹钟位
 1 = 实时时钟和日历在深度休眠期间触发了一次闹钟
 0 = 实时时钟和日历在深度休眠期间未触发闹钟

bit 2 **DSMCLR:** 深度休眠 MCLR 事件位
 1 = MCLR 引脚先前在工作, 并且在深度休眠期间被置为有效
 0 = MCLR 引脚先前不工作, 或者先前在工作, 但在深度休眠期间未被置为有效

bit 1-0 未实现: 读为 0

注 1: 所有寄存器位在 DSEN (DSCON<15>) 位置 1 时清零。

PIC24FJ256GA412/GB412 系列

寄存器 10-3: RCON2: 复位和系统控制寄存器 2

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-----|-----|-----------------------|-------------------------|------------------------|---------------------|
| U-0 | U-0 | U-0 | r-0 | R/CO-1 | R/CO-1 | R/CO-1 | R/CO-0 |
| — | — | — | — | VDDBOR ⁽¹⁾ | VDDPOR ^(1,2) | VBPOR ^(1,3) | VBAT ⁽¹⁾ |
| bit 7 | | | | | | | bit 0 |

| | | |
|--------------|---------|----------------|
| 图注: | r = 保留位 | CO = 只可清零位 |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |
| | | x = 未知 |

- bit 15-5 **未实现:** 读为 0
- bit 4 **保留:** 保持为 0
- bit 3 **VDDBOR:** VDD 欠压复位标志位 ⁽¹⁾
1 = 发生了 VDD 欠压复位 (由硬件置 1)
0 = 未发生 VDD 欠压复位
- bit 2 **VDDPOR:** VDD 上电复位标志位 ^(1,2)
1 = 发生了 VDD 上电复位 (由硬件置 1)
0 = 未发生 VDD 上电复位
- bit 1 **VBPOR:** VBAT 上电复位标志位 ^(1,3)
1 = 发生了 VBAT POR (没有电池连接到 VBAT 引脚或 VBAT 电源电压低于深度休眠信号量数据保持电压, 由硬件置 1)
0 = 未发生 VBAT POR
- bit 0 **VBAT:** VBAT 标志位 ⁽¹⁾
1 = VBAT 引脚上已施加电源时发生了 POR 退出 (由硬件置 1)
0 = 未从 VBAT 发生 POR 退出

- 注
- 1: 该位只能由硬件置 1; 由软件清零。
 - 2: 它指示 VDD POR。POR 位 (RCON<0>) 置 1 指示 V_{CORE} POR。
 - 3: 该位在器件最初上电时置 1, 即使 VBAT 上存在电源。

10.6 时钟频率和时钟切换

在运行和空闲模式下，PIC24FJ 器件提供的时钟频率范围较宽，用户可根据应用需要进行选择。如果未锁定系统时钟配置，用户只需更改 NOSC_x 位即可选择低功耗或高精度振荡器。在工作期间更改系统时钟的过程以及相应的限制，已在第 9.0 节“振荡器配置”中进行了更详细的讨论。

10.7 打盹模式

通常，更改时钟速度和使用某种节能模式是降低功耗的首选策略。但是，也存在一些不适用的情况。例如，某些应用可能必须保持不间断的同步通信，即便在它不执行任何其他操作时也不例外。降低系统时钟速度可能会带来通信错误，而使用节能模式可能会完全停止通信。

打盹模式是另一种简单有效的节能方法，它可以在器件仍然执行代码的情况下降低功耗。在该模式下，系统时钟以相同的时钟源和相同的速度继续工作。外设模块时钟速度保持不变，但 CPU 时钟速度降低了。保持这两个时钟域同步，可以保持外设访问 SFR 的能力，同时 CPU 以较慢的速度执行代码。

通过将 DOZEN 位 (CLKDIV<11>) 置 1 使能打盹模式。外设与内核的时钟速度之比是由 DOZE<2:0> 位 (CLKDIV<14:12>) 决定的。有 8 种可能的配置，从 1:1 至 1:128，其中 1:8 是默认设置。

在事件驱动的应用中，使用打盹模式有选择地降低功耗是可行的。这样就可以实现不间断地运行对时序敏感的功能（如同步通信），而 CPU 保持空闲等待事件调用中断服务程序。通过将 ROI 位 (CLKDIV<15>) 置 1，可以使器件在产生中断时自动返回到全速 CPU 工作模式。默认情况下，中断事件对打盹模式工作没有影响。

10.8 选择性外设模块控制

空闲和打盹模式使用户可通过降低或停止 CPU 时钟显著降低功耗。即便如此，外设模块仍然保持时钟运行，因此会有功耗产生。有些应用可能有这些模式无法提供的需求：为 CPU 处理供电，而外设的功耗达到最低。

PIC24F 器件通过允许有选择地禁止外设模块以降低或消除其功耗来满足这种需求。这可以通过两个控制位来实现：

- 外设使能位，一般命名为“XXXEN”，位于模块的主控制 SFR 中。
- 外设模块禁止 (PMD) 位，位于 PMD_x 寄存器 (寄存器 10-4 至寄存器 10-11) 之一中。

这两个位在使能或禁止其相关模块方面具有相似的功能。将模块的 PMD_x 位置 1 会禁止该模块的所有时钟源，从而将其功耗降至绝对最低。在该状态下，与外设相关的控制寄存器和状态寄存器也被禁止，因此写入那些寄存器不会有影响，且读取无效。许多外设模块都有一个对应的 PMD_x 位。

相反，通过清零模块的 XXXEN 位以禁止其功能来禁止该模块，会保留其寄存器的读写功能。这也会降低功耗，但不如将 PMD_x 位置 1 降低得多。大多数外设模块都有一个使能位；捕捉、比较和 RTCC 例外。

要实现更多可选择的节能，可在器件进入空闲模式后有选择地禁止外设模块。这可通过通用名称格式为“XXXIDL”的控制位实现。默认情况下，所有能在空闲模式下工作的模块都适用。在空闲模式下使用空闲模式禁止功能禁止模块，使功耗在空闲模式下得到进一步降低，从而增强了对功耗要求异常严格的应用的节能功能。

PIC24FJ256GA412/GB412 系列

寄存器 10-4: PMD1: 外设模块禁止寄存器 1

| | | | | | | | |
|--------|-------|-------|-------|-------|-----|-----|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | U-0 |
| T5MD | T4MD | T3MD | T2MD | T1MD | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|--------|-------|-------|--------|--------|-----|-----|--------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 |
| I2C1MD | U2MD | U1MD | SPI2MD | SPI1MD | — | — | ADC1MD |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **T5MD:** Timer5 模块禁止位
 1 = 禁止模块
 0 = 使能模块电源和时钟源
- bit 14 **T4MD:** Timer4 模块禁止位
 1 = 禁止模块
 0 = 使能模块电源和时钟源
- bit 13 **T3MD:** Timer3 模块禁止位
 1 = 禁止模块
 0 = 使能模块电源和时钟源
- bit 12 **T2MD:** Timer2 模块禁止位
 1 = 禁止模块
 0 = 使能模块电源和时钟源
- bit 11 **T1MD:** Timer1 模块禁止位
 1 = 禁止模块
 0 = 使能模块电源和时钟源
- bit 10-8 **未实现:** 读为 0
- bit 7 **I2C1MD:** I2C1 模块禁止位
 1 = 禁止模块
 0 = 使能模块电源和时钟源
- bit 6 **U2MD:** UART2 模块禁止位
 1 = 禁止模块
 0 = 使能模块电源和时钟源
- bit 5 **U1MD:** UART1 模块禁止位
 1 = 禁止模块
 0 = 使能模块电源和时钟源
- bit 4 **SPI2MD:** SPI2 模块禁止位
 1 = 禁止模块
 0 = 使能模块电源和时钟源
- bit 3 **SPI1MD:** SPI1 模块禁止位
 1 = 禁止模块
 0 = 使能模块电源和时钟源
- bit 2-1 **未实现:** 读为 0
- bit 0 **ADC1MD:** A/D 转换器模块禁止位
 1 = 禁止模块
 0 = 使能模块电源和时钟源

PIC24FJ256GA412/GB412 系列

寄存器 10-5: PMD2: 外设模块禁止寄存器 2

| | | | | | | | |
|--------|-----|-------|-------|-------|-------|-------|-------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | IC6MD | IC5MD | IC4MD | IC3MD | IC2MD | IC1MD |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|-----|-------|-------|-------|-------|-------|-------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | OC6MD | OC5MD | OC4MD | OC3MD | OC2MD | OC1MD |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

- bit 15-14 **未实现:** 读为 0
- bit 13 **IC6MD:** 输入捕捉 6 模块禁止位
1 = 禁止模块
0 = 使能模块电源和时钟源
- bit 12 **IC5MD:** 输入捕捉 5 模块禁止位
1 = 禁止模块
0 = 使能模块电源和时钟源
- bit 11 **IC4MD:** 输入捕捉 4 模块禁止位
1 = 禁止模块
0 = 使能模块电源和时钟源
- bit 10 **IC3MD:** 输入捕捉 3 模块禁止位
1 = 禁止模块
0 = 使能模块电源和时钟源
- bit 9 **IC2MD:** 输入捕捉 2 模块禁止位
1 = 禁止模块
0 = 使能模块电源和时钟源
- bit 8 **IC1MD:** 输入捕捉 1 模块禁止位
1 = 禁止模块
0 = 使能模块电源和时钟源
- bit 7-6 **未实现:** 读为 0
- bit 5 **OC6MD:** 输出捕捉 6 模块禁止位
1 = 禁止模块
0 = 使能模块电源和时钟源
- bit 4 **OC5MD:** 输出捕捉 5 模块禁止位
1 = 禁止模块
0 = 使能模块电源和时钟源
- bit 3 **OC4MD:** 输出捕捉 4 模块禁止位
1 = 禁止模块
0 = 使能模块电源和时钟源
- bit 2 **OC3MD:** 输出捕捉 3 模块禁止位
1 = 禁止模块
0 = 使能模块电源和时钟源
- bit 1 **OC2MD:** 输出捕捉 2 模块禁止位
1 = 禁止模块
0 = 使能模块电源和时钟源
- bit 0 **OC1MD:** 输出捕捉 1 模块禁止位
1 = 禁止模块
0 = 使能模块电源和时钟源

PIC24FJ256GA412/GB412 系列

寄存器 10-6: PMD3: 外设模块禁止寄存器 3

| | | | | | | | |
|--------|-----|-----|-----|-----|-------|-------|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | U-0 | R/W-0 |
| — | — | — | — | — | CMPMD | — | PMPMD |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|-------|-----|-----|-------|--------|--------|-----|
| R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | U-0 |
| CRCMD | DACMD | — | — | U3MD | I2C3MD | I2C2MD | — |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-11 **未实现:** 读为 0
- bit 10 **CMPMD:** 三比较器模块禁止位
 1 = 禁止模块
 0 = 使能模块电源和时钟源
- bit 9 **未实现:** 读为 0
- bit 8 **PMPMD:** 增强型并行主端口禁止位
 1 = 禁止模块
 0 = 使能模块电源和时钟源
- bit 7 **CRCMD:** CRC 模块禁止位
 1 = 禁止模块
 0 = 使能模块电源和时钟源
- bit 6 **DACMD:** DAC 模块禁止位
 1 = 禁止模块
 0 = 使能模块电源和时钟源
- bit 5-4 **未实现:** 读为 0
- bit 3 **U3MD:** UART3 模块禁止位
 1 = 禁止模块
 0 = 使能模块电源和时钟源
- bit 2 **I2C3MD:** I2C3 模块禁止位
 1 = 禁止模块
 0 = 使能模块电源和时钟源
- bit 1 **I2C2MD:** I2C2 模块禁止位
 1 = 禁止模块
 0 = 使能模块电源和时钟源
- bit 0 **未实现:** 读为 0

PIC24FJ256GA412/GB412 系列

寄存器 10-7: PMD4: 外设模块禁止寄存器 4

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-------|-----|--------|--------|-------|--------|
| U-0 | U-0 | R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | U4MD | — | REFOMD | CTMUMD | LVDMD | USB1MD |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 15-6 **未实现:** 读为 0

bit 5 **U4MD:** UART4 模块禁止位

1 = 禁止模块

0 = 使能模块电源和时钟源

bit 4 **未实现:** 读为 0

bit 3 **REFOMD:** 参考输出时钟禁止位

1 = 禁止模块

0 = 使能模块电源和时钟源

bit 2 **CTMUMD:** CTMU 模块禁止位

1 = 禁止模块

0 = 使能模块电源和时钟源

bit 1 **LVDMD:** 高 / 低压检测模块禁止位

1 = 禁止模块

0 = 使能模块电源和时钟源

bit 0 **USB1MD:** USB On-The-Go 模块禁止位

1 = 禁止模块

0 = 使能模块电源和时钟源

PIC24FJ256GA412/GB412 系列

寄存器 10-8: PMD5: 外设模块禁止寄存器 5

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|--------|--------|--------|--------|--------|--------|--------|
| U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | CCP7MD | CCP6MD | CCP5MD | CCP4MD | CCP3MD | CCP2MD | CCP1MD |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

- bit 15-7 **未实现:** 读为 0
- bit 6 **CCP7MD:** S CCP7 模块禁止位
1 = 禁止模块
0 = 使能模块电源和时钟源
- bit 5 **CCP6MD:** S CCP6 模块禁止位
1 = 禁止模块
0 = 使能模块电源和时钟源
- bit 4 **CCP5MD:** S CCP5 模块禁止位
1 = 禁止模块
0 = 使能模块电源和时钟源
- bit 3 **CCP4MD:** M CCP4 模块禁止位
1 = 禁止模块
0 = 使能模块电源和时钟源
- bit 2 **CCP3MD:** M CCP3 模块禁止位
1 = 禁止模块
0 = 使能模块电源和时钟源
- bit 1 **CCP2MD:** M CCP2 模块禁止位
1 = 禁止模块
0 = 使能模块电源和时钟源
- bit 0 **CCP1MD:** M CCP1 模块禁止位
1 = 禁止模块
0 = 使能模块电源和时钟源

PIC24FJ256GA412/GB412 系列

寄存器 10-9: PMD6: 外设模块禁止寄存器 6

| | | | | | | | |
|--------|-------|-----|-----|-----|-----|--------|--------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |
| U-0 | R/W-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| — | LCDMD | — | — | — | — | SPI4MD | SPI3MD |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-7 **未实现:** 读为 0
- bit 6 **LCDMD:** LCD 控制器模块禁止位
 1 = 禁止模块
 0 = 使能模块电源和时钟源
- bit 5-2 **未实现:** 读为 0
- bit 1 **SPI4MD:** SPI4 模块禁止位
 1 = 禁止模块
 0 = 使能模块电源和时钟源
- bit 0 **SPI3MD:** SPI3 模块禁止位
 1 = 禁止模块
 0 = 使能模块电源和时钟源

寄存器 10-10: PMD7: 外设模块禁止寄存器 7

| | | | | | | | |
|--------|-----|--------|--------|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |
| U-0 | U-0 | R/W-0 | R/W-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | DMA1MD | DMA0MD | — | — | — | — |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-6 **未实现:** 读为 0
- bit 5 **DMA1MD:** DMA1 控制器 (通道 4 和 5) 禁止位
 1 = 禁止控制器
 0 = 使能控制器电源和时钟源
- bit 4 **DMA0MD:** DMA0 控制器 (通道 0 至 3) 禁止位
 1 = 禁止控制器
 0 = 使能控制器电源和时钟源
- bit 3-0 **未实现:** 读为 0

PIC24FJ256GA412/GB412 系列

寄存器 10-11: PMD8: 外设模块禁止寄存器 8

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-------|--------|--------|--------|--------|-----|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | R/W-0 |
| U6MD | U5MD | CLC4MD | CLC3MD | CLC2MD | CLC1MD | — | CRYMD |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-8 **未实现:** 读为 0
- bit 7 **U6MD:** UART6 模块禁止位
 1 = 禁止模块
 0 = 使能模块电源和时钟源
- bit 6 **U5MD:** UART5 模块禁止位
 1 = 禁止模块
 0 = 使能模块电源和时钟源
- bit 5 **CLC4MD:** CLC4 模块禁止位
 1 = 禁止模块
 0 = 使能模块电源和时钟源
- bit 4 **CLC3MD:** CLC3 模块禁止位
 1 = 禁止模块
 0 = 使能模块电源和时钟源
- bit 3 **CLC2MD:** CLC2 模块禁止位
 1 = 禁止模块
 0 = 使能模块电源和时钟源
- bit 2 **CLC1MD:** CLC1 模块禁止位
 1 = 禁止模块
 0 = 使能模块电源和时钟源
- bit 1 **未实现:** 读为 0
- bit 0 **CRYMD:** 加密引擎禁止位
 1 = 禁止模块
 0 = 使能模块电源和时钟源

11.0 I/O 端口

注： 本数据手册总结了 PIC24F 系列器件的特性。但是不应把本手册当作无所不包的参考大全来使用。更多信息，请参见《dsPIC33/PIC24 系列参考手册》的“带电平变化中断 (IOC) 功能的 I/O 端口” (DS70005186)。该数据手册中的信息取代 FRM 中的信息。

所有器件引脚 (VDD、VSS、MCLR 和 OSC1/CLKI 除外) 均由外设和并行 I/O 端口所共用。所有 I/O 输入端口都为施密特触发 (ST) 输入，提高了抗噪声能力。

11.1 并行 I/O (PIO) 端口

与某个外设共用一个引脚的并行 I/O 端口通常服从于该外设。外设的输出缓冲器数据和控制信号提供给一对多路开关。这对多路开关用于选择 I/O 引脚的输出数据和控制信号是来自外设还是相应的端口。该逻辑电路同时会阻止“环回进入” (loop through, 即一个端口的数字输出可以驱动共用同一个引脚的外设的输入)。图 11-1 显示了端口是如何与其他外设复用的以及与这些外设连接的相关 I/O 引脚。

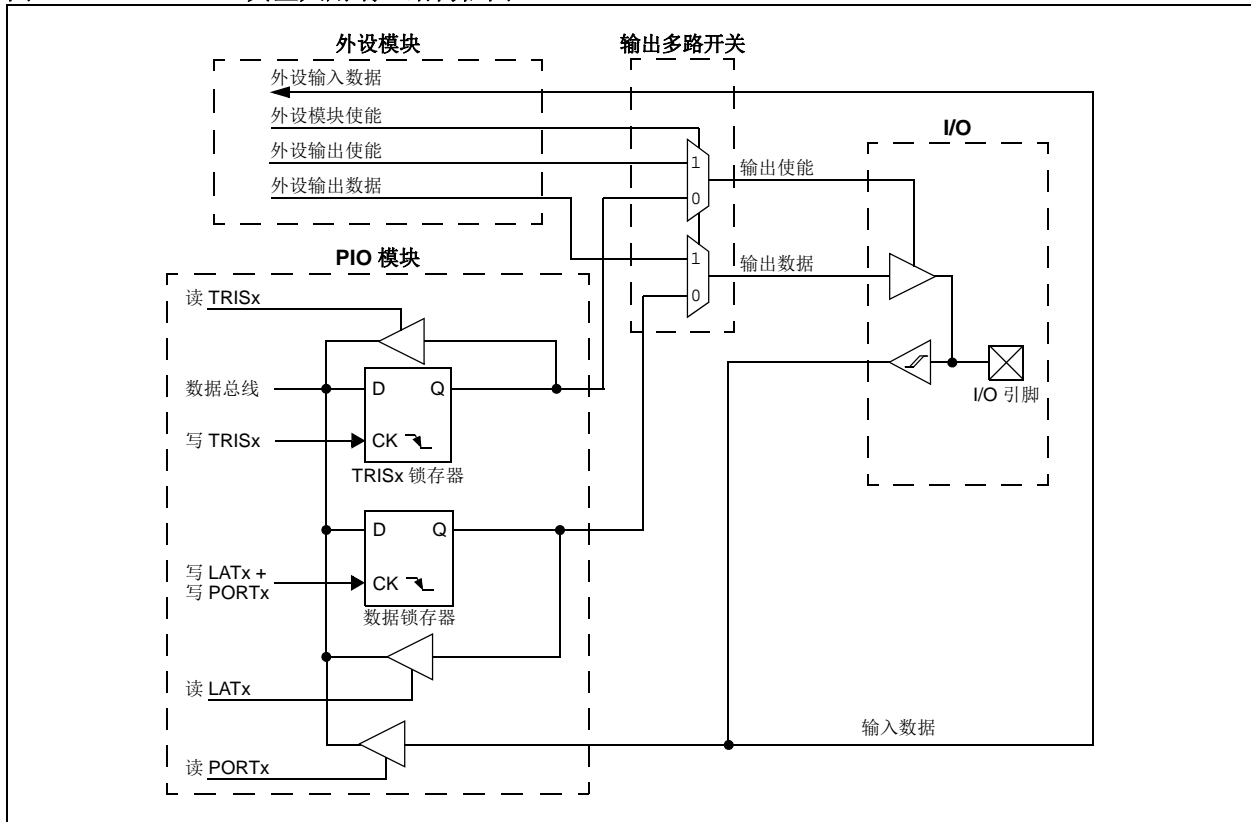
当外设使能，并且外设正在驱动相关引脚时，禁止将该引脚作为通用输出引脚。可以读该 I/O 引脚，但并行端口位的输出驱动器将被禁止。如果使能某外设但该外设没有驱动相应的引脚，则该引脚可由一个端口驱动。

所有端口引脚都具有 3 个与它们作为数字 I/O 时的操作直接关联的寄存器，以及 1 个与它们作为模拟输入时的操作关联的寄存器。数据方向寄存器 (TRIS) 决定引脚是输入还是输出。如果数据方向位为 1，则引脚为输入。复位后，所有端口引脚均定义为输入。读输出锁存器寄存器 (LAT) 时，读到的是锁存器的值；写锁存器时，写入的是锁存器。读 PORT 寄存器时，读到的是端口引脚的值；写端口引脚时，写入的是锁存器。

对于特定器件无效的任何位及其相关的数据和控制寄存器都将被禁止。这意味着对应的 LAT 和 TRIS 寄存器以及端口引脚都将读为零。

当端口引脚与另一个外设共用或与定义为仅输入的功能共用时，它将被视为专用端口，因为没有任何其他竞争的输入源。

图 11-1: 典型共用端口结构框图



PIC24FJ256GA412/GB412 系列

11.1.1 I/O 端口写 / 读时序

端口方向改变或端口写操作与同一端口的读操作之间需要一个指令周期。通常该指令是 NOP 指令。

11.1.2 漏极开路配置

除 PORTx、LATx 和 TRISx 寄存器用于数据控制外，每个端口引脚也可被单独地配置为数字输出或漏极开路输出。这是由与每个端口相关的漏极开路控制寄存器 ODCx 控制的。将其中的任何位置 1 即可将相应的引脚配置为漏极开路输出。

这种漏极开路特性允许通过使用外部上拉电阻，在所需的任意仅用作数字功能的引脚上产生高于 VDD（如 5V）的输出电平。所允许的最大漏极开路电压与最大 VIH 规范相同。

11.2 配置模拟端口引脚（ANSx）

ANSx 和 TRISx 寄存器控制具有模拟功能的引脚的操作。每个具有模拟功能的端口引脚都与 1 个 ANSx 位（见寄存器 11-1 至寄存器 11-8）关联，该位决定引脚功能是模拟还是数字。关于引脚在不同 ANSx 和 TRISx 位设置下的详细行为，请参见表 11-1。

当读取 PORTx 寄存器时，所有配置为模拟输入通道的引脚均读为零（低电平）。

11.2.1 模拟输入引脚和电压注意事项

用作器件输入的引脚的耐压能力取决于引脚的输入功能。大多数输入引脚可以承受最高 5.5V 的直流电压，这是数字逻辑电路的典型电压。但是，有几个引脚只能承受最高为 VDD 的电压。应总是避免在这些引脚上施加超过 VDD 的电压。

在本数据手册开始部分的引脚图中提供了关于耐压能力的信息。更多信息，请参见第 36.0 节“电气特性”。

表 11-1: 配置 I/O 引脚的模拟 / 数字功能

| 引脚功能 | ANSx 设置 | TRISx 设置 | 备注 |
|------|---------|----------|---|
| 模拟输入 | 1 | 1 | 建议保持 ANSx = 1。 |
| 模拟输出 | 1 | 1 | 建议保持 ANSx = 1。 |
| 数字输入 | 0 | 1 | 将引脚配置为数字输入之后，固件必须先等待至少 1 个指令周期，然后才能读取到有效的输入值。 |
| 数字输出 | 0 | 0 | 确保禁止引脚上的模拟输出功能（如存在）。 |

PIC24FJ256GA412/GB412 系列

寄存器 11-1: ANSA: PORTA 模拟功能选择寄存器⁽¹⁾

| | | | | | | | |
|-------------|-------|-----|-----|-----|-------|------------|-------|
| R/W-1 | R/W-1 | U-0 | U-0 | U-0 | R/W-1 | R/W-1 | U-0 |
| ANSA<15:14> | | | — | — | — | ANSA<10:9> | |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-----------|-------|-------|-----|-----------|-------|-----|-------|
| R/W-1 | R/W-1 | R/W-1 | U-0 | R/W-1 | R/W-1 | U-0 | R/W-1 |
| ANSA<7:5> | | | — | ANSA<3:2> | | — | ANSA0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 **ANSA<15:14>**: PORTA 模拟功能选择位
 1 = 引脚配置为模拟模式; 禁止 I/O 端口读取
 0 = 引脚配置为数字模式; 使能 I/O 端口读取
- bit 13-11 **未实现**: 读为 0
- bit 10-9 **ANSA<10:9>**: PORTA 模拟功能选择位
 1 = 引脚配置为模拟模式; 禁止 I/O 端口读取
 0 = 引脚配置为数字模式; 使能 I/O 端口读取
- bit 8 **未实现**: 读为 0
- bit 7-5 **ANSA<7:5>**: PORTA 模拟功能选择位
 1 = 引脚配置为模拟模式; 禁止 I/O 端口读取
 0 = 引脚配置为数字模式; 使能 I/O 端口读取
- bit 4 **未实现**: 读为 0
- bit 3-2 **ANSA<3:2>**: PORTA 模拟功能选择位
 1 = 引脚配置为模拟模式; 禁止 I/O 端口读取
 0 = 引脚配置为数字模式; 使能 I/O 端口读取
- bit 1 **未实现**: 读为 0
- bit 0 **ANSA0**: PORTA 模拟功能选择位
 1 = 引脚配置为模拟模式; 禁止 I/O 端口读取
 0 = 引脚配置为数字模式; 使能 I/O 端口读取

注 1: PORTA 引脚在 64 引脚器件上不可用。

PIC24FJ256GA412/GB412 系列

寄存器 11-2: ANSB: PORTB 模拟功能选择寄存器

| | | | | | | | |
|------------|-------|-------|-------|-------|-------|-------|-------|
| R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| ANSB<15:8> | | | | | | | |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-----------|-------|-------|-------|-------|-------|-------|-------|
| R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| ANSB<7:0> | | | | | | | |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 15-0 **ANSB<15:0>**: PORTB 模拟功能选择位
 1 = 引脚配置为模拟模式; 禁止 I/O 端口读取
 0 = 引脚配置为数字模式; 使能 I/O 端口读取

寄存器 11-3: ANSC: PORTC 模拟功能选择寄存器 ⁽¹⁾

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-----|-----------|-------|-------|-------|-------|
| U-0 | U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | U-0 |
| — | — | — | ANSC<4:1> | | | | — |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 15-5 **未实现**: 读为 0
 bit 4-1 **ANSC<4:1>**: PORTC 模拟功能选择位
 1 = 引脚配置为模拟模式; 禁止 I/O 端口读取
 0 = 引脚配置为数字模式; 使能 I/O 端口读取
 bit 0 **未实现**: 读为 0

注 1: PORTC 引脚在 64 引脚器件上不可用。

PIC24FJ256GA412/GB412 系列

寄存器 11-4: ANSD: PORTD 模拟功能选择寄存器

| | | | | | | | |
|---------------------------|-------|-------|-------|-------|-------|-------|-------|
| R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| ANSD<15:8> ⁽¹⁾ | | | | | | | |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-----------|-------|-------|-------|-------|-------|-------|-------|
| R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| ANSD<7:0> | | | | | | | |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 15-0 **ANSD<15:0>**: PORTD 模拟功能选择位 ⁽¹⁾
 1 = 引脚配置为模拟模式; 禁止 I/O 端口读取
 0 = 引脚配置为数字模式; 使能 I/O 端口读取

注 1: ANSD<15:12> 位在 64 引脚器件上不可用。

寄存器 11-5: ANSE: PORTE 模拟功能选择寄存器

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|--------------------------|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-1 | R/W-1 |
| — | — | — | — | — | — | ANSE<9:8> ⁽¹⁾ | |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-----------|-------|-------|-------|-------|-------|-------|-------|
| R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| ANSE<7:0> | | | | | | | |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 15-10 未实现: 读为 0
 bit 9-0 **ANSE<9:0>**: PORTE 模拟功能选择位 ⁽¹⁾
 1 = 引脚配置为模拟模式; 禁止 I/O 端口读取
 0 = 引脚配置为数字模式; 使能 I/O 端口读取

注 1: ANSE<9:8> 位在 64 引脚器件上不可用。

PIC24FJ256GA412/GB412 系列

寄存器 11-6: ANSF: PORTF 模拟功能选择寄存器

| | | | | | | | |
|--------|-----|----------------------------|-------|-----|-----|-----|----------------------|
| U-0 | U-0 | R/W-1 | R/W-1 | U-0 | U-0 | U-0 | R/W-1 |
| — | — | ANSF<13:12> ⁽¹⁾ | | — | — | — | ANSF8 ⁽¹⁾ |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|--------------------------|-------|-------|-------|-------|-------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | ANSF<5:0> ⁽²⁾ | | | | | |
| bit 7 | | | | | | | bit 0 |

图注:

| | | |
|--------------|---------|----------------|
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |
| | | x = 未知 |

- bit 15-14 **未实现:** 读为 0
- bit 13-12 **ANSF<13:12>:** PORTF 模拟功能选择位 ⁽¹⁾
 1 = 引脚配置为模拟模式; 禁止 I/O 端口读取
 0 = 引脚配置为数字模式; 使能 I/O 端口读取
- bit 11-9 **未实现:** 读为 0
- bit 8 **ANSF8:** PORTA 模拟功能选择位 ⁽¹⁾
 1 = 引脚配置为模拟模式; 禁止 I/O 端口读取
 0 = 引脚配置为数字模式; 使能 I/O 端口读取
- bit 7-6 **未实现:** 读为 0
- bit 5-0 **ANSF<5:0>:** PORTA 模拟功能选择位 ⁽²⁾
 1 = 引脚配置为模拟模式; 禁止 I/O 端口读取
 0 = 引脚配置为数字模式; 使能 I/O 端口读取

注 **1:** ANSF<13:12,8> 位在 64 引脚器件上不可用。
 2: ANSF2 位在 PIC24FJXXGB406 器件上不可用。

PIC24FJ256GA412/GB412 系列

寄存器 11-7: ANSG: PORTG 模拟功能选择寄存器

| | | | | | | | |
|----------------------------|-------|-------|-------|-----|-----|--------------------------|-------|
| R/W-1 | R/W-1 | R/W-1 | R/W-1 | U-0 | U-0 | R/W-1 | R/W-1 |
| ANSG<15:12> ⁽¹⁾ | | | | — | — | ANSG<9:8> | |
| bit 15 | | | | | | | bit 8 |
| R/W-1 | R/W-1 | U-0 | U-0 | U-0 | U-0 | R/W-1 | R/W-1 |
| ANSG<7:6> | | — | — | — | — | ANSG<1:0> ⁽¹⁾ | |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 15-12 **ANSG<15:12>**: PORTG 模拟功能选择位 ⁽¹⁾

1 = 引脚配置为模拟模式; 禁止 I/O 端口读取
 0 = 引脚配置为数字模式; 使能 I/O 端口读取

bit 11-10 **未实现**: 读为 0

bit 9-6 **ANSG<9:6>**: PORTG 模拟功能选择位

1 = 引脚配置为模拟模式; 禁止 I/O 端口读取
 0 = 引脚配置为数字模式; 使能 I/O 端口读取

bit 5-2 **未实现**: 读为 0

bit 1-0 **ANSG<1:0>**: PORTG 模拟功能选择位 ⁽¹⁾

1 = 引脚配置为模拟模式; 禁止 I/O 端口读取
 0 = 引脚配置为数字模式; 使能 I/O 端口读取

注 1: ANSG<15:12,1:0> 位在 64 引脚器件上不可用。

寄存器 11-8: ANSH: PORTH 模拟功能选择寄存器 ⁽¹⁾

| | | | | | | | |
|--------|-----|-----|-----------|-------|-------|-------|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |
| U-0 | U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | U-0 |
| — | — | — | ANSH<4:1> | | | | — |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 15-5 **未实现**: 读为 0

bit 4-1 **ANSH<4:1>**: PORTH 模拟功能选择位

1 = 引脚配置为模拟模式; 禁止 I/O 端口读取
 0 = 引脚配置为数字模式; 使能 I/O 端口读取

bit 0 **未实现**: 读为 0

注 1: PORTH 引脚在 64 引脚和 100 引脚器件上不可用。

PIC24FJ256GA412/GB412 系列

11.3 电平变化中断 (IOC)

I/O 端口的电平变化中断功能允许

PIC24FJ256GA412/GB412 系列器件在任何输入端口引脚发生状态变化 (Change-of-State, COS) 时, 向处理器发出中断请求。即使在时钟被禁止的休眠模式下, 该特性也可检测输入状态变化。

通过将 PADCON 寄存器 (寄存器 11-9) 中的 IOCON 位置 1 可全局允许电平变化中断功能。然后, 通过将特定引脚的 IOCPx 和 / 或 IOCNx 寄存器位置 1 可使得该引脚的功能。将 IOCPx 寄存器中某个位的值设置为 1 会允许低电平跳变为高电平的中断, 而将 IOCNx 寄存器中的位值设置为 1 会允许高电平跳变为低电平的中断。将这两个寄存器中的位值都设置为 1 会允许两种情况的中断 (例如, 引脚上出现脉冲时会产生两个中断)。

在产生某个引脚的中断请求时, IOCFx 寄存器中相应的状态标志位会置 1, 指示该引脚上发生了状态变化。IOCFx 寄存器位会一直保持置 1, 直到通过向其中写入零而清零为止。当给定端口中的任何 IOCFx 标志位置 1 时, IOCSTAT 寄存器 (寄存器 11-10) 中相应的 IOCPxF 位也会置 1。该标志指示在给定端口的某个位上检测到变化。当所有 IOCFx<15:0> 位都清零时, IOCPxF 标志会被清零。

通过使用读 - 修改 - 写操作向一个或多个位写入零, 可以清零多个单独的状态标志。如果在读 - 修改 - 写序列期间, 在某个状态位正在被清零的引脚上检测到另一个边沿, 则关联的变化标志在读 - 修改 - 写序列结束时仍然置 1。

用户应使用例 11-1 所示的指令序列 (或等效序列) 来清零电平变化中断状态寄存器。

在该序列结束时, 对于在端口引脚上检测到变化的每个位, W0 寄存器将包含零。通过使用这种方式, 任何引脚变化指示都不会丢失。

由于电平变化中断具有异步和实时性质, 所以在端口引脚上读取的值可能并不指示在检测到变化时的端口状态, 因为在清零标志和读取端口之间的时间间隔期间可能会发生第二次变化。如果用户的应用中可能发生这种情况, 则用户需要使用代码来处理这种情况。为了使该时间间隔保持在最低限度, 建议在中断处理程序中或在禁止中断的情况下运行任何会修改 IOCFx 寄存器的代码。

11.3.1 上拉和下拉

每个 IOC 引脚都有与之相连的一个弱上拉电路和一个弱下拉电路。上拉电路充当连接到该引脚的拉电流, 而下拉电路则充当连接到该引脚的灌电流。当连接了按钮或键盘设备时, 不再需要使用外部电阻。

使用 IOCPuX 寄存器 (用于上拉) 以及 IOCPDx 寄存器 (用于下拉) 可分别使能各个上拉电路和下拉电路。每个 IOC 引脚都有独立的上拉和下拉控制位。将控制位置 1 可使能相应引脚的弱上拉或下拉功能。

注: 只要引脚被配置为数字输出, 引脚的上拉和下拉应始终被禁止。

例 11-1: IOC 状态读取 / 清零 (汇编语言)

```
MOV    0xFFFF, W0    ; Initial mask value 0xFFFF -> W0
XOR    IOCFx, W0     ; W0 has '1' for each bit set in IOCFx
AND    IOCFx         ; IOCFx & W0 ->IOCFx
```

例 11-2: 端口读取 / 写入 (汇编语言)

```
MOV    0xFF00, W0    ; Configure PORTB<15:8> as inputs
MOV    W0, TRISB     ; and PORTB<7:0> as outputs
NOP                                ; Delay 1 cycle
BTSS  PORTB, #13    ; Next Instruction
```

例 11-3: 端口读取 / 写入 (C 语言)

```
TRISB = 0xFF00;           // Configure PORTB<15:8> as inputs and PORTB<7:0> as outputs
Nop();                    // Delay 1 cycle
If (PORTBbits.RB13){ };   // Next Instruction
```


PIC24FJ256GA412/GB412 系列

寄存器 11-9: PADCON: 端口配置寄存器

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| R/W-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| IOCON | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-----|-----|-----|-----|-----|---------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 |
| — | — | — | — | — | — | — | PMP TTL |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 15 **IOCON:** 电平变化中断允许位

1 = 使能电平变化中断功能

0 = 禁止电平变化中断功能

bit 14-1 **未实现:** 读为 0

bit 0 **PMP TTL:** EPMP 模块 TTL 输入缓冲器选择位 (GPIO 模块不使用该位)

IOC 不使用该位; 定义请参见[寄存器 21-9](#)。

PIC24FJ256GA412/GB412 系列

寄存器 11-10: IOCSTAT: 电平变化中断状态寄存器

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-----------------------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R-0, HSC |
| — | — | — | — | — | — | — | IOCPJF ⁽¹⁾ |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-----------------------|----------|----------|----------|----------|----------|----------|-----------------------|
| R-0, HSC | R-0, HSC | R-0, HSC | R-0, HSC | R-0, HSC | R-0, HSC | R-0, HSC | R-0, HSC |
| IOCPHF ⁽¹⁾ | IOCPGF | IOCPFF | IOCPEF | IOCPDF | IOPCF | IOCPBF | IOCPAF ⁽²⁾ |
| bit 7 | | | | | | | bit 0 |

| | |
|--------------|------------------|
| 图注: | HSC = 硬件置 1/ 清零位 |
| R = 可读位 | W = 可写位 |
| -n = POR 时的值 | U = 未实现位, 读为 0 |
| | 0 = 清零 |
| | x = 未知 |

- bit 15-9 **未实现:** 读为 0
- bit 8 **IOCPJF:** 电平变化中断 PORTJ 标志位 ⁽¹⁾
1 = 在 PORTJ 上的某个支持 IOC 的引脚上检测到电平变化
0 = 未检测到电平变化, 或者用户已清除了所有检测到的电平变化
- bit 7 **IOCPHF:** 电平变化中断 PORTH 标志位 ⁽¹⁾
1 = 在 PORTH 上的某个支持 IOC 的引脚上检测到电平变化
0 = 未检测到电平变化, 或者用户已清除了所有检测到的电平变化
- bit 6 **IOCPGF:** 电平变化中断 PORTG 标志位
1 = 在 PORTG 上的某个支持 IOC 的引脚上检测到电平变化
0 = 未检测到电平变化, 或者用户已清除了所有检测到的电平变化
- bit 5 **IOCPFF:** 电平变化中断 PORTF 标志位
1 = 在 PORTF 上的某个支持 IOC 的引脚上检测到电平变化
0 = 未检测到电平变化, 或者用户已清除了所有检测到的电平变化
- bit 4 **IOCPEF:** 电平变化中断 PORTE 标志位
1 = 在 PORTE 上的某个支持 IOC 的引脚上检测到电平变化
0 = 未检测到电平变化, 或者用户已清除了所有检测到的电平变化
- bit 3 **IOCPDF:** 电平变化中断 PORTD 标志位
1 = 在 PORTD 上的某个支持 IOC 的引脚上检测到电平变化
0 = 未检测到电平变化, 或者用户已清除了所有检测到的电平变化
- bit 2 **IOPCF:** 电平变化中断 PORTC 标志位
1 = 在 PORTC 上的某个支持 IOC 的引脚上检测到电平变化
0 = 未检测到电平变化, 或者用户已清除了所有检测到的电平变化
- bit 1 **IOCPBF:** 电平变化中断 PORTB 标志位
1 = 在 PORTB 上的某个支持 IOC 的引脚上检测到电平变化
0 = 未检测到电平变化, 或者用户已清除了所有检测到的电平变化
- bit 0 **IOCPAF:** 电平变化中断 PORTA 标志位 ⁽²⁾
1 = 在 PORTA 上的某个支持 IOC 的引脚上检测到电平变化
0 = 未检测到电平变化, 或者用户已清除了所有检测到的电平变化

注 1: 这些端口在 64 引脚或 100 引脚器件上不可用。
注 2: 该端口在 64 引脚器件上不可用。

11.4 外设引脚选择 (PPS)

通用器件的主要挑战是提供尽可能多的外设功能部件，同时将其与 I/O 引脚功能的冲突降到最小。在需要多个外设复用同一个引脚的应用中，要在应用程序代码中进行变通比较困难，换句话说彻底重新设计可能是唯一的选择。

外设引脚选择 (PPS) 功能提供了这些选择的替代方法，使得用户可以在较宽的 I/O 引脚范围内选择和配置外设功能部件。通过增加特定器件上可用的引脚排列选项，用户可以让单片机更好地适合他们的整个应用，而不是通过修改应用来适应器件。

外设引脚选择功能对固定的一部分数字 I/O 引脚进行操作。用户可以将许多数字外设的输入和 / 或输出独立地映射到这些 I/O 引脚中的任何一个。PPS 通过软件执行，通常不需要对器件进行重新编程。一旦建立外设引脚选择，就同时包含了硬件保护，以防止对外设映射的意外或错误更改。

11.4.1 可用的引脚

PPS 功能可在最多 44 个引脚的范围内使用，取决于特定器件及其引脚数。支持外设引脚选择功能的引脚在它们的引脚全称中包含名称“RPn”或“RPI n”，其中“n”是可重映射的引脚编号。“RP”用于表示支持可重映射输入和输出功能的引脚，而“RPI”表示仅支持可重映射输入功能的引脚。

PIC24FJ256GA412/GB412 系列器件支持的仅可重映射输入引脚的数目远大于可重映射输入 / 输出引脚的数目。在本器件系列中，最多有 32 个可重映射输入 / 输出引脚，取决于所选特定器件的引脚数。这些引脚编号为 RP0 到 RP31。请参见表 1-4 和表 1-5 了解每种封装中引脚排列选项的汇总。

11.4.2 可用的外设

PPS 管理的外设都是仅数字外设。这些外设包括一般串行通信 (UART 和 SPI)、通用定时器时钟输入、与定时器相关的外设 (输入捕捉和输出比较) 以及外部中断输入。还包括比较器模块的输出，因为这些是离散的数字信号。

PPS 对于模拟外设或以下数字外设不可用：

- I²C (输入和输出)
- RTCC 闹钟和电源门控输出
- EPMP 信号 (输入和输出)
- INTO

引脚选择和非引脚选择外设之间的主要差异在于引脚选择外设与默认的 I/O 引脚无关。必须始终在使用外设前将其分配给特定的 I/O 引脚。相反，非引脚选择外设始终在默认引脚上可用，假设该外设工作且与其他外设没有冲突。

11.4.2.1 外设引脚选择功能优先级

引脚可选择的外设输出 (例如，输出比较和 UART 发送) 将优先于引脚上的通用数字功能，例如 EPMP 和端口 I/O。专门的数字输出将优先于同一引脚上的 PPS 输出。引脚图按优先级顺序来排列外设输出。在确定特定引脚的优先级时，可参见这些图。

与具有固定外设的 PIC24F 器件不同，引脚可选择的外设输入绝不会全权拥有引脚。引脚的输出缓冲器由 TRISx 设置或引脚上的固定外设控制。如果将引脚配置为数字模式，则 PPS 输入将正确工作。如果使能引脚的模拟功能，则将禁止 PPS 输入。

11.4.3 控制外设引脚选择

PPS 功能由两组特殊功能寄存器 (SFR) 控制：一组映射外设输入，另一组映射外设输出。因为它们分别是分别控制的，所以可以不受限制地将特定外设的输入和输出 (如果外设同时具有输入和输出) 配置在任何可选择的功能引脚上。

外设与外设可选择引脚之间的关系用两种不同的方式进行处理，取决于被映射的是输入还是输出。

11.4.3.1 输入映射

外设引脚选择选项的输入在外设基础上进行映射；即，与外设相关的控制寄存器指示要被映射的引脚。RPI nR x 寄存器 (寄存器 11-11 至寄存器 11-30) 用于配置外设输入映射。每个寄存器包含两组 6 位字段，每组都与引脚可选择外设之一相关。用适当的 6 位值编程给定外设的位域，会将具有对应值的 RPn/RPI n 引脚映射到该外设。

表 11-2 汇总了可通过外设引脚选择使用的可重映射输入。对于任何给定的器件，任何位域的值的有效范围与器件所支持的外设引脚选择的数目相对应。

注： 除非另外声明，否则所有可重映射输入都采用施密特触发缓冲器。

PIC24FJ256GA412/GB412 系列

表 11-2: 可选择的输入源 (将输入映射到功能)

| 输入名称 | 功能名称 | 寄存器 | 功能映射位 |
|-------------|---------|---------------|---------------|
| CCP 时钟输入 A | TCKIA | RPINR12<5:0> | TCKIAR<5:0> |
| CCP 时钟输入 B | TCKIB | RPINR12<13:8> | TCKIBR<5:0> |
| CLC 输入 A | CLCINA | RPINR25<5:0> | CLCINAR<5:0> |
| CLC 输入 B | CLCINB | RPINR25<13:8> | CLCINBR<5:0> |
| 外部中断 1 | INT1 | RPINR0<13:8> | INT1R<5:0> |
| 外部中断 2 | INT2 | RPINR1<5:0> | INT2R<5:0> |
| 外部中断 3 | INT3 | RPINR1<13:8> | INT3R<5:0> |
| 外部中断 4 | INT4 | RPINR2<5:0> | INT4R<5:0> |
| 通用定时器外部输入 | TMRCK | RPINR23<13:8> | TXCKR<5:0> |
| 输入捕捉 1 | IC1 | RPINR7<5:0> | IC1R<5:0> |
| 输入捕捉 2 | IC2 | RPINR7<13:8> | IC2R<5:0> |
| 输入捕捉 3 | IC3 | RPINR8<5:0> | IC3R<5:0> |
| 输出比较故障 A | OCFA | RPINR11<5:0> | OCFAR<5:0> |
| 输出比较故障 B | OCFB | RPINR11<13:8> | OCFBR<5:0> |
| 输出比较触发 1 | OCTRIG1 | RPINR0<5:0> | OCTRIG1R<5:0> |
| 输出比较触发 2 | OCTRIG2 | RPINR2<13:8> | OCTRIG2R<5:0> |
| SPI1 时钟输入 | SCK1IN | RPINR20<13:8> | SCK1R<5:0> |
| SPI1 数据输入 | SDI1 | RPINR20<5:0> | SDI1R<5:0> |
| SPI1 从选择 | SS1IN | RPINR21<5:0> | SS1R<5:0> |
| SPI2 时钟输入 | SCK2IN | RPINR22<13:8> | SCK2R<5:0> |
| SPI2 数据输入 | SDI2 | RPINR22<5:0> | SDI2R<5:0> |
| SPI2 从选择 | SS2IN | RPINR23<5:0> | SS2R<5:0> |
| SPI3 时钟输入 | SCK3IN | RPINR28<13:8> | SCK3R<5:0> |
| SPI3 数据输入 | SDI3 | RPINR28<5:0> | SDI3R<5:0> |
| SPI3 从选择 | SS3IN | RPINR29<5:0> | SS3R<5:0> |
| Timer2 外部时钟 | T2CK | RPINR3<5:0> | T2CKR<5:0> |
| Timer3 外部时钟 | T3CK | RPINR3<13:8> | T3CKR<5:0> |
| Timer4 外部时钟 | T4CK | RPINR4<5:0> | T4CKR<5:0> |
| Timer5 外部时钟 | T5CK | RPINR4<13:8> | T5CKR<5:0> |
| UART1 允许发送 | U1CTS | RPINR18<13:8> | U1CTSR<5:0> |
| UART1 接收 | U1RX | RPINR18<5:0> | U1RXR<5:0> |
| UART2 允许发送 | U2CTS | RPINR19<13:8> | U2CTSR<5:0> |
| UART2 接收 | U2RX | RPINR19<5:0> | U2RXR<5:0> |
| UART3 允许发送 | U3CTS | RPINR21<13:8> | U3CTSR<5:0> |
| UART3 接收 | U3RX | RPINR17<13:8> | U3RXR<5:0> |
| UART4 允许发送 | U4CTS | RPINR27<13:8> | U4CTSR<5:0> |
| UART4 接收 | U4RX | RPINR27<5:0> | U4RXR<5:0> |

PIC24FJ256GA412/GB412 系列

11.4.3.2 输出映射

与输入相比，外设引脚选择选项的输出在引脚基础上进行映射。在这种情况下，与特定引脚相关的控制寄存器指示要被映射的外设输出。RPORx 寄存器用于控制输出映射。每个寄存器包含两组 6 位字段，每组都与一个 RPn

引脚相关（见寄存器 11-31 到寄存器 11-46）。位域的值与外设之一相对应，并且该外设的输出被映射到引脚（见表 11-3）。

由于映射技术，输出映射的外设列表也包含 000000 的空值。这允许任何给定的引脚保持与任何引脚可选择外设的输出之间的断开状态。

表 11-3: 可选的输出源（将功能映射到输出）

| 输出功能编号 ⁽¹⁾ | 功能 | 输出名称 |
|-----------------------|-----------------------------------|-------------|
| 0 | NULL ⁽²⁾ | 调零 |
| 1 | C1OUT | 比较器 1 输出 |
| 2 | C2OUT | 比较器 2 输出 |
| 3 | U1TX | UART1 发送 |
| 4 | $\overline{U1RTS}$ ⁽³⁾ | UART1 请求发送 |
| 5 | U2TX | UART2 发送 |
| 6 | $\overline{U2RTS}$ ⁽³⁾ | UART2 请求发送 |
| 7 | SDO1 | SPI1 数据输出 |
| 8 | SCK1OUT | SPI1 时钟输出 |
| 9 | SS1OUT | SPI1 从选择输出 |
| 10 | SDO2 | SPI2 数据输出 |
| 11 | SCK2OUT | SPI2 时钟输出 |
| 12 | SS2OUT | SPI2 从选择输出 |
| 13 | OC1 | 输出比较 1 |
| 14 | OC2 | 输出比较 2 |
| 15 | OC3 | 输出比较 3 |
| 16 | OCM4 | SCCP 输出比较 4 |
| 17 | OCM5 | SCCP 输出比较 5 |
| 18 | OCM6 | SCCP 输出比较 6 |
| 19 | U3TX | UART3 发送 |
| 20 | $\overline{U3RTS}$ | UART3 请求发送 |
| 21 | U4TX | UART4 发送 |
| 22 | $\overline{U4RTS}$ ⁽³⁾ | UART4 请求发送 |
| 23 | SDO3 | SPI3 数据输出 |
| 24 | SCK3OUT | SPI3 时钟输出 |
| 25 | SS3OUT | SPI3 从选择输出 |
| 26 | C3OUT | 比较器 3 输出 |
| 27 | OCM7 | SCCP 输出比较 7 |
| 28 | REFO ⁽⁴⁾ | 参考时钟输出 |
| 29 | CLC1OUT | CLC1 输出 |
| 30 | CLC2OUT | CLC2 输出 |

- 注
- 1: 用所列的值设置 RPORx 寄存器会将输出功能分配给相关的 RPn 引脚。
 - 2: NULL 功能在器件复位时被分配给所有 RPn 输出，并禁止 RPn 输出功能。
 - 3: IrDA[®] BCLK 功能会使用该输出。
 - 4: 映射到 RP29（RB15），以维持先前 PIC24F 器件中具有的高输出驱动器。

PIC24FJ256GA412/GB412 系列

11.4.3.3 映射限制

外设引脚选择的控制机制相当灵活。除了防止两个物理引脚配置为同一功能输入或两个功能输出配置为同一引脚导致的信号争用的系统模块，没有硬件强制的锁定。这种灵活性达到以下程度：允许一个输入驱动多个外设，或一个功能输出驱动多个输出引脚。

11.4.3.4 PIC24FJ256GA412/GB412 系列器件的映射例外

尽管 PPS 寄存器理论上允许最多 44 个可重映射的 I/O 引脚，但并非所有器件上都全部实现了。对于 PIC24FJ256GA412/GB412 系列器件，可用的最大可重映射引脚数是 44，包括 12 个仅输入引脚。可用的可重映射引脚数的差别归纳在表 11-4 中。

开发使用可重映射引脚的应用时，用户应时刻牢记：

- 对于 RPINRx 寄存器，对应于特定器件的未实现引脚的位组合被视为无效；对应的模块无输入映射到它。
- 对于 RPORx 寄存器，对应于未实现引脚的位域也未实现；写入这些位域没有任何作用。

11.4.4 控制配置更改

由于可以在运行时更改外设的重映射，因此必须对外设重映射设置一些限制条件以防止意外更改配置。PIC24F 器件包含 3 个功能以防对外设映射的更改：

- 控制寄存器锁定序列
- 连续状态监视
- 配置位重映射锁定

11.4.4.1 控制寄存器锁定

在正常工作时，不允许写入 RPINRx 和 RPORx 寄存器。尝试写入操作看似正常执行，但实际上寄存器的内容保持不变。要更改这些寄存器，必须用硬件进行解锁。寄存器锁定由 IOLOCK 位 (OSCCON<6>) 控制。将 IOLOCK 置 1 可防止对控制寄存器的写操作；将 IOLOCK 清零则允许写操作。

要置 1 或清零 IOLOCK，必须执行特定的命令序列：

1. 将 46h 写入 OSCCON<7:0>。
2. 将 57h 写入 OSCCON<7:0>。
3. 将 IOLOCK 清零（或置 1）的单个操作。

与振荡器的 LOCK 位的类似序列不同，IOLOCK 会保持一种状态直到被更改。这允许对所有的外设引脚选择这样进行配置：在对所有控制寄存器的更新后紧跟一个解锁序列，然后用第二个锁定序列进行锁定。

11.4.4.2 连续状态监视

除了防止直接写操作，RPINRx 和 RPORx 寄存器的内容一直由影子寄存器通过硬件进行监视。如果任何寄存器发生了意外更改（例如 ESD 或其他外部事件引起的干扰），将会触发配置不匹配复位。

11.4.4.3 配置位引脚选择锁定

为了进一步确保安全，可以将器件配置为防止对 RPINRx 和 RPORx 寄存器进行多于一次写会话。IOL1WAY (FOSC<5>) 配置位会阻止 IOLOCK 位在置 1 后被清零。如果 IOLOCK 保持置 1，则不会执行寄存器解锁过程，且不能写入外设引脚选择控制寄存器。清零该位并重新使能外设映射的唯一方法是执行器件复位。

在默认（未编程）状态下，IOL1WAY 被置 1，将用户限制为只能进行一次写会话。对 IOL1WAY 编程可允许用户（通过对解锁序列的正确使用）对外设引脚选择寄存器不受限制的访问。

表 11-4: PIC24FJ256GA412/GB412 系列器件的可重映射引脚例外

| 器件 | RP 引脚数 (I/O) | | RPI 引脚数 | |
|-----------------|--------------|-----------------------|---------|--------------------|
| | 总数 | 未实现 | 总数 | 未实现 |
| PIC24FJXXXGA406 | 29 | RP5, RP15, RP31 | 1 | RPI32-36, RPI38-43 |
| PIC24FJXXXGB406 | 28 | RP4, RP12, RP30, RP31 | 1 | RPI32-36, RPI38-43 |

11.4.5 外设引脚选择的注意事项

在应用设计中使用控制外设引脚选择功能有一些可能被忽略的注意事项。对于几个只能作为可重映射外设的常见外设尤其如此。

主要的注意事项是在器件的默认（复位）状态下，外设引脚选择在默认引脚上不可用。由于所有 **RPINRx** 寄存器复位为 1111111，所有 **RPORx** 寄存器复位为 0000000，因此所有外设引脚选择输入连接到 **Vss**，而所有外设引脚选择输出处于断开状态。

这种情况要求用户在执行任何其他应用程序代码前，必须用适当的外设配置初始化器件。由于 **IOLOCK** 位在解锁状态下复位，因此在器件复位结束后不必执行解锁序列。然而，基于应用安全考虑，在写入控制寄存器后最好将 **IOLOCK** 置 1 并锁定配置。

由于解锁序列对时序有严格要求，它必须作为汇编语言程序以与更改振荡器配置相同的方式执行。如果应用程序是用 C 语言或其他高级语言编写的，则解锁序列应通过写行内汇编代码来执行。

选择配置需要查看所有外设引脚选择及其引脚分配，尤其是那些不会在应用中使用的外设。在所有情况下，必须完全禁止未用的引脚可选择外设。未用的外设应将它们的输入分配给未用的 **RPn/RPIn** 引脚功能。带有未用 **RPn** 功能的 I/O 引脚应被配置为空外设输出。

外设到特定引脚的分配不会自动执行引脚的 I/O 电路的任何其他配置。理论上，这意味着将引脚可选择输出加到引脚，当驱动输出时，引脚可能会意外驱动现有的外设输入。用户必须熟悉共用同一个可重映射引脚的其他固定外设的行为，了解何时使能或禁止它们。为安全起见，共用同一个引脚的固定数字外设在不使用时应被禁止。

根据这些概念，配置特定外设的可重映射引脚不会自动开启该外设功能。必须将外设特别配置为工作并使能，好像是连接到固定引脚一样。这部分在应用程序代码中的位置（紧跟器件复位和外设配置，或在主应用程序内）取决于外设及其在应用中的使用。

最后的注意事项是，外设引脚选择功能既不会改写模拟输入，也不会将带模拟功能的引脚重新配置为数字 I/O。如果器件复位时引脚被配置为模拟输入，则使用外设引脚选择时必须明确将其重新配置为数字 I/O。

例 11-4 给出了使用 **UART1** 进行带流控制的双向通信的配置。使用了以下输入和输出功能：

- 输入功能：U1RX 和 U1CTS
- 输出功能：U1TX 和 U1RTS

例 11-4: 配置 UART1 输入和输出功能

```
// Unlock Registers
asm volatile ("MOV    #OSCCON, w1  \n"
             "MOV    #0x46, w2   \n"
             "MOV    #0x57, w3   \n"
             "MOV.b  w2, [w1]   \n"
             "MOV.b  w3, [w1]   \n"
             "BCLR   OSCCON, #6");

// or use the XC16 built-in macro:
// __builtin_write_OSCCONL(OSCCON & 0xbf);

// Configure Input Functions (Table 11-2)
// Assign U1RX To Pin RP0
RPINR18bits.U1RXR = 0;

// Assign U1CTS To Pin RP1
RPINR18bits.U1CTSR = 1;

// Configure Output Functions (Table 11-3)
// Assign U1TX To Pin RP2
RPOR1bits.RP2R = 3;

// Assign U1RTS To Pin RP3
RPOR1bits.RP3R = 4;

// Lock Registers
asm volatile ("MOV    #OSCCON, w1  \n"
             "MOV    #0x46, w2   \n"
             "MOV    #0x57, w3   \n"
             "MOV.b  w2, [w1]   \n"
             "MOV.b  w3, [w1]   \n"
             "BSET   OSCCON, #6");

// or use the XC16 built-in macro:
// __builtin_write_OSCCONL(OSCCON | 0x40);
```


PIC24FJ256GA412/GB412 系列

11.4.6 外设引脚选择寄存器

PIC24FJ256GA412/GB412 系列器件共实现了 36 个寄存器用于可重映射的外设配置：

- 20 个输入可重映射外设寄存器
- 16 个输出可重映射外设寄存器

注： 仅在 IOLOCK (OSCCON<6>) = 0 时才能改变输入和输出寄存器的值。具体的命令序列，请参见第 11.4.4.1 节“控制寄存器锁定”。

寄存器 11-11: RPINR0: 外设引脚选择输入寄存器 0

| | | | | | | | |
|--------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | INT1R5 | INT1R4 | INT1R3 | INT1R2 | INT1R1 | INT1R0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-----------|-----------|-----------|-----------|-----------|-----------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | OCTRIG1R5 | OCTRIG1R4 | OCTRIG1R3 | OCTRIG1R2 | OCTRIG1R1 | OCTRIG1R0 |
| bit 7 | | | | | | | bit 0 |

图注：

R = 可读位 W = 可写位 U = 未实现位，读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 **未实现：** 读为 0
- bit 13-8 **INT1R<5:0>：** 将外部中断 1 (INT1) 分配给对应 RPn 或 RPI_n 引脚的位
- bit 7-6 **未实现：** 读为 0
- bit 5-0 **OCTRIG1R<5:0>：** 将输出比较触发 1 (OCTRIG1) 分配给对应 RPn 或 RPI_n 引脚的位

寄存器 11-12: RPINR1: 外设引脚选择输入寄存器 1

| | | | | | | | |
|--------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | INT3R5 | INT3R4 | INT3R3 | INT3R2 | INT3R1 | INT3R0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | INT2R5 | INT2R4 | INT2R3 | INT2R2 | INT2R1 | INT2R0 |
| bit 7 | | | | | | | bit 0 |

图注：

R = 可读位 W = 可写位 U = 未实现位，读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 **未实现：** 读为 0
- bit 13-8 **INT3R<5:0>：** 将外部中断 3 (INT3) 分配给对应 RPn 或 RPI_n 引脚的位
- bit 7-6 **未实现：** 读为 0
- bit 5-0 **INT2R<5:0>：** 将外部中断 2 (INT2) 分配给对应 RPn 或 RPI_n 引脚的位

PIC24FJ256GA412/GB412 系列

寄存器 11-13: RPINR2: 外设引脚选择输入寄存器 2

| | | | | | | | |
|--------|-----|-----------|-----------|-----------|-----------|-----------|-----------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | OCTRIG2R5 | OCTRIG2R4 | OCTRIG2R3 | OCTRIG2R2 | OCTRIG2R1 | OCTRIG2R0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | INT4R5 | INT4R4 | INT4R3 | INT4R2 | INT4R1 | INT4R0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 未实现: 读为 0
- bit 13-8 **OCTRIG2R<5:0>**: 将输出比较触发 2 (OCTRIG2) 分配给对应 RPn 或 RPI n 引脚的位
- bit 7-6 未实现: 读为 0
- bit 5-0 **INT4R<5:0>**: 将外部中断 4 (INT4) 分配给对应 RPn 或 RPI n 引脚的位

寄存器 11-14: RPINR3: 外设引脚选择输入寄存器 3

| | | | | | | | |
|--------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | T3CKR5 | T3CKR4 | T3CKR3 | T3CKR2 | T3CKR1 | T3CKR0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | T2CKR5 | T2CKR4 | T2CKR3 | T2CKR2 | T2CKR1 | T2CKR0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 未实现: 读为 0
- bit 13-8 **T3CKR<5:0>**: 将 Timer3 时钟输入 (T3CK) 分配给对应 RPn 或 RPI n 引脚的位
- bit 7-6 未实现: 读为 0
- bit 5-0 **T2CKR<5:0>**: 将 Timer2 时钟输入 (T2CK) 分配给对应 RPn 或 RPI n 引脚的位

PIC24FJ256GA412/GB412 系列

寄存器 11-15: RPINR4: 外设引脚选择输入寄存器 4

| | | | | | | | |
|--------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | T5CKR5 | T5CKR4 | T5CKR3 | T5CKR2 | T5CKR1 | T5CKR0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | T4CKR5 | T4CKR4 | T4CKR3 | T4CKR2 | T4CKR1 | T4CKR0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 **未实现:** 读为 0
- bit 13-8 **T5CKR<5:0>:** 将 Timer5 时钟输入 (T5CK) 分配给对应 RPn 或 RPIIn 引脚的位
- bit 7-6 **未实现:** 读为 0
- bit 5-0 **T4CKR<5:0>:** 将 Timer4 时钟输入 (T4CK) 分配给对应 RPn 或 RPIIn 引脚的位

寄存器 11-16: RPINR7: 外设引脚选择输入寄存器 7

| | | | | | | | |
|--------|-----|-------|-------|-------|-------|-------|-------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | IC2R5 | IC2R4 | IC2R3 | IC2R2 | IC2R1 | IC2R0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-------|-------|-------|-------|-------|-------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | IC1R5 | IC1R4 | IC1R3 | IC1R2 | IC1R1 | IC1R0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 **未实现:** 读为 0
- bit 13-8 **IC2R<5:0>:** 将输入捕捉 2 (IC2) 分配给对应 RPn 或 RPIIn 引脚的位
- bit 7-6 **未实现:** 读为 0
- bit 5-0 **IC1R<5:0>:** 将输入捕捉 1 (IC1) 分配给对应 RPn 或 RPIIn 引脚的位

PIC24FJ256GA412/GB412 系列

寄存器 11-17: **RPINR8: 外设引脚选择输入寄存器 8**

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-------|-------|-------|-------|-------|-------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | IC3R5 | IC3R4 | IC3R3 | IC3R2 | IC3R1 | IC3R0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 15-6 **未实现:** 读为 0
 bit 5-0 **IC3R<5:0>:** 将输入捕捉 3 (IC3) 分配给对应 RPn 或 RPIIn 引脚的位

寄存器 11-18: **RPINR11: 外设引脚选择输入寄存器 11**

| | | | | | | | |
|--------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | OCFBR5 | OCFBR4 | OCFBR3 | OCFBR2 | OCFBR1 | OCFBR0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | OCFAR5 | OCFAR4 | OCFAR3 | OCFAR2 | OCFAR1 | OCFAR0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 15-14 **未实现:** 读为 0
 bit 13-8 **OCFBR<5:0>:** 将输出比较故障 B (OCFB) 分配给对应 RPn 或 RPIIn 引脚的位
 bit 7-6 **未实现:** 读为 0
 bit 5-0 **OCFAR<5:0>:** 将输出比较故障 A (OCFA) 分配给对应 RPn 或 RPIIn 引脚的位

PIC24FJ256GA412/GB412 系列

寄存器 11-19: RPINR12: 外设引脚选择输入寄存器 12

| | | | | | | | |
|--------|-----|---------|---------|---------|---------|---------|---------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | TCKIBR5 | TCKIBR4 | TCKIBR3 | TCKIBR2 | TCKIBR1 | TCKIBR0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|---------|---------|---------|---------|---------|---------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | TCKIAR5 | TCKIAR4 | TCKIAR3 | TCKIAR2 | TCKIAR1 | TCKIAR0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 **未实现:** 读为 0
- bit 13-8 **TCKIBR<5:0>:** 将 CCP 外部时钟输入 B (TCKIB) 分配给对应 RPn 或 RPI n 引脚的位
- bit 7-6 **未实现:** 读为 0
- bit 5-0 **TCKIAR<5:0>:** 将 CCP 外部时钟输入 A (TCKIA) 分配给对应 RPn 或 RPI n 引脚的位

寄存器 11-20: RPINR17: 外设引脚选择输入寄存器 17

| | | | | | | | |
|--------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | U3RXR5 | U3RXR4 | U3RXR3 | U3RXR2 | U3RXR1 | U3RXR0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 **未实现:** 读为 0
- bit 13-8 **U3RXR<5:0>:** 将 UART3 接收 (U3RX) 分配给对应 RPn 或 RPI n 引脚的位
- bit 7-0 **未实现:** 读为 0

PIC24FJ256GA412/GB412 系列

寄存器 11-21: RPINR18: 外设引脚选择输入寄存器 18

| | | | | | | | |
|--------|-----|---------|---------|---------|---------|---------|---------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | U1CTSR5 | U1CTSR4 | U1CTSR3 | U1CTSR2 | U1CTSR1 | U1CTSR0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | U1RXR5 | U1RXR4 | U1RXR3 | U1RXR2 | U1RXR1 | U1RXR0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 未实现: 读为 0
- bit 13-8 **U1CTSR<5:0>**: 将 UART1 允许发送 ($\overline{\text{U1CTS}}$) 分配给对应 RPn 或 RPI n 引脚的位
- bit 7-6 未实现: 读为 0
- bit 5-0 **U1RXR<5:0>**: 将 UART1 接收 (U1RX) 分配给对应 RPn 或 RPI n 引脚的位

寄存器 11-22: RPINR19: 外设引脚选择输入寄存器 19

| | | | | | | | |
|--------|-----|---------|---------|---------|---------|---------|---------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | U2CTSR5 | U2CTSR4 | U2CTSR3 | U2CTSR2 | U2CTSR1 | U2CTSR0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | U2RXR5 | U2RXR4 | U2RXR3 | U2RXR2 | U2RXR1 | U2RXR0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 未实现: 读为 0
- bit 13-8 **U2CTSR<5:0>**: 将 UART2 允许发送 ($\overline{\text{U2CTS}}$) 分配给对应 RPn 或 RPI n 引脚的位
- bit 7-6 未实现: 读为 0
- bit 5-0 **U2RXR<5:0>**: 将 UART2 接收 (U2RX) 分配给对应 RPn 或 RPI n 引脚的位

PIC24FJ256GA412/GB412 系列

寄存器 11-23: RPINR20: 外设引脚选择输入寄存器 20

| | | | | | | | |
|--------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | SCK1R5 | SCK1R4 | SCK1R3 | SCK1R2 | SCK1R1 | SCK1R0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | SDI1R5 | SDI1R4 | SDI1R3 | SDI1R2 | SDI1R1 | SDI1R0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 **未实现:** 读为 0
- bit 13-8 **SCK1R<5:0>:** 将 SPI1 时钟输入 (SCK1IN) 分配给对应 RPn 或 RPI n 引脚的位
- bit 7-6 **未实现:** 读为 0
- bit 5-0 **SDI1R<5:0>:** 将 SPI1 数据输入 (SDI1) 分配给对应 RPn 或 RPI n 引脚的位

寄存器 11-24: RPINR21: 外设引脚选择输入寄存器 21

| | | | | | | | |
|--------|-----|---------|---------|---------|---------|---------|---------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | U3CTSR5 | U3CTSR4 | U3CTSR3 | U3CTSR2 | U3CTSR1 | U3CTSR0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-------|-------|-------|-------|-------|-------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | SS1R5 | SS1R4 | SS1R3 | SS1R2 | SS1R1 | SS1R0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 **未实现:** 读为 0
- bit 13-8 **U3CTSR<5:0>:** 将 UART3 允许发送 (U3CTS) 分配给对应 RPn 或 RPI n 引脚的位
- bit 7-6 **未实现:** 读为 0
- bit 5-0 **SS1R<5:0>:** 将 SPI1 从选择输入 (SS1IN) 分配给对应 RPn 或 RPI n 引脚的位

PIC24FJ256GA412/GB412 系列

寄存器 11-25: RPINR22: 外设引脚选择输入寄存器 22

| | | | | | | | |
|--------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | SCK2R5 | SCK2R4 | SCK2R3 | SCK2R2 | SCK2R1 | SCK2R0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | SDI2R5 | SDI2R4 | SDI2R3 | SDI2R2 | SDI2R1 | SDI2R0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 未实现: 读为 0
- bit 13-8 **SCK2R<5:0>**: 将 SPI2 时钟输入 (SCK2IN) 分配给对应 RPn 或 RPIIn 引脚的位
- bit 7-6 未实现: 读为 0
- bit 5-0 **SDI2R<5:0>**: 将 SPI2 数据输入 (SDI2) 分配给对应 RPn 或 RPIIn 引脚的位

寄存器 11-26: RPINR23: 外设引脚选择输入寄存器 23

| | | | | | | | |
|--------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | TXCKR5 | TXCKR4 | TXCKR3 | TXCKR2 | TXCKR1 | TXCKR0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-------|-------|-------|-------|-------|-------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | SS2R5 | SS2R4 | SS2R3 | SS2R2 | SS2R1 | SS2R0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 未实现: 读为 0
- bit 13-8 **TXCKR<5:0>**: 将通用定时器外部输入 (TMRCK) 分配给对应 RPn 或 RPIIn 引脚的位
- bit 7-6 未实现: 读为 0
- bit 5-0 **SS2R<5:0>**: 将 SPI2 从选择输入 (SS2IN) 分配给对应 RPn 或 RPIIn 引脚的位

PIC24FJ256GA412/GB412 系列

寄存器 11-27: RPINR25: 外设引脚选择输入寄存器 25

| | | | | | | | |
|--------|-----|----------|----------|----------|----------|----------|----------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | CLCINBR5 | CLCINBR4 | CLCINBR3 | CLCINBR2 | CLCINBR1 | CLCINBR0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|----------|----------|----------|----------|----------|----------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | CLCINAR5 | CLCINAR4 | CLCINAR3 | CLCINAR2 | CLCINAR1 | CLCINAR0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 **未实现:** 读为 0
- bit 13-8 **CLCINBR<5:0>:** 将 CLC 外部输入 B (CLCINB) 分配给对应 RPn 或 RPI n 引脚的位
- bit 7-6 **未实现:** 读为 0
- bit 5-0 **CLCINAR<5:0>:** 将 CLC 外部输入 A (CLCINA) 分配给对应 RPn 或 RPI n 引脚的位

寄存器 11-28: RPINR27: 外设引脚选择输入寄存器 27

| | | | | | | | |
|--------|-----|---------|---------|---------|---------|---------|---------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | U4CTSR5 | U4CTSR4 | U4CTSR3 | U4CTSR2 | U4CTSR1 | U4CTSR0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | U4RXR5 | U4RXR4 | U4RXR3 | U4RXR2 | U4RXR1 | U4RXR0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 **未实现:** 读为 0
- bit 13-8 **U4CTSR<5:0>:** 将 UART4 允许发送输入 (U4CTS) 分配给对应 RPn 或 RPI n 引脚的位
- bit 7-6 **未实现:** 读为 0
- bit 5-0 **U4RXR<5:0>:** 将 UART4 接收输入 (U4RX) 分配给对应 RPn 或 RPI n 引脚的位

PIC24FJ256GA412/GB412 系列

寄存器 11-29: RPINR28: 外设引脚选择输入寄存器 28

| | | | | | | | |
|--------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | SCK3R5 | SCK3R4 | SCK3R3 | SCK3R2 | SCK3R1 | SCK3R0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | SDI3R5 | SDI3R4 | SDI3R3 | SDI3R2 | SDI3R1 | SDI3R0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 未实现: 读为 0
- bit 13-8 **SCK3R<5:0>**: 将 SPI3 时钟输入 (SCK3IN) 分配给对应 RPn 或 RPIIn 引脚的位
- bit 7-6 未实现: 读为 0
- bit 5-0 **SDI3R<5:0>**: 将 SPI3 数据输入 (SDI3) 分配给对应 RPn 或 RPIIn 引脚的位

寄存器 11-30: RPINR29: 外设引脚选择输入寄存器 29

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-------|-------|-------|-------|-------|-------|
| U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| — | — | SS3R5 | SS3R4 | SS3R3 | SS3R2 | SS3R1 | SS3R0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-6 未实现: 读为 0
- bit 5-0 **SS3R<5:0>**: 将 SPI3 从选择输入 (SS3IN) 分配给对应 RPn 或 RPIIn 引脚的位

PIC24FJ256GA412/GB412 系列

寄存器 11-31: RPOR0: 外设引脚选择输出寄存器 0

| | | | | | | | |
|--------|-----|-------|-------|-------|-------|-------|-------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP1R5 | RP1R4 | RP1R3 | RP1R2 | RP1R1 | RP1R0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-------|-------|-------|-------|-------|-------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP0R5 | RP0R4 | RP0R3 | RP0R2 | RP0R1 | RP0R0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 **未实现:** 读为 0
- bit 13-8 **RP1R<5:0>:** RP1 输出引脚映射位
 将外设输出编号 n 分配给引脚 RP1 (请参见表 11-3 了解外设功能编号)。
- bit 7-6 **未实现:** 读为 0
- bit 5-0 **RP0R<5:0>:** RP0 输出引脚映射位
 将外设输出编号 n 分配给引脚 RP0 (请参见表 11-3 了解外设功能编号)。

寄存器 11-32: RPOR1: 外设引脚选择输出寄存器 1

| | | | | | | | |
|--------|-----|-------|-------|-------|-------|-------|-------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP3R5 | RP3R4 | RP3R3 | RP3R2 | RP3R1 | RP3R0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-------|-------|-------|-------|-------|-------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP2R5 | RP2R4 | RP2R3 | RP2R2 | RP2R1 | RP2R0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 **未实现:** 读为 0
- bit 13-8 **RP3R<5:0>:** RP3 输出引脚映射位
 将外设输出编号 n 分配给引脚 RP3 (请参见表 11-3 了解外设功能编号)。
- bit 7-6 **未实现:** 读为 0
- bit 5-0 **RP2R<5:0>:** RP2 输出引脚映射位
 将外设输出编号 n 分配给引脚 RP2 (请参见表 11-3 了解外设功能编号)。

PIC24FJ256GA412/GB412 系列

寄存器 11-33: RPOR2: 外设引脚选择输出寄存器 2

| | | | | | | | |
|--------|-----|-------|-------|-------|-------|-------|-------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP5R5 | RP5R4 | RP5R3 | RP5R2 | RP5R1 | RP5R0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|----------------------|----------------------|----------------------|----------------------|----------------------|----------------------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP4R5 ⁽¹⁾ | RP4R4 ⁽¹⁾ | RP4R3 ⁽¹⁾ | RP4R2 ⁽¹⁾ | RP4R1 ⁽¹⁾ | RP4R0 ⁽¹⁾ |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 **未实现:** 读为 0
- bit 13-8 **RP5R<5:0>:** RP5 输出引脚映射位
 将外设输出编号 n 分配给引脚 RP5 (请参见表 11-3 了解外设功能编号)。
- bit 7-6 **未实现:** 读为 0
- bit 5-0 **RP4R<5:0>:** RP4 输出引脚映射位 ⁽¹⁾
 将外设输出编号 n 分配给引脚 RP4 (请参见表 11-3 了解外设功能编号)。

注 1: RP4 及其关联的位在 64 引脚器件上不可用。

寄存器 11-34: RPOR3: 外设引脚选择输出寄存器 3

| | | | | | | | |
|--------|-----|-------|-------|-------|-------|-------|-------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP7R5 | RP7R4 | RP7R3 | RP7R2 | RP7R1 | RP7R0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-------|-------|-------|-------|-------|-------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP6R5 | RP6R4 | RP6R3 | RP6R2 | RP6R1 | RP6R0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 **未实现:** 读为 0
- bit 13-8 **RP7R<5:0>:** RP7 输出引脚映射位
 将外设输出编号 n 分配给引脚 RP7 (请参见表 11-3 了解外设功能编号)。
- bit 7-6 **未实现:** 读为 0
- bit 5-0 **RP6R<5:0>:** RP6 输出引脚映射位
 将外设输出编号 n 分配给引脚 RP6 (请参见表 11-3 了解外设功能编号)。

PIC24FJ256GA412/GB412 系列

寄存器 11-35: RPOR4: 外设引脚选择输出寄存器 4

| | | | | | | | |
|--------|-----|-------|-------|-------|-------|-------|-------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP9R5 | RP9R4 | RP9R3 | RP9R2 | RP9R1 | RP9R0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-------|-------|-------|-------|-------|-------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP8R5 | RP8R4 | RP8R3 | RP8R2 | RP8R1 | RP8R0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 **未实现:** 读为 0
- bit 13-8 **RP9R<5:0>:** RP9 输出引脚映射位
 将外设输出编号 n 分配给引脚 RP9 (请参见表 11-3 了解外设功能编号)。
- bit 7-6 **未实现:** 读为 0
- bit 5-0 **RP8R<5:0>:** RP8 输出引脚映射位
 将外设输出编号 n 分配给引脚 RP8 (请参见表 11-3 了解外设功能编号)。

寄存器 11-36: RPOR5: 外设引脚选择输出寄存器 5

| | | | | | | | |
|--------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP11R5 | RP11R4 | RP11R3 | RP11R2 | RP11R1 | RP11R0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP10R5 | RP10R4 | RP10R3 | RP10R2 | RP10R1 | RP10R0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 **未实现:** 读为 0
- bit 13-8 **RP11R<5:0>:** RP11 输出引脚映射位
 将外设输出编号 n 分配给引脚 RP11 (请参见表 11-3 了解外设功能编号)。
- bit 7-6 **未实现:** 读为 0
- bit 5-0 **RP10R<5:0>:** RP10 输出引脚映射位
 将外设输出编号 n 分配给引脚 RP10 (请参见表 11-3 了解外设功能编号)。

PIC24FJ256GA412/GB412 系列

寄存器 11-37: RPOR6: 外设引脚选择输出寄存器 6

| | | | | | | | |
|--------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP13R5 | RP13R4 | RP13R3 | RP13R2 | RP13R1 | RP13R0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP12R5 | RP12R4 | RP12R3 | RP12R2 | RP12R1 | RP12R0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 **未实现:** 读为 0
- bit 13-8 **RP13R<5:0>:** RP13 输出引脚映射位
 将外设输出编号 n 分配给引脚 RP13 (请参见表 11-3 了解外设功能编号)。
- bit 7-6 **未实现:** 读为 0
- bit 5-0 **RP12R<5:0>:** RP12 输出引脚映射位
 将外设输出编号 n 分配给引脚 RP12 (请参见表 11-3 了解外设功能编号)。

寄存器 11-38: RPOR7: 外设引脚选择输出寄存器 7

| | | | | | | | |
|--------|-----|-----------------------|-----------------------|-----------------------|-----------------------|-----------------------|-----------------------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP15R5 ⁽¹⁾ | RP15R4 ⁽¹⁾ | RP15R3 ⁽¹⁾ | RP15R2 ⁽¹⁾ | RP15R1 ⁽¹⁾ | RP15R0 ⁽¹⁾ |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP14R5 | RP14R4 | RP14R3 | RP14R2 | RP14R1 | RP14R0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 **未实现:** 读为 0
- bit 13-8 **RP15R<5:0>:** RP15 输出引脚映射位 ⁽¹⁾
 将外设输出编号 n 分配给引脚 RP15 (请参见表 11-3 了解外设功能编号)。
- bit 7-6 **未实现:** 读为 0
- bit 5-0 **RP14R<5:0>:** RP14 输出引脚映射位
 将外设输出编号 n 分配给引脚 RP14 (请参见表 11-3 了解外设功能编号)。

注 1: RP15 及其关联的位在 64 引脚器件上不可用。

PIC24FJ256GA412/GB412 系列

寄存器 11-39: RPOR8: 外设引脚选择输出寄存器 8

| | | | | | | | |
|--------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP17R5 | RP17R4 | RP17R3 | RP17R2 | RP17R1 | RP17R0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP16R5 | RP16R4 | RP16R3 | RP16R2 | RP16R1 | RP16R0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
-n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 **未实现:** 读为 0
bit 13-8 **RP17R<5:0>:** RP17 输出引脚映射位
 将外设输出编号 n 分配给引脚 RP17 (请参见表 11-3 了解外设功能编号)。
bit 7-6 **未实现:** 读为 0
bit 5-0 **RP16R<5:0>:** RP16 输出引脚映射位
 将外设输出编号 n 分配给引脚 RP16 (请参见表 11-3 了解外设功能编号)。

寄存器 11-40: RPOR9: 外设引脚选择输出寄存器 9

| | | | | | | | |
|--------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP19R5 | RP19R4 | RP19R3 | RP19R2 | RP19R1 | RP19R0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP18R5 | RP18R4 | RP18R3 | RP18R2 | RP18R1 | RP18R0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
-n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 **未实现:** 读为 0
bit 13-8 **RP19R<5:0>:** RP19 输出引脚映射位
 将外设输出编号 n 分配给引脚 RP19 (请参见表 11-3 了解外设功能编号)。
bit 7-6 **未实现:** 读为 0
bit 5-0 **RP18R<5:0>:** RP18 输出引脚映射位
 将外设输出编号 n 分配给引脚 RP18 (请参见表 11-3 了解外设功能编号)。

PIC24FJ256GA412/GB412 系列

寄存器 11-41: RPOR10: 外设引脚选择输出寄存器 10

| | | | | | | | |
|--------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP21R5 | RP21R4 | RP21R3 | RP21R2 | RP21R1 | RP21R0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP20R5 | RP20R4 | RP20R3 | RP20R2 | RP20R1 | RP20R0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 **未实现:** 读为 0
- bit 13-8 **RP21R<5:0>:** RP21 输出引脚映射位
 将外设输出编号 n 分配给引脚 RP21 (请参见表 11-3 了解外设功能编号)。
- bit 7-6 **未实现:** 读为 0
- bit 5-0 **RP20R<5:0>:** RP20 输出引脚映射位
 将外设输出编号 n 分配给引脚 RP20 (请参见表 11-3 了解外设功能编号)。

寄存器 11-42: RPOR11: 外设引脚选择输出寄存器 11

| | | | | | | | |
|--------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP23R5 | RP23R4 | RP23R3 | RP23R2 | RP23R1 | RP23R0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP22R5 | RP22R4 | RP22R3 | RP22R2 | RP22R1 | RP22R0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 **未实现:** 读为 0
- bit 13-8 **RP23R<5:0>:** RP23 输出引脚映射位
 将外设输出编号 n 分配给引脚 RP23 (请参见表 11-3 了解外设功能编号)。
- bit 7-6 **未实现:** 读为 0
- bit 5-0 **RP22R<5:0>:** RP22 输出引脚映射位
 将外设输出编号 n 分配给引脚 RP22 (请参见表 11-3 了解外设功能编号)。

PIC24FJ256GA412/GB412 系列

寄存器 11-43: RPOR12: 外设引脚选择输出寄存器 12

| | | | | | | | |
|--------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP25R5 | RP25R4 | RP25R3 | RP25R2 | RP25R1 | RP25R0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP24R5 | RP24R4 | RP24R3 | RP24R2 | RP24R1 | RP24R0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 **未实现:** 读为 0
- bit 13-8 **RP25R<5:0>:** RP25 输出引脚映射位
 将外设输出编号 n 分配给引脚 RP25 (请参见表 11-3 了解外设功能编号)。
- bit 7-6 **未实现:** 读为 0
- bit 5-0 **RP24R<5:0>:** RP24 输出引脚映射位
 将外设输出编号 n 分配给引脚 RP24 (请参见表 11-3 了解外设功能编号)。

寄存器 11-44: RPOR13: 外设引脚选择输出寄存器 13

| | | | | | | | |
|--------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP27R5 | RP27R4 | RP27R3 | RP27R2 | RP27R1 | RP27R0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP26R5 | RP26R4 | RP26R3 | RP26R2 | RP26R1 | RP26R0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 **未实现:** 读为 0
- bit 13-8 **RP27R<5:0>:** RP27 输出引脚映射位
 将外设输出编号 n 分配给引脚 RP27 (请参见表 11-3 了解外设功能编号)。
- bit 7-6 **未实现:** 读为 0
- bit 5-0 **RP26R<5:0>:** RP26 输出引脚映射位
 将外设输出编号 n 分配给引脚 RP26 (请参见表 11-3 了解外设功能编号)。

PIC24FJ256GA412/GB412 系列

寄存器 11-45: RPOR14: 外设引脚选择输出寄存器 14

| | | | | | | | |
|--------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP29R5 | RP29R4 | RP29R3 | RP29R2 | RP29R1 | RP29R0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP28R5 | RP28R4 | RP28R3 | RP28R2 | RP28R1 | RP28R0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 **未实现:** 读为 0
- bit 13-8 **RP29R<5:0>:** RP29 输出引脚映射位
 将外设输出编号 n 分配给引脚 RP29 (请参见表 11-3 了解外设功能编号)。
- bit 7-6 **未实现:** 读为 0
- bit 5-0 **RP28R<5:0>:** RP28 输出引脚映射位
 将外设输出编号 n 分配给引脚 RP28 (请参见表 11-3 了解外设功能编号)。

寄存器 11-46: RPOR15: 外设引脚选择输出寄存器 15

| | | | | | | | |
|--------|-----|-----------------------|-----------------------|-----------------------|-----------------------|-----------------------|-----------------------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP31R5 ⁽¹⁾ | RP31R4 ⁽¹⁾ | RP31R3 ⁽¹⁾ | RP31R2 ⁽¹⁾ | RP31R1 ⁽¹⁾ | RP31R0 ⁽¹⁾ |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | RP30R5 | RP30R4 | RP30R3 | RP30R2 | RP30R1 | RP30R0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 **未实现:** 读为 0
- bit 13-8 **RP31R<5:0>:** RP31 输出引脚映射位 ⁽¹⁾
 将外设输出编号 n 分配给引脚 RP31 (请参见表 11-3 了解外设功能编号)。
- bit 7-6 **未实现:** 读为 0
- bit 5-0 **RP30R<5:0>:** RP30 输出引脚映射位
 将外设输出编号 n 分配给引脚 RP30 (请参见表 11-3 了解外设功能编号)。

注 1: RP31 及其关联的位在 64 引脚器件上不可用。

PIC24FJ256GA412/GB412 系列

注:

12.0 TIMER1

注： 本数据手册总结了 PIC24F 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。更多信息，请参见《dsPIC33/PIC24 系列参考手册》的“定时器”（DS39704）。该数据手册中的信息取代 FRM 中的信息。

Timer1 模块是一个 16 位定时器，可用作自由运行的间隔定时器 / 计数器。它可在以下三种模式下工作：

- 16 位定时器
- 16 位同步计数器
- 16 位异步计数器

Timer1 还支持以下功能：

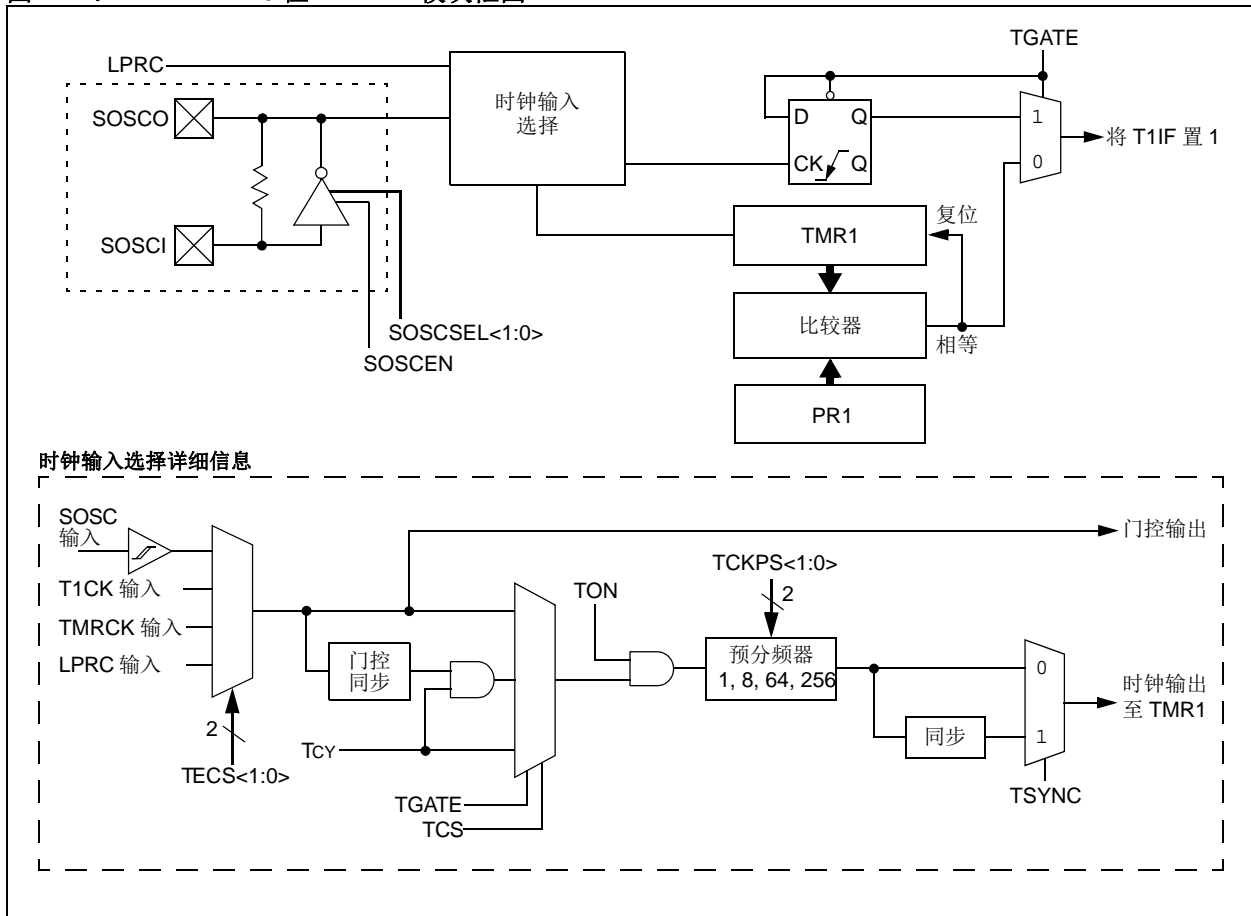
- 定时器门控操作
- 可选择的预分频比设置
- 在 CPU 空闲和休眠模式期间的定时器工作
- 在 16 位周期寄存器匹配时或外部门控信号的下降沿产生中断

图 12-1 给出了 16 位定时器模块的框图。

要配置 Timer1 的操作：

1. 将 TON 位置 1 (= 1)。
2. 使用 TCKPS<1:0> 位选择定时器预分频比。
3. 使用 TCS、TECS<1:0> 和 TGATE 位设置时钟和门控模式。
4. 将 TSYNC 位置 1 或清零来配置同步或异步操作。
5. 将定时器的周期值装入 PR1 寄存器。
6. 如果需要中断，将 Timer1 中断允许位 T1IE 置 1。使用 Timer1 中断优先级位 T1IP<2:0> 来设置中断优先级。

图 12-1: 16 位 TIMER1 模块框图



PIC24FJ256GA412/GB412 系列

寄存器 12-1: T1CON: TIMER1 控制寄存器⁽¹⁾

| | | | | | | | |
|--------|-------|--------|--------|-----|-------|-------|-------|
| R/W-0 | U-0 | R/W-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| TON | — | TSIDL | — | — | — | TECS1 | TECS0 |
| bit 15 | | | | | | bit 8 | |
| U-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | R/W-0 | R/W-0 | U-0 |
| — | TGATE | TCKPS1 | TCKPS0 | — | TSYNC | TCS | — |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **TON:** Timer1 使能位
 1 = 启动 16 位 Timer1
 0 = 停止 16 位 Timer1
- bit 14 **未实现:** 读为 0
- bit 13 **TSIDL:** Timer1 空闲模式停止位
 1 = 当器件进入空闲模式时, 模块停止工作
 0 = 在空闲模式下模块继续工作
- bit 12-10 **未实现:** 读为 0
- bit 9-8 **TECS<1:0>:** Timer1 扩展时钟源选择位 (当 TCS = 1 时选择)
 当 TCS = 1 时:
 11 = 通用定时器 (TMRCK) 外部输入⁽²⁾
 10 = LPRC 振荡器
 01 = T1CK 外部时钟输入
 00 = SOSC
 当 TCS = 0 时:
 这些位会被忽略; 定时器的时钟来自内部系统时钟 (Fosc/2)。
- bit 7 **未实现:** 读为 0
- bit 6 **TGATE:** Timer1 门控时间累加使能位
 当 TCS = 1 时:
 该位被忽略。
 当 TCS = 0 时:
 1 = 使能门控时间累加
 0 = 禁止门控时间累加
- bit 5-4 **TCKPS<1:0>:** Timer1 输入时钟预分频比选择位
 11 = 1:256
 10 = 1:64
 01 = 1:8
 00 = 1:1
- bit 3 **未实现:** 读为 0

注 1: 在定时器运行 (TON = 1) 时更改 T1CON 的值会导致定时器预分频计数器复位, 因此不建议这样做。
 2: 此外, 还必须将 TMRCK 输入分配给可用的 RPN 或 RPLN 引脚。更多信息, 请参见第 11.4 节 “外设引脚选择 (PPS)”。

寄存器 12-1: T1CON: TIMER1 控制寄存器⁽¹⁾ (续)

bit 2 **TSYNC:** Timer1 外部时钟输入同步选择位

当 TCS = 1 时:

1 = 同步外部时钟输入

0 = 不同步外部时钟输入

当 TCS = 0 时:

该位被忽略。

bit 1 **TCS:** Timer1 时钟源选择位

1 = 由 TECS<1:0> 位选择的扩展时钟

0 = 内部时钟 (Fosc/2)

bit 0 **未实现:** 读为 0

注 1: 在定时器运行 (TON = 1) 时更改 T1CON 的值会导致定时器预分频计数器复位, 因此不建议这样做。

注 2: 此外, 还必须将 TMRCK 输入分配给可用的 RPn 或 RPin 引脚。更多信息, 请参见第 11.4 节 “外设引脚选择 (PPS)”。

PIC24FJ256GA412/GB412 系列

注:

13.0 TIMER2/3 和 TIMER4/5

注： 本数据手册总结了 PIC24F 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。更多信息，请参见《dsPIC33/PIC24 系列参考手册》的“定时器”（DS39704）。该数据手册中的信息取代 FRM 中的信息。

Timer2/3 和 Timer4/5 模块为 32 位定时器，也可被配置为 4 个具有可选工作模式的独立 16 位定时器。

作为 32 位定时器，Timer2/3 和 Timer4/5 各具有三种工作模式：

- 具有所有 16 位工作模式（异步计数器模式除外）的两个独立的 16 位定时器
- 单个 32 位定时器
- 单个 32 位同步计数器

这些定时器还支持以下功能：

- 定时器门控操作
- 可选择的预分频比设置
- 空闲和休眠模式期间的定时器工作
- 在 32 位周期寄存器匹配时产生中断
- A/D 事件触发（仅限于 32 位模式的 Timer2/3 和 16 位模式的 Timer3）

所有 4 个 16 位定时器都能单独用作同步定时器或计数器。它们也提供上面列出的除 A/D 事件触发之外的特性。该触发仅在 32 位模式的 Timer2/3 和 16 位模式的 Timer3 上实现。通过设置 T2CON、T3CON、T4CON 和 T5CON 寄存器中的相应位来确定工作模式和要被使能的功能。T2CON 和 T4CON 在寄存器 13-1 中作了一般介绍；T3CON 和 T5CON 如寄存器 13-2 所示。

对于 32 位定时器/计数器工作，Timer2 和 Timer4 是 32 位定时器的最低有效字，而 Timer3 和 Timer5 是最高有效字。

注： 对于 32 位工作，T3CON 和 T5CON 寄存器中的控制位将被忽略。设置和控制只使用 T2CON 和 T4CON 寄存器中的控制位。32 位定时器模块采用 Timer2 和 Timer4 时钟和门控输入，但产生中断时会将 Timer3 或 Timer5 中断标志位置 1。

要将 Timer2/3 或 Timer4/5 配置为 32 位工作：

1. 将 T32 或 T45 位置 1（T2CON<3> 或 T4CON<3> = 1）。
2. 使用 TCKPS<1:0> 位为 Timer2 或 Timer4 选择预分频比。
3. 使用 TCS 和 TGATE 位设置时钟和门控模式。如果 TCS 被设置为外部时钟，则 RPINRx（TxCK）必须配置给可用的 RPN/RPIN 引脚。更多信息，请参见第 11.4 节“外设引脚选择（PPS）”。
4. 装入定时器的周期值。PR3（或 PR5）将包含值的最高有效字（msw），而 PR2（或 PR4）包含最低有效字（lsw）。
5. 如果需要中断，将中断允许位 T3IE 或 T5IE 置 1。使用中断优先级位 T3IP<2:0> 或 T5IP<2:0> 来设置中断优先级。注意，Timer2 或 Timer4 控制定时器，而中断则表现为 Timer3 或 Timer5 中断。
6. 将 TON 位置 1（= 1）。

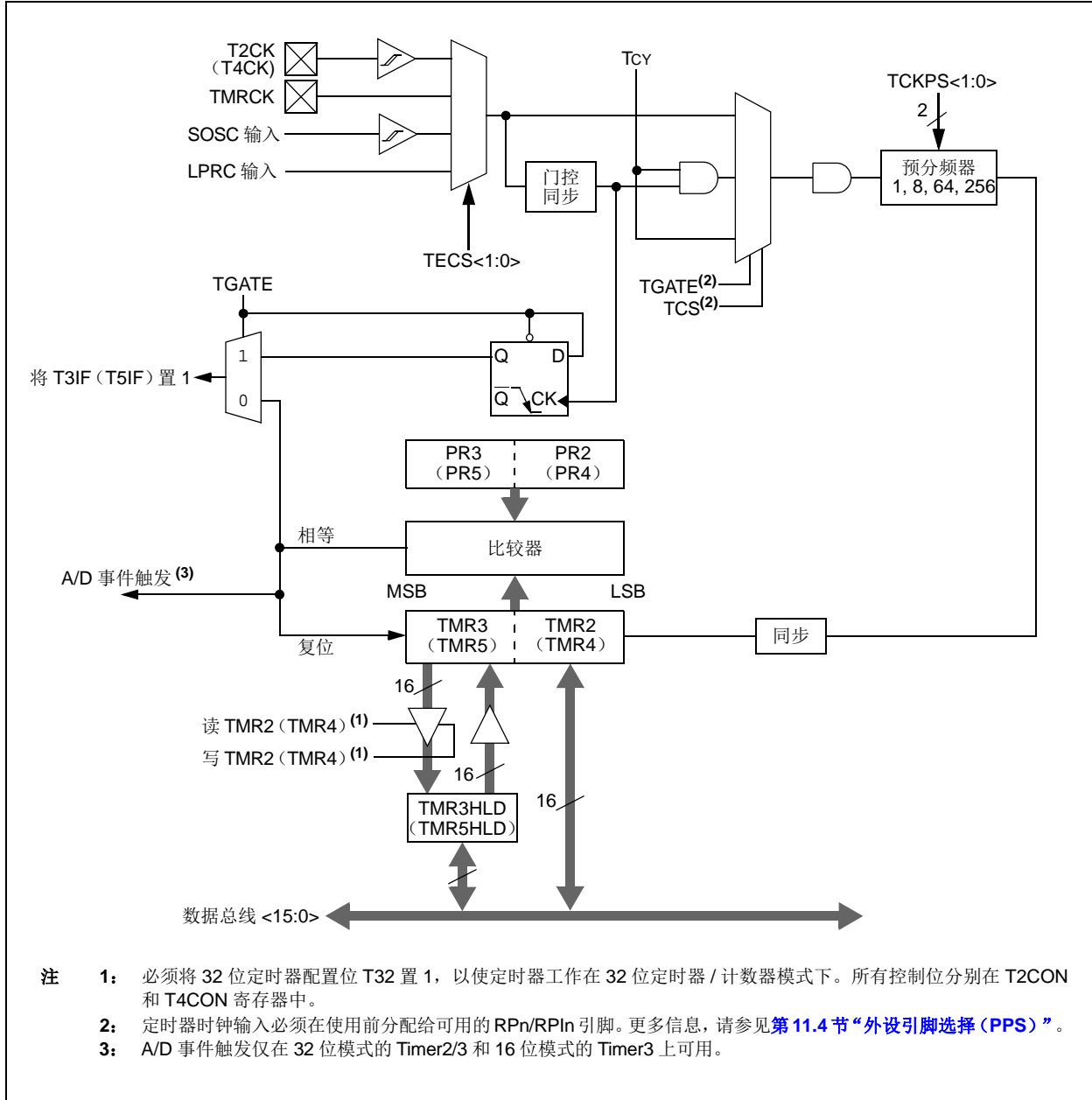
任何时候，定时器的值都被存储在寄存器对 TMR<3:2>（或 TMR<5:4>）中。TMR3（TMR5）总是包含计数值的最高有效字，而 TMR2（TMR4）包含最低有效字。

要将任一定时器配置为独立的 16 位定时器：

1. 清零与该定时器对应的 T32 位（Timer2 和 Timer3 的 T2CON<3> 或 Timer4 和 Timer5 的 T4CON<3>）。
2. 使用 TCKPS<1:0> 位选择定时器预分频比。
3. 使用 TCS 和 TGATE 位设置时钟和门控模式。更多信息，请参见第 11.4 节“外设引脚选择（PPS）”。
4. 将定时器的周期值装入 PRx 寄存器。
5. 如果需要中断，将中断允许位 TxIE 置 1。使用中断优先级位 TxIP<2:0> 来设置中断优先级。
6. 将 TON 位置 1（TxCON<15> = 1）。

PIC24FJ256GA412/GB412 系列

图 13-1: TIMER2/3 和 TIMER4/5 (32 位) 框图



PIC24FJ256GA412/GB412 系列

图 13-2: TIMER2 和 TIMER4 (16 位同步) 框图

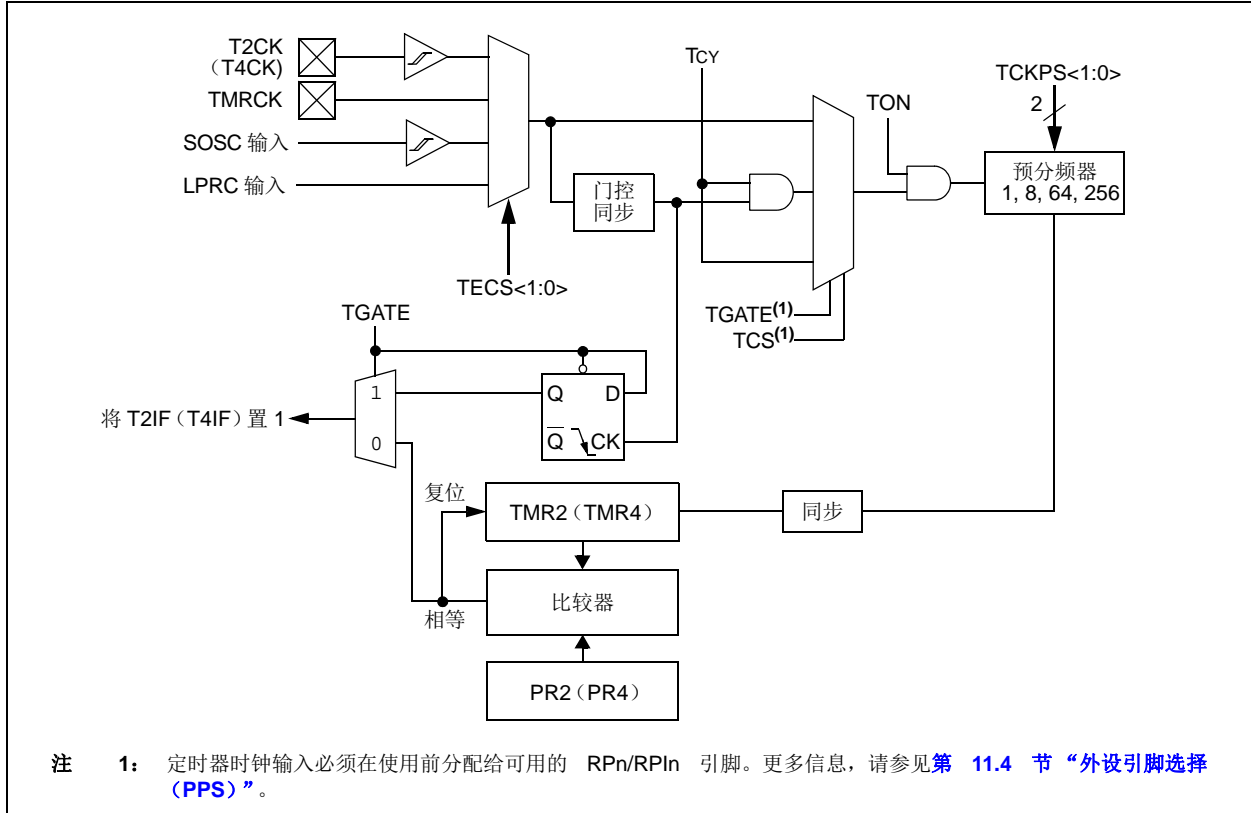
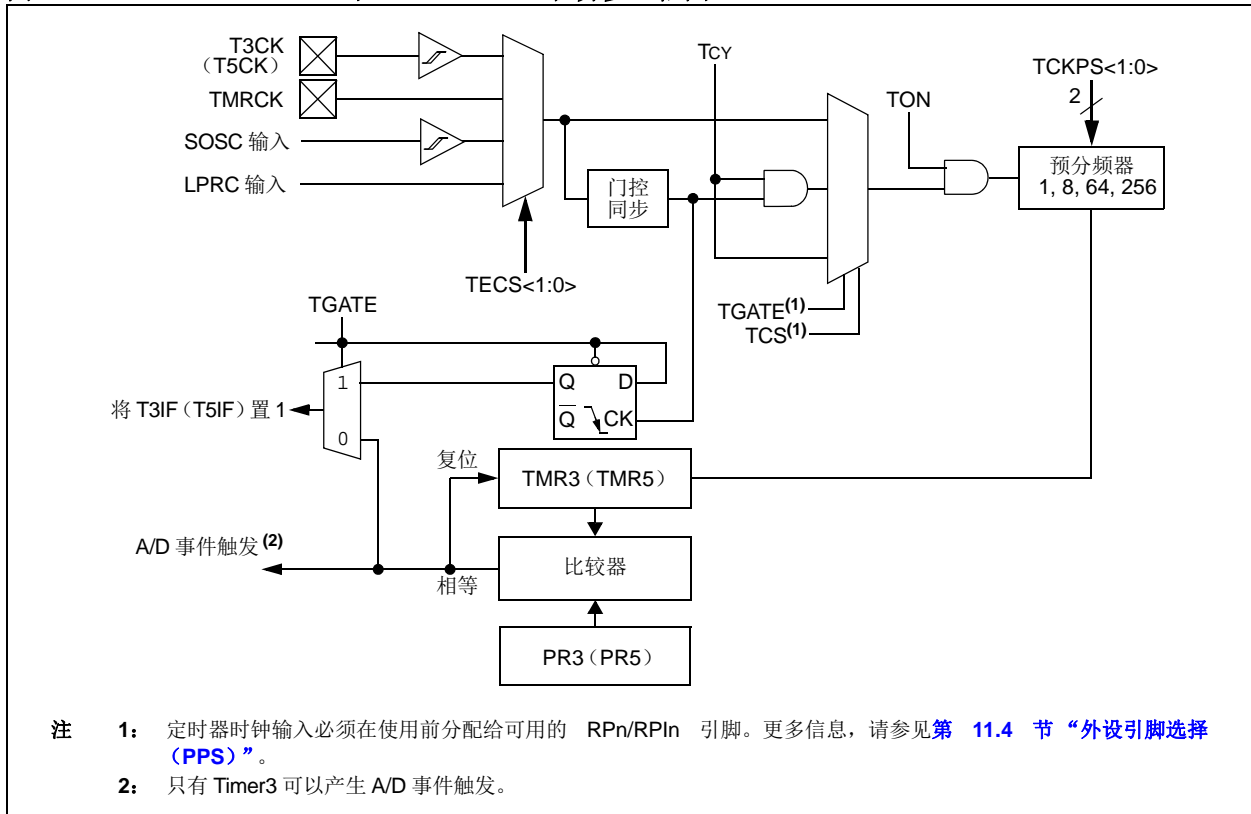


图 13-3: TIMER3 和 TIMER5 (16 位异步) 框图



PIC24FJ256GA412/GB412 系列

寄存器 13-1: TxCON: TIMER2 和 TIMER4 控制寄存器⁽¹⁾

| | | | | | | | |
|--------|-----|-------|-----|-----|-----|----------------------|----------------------|
| R/W-0 | U-0 | R/W-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| TON | — | TSIDL | — | — | — | TECS1 ⁽²⁾ | TECS0 ⁽²⁾ |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|-------|--------|--------|--------------------|-----|--------------------|-----|
| U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | R/W-0 | U-0 |
| — | TGATE | TCKPS1 | TCKPS0 | T32 ⁽³⁾ | — | TCS ⁽²⁾ | — |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **TON:** Timerx 使能位
 当 TxCON<3> = 1 时:
 1 = 启动 32 位 Timerx/y
 0 = 停止 32 位 Timerx/y
 当 TxCON<3> = 0 时:
 1 = 启动 16 位 Timerx
 0 = 停止 16 位 Timerx
- bit 14 **未实现:** 读为 0
- bit 13 **TSIDL:** Timerx 空闲模式停止位
 1 = 当器件进入空闲模式时, 模块停止工作
 0 = 在空闲模式下模块继续工作
- bit 12-10 **未实现:** 读为 0
- bit 9-8 **TECS<1:0>:** Timerx 扩展时钟源选择位 (当 TCS = 1 时选择)⁽²⁾
 当 TCS = 1 时:
 11 = 通用定时器 (TMRCK) 外部输入
 10 = LPRC 振荡器
 01 = TxCK 外部时钟输入
 00 = SOSC
 当 TCS = 0 时:
 这些位会被忽略; 定时器的时钟来自内部系统时钟 (Fosc/2)。
- bit 7 **未实现:** 读为 0
- bit 6 **TGATE:** Timerx 门控时间累加使能位
 当 TCS = 1 时:
 该位被忽略。
 当 TCS = 0 时:
 1 = 使能门控时间累加
 0 = 禁止门控时间累加
- bit 5-4 **TCKPS<1:0>:** Timerx 输入时钟预分频比选择位
 11 = 1:256
 10 = 1:64
 01 = 1:8
 00 = 1:1

- 注**
- 1: 在定时器运行 (TON = 1) 时更改 TxCON 的值会导致定时器预分频计数器复位, 因此不建议这样做。
 - 2: 如果 TCS = 1 且 TECS<1:0> = x1, 则必须将选定的外部定时器输入 (TMRCK 或 TxCK) 配置给可用的 RPN/RPIn 引脚。更多信息, 请参见第 11.4 节 “外设引脚选择 (PPS)”。
 - 3: 在 T4CON 中, 实现了 T45 位而不是 T32 来选择 32 位模式。在 32 位模式下, T3CON 或 T5CON 控制位不影响 32 位定时器的的工作。

PIC24FJ256GA412/GB412 系列

寄存器 13-1: TxCON: TIMER2 和 TIMER4 控制寄存器⁽¹⁾ (续)

| | |
|-------|---|
| bit 3 | T32: 32 位定时器模式选择位 ⁽³⁾ 1 = Timerx 和 Timery 形成一个 32 位定时器 0 = Timerx 和 Timery 用作两个 16 位定时器 在 32 位模式下, T3CON 控制位不影响 32 位定时器的。 工作。 |
| bit 2 | 未实现: 读为 0 |
| bit 1 | TCS: Timerx 时钟源选择位 ⁽²⁾ 1 = 由 TECS<1:0> 选择的定时器源 0 = 内部时钟 (Fosc/2) |
| bit 0 | 未实现: 读为 0 |

- 注**
- 1: 在定时器运行 (TON = 1) 时更改 TxCON 的值会导致定时器预分频计数器复位, 因此不建议这样做。
 - 2: 如果 TCS = 1 且 TECS<1:0> = x1, 则必须将选定的外部定时器输入 (TMRCK 或 TxCK) 配置给可用的 RPN/RPIn 引脚。更多信息, 请参见第 11.4 节 “外设引脚选择 (PPS)”。
 - 3: 在 T4CON 中, 实现了 T45 位而不是 T32 来选择 32 位模式。在 32 位模式下, T3CON 或 T5CON 控制位不影响 32 位定时器的。
工作。

PIC24FJ256GA412/GB412 系列

寄存器 13-2: TyCON: TIMER3 和 TIMER5 控制寄存器⁽¹⁾

| | | | | | | | |
|--------------------|-----|----------------------|-----|-----|-----|------------------------|------------------------|
| R/W-0 | U-0 | R/W-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| TON ⁽²⁾ | — | TSIDL ⁽²⁾ | — | — | — | TECS1 ^(2,3) | TECS0 ^(2,3) |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|----------------------|-----------------------|-----------------------|-----|-----|----------------------|-----|
| U-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 | U-0 |
| — | TGATE ⁽²⁾ | TCKPS1 ⁽²⁾ | TCKPS0 ⁽²⁾ | — | — | TCS ^(2,3) | — |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **TON:** Timery 使能位⁽²⁾
 1 = 启动 16 位 Timery
 0 = 停止 16 位 Timery
- bit 14 **未实现:** 读为 0
- bit 13 **TSIDL:** Timery 空闲模式停止位⁽²⁾
 1 = 当器件进入空闲模式时, 模块停止工作
 0 = 在空闲模式下模块继续工作
- bit 12-10 **未实现:** 读为 0
- bit 9-8 **TECS<1:0>:** Timery 扩展时钟源选择位 (当 TCS = 1 时选择)^(2,3)
 11 = 通用定时器 (TMRCK) 外部输入
 10 = LPRC 振荡器
 01 = TxCK 外部时钟输入
 00 = SOSC
- bit 7 **未实现:** 读为 0
- bit 6 **TGATE:** Timery 门控时间累加使能位⁽²⁾
 当 TCS = 1 时:
 该位被忽略。
 当 TCS = 0 时:
 1 = 使能门控时间累加
 0 = 禁止门控时间累加
- bit 5-4 **TCKPS<1:0>:** Timery 输入时钟预分频比选择位⁽²⁾
 11 = 1:256
 10 = 1:64
 01 = 1:8
 00 = 1:1
- bit 3-2 **未实现:** 读为 0
- bit 1 **TCS:** Timery 时钟源选择位^(2,3)
 1 = 来自 TyCK 引脚的外部时钟 (上升沿)
 0 = 内部时钟 (Fosc/2)
- bit 0 **未实现:** 读为 0

- 注**
- 1: 在定时器运行 (TON = 1) 时更改 TyCON 的值会导致定时器预分频计数器复位, 因此不建议这样做。
 - 2: 当使能 32 位操作 (T2CON<3> 或 T4CON<3> = 1) 时, 这些位对 Timery 的操作没有影响; 所有定时器功能都通过 T2CON 和 T4CON 进行设置。
 - 3: 如果 TCS = 1 且 TECS<1:0> = x1, 则必须将选定的外部定时器输入 (TyCK) 配置给可用的 RPN/RPI_n 引脚。更多信息, 请参见第 11.4 节“外设引脚选择 (PPS)”。

14.0 捕捉 / 比较 / PWM / 定时器模块 (MCCP 和 SCCP)

注： 本数据手册总结了 PIC24F 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。关于 MCCP/SCCP 模块的更多信息，请参见《dsPIC33/PIC24 系列参考手册》的“捕捉 / 比较 / PWM / 定时器 (MCCP 和 SCCP)” (DS33035)。

PIC24FJ256GA412/GB412 系列器件包含几个捕捉 / 比较 / PWM / 定时器基本模块，这些模块提供了先前 PIC24F 器件的三种不同外设的功能。该模块可在以下三种主要模式下工作：

- 通用定时器
- 输入捕捉
- 输出比较 / PWM

该模块以两种不同的形式提供，通过模块可产生的 PWM 输出数量来区分。单输出模块 (SCCP) 仅提供一路 PWM 输出。多输出模块 (MCCP) 可以提供最多 6 路输出和一系列广泛的电源控制功能，具体取决于特定器件的引脚数。模块的所有其他功能都是相同的。

在任何时候，SCCP 和 MCCP 模块只能在三种主要模式下工作。除非模块重新配置为新模式，否则其他模式不可用。

图 14-1 给出了该模块的概念框图。所有三种模式共用一个时基发生器和一个公共定时器寄存器对 (CCPxTMRH/L)；其他共用硬件组件在特定模式需要时增加。

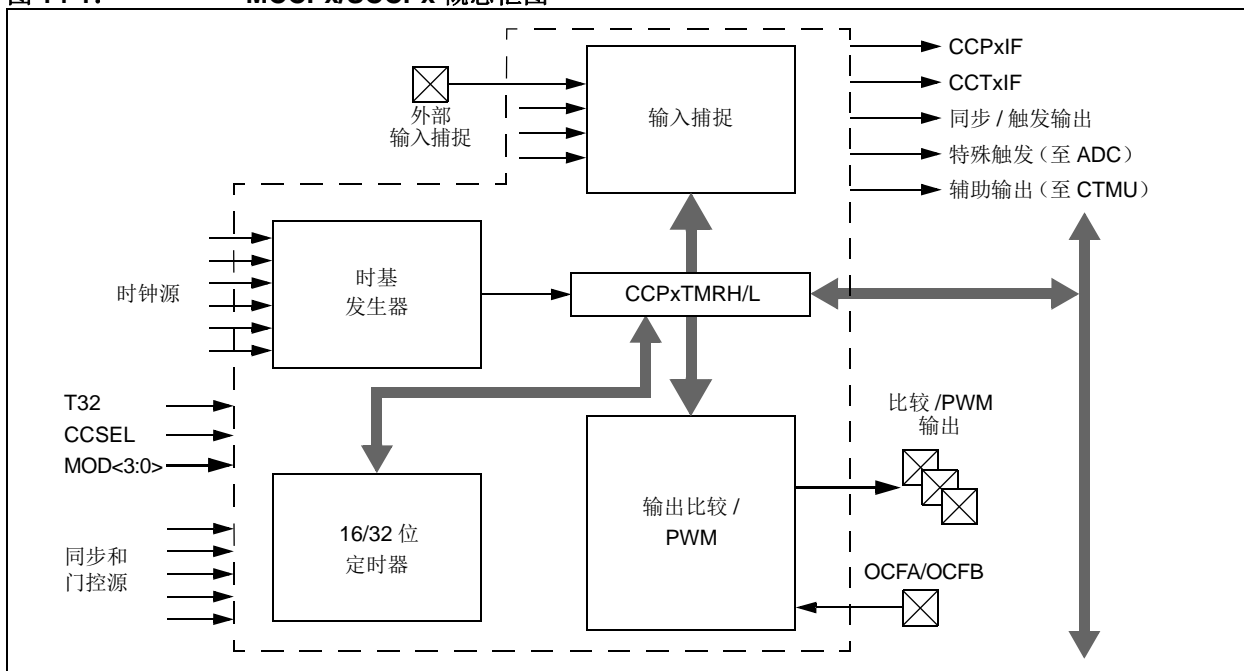
每个模块总共具有 7 个控制和状态寄存器：

- CCPxCON1L (寄存器 14-1)
- CCPxCON1H (寄存器 14-2)
- CCPxCON2L (寄存器 14-3)
- CCPxCON2H (寄存器 14-4)
- CCPxCON3L (寄存器 14-5)
- CCPxCON3H (寄存器 14-6)
- CCPxSTATL (寄存器 14-7)

每个模块还包含 8 个缓冲寄存器 / 计数器寄存器，用作定时器值寄存器或数据存放缓冲寄存器：

- CCPxTMRH/CCPxTMRL (CCPx 定时器高位字 / 低位字计数器)
- CCPxPRH/CCPxPRL (CCPx 定时器周期高位字 / 低位字)
- CCPxRAH/CCPxRAL (CCPx 主输出比较数据高位字 / 低位字缓冲寄存器)
- CCPxRBH/CCPxRBL (CCPx 辅助输出比较数据高位字 / 低位字缓冲寄存器)
- CCPxBUFH/CCPxBUFL (CCPx 输入捕捉高位字 / 低位字缓冲寄存器)

图 14-1: MCCPx/SCCPx 概念框图



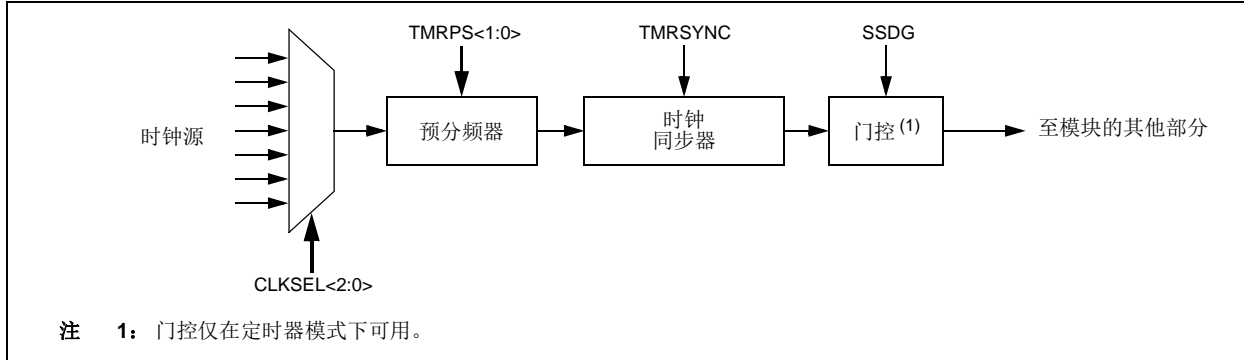
PIC24FJ256GA412/GB412 系列

14.1 时基发生器

定时器时钟发生器 (TCG) 可使用单片机上已可用的时钟信号之一, 生成用作模块内部时基的时钟。它在模块的三种主要模式中用作模块的时间参考。图 14-2 给出了内部时基的图示。

有 8 个输入可供时钟发生器使用, 输入使用 CLKSEL<2:0> 位 (CCPxCON1L<10:8>) 进行选择。可用的时钟源包括 FRC 与 LPRC、辅助振荡器和 TCKI 外部时钟输入。系统时钟是默认的时钟源 (CLKSEL<2:0> = 000)。

图 14-2: 定时器时钟发生器



14.2 通用定时器

当 CCSEL = 0 且 MOD<3:0> = 0000 时, 就会选择定时器模式。定时器可以作为 32 位定时器或双 16 位定时器工作, 具体取决于 T32 位的设置 (表 14-1)。

表 14-1: 定时器工作模式

| T32 (CCPxCON1L<5>) | 工作模式 |
|-----------------------|---------------|
| 0 | 双定时器模式 (16 位) |
| 1 | 定时器模式 (32 位) |

双 16 位定时器模式提供简单的定时器功能, 具有两个独立的 16 位定时器/计数器。主定时器使用 CCPxTMRL 和 CCPxPRL。只有主定时器可以与器件上的其他模块进行交互。它可以产生由其他 MCCP 模块使用的 MCCPx 同步输出信号。此外, 它还可以使用由其他模块产生的 SYNC<4:0> 位信号。

辅助定时器使用 CCPxTMRH 和 CCPxPRH。它仅可用作调度 CPU 事件的定期中断源。它不会产生类似于主时基的输出同步/触发信号。在双定时器模式下, CCPx 辅助定时器周期寄存器 CCPxPRH 可产生 MCCP 比较事件 (CCPxIF), 供器件上的许多其他模块使用。

32 位定时器模式将 CCPxTMRL 和 CCPxTMRH 寄存器一起使用, 作为单个 32 位定时器。当 CCPxTMRL 发生溢出时, CCPxTMRH 将增 1。在需要跟踪长时间周期时, 该模式可以提供简单的定时器功能。请注意, 应先将 T32 位 (CCPxCON1L<5>) 置 1, 然后再通过写入 CCPxTMRL 或 CCPxPRH 寄存器来初始化 32 位定时器。

14.2.1 同步和触发操作

在 16 位和 32 位模式下, 定时器还可以进行同步操作或触发操作。两者均使用 SYNC<4:0> 位 (CCPxCON1H<4:0>) 来确定输入信号源。不同之处在于信号如何影响定时器。

在同步操作中, 当通过 SYNC<4:0> 选择的输入置为有效时, 定时器会发生复位或清零。定时器将立即重新从零开始计数, 除非由于某种其他原因而受阻。每当 TRIGEN 位 (CCPxCON1H<7>) 清零时, 就将使用同步操作。SYNC<4:0> 可以具有除 11111 之外的任何值。

在触发操作中, 定时器会一直保持复位状态, 直到通过 SYNC<4:0> 选择的输入置为有效为止; 发生该事件时, 定时器会开始计数。每当 TRIGEN 位置 1 时, 就将使用触发操作。在触发模式下, 只要 CCPTRIG 位 (CCPxSTATL<7>) 置 1, 定时器就会在触发事件后继续运行。要清零 CCPTRIG, 必须通过将 TRCLR 位 (CCPxSTATL<5>) 置 1 来清除触发事件, 复位定时器, 并将其保持为零, 直到发生另一个触发事件。在 PIC24FJ256GA412/GB412 系列器件上, 只有系统时钟为时基源 (CLKSEL<2:0> = 000) 时, 才能使用触发操作。

PIC24FJ256GA412/GB412 系列

图 14-3: 双 16 位定时器模式

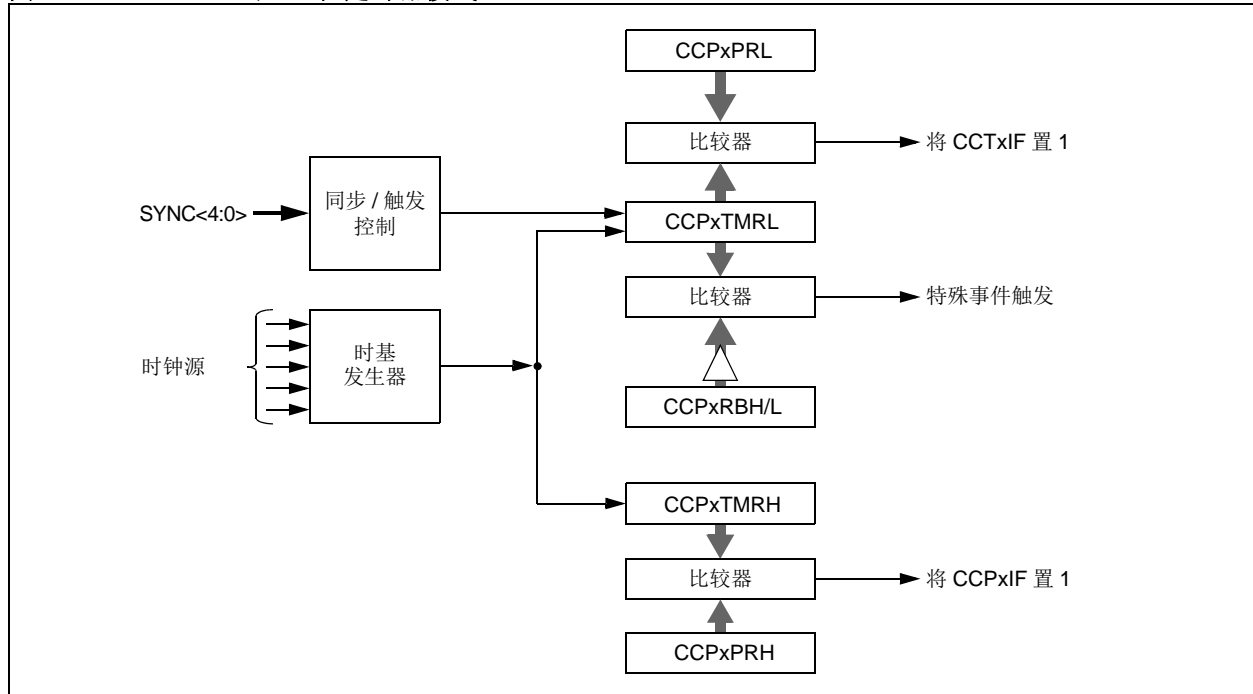
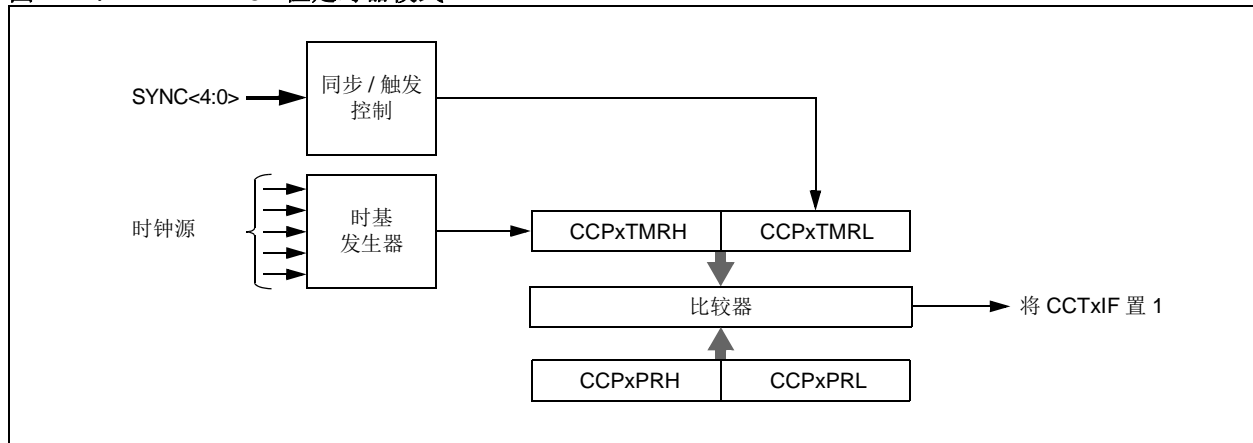


图 14-4: 32 位定时器模式



PIC24FJ256GA412/GB412 系列

14.3 输出比较模式

输出比较模式会将定时器寄存器值与一个或两个比较寄存器的值进行比较。在发生比较匹配事件时，输出比较 x 模块可以产生单个输出跳变或

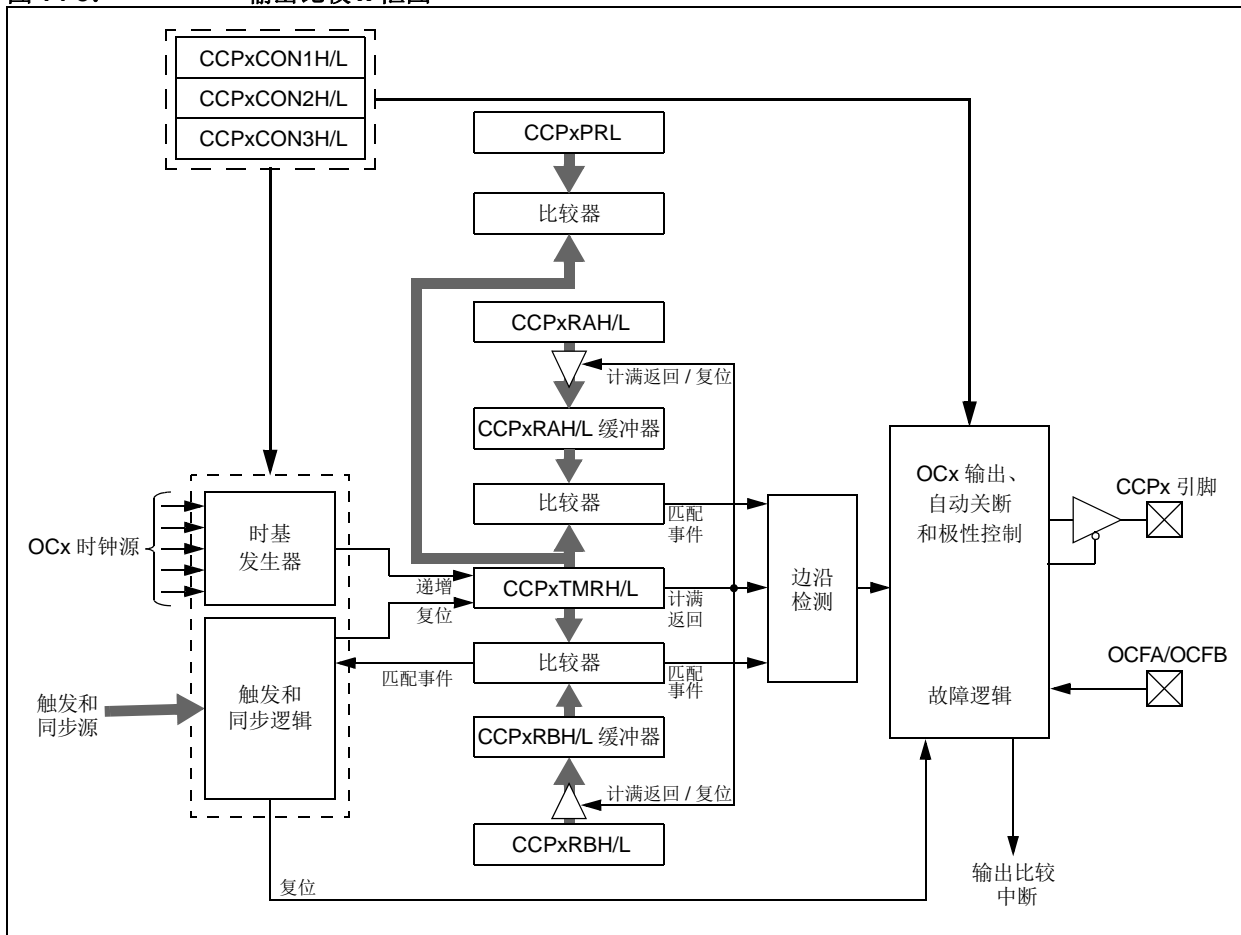
一连串输出脉冲。类似于大多数 PIC® MCU 外设，输出比较 x 模块也可以在发生比较匹配事件时产生中断。

表 14-2 列出了在输出比较模式下可用的各种模式。

表 14-2: 输出比较 /PWM 模式

| MOD<3:0> (CCPxCON1L<3:0>) | T32 (CCPxCON1L<5>) | 工作模式 |
|------------------------------|-----------------------|--------------------|
| 0001 | 0 | 在比较匹配时输出高电平 (16 位) |
| 0001 | 1 | 在比较匹配时输出高电平 (32 位) |
| 0010 | 0 | 在比较匹配时输出低电平 (16 位) |
| 0010 | 1 | 在比较匹配时输出低电平 (32 位) |
| 0011 | 0 | 在比较匹配时输出翻转 (16 位) |
| 0011 | 1 | 在比较匹配时输出翻转 (32 位) |
| 0100 | 0 | 双边沿比较 (16 位) |
| 0101 | 0 | 双边沿比较 (16 位缓冲) |
| 0110 | 0 | 中心对齐脉冲 (16 位缓冲) |
| 0111 | 0 | 可变频率脉冲 (16 位) |
| 0111 | 1 | 可变频率脉冲 (32 位) |

图 14-5: 输出比较 x 框图



PIC24FJ256GA412/GB412 系列

14.4 输入捕捉模式

输入捕捉模式用于在输入引脚上或其他内部触发源上有事件发生时，捕捉来自独立时基的定时器值。输入捕捉功能在需要进行频率（时间周期）和脉冲测量的应用中很有用。图 14-6 给出了输入捕捉模式的简化框图。

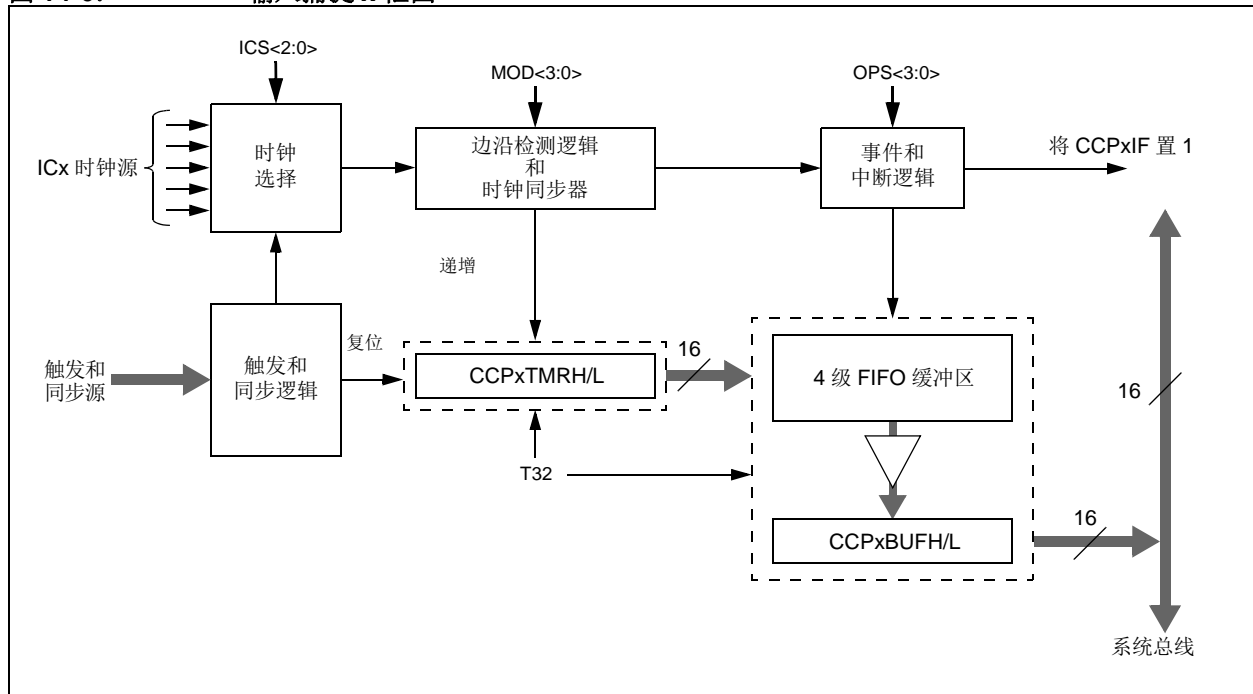
输入捕捉模式使用专用的 16/32 位同步递增定时器来实现捕捉功能。当发生捕捉事件时，定时器值将写入 FIFO。内部值可以使用 CCPxTMRH/L 寄存器读取（具有同步延时）。

要使用输入捕捉模式，必须将 CCSEL 位 (CCPxCON1L<4>) 置 1。T32 和 MOD<3:0> 位用于选择适当的捕捉模式，如表 14-3 所示。

表 14-3: 输入捕捉模式

| MOD<3:0> (CCPxCON1L<3:0>) | T32 (CCPxCON1L<5>) | 工作模式 |
|------------------------------|-----------------------|------------------------|
| 0000 | 0 | 边沿检测 (16 位捕捉) |
| 0000 | 1 | 边沿检测 (32 位捕捉) |
| 0001 | 0 | 每个上升沿 (16 位捕捉) |
| 0001 | 1 | 每个上升沿 (32 位捕捉) |
| 0010 | 0 | 每个下降沿 (16 位捕捉) |
| 0010 | 1 | 每个下降沿 (32 位捕捉) |
| 0011 | 0 | 每个上升/下降沿 (16 位捕捉) |
| 0011 | 1 | 每个上升/下降沿 (32 位捕捉) |
| 0100 | 0 | 每次出现第 4 个上升沿 (16 位捕捉) |
| 0100 | 1 | 每次出现第 4 个上升沿 (32 位捕捉) |
| 0101 | 0 | 每次出现第 16 个上升沿 (16 位捕捉) |
| 0101 | 1 | 每次出现第 16 个上升沿 (32 位捕捉) |

图 14-6: 输入捕捉 x 框图



PIC24FJ256GA412/GB412 系列

14.5 辅助输出

MCCPx 和 SCCPx 模块具有一个辅助输出，使其他外设可以接入内部模块信号。辅助输出用于连接到其他 MCCP 或 SCCP 模块，或者其他数字外设，从而提供以下类型的功能：

- 时基同步
- 外设触发和时钟输入
- 信号门控

输出信号的类型使用 AUXOUT<1:0> 控制位 (CCPxCON2H<4:3>) 选择。此外，输出信号的类型还取决于模块的工作模式。

在 PIC24FJ256GA412/GB412 系列器件上，只有 CTMU 放电触发可以接入辅助输出信号。

表 14-4: 辅助输出

| AUXOUT<1:0> | CCSEL | MOD<3:0> | 备注 | 信号说明 |
|-------------|-------|-------------------|--------|--------------|
| 00 | x | xxxx | 禁止辅助输出 | 无输出 |
| 01 | 0 | 0000 | 时基模式 | 时基周期复位或计满返回 |
| 10 | | | | 特殊事件触发输出 |
| 11 | | | | 无输出 |
| 01 | 0 | 0001 至 1111 | 输出比较模式 | 时基周期复位或计满返回 |
| 10 | | | | 输出比较事件信号 |
| 11 | | | | 输出比较信号 |
| 01 | 1 | xxxxx | 输入捕捉模式 | 时基周期复位或计满返回 |
| 10 | | | | 反映 ICDIS 位的值 |
| 11 | | | | 输入捕捉事件信号 |

PIC24FJ256GA412/GB412 系列

寄存器 14-1: CCPxCON1L: CCPx 控制 1 低位字寄存器

| | | | | | | | |
|--------|-----|---------|-----|---------|---------|---------|---------|
| R/W-0 | U-0 | R/W-0 | r-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| CCPON | — | CCPSIDL | — | TMRSYNC | CLKSEL2 | CLKSEL1 | CLKSEL0 |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|--------|--------|-------|-------|-------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| TMRPS1 | TMRPS0 | T32 | CCSEL | MOD3 | MOD2 | MOD1 | MOD0 |
| bit 7 | | | | | | bit 0 | |

| | | | |
|--------------|---------|----------------|--------|
| 图注: | r = 保留位 | | |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

- bit 15 **CCPON:** CCPx 模块使能位
1 = 使用由 MOD<3:0> 控制位指定的工作模式使能模块
0 = 禁止模块
- bit 14 **未实现:** 读为 0
- bit 13 **CCPSIDL:** CCPx 空闲模式停止位
1 = 当器件进入空闲模式时, 模块停止工作
0 = 在空闲模式下模块继续工作
- bit 12 **保留:** 保持为 0
- bit 11 **TMRSYNC:** 时基时钟同步位
1 = 选择异步模块时基时钟, 并与内部系统时钟进行同步 (CLKSEL<2:0> ≠ 000)
0 = 选择同步模块时基时钟, 不需要同步 (CLKSEL<2:0> = 000)
- bit 10-8 **CLKSEL<2:0>:** CCPx 时基时钟选择位
111 = 外部 TCKIB 输入
110 = 外部 TCKIA 输入
101 = CLC1
100 = 2 * 系统时钟
011 = CLCx 输出, 由 MCCPx 或 SCCPx 模块决定 (见表 14-5)
010 = 辅助振荡器 (SOSC)
001 = 参考时钟 (REFO)
000 = 系统时钟 (Tcy)
- bit 7-6 **TMRPS<1:0>:** 时基预分频比选择位
11 = 1:64 预分频比
10 = 1:16 预分频比
01 = 1:4 预分频比
00 = 1:1 预分频比
- bit 5 **T32:** 32 位时基选择位
1 = 对于定时器使用 32 位时基, 单边沿输出比较或输入捕捉功能
0 = 对于定时器使用 16 位时基, 单边沿输出比较或输入捕捉功能
- bit 4 **CCSEL:** 捕捉 / 比较模式选择位
1 = 输入捕捉外设
0 = 输出比较 / PWM / 定时器外设 (确切功能由 MOD<3:0> 位选择)

PIC24FJ256GA412/GB412 系列

寄存器 14-1: CCPxCON1L: CCPx 控制 1 低位字寄存器 (续)

bit 3-0 **MOD<3:0>**: CCPx 模式选择位

CCSEL = 1 (输入捕捉模式) 时:

1xxx = 保留
011x = 保留
0101 = 在每次出现第 16 个上升沿时进行捕捉
0100 = 在每次出现第 4 个上升沿时进行捕捉
0011 = 在每个上升沿和下降沿进行捕捉
0010 = 在每个下降沿进行捕捉
0001 = 在每个上升沿进行捕捉
0000 = 在每个上升沿和下降沿进行捕捉 (边沿检测模式)

CCSEL = 0 (输出比较 / 定时器模式) 时:

1111 = 外部输入模式: 禁止脉冲发生器, 源通过 ICS<2:0> 选择
1110 = 保留
110x = 保留
10xx = 保留
0111 = 可变频率脉冲模式
0110 = 中心对齐脉冲比较模式, 进行缓冲
0101 = 双边沿比较模式, 进行缓冲
0100 = 双边沿比较模式
0011 = 16 位 /32 位单边沿模式, 在发生比较匹配时翻转输出
0010 = 16 位 /32 位单边沿模式, 在发生比较匹配时将输出驱动为低电平
0001 = 16 位 /32 位单边沿模式, 在发生比较匹配时将输出驱动为高电平
0000 = 16 位 /32 位定时器模式, 禁止输出功能

表 14-5: CLC 时钟源选择 (CLKSEL<2:0> = 011)

| MCCP/SCCP 模块 | MCCP1 | MCCP2 | MCCP3 | SCCP4 | SCCP5 | SCCP6 | SCCP7 |
|---------------|-------|-------|-------|-------|-------|-------|-------|
| 用于时钟源的 CLC 模块 | 1 | 2 | 3 | 1 | 2 | 3 | 4 |

PIC24FJ256GA412/GB412 系列

寄存器 14-2: CCPxCON1H: CCPx 控制 1 高位字寄存器

| | | | | | | | |
|-----------------------|-----------------------|-----|-----|---------------------|---------------------|---------------------|---------------------|
| R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| OPSSRC ⁽¹⁾ | RTRGEN ⁽²⁾ | — | — | OPS3 ⁽³⁾ | OPS2 ⁽³⁾ | OPS1 ⁽³⁾ | OPS0 ⁽³⁾ |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|--------|---------|---------|-------|-------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| TRIGEN | ONESHOT | ALTSYNC | SYNC4 | SYNC3 | SYNC2 | SYNC1 | SYNC0 |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **OPSSRC:** 输出后分频器源选择位 ⁽¹⁾
 1 = 输出后分频器对模块触发输出事件进行分频
 0 = 输出后分频器对时基中断事件进行分频
- bit 14 **RTRGEN:** 重新触发使能位 ⁽²⁾
 1 = 当 TRIGEN 位 = 1 时可以重新触发时基
 0 = 当 TRIGEN 位 = 1 时不能重新触发时基
- bit 13-12 **未实现:** 读为 0
- bit 11-8 **OPS3<3:0>:** CCPx 中断输出后分频比选择位 ⁽³⁾
 1111 = 在每次发生第 16 次时基周期匹配时产生中断
 1110 = 在每次发生第 15 次时基周期匹配时产生中断
 ...
 0100 = 在每次发生第 5 次时基周期匹配时产生中断
 0011 = 在每次发生第 4 次时基周期匹配或第 4 次输入捕捉事件时产生中断
 0010 = 在每次发生第 3 次时基周期匹配或第 3 次输入捕捉事件时产生中断
 0001 = 在每次发生第 2 次时基周期匹配或第 2 次输入捕捉事件时产生中断
 0000 = 在每次发生时基周期匹配或输入捕捉事件时产生中断
- bit 7 **TRIGEN:** CCPx 触发使能位
 1 = 使能时基的触发操作
 0 = 禁止时基的触发操作
- bit 6 **ONESHOT:** 单脉冲模式使能位
 1 = 使能单脉冲触发模式; 触发持续时间由 OSCNT<2:0> 设置
 0 = 禁止单脉冲触发模式
- bit 5 **ALTSYNC:** CCPx 时钟选择位
 1 = 使用备用信号作为模块同步输出信号
 0 = 模块同步输出信号为时基复位 / 计满返回事件
- bit 4-0 **SYNC<4:0>:** CCPx 同步源选择位
 关于输入的定义, 请参见表 14-6。

- 注**
- 1: 该控制位在输入捕捉模式下没有任何作用。
 - 2: 当 TRIGEN = 0 时, 该控制位没有任何作用。
 - 3: 对于输入捕捉模式, 输出后分频比设置为 1:5 至 1:16 (0100 至 1111) 会导致 FIFO 缓冲区溢出。

PIC24FJ256GA412/GB412 系列

表 14-6: 同步源

| SYNC<4:0> | 同步源 |
|---------------|--|
| 00000 | 无; 定时器在发生 CCPxPRH/L 匹配或值达到 FFFFh 时计满返回 |
| 00001 | 模块自己的定时器同步输出 |
| 00010 | MCCP1 同步输出 |
| 00011 | MCCP2 同步输出 |
| 00100 | MCCP3 同步输出 |
| 00101 | SCCP4 同步输出 |
| 00110 | SCCP5 同步输出 |
| 00111 | SCCP6 同步输出 |
| 01000 | SCCP7 同步输出 |
| 01001 | INT0 |
| 01010 | INT1 |
| 01011 | INT2 |
| 01100 至 01111 | 未使用 |
| 10000 | CLC1 输出 ⁽¹⁾ |
| 10010 | CLC2 输出 ⁽¹⁾ |
| 10011 | CLC3 输出 ⁽¹⁾ |
| 10100 | CLC4 输出 ⁽¹⁾ |
| 10101 至 10111 | 未使用 |
| 11000 | 比较器 3 触发 |
| 11001 | 比较器 2 触发 |
| 11010 | 比较器 1 触发 |
| 11011 | A/D ⁽¹⁾ |
| 11100 | CTMU 触发 |
| 11101 和 11110 | 未使用 |
| 11111 | 无; 定时器自动计满返回 (FFFFh → 0000h) |

注 1: 只有以同步模式使用源模块时, 这些源才可用。

PIC24FJ256GA412/GB412 系列

寄存器 14-3: CCPxCON2L: CCPx 控制 2 低位字寄存器

| | | | | | | | |
|---------|-------|-------|-------|-------|-------|-------|-------|
| R/W-0 | R/W-0 | U-0 | R/W-0 | U-0 | U-0 | U-0 | U-0 |
| PWMRSEN | ASDGM | — | SSDG | — | — | — | — |
| bit 15 | | | | | | bit 8 | |
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| ASDG7 | ASDG6 | ASDG5 | ASDG4 | ASDG3 | ASDG2 | ASDG1 | ASDG0 |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **PWMRSEN:** CCPx PWM 重启使能位
 1 = 在关断输入结束之后, ASEVT 位在下一个 PWM 周期开始时自动清零
 0 = 必须用软件清零 ASEVT 位, 才会恢复输出引脚上的 PWM 活动
- bit 14 **ASDGM:** CCPx 自动关断门控模式使能位
 1 = 等到下一次时基复位或计满返回时才发生关断
 0 = 立即发生关断事件
- bit 13 **未实现:** 读为 0
- bit 12 **SSDG:** CCPx 软件关断 / 门控控制位
 1 = 手动强制自动关断、定时器时钟门控或输入捕捉信号门控事件 (ASDGM 位的设置仍然适用)
 0 = 模块正常工作
- bit 11-8 **未实现:** 读为 0
- bit 7-0 **ASDG<7:0>:** CCPx 自动关断 / 门控源使能位
 1 = 使能 ASDGx 源 n (关于自动关断 / 门控源, 请参见表 14-7)
 0 = 禁止 ASDGx 源 n

表 14-7: 自动关断和门控源

| ASDG<x> 位 | 自动关断 / 门控源 | | | | | | |
|--------------|------------|---------|---------|------------|---------|---------|---------|
| | MCCP1 | MCCP2 | MCCP3 | SCCP4 | SCCP5 | SCCP6 | SCCP7 |
| 0 | 比较器 1 输出 | | | | | | |
| 1 | 比较器 2 输出 | | | | | | |
| 2 | 比较器 3 输出 | | | | | | |
| 3 | SCCP4 输出比较 | | | MCCP1 输出比较 | | | |
| 4 | SCCP5 输出比较 | | | MCCP2 输出比较 | | | |
| 5 | CLC1 输出 | CLC2 输出 | CLC3 输出 | CLC1 输出 | CLC2 输出 | CLC3 输出 | CLC4 输出 |
| 6 | OCFA 故障输入 | | | | | | |
| 7 | OCFB 故障输入 | | | | | | |

PIC24FJ256GA412/GB412 系列

寄存器 14-4: CCPxCON2H: CCPx 控制 2 高位字寄存器

| | | | | | | | |
|---------|-----|----------------------|----------------------|----------------------|----------------------|----------------------|-------|
| R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| OENSYNC | — | OCFEN ⁽¹⁾ | OCEEN ⁽¹⁾ | OCDEN ⁽¹⁾ | OCCEN ⁽¹⁾ | OCBEN ⁽¹⁾ | OCAEN |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|--------|--------|-----|---------|---------|-------|-------|-------|
| R/W-0 | R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| ICGSM1 | ICGSM0 | — | AUXOUT1 | AUXOUT0 | ICS2 | ICS1 | ICS0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **OENSYNC:** 输出使能同步位
 1 = 由输出使能位产生的更新在下次时基复位或计满返回时发生
 0 = 由输出使能位产生的更新立即发生
- bit 14 **未实现:** 读为 0
- bit 13-8 **OC<F:A>EN:** 输出使能 / 转向控制位 ⁽¹⁾
 1 = OCx 引脚由 CCPx 模块控制, 并产生输出比较或 PWM 信号
 0 = OCx 引脚不由 CCPx 模块控制; 引脚可供端口逻辑或引脚上多路复用的另一个外设使用
- bit 7-6 **ICGSM<1:0>:** 输入捕捉门控源模式控制位
 11 = 保留
 10 = 单脉冲模式: 来自门控源的下降沿禁止以后的捕捉事件 (ICDIS = 1)
 01 = 单脉冲模式: 来自门控源的上升沿使能以后的捕捉事件 (ICDIS = 0)
 00 = 电平敏感模式: 来自门控源的高电平将使能以后的捕捉事件; 低电平将禁止以后的捕捉事件
- bit 5 **未实现:** 读为 0
- bit 4-3 **AUXOUT<1:0>:** 辅助输出信号事件选择位
 11 = 输入捕捉或输出比较事件; 在定时器模式下无信号
 10 = 信号输出由模块工作模式定义 (见表 14-4)
 01 = 时基计满返回事件 (所有模式)
 00 = 禁止
- bit 2-0 **ICS<2:0>:** 输入捕捉源选择位
 111 = CLC4 输出
 110 = CLC3 输出
 101 = CLC2 输出
 100 = CLC1 输出
 011 = 比较器 3 输出
 010 = 比较器 2 输出
 001 = 比较器 1 输出
 000 = MCCP 输入捕捉 x (ICMx) 引脚

注 1: OCFEN 至 OCBEN (bit<13:9>) 仅在 MCCPx 模块中实现。

PIC24FJ256GA412/GB412 系列

寄存器 14-5: CCPxCON3L: CCPx 控制 3 低位字寄存器⁽¹⁾

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-------|-----|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|-----|---------|-------|-------|-------|-------|-------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | DT<5:0> | | | | | |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 15-6 **未实现:** 读为 0
 bit 5-0 **DT<5:0>:** CCPx 死区选择位
 111111 = 在互补输出信号之间插入 63 个死区延时周期
 111110 = 在互补输出信号之间插入 62 个死区延时周期
 ...
 000010 = 在互补输出信号之间插入 2 个死区延时周期
 000001 = 在互补输出信号之间插入 1 个死区延时周期
 000000 = 禁止死区逻辑

注 1: 该寄存器仅在 MCCPx 模块中实现。

PIC24FJ256GA412/GB412 系列

寄存器 14-6: CCPxCON3H: CCPx 控制 3 高位字寄存器

| | | | | | | | |
|--------|--------|--------|--------|-----|----------------------|----------------------|----------------------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| OETRIG | OSCNT2 | OSCNT1 | OSCNT0 | — | OUTM2 ⁽¹⁾ | OUTM1 ⁽¹⁾ | OUTM0 ⁽¹⁾ |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|--------|-----------------------|---------|---------|------------------------|------------------------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | POLACE | POLBDF ⁽¹⁾ | PSSACE1 | PSSACE0 | PSSBDF1 ⁽¹⁾ | PSSBDF0 ⁽¹⁾ |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **OETRIG:** CCPx 死区选择位
 1 = 对于触发模式 (TRIGEN = 1): 只有在触发之后, 模块才驱动使能的输出引脚
 0 = 正常输出引脚操作
- bit 14-12 **OSCNT<2:0>:** 单脉冲事件计数位
 111 = 将单脉冲事件延长 7 个时基周期 (总共 8 个时基周期)
 110 = 将单脉冲事件延长 6 个时基周期 (总共 7 个时基周期)
 101 = 将单脉冲事件延长 5 个时基周期 (总共 6 个时基周期)
 100 = 将单脉冲事件延长 4 个时基周期 (总共 5 个时基周期)
 011 = 将单脉冲事件延长 3 个时基周期 (总共 4 个时基周期)
 010 = 将单脉冲事件延长 2 个时基周期 (总共 3 个时基周期)
 001 = 将单脉冲事件延长 1 个时基周期 (总共 2 个时基周期)
 000 = 不延长单脉冲触发事件
- bit 11 **未实现:** 读为 0
- bit 10-8 **OUTM<2:0>:** PWMx 输出模式控制位 ⁽¹⁾
 111 = 保留
 110 = 输出扫描模式
 101 = 有刷直流输出模式, 正向
 100 = 有刷直流输出模式, 反向
 011 = 保留
 010 = 半桥输出模式
 001 = 推挽输出模式
 000 = 可转向单输出模式
- bit 7-6 **未实现:** 读为 0
- bit 5 **POLACE:** CCPx 输出引脚 OCxA、OCxC 和 OCxE 极性控制位
 1 = 输出引脚极性为低电平有效
 0 = 输出引脚极性为高电平有效
- bit 4 **POLBDF:** CCPx 输出引脚 OCxB、OCxD 和 OCxF 极性控制位 ⁽¹⁾
 1 = 输出引脚极性为低电平有效
 0 = 输出引脚极性为高电平有效
- bit 3-2 **PSSACE<1:0>:** PWMx 输出引脚 OCxA、OCxC 和 OCxE 关断状态控制位
 11 = 引脚在发生关断事件时驱动为有效
 10 = 引脚在发生关断事件时驱动为无效
 0x = 引脚在发生关断事件时为三态
- bit 1-0 **PSSBDF<1:0>:** PWMx 输出引脚 OCxB、OCxD 和 OCxF 关断状态控制位 ⁽¹⁾
 11 = 引脚在发生关断事件时驱动为有效
 10 = 引脚在发生关断事件时驱动为无效
 0x = 引脚在发生关断事件时处于高阻态

注 1: 这些位仅在 MCCPx 模块中实现。

PIC24FJ256GA412/GB412 系列

寄存器 14-7: CCPxSTATL: CCPx 状态寄存器

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|---------|-------|-------|-------|-------|-------|-------|-------|
| R-0 | W1-0 | W1-0 | R/C-0 | R/C-0 | R/C-0 | R/C-0 | R/C-0 |
| CCPTRIG | TRSET | TRCLR | ASEVT | SCEVT | ICDIS | ICOV | ICBNE |
| bit 7 | | | | | | | bit 0 |

| | | | |
|--------------|--------------|----------------|--------|
| 图注: | C = 可清零位 | | |
| R = 可读位 | W1 = 只可写 1 位 | U = 未实现位, 读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

- bit 15-8 **未实现:** 读为 0
- bit 7 **CCPTRIG:** CCPx 触发状态位
1 = 定时器已触发, 正在运行
0 = 定时器未触发, 保持在复位状态
- bit 6 **TRSET:** CCPx 触发置 1 请求位
在 TRIGEN = 1 时, 向该单元写入 1 可触发定时器 (该单元总是读为 0)。
- bit 5 **TRCLR:** CCPx 触发清零请求位
在 TRIGEN = 1 时, 向该单元写入 1 可取消定时器触发 (该单元总是读为 0)。
- bit 4 **ASEVT:** CCPx 自动关断事件状态 / 控制位
1 = 关断事件正在进行中; CCPx 输出处于关断状态
0 = CCPx 输出正常工作
- bit 3 **SCEVT:** 单边沿比较事件状态位
1 = 发生了单边沿比较事件
0 = 未发生单边沿比较事件
- bit 2 **ICDIS:** 输入捕捉 x 禁止位
1 = 输入捕捉 x 引脚 (ICx) 上的事件不产生捕捉事件
0 = 输入捕捉 x 引脚上的事件产生捕捉事件
- bit 1 **ICOV:** 输入捕捉 x 缓冲区溢出状态位
1 = 输入捕捉 x FIFO 缓冲区已溢出
0 = 输入捕捉 x FIFO 缓冲区未溢出
- bit 0 **ICBNE:** 输入捕捉 x 缓冲区状态位
1 = 输入捕捉 x 缓冲区具有可用数据
0 = 输入捕捉 x 缓冲区为空

PIC24FJ256GA412/GB412 系列

注:

15.0 带专用定时器的输入捕捉

注： 本数据手册总结了 PIC24F 系列器件的特性。但是不应把本手册当作无所不包的参考大全来使用。更多信息，请参见《dsPIC33/PIC24 系列参考手册》的“输入捕捉”（DS70000352）。该数据手册中的信息取代 FRM 中的信息。

PIC24FJ256GA412/GB412 系列中的器件包含 6 个独立的输入捕捉模块。每个模块都提供用于捕捉外部脉冲事件和生成中断的一系列配置和工作选项。

输入捕捉模块的主要特性包括：

- 通过级联两个相邻的模块，可通过硬件配置为所有 32 位工作模式
- 输出比较操作有同步和触发两种模式，最多有 30 个用户可选择的同步 / 触发源可供使用
- 用于捕捉和保持几个事件的定时器值的 4 级 FIFO 缓冲区
- 可配置中断产生
- 每个模块最多有 6 种时钟源可供使用，可驱动一个单独的内部 16 位计数器

该模块通过两个寄存器进行控制：ICxCON1（寄存器 15-1）和 ICxCON2（寄存器 15-2）。图 15-1 给出了该模块的一般框图。

15.1 一般工作模式

15.1.1 同步和触发模式

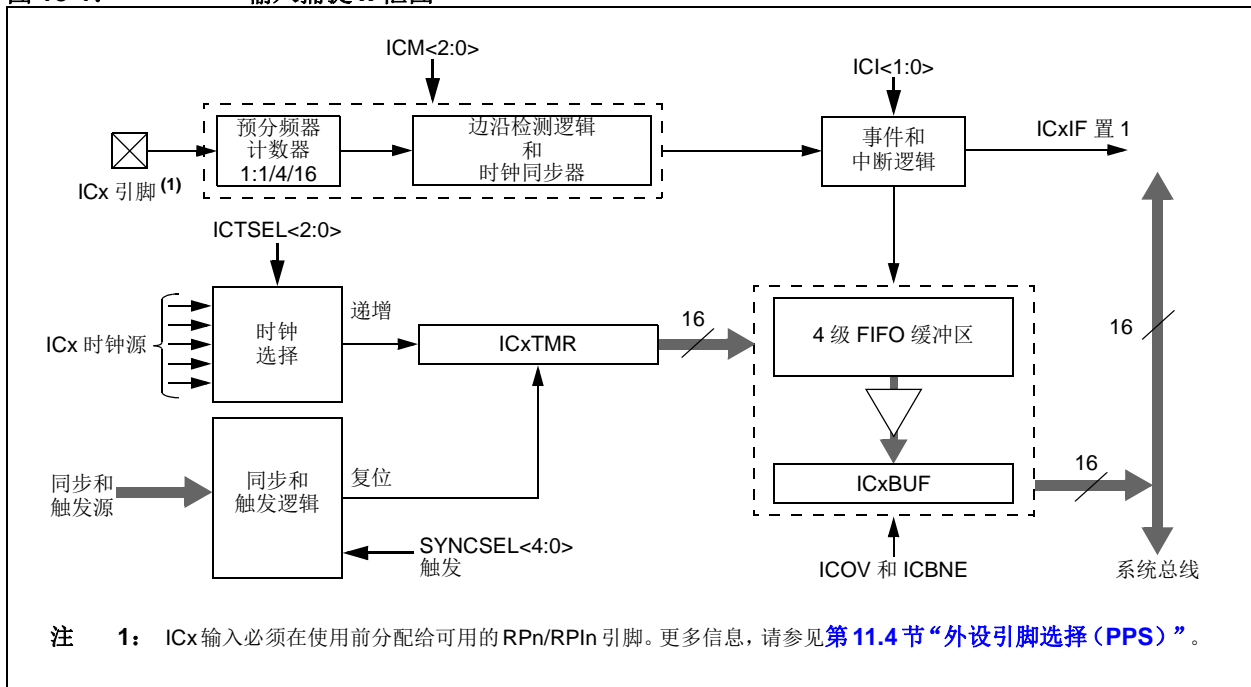
当输入捕捉模块在自由运行模式下工作时，内部的 16 位计数器 ICxTMR 会不断递增，并在每次溢出时从 FFFFh 回绕到 0000h。其周期会与选定的外部时钟源进行同步。发生捕捉事件时，内部计数器当前的 16 位值会被写入 FIFO 缓冲区。

在同步模式下，只要选定的时钟源被使能，模块就开始捕捉 ICx 引脚上的事件。只要选定的同步源发生事件，内部计数器就会复位。在触发模式下，模块在允许内部计数器运行之前会等待来自另一个内部模块的同步事件。

标准的自由运行操作通过将 SYNCSEL<4:0> 位（ICxCON2<4:0>）设置为 00000 并清零 ICTRIG 位（ICxCON2<7>）来选择。只要 SYNCSELx 位设置为除 00000 外的任何值，就可以选择同步和触发模式。可通过 ICTRIG 位选择同步或触发模式；将该位置 1 选择触发模式操作。在这两种模式下，SYNCSELx 位都可决定同步 / 触发源。

当 SYNCSELx 位设置为 00000 且 ICTRIG 置 1 时，模块工作在软件触发模式下。在这种情况下，通过手动置 1 TRIGSTAT 位（ICxCON2<6>）启动捕捉操作。

图 15-1: 输入捕捉 x 框图



PIC24FJ256GA412/GB412 系列

15.1.2 级联（32 位）模式

默认情况下，每个模块都以其自身的 16 位定时器独立运行。要提高分辨率，可将相邻的偶编号和奇编号模块配置为一个 32 位模块。（例如，模块 1 和模块 2 配对，模块 3 和模块 4 配对等。）奇数编号的模块输入捕捉 x (ICx) 为 32 位寄存器对提供低 16 位，而偶数编号的模块输入捕捉 y (ICy) 提供高 16 位。ICx 寄存器的折回操作会导致其相应的 ICy 寄存器递增 1。

对于这两个模块，级联操作都通过将 IC32 位 (ICxCON2<8>) 置 1 在硬件内完成配置。

15.2 捕捉操作

输入捕捉模块可配置为在 ICx 的上升沿或所有跳变处捕捉定时器值并产生中断。捕捉可以配置为在所有上升沿或仅仅一部分上升沿（每 4 个或 16 个）发生。可单独配置中断，使之在每个事件发生时，或者在一系列事件发生之后产生。

要为捕捉操作设置模块：

1. 将 ICx 输入配置为可用外设引脚选择引脚之一。
2. 如果要使用同步模式，在开始前禁止同步源。
3. 确保通过读 ICxBUF 删除了 FIFO 中的所有先前数据，直到 ICBNE 位 (ICxCON1<3>) 清零。
4. 设置 SYNCSELx 位 (ICxCON2<4:0>) 来获取所需的同步 / 触发源。
5. 设置 ICTSELx 位 (ICxCON1<12:10>) 来获取所需的时钟源。
6. 设置 ICIX 位 (ICxCON1<6:5>) 来获取所需的中断频率。
7. 选择同步或触发模式操作：
 - a) 确认 SYNCSELx 位未设置为 00000。
 - b) 对于同步模式，清零 ICTRIG 位 (ICxCON2<7>)。
 - c) 对于触发模式，将 ICTRIG 置 1，将 TRIGSTAT 位 (ICxCON2<6>) 清零。
8. 设置 ICMx 位 (ICxCON1<2:0>) 来获取所需的工作模式。
9. 使能选定的同步 / 触发源。

对于 32 位级联操作，设置步骤略有不同：

1. 将两个模块的 IC32 位 (ICyCON2<8> 和 ICxCON2<8>) 置 1，首先使能偶数编号的模块。这可以确保两个模块同时启动。
2. 将两个模块的 ICTSELx 和 SYNCSELx 位置 1，选择相同的同步 / 触发源以及时基源。先设置偶编号模块，再设置奇编号模块。两个模块必须使用相同的 ICTSELx 和 SYNCSELx 位设置。
3. 清零偶编号模块的 ICTRIG 位 (ICyCON2<7>)。这会强制该模块与奇编号模块同步运行，无论其触发设置如何。
4. 使用奇编号模块的 ICIX 位 (ICxCON1<6:5>) 来设置所需的中断频率。
5. 使用奇编号模块的 ICTRIG 位 (ICxCON2<7>) 来配置触发或同步模式操作。

注： 对于同步模式操作，使能同步源作为最后一个步骤。两个输入捕捉模块都将保持复位状态，直到使能同步源。

6. 使用奇编号模块的 ICMx 位 (ICxCON1<2:0>) 来设置所需的捕捉模式。

当使能时基和同步 / 触发源时，该模块为捕捉事件做好了准备。当 ICBNE 位 (ICxCON1<3>) 变为置 1 时，FIFO 中至少有一个捕捉值。读 FIFO 中的输入捕捉值，直到 ICBNE 清除为 0。

对于 32 位操作，读 ICxBUF 和 ICyBUF (ICxBUF 用于 lsw, ICyBUF 用于 msw) 获取完整的 32 位定时器值。当奇编号模块的 ICBNE 位 (ICxCON1<3>) 变为置 1 时，FIFO 缓冲区中至少有一个捕捉值。持续读缓冲寄存器，直到 ICBNE 清零（由硬件自动执行）。

PIC24FJ256GA412/GB412 系列

寄存器 15-1: ICxCON1: 输入捕捉 x 控制寄存器 1

| | | | | | | | |
|--------|-----|--------|---------|---------|---------|-------|-----|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 |
| — | — | ICSIDL | ICTSEL2 | ICTSEL1 | ICTSEL0 | — | — |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|-------|-------|----------|----------|---------------------|---------------------|---------------------|
| U-0 | R/W-0 | R/W-0 | R-0, HSC | R-0, HSC | R/W-0 | R/W-0 | R/W-0 |
| — | ICI1 | ICI0 | ICOV | ICBNE | ICM2 ⁽¹⁾ | ICM1 ⁽¹⁾ | ICM0 ⁽¹⁾ |
| bit 7 | | | | | | bit 0 | |

| | | | |
|--------------|------------------|----------------|--------|
| 图注: | HSC = 硬件置 1/ 清零位 | | |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 15-14 **未实现:** 读为 0

bit 13 **ICSIDL:** 输入捕捉 x 模块在空闲模式下停止的控制位

1 = 在 CPU 空闲模式下输入捕捉模块停止工作
0 = 在 CPU 空闲模式下输入捕捉模块继续工作

bit 12-10 **ICTSEL<2:0>:** 输入捕捉 x 定时器选择位

111 = 系统时钟 (Fosc/2)
110 = 保留
101 = 保留
100 = Timer1
011 = Timer5
010 = Timer4
001 = Timer2
000 = Timer3

bit 9-7 **未实现:** 读为 0

bit 6-5 **ICI<1:0>:** 每次中断的捕捉次数选择位

11 = 每 4 次捕捉事件中断一次
10 = 每 3 次捕捉事件中断一次
01 = 每 2 次捕捉事件中断一次
00 = 每次捕捉事件中断一次

bit 4 **ICOV:** 输入捕捉 x 溢出状态标志位 (只读)

1 = 发生了输入捕捉溢出
0 = 未发生输入捕捉溢出

bit 3 **ICBNE:** 输入捕捉 x 缓冲区空状态位 (只读)

1 = 输入捕捉缓冲区非空, 至少可以再读一个捕捉值
0 = 输入捕捉缓冲区为空

bit 2-0 **ICM<2:0>:** 输入捕捉 x 模式选择位 ⁽¹⁾

111 = 中断模式: 仅当器件处于休眠或空闲模式时, 输入捕捉可用作中断引脚 (只检测上升沿, 所有其他控制位都不适用)
110 = 未使用 (模块被禁止)
101 = 预分频器捕捉模式: 每 16 个上升沿捕捉一次
100 = 预分频器捕捉模式: 每 4 个上升沿捕捉一次
011 = 简单捕捉模式: 每个上升沿捕捉一次
010 = 简单捕捉模式: 每个下降沿捕捉一次
001 = 边沿检测捕捉模式: 每个边沿 (上升沿和下降沿) 捕捉一次; ICI<1:0> 位不控制该模式下的中断产生
000 = 输入捕捉模块关闭

注 1: ICx 输入也必须配置给可用的 RPN/RPIn 引脚。更多信息, 请参见第 11.4 节 “外设引脚选择 (PPS)”。

PIC24FJ256GA412/GB412 系列

寄存器 15-2: ICxCON2: 输入捕捉 x 控制寄存器 2

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 |
| — | — | — | — | — | — | — | IC32 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|--------|-----------|-----|----------|----------|----------|----------|----------|
| R/W-0 | R/W-0, HS | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| ICTRIG | TRIGSTAT | — | SYNCSEL4 | SYNCSEL3 | SYNCSEL2 | SYNCSEL1 | SYNCSEL0 |
| bit 7 | | | | | | | bit 0 |

| | | | | | | | |
|--------------|--------------|----------------|--------|--|--|--|--|
| 图注: | HS = 硬件置 1 位 | | | | | | |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 | | | | | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 | | | | |

- bit 15-9 **未实现:** 读为 0
- bit 8 **IC32:** 级联两个 IC 模块的使能位 (32 位操作)
 - 1 = ICx 和 ICy 级联成一个 32 位模块 (两个模块中的该位都必须置 1)
 - 0 = ICx 单独用作一个 16 位模块
- bit 7 **ICTRIG:** ICx 同步 / 触发选择位
 - 1 = ICx 由 SYNCSELx 位指定的触发源触发
 - 0 = ICx 由 SYNCSELx 位指定的同步源同步
- bit 6 **TRIGSTAT:** 定时器触发状态位
 - 1 = 定时器源已触发并正在运行 (可以由硬件置 1, 或使用软件置 1)
 - 0 = 定时器源未触发并保持清零
- bit 5 **未实现:** 读为 0

- 注**
- 1:** 仅将这些输入作为触发源, 从不用作同步源。
 - 2:** 永远不要通过选择该模式来使用 ICx 模块作为它自己的触发源。

寄存器 15-2: ICxCON2: 输入捕捉 x 控制寄存器 2 (续)

bit 4-0 **SYNCSEL<4:0>**: 同步 / 触发源选择位

1111x = 保留
11101 = 保留
11100 = CTMU⁽¹⁾
11011 = A/D⁽¹⁾
11010 = 比较器 3⁽¹⁾
11001 = 比较器 2⁽¹⁾
11000 = 比较器 1⁽¹⁾
10111 = SCCP5 捕捉 / 比较
10110 = SCCP4 捕捉 / 比较
10101 = MCCP3 捕捉 / 比较
10100 = MCCP2 捕捉 / 比较
10011 = MCCP1 捕捉 / 比较
10010 = 输入捕捉 3⁽²⁾
10001 = 输入捕捉 2⁽²⁾
10000 = 输入捕捉 1⁽²⁾
01111 = SCCP7 捕捉 / 比较
01110 = SCCP6 捕捉 / 比较
01101 = Timer3
01100 = Timer2
01011 = Timer1
01010 = SCCP7 同步 / 触发
01001 = SCCP6 同步 / 触发
01000 = SCCP5 同步 / 触发
00111 = SCCP4 同步 / 触发
00110 = MCCP3 同步 / 触发
00101 = MCCP2 同步 / 触发
00100 = MCCP1 同步 / 触发
00011 = 输出比较 3
00010 = 输出比较 2
00001 = 输出比较 1
00000 = 不与任何其他模块同步

- 注 1: 仅将这些输入作为触发源, 从不用作同步源。
2: 永远不要通过选择该模式来使用 ICx 模块作为它自己的触发源。

PIC24FJ256GA412/GB412 系列

注:

16.0 带专用定时器的输出比较

注： 本数据手册总结了 PIC24F 系列器件的特性。但是不应把本手册当作无所不包的参考大全来使用。更多信息，请参见《dsPIC33/PIC24 系列参考手册》的“带专用定时器的输出比较”（DS70005159）。该数据手册中的信息取代 FRM 中的信息。

PIC24FJ256GA412/GB412 系列中的器件都具有 6 个独立的输出比较模块。其中每一个模块都提供了大量配置和工作选项，以在发生器件内部事件时产生连续的脉冲，并可为驱动功率应用产生脉宽调制（Pulse-Width Modulated, PWM）波形。

输出比较模块的主要特性包括：

- 通过级联两个相邻的模块，可通过硬件配置为所有 32 位工作模式
- 输出比较操作有同步和触发两种模式，最多有 31 个用户可选择的触发 / 同步源可供使用
- 两个单独的周期寄存器（一个主寄存器 OCxR 和一个辅助寄存器 OCxRS）为产生脉宽可变的脉冲提供了更大的灵活性
- 可配置在发生输出事件时产生单脉冲或连续脉冲，或者产生连续的 PWM 波形
- 每个模块最多有 6 种时钟源可供使用，可驱动一个单独的内部 16 位计数器

16.1 一般工作模式

16.1.1 同步和触发模式

当输出比较模块在自由运行模式下工作时，内部的 16 位计数器 OCxTMR 会不断递增，并在每次溢出时从 0xFFFF 回绕到 0x0000。其周期会与选定的外部时钟源进行同步。内部计数器的值与周期寄存器的值每匹配一次，就会发生一次比较或 PWM 事件。

在同步模式下，只要选定的时钟源被使能，该模块就启动比较或 PWM 操作。只要选定的同步源发生事件，该模块的内部计数器就会复位。在触发模式下，该模块在允许计数器运行之前会等待来自另一个内部模块的同步事件。

默认情况下或 SYNCSEL<4:0> 位（OCxCON2<4:0>）设置为 00000 时，选择自由运行模式。SYNCSELx 位设置为除 00000 外的任何值时，选择同步或触发模式。可通过 OCTRIG 位（OCxCON2<7>）选择同步或触发模式；将该位置 1 选择触发模式操作。在这两种模式下，SYNCSELx 位都可决定同步 / 触发源。

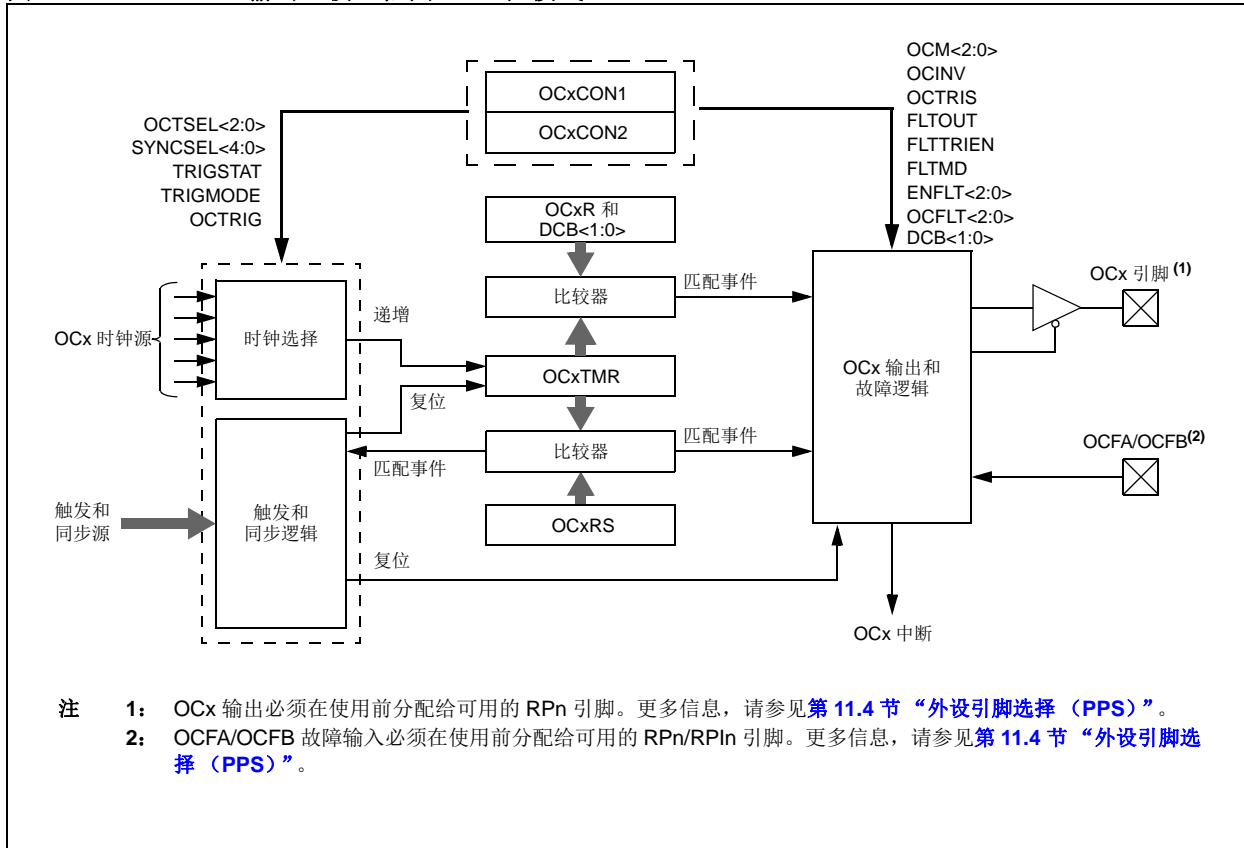
16.1.2 级联（32 位）模式

默认情况下，每个模块都以其自身的一组 16 位定时器和占空比寄存器独立运行。要提高分辨率，可将相邻的偶数和奇数模块配置为一个 32 位模块。（例如，模块 1 和模块 2 配对，模块 3 和模块 4 配对等。）奇数编号的模块输出比较 x（OCx）为 32 位寄存器对提供低 16 位，而偶数编号的模块输出比较 y（OCy）提供高 16 位。OCx 寄存器的折回操作会导致其相应的 OCy 寄存器递增 1。

对于这两个模块，级联操作都通过将 OC32 位（OCxCON2<8>）置 1 由硬件完成配置。关于级联的更多信息，请参见《dsPIC33/PIC24 系列参考手册》的“带专用定时器的输出比较”（DS70005159）。

PIC24FJ256GA412/GB412 系列

图 16-1: 输出比较 x 框图 (16 位模式)



16.2 比较操作

在比较模式下 (图 16-1), 输出比较模块可以配置为产生单事件脉冲或连续脉冲。此外, 它还可以在发生每个定时器事件时重复地翻转输出引脚。

要将模块设置为比较操作:

1. 将 OCx 输出配置为可用的外设引脚选择引脚之一。
2. 计算 OCxR 和 (对于双比较模式) OCxRS 占空比寄存器所需的值:
 - a) 确定指令时钟周期。考虑定时器源 (如果使用了一个定时器源) 的外部时钟频率和定时器预分频比的设置。
 - b) 计算从定时器起始值 (0000h) 到输出脉冲的上升沿所需的时间。
 - c) 根据所需的脉冲宽度和到脉冲上升沿的时间, 计算出现脉冲下降沿的时间。
3. 将上升沿的值写入 OCxR, 将下降沿的值写入 OCxRS。
4. 将定时器周期寄存器 PRy 的值设置为等于或大于 OCxRS 中的值。
5. 将 OCM<2:0> 位设置为适当的比较操作 (0xx)。
6. 对于触发模式操作, 将 OCTRIG 置 1 可启用触发模式。将 TRIGMODE 置 1 或清零可配置触发操作, 将 TRIGSTAT 置 1 或清零可选择硬件或软件触发。对于同步模式, 可将 OCTRIG 清零。
7. 设置 SYNCSEL<4:0> 位可配置触发或同步源。如果要求自由运行定时器操作, 可将 SYNCSELx 位设置为 00000 (无同步/触发源)。
8. 使用 OCTSEL<2:0> 位可选择时基源。如果需要, 将使能比较时基进行计数的选定定时器的 TON 位置 1。同步模式操作在时基使能时启动; 而触发模式操作在发生了一个触发源事件后才启动。

对于 32 位级联操作，以下步骤也是必需的：

1. 将两个寄存器 (OCyCON2<8>和OCxCON2<8>) 的 OC32 位置 1。先使能偶数编号的模块，以确保奇偶模块同时启动。
2. 将偶数模块的 OCTRIG 位 (OCyCON2<7>) 清零，这样模块将在同步模式下运行。
3. 对 OCy 所需的输出和故障设置进行配置。
4. 通过将 OCTRIS 位清零强制 OCx 的输出引脚为输出状态。
5. 如果需要触发模式操作，通过 OCTRIG (OCxCON2<7>)、TRIGMODE (OCxCON1<3>) 和 SYNCSELx (OCxCON2<4:0>) 位对 OCx 中的触发选项进行配置。
6. 先为 OCy 配置所需的比较或 PWM 工作模式 (通过设置 OCM<2:0>)，再为 OCx 进行此配置。

根据选择的输出模式，模块将使 OCx 引脚保持在默认状态，并在 OCxR 和定时器的数据匹配时强行翻转引脚的状态。在双比较模式下，当 OCxRS 与定时器的数据匹配时 OCx 将被强制回到默认状态。OCxIF 中断标志在 OCxR 匹配 (单比较模式下) 和每次 OCxRS 匹配 (双比较模式下) 时被置 1。

单事件脉冲事件只发生一次，但只需重写 OCxCON1 寄存器的值即可重复。连续脉冲事件会无限地持续进行直到被终止。

16.3 脉宽调制 (PWM) 模式

在 PWM 模式下，输出比较模块可配置为产生边沿对齐或中心对齐的脉冲波形。所有 PWM 操作都是双重缓冲的 (缓冲寄存器在模块内部，并且不映射到 SFR 空间)。

要将输出比较模块配置为 PWM 操作：

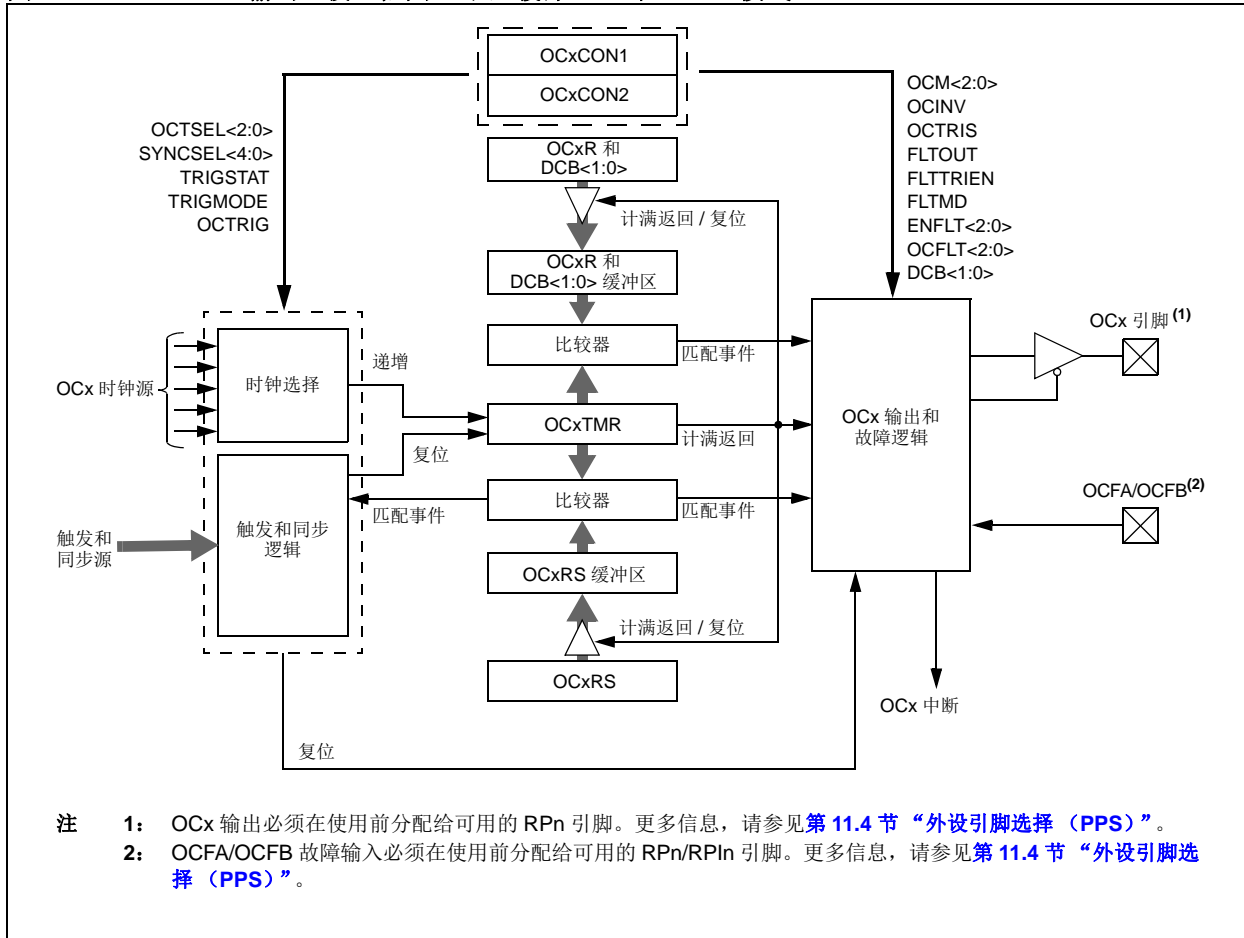
1. 将 OCx 输出配置为可用的外设引脚选择引脚之一。
2. 计算所需的占空比并将其装入 OCxR 寄存器中。
3. 计算所需的周期并将其装入 OCxRS 寄存器中。
4. 通过将 0x1F 写入 SYNCSEL<4:0> 位 (OCxCON2<4:0>) 并将 0 写入 OCTRIG 位 (OCxCON2<7>) 来选择当前的 OCx 作为同步源。
5. 通过写 OCTSEL<2:0> 位 (OCxCON1<12:10>) 来选择时钟源。
6. 如果需要，允许定时器和输出比较模块的中断。如果要使用 PWM 故障引脚，则必须设置输出比较中断。
7. 在 OCM<2:0> 位 (OCxCON1<2:0>) 中选择所需的 PWM 模式。
8. 可以通过使用 ENFLT<2:0> 位使能相应的故障输入，如 [寄存器 16-1](#) 所述。
9. 如果选择定时器作为时钟源，则设置所选定时器的预分频值。所选定时器的预分频器输出用作 OCx 定时器的时钟输入，而不是所选定时器的输出。

注： 本外设包含的输入和输出功能可能需要通过外设引脚选择功能进行配置。更多信息，请参见 [第11.4节“外设引脚选择 \(PPS\)”](#)。

注： 请确保 I/O 端口处于数字模式，并将选定外设引脚的 TRISx 位配置为输出模式。

PIC24FJ256GA412/GB412 系列

图 16-2: 输出比较 x 框图 (双重缓冲, 16 位 PWM 模式)



16.3.1 PWM 周期

通过写入 PRy (Timery 周期寄存器) 来指定 PWM 周期。可以使用公式 16-1 来计算 PWM 周期。

公式 16-1: 计算 PWM 周期⁽¹⁾

$$\text{PWM 周期} = [(PRy) + 1] \cdot T_{CY} \cdot (\text{定时器预分频值})$$

其中: PWM 频率 = 1/[PWM 周期]

注 1: 基于 $T_{CY} = T_{OSC} \cdot 2$; 打盹模式和 PLL 被禁止。

注: 如果 PRy 的值为 N, 则会使 PWM 周期为 N + 1 个时基计数周期。例如, 如果写入 PRy 寄存器的值为 7, 则将产生由 8 个时基周期组成的 PWM 周期。

PIC24FJ256GA412/GB412 系列

16.3.2 PWM 占空比

PWM 占空比通过写 OCxRS 和 OCxR 寄存器来指定。在任何时间都可以对 OCxRS 和 OCxR 寄存器进行写操作，但是在 PRy 和 TMRy 发生匹配（即周期完成）前占空比值不会被锁存。这可以为 PWM 占空比提供双重缓冲，对于 PWM 的无毛刺操作是极其重要的。

PWM 占空比有一些重要的边界参数，包括：

- 如果 OCxR、OCxRS 和 PRy 中都装入 0000h，则 OCx 引脚将保持低电平（占空比为 0%）。
- 如果 OCxRS 的值大于 PRy 的值，则引脚将保持高电平（占空比为 100%）。

请参见例 16-1 了解 PWM 模式时序的详细信息。表 16-1 和表 16-2 给出了器件分别以 4 MIPS 和 10 MIPS 工作时，所对应的 PWM 频率和分辨率的示例。

公式 16-2: 计算最大 PWM 分辨率⁽¹⁾

$$\text{最大 PWM 分辨率 (位)} = \frac{\log_{10} \left(\frac{F_{CY}}{F_{PWM} \cdot (\text{定时器预分频值})} \right)}{\log_{10}^{(2)}} \text{ 位}$$

注 1: 基于 $F_{CY} = F_{OSC}/2$ ；打盹模式和 PLL 被禁止。

例 16-1: PWM 周期和占空比计算⁽¹⁾

1. 确定对应于所需的 PWM 频率为 52.08 kHz 的定时器周期寄存器的值，其中 $F_{OSC} = 8 \text{ MHz}$ ，带 PLL（器件时钟速率为 32 MHz）且 Timer2 预分频比设置为 1:1。

$$T_{CY} = 2 * T_{OSC} = 62.5 \text{ ns}$$

$$\text{PWM 周期} = 1/\text{PWM 频率} = 1/52.08 \text{ kHz} = 19.2 \text{ } \mu\text{s}$$

$$\text{PWM 周期} = (PR2 + 1) * T_{CY} * (\text{Timer2 预分频值})$$

$$19.2 \text{ } \mu\text{s} = (PR2 + 1) * 62.5 \text{ ns} * 1$$

$$PR2 = 306$$

2. 在 PWM 频率为 52.08 kHz 且器件时钟速率为 32 MHz 时，计算占空比的最大分辨率。

$$\text{PWM 分辨率} = \log_{10}(F_{CY}/F_{PWM})/\log_{10}(2) \text{ 位}$$

$$= (\log_{10}(16 \text{ MHz}/52.08 \text{ kHz})/\log_{10}(2)) \text{ 位}$$

$$= 8.3 \text{ 位}$$

注 1: 基于 $T_{CY} = 2 * T_{OSC}$ ；打盹模式和 PLL 被禁止。

表 16-1: 4 MIPS ($F_{CY} = 4 \text{ MHz}$) 时的 PWM 频率和分辨率示例⁽¹⁾

| PWM 频率 | 7.6 Hz | 61 Hz | 122 Hz | 977 Hz | 3.9 kHz | 31.3 kHz | 125 kHz |
|---------|--------|-------|--------|--------|---------|----------|---------|
| 定时器预分频比 | 8 | 1 | 1 | 1 | 1 | 1 | 1 |
| 周期寄存器的值 | FFFFh | FFFFh | 7FFFh | 0FFFh | 03FFh | 007Fh | 001Fh |
| 分辨率 (位) | 16 | 16 | 15 | 12 | 10 | 7 | 5 |

注 1: 基于 $F_{CY} = F_{OSC}/2$ ；打盹模式和 PLL 被禁止。

表 16-2: 16 MIPS ($F_{CY} = 16 \text{ MHz}$) 时的 PWM 频率和分辨率示例⁽¹⁾

| PWM 频率 | 30.5 Hz | 244 Hz | 488 Hz | 3.9 kHz | 15.6 kHz | 125 kHz | 500 kHz |
|---------|---------|--------|--------|---------|----------|---------|---------|
| 定时器预分频比 | 8 | 1 | 1 | 1 | 1 | 1 | 1 |
| 周期寄存器的值 | FFFFh | FFFFh | 7FFFh | 0FFFh | 03FFh | 007Fh | 001Fh |
| 分辨率 (位) | 16 | 16 | 15 | 12 | 10 | 7 | 5 |

注 1: 基于 $F_{CY} = F_{OSC}/2$ ；打盹模式和 PLL 被禁止。

PIC24FJ256GA412/GB412 系列

寄存器 16-1: OCxCON1: 输出比较 x 控制寄存器 1

| | | | | | | | |
|-----------------------|-------------------------|-------------------------|-------------------------|----------|---------------------|-----------------------|-----------------------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | OCSIDL | OCTSEL2 | OCTSEL1 | OCTSEL0 | ENFLT2 ⁽²⁾ | ENFLT1 ⁽²⁾ |
| bit 15 | | | | | | bit 8 | |
| R/W-0 | R/W-0, HSC | R/W-0, HSC | R/W-0, HSC | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| ENFLT0 ⁽²⁾ | OCFLT2 ^(2,3) | OCFLT1 ^(2,4) | OCFLT0 ^(2,4) | TRIGMODE | OCM2 ⁽¹⁾ | OCM1 ⁽¹⁾ | OCM0 ⁽¹⁾ |
| bit 7 | | | | | | bit 0 | |

| | |
|--------------|------------------|
| 图注: | HSC = 硬件置 1/ 清零位 |
| R = 可读位 | W = 可写位 |
| -n = POR 时的值 | 1 = 置 1 |
| | 0 = 清零 |
| | U = 未实现位, 读为 0 |
| | x = 未知 |

- bit 15-14 **未实现:** 读为 0
- bit 13 **OCSIDL:** 在空闲模式下停止输出比较 x 的控制位
1 = 输出比较 x 在 CPU 空闲模式下停止工作
0 = 输出比较 x 在 CPU 空闲模式下继续工作
- bit 12-10 **OCTSEL<2:0>:** 输出比较 x 定时器选择位
111 = 外设时钟 (Fcy)
110 = 保留
101 = 保留
100 = Timer1 时钟 (仅支持同步时钟)
011 = Timer5 时钟
010 = Timer4 时钟
001 = Timer3 时钟
000 = Timer2 时钟
- bit 9 **ENFLT2:** 故障输入 2 使能位 ⁽²⁾
1 = 使能故障 2 (比较器 1/2/3 输出) ⁽³⁾
0 = 禁止故障 2
- bit 8 **ENFLT1:** 故障输入 1 使能位 ⁽²⁾
1 = 使能故障 1 (OCFB 引脚) ⁽⁴⁾
0 = 禁止故障 1
- bit 7 **ENFLT0:** 故障输入 0 使能位 ⁽²⁾
1 = 使能故障 0 (OCFA 引脚) ⁽⁴⁾
0 = 禁止故障 0
- bit 6 **OCFLT2:** PWM 故障 2 (比较器 1/2/3) 条件状态位 ^(2,3)
1 = 发生了 PWM 故障 2
0 = 未发生 PWM 故障 2
- bit 5 **OCFLT1:** PWM 故障 1 (OCFB 引脚) 条件状态位 ^(2,4)
1 = 发生了 PWM 故障 1
0 = 未发生 PWM 故障 1

- 注**
- 1: OCx 输出也必须配置给可用的 RPN 引脚。更多信息, 请参见第 11.4 节 “外设引脚选择 (PPS)”。
 - 2: 故障输入使能和故障状态位在 OCM<2:0> = 111 或 110 时有效。
 - 3: 比较器 1 输出控制 OC1-OC2 通道; 比较器 2 输出控制 OC3-OC4 通道; 比较器 3 输出控制 OC5-OC6 通道。
 - 4: OCFA/OCFB 故障输入还必须配置给可用的 RPN/RPN 引脚。更多信息, 请参见第 11.4 节 “外设引脚选择 (PPS)”。

PIC24FJ256GA412/GB412 系列

寄存器 16-1: OCxCON1: 输出比较 x 控制寄存器 1 (续)

| | |
|---------|--|
| bit 4 | OCFLT0: PWM 故障 0 (OCFA 引脚) 条件状态位 ^(2,4) 1 = 发生了 PWM 故障 0 0 = 未发生 PWM 故障 0 |
| bit 3 | TRIGMODE: 触发状态模式选择位 1 = TRIGSTAT (OCxCON2<6>) 在 OCxRS = OCxTMR 时或者在软件中清零 0 = TRIGSTAT 只能用软件清零 |
| bit 2-0 | OCM<2:0>: 输出比较 x 模式选择位 ⁽¹⁾ 111 = 在 OCx 上产生中心对齐的 PWM 模式 ⁽²⁾ 110 = 在 OCx 上产生边沿对齐的 PWM 模式 ⁽²⁾ 101 = 双比较连续脉冲模式: 将 OCx 引脚初始化为低电平; 在 OCxTMR 与 OCxR 和 OCxRS 交替匹配时连续翻转 OCx 状态 100 = 双比较单事件模式: 将 OCx 引脚初始化为低电平; 在一个周期内 OCxTMR 分别与 OCxR 和 OCxRS 匹配时翻转 OCx 状态 011 = 单比较连续脉冲模式: 比较事件使 OCx 引脚的电平连续翻转 010 = 单比较单事件模式: 将 OCx 引脚初始化为高电平; 比较事件强制 OCx 引脚为低电平 001 = 单比较单事件模式: 将 OCx 引脚初始化为低电平; 比较事件强制 OCx 引脚为高电平 000 = 禁止输出比较通道 |

- 注
- 1: OCx 输出也必须配置给可用的 RPN 引脚。更多信息, 请参见第 11.4 节“外设引脚选择 (PPS)”。
 - 2: 故障输入使能和故障状态位在 OCM<2:0> = 111 或 110 时有效。
 - 3: 比较器 1 输出控制 OC1-OC2 通道; 比较器 2 输出控制 OC3-OC4 通道; 比较器 3 输出控制 OC5-OC6 通道。
 - 4: OCFA/OCFB 故障输入还必须配置给可用的 RPN/RPIn 引脚。更多信息, 请参见第 11.4 节“外设引脚选择 (PPS)”。

PIC24FJ256GA412/GB412 系列

寄存器 16-2: OCxCON2: 输出比较 x 控制寄存器 2

| | | | | | | | |
|--------|--------|----------|-------|-----|---------------------|---------------------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| FLTMD | FLTOUT | FLTTRIEN | OCINV | — | DCB1 ⁽³⁾ | DCB0 ⁽³⁾ | OC32 |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|--------|-----------|--------|----------|----------|----------|----------|----------|
| R/W-0 | R/W-0, HS | R/W-0 | R/W-0 | R/W-1 | R/W-1 | R/W-0 | R/W-0 |
| OCTRIG | TRIGSTAT | OCTRIS | SYNCSEL4 | SYNCSEL3 | SYNCSEL2 | SYNCSEL1 | SYNCSEL0 |
| bit 7 | | | | | | bit 0 | |

| | |
|--------------|----------------|
| 图注: | HS = 硬件置 1 位 |
| R = 可读位 | W = 可写位 |
| -n = POR 时的值 | 1 = 置 1 |
| | U = 未实现位, 读为 0 |
| | 0 = 清零 |
| | x = 未知 |

- bit 15 **FLTMD:** 故障模式选择位
1 = 故障模式将保持到故障源消除, 并且对应的 OCFLT0 位用软件清零
0 = 故障模式将保持到故障源消除, 并且新的 PWM 周期开始
- bit 14 **FLTOUT:** 故障输出位
1 = PWM 输出在发生故障时被驱动为高电平
0 = PWM 输出在发生故障时被驱动为低电平
- bit 13 **FLTTRIEN:** 故障输出状态选择位
1 = 引脚在发生故障条件时强制为输出
0 = 引脚 I/O 状态不受故障影响
- bit 12 **OCINV:** 输出比较 x 反相位
1 = OCx 输出反相
0 = OCx 输出不反相
- bit 11 **未实现:** 读为 0
- bit 10-9 **DCB<1:0>:** PWM 占空比最低有效位 ⁽³⁾
11 = 将 OCx 下降沿延迟 ¾ 个指令周期
10 = 将 OCx 下降沿延迟 ½ 个指令周期
01 = 将 OCx 下降沿延迟 ¼ 个指令周期
00 = OCx 下降沿在指令周期开始处产生
- bit 8 **OC32:** 级联两个输出比较模块的使能位 (32 位操作)
1 = 使能级联模块操作
0 = 禁止级联模块操作
- bit 7 **OCTRIG:** 输出比较 x 触发 / 同步选择位
1 = OCx 由 SYNCSELx 位指定的触发源触发
0 = OCx 由 SYNCSELx 位指定的同步源同步
- bit 6 **TRIGSTAT:** 定时器触发状态位
1 = 定时器源已触发并正在运行
0 = 定时器源未触发并保持清零
- bit 5 **OCTRIS:** 输出比较 x 输出引脚方向选择位
1 = OCx 引脚为三态
0 = OCx 引脚上连接了输出比较外设 x

注 1: 绝不要通过选择该模式或其他相当的 SYNCSELx 设置将 OCx 模块用作其自身的触发源。
 2: 仅将这些输入作为触发源, 从不用作同步源。
 3: 只有在 PWM 模式 (OCM<2:0> (OCxCON1<2:0>) = 111 和 110) 下, DCB<1:0> 位才进行双重缓冲。

寄存器 16-2: OCxCON2: 输出比较 x 控制寄存器 2 (续)

bit 4-0 **SYNCSEL<4:0>**: 触发 / 同步源选择位

11111 = 该 OC 模块⁽¹⁾
11110 = OCTRIG1 外部输入
11101 = OCTRIG2 外部输入
11100 = CTMU⁽²⁾
11011 = A/D⁽²⁾
11010 = 比较器 3⁽²⁾
11001 = 比较器 2⁽²⁾
11000 = 比较器 1⁽²⁾
10111 = SCCP5 捕捉 / 比较
10110 = SCCP4 捕捉 / 比较
10101 = MCCP3 捕捉 / 比较
10100 = MCCP2 捕捉 / 比较
10011 = MCCP1 捕捉 / 比较
10010 = 输入捕捉 3⁽²⁾
10001 = 输入捕捉 2⁽²⁾
10000 = 输入捕捉 1⁽²⁾
01111 = SCCP7 捕捉 / 比较
01110 = SCCP6 捕捉 / 比较
01101 = Timer3
01100 = Timer2
01011 = Timer1
01010 = SCCP7 同步 / 触发
01001 = SCCP6 同步 / 触发
01000 = SCCP5 同步 / 触发
00111 = SCCP4 同步 / 触发
00110 = MCCP3 同步 / 触发
00101 = MCCP2 同步 / 触发
00100 = MCCP1 同步 / 触发
00011 = 输出比较 5⁽¹⁾
00010 = 输出比较 3⁽¹⁾
00001 = 输出比较 1⁽¹⁾
00000 = 不与任何其他模块同步

- 注**
- 1: 绝不要通过选择该模式或其他相当的 SYNCSELx 设置将 OCx 模块用作其自身的触发源。
 - 2: 仅将这些输入作为触发源, 从不用作同步源。
 - 3: 只有在 PWM 模式 (OCM<2:0> (OCxCON1<2:0>) = 111 和 110) 下, DCB<1:0> 位才进行双重缓冲。

PIC24FJ256GA412/GB412 系列

注:

17.0 串行外设接口 (SPI)

注： 本数据手册总结了 PIC24FJ256GA412/GB412 系列器件的特性。但是不应把本手册当作无所不包的参考大全来使用。如需了解本数据手册的补充信息，请参见《dsPIC33/PIC24 系列参考手册》的“带音频编解码器支持的串行外设接口 (SPI)” (DS70005136)，该文档可从 Microchip 网站 (www.microchip.com) 获取。

串行外设接口 (Serial Peripheral Interface, SPI) 模块是用于同其他外设或单片机器件进行通信的同步串行接口。这些外设器件可以是串行 EEPROM、移位寄存器、显示驱动器和 A/D 转换器等。SPI 模块与 Motorola® SPI 和 SIOP 接口兼容。PIC24FJ256GA412/GB412 系列的所有器件都包含 3 个 SPI 模块。

该模块支持在两种缓冲模式下工作。在标准模式下，数据通过单个串行缓冲区移动。在增强型缓冲模式下，数据通过一个 FIFO 缓冲区移动。FIFO 级深取决于所配置的模式。

该模块可以发送和接收从 2 到 32 位的可变长度数据。

注： 在标准或增强型缓冲模式下，都不要在任何 SPIxBUF 寄存器上执行读 - 修改 - 写操作 (如针对位的指令)。

工作于主或从模式时，模块还支持基本的帧 SPI 协议。共支持 4 种帧 SPI 配置。

该模块还支持音频模式。有 4 种不同的音频模式可供使用。

- I²S 模式
- 左对齐
- 右对齐
- PCM/DSP

在其中每种模式下，串行时钟是自由运行的，而音频数据总是在传输。

如果在两个器件之间发生音频协议数据传输，则通常一个器件是主器件，另一个是从器件。但是，音频数据可以在两个从器件之间传输。由于音频协议需要自由运行的时钟，所以主器件可以是第三方控制器。在两种情况下，主器件都会产生两个自由运行的时钟：SCKx 和 LRC (左右通道时钟 /SSx/FSYNC)。

SPI 串行接口由 4 个引脚组成：

- SDIx: 串行数据输入
- SDOx: 串行数据输出
- SCKx: 移位时钟输入或输出
- SSx: 低电平有效从选择或帧同步 I/O 脉冲

SPI 模块可以配置为使用 2、3 或 4 个引脚工作。在 3 引脚模式下，不使用 SSx。在 2 引脚模式下，SDOx 和 SSx 均不使用。

SPI 模块可以产生 3 个反映在数据通信期间所发生事件的中断。它可以产生以下类型的中断：

1. 接收中断，通过 SPIxRXIF 来指示。在以下条件下会发生该事件：
 - 接收水印中断
 - SPIROV = 1
 - SPIRBF = 1
 - SPIRBE = 1

前提是在 SPIxIMSKL/H 中使能了相应的掩码位。
2. 发送中断，通过 SPIxTXIF 来指示。在以下条件下会发生该事件：
 - 发送水印中断
 - SPITUR = 1
 - SPITBF = 1
 - SPITBE = 1

前提是在 SPIxIMSKL/H 中使能了相应的掩码位。
3. 通用中断，通过 SPIxIF 来指示。在以下条件下会发生该事件：
 - FRMERR = 1
 - SPIBUSY = 1
 - SRMT = 1

前提是在 SPIxIMSKL/H 中使能了相应的掩码位。

标准和增强型模式下的模块框图如图 17-1 和图 17-2 所示。

注： 在本章中，SPI 模块统称为 SPIx，或分别称为 SPI1、SPI2 或 SPI3。特殊功能寄存器也使用类似的符号表示。例如，SPIxCON1 和 SPIxCON2 指 3 个 SPI 模块中任何一个的控制寄存器。

PIC24FJ256GA412/GB412 系列

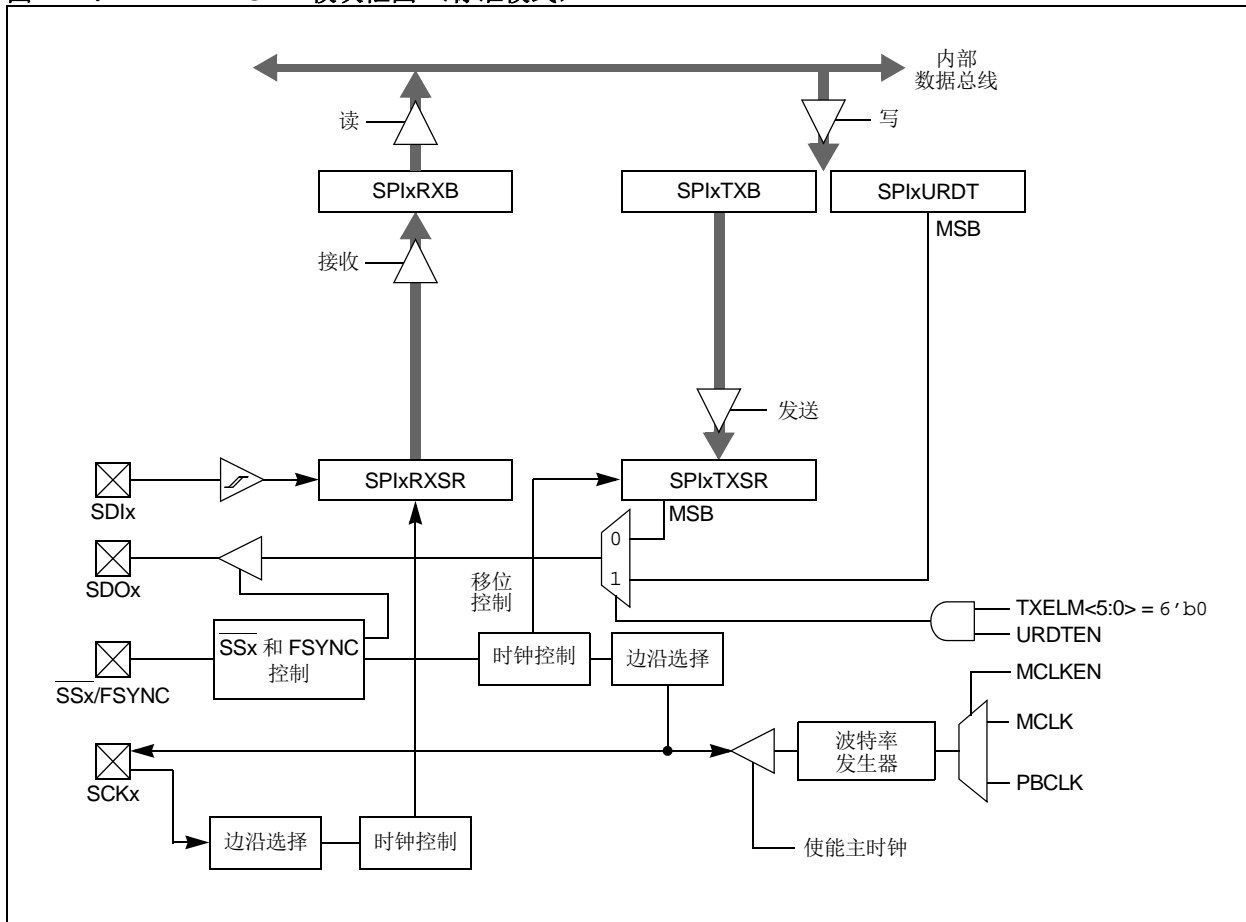
要将 SPIx 模块设置为工作于标准主模式：

1. 如果使用中断：
 - a) 将相应 IFSx 寄存器中的中断标志位清零。
 - b) 将相应 IECx 寄存器中的中断允许位置 1。
 - c) 通过写相应 IPCx 寄存器中的 SPIxIP 位来设置中断优先级。
2. 将所需的设置写入 SPIxCON1L 和 SPIxCON1H 寄存器，且 MSTEN 位 (SPIxCON1L<5>) = 1。
3. 将 SPIROV 位 (SPIxSTATL<6>) 清零。
4. 通过将 SPIEN 位 (SPIxCON1L<15>) 置 1 使能 SPIx 操作。
5. 将待发送数据写入 SPIxBUFL 和 SPIxBUFH 寄存器。发送 (和接收) 在数据写入 SPIxBUFL 和 SPIxBUFH 寄存器时立即开始。

要将 SPIx 模块设置为工作于标准从模式：

1. 将 SPIxBUF 寄存器清零。
2. 如果使用中断：
 - a) 清零 SPIxBUFL 和 SPIxBUFH 寄存器。
 - b) 将相应 IECx 寄存器中的中断允许位置 1。
 - c) 通过写相应 IPCx 寄存器中的 SPIxIP 位来设置中断优先级。
3. 将所需的设置写入 SPIxCON1L、SPIxCON1H 和 SPIxCON2L 寄存器，且 MSTEN 位 (SPIxCON1L<5>) = 0。
4. 将 SMP 位清零。
5. 如果 CKE 位 (SPIxCON1L<8>) 置 1，则必须将 SSEN 位 (SPIxCON1L<7>) 置 1 来使能 SSx 引脚。
6. 将 SPIROV 位 (SPIxSTATL<6>) 清零。
7. 通过将 SPIEN 位 (SPIxCON1L<15>) 置 1 使能 SPIx 操作。

图 17-1: SPIx 模块框图 (标准模式)



PIC24FJ256GA412/GB412 系列

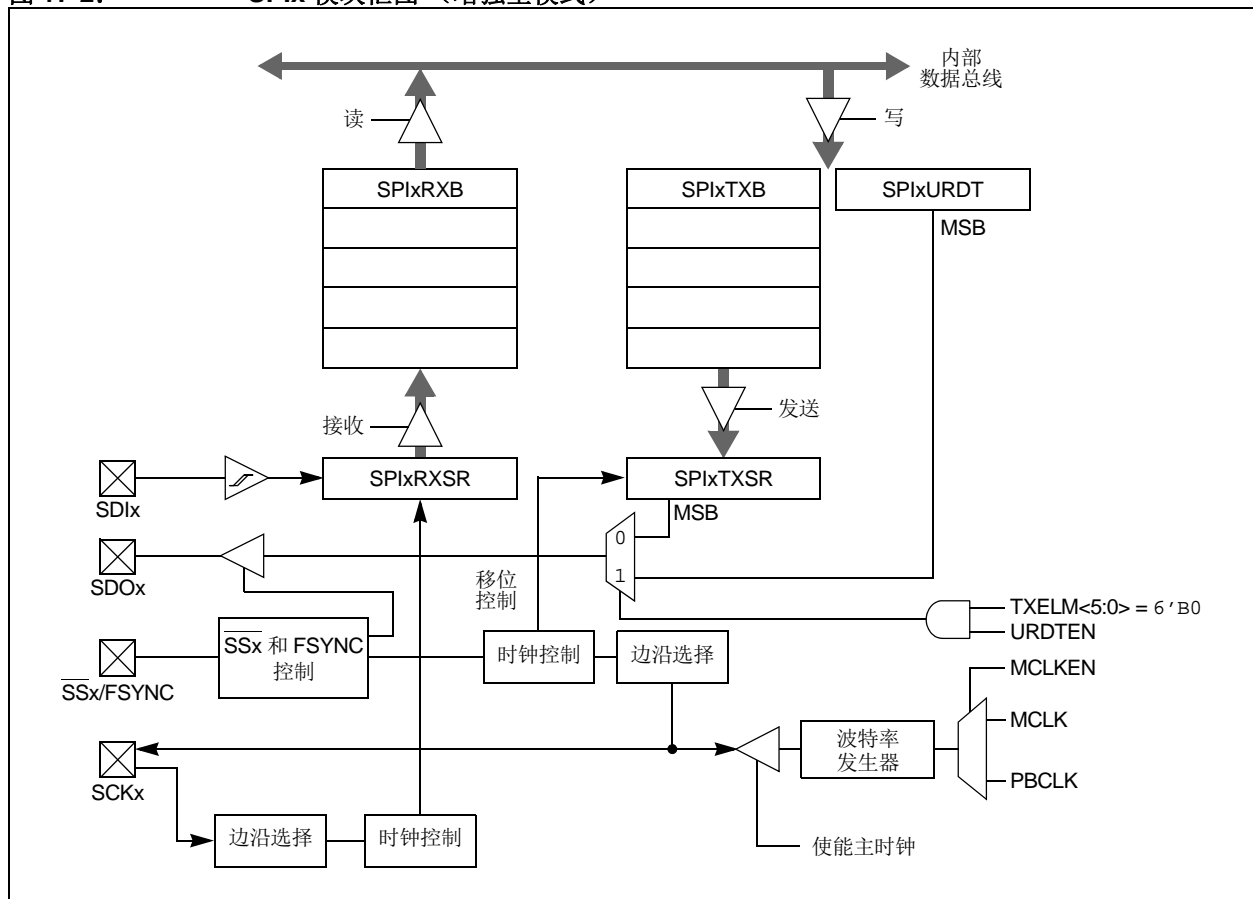
要将 SPIx 模块设置为工作于增强型缓冲主模式：

1. 如果使用中断：
 - a) 将相应 IFSx 寄存器中的中断标志位清零。
 - b) 将相应 IECx 寄存器中的中断允许位置 1。
 - c) 写相应 IPCx 寄存器中的 SPIxIP 位。
2. 将所需的设置写入 SPIxCON1L、SPIxCON1H 和 SPIxCON2L 寄存器，且 MSTEN 位 (SPIxCON1L<5>) = 1。
3. 将 SPIROV 位 (SPIxSTATL<6>) 清零。
4. 通过将 ENHBUF 位 (SPIxCON1L<0>) 置 1 选择增强型缓冲模式。
5. 通过将 SPIEN 位 (SPIxCON1L<15>) 置 1 使能 SPIx 操作。
6. 将待发送数据写入 SPIxBUFL 和 SPIxBUFH 寄存器。发送 (和接收) 在数据写入 SPIxBUFL 和 SPIxBUFH 寄存器时立即开始。

要将 SPIx 模块设置为工作于增强型缓冲从模式：

1. 清零 SPIxBUFL 和 SPIxBUFH 寄存器。
2. 如果使用中断：
 - a) 将相应 IFSx 寄存器中的中断标志位清零。
 - b) 将相应 IECx 寄存器中的中断允许位置 1。
 - c) 通过写相应 IPCx 寄存器中的 SPIxIP 位来设置中断优先级。
3. 将所需的设置写入 SPIxCON1L、SPIxCON1H 和 SPIxCON2L 寄存器，且 MSTEN 位 (SPIxCON1L<5>) = 0。
4. 将 SMP 位清零。
5. 如果 CKE 位置 1，则必须将 SEN 位置 1 来使能 SSx 引脚。
6. 将 SPIROV 位 (SPIxSTATL<6>) 清零。
7. 通过将 ENHBUF 位 (SPIxCON1L<0>) 置 1 选择增强型缓冲模式。
8. 通过将 SPIEN 位 (SPIxCON1L<15>) 置 1 使能 SPIx 操作。

图 17-2: SPIx 模块框图 (增强型模式)



PIC24FJ256GA412/GB412 系列

要将 SPIx 模块设置为音频模式：

1. 清零 SPIxBUFL 和 SPIxBUFH 寄存器。
2. 如果使用中断：
 - a) 将相应 IFSx 寄存器中的中断标志位清零。
 - b) 将相应 IECx 寄存器中的中断允许位置 1。
 - a) 通过写相应 IPCx 寄存器中的 SPIxIP 位来设置中断优先级。
3. 将所需的设置写入 SPIxCON1L、SPIxCON1H 和 SPIxCON2L 寄存器，且 AUDEN 位 (SPIxCON1H<15>) = 1。
4. 将 SPIROV 位 (SPIxSTATL<6>) 清零。
5. 通过将 SPIEN 位 (SPIxCON1L<15>) 置 1 使能 SPIx 操作。
6. 将待发送数据写入 SPIxBUFL 和 SPIxBUFH 寄存器。发送 (和接收) 在数据写入 SPIxBUFL 和 SPIxBUFH 寄存器时立即开始。

寄存器 17-1: SPIxCON1L: SPIx 控制寄存器 1 低位字

| | | | | | | | |
|--------|-----|---------|--------|-------------------------|-------------------------|-------|--------------------|
| R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| SPIEN | — | SPISIDL | DISSDO | MODE32 ^(1,4) | MODE16 ^(1,4) | SMP | CKE ⁽¹⁾ |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|---------------------|-------|-------|--------|--------|-----------------------|-------|--------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| SSEN ⁽²⁾ | CKP | MSTEN | DISSDI | DISSCK | MCLKEN ⁽³⁾ | SPIFE | ENHBUF |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **SPIEN:** SPIx 使能位
 1 = 使能模块
 0 = 关闭并复位模块, 禁止时钟, 禁止中断事件产生, 允许 SFR 修改
- bit 14 **未实现:** 读为 0
- bit 13 **SPISIDL:** SPIx 空闲模式停止位
 1 = 在 CPU 空闲模式下停止工作
 0 = 在 CPU 空闲模式下继续工作
- bit 12 **DISSDO:** 禁止 SDOx 输出端口位
 1 = 模块不使用 SDOx 引脚; 引脚由端口功能控制
 0 = SDOx 引脚由模块控制
- bit 11-10 **MODE32 和 MODE16:** 串行字长度选择位^(1,4)

| MODE32 | MODE16 | AUDEN | 通信 |
|--------|--------|-------|----------------------------------|
| 1 | x | 0 | 32 位 |
| 0 | 1 | | 16 位 |
| 0 | 0 | | 8 位 |
| 1 | 1 | 1 | 24 位数据, 32 位 FIFO, 32 位通道 /64 位帧 |
| 1 | 0 | | 32 位数据, 32 位 FIFO, 32 位通道 /64 位帧 |
| 0 | 1 | | 16 位数据, 16 位 FIFO, 32 位通道 /64 位帧 |
| 0 | 0 | | 16 位 FIFO, 16 位通道 /32 位帧 |

- 注 1:** 当 AUDEN (SPIxCON1H<15>) = 1 时, 该模块按 CKE = 0 时的情况工作, 不论其实际值如何。
- 注 2:** 当 FRMEN = 1 时, 不使用 SSEN。
- 注 3:** 只有 SPIEN 位 = 0 时, 才能写入 MCLKEN。
- 注 4:** 该通道对于 DSP/PCM 模式没有意义, 因为 LRC 会遵循 FRMSYPW。

PIC24FJ256GA412/GB412 系列

寄存器 17-1: SPIxCON1L: SPIx 控制寄存器 1 低位字 (续)

| | |
|-------|--|
| bit 9 | SMP: SPIx 数据输入采样阶段位 <u>主模式:</u> 1 = 在数据输出时间的末尾采样输入数据 0 = 在数据输出时间的中间采样输入数据 <u>从模式:</u> 总是在数据输出时间的中间采样输入数据, 而不管 SMP 设置如何。 |
| bit 8 | CKE: SPIx 时钟边沿选择位 ⁽¹⁾ 1 = 时钟状态从有效转换到空闲时发送 0 = 时钟状态从空闲转换到有效时发送 |
| bit 7 | SSEN: 从选择使能位 (从模式) ⁽²⁾ 1 = 宏在从模式下使用 \overline{SSx} 引脚; \overline{SSx} 引脚用作从选择输入 0 = 宏不使用 \overline{SSx} 引脚 (\overline{SSx} 引脚将由端口 I/O 控制) |
| bit 6 | CKP: 时钟极性选择位 1 = 空闲状态时时钟信号为高电平; 工作状态时为低电平 0 = 空闲状态时时钟信号为低电平; 工作状态时为高电平 |
| bit 5 | MSTEN: 主模式使能位 1 = 主模式 0 = 从模式 |
| bit 4 | DISSDI: 禁止 SDIx 输入端口位 1 = 模块不使用 SDIx 引脚; 引脚由端口功能控制 0 = SDIx 引脚由模块控制 |
| bit 3 | DISSCK: 禁止 SCKx 输出端口位 1 = 模块不使用 SCKx 引脚; 引脚由端口功能控制 0 = SCKx 引脚由模块控制 |
| bit 2 | MCLKEN: 主时钟使能位 ⁽³⁾ 1 = BRG 使用 MCLK 0 = BRG 使用 PBCLK |
| bit 1 | SPIFE: 帧同步脉冲边沿选择位 1 = 帧同步脉冲 (从空闲转换到有效的边沿) 与第一个位时钟同时出现 0 = 帧同步脉冲 (从空闲转换到有效的边沿) 在第一个位时钟之前出现 |
| bit 0 | ENHBUF: 增强型缓冲模式使能位 1 = 使能增强型缓冲模式 0 = 禁止增强型缓冲模式 |

- 注
- 1: 当 AUDEN (SPIxCON1H<15>) = 1 时, 该模块按 CKE = 0 时的情况工作, 不论其实际值如何。
 - 2: 当 FRMEN = 1 时, 不使用 SSEN。
 - 3: 只有 SPIEN 位 = 0 时, 才能写入 MCLKEN。
 - 4: 该通道对于 DSP/PCM 模式没有意义, 因为 LRC 会遵循 FRMSYPW。

PIC24FJ256GA412/GB412 系列

寄存器 17-2: SPIxCON1H: SPIx 控制寄存器 1 高位字

| | | | | | | | |
|----------------------|----------|--------|--------|------------------------|-----------------------|------------------------|------------------------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| AUDEN ⁽¹⁾ | SPIGNEXT | IGNROV | IGNTUR | AUDMONO ⁽²⁾ | URDTEN ⁽³⁾ | AUDMOD1 ⁽⁴⁾ | AUDMOD0 ⁽⁴⁾ |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|---------|--------|-------|---------|---------|---------|---------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| FRMEN | FRMSYNC | FRMPOL | MSEN | FRMSYPW | FRMCNT2 | FRMCNT1 | FRMCNT0 |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **AUDEN:** 音频编解码器支持使能位 ⁽¹⁾
 1 = 使能音频协议; MSTEN 控制 SCKx 和帧 (也称为 LRC) 的方向, 并且该模块按 FRMEN = 1、FRMSYNC = MSTEN、FRMCNT<2:0> = 001 且 SMP = 0 时的情况工作, 不论它们的实际值如何
 0 = 禁止音频协议
- bit 14 **SPIGNEXT:** SPIx 符号扩展接收 FIFO 读取数据使能位
 1 = 对接收 FIFO 中的数据进行符号扩展
 0 = 不对接收 FIFO 中的数据进行符号扩展
- bit 13 **IGNROV:** 忽略接收溢出位
 1 = 接收溢出 (ROV) 不是关键错误; 在 ROV 期间, FIFO 中的数据不会被接收数据覆盖
 0 = ROV 是关键错误, 会停止 SPI 操作
- bit 12 **IGNTUR:** 忽略发送数据不足位
 1 = 发送数据不足 (TUR) 不是关键错误, 发送由 URDTEN 指示的数据, 直到 SPIxTXB 不为空
 0 = TUR 是关键错误, 会停止 SPI 操作
- bit 11 **AUDMONO:** 音频数据格式发送位 ⁽²⁾
 1 = 音频数据为单声道 (即, 每个数据字在左右声道同时发送)
 0 = 音频数据为立体声
- bit 10 **URDTEN:** 发送数据不足数据使能位 ⁽³⁾
 1 = 在发送数据不足条件期间发送 SPIxURDT 寄存器的数据
 0 = 在发送数据不足条件期间发送最后接收到的数据
- bit 9-8 **AUDMOD<1:0>:** 音频协议模式选择位 ⁽⁴⁾
 11 = PCM/DSP 模式
 10 = 右对齐模式: 该模块按 SPIFE = 1 时的情况工作, 不论其实际值如何
 01 = 左对齐模式: 该模块按 SPIFE = 1 时的情况工作, 不论其实际值如何
 00 = I²S 模式: 该模块按 SPIFE = 0 时的情况工作, 不论其实际值如何
- bit 7 **FRMEN:** 帧 SPIx 支持位
 1 = 使能帧 SPIx 支持 (\overline{SSx} 引脚用作 FSYNC 输入 / 输出)
 0 = 禁止帧 SPIx 支持

注 1: 只有 SPIEN 位 = 0 时, 才能写入 AUDEN。
 2: 只有 SPIEN 位 = 0 时才能写入 AUDMONO, 并且该位仅在 AUDEN = 1 时有效。
 3: 只有 IGNTUR = 1 时, URDTEN 才有效。
 4: 只有 SPIEN 位 = 0 时才能写入 AUDMOD<1:0>, 并且该位仅在 AUDEN = 1 时有效。不处于 PCM/DSP 模式时, 该模块按 FRMSYPW = 1 时的情况工作, 不论其实际值如何。

寄存器 17-2: SPIxCON1H: SPIx 控制寄存器 1 高位字 (续)

- bit 6 **FRMSYNC:** 帧同步脉冲方向控制位
1 = 帧同步脉冲输入 (从器件)
0 = 帧同步脉冲输出 (主器件)
- bit 5 **FRMPOL:** 帧同步 / 从选择极性位
1 = 帧同步脉冲 / 从选择为高电平有效
0 = 帧同步脉冲 / 从选择为低电平有效
- bit 4 **MSEN:** 主模式从选择使能位
1 = 使能 SPIx 从选择支持, 其极性由 FRMPOL 决定 (在主模式下在发送期间自动驱动 \overline{SSx} 引脚)
0 = 禁止从选择 SPIx 支持 (SSx 引脚将由端口 IO 控制)
- bit 3 **FRMSYPW:** 帧同步脉冲宽度位
1 = 帧同步脉冲为 1 个串行字长宽 (由 MODE<32,16>/WLENGTH<4:0> 定义)
0 = 帧同步脉冲为 1 个时钟 (SCK) 宽
- bit 2-0 **FRMCNT<2:0>:** 帧同步脉冲计数器位
控制每个同步脉冲发送的串行字数。
111 = 保留
110 = 保留
101 = 每 32 个串行字产生 1 个帧同步脉冲
100 = 每 16 个串行字产生 1 个帧同步脉冲
011 = 每 8 个串行字产生 1 个帧同步脉冲
010 = 每 4 个串行字产生 1 个帧同步脉冲
001 = 每 2 个串行字产生 1 个帧同步脉冲 (由音频协议使用的值)
000 = 每 1 个串行字产生 1 个帧同步脉冲

- 注 1: 只有 SPIEN 位 = 0 时, 才能写入 AUDEN。
 2: 只有 SPIEN 位 = 0 时才能写入 AUDMONO, 并且该位仅在 AUDEN = 1 时有效。
 3: 只有 IGNTUR = 1 时, URDTEN 才有效。
 4: 只有 SPIEN 位 = 0 时才能写入 AUDMOD<1:0>, 并且该位仅在 AUDEN = 1 时有效。不处于 PCM/DSP 模式时, 该模块按 FRMSYPW = 1 时的情况工作, 不论其实际值如何。

PIC24FJ256GA412/GB412 系列

寄存器 17-3: SPIxCON2L: SPIx 控制寄存器 2 低位字

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-----|-------------------------------|-------|-------|-------|-------|
| U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | — | WLENGTH<4:0> ^(1,2) | | | | — |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 15-5 **未实现:** 读为 0

bit 4-0 **WLENGTH<4:0>:** 可变字长位 ^(1,2)

- 11111 = 32 位数据
- 11110 = 31 位数据
- 11101 = 30 位数据
- 11100 = 29 位数据
- 11011 = 28 位数据
- 11010 = 27 位数据
- 11001 = 26 位数据
- 11000 = 25 位数据
- 10111 = 24 位数据
- 10110 = 23 位数据
- 10101 = 22 位数据
- 10100 = 21 位数据
- 10011 = 20 位数据
- 10010 = 19 位数据
- 10001 = 18 位数据
- 10000 = 17 位数据
- 01111 = 16 位数据
- 01110 = 15 位数据
- 01101 = 14 位数据
- 01100 = 13 位数据
- 01011 = 12 位数据
- 01010 = 11 位数据
- 01001 = 10 位数据
- 01000 = 9 位数据
- 00111 = 8 位数据
- 00110 = 7 位数据
- 00101 = 6 位数据
- 00100 = 5 位数据
- 00011 = 4 位数据
- 00010 = 3 位数据
- 00001 = 2 位数据
- 00000 = 请参见 SPIxCON1L<11:10> 中的 MODE<32,16> 位

- 注 1: 只有 AUDEN = 0 时, 这些位才有效。
 2: 通过更改这些位来改变长度并不会影响发送 / 接收 FIFO 的深度。

PIC24FJ256GA412/GB412 系列

寄存器 17-4: SPIxSTATL: SPIx 状态寄存器低位字

| | | | | | | | |
|--------|-----|-----|-----------|----------|-----|-----|-----------------------|
| U-0 | U-0 | U-0 | R/C-0, HS | R-0, HSC | U-0 | U-0 | R-0, HSC |
| — | — | — | FRMERR | SPIBUSY | — | — | SPITUR ⁽¹⁾ |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|----------|-----------|----------|-----|----------|-----|----------|----------|
| R-0, HSC | R/C-0, HS | R-1, HSC | U-0 | R-1, HSC | U-0 | R-0, HSC | R-0, HSC |
| SRMT | SPIROV | SPIRBE | — | SPITBE | — | SPITBF | SPIRBF |
| bit 7 | | | | | | | bit 0 |

| | | |
|--------------|----------|------------------|
| 图注: | C = 可清零位 | U = 未实现, 读为 0 |
| R = 可读位 | W = 可写位 | HSC = 硬件置 1/ 清零位 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |
| | | HS = 硬件置 1 位 |

bit 15-13 **未实现:** 读为 0

bit 12 **FRMERR:** SPIx 帧错误状态位

1 = 检测到帧错误
0 = 未检测到帧错误

bit 11 **SPIBUSY:** SPIx 活动状态位

1 = 模块当前正忙于处理一些事务
0 = 没有正在进行的事务 (在读取时)

bit 10-9 **未实现:** 读为 0

bit 8 **SPITUR:** SPIx 发送数据不足状态位⁽¹⁾

1 = 发送缓冲区遇到发送数据不足条件
0 = 发送缓冲区不存在发送数据不足条件

bit 7 **SRMT:** 移位寄存器空状态位

1 = 没有当前或待处理的事务 (即, SPIxTXB 和 SPIxTXSR 都不包含要发送的数据)
0 = 当前或待处理的事务

bit 6 **SPIROV:** SPIx 接收溢出状态位

1 = 在 SPIxRXB 已满时, 完全接收到新的字节 / 半字 / 字
0 = 未溢出

bit 5 **SPIRBE:** SPIx 接收缓冲区空状态位

1 = 接收缓冲区为空
0 = 接收缓冲区不为空

标准缓冲模式:

当读 SPIxBUF 来读 SPIxRXB 时, 该位由硬件自动置 1。当 SPIx 将数据从 SPIxRXSR 传输到 SPIxRXB 时, 该位由硬件自动清零。

增强型缓冲模式:

指示 RXELM<5:0> = 000000。

bit 4 **未实现:** 读为 0

注 1: SPIEN = 0 时, SPITUR 会清零。当 IGTUR = 1 时, SPITUR 会提供发送数据不足条件的动态状态, 但不会停止接收 / 发送操作, 不需要用软件清零。

PIC24FJ256GA412/GB412 系列

寄存器 17-4: SPIxSTATL: SPIx 状态寄存器低位字 (续)

- bit 3 **SPITBE:** SPIx 发送缓冲区空状态位
1 = SPIxTXB 为空
0 = SPIxTXB 不为空
标准缓冲模式:
当 SPIx 将数据从 SPIxTXB 传输到 SPIxTXSR 时, 该位由硬件自动置 1。当写 SPIxBUF 来装入 SPIxTXB 时, 该位由硬件自动清零。
增强型缓冲模式:
指示 TXELM<5:0> = 000000。
- bit 2 **未实现:** 读为 0
- bit 1 **SPITBF:** SPIx 发送缓冲区满状态位
1 = SPIxTXB 已满
0 = SPIxTXB 未
标准缓冲模式:
当写 SPIxBUF 来装入 SPIxTXB 时, 该位由硬件自动置 1。当 SPIx 将数据从 SPIxTXB 传输到 SPIxTXSR 时, 该位由硬件自动清零。
增强型缓冲模式:
指示 TXELM<5:0> = 111111。
- bit 0 **SPIRBF:** SPIx 接收缓冲区满状态位
1 = SPIxRXB 已满
0 = SPIxRXB 未
标准缓冲模式:
当 SPIx 将数据从 SPIxRXSR 传输到 SPIxRXB 时, 该位由硬件自动置 1。当读 SPIxBUF 来读 SPIxRXB 时, 该位由硬件自动清零。
增强型缓冲模式:
指示 RXELM<5:0> = 111111。

注 1: SPIEN = 0 时, SPITUR 会清零。当 IGTUR = 1 时, SPITUR 会提供发送数据不足条件的动态状态, 但不会停止接收 / 发送操作, 不需要用软件清零。

PIC24FJ256GA412/GB412 系列

寄存器 17-5: SPIxSTATH: SPIx 状态寄存器高位字

| | | | | | | | |
|--------|-----|-----------------------|-----------------------|-----------------------|----------|----------|----------|
| U-0 | U-0 | R-0, HSC | R-0, HSC | R-0, HSC | R-0, HSC | R-0, HSC | R-0, HSC |
| — | — | RXELM5 ⁽³⁾ | RXELM4 ⁽²⁾ | RXELM3 ⁽¹⁾ | RXELM2 | RXELM1 | RXELM0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-----------------------|-----------------------|-----------------------|----------|----------|----------|
| U-0 | U-0 | R-0, HSC | R-0, HSC | R-0, HSC | R-0, HSC | R-0, HSC | R-0, HSC |
| — | — | TXELM5 ⁽³⁾ | TXELM4 ⁽²⁾ | TXELM3 ⁽¹⁾ | TXELM2 | TXELM1 | TXELM0 |
| bit 7 | | | | | | | bit 0 |

| | | | | | | | |
|--------------|------------------|--------|----------------|--|--|--|--|
| 图注: | HSC = 硬件置 1/ 清零位 | | | | | | |
| R = 可读位 | W = 可写位 | | U = 未实现位, 读为 0 | | | | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 | | | | |

bit 15-14 未实现: 读为 0

bit 13-8 **RXELM<5:0>**: 接收缓冲区元素计数位 (在增强型缓冲模式下有效) (1,2,3)

bit 7-6 未实现: 读为 0

bit 5-0 **TXELM<5:0>**: 发送缓冲区元素计数位 (在增强型缓冲模式下有效) (1,2,3)

- 注
- 1: 只有 FIFODEPTH = 8 或更高值时, 才存在 RXELM3 和 TXELM3 位。
 - 2: 只有 FIFODEPTH = 16 或更高值时, 才存在 RXELM4 和 TXELM4 位。
 - 3: 只有 FIFODEPTH = 32 时, 才存在 RXELM5 和 TXELM5 位。

PIC24FJ256GA412/GB412 系列

寄存器 17-6: SPIxIMSKL: SPIx 中断掩码寄存器低位字

| | | | | | | | |
|--------|-----|-----|----------|--------|-----|-----|----------|
| U-0 | U-0 | U-0 | R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 |
| — | — | — | FRMERREN | BUSYEN | — | — | SPITUREN |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|--------|----------|---------|-----|---------|-----|----------|----------|
| R/W-0 | R/W-0 | R/W-0 | U-0 | R/W-0 | U-0 | R/W-0 | R/W-0 |
| SRMTEN | SPIROVEN | SPIRBEN | — | SPITBEN | — | SPITBFEN | SPIRBFEN |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-13 **未实现:** 读为 0
- bit 12 **FRMERREN:** 允许通过 FRMERR 产生中断事件位
 1 = 帧错误产生中断事件
 0 = 帧错误不产生中断事件
- bit 11 **BUSYEN:** 允许通过 SPIBUSY 产生中断事件位
 1 = SPIBUSY 产生中断事件
 0 = SPIBUSY 不产生中断事件
- bit 10-9 **未实现:** 读为 0
- bit 8 **SPITUREN:** 允许通过 SPITUR 产生中断事件位
 1 = 发送数据不足 (TUR) 产生中断事件
 0 = 发送数据不足不产生中断事件
- bit 7 **SRMTEN:** 允许通过 SRMT 产生中断事件位
 1 = 移位寄存器空 (SRMT) 产生中断事件
 0 = 移位寄存器空不产生中断事件
- bit 6 **SPIROVEN:** 允许通过 SPIROV 产生中断事件位
 1 = SPIx 接收溢出 (ROV) 产生中断事件
 0 = SPIx 接收溢出不产生中断事件
- bit 5 **SPIRBEN:** 允许通过 SPIRBE 产生中断事件位
 1 = SPIx 接收缓冲区为空产生中断事件
 0 = SPIx 接收缓冲区为空不产生中断事件
- bit 4 **未实现:** 读为 0
- bit 3 **SPITBEN:** 允许通过 SPITBE 产生中断事件位
 1 = SPIx 发送缓冲区为空产生中断事件
 0 = SPIx 发送缓冲区为空不产生中断事件
- bit 2 **未实现:** 读为 0
- bit 1 **SPITBFEN:** 允许通过 SPITBF 产生中断事件位
 1 = SPIx 发送缓冲区已满产生中断事件
 0 = SPIx 发送缓冲区已满不产生中断事件
- bit 0 **SPIRBFEN:** 允许通过 SPIRBF 产生中断事件位
 1 = SPIx 接收缓冲区已满产生中断事件
 0 = SPIx 接收缓冲区已满不产生中断事件

PIC24FJ256GA412/GB412 系列

寄存器 17-7: SPIxIMSKH: SPIx 中断掩码寄存器高位字

| | | | | | | | |
|--------|-----|-----------------------|-------------------------|-------------------------|-------------------------|-----------------------|-----------------------|
| R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| RXWIEN | — | RXMSK5 ⁽¹⁾ | RXMSK4 ^(1,4) | RXMSK3 ^(1,3) | RXMSK2 ^(1,2) | RXMSK1 ⁽¹⁾ | RXMSK0 ⁽¹⁾ |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|--------|-----|-----------------------|-------------------------|-------------------------|-------------------------|-----------------------|-----------------------|
| R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| TXWIEN | — | TXMSK5 ⁽¹⁾ | TXMSK4 ^(1,4) | TXMSK3 ^(1,3) | TXMSK2 ^(1,2) | TXMSK1 ⁽¹⁾ | TXMSK0 ⁽¹⁾ |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

- bit 15 **RXWIEN:** 接收水印中断允许位
1 = RXMSK<5:0> ≤ RXELM<5:0> 时触发接收缓冲区元素水印中断
0 = 禁止接收缓冲区元素水印中断
- bit 14 **未实现:** 读为 0
- bit 13-8 **RXMSK<5:0>:** 接收缓冲区掩码位 ^(1,2,3,4)
接收掩码位; 与 RXWIEN 位配合使用。
- bit 7 **TXWIEN:** 发送水印中断允许位
1 = TXMSK<5:0> = TXELM<5:0> 时触发发送缓冲区元素水印中断
0 = 禁止发送缓冲区元素水印中断
- bit 6 **未实现:** 读为 0
- bit 5-0 **TXMSK<5:0>:** 发送缓冲区掩码位 ^(1,2,3,4)
发送掩码位; 与 TXWIEN 位配合使用。

- 注 **1:** 高于 FIFODEPTH 的掩码值是无效的。在这种情况下, 模块不会对于任何值触发匹配。
- 2:** 只有 FIFODEPTH = 8 或更高值时, 才存在 RXMSK2 和 TXMSK2 位。
- 3:** 只有 FIFODEPTH = 16 或更高值时, 才存在 RXMSK3 和 TXMSK3 位。
- 4:** 只有 FIFODEPTH = 32 时, 才存在 RXMSK4 和 TXMSK4 位。

PIC24FJ256GA412/GB412 系列

图 17-3: SPIx 主 / 从器件连接 (标准模式)

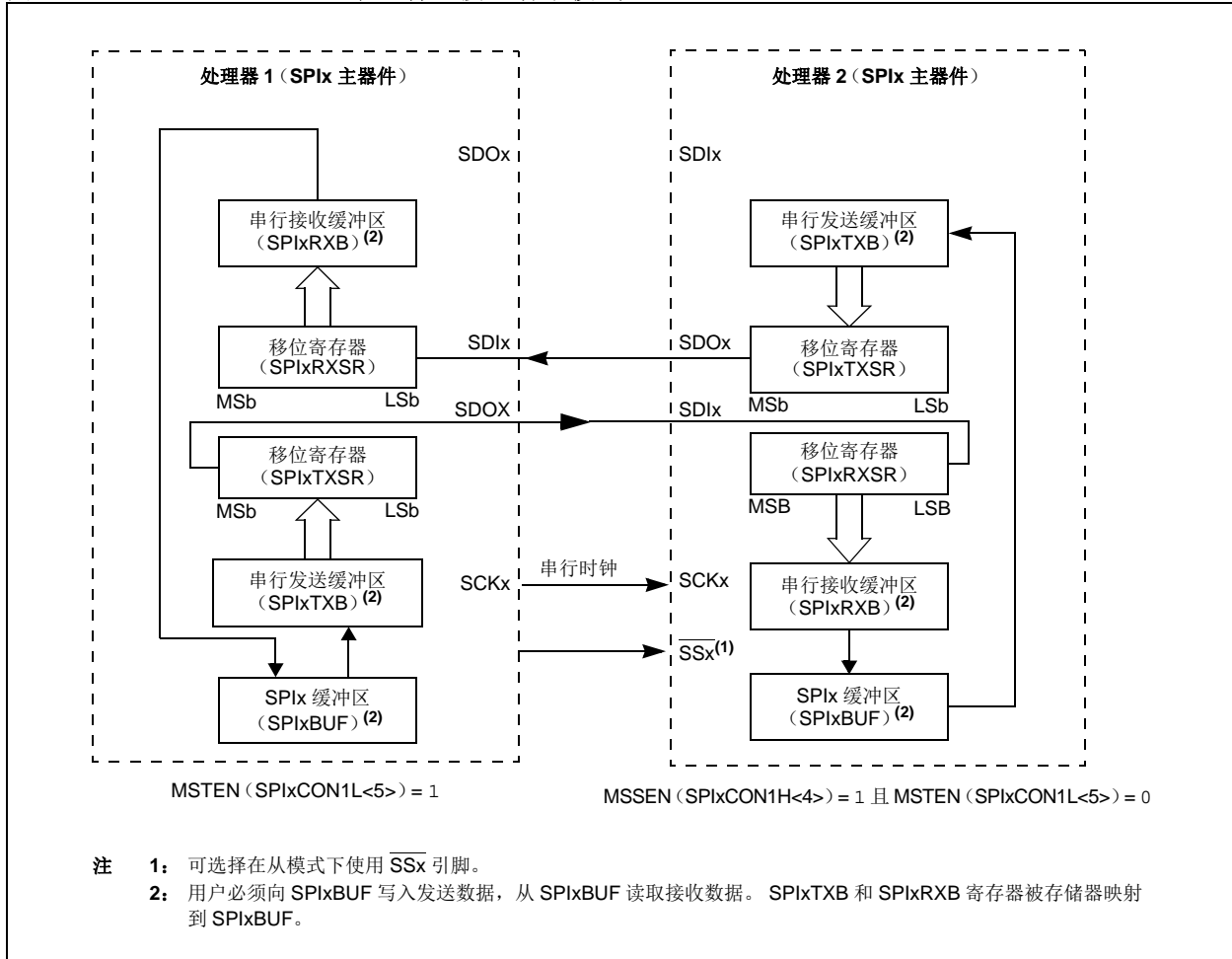


图 17-4: SPIx 主 / 从器件连接 (增强型缓冲模式)

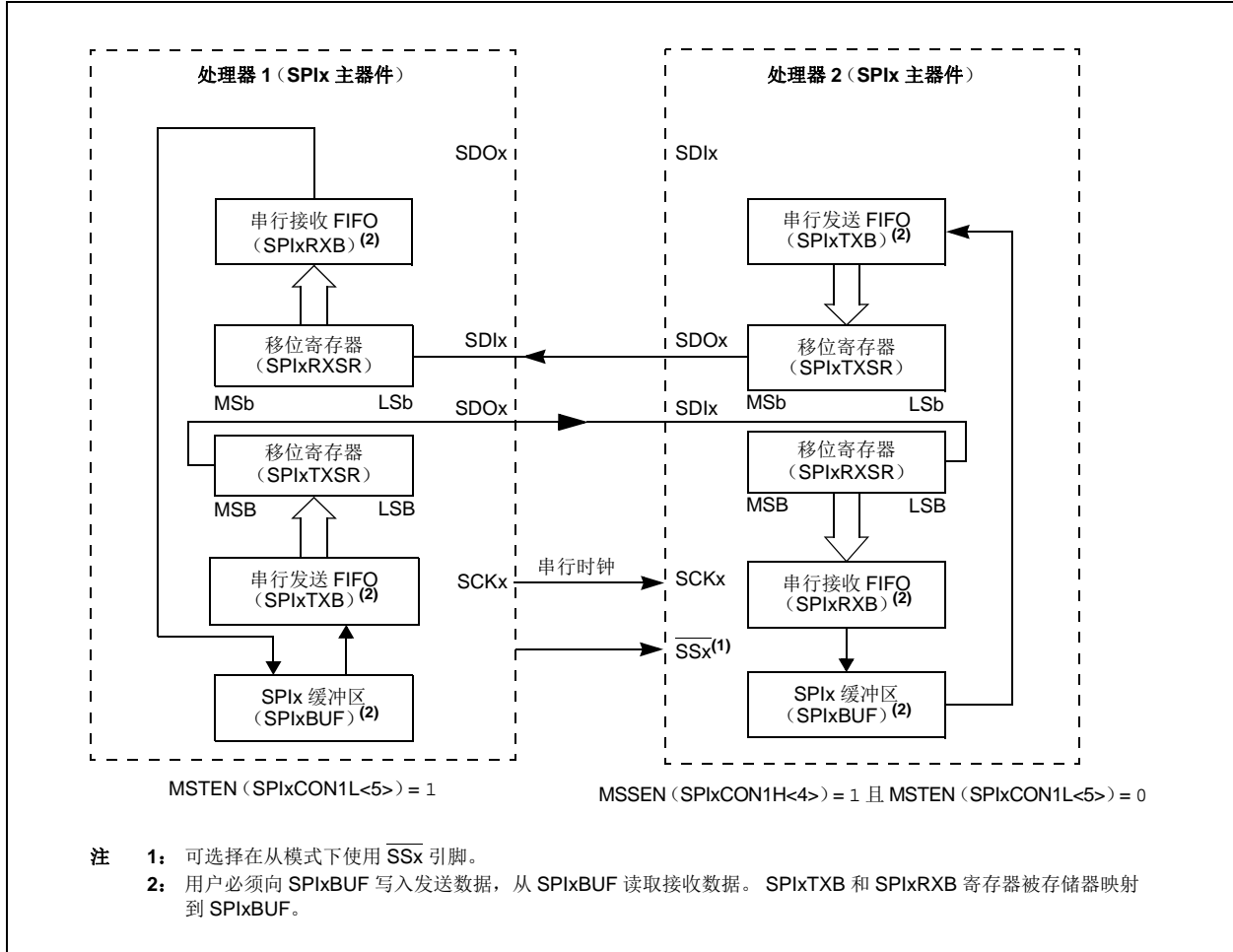
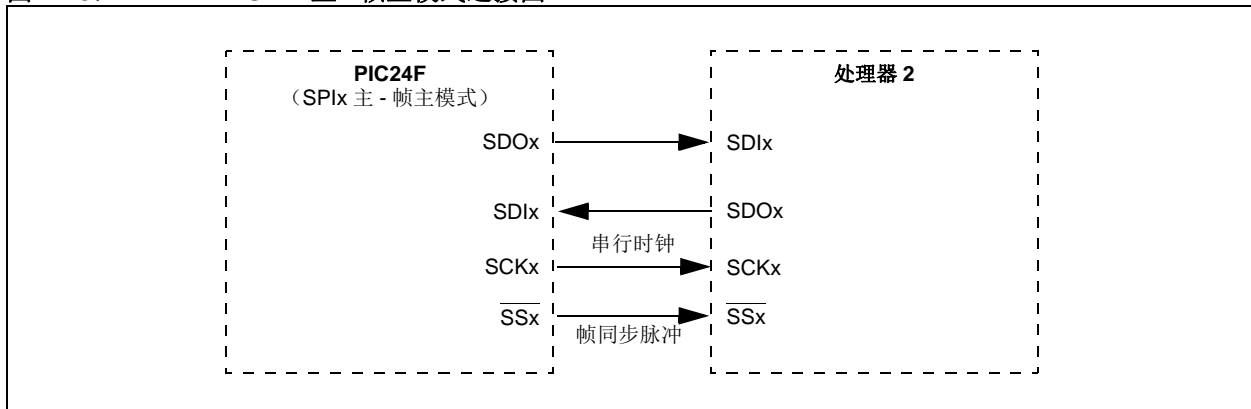


图 17-5: SPIx 主 - 帧主模式连接图



PIC24FJ256GA412/GB412 系列

图 17-6: SPIx 主 - 帧从模式连接图

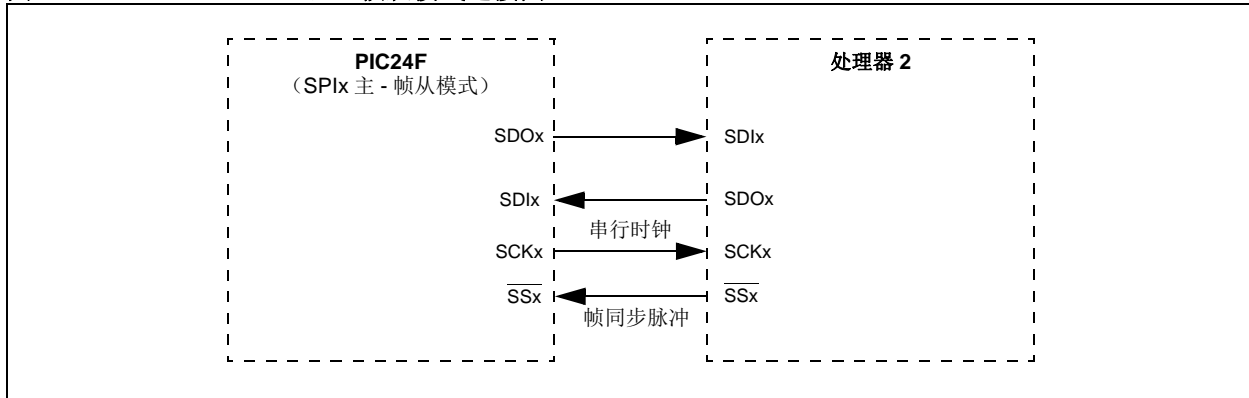


图 17-7: SPIx 从 - 帧主模式连接图

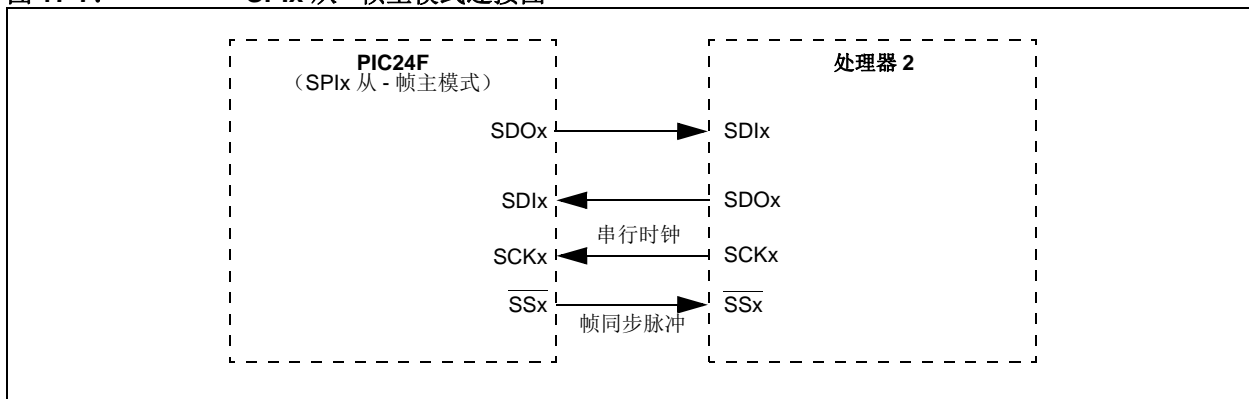
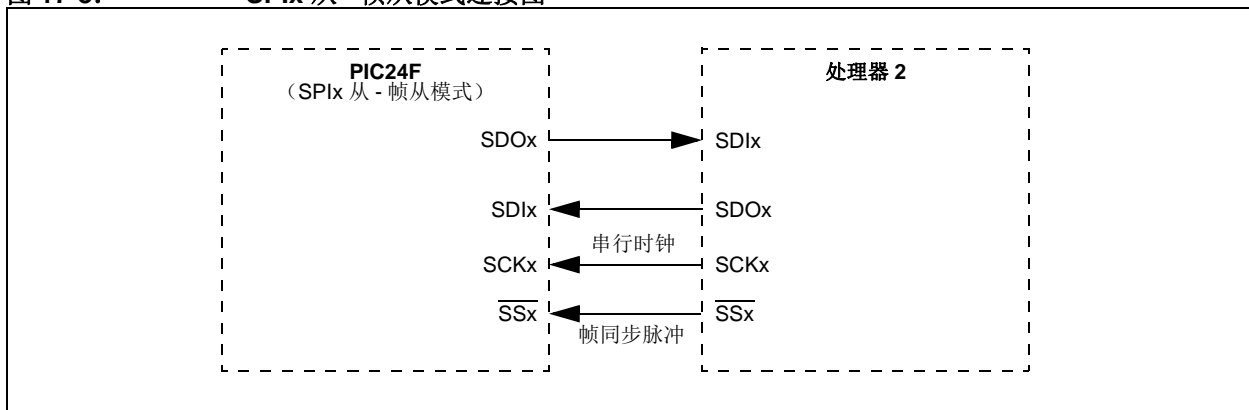


图 17-8: SPIx 从 - 帧从模式连接图



公式 17-1: 器件工作频率和 SPIx 时钟速度之间的关系

$$\text{波特率} = \frac{\text{FPB}}{(2 * (\text{SPIxBRG} + 1))}$$

其中:

FPB 为外设总线时钟频率。

18.0 I²C

注： 本数据手册总结了 PIC24F 系列器件的特性。但是不应把本手册当作无所不包的参考大全来使用。更多信息，请参见《dsPIC33/PIC24 系列参考手册》的“**I²C**”（DS70000195）。该数据手册中的信息取代 FRM 中的信息。

I²C 模块是用于同其他外设或单片机器件进行通信的串行接口。这些外设可以是串行 EEPROM、显示驱动器、A/D 转换器等。

I²C 模块支持以下特性：

- 主器件和从器件逻辑相互独立
- 7 位和 10 位器件地址
- I²C 协议中所定义的广播呼叫地址
- 时钟延长功能，为处理器响应从器件数据请求提供延时
- 100 kHz 和 400 kHz 总线规范
- 可配置的地址掩码
- 多主器件模式以防仲裁时报文丢失
- 总线转发器模式，允许作为从器件接收所有报文，与地址无关
- 自动 SCL

图 18-1 给出了该模块的框图。

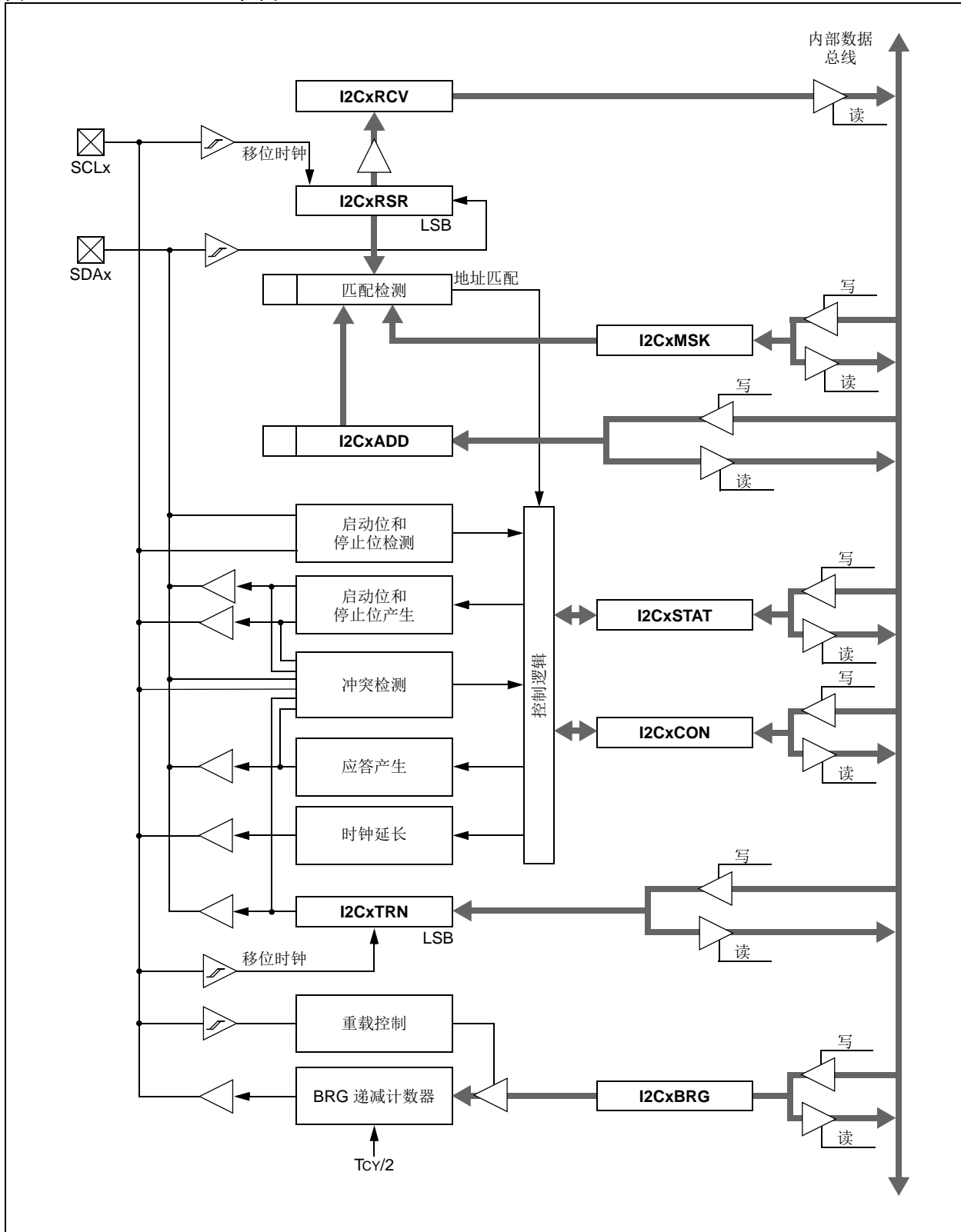
18.1 在单主器件环境下作为主器件进行通信

在主模式下发送报文的详细信息取决于用于与器件通信的通信协议。通常，该事件的序列如下所示：

1. 在 SDAx 和 SCLx 上发出一个启动条件。
2. 向从器件发送一个带写指示的 I²C 器件地址字节。
3. 等待并验证来自从器件的应答。
4. 向从器件发送第一个数据字节（有时称为命令）。
5. 等待并验证来自从器件的应答。
6. 向从器件发送串行存储器地址低字节。
7. 重复步骤 4 和 5，直到发送完所有数据字节。
8. 在 SDAx 和 SCLx 上发出一个重复启动条件。
9. 向从器件发送带有读操作指示的器件地址字节。
10. 等待并验证来自从器件的应答。
11. 使能主器件接收，以接收串行存储器数据。
12. 在数据字节接收结束时产生 ACK 或 NACK 条件。
13. 在 SDAx 和 SCLx 上产生一个停止条件。

PIC24FJ256GA412/GB412 系列

图 18-1: I2Cx 框图



PIC24FJ256GA412/GB412 系列

18.2 设置作为总线主器件工作时的波特率

要计算波特率发生器的重载值，可使用公式 18-1。

公式 18-1: 计算波特率重载值 (1,2)

$$F_{SCL} = \frac{F_{CY}}{2 \cdot (BRG + 2)}$$

或

$$BRG = \left(\frac{F_{CY}}{2 \cdot F_{SCL}} \right) - 2$$

注 1: 基于 $F_{CY} = F_{OSC}/2$ ；打盹模式和 PLL 被禁止。

注 2: 这些时钟速率值仅供参考。实际的时钟速率由多个系统级参数决定。应该在目标应用中测量实际的时钟速率。

18.3 从地址掩码

I2CxMSK 寄存器（寄存器 18-4）将 7 位和 10 位寻址模式下地址中的某些位指定为“无关位”。将 I2CxMSK 寄存器中某个特定位置 1（= 1），不论相应的地址位的值是 0 还是 1，工作在从模式下的模块都会作出响应。例如，当将 I2CxMSK 设置为 0010000000 时，工作在从模式下的模块将检测两个地址 0000000000 和 0010000000。

要使能地址掩码，必须通过将 STRICT 位（I2CxCONH<11>）清零来禁止智能外设管理接口（Intelligent Peripheral Management Interface, IPMI）。

注：新修改的 I²C 协议使得表 18-2 中的地址保留，而且在从模式下不会应答。这包括包含任何这些地址的任何地址掩码设置。

表 18-1: I2Cx 时钟速率 (1,2)

| 所需的系统 F _{SCL} | F _{CY} | I2CxBRG 值 | | 实际 F _{SCL} |
|------------------------|-----------------|-----------|--------|---------------------|
| | | (十进制) | (十六进制) | |
| 100 kHz | 16 MHz | 157 | 9D | 100 kHz |
| 100 kHz | 8 MHz | 78 | 4E | 100 kHz |
| 100 kHz | 4 MHz | 39 | 27 | 99 kHz |
| 400 kHz | 16 MHz | 37 | 25 | 404 kHz |
| 400 kHz | 8 MHz | 18 | 12 | 404 kHz |
| 400 kHz | 4 MHz | 9 | 9 | 385 kHz |
| 400 kHz | 2 MHz | 4 | 4 | 385 kHz |
| 1 MHz | 16 MHz | 13 | D | 1.026 MHz |
| 1 MHz | 8 MHz | 6 | 6 | 1.026 MHz |
| 1 MHz | 4 MHz | 3 | 3 | 0.909 MHz |

注 1: 基于 $F_{CY} = F_{OSC}/2$ ；打盹模式和 PLL 被禁止。

注 2: 这些时钟速率值仅供参考。实际的时钟速率由多个系统级参数决定。应该在目标应用中测量实际的时钟速率。

表 18-2: I2Cx 保留地址 (1)

| 从器件地址 | R/W 位 | 说明 |
|----------|-------|----------------|
| 0000 000 | 0 | 广播呼叫地址 (2) |
| 0000 000 | 1 | 启动字节 |
| 0000 001 | x | CBus 地址 |
| 0000 01x | x | 保留 |
| 0000 1xx | x | HS 模式主机码 |
| 1111 0xx | x | 10 位从地址高字节 (3) |
| 1111 1xx | x | 保留 |

注 1: 这里所列的地址位将永远不会导致地址匹配，与地址掩码设置无关。

注 2: 只有 GCEN = 1 时才会应答该地址。

注 3: 只有 10 位寻址模式下的高字节才会与该地址发生匹配。

PIC24FJ256GA412/GB412 系列

寄存器 18-1: I2CxCONL: I2Cx 控制寄存器低位字

| | | | | | | | |
|--------|-----|-----------|-----------------------|--------|-------|--------|-------|
| R/W-0 | U-0 | R/W-0, HC | R/W-1 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| I2CEN | — | I2CSIDL | SCKREL ⁽¹⁾ | STRICT | A10M | DISSLW | SMEN |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-------|-------|-----------|-----------|-----------|-----------|-----------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0, HC | R/W-0, HC | R/W-0, HC | R/W-0, HC | R/W-0, HC |
| GCEN | STREN | ACKDT | ACKEN | RCEN | PEN | RSEN | SEN |
| bit 7 | | | | | | | bit 0 |

| | | | | | | | |
|--------------|------------|----------------|--------|--|--|--|--|
| 图注: | HC = 硬件清零位 | | | | | | |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 | | | | | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 | | | | |

- bit 15 **I2CEN:** I2Cx 使能位 (只能用软件写入)
 1 = 使能 I2Cx 模块, 并将 SDAx 和 SCLx 引脚配置为串口引脚
 0 = 禁止 I2Cx 模块; 所有 I²C 引脚由端口功能控制
- bit 14 **未实现:** 读为 0
- bit 13 **I2CSIDL:** I2Cx 空闲模式停止位
 1 = 当器件进入空闲模式时, 模块停止工作
 0 = 在空闲模式下模块继续工作
- bit 12 **SCKREL:** SCLx 释放控制位 (仅适用于 I²C 从模式) ⁽¹⁾
 模块复位且 (I2CEN = 0) 设置 SCKREL = 1。
如果 STREN = 0: ⁽²⁾
 1 = 释放时钟
 0 = 强制时钟为低电平 (时钟延长)
如果 STREN = 1:
 1 = 释放时钟
 0 = 保持时钟为低电平 (时钟延长); 用户可以将该位设定为 0, 在下次 SCLx 为低电平时进行时钟延长
- bit 11 **STRICT:** I2Cx 严格保留地址规则使能位
 1 = 强制执行严格保留寻址; 对于保留地址, 请参见表 18-2。
 (在从模式下) – 器件不对保留地址空间进行响应, 对于属于该类别的地址产生 NACK。
 (在主模式下) – 允许器件生成位于保留地址空间的地址。
 0 = 对保留寻址产生应答。
 (在从模式下) – 器件会对属于保留地址空间的地址进行响应。当与任意保留地址匹配时, 器件将产生 ACK。
 (在主模式下) – 保留。
- bit 10 **A10M:** 10 位从器件地址标志位
 1 = I2CxADD 为 10 位从器件地址
 0 = I2CADD 为 7 位从器件地址
- bit 9 **DISSLW:** 压摆率控制禁止位
 1 = 标准速度模式下禁止压摆率控制 (100 kHz, 对于 1 MHz 模式也禁止)
 0 = 高速模式下使能压摆率控制 (400 kHz)
- bit 8 **SMEN:** SMBus 输入电平使能位
 1 = 使能输入逻辑, 使阈值符合 SMBus 规范
 0 = 禁止 SMBus 特定输入

- 注 1: 在从器件发送开始时自动清除为 0; 在从器件接收结束时自动清除为 0。
 2: 在从器件发送开始时自动清除为 0。

寄存器 18-1: I2CxCONL: I2Cx 控制寄存器低位字

- bit 7 **GCEN:** 广播呼叫使能位 (仅适用于 I²C 从模式)
1 = 允许在 I2CxRSR 中接收到广播呼叫地址时产生中断; 已使能模块接收
0 = 禁止广播呼叫地址。
- bit 6 **STREN:** SCLx 时钟延长使能位
仅适用于 I²C 从模式; 与 SCKREL 位配合使用。
1 = 使能时钟延长
0 = 禁止时钟延长
- bit 5 **ACKDT:** 应答数据位
在 I²C 主模式下, 在主器件接收模式期间。当用户在接收结束时发出一个应答序列时, 发送该值。
在 I²C 从模式下, 当 AHEN = 1 或 DHEN = 1 时。当从器件在地址或数据接收结束时发出一个应答序列时, 发送该值。
1 = 发送 NACK
0 = 发送 ACK
- bit 4 **ACKEN:** 应答序列使能位
仅适用于 I²C 主模式; 在主器件接收模式期间适用。
1 = 在 SDAx 和 SCLx 引脚上发出应答序列, 并发送 ACKDT 数据位
0 = 应答序列空闲
- bit 3 **RCEN:** 接收使能位 (仅适用于 I²C 主模式)
1 = 使能 I²C 接收模式; 在 8 位接收数据字节结束时由硬件自动清零
0 = 接收序列不在进行中
- bit 2 **PEN:** 停止条件使能位 (仅适用于 I²C 主模式)
1 = 在 SDAx 和 SCLx 引脚上发出停止条件
0 = 停止条件空闲
- bit 1 **RSEN:** 重启条件使能位 (仅适用于 I²C 主模式)
1 = 在 SDAx 和 SCLx 引脚上发出重启条件
0 = 重启条件空闲
- bit 0 **SEN:** 启动条件使能位 (仅适用于 I²C 主模式)
1 = 在 SDAx 和 SCLx 引脚上发出启动条件
0 = 启动条件空闲

- 注 1: 在从器件发送开始时自动清除为 0; 在从器件接收结束时自动清除为 0。
 2: 在从器件发送开始时自动清除为 0。

PIC24FJ256GA412/GB412 系列

寄存器 18-2: I2CxCONH: I2Cx 控制寄存器高位字

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-------|-------|-------|-------|-------|-------|-------|
| U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | PCIE | SCIE | BOEN | SDAHT | SBCDE | AHEN | DHEN |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-7 **未实现:** 读为 0
- bit 6 **PCIE:** 停止条件中断允许位 (仅适用于 I²C 从模式)。
 1 = 在检测到停止条件时允许中断
 0 = 禁止停止条件检测中断
- bit 5 **SCIE:** 启动条件中断允许位 (仅适用于 I²C 从模式)
 1 = 在检测到启动或重启条件时允许中断
 0 = 禁止启动条件检测中断
- bit 4 **BOEN:** 缓冲区改写使能位 (仅适用于 I²C 从模式)
 1 = 仅当 RBF 位 = 0 时, 在接收到地址 / 数据字节时, 更新 I2CxRCV 并产生 ACK 信号, 忽略 I2COV 位的状态
 0 = 只有在 I2COV 清零时才更新 I2CxRCV
- bit 3 **SDAHT:** SDAx 保持时间选择位
 1 = 在 SCLx 的下降沿之后, 在 SDAx 上最少有 300 ns 的保持时间
 0 = 在 SCLx 的下降沿之后, 在 SDAx 上最少有 100 ns 的保持时间
- bit 2 **SBCDE:** 从模式总线冲突检测使能位 (仅适用于 I²C 从模式)
 如果在 SCLx 的上升沿, 在模块输出高电平状态时采样到 SDAx 为低电平, 则 BCL 位会置 1, 总线会变为空闲状态。这种检测模式仅在数据和 ACK 发送序列期间有效。
 1 = 允许从模式总线冲突中断
 0 = 禁止从模式总线冲突中断
- bit 1 **AHEN:** 地址保持使能位 (仅适用于 I²C 从模式)
 1 = 在所接收匹配地址字节的第 8 个 SCLx 下降沿之后; SCKREL 位 (I2CxCONH<12>) 将清零, SCLx 将保持低电平
 0 = 禁止地址保持
- bit 0 **DHEN:** 数据保持使能位 (仅适用于 I²C 从模式)
 1 = 在所接收数据字节的第 8 个 SCLx 下降沿之后; 从器件硬件清零 SCKREL 位 (I2CxCONH<12>), 而 SCLx 则保持低电平
 0 = 禁止数据保持

PIC24FJ256GA412/GB412 系列

寄存器 18-3: I2CxSTAT: I2Cx 状态寄存器

| | | | | | | | |
|----------|----------|----------|-----|-----|------------|----------|----------|
| R-0, HSC | R-0, HSC | R-0, HSC | U-0 | U-0 | R/C-0, HSC | R-0, HSC | R-0, HSC |
| ACKSTAT | TRSTAT | ACKTIM | — | — | BCL | GCSTAT | ADD10 |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-----------|-----------|----------|------------|------------|----------|----------|----------|
| R/C-0, HS | R/C-0, HS | R-0, HSC | R/C-0, HSC | R/C-0, HSC | R-0, HSC | R-0, HSC | R-0, HSC |
| IWCOL | I2COV | D/A | P | S | R/W | RBF | TBF |
| bit 7 | | | | | | bit 0 | |

| | | |
|--------------|----------|------------------|
| 图注: | C = 可清零位 | HSC = 硬件置 1/ 清零位 |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |
| | | HS = 硬件置 1 位 |

- bit 15 **ACKSTAT:** 应答状态位 (在所有主模式和从模式下更新)
1 = 未收到来自从器件的应答
0 = 收到来自从器件的应答
- bit 14 **TRSTAT:** 发送状态位 (作为 I²C 主器件工作时, 适用于主器件发送操作)
1 = 主器件正在进行发送 (8 位 + ACK)
0 = 主器件不在进行发送
- bit 13 **ACKTIM:** 应答时间状态位 (仅在 I²C 从模式下有效)
1 = 指示 I²C 总线处于应答序列中, 在 SCLx 时钟的第 8 个下降沿置 1
0 = 不处于应答序列中, 在 SCLx 时钟的第 9 个上升沿清零
- bit 12-11 **未实现:** 读为 0
- bit 10 **BCL:** 总线冲突检测位 (主 / 从模式; 在禁止 I²C 模块 (I2CEN = 0) 时清零)
1 = 主器件或从器件发送操作期间检测到了总线冲突
0 = 未检测到总线冲突
- bit 9 **GCSTAT:** 广播呼叫状态位 (在停止条件检测后清零)
1 = 接收到广播呼叫地址
0 = 未接收到广播呼叫地址
- bit 8 **ADD10:** 10 位地址状态位 (在停止条件检测后清零)
1 = 10 位地址匹配
0 = 10 位地址不匹配
- bit 7 **IWCOL:** I2Cx 写冲突检测位
1 = 因为 I²C 模块忙, 尝试写 I2CxTRN 寄存器失败; 必须用软件清零
0 = 未发生冲突
- bit 6 **I2COV:** I2Cx 接收溢出标志位
1 = 在 I2CxRCV 寄存器仍存放先前字节时接收到字节; 在发送模式下, I2COV 是“无关”位, 必须用软件清零
0 = 无溢出
- bit 5 **D/A:** 数据 / 地址位 (作为 I²C 从器件工作时)
1 = 指示上次接收的字节为数据
0 = 指示上次接收或发送的字节是地址
- bit 4 **P:** I2Cx 停止位
在检测到启动、复位或停止条件时更新; 在禁止 I²C 模块 (I2CEN = 0) 时清零。
1 = 指示上次检测到停止位
0 = 上次未检测到停止位

PIC24FJ256GA412/GB412 系列

寄存器 18-3: I2CxSTAT: I2Cx 状态寄存器 (续)

- bit 3 **S:** I2Cx 启动位
 在检测到启动、复位或停止条件时更新；在禁止 I²C 模块 (I2CEN = 0) 时清零。
 1 = 指示上次检测到启动位 (或重复启动位)
 0 = 上次未检测到启动位
- bit 2 **R/W:** 读/写信息位 (作为 I²C 从器件工作时)
 1 = 读: 表示数据自从器件输出
 0 = 写: 表示数据输入到从器件
- bit 1 **RBF:** 接收缓冲区满状态位
 1 = 接收完成, I2CxRCV 已满
 0 = 接收未完成, I2CxRCV 为空
- bit 0 **TBF:** 发送缓冲区满状态位
 1 = 正在进行发送, I2CxTRN 已满 (8 位数据)
 0 = 发送完成, I2CxTRN 为空

寄存器 18-4: I2CxMSK: I2Cx 从模式地址掩码寄存器

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|----------|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| — | — | — | — | — | — | MSK<9:8> | |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|----------|-------|-------|-------|-------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| MSK<7:0> | | | | | | | |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-10 **未实现:** 读为 0
- bit 9-0 **MSK<9:0>:** 地址中 bit x 的 I2Cx 掩码选择位
 1 = 使能输入报文的地址中 bit x 的掩码; 在此位置上不需要位匹配
 0 = 禁止 bit x 的掩码; 在此位置上需要位匹配

19.0 通用异步收发器 (UART)

注： 本数据手册总结了 PIC24F 系列器件的特性。但是不应把本手册当作无所不包的参考大全来使用。更多信息，请参见《dsPIC33/PIC24系列参考手册》的“通用异步收发器 (UART)” (DS70000582)。该数据手册中的信息取代 FRM 中的信息。

通用异步收发器 (Universal Asynchronous Receiver Transmitter, UART) 模块是 PIC24F 器件系列提供的串行 I/O 模块之一。UART 是可以与外设 (例如个人计算机、LIN/J2602、RS-232 和 RS-485 接口) 通信的全双工异步系统。该模块还通过 UxCTS 和 UxRTS 引脚支持硬件流控制选项。UART 模块包含了 IrDA[®] 编码器 / 解码器单元。

PIC24FJ256GA412/GB412 系列器件配有 6 个 UART 模块，称为 UART1 至 UART6。

UARTx 模块的主要特性有：

- 通过 UxTX 和 UxRX 引脚进行全双工 8 位或 9 位数据传输
- 偶校验、奇校验或无奇偶校验选项 (对于 8 位数据)
- 一个或两个停止位
- 通过 UxCTS 和 UxRTS 引脚支持硬件流控制选项
- 完全集成的波特率发生器，具有 16 位预分频器

- 在 16x 模式下以 40 MIPS 速率工作时，波特率范围从最高 2.5 Mbps 到最低 38 Hz
- 在 4x 模式下以 40 MIPS 速率工作时，波特率范围从最高 10 Mbps 到最低 152 Hz
- 4 级深度先进先出 (First-In-First-Out, FIFO) 发送数据缓冲区
- 4 级深度 FIFO 接收数据缓冲区
- 奇偶校验、帧和缓冲区溢出错误检测
- 支持带地址检测的 9 位模式 (第 9 位 = 1)
- 独立的发送和接收中断
- 用于诊断支持的环回模式
- 用于发送和接收线的极性控制
- 支持同步字符和间隔字符
- 支持自动波特率检测
- IrDA[®] 编码器和解码器逻辑
- 包含 DMA 支持
- 用于 IrDA 支持的 16 倍波特率时钟输出

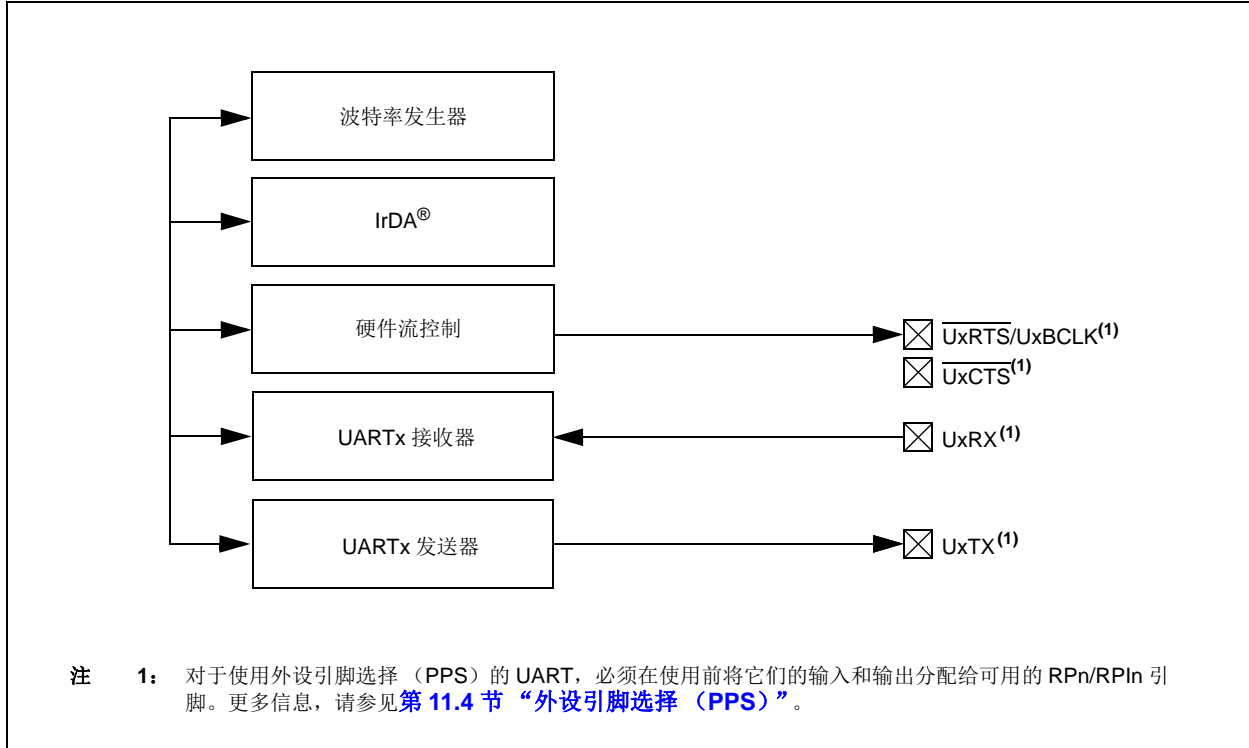
图 19-1 给出了 UARTx 模块的简化框图。UARTx 模块由以下至关重要的硬件组件组成：

- 波特率发生器
- 异步发送器
- 异步接收器

注： 在本章中，与特定 UART 模块相关的寄存器名称和位名称的引用一般都采用以“x”代替特定模块编号的方式。因此，“UxSTAL”可能指 UART1、UART2、UART3 或 UART4 的状态低位字寄存器。

PIC24FJ256GA412/GB412 系列

图 19-1: UARTx 简化框图



19.1 UARTx 波特率发生器 (BRG)

UARTx 模块包含一个专用的 16 位波特率发生器。UxBRG 寄存器控制一个自由运行的 16 位定时器的周期。公式 19-1 给出了 BRGH = 0 时计算波特率的公式。

公式 19-1: UARTx 波特率 (BRGH = 0) (1,2)

$$\text{波特率} = \frac{F_{CY}}{16 \cdot (UxBRG + 1)}$$

$$UxBRG = \frac{F_{CY}}{16 \cdot \text{波特率}} - 1$$

- 注 1:** F_{CY} 表示指令周期时钟频率 (F_{OSC}/2)。
注 2: 基于 F_{CY} = F_{OSC}/2；打盹模式和 PLL 被禁止。

例 19-1 给出了如下条件下的波特率误差计算：

- F_{CY} = 4 MHz
- 目标波特率 = 9600

例 19-1: 波特率误差计算 (BRGH = 0) (1)

$$\begin{aligned} \text{目标波特率} &= F_{CY}/(16(UxBRG + 1)) \\ \text{求解 } UxBRG \text{ 值:} & \\ UxBRG &= ((F_{CY}/\text{目标波特率})/16) - 1 \\ UxBRG &= ((4000000/9600)/16) - 1 \\ UxBRG &= 25 \\ \text{计算波特率} &= 4000000/(16(25 + 1)) \\ &= 9615 \\ \text{误差} &= (\text{计算波特率} - \text{目标波特率}) \\ &\quad \text{目标波特率} \\ &= (9615 - 9600)/9600 \\ &= 0.16\% \end{aligned}$$

- 注 1:** 基于 F_{CY} = F_{OSC}/2；打盹模式和 PLL 被禁止。

最大可能波特率 (BRGH = 0) 是 F_{CY}/16 (当 UxBRG = 0 时)，最小可能波特率是 F_{CY}/(16 * 65536)。

公式 19-2 给出了 BRGH = 1 时计算波特率的公式。

公式 19-2: UARTx 波特率 (BRGH = 1) (1,2)

$$\text{波特率} = \frac{F_{CY}}{4 \cdot (UxBRG + 1)}$$

$$UxBRG = \frac{F_{CY}}{4 \cdot \text{波特率}} - 1$$

- 注 1:** F_{CY} 表示指令周期时钟频率。
注 2: 基于 F_{CY} = F_{OSC}/2；打盹模式和 PLL 被禁止。

最大可能波特率 (BRGH = 1) 是 F_{CY}/4 (当 UxBRG = 0 时)，最小可能波特率是 F_{CY}/(4 * 65536)。

向 UxBRG 寄存器写入新值会使 BRG 定时器复位 (清零)。这可以确保 BRG 无需等待定时器溢出就可以产生新的波特率。

PIC24FJ256GA412/GB412 系列

19.2 8 位数据模式下的发送

1. 设置 UARTx:
 - a) 将适当的值写入数据位、奇偶校验位和停止位。
 - b) 将适当的波特率值写入 UxBRG 寄存器。
 - c) 设置发送和接收中断允许位和优先级位。
2. 使能 UARTx。
3. 将 UTXEN 位置 1（置 1 后两个周期产生发送中断）。
4. 将数据字节写入 UxTXREG 字的低字节。该值将被立即传输到发送移位寄存器（Transmit Shift Register, TSR），且在波特率时钟的下一个上升沿开始移出串行比特流。
5. 或者，当 UTXEN = 0 时，数据字节也可被发送，且随后用户可将 UTXEN 置 1。由于波特率时钟将从清零状态启动，这将立即开始发送串行比特流。
6. 中断控制位 UTXISEL<1:0> 的设置决定何时产生发送中断。

19.3 9 位数据模式下的发送

1. 设置 UARTx（如第 19.2 节“8 位数据模式下的发送”中所述）。
2. 使能 UARTx。
3. 将 UTXEN 位置 1（产生发送中断）。
4. 仅向 UxTXREG 写入一个 16 位的值。
5. 向 UxTXREG 写入一个字可触发 9 位数据向 TSR 的传输。串行比特流将会在波特率时钟的第一个上升沿开始移出。
6. 控制位 UTXISELx 的设置决定何时产生发送中断。

19.4 间隔和同步发送序列

下述序列会发送一个报文帧头，包括一个间隔字符和其后的一个自动波特率同步字节。

1. 将 UARTx 配置为所需的模式。
2. 将 UTXEN 和 UTXBRK 置 1 以设置间隔字符。
3. 将一个无效字符装入 UxTXREG 以启动发送（值被忽略）。
4. 向 UxTXREG 写入 55h；将同步字符装入发送 FIFO 中。
5. 间隔字符发送后，硬件会将 UTXBRK 位复位。然后开始发送同步字符。

19.5 8 位或 9 位数据模式下的接收

1. 设置 UARTx（如第 19.2 节“8 位数据模式下的发送”中所述）。
2. 使能 UARTx。
3. 将 URXEN 位（UxSTAL<12>）置 1。
4. 当接收到一个或多个数据字符时，将会根据中断控制位 URXISEL<1:0> 的设置产生接收中断。
5. 读 OERR 位以确定是否发生了溢出错误。OERR 位必须用软件复位。
6. 读 UxRXREG。

读取 UxRXREG 字符的行为会将下一个字符传送到接收 FIFO 的顶部，其中包含一组新的 PERR 和 FERR 值。

19.6 UxCTS 和 UxRTS 控制引脚的操作

UARTx 允许发送（UxCTS）和请求发送（UxRTS）是两个与 UARTx 模块相关、由硬件控制的引脚。这两个引脚允许 UARTx 在单工模式和流控制模式下运行。它们用于控制数据终端设备（Data Terminal Equipment, DTE）之间的发送和接收。UxMODE 寄存器中的 UEN<1:0> 位用来配置这两个引脚。

19.7 红外支持

UARTx 模块提供两种类型的红外 UART 支持：一种是 IrDA 时钟输出，用于支持外部 IrDA 编码器和解码器（传统模块支持）；另一种是完全实现的 IrDA 编码器和解码器。注意，由于 IrDA 模式需要 16 倍波特率时钟，它们仅在 BRGH 位（UxMODE<3>）为 0 时才能工作。

19.7.1 用于支持外部 IrDA 的 IrDA 时钟输出

为了支持外部 IrDA 编码器和解码器，可将 UxBCLK 引脚（和 UxRTS 引脚相同）配置为产生 16 倍波特率时钟。当使能了 UARTx 模块且 UEN<1:0> = 11 时，UxBCLK 引脚将输出 16 倍波特率时钟，它可用于支持 IrDA 编解码器芯片。

19.7.2 内置 IrDA 编码器和解码器

UARTx 模块在其内部完全实现了 IrDA 编码器和解码器。内置 IrDA 编码器和解码器的功能可通过 IREN 位（UxMODE<12>）来使能。当使能（IREN = 1）时，接收引脚（UxRX）可作为红外接收器的输入引脚。发送引脚（UxTX）可用作红外发送器的输出引脚。

PIC24FJ256GA412/GB412 系列

寄存器 19-1: UxMODE: UARTx 模式寄存器

| | | | | | | | |
|-----------------------|--------|-----------|---------------------|-------|--------|--------|-------|
| R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | R/W-0 | R/W-0 |
| UARTEN ⁽¹⁾ | — | USIDL | IREN ⁽²⁾ | RTSMD | — | UEN1 | UEN0 |
| bit 15 | | | | | | bit 8 | |
| R/W-0, HC | R/W-0 | R/W-0, HC | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| WAKE | LPBACK | ABAUD | URXINV | BRGH | PDSEL1 | PDSEL0 | STSEL |
| bit 7 | | | | | | bit 0 | |

| | | | |
|--------------|------------|----------------|--------|
| 图注: | HC = 硬件清零位 | | |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

- bit 15 **UARTEN:** UARTx 使能位 ⁽¹⁾
 1 = 使能 UARTx; UARTx 根据 UEN<1:0> 的定义控制所有 UARTx 引脚
 0 = 禁止 UARTx; 由端口锁存器控制所有 UARTx 引脚; UARTx 的功耗最小
- bit 14 **未实现:** 读为 0
- bit 13 **USIDL:** UARTx 空闲模式停止位
 1 = 当器件进入空闲模式时, 模块停止工作
 0 = 在空闲模式下模块继续工作
- bit 12 **IREN:** IrDA[®] 编码器和解码器使能位 ⁽²⁾
 1 = 使能 IrDA 编码器和解码器
 0 = 禁止 IrDA 编码器和解码器
- bit 11 **RTSMD:** UxRTS 引脚模式选择位
 1 = UxRTS 引脚处于单工模式
 0 = UxRTS 引脚处于流控制模式
- bit 10 **未实现:** 读为 0
- bit 9-8 **UEN<1:0>:** UARTx 使能位
 11 = 使能并使用 UxTX、UxRX 和 UxBCLK 引脚; UxCTS 引脚由端口锁存器控制
 10 = 使能并使用 UxTX、UxRX、UxCTS 和 UxRTS 引脚
 01 = 使能并使用 UxTX、UxRX 和 UxRTS 引脚; UxCTS 引脚由端口锁存器控制
 00 = 使能并使用 UxTX 和 UxRX 引脚; UxCTS 和 UxRTS/UxBCLK 引脚由端口锁存器控制
- bit 7 **WAKE:** 在休眠模式下检测到启动时唤醒的使能位
 1 = UARTx 将继续采样 UxRX 引脚; 在出现下降沿时产生中断, 在之后的上升沿由硬件清零该位
 0 = 禁止唤醒
- bit 6 **LPBACK:** UARTx 环回模式选择位
 1 = 使能环回模式
 0 = 禁止环回模式
- bit 5 **ABAUD:** 自动波特率使能位
 1 = 使能对下一个字符的波特率测量 – 需要接收同步字段 (55h); 完成时由硬件清零
 0 = 禁止波特率测量或测量已完成
- bit 4 **URXINV:** UARTx 接收极性反转位
 1 = UxRX 的空闲状态为 0
 0 = UxRX 的空闲状态为 1

- 注 1: 如果 UARTEN = 1, 外设输入和输出必须配置给可用的 RPN/RPIn 引脚。更多信息, 请参见第 11.4 节 “**外设引脚选择 (PPS)**”。
- 2: 该功能仅在 16 倍 BRG 模式 (BRGH = 0) 下可用。

PIC24FJ256GA412/GB412 系列

寄存器 19-1: UxMODE: UARTx 模式寄存器 (续)

- bit 3 **BRGH:** 高波特率使能位
1 = 高速模式 (每位 4 个 BRG 时钟周期)
0 = 标准速度模式 (每位 16 个 BRG 时钟周期)
- bit 2-1 **PDSEL<1:0>:** 奇偶校验和数据选择位
11 = 9 位数据, 无奇偶校验
10 = 8 位数据, 奇校验
01 = 8 位数据, 偶校验
00 = 8 位数据, 无奇偶校验
- bit 0 **STSEL:** 停止位选择位
1 = 2 个停止位
0 = 1 个停止位

- 注 1: 如果 `UARTEN = 1`, 外设输入和输出必须配置给可用的 `RPn/RPIIn` 引脚。更多信息, 请参见第 11.4 节“[外设引脚选择 \(PPS\)](#)”。
- 2: 该功能仅在 16 倍 BRG 模式 (`BRGH = 0`) 下可用。

PIC24FJ256GA412/GB412 系列

寄存器 19-2: UxSTAL: UARTx 状态低位字和控制寄存器

| | | | | | | | |
|----------|-----------------------|----------|-------|-----------|----------------------|----------|----------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0, HC | R/W-0 | R-0, HSC | R-1, HSC |
| UTXISEL1 | UTXINV ⁽¹⁾ | UTXISEL0 | URXEN | UTXBRK | UTXEN ⁽²⁾ | UTXBF | TRMT |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|----------|----------|-------|----------|----------|----------|-----------|----------|
| R/W-0 | R/W-0 | R/W-0 | R-1, HSC | R-0, HSC | R-0, HSC | R/C-0, HS | R-0, HSC |
| URXISEL1 | URXISEL0 | ADDEN | RIDLE | PERR | FERR | OERR | URXDA |
| bit 7 | | | | | | bit 0 | |

| | | | |
|--------------|------------|------------------|--------|
| 图注: | C = 可清零位 | HSC = 硬件置 1/ 清零位 | |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |
| HS = 硬件置 1 位 | HC = 硬件清零位 | | |

- bit 15,13 **UTXISEL<1:0>**: UARTx 发送中断模式选择位
 11 = 保留; 不要使用
 10 = 当一个字符被传输到发送移位寄存器 (TSR) 导致发送缓冲区为空时, 产生中断
 01 = 当最后一个字符被移出发送移位寄存器; 所有发送操作执行完毕时产生中断
 00 = 当一个字符被传输到发送移位寄存器 (这意味着发送缓冲区中至少还有一个字符) 时产生中断
- bit 14 **UTXINV**: UARTx IrDA[®] 编码器发送极性反转位 ⁽¹⁾
IREN = 0 时:
 1 = UxTX 空闲状态为 0
 0 = UxTX 空闲状态为 1
IREN = 1 时:
 1 = UxTX 空闲状态为 1
 0 = UxTX 空闲状态为 0
- bit 12 **URXEN**: UARTx 接收使能位
 1 = 使能接收, UARTx 控制 UxRX 引脚
 0 = 禁止接收, 端口控制 UxRX 引脚
- bit 11 **UTXBRK**: UARTx 发送间隔位
 1 = 在下次发送时发送同步间隔字符 – 启动位, 后跟 12 个 0 位, 然后是停止位; 完成时由硬件清零
 0 = 禁止或已完成同步间隔字符的发送
- bit 10 **UTXEN**: UARTx 发送使能位 ⁽²⁾
 1 = 使能发送, UARTx 控制 UxTX 引脚
 0 = 禁止发送, 中止所有等待的发送, 缓冲区被复位; 由端口控制 UxTX 引脚
- bit 9 **UTXBF**: UARTx 发送缓冲区满状态位 (只读)
 1 = 发送缓冲区已满
 0 = 发送缓冲区未满, 至少还可写入一个字符
- bit 8 **TRMT**: 发送移位寄存器空位 (只读)
 1 = 发送移位寄存器为空, 同时发送缓冲区为空 (上一次发送已完成)
 0 = 发送移位寄存器非空, 发送在进行中或在发送缓冲区中排队

注 1: 仅当使能了 IrDA 编码器 (IREN = 1) 时, 该位的值才影响模块的发送属性。
 2: 如果 UARTEN = 1, 外设输入和输出必须配置给可用的 RPN/RPIn 引脚。更多信息, 请参见第 11.4 节 “外设引脚选择 (PPS)”。

PIC24FJ256GA412/GB412 系列

寄存器 19-2: UxSTAL: UARTx 状态低位字和控制寄存器 (续)

- bit 7-6 **URXISEL<1:0>**: UARTx 接收中断模式选择位
 11 = 当 RSR 传输使接收缓冲区已满时 (即有 4 个数据字符), 中断标志位置 1
 10 = 当 RSR 传输使接收缓冲区 3/4 满时 (即有 3 个数据字符), 中断标志位置 1
 0x = 当接收到任何一个字符且将字符从 RSR 传输到接收缓冲区时, 中断标志位置 1; 接收缓冲区中有一个或多个字符
- bit 5 **ADDEN**: 地址字符检测位 (接收到数据的 bit 8 = 1)
 1 = 使能地址检测模式 (如果没有选择 9 位模式, 这个控制位将无效)
 0 = 禁止地址检测模式
- bit 4 **RIDLE**: 接收器空闲位 (只读)
 1 = 接收器空闲
 0 = 接收器工作
- bit 3 **PERR**: 奇偶校验错误状态位 (只读)
 1 = 检测到当前字符 (接收 FIFO 顶部的字符) 的奇偶校验错误
 0 = 未检测到奇偶校验错误
- bit 2 **FERR**: 帧错误状态位 (只读)
 1 = 检测到当前字符 (接收 FIFO 顶部的字符) 的帧错误
 0 = 未检测到帧错误
- bit 1 **OERR**: 接收缓冲区溢出错误状态位 (只可清零 / 只读)
 1 = 接收缓冲区已溢出
 0 = 接收缓冲区未溢出 (清零原来置 1 的 OERR 位 (1 → 0 的跳变) 将使接收缓冲区和 RSR 复位为空状态)
- bit 0 **URXDA**: UARTx 接收缓冲区中是否有数据标志位 (只读)
 1 = 接收缓冲区中有数据, 至少还有一个字符可被读取
 0 = 接收缓冲区为空

- 注 1: 仅当使能了 IrDA 编码器 (IREN = 1) 时, 该位的值才影响模块的发送属性。
 2: 如果 UARTEN = 1, 外设输入和输出必须配置给可用的 RPN/RPIIn 引脚。更多信息, 请参见第 11.4 节“外设引脚选择 (PPS)”。

寄存器 19-3: UxSTAH: UARTx 状态高位字和控制寄存器

| | | | | | | | |
|---------|---------|---------|---------|---------|---------|---------|---------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| ADMASK7 | ADMASK6 | ADMASK5 | ADMASK4 | ADMASK3 | ADMASK2 | ADMASK1 | ADMASK0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|----------|----------|----------|----------|----------|----------|----------|----------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| ADMADDR7 | ADMADDR6 | ADMADDR5 | ADMADDR4 | ADMADDR3 | ADMADDR2 | ADMADDR1 | ADMADDR0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-8 **ADMASK<7:0>**: ADMADDR<7:0> 掩码位
 1 = 使用相应的 ADMADDRx 位来检测地址匹配
 0 = 不使用相应的 ADMADDRx 位来检测地址匹配
- bit 7-0 **ADMADDR<7:0>**: 地址检测任务减轻负载位
 与 ADMASK<7:0> 位配合使用, 用于在地址检测模式期间减轻处理器检测地址字符的任务。

PIC24FJ256GA412/GB412 系列

寄存器 19-4: **UxTXREG: UARTx 发送寄存器** (通常只写)

| | | | | | | | |
|---------------------|-----|-----|-----|-----|-----|-----|-------|
| W-x | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | W-x |
| LAST ⁽¹⁾ | — | — | — | — | — | — | TX8 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-----|-----|-----|-----|-----|-------|
| W-x | W-x | W-x | W-x | W-x | W-x | W-x | W-x |
| TX7 | TX6 | TX5 | TX4 | TX3 | TX2 | TX1 | TX0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 15 **LAST:** 用于智能卡支持的最后一个字节指示位 ⁽¹⁾

bit 14-9 **未实现:** 读为 0

bit 8 **TX8:** 已发送字符的数据位 (在 9 位模式下)

bit 7-0 **TX<7:0>:** 已发送字符的数据位

注 1: 该位仅对 UART1 和 UART2 可用。

PIC24FJ256GA412/GB412 系列

寄存器 19-5: UxSCCON: UARTx 智能卡控制寄存器⁽¹⁾

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-----------------------|-----------------------|-------|---------------------|-------|-------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | TXRPT1 ⁽²⁾ | TXRPT0 ⁽²⁾ | CONV | T0PD ⁽²⁾ | PTRCL | SCEN |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-6 **未实现:** 读为 0
- bit 5-4 **TXRPT<1:0>:** 发送重复选择位⁽²⁾
 11 = 重新发送错误字节 4 次
 10 = 重新发送错误字节 3 次
 01 = 重新发送错误字节 2 次
 00 = 重新发送错误字节 1 次
- bit 3 **CONV:** 逻辑约定选择位
 1 = 反转逻辑约定
 0 = 直接逻辑约定
- bit 2 **T0PD:** T = 0 错误处理的下拉持续时间位⁽²⁾
 1 = 2 个 ETU
 0 = 1 个 ETU
- bit 1 **PTRCL:** 智能卡协议选择位
 1 = T = 1 协议
 0 = T = 0 协议
- bit 0 **SCEN:** 智能卡模式使能位
 1 = 如果 UARTEN (UxMODE<15>) = 1, 则使能智能卡模式
 0 = 禁止智能卡模式

- 注 1:** 该寄存器仅对 UART1 和 UART2 可用。
注 2: 这些位仅适用于 T = 0 的情况, 请参见 PTRCL 位 (UxSCCON<1>)。

PIC24FJ256GA412/GB412 系列

寄存器 19-6: UxSCINT: UARTx 智能卡中断寄存器⁽¹⁾

| | | | | | | | |
|--------|-----|------------------------|------------------------|-----|-----|-------|-------|
| U-0 | U-0 | R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| — | — | RXRPTIF ⁽²⁾ | TXRPTIF ⁽²⁾ | — | — | WTCIF | GTCIF |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|----------------------|------------------------|------------------------|-----|-----|-------|-------|
| U-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| — | PARIE ⁽²⁾ | RXRPTIE ⁽²⁾ | TXRPTIE ⁽²⁾ | — | — | WTCIE | GTCIE |
| bit 7 | | | | | | bit 0 | |

图注:

| | | |
|--------------|---------|----------------|
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |
| | | x = 未知 |

- bit 15-14 **未实现:** 读为 0
- bit 13 **RXRPTIF:** 接收重复中断标志位⁽²⁾
1 = 在接收同一字符 5 次后 (4 次重新发送), 仍然存在奇偶校验错误
0 = 清零标志
- bit 12 **TXRPTIF:** 发送重复中断标志位⁽²⁾
1 = 在根据 TXRPT<1:0> 最后一次重新发送之后检测到线路错误, 请参见[寄存器 19-5](#)
0 = 清零标志
- bit 11-10 **未实现:** 读为 0
- bit 9 **WTCIF:** 等待时间计数器 (WTC) 中断标志位
1 = 等待时间计数器已达到 0
0 = 等待时间计数器未达到 0
- bit 8 **GTCIF:** 警戒时间计数器 (GTC) 中断标志位
1 = 警戒时间计数器已达到 0
0 = 警戒时间计数器未达到 0
- bit 7 **未实现:** 读为 0
- bit 6 **PARIE:** 奇偶校验中断允许位⁽²⁾
1 = 在接收到具有奇偶校验错误的字符时调用中断; 关于中断标志, 请参见[寄存器 19-2](#) 中的 PERR 位 (UxSTAL<3>)
0 = 禁止中断
- bit 5 **RXRPTIE:** 接收重复中断允许位⁽²⁾
1 = 在接收同一字符 5 次后 (4 次重新发送), 仍然存在奇偶校验错误时调用中断
0 = 禁止中断
- bit 4 **TXRPTIE:** 发送重复中断允许位⁽²⁾
1 = 当根据 TXRPT<1:0> 位完成最后一次重新发送后, 在检测到线路错误时调用中断, 请参见[寄存器 19-5](#)
0 = 禁止中断
- bit 3-2 **未实现:** 读为 0
- bit 1 **WTCIE:** 等待时间计数器中断允许位
1 = 允许等待时间计数器中断
0 = 禁止等待时间计数器中断
- bit 0 **GTCIE:** 警戒时间计数器中断允许位
1 = 允许警戒时间计数器中断
0 = 禁止警戒时间计数器中断

注 1: 该寄存器仅对 UART1 和 UART2 可用。
2: 该位仅适用于 T = 0 的情况, 请参见 PTRCL 位 (UxSCCON<1>)。

PIC24FJ256GA412/GB412 系列

寄存器 19-7: UxGTC: UARTx 警戒时间计数器寄存器 (1)

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 |
| — | — | — | — | — | — | — | GTC8 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|----------|-------|-------|-------|-------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| GTC<7:0> | | | | | | | |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 15-9 **未实现:** 读为 0

bit 8-0 **GTC<8:0>:** 警戒时间计数器位

该计数器使用位时钟工作, 该时钟的周期总是等于 1 个 ETU。

注 1: 该寄存器仅对 UART1 和 UART2 可用。

PIC24FJ256GA412/GB412 系列

寄存器 19-8: UxWTCL: UARTx 等待时间计数器寄存器 (低位) ⁽¹⁾

| | | | | | | | |
|-----------|-------|-------|-------|-------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| WTC<15:8> | | | | | | | |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|----------|-------|-------|-------|-------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| WTC<7:0> | | | | | | | |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 15-0 **WTC<15:0>**: 等待时间计数器位
 该计数器使用位时钟工作, 该时钟的周期总是等于 1 个 ETU。

注 1: 该寄存器仅对 UART1 和 UART2 可用。

寄存器 19-9: UxWTCH: 等待时间计数器寄存器 (高位) ⁽¹⁾

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|------------|-------|-------|-------|-------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| WTC<23:16> | | | | | | | |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 15-8 **未实现**: 读为 0
 bit 7-0 **WTC<23:16>**: 等待时间计数器位
 该计数器使用位时钟工作, 该时钟的周期总是等于 1 个 ETU。

注 1: 该寄存器仅对 UART1 和 UART2 可用。

PIC24FJ256GA412/GB412 系列

注:

20.0 带 ON-THE-GO 支持的通用串行总线 (USB OTG)

注： 本数据手册总结了 PIC24F 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。更多信息，请参见《dsPIC33/PIC24 系列参考手册》的“USB On-The-Go (OTG)” (DS39721)。该数据手册中的信息取代 FRM 中的信息。

PIC24FJ256GB412 系列器件包含全速和低速兼容的 USB 串行接口引擎 (Serial Interface Engine, SIE)，并带有 On-The-Go (OTG) 功能。OTG 功能使器件可用作 USB 外围设备，也可以用作具有有限主机功能的 USB 嵌入式主机。OTG 功能允许器件用 OTG 的主机协商协议 (HNP) 在器件与主机操作间动态切换。

关于 OTG 操作的详细信息，请参见 USB-IF 公布的“USB 2.0 规范”的“On-The-Go 补充信息”。关于 USB 操作的更多详细信息，请参见“通用串行总线规范”v2.0。

注： USB 功能在 PIC24FJ256GA412 系列器件上不可用。

USB OTG 模块提供以下特性：

- 设备和主机模式下的 USB 功能与应用程序控制模式下的 OTG 功能切换
- 可用软件选择的模块速度：全速 (12 Mbps) 或低速 (1.5 Mbps，仅在主机模式下可用)
- 支持所有 4 种 USB 传输类型：控制、中断、批量和同步
- 总共 32 个唯一的端点，其中 16 个是双向端点
- 用于数据 RAM 访问的 DMA 接口
- 最多 16 个唯一端点传输队列，无需服务
- 集成的片上 USB 收发器，并可通过数字接口支持片外收发器
- 用片上比较器集成 VBUS 生成和升压生成，通过数字接口支持外部 VBUS 比较器和稳压器
- 片上总线上拉和下拉电阻配置

图 20-1 给出了 USB OTG 模块的简化框图。

USB OTG 模块可用作 USB 外围设备或 USB 主机，并且可通过软件控制在设备和主机模式间动态切换。两种模式使用相同的数据路径和缓冲区描述符 (Buffer Descriptor, BD) 进行数据的发送和接收。

讨论 USB 操作时，本章使用以单片机为中心的命名法说明单片机与 USB 间数据传输的方向。RX (接收) 用于说明将数据从 USB 移动到单片机的传输，TX (发送) 用于说明将数据从单片机移动到 USB 的传输。表 20-1 给出了这种命名法的数据方向与 USB 令牌交换间的关系。

表 20-1: USB 主机或目标设备以单片机为中心的数据方向

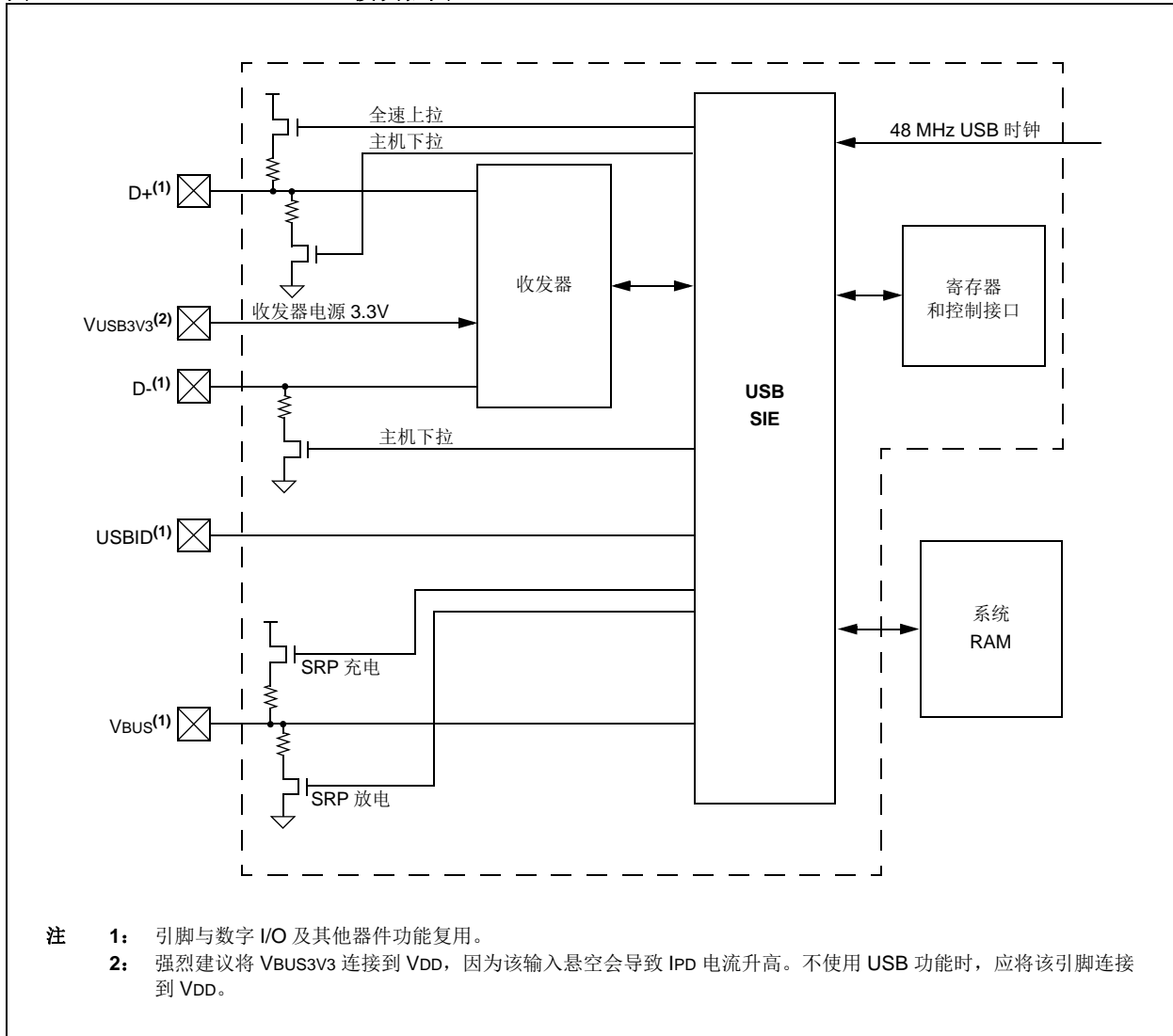
| USB 模式 | 方向 | |
|--------|-------------|-------------|
| | RX | TX |
| 设备 | OUT 或 SETUP | IN |
| 主机 | IN | OUT 或 SETUP |

本章将介绍在应用中实现 USB OTG 功能需要的最基本操作。对 USB 协议及其 OTG 补充信息的完整详细的讨论超出了本数据手册的范围。我们假定用户对 USB 架构和最新版该协议已有基本了解。

这里并未囊括正确的 USB 操作的所有步骤 (如设备枚举)。建议应用程序开发人员用正确的器件驱动程序实现所有必需的功能。Microchip 提供一系列针对特定应用的资源，例如 USB 固件和驱动程序。请访问 www.microchip.com/usb 获得最新的固件和驱动程序。

PIC24FJ256GA412/GB412 系列

图 20-1: USB OTG 模块框图



PIC24FJ256GA412/GB412 系列

20.1 硬件配置

20.1.1 设备模式

20.1.1.1 D+ 上拉电阻

PIC24FJ256GA412/GB412 系列器件在 D+ 线上具有一个内置的 1.5 k Ω 电阻，它在单片机以器件模式工作时可用。它用于向外部主机指示器件正在以全速器件模式工作。它通过将 USBEN 位 (U1CON<0>) 置 1 并为 USB 模块上电 (USBPWR = 1) 来接合。如果 OTGEN 位 (U1OTGCON<2>) 置 1，则会通过 DPPULUP 位 (U1OTGCON<7>) 使能 D+ 上拉。

20.1.1.2 VBUS 引脚

为了满足 USB 2.0 规范关于 D+/D- 引脚上的反向驱动电压的要求，USB 模块包含了 VBUS 电压检测比较器。当比较器检测到 VBUS 电压低于 VA_SESS_VLD 电压时，硬件会自动禁止 D+ 上拉电阻，如第 20.1.1.1 节“D+ 上拉电阻”所述。这使器件可以自动满足对于 D+ 和 D- 的反向驱动要求，即使应用固件并不显式地监视 VBUS 电压。因此，在 USB 器件模式应用设计中，不应将 VBUS 单片机引脚保留悬空，应正常连接到 USB 连接器 / 电缆上的 VBUS 引脚（直接或通过 $\leq 100\Omega$ 的小电阻连接）。

20.1.1.3 电源模式

许多 USB 应用都可能有多组不同的电源要求和配置。最常遇到的电源模式为：

- 仅总线供电模式
- 仅自供电模式
- 以自供电为主的双电源供电模式

仅总线供电模式（图 20-2）实际上是最简单的方法。应用的所有电能都来自 USB。

为了满足“USB 2.0 OTG 规范”的浪涌电流要求，在 VBUS 和地之间的有效总电容不得高于 10 μF 。

在 USB 挂起模式下，器件从 USB 电缆的 5V VBUS 线消耗的电流不能超出 2.5 mA。在 USB 挂起模式下，D+ 或 D- 上拉电阻必须保持有效，这会消耗一部分允许的挂起电流。

在仅自供电模式（图 20-3）中，USB 应用为其自身提供电源，仅有很少一部分电源来自 USB。请注意，其中添加了连接指示，用于指示何时 USB 已经连接，主机正在主动为 VBUS 供电。

为了满足兼容性规范，只有主机有效地将 VBUS 驱动为高电平之后，才能使能 USB 模块（以及 D+ 或 D- 上拉电阻）。可以使用一个可承受 5.5V 的 I/O 引脚来实现此目的。

当 USB 模块在 USB 设备模式下工作时，应用不应向 USB 电缆的 5V VBUS 引脚引入任何电流。

在以自供电为主的双电源供电模式（图 20-4）下，应用主要使用内部电源，但无内部电源可用时，可切换到 USB 供电。双电源供电器件还必须满足对于前面描述的浪涌电流和挂起模式电流的所有特殊要求，并且只有 VBUS 驱动为高电平之后才能使能 USB 模块。

图 20-2: 仅总线供电接口示例

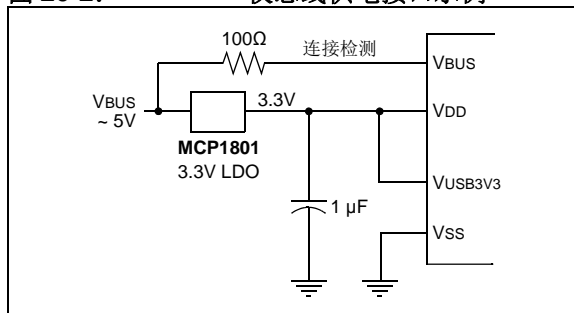


图 20-3: 仅自供电

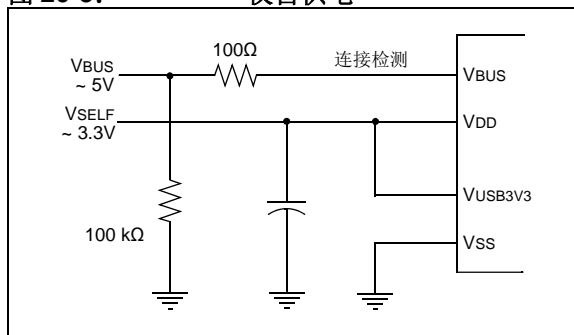
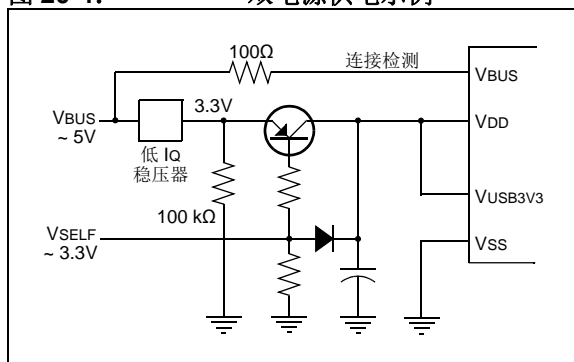


图 20-4: 双电源供电示例



PIC24FJ256GA412/GB412 系列

20.1.2 主机和 OTG 模式

20.1.2.1 D+ 和 D- 下拉电阻

PIC24FJ256GA412/GB412 系列器件在 D+ 和 D- 线上具有内置的 15 kΩ 下拉电阻。它们一起用于在总线上指示单片机以主机模式工作。它们通过将 HOSTEN 位 (U1CON<3>) 置 1 来设置。如果 OTGEN 位 (U1OTGCON<2>) 置 1, 则会通过将 DPPULDWN 和 DMPULDWN 位 (U1OTGCON<5:4>) 置 1 来使能这些下拉电阻。

20.1.2.2 电源配置

在主机模式下, 以及在 On-The-Go 操作中的主机模式下, “USB 2.0 OTG 规范” 要求主机应用在 VBUS 上供电。由于单片机的工作电压小于 VBUS, 无法提供足够的电流, 所以必须提供独立的电源。

在应用总是以主机模式工作时, 可以使用简单电路来提供 VBUS 和调节总线上的电流 (图 20-5)。对于 OTG 操作, 需要能够在单片机在设备和主机模式之间切换时, 根据需要开启或关闭 VBUS。图 20-6 给出了一个使用外部电荷泵的典型示例。

图 20-5: 主机接口示例

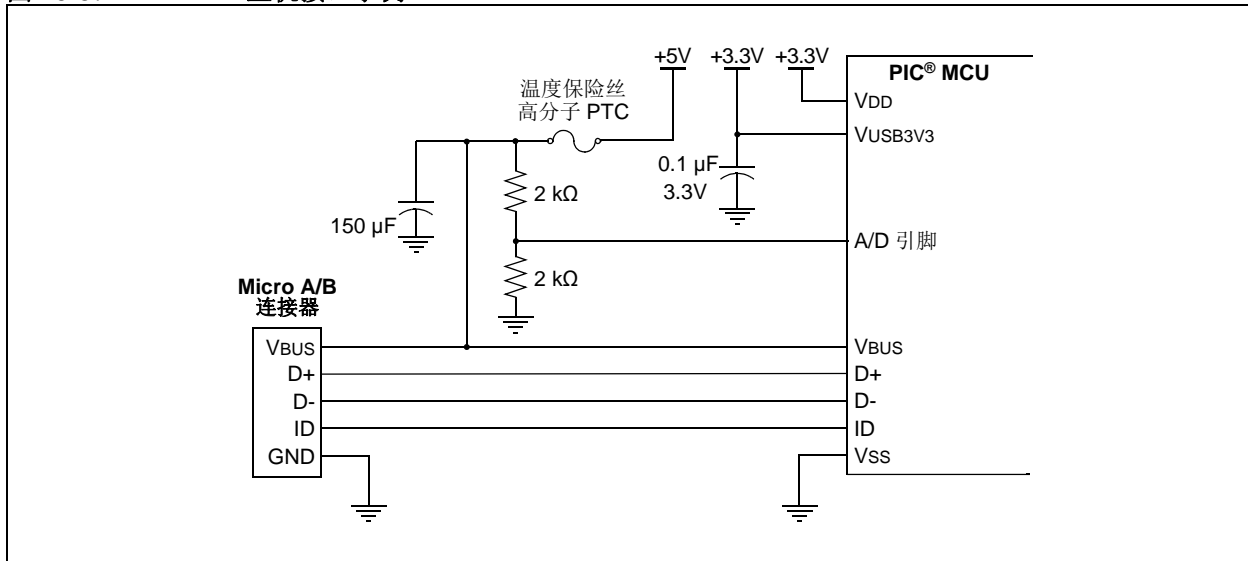
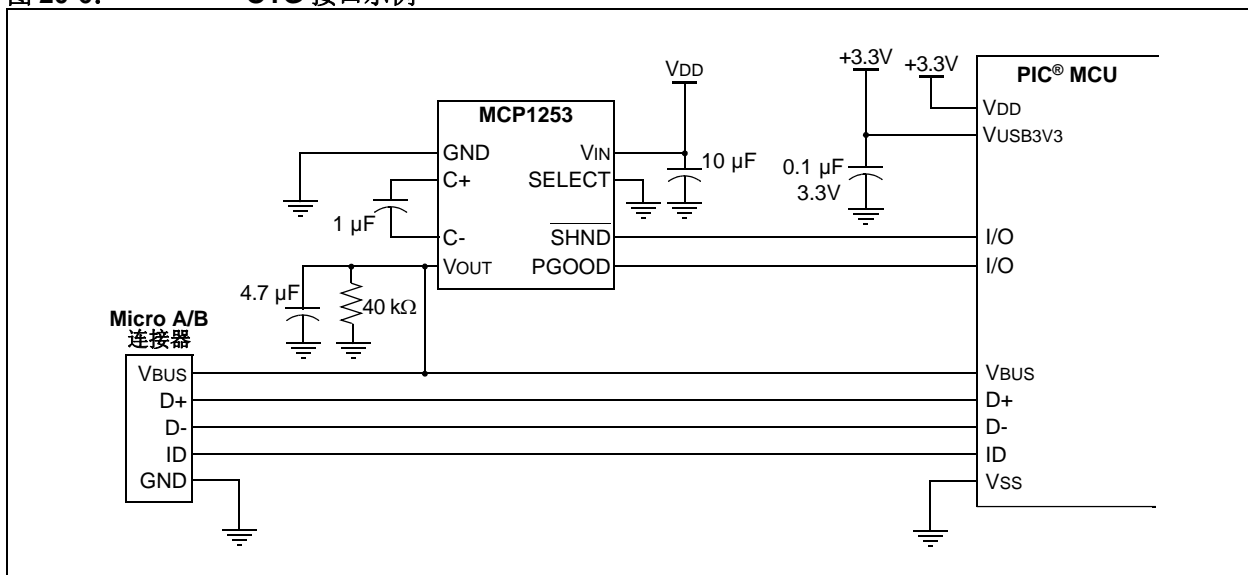


图 20-6: OTG 接口示例



PIC24FJ256GA412/GB412 系列

20.1.3 计算收发器的功耗要求

根据 USB 电缆的特性阻抗、电缆的长度、VUSB3V3 供电电压以及通过 USB 电缆的实际数据模式，USB 收发器会消耗不同的电流量。电缆越长，电容就越大，在切换输出状态时，消耗的总电能就越多。收发器消耗的总电流将取决于具体应用。

公式20-1可以帮助估算在全速应用中实际可能需要多少电流。关于收发器功耗的完整讨论，请参见《dsPIC33/PIC24 系列参考手册》的“USB On-The-Go (OTG)” (DS39721)。

公式 20-1: 估算 USB 收发器的电流消耗

$$I_{XCVR} = \frac{40 \text{ mA} \cdot V_{USB3V3} \cdot P_{ZERO} \cdot P_{IN} \cdot L_{CABLE}}{3.3\text{V} \cdot 5\text{m}} + I_{PULLUP}$$

- 图注:**
- VUSB3V3 – 施加到 VUSB3V3 引脚的电压（以伏特为单位，3.0V 至 3.6V）。
 - PZERO – 由 PIC® 单片机发送的 IN 通信位中值为 0 的百分比（以十进制表示）。
 - PIN – 总线总带宽中用于 IN 通信的百分比（以十进制表示）。
 - LCABLE – USB 电缆的长度（以米为单位）。“USB 2.0 OTG 规范”要求全速应用使用的电缆不超过 5 米。
 - IPULLUP – 1.5 kΩ 标称上拉电阻（使能时）必须为 USB 电缆提供的电流。

PIC24FJ256GA412/GB412 系列

20.2 USB 缓冲区描述符和 BDT

端点缓冲区控制是通过叫做缓冲区描述符表（Buffer Descriptor Table, BDT）的结构处理的。它为用户提供了灵活的方法，用于构造和控制不同长度和配置的端点缓冲区。

BDT 可位于任何可用的 512 字节对齐的数据 RAM 块中。BDT 指针（U1BDTP1）包含 BDT 的高位地址字节，设置 BDT 在 RAM 中的位置。用户必须设置该指针，以指示该表的位置。

BDT 由缓冲区描述符（Buffer Descriptor, BD）组成，后者用于定义和控制 USB RAM 空间中的实际缓冲区。每个 BD 都包含两个 16 位“软”（非固定地址）寄存器：BDnSTAT 和 BDnADR，其中 n 代表 64 个可能的 BD（范围从 0 到 63）之一。BDnSTAT 是 BDn 的状态寄存器，而 BDnADR 指定与 BDn 相关的缓冲区的起始地址。

注： 由于 BDnADR 是一个 16 位寄存器，所以 USB 模块只能访问 RAM 的前 64 KB。

根据所用的端点缓冲配置，对于总共 256 字节，最多有 64 组缓冲区描述符。在最低限度下，BDT 必须至少为 8 字节长。这是因为“USB 2.0 OTG 规范”要求每个器件必须使用同时具有输入和输出的端点 0 来作为初始设置。

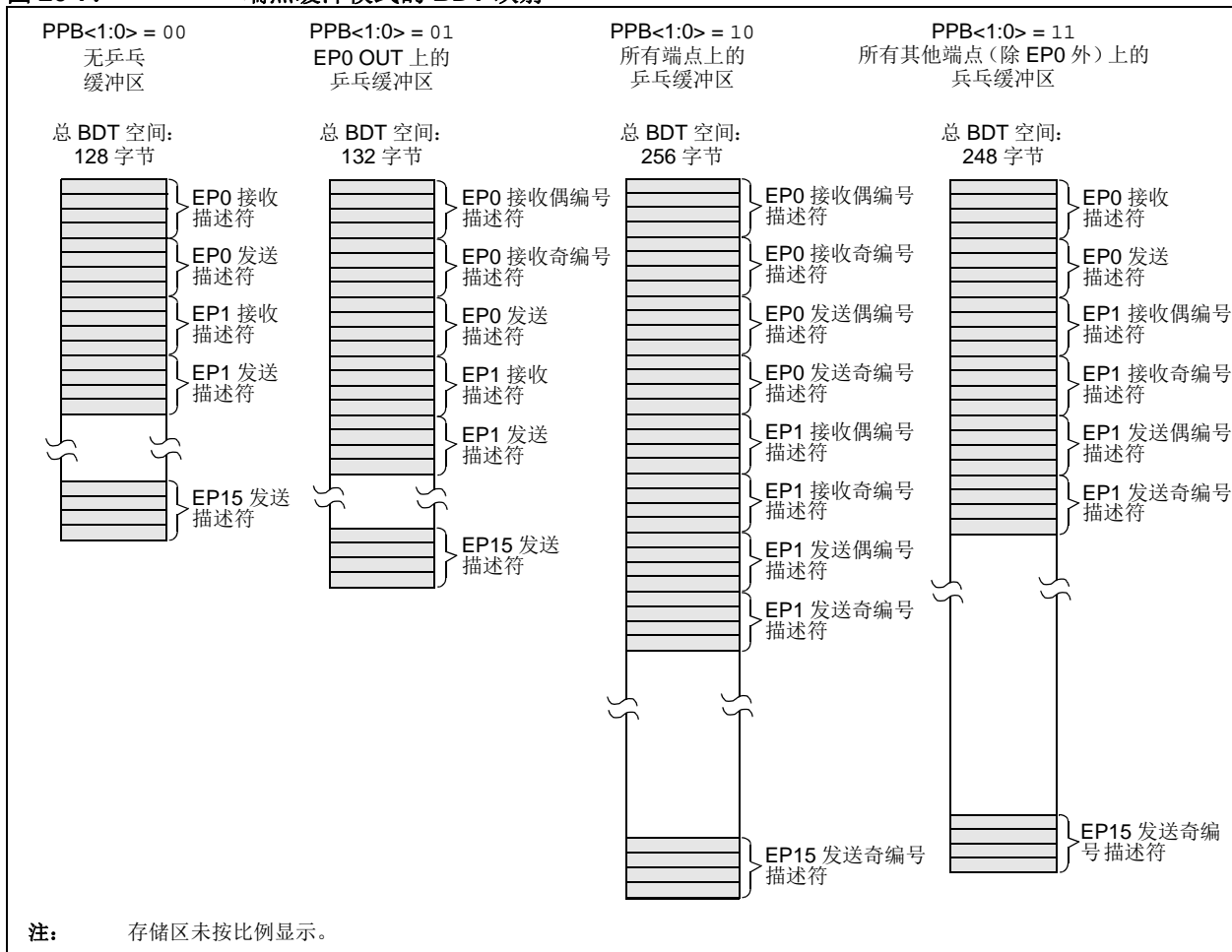
BDT 中的端点映射取决于三个变量：

- 端点号（0 到 15）
- 端点方向（接收或发送）
- 乒乓设置（U1CNFG1<1:0>）

图 20-7 例举了如何用这些变量在 BDT 中映射端点。

在主机模式下，只使用端点 0 缓冲区描述符。所有传输都使用端点 0 缓冲区描述符和端点控制寄存器（U1EP0）。对于接收到的数据包，所连接器件的源端点用 USB 状态寄存器（U1STAT<7:4>）中的 ENDPT<3:0> 的值表示。对于发送的数据包，所连接器件的目标端点用写入 USB 令牌寄存器（U1TOK）的值表示。

图 20-7: 端点缓冲模式的 BDT 映射



PIC24FJ256GA412/GB412 系列

根据缓冲配置，BD 和特定端点有着固定的对应关系。表 20-2 给出了 BD 到端点的映射。这一关系也意味着如果端点不是连续使能的，BDT 中可能出现空白区域。已禁止端点的 BD 理论上可用作缓冲空间，但在实际应用中，用户应避免使用 BDT 中的这类空间，除非采取了验证 BD 地址的措施。

20.2.1 缓冲区所有权

由于缓冲区及其 BD 是在 CPU 和 USB 模块之间共用的，因此采用了简单的信号量机制来区分允许 CPU 还是 USB 模块更新存储器中的 BD 和相关缓冲区。这是通过使用 UOWN 位作为信号来实现的。UOWN 是在 BDnSTAT 的两个配置之间共享的唯一一个位。

UOWN 位清零时，BD 归单片机内核“所有”。UOWN 位置 1 时，BD 和缓冲存储区归 USB 外设“所有”。此时内核不应修改 BD 或其对应的数据缓冲区。注意，SIE 拥有缓冲区时，单片机内核仍可以读取 BDnSTAT，反之亦然。

缓冲区描述符随寄存器更新来源不同而有不同含义。寄存器 20-1 和寄存器 20-2 显示了随着 BDnSTAT 当前“所有权”的不同所产生的差别。

UOWN 置 1 时，用户不能再信赖写入 BD 的值。从此时起，USB 模块根据需要更新 BD，改写原始 BD 值。BDnSTAT 寄存器由 SIE 用令牌 PID 更新，传输计数也被更新。

20.2.2 DMA 接口

USB OTG 模块使用专用 DMA 访问 BDT 和端点数据缓冲区。由于 DMA 的部分地址空间专用于缓冲区描述符，连接到 DMA 的存储器的一部分必须包含正确映射的连续地址空间，供该模块访问。

表 20-2: 不同缓冲模式的缓冲区描述符分配

| 端点 | 分配给端点的 BD | | | | | | | |
|----|------------------|----|---------------------------|----|-----------------------|----------------|--------------------------------|----------------|
| | 模式 0 (无乒乓缓冲区) | | 模式 1 (EP0 OUT 上的乒乓缓冲区) | | 模式 2 (所有端点上的乒乓缓冲区) | | 模式 3 (除 EP0 外所有其他端点上的乒乓缓冲区) | |
| | 输出 | 输入 | 输出 | 输入 | 输出 | 输入 | 输出 | 输入 |
| 0 | 0 | 1 | 0 (E), 1 (O) | 2 | 0 (E), 1 (O) | 2 (E), 3 (O) | 0 | 1 |
| 1 | 2 | 3 | 3 | 4 | 4 (E), 5 (O) | 6 (E), 7 (O) | 2 (E), 3 (O) | 4 (E), 5 (O) |
| 2 | 4 | 5 | 5 | 6 | 8 (E), 9 (O) | 10 (E), 11 (O) | 6 (E), 7 (O) | 8 (E), 9 (O) |
| 3 | 6 | 7 | 7 | 8 | 12 (E), 13 (O) | 14 (E), 15 (O) | 10 (E), 11 (O) | 12 (E), 13 (O) |
| 4 | 8 | 9 | 9 | 10 | 16 (E), 17 (O) | 18 (E), 19 (O) | 14 (E), 15 (O) | 16 (E), 17 (O) |
| 5 | 10 | 11 | 11 | 12 | 20 (E), 21 (O) | 22 (E), 23 (O) | 18 (E), 19 (O) | 20 (E), 21 (O) |
| 6 | 12 | 13 | 13 | 14 | 24 (E), 25 (O) | 26 (E), 27 (O) | 22 (E), 23 (O) | 24 (E), 25 (O) |
| 7 | 14 | 15 | 15 | 16 | 28 (E), 29 (O) | 30 (E), 31 (O) | 26 (E), 27 (O) | 28 (E), 29 (O) |
| 8 | 16 | 17 | 17 | 18 | 32 (E), 33 (O) | 34 (E), 35 (O) | 30 (E), 31 (O) | 32 (E), 33 (O) |
| 9 | 18 | 19 | 19 | 20 | 36 (E), 37 (O) | 38 (E), 39 (O) | 34 (E), 35 (O) | 36 (E), 37 (O) |
| 10 | 20 | 21 | 21 | 22 | 40 (E), 41 (O) | 42 (E), 43 (O) | 38 (E), 39 (O) | 40 (E), 41 (O) |
| 11 | 22 | 23 | 23 | 24 | 44 (E), 45 (O) | 46 (E), 47 (O) | 42 (E), 43 (O) | 44 (E), 45 (O) |
| 12 | 24 | 25 | 25 | 26 | 48 (E), 49 (O) | 50 (E), 51 (O) | 46 (E), 47 (O) | 48 (E), 49 (O) |
| 13 | 26 | 27 | 27 | 28 | 52 (E), 53 (O) | 54 (E), 55 (O) | 50 (E), 51 (O) | 52 (E), 53 (O) |
| 14 | 28 | 29 | 29 | 30 | 56 (E), 57 (O) | 58 (E), 59 (O) | 54 (E), 55 (O) | 56 (E), 57 (O) |
| 15 | 30 | 31 | 31 | 32 | 60 (E), 61 (O) | 62 (E), 63 (O) | 58 (E), 59 (O) | 60 (E), 61 (O) |

图注: (E) = 偶数事务缓冲区, (O) = 奇数事务缓冲区

PIC24FJ256GA412/GB412 系列

寄存器 20-1: **BDnSTAT: 缓冲区描述符 n 状态寄存器原型, USB 模式 (BD0STAT 至 BD63STAT)**

| | | | | | | | |
|--------|-------|------------|------------|------------|------------|------------|------------|
| R/W-x | R/W-x | R/W-x, HSC | R/W-x, HSC | R/W-x, HSC | R/W-x, HSC | R/W-x, HSC | R/W-x, HSC |
| UOWN | DTS | PID3 | PID2 | PID1 | PID0 | BC9 | BC8 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|------------|------------|------------|------------|------------|------------|------------|------------|
| R/W-x, HSC | R/W-x, HSC | R/W-x, HSC | R/W-x, HSC | R/W-x, HSC | R/W-x, HSC | R/W-x, HSC | R/W-x, HSC |
| BC7 | BC6 | BC5 | BC4 | BC3 | BC2 | BC1 | BC0 |
| bit 7 | | | | | | | bit 0 |

| | | | |
|--------------|------------------|----------------|--------|
| 图注: | HSC = 硬件置 1/ 清零位 | | |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

- bit 15 **UOWN: USB 所有权位**
1 = USB 模块拥有 BD 及其对应缓冲区; CPU 不得修改 BD 或缓冲区
- bit 14 **DTS: 数据翻转数据包位**
1 = 数据 1 数据包
0 = 数据 0 数据包
- bit 13-10 **PID<3:0>: 数据包标识符位 (由 USB 模块写入)**
在设备模式下:
表示上次传输中收到的令牌的 PID。
在主机模式下:
表示上次返回的 PID 或传输状态指示器。
- bit 9-0 **BC<9:0>: 字节计数位**
它表示一次传输中发送的字节数或接收的最大字节数。完成后, 由 USB 模块用实际发送或接收的字节数更新字节计数。

PIC24FJ256GA412/GB412 系列

寄存器 20-2: **BDnSTAT: 缓冲区描述符 n 状态寄存器原型, CPU 模式 (BD0STAT 至 BD63STAT)**

| | | | | | | | |
|--------|--------------------|-----|-----|-------|--------|------------|------------|
| R/W-x | R/W-x | r-0 | r-0 | R/W-x | R/W-x | R/W-x, HSC | R/W-x, HSC |
| UOWN | DTS ⁽¹⁾ | — | — | DTSEN | BSTALL | BC9 | BC8 |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|------------|------------|------------|------------|------------|------------|------------|------------|
| R/W-x, HSC | R/W-x, HSC | R/W-x, HSC | R/W-x, HSC | R/W-x, HSC | R/W-x, HSC | R/W-x, HSC | R/W-x, HSC |
| BC7 | BC6 | BC5 | BC4 | BC3 | BC2 | BC1 | BC0 |
| bit 7 | | | | | | bit 0 | |

| | | |
|--------------|---------|------------------|
| 图注: | r = 保留位 | HSC = 硬件置 1/ 清零位 |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |
| | | x = 未知 |

- bit 15 **UOWN:** USB 所有权位
0 = 单片机内核拥有 BD 和其相应的缓冲区; USB 模块忽略 BD 中的所有其他字段
- bit 14 **DTS:** 数据翻转数据包位 ⁽¹⁾
1 = 数据 1 数据包
0 = 数据 0 数据包
- bit 13-12 **保留:** 保持为 0
- bit 11 **DTSEN:** 数据翻转同步使能位
1 = 数据翻转同步已使能; 同步值不正确的数据包将被忽略
0 = 不会执行数据翻转同步
- bit 10 **BSTALL:** 缓冲区停止使能位
1 = 使能缓冲区停止; 如果接收到使用指定地址 BD 的令牌, 将发出 STALL (停止) 握手 (UOWN 位保持置 1, BD 值不变); 在任何 STALL 握手发生时, 对应的 EPSTALL 位将置 1
0 = 禁止缓冲区停止
- bit 9-0 **BC<9:0>:** 字节计数位
它表示一次传输中发送的字节数或接收的最大字节数。完成后, 由 USB 模块用实际发送或接收的字节数更新字节计数。

注 1: 除非 DTSEN = 1, 否则该位将被忽略。

PIC24FJ256GA412/GB412 系列

20.3 USB 中断

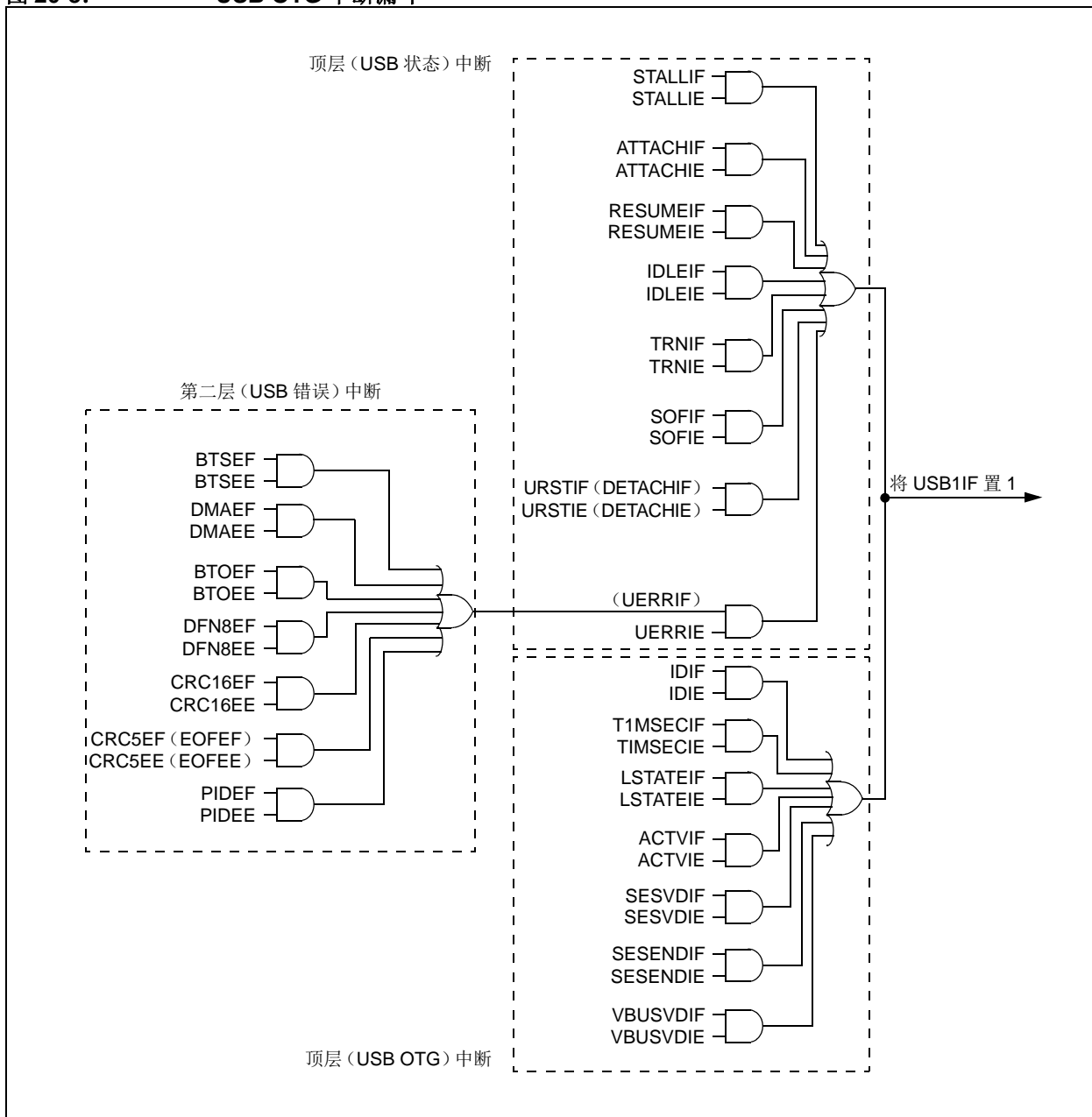
USB OTG 模块在许多条件下可配置为引起中断。所有中断源使用相同的中断向量。

图 20-8 给出了 USB 模块的中断逻辑。USB 模块的中断寄存器分为两层。顶层全部由 USB 状态中断组成；这些中断分别是在 U1IE 和 U1IR 寄存器中允许和标记的。第二层由 USB 错误条件中断组成，分别是在 U1EIR 和

U1EIE 寄存器中允许和标记的。任意一个中断条件都将触发顶层的 USB 错误中断标志 (UERRIF)。不同于 IFSx 寄存器中的器件级中断标志，只能通过向位单元写入 1 来清零 U1IR 寄存器中的 USB 中断标志。

可使用中断来处理 USB 事务中的常规事件。图 20-9 展示了 USB 帧传输过程中的某些常见事件及其对应中断。

图 20-8: USB OTG 中断漏斗

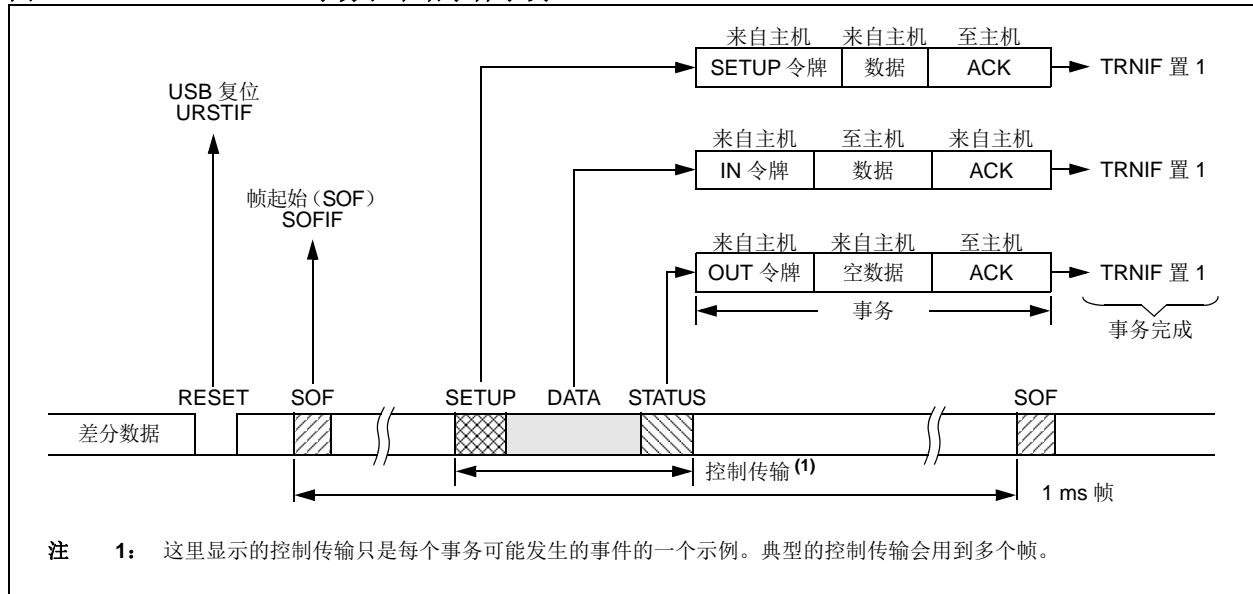


20.3.1 清除 USB OTG 中断

和器件级中断不同，USB OTG 中断的状态标志位不能用软件自由写入。所有的 USB OTG 标志位都实现为只能由硬件置 1。此外，这些位只能在软件中通过写入 1 清零（即执行 MOV 类指令）。将 0 写入标志位（即 BCLR 指令）不起作用。

注： 在本数据手册中，只能通过写入 1 清零的位称为“写 1 清零”。在寄存器说明中，该功能用描述符“K”指示。

图 20-9: USB 事务和中断事件示例



20.4 设备模式的操作

下一节将说明如何执行常见的设备模式任务。在设备模式下，USB 传输在传输层执行。USB 模块会自动执行传输的状态阶段。

20.4.1 使能设备模式

1. 通过将乒乓缓冲区复位位 PPBRST (U1CON<1>) 置 1 然后清零，将乒乓缓冲区指针复位。
2. 禁止所有中断 (U1IE 和 U1EIE = 00h)。
3. 通过将 FFh 写入 U1IR 和 U1EIR 清零任何现有中断标志位。
4. 确认 VBUS 存在 (仅限非 OTG 器件)。
5. 通过将 USBEN 位 (U1CON<0>) 置 1，使能 USB 模块。
6. 将 OTGEN 位 (U1OTGCON<2>) 置 1 可使能 OTG 操作。
7. 通过将端点 0 的 EPRXEN 和 EPHSHK 位置 1 (U1EP0<3,0> = 1) 使端点 0 的缓冲区能接收第一个安装数据包。
8. 通过将 USBPWR 位 (U1PWRC<0>) 置 1 对 USB 模块上电。
9. 通过将 DPPULUP 位 (U1OTGCON<7>) 置 1 使能 D+ 上拉电阻发出连接信号。

PIC24FJ256GA412/GB412 系列

20.4.2 在设备模式下接收 IN 令牌

1. 按“*USB 2.0 规范*”第 9 章中的说明连接到 USB 主机并枚举。
2. 创建数据缓冲区，装入要发送到主机的数据。
3. 在所需端点的适当（偶编号或奇编号）发送 BD 中：
 - a) 用正确的数据切换（DATA0/1）值和数据缓冲区的字节计数设置状态寄存器（BDnSTAT）。
 - b) 用数据缓冲区的起始地址设置地址寄存器（BDnADR）。
 - c) 将状态寄存器的 UOWN 位设置为 1。
4. 当 USB 模块接收到 IN 令牌时，会自动发送缓冲区中的数据。完成后，该模块会更新状态寄存器（BDnSTAT）并将令牌完成中断标志位 TRNIF（U1IR<3>）置 1。

20.4.3 在设备模式下接收 OUT 令牌

1. 按“*USB 2.0 规范*”第 9 章中的说明连接到 USB 主机并枚举。
2. 用您预期从主机接收到的数据量创建数据缓冲区。
3. 在所需端点的适当（偶编号或奇编号）发送 BD 中：
 - a) 用正确的数据切换（DATA0/1）值和数据缓冲区的字节计数设置状态寄存器（BDnSTAT）。
 - b) 用数据缓冲区的起始地址设置地址寄存器（BDnADR）。
 - c) 将状态寄存器的 UOWN 位设置为 1。
4. USB 模块接收到 OUT 令牌时，会自动接收主机发送到缓冲区的数据。完成后，该模块会更新状态寄存器（BDnSTAT）并将令牌完成中断标志位 TRNIF（U1IR<3>）置 1。

20.5 主机模式的操作

下一节将说明如何执行常见的主机模式任务。在主机模式下，USB 传输由主机软件显式调用。主机软件负责传输的应答部分。同时，所有传输都是用 USB 端点 0 控制寄存器（U1EP0）和缓冲区描述符执行的。

20.5.1 使能主机模式并发现连接的设备

1. 通过将 HOSTEN 位（U1CON<3>）置 1 来使能主机模式。这会使其他 USB OTG 寄存器中的主机模式控制位变为可用。
2. 通过将 DPPULDWN 和 DMPULDWN 位（U1OTGCON<5:4>）置 1 使能 D+ 和 D- 下拉电阻。通过将 DPPULUP 和 DMPULUP 位（U1OTGCON<7:6>）清零禁止 D+ 和 D- 上拉电阻。
3. 此时，SOF 计数器装入 12,000 开始 SOF 生成。可通过将 SOFEN 位（U1CON<0>）清零禁止帧起始（SOF）数据包生成来消除 USB 噪声。
4. 通过将 ATTACHIE 位（U1IE<6>）置 1 使能所连接器件的中断。
5. 等待所连接设备的中断（U1IR<6> = 1）。这是通过 USB 设备将 D+ 或 D- 的状态从 0 变为 1（SE0 到 J 状态）发出信号的。发生后，等待 100 ms 让设备电源稳定下来。
6. 检查 U1CON 中 JSTATE 和 SE0 位的状态。如果 JSTATE 位（U1CON<7>）为 0，则连接设备为低速。如果连接设备为低速，将 LSPDEN 和 LSPD 位（U1ADDR<7> 和 U1EP0<7>）置 1 使能低速操作。
7. 通过将 USBRST 位（U1CON<4>）置 1 至少 50 ms 并在总线上发出复位信号，将 USB 设备复位。50 ms 后，清零 USBRST 终止复位。
8. 要保持连接的设备不进入挂起状态，可通过将 SOFEN 位置 1 使能 SOF 数据包生成。
9. 等待 10 ms 让设备从复位中恢复。
10. 按“*USB 2.0 规范*”第 9 章所述执行枚举。

20.5.2 完成对所连接设备的控制事务

- 按第 20.5.1 节“使能主机模式并发现连接的设备”中所述步骤发现设备。
- 通过将 0Dh 写入 U1EP0（这样会将 EPCONDIS、EPTXEN 和 EPHSHK 位置 1）将端点控制寄存器设置为双向控制传输。
- 将设备框架设置命令的副本放在存储器缓冲区中。关于设备框架命令集的信息，请参见“USB 2.0 规范”第 9 章。
- 为当前（偶编号或奇编号）发送 EP0 初始化缓冲区描述符（BD），传输某器件框架命令的 8 字节命令数据（即 GET DEVICE DESCRIPTOR）：
 - 将 BD 数据缓冲区地址（BD0ADR）设置为包含该命令的 8 字节存储器缓冲区的起始地址。
 - 将 8008h 写入 BD0STAT（将 UOWN 位置 1，设置字节计数为 8）。
- 在地址寄存器（U1ADDR<6:0>）中设置目标设备的 USB 设备地址。USB 总线复位后，设备 USB 地址将为 0。枚举后，它将设置为 1 到 127 之间的另一个值。
- 将 D0h 写入 U1TOK；这是目标设备默认控制管道端点 0 的 SETUP 令牌。该操作将在总线上启动 SETUP 令牌，后面跟着数据包。数据包完成后，在 BD0STAT 的 PID 字段中返回器件握手。USB 模块更新 BD0STAT 时，令牌完成中断标志会置为有效（TRNIF 标志位置 1）。该操作将完成设置事务的设置阶段，如“USB 2.0 规范”第 9 章中所述。
- 要启动设置事务的数据阶段（即获取 GET DEVICE DESCRIPTOR 命令所需数据），请在存储器中设置缓冲区存储接收到的数据。
- 初始化当前（偶编号或奇编号）接收或发送（对于 IN 是接收，对于 OUT 是发送）EP0 BD，以传输数据。
 - 将 C040h 写入 BD0STAT。该操作会将 UOWN 位置 1，将数据翻转（DTS）配置为 DATA1，并将字节计数设置为数据缓冲区的长度（在本例中是 64 或 40h）。
 - 将 BD0ADR 设置为数据缓冲区的起始地址。
- 用适当的 IN 或 OUT 令牌将令牌寄存器写入目标器件的默认控制管道端点 0（例如，对于 GET DEVICE DESCRIPTOR 命令、IN 令牌，将 90h 写入 U1TOK）。该操作将在总线上启动 IN 令牌，后面跟着从设备到主机的数据包。数据包完成时，将写入 BD0STAT 并将令牌完成中断标志置为有效（TRNIF 标志位置 1）。对于单数据包数据阶段的控制传输，该操作将完成设置事务的数据阶段，如“USB 2.0 规范”第 9 章中所述。如果需要传输更多数据，请返回步骤 8。
- 要启动设置事务的状态阶段，要在存储器中设置缓冲区，以接收或发送零长度状态阶段数据包。
- 初始化当前（偶编号或奇编号）发送 EP0 BD 以传输状态数据：
 - 将 BDT 缓冲区地址字段设置为数据缓冲区的起始地址。
 - 将 8000h 写入 BD0STAT（将 UOWN 位置 1，将 DTS 配置为 DATA0，并将字节计数设置为 0）。
- 用适当的 IN 或 OUT 令牌将令牌寄存器写入目标设备的默认控制管道端点 0（例如，对于 GET DEVICE DESCRIPTOR 命令、OUT 令牌，将 01h 写入 U1TOK）。该操作将在总线上启动 OUT 令牌，后面跟着从主机到设备的零长度数据包。数据包完成时，将来自设备的握手更新 BD，并将令牌完成中断标志置为有效（TRNIF 标志位置 1）。该操作将完成设置事务的状态阶段，如“USB 2.0 规范”第 9 章中所述。

注： 对于每个帧，只能执行一个控制事务。

PIC24FJ256GA412/GB412 系列

20.5.3 向目标设备发送全速批量数据传输

1. 按第 20.5.1 节“使能主机模式并发现连接的设备”和第 20.5.2 节“完成对所连接设备的控制事务”中所述步骤发现并配置设备。
2. 要在使能握手时使能发送和接收传输，将 1Dh 写入 U1EP0。如果目标设备是低速设备，还要将 LSPD (U1EP0<7>) 位置 1。如果希望硬件在目标设备传输过程中产生 NAK 时无限期自动重试，可清零重试禁止位 RETRYDIS (U1EP0<6>)。
3. 设置当前 (偶编号或奇编号) 发送 EP0 的 BD，以传输最多 64 字节。
4. 在地址寄存器 (U1ADDR<6:0>) 中设置目标设备的 USB 设备地址。
5. 将 OUT 令牌写入 U1TOK 所需端点。该操作会触发该模块的发送状态机，开始发送令牌和数据。
6. 等待令牌完成中断标志位 TRNIF。这指示 BD 所有权已释放给微处理器，传输已完成。如果重试禁止位 (RETRYDIS) 置 1，将在 BD PID 字段中返回握手 (ACK、NAK、STALL 或 ERROR (0Fh))。如果发生 STALL 中断，等待中的数据必须离队，并清零目标设备中的错误状态。如果发生断开连接中断 (SE0 超过 2.5 μs)，则目标已断开连接 (U1IR<0> 置 1)。
7. 出现令牌完成中断标志 (TRNIF 置 1) 时，可返回步骤 2 检查 BD 并将下个数据包入队。

注： USB 速度、收发器和上拉只应在模块设置阶段配置。模块使能时，建议不要改变这些设置。

20.6 OTG 操作

20.6.1 会话请求协议 (SRP)

OTG 的 A 器件可在未使用 USB 连接时，通过会话请求协议 (Session Request Protocol, SRP) 关闭 VBUS 电源。软件可通过配置 GPIO 引脚来禁止外部功率晶体管或稳压器使能信号 (它控制 VBUS 电源)，从而完成该操作。当 VBUS 电源关闭时，说明 A 器件已结束 USB 会话。

任何时候 OTG A 器件或嵌入式主机都可以对 VBUS 电源重新供电 (启动新的会话)。OTG B 器件也可以请求 OTG A 器件对 VBUS 电源重新供电 (启动新的会话)。这是通过会话请求协议 (SRP) 实现的。

请求新会话前，B 器件必须先检查确定上个会话已结束。为此，B 器件必须检查两个条件：

1. VBUS 电源低于会话有效电压。
2. D+ 和 D- 都已保持低电平状态至少 2 ms。

通过 SESENDIF (U1OTGIR<2>) 中断，将向 B 器件通知条件 1。条件 2 则必须用软件手动检查。

注： A 器件关闭 VBUS 电源时，B 器件必须断开上拉电阻与电源的连接。如果器件是自供电的，可通过清零 DPPULUP (U1OTGCON<7>) 和 DMPULUP (U1OTGCON<6>) 完成该操作。

B 器件可通过电阻将 VBUS 电源放电，来帮助达到条件 1。软件可通过将 VBUSDIS (U1OTGCON<0>) 置 1 完成该操作。

满足这些初始条件后，B 器件可开始请求新会话。B 器件通过向 D+ 数据线发出脉冲开始请求。软件应通过将 DPPULUP (U1OTGCON<7>) 置 1 完成该操作。数据线应保持高电平 5 到 10 ms。

随后 B 器件对 VBUS 电源发出脉冲。软件应通过将 PUVBUS (U1CNFG2<4>) 置 1 完成该操作。A 器件检测到 SRP 信号 (通过 ATTACHIF (U1IR<6>) 中断或 SESVDIF (U1OTGIR<3>) 中断) 时，A 器件必须通过适当配置控制外部电源的通用 I/O 端口引脚来恢复 VBUS 电源。

B 器件执行 VBUS 电源脉冲时不会监视 VBUS 电源的状态。B 器件确实检测到 VBUS 电源已恢复 (通过 SESVDIF (U1OTGIR<3>) 中断) 时，B 器件必须通过上拉 D+ 或 D- (通过 DPPULUP 或 DMPULUP 位) 重新连接到 USB 连接。

A 器件必须通过驱动 USB 复位信号完成 SRP。

20.6.2 主机协商协议 (HNP)

在 USB OTG 应用中，双角色器件 (Dual Role Device, DRD) 是既能作为主机又能作为外设的器件。OTG DRD 必须支持主机协商协议 (HNP)。

HNP 允许 OTG B 器件临时作为 USB 主机。A 器件必须首先使能 B 器件，以遵循 HNP。关于 HNP 的更多信息，请参见“USB 2.0 规范”的“On-The-Go 补充信息”。HNP 只能在全速状态下启动。

由 A 器件使能 HNP 后，B 器件只需表示断开连接即可请求在 USB 连接处于挂起状态时成为主机。这可以通过清零 DPPULUP 和 DMPULUP 在软件中完成。A 器件检测到断开连接条件 (通过 URSTIF (U1IR<0>) 中断) 时，A 器件可以允许 B 器件作为主机接管。A 器件是通过以全速功能发出连接信号实现该操作的。软件可通过将 DPPULUP 置 1 实现该操作。

如果 A 器件以恢复信号响应，则 A 器件保持为主机。B 器件检测到连接条件 (通过 ATTACHIF (U1IR<6>)) 时，B 器件变为主机。B 器件在使用总线前驱动复位信号。

B 器件完成主机角色后，停止所有总线活动，将 DPPULUP 置 1 打开其 D+ 上拉电阻。A 器件检测到挂起条件 (空闲 3 ms) 时，A 器件将断开其 D+ 上拉电阻。A 器件也可以关闭 VBUS 电源来结束该会话。A 器件检测到连接条件 (通过 ATTACHIF 判断) 时，A 器件会恢复主机操作，并驱动复位信号。

20.7 USB OTG 模块寄存器

共有 37 个存储器映射寄存器与 USB OTG 模块关联。它们可分为四大类：

- USB OTG 模块控制 (12)
- USB 中断 (7)
- USB 端点管理 (16)
- USB Vbus 电源控制 (2)

该总数不包括 BDT 中的 (最多) 128 个 BD 寄存器。它们的原型如寄存器 20-1 和寄存器 20-2 中所述，分别显示在第 20.2 节“USB 缓冲区描述符和 BDT”中。

所有 USB OTG 寄存器都在寄存器的最低有效字节 (LSB) 中实现。高字节未实现，无功能。请注意，部分寄存器只在主机模式下有效，而其他寄存器在设备和主机模式下位有不同的含义。

以下章节中所述寄存器包含具有特定控制和配置功能的位。以下寄存器只用于数据或地址值：

- U1BDTP1：在数据 RAM 中指定 256 字的页用于 BDT；8 位值 (bit 0 固定为 0) 用于边界对齐。
- U1FRML 和 U1FRMH：包含用于当前数据帧的 11 位字节计数器。

PIC24FJ256GA412/GB412 系列

20.7.1 USB OTG 模块控制寄存器

寄存器 20-3: **U1OTGSTAT: USB OTG 状态寄存器** (仅限主机模式)

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|----------|-----|----------|-----|----------|----------|-----|----------|
| R-0, HSC | U-0 | R-0, HSC | U-0 | R-0, HSC | R-0, HSC | U-0 | R-0, HSC |
| ID | — | LSTATE | — | SESVD | SESEND | — | VBUSVD |
| bit 7 | | | | | | | bit 0 |

| | | | | | | | |
|--------------|------------------|--------|----------------|--|--|--|--|
| 图注: | HSC = 硬件置 1/ 清零位 | | | | | | |
| R = 可读位 | W = 可写位 | | U = 未实现位, 读为 0 | | | | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 | | | | |

bit 15-8 **未实现:** 读为 0

bit 7 **ID:** ID 引脚状态指示位
 1 = 未连接电缆, 或者将 B 类电缆插入了 USB 插座
 0 = 一个 A 类插头已插入 USB 插座

bit 6 **未实现:** 读为 0

bit 5 **LSTATE:** 线状态稳定指示位
 1 = 前 1 ms USB 线状态 (由 SE0 和 JSTATE 定义) 已稳定
 0 = 前 1 ms USB 线状态未稳定

bit 4 **未实现:** 读为 0

bit 3 **SESVD:** 会话有效指示位
 1 = A 或 B 器件上的 VBUS 电压高于 VA_SESS_VLD (如 “USB 2.0 OTG 规范” 中所定义)
 0 = A 或 B 器件上的 VBUS 电压低于 VA_SESS_VLD

bit 2 **SESEND:** B 会话结束指示位
 1 = B 器件上的 VBUS 电压低于 VA_SESS_END (如 “USB 2.0 OTG 规范” 中所定义)
 0 = B 器件上的 VBUS 电压高于 VB_SESS_END

bit 1 **未实现:** 读为 0

bit 0 **VBUSVD:** A VBUS 有效指示位
 1 = A 器件上的 VBUS 电压高于 VA_VBUS_VLD (如 “USB 2.0 OTG 规范” 中所定义)
 0 = A 器件上的 VBUS 电压低于 VA_VBUS_VLD

PIC24FJ256GA412/GB412 系列

寄存器 20-4: U1OTGCON: USB ON-THE-GO 控制寄存器

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|---------|---------|-------------------------|-------------------------|--------|----------------------|---------|------------------------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| DPPULUP | DMPULUP | DPPULDWN ⁽¹⁾ | DMPULDWN ⁽¹⁾ | VBUSON | OTGEN ⁽¹⁾ | VBUSCHG | VBUSDIS ⁽¹⁾ |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-8 **未实现:** 读为 0
- bit 7 **DPPULUP:** D+ 上拉使能位
 1 = 使能 D+ 数据线上拉电阻
 0 = 禁止 D+ 数据线上拉电阻
- bit 6 **DMPULUP:** D- 上拉使能位
 1 = 使能 D- 数据线上拉电阻
 0 = 禁止 D- 数据线上拉电阻
- bit 5 **DPPULDWN:** D+ 下拉使能位 ⁽¹⁾
 1 = 使能 D+ 数据线下拉电阻
 0 = 禁止 D+ 数据线下拉电阻
- bit 4 **DMPULDWN:** D- 下拉使能位 ⁽¹⁾
 1 = 使能 D- 数据线下拉电阻
 0 = 禁止 D- 数据线下拉电阻
- bit 3 **VBUSON:** VBUS 上电位
 1 = VBUS 线上电
 0 = VBUS 线未上电
- bit 2 **OTGEN:** OTG 功能使能位 ⁽¹⁾
 1 = 使能 USB OTG; 使能所有 D+/D- 上拉和下拉位
 0 = 禁止 USB OTG; D+/D- 上拉和下拉位通过设置 HOSTEN 和 USBEN 位 (U1CON<3,0>) 由硬件控制
- bit 1 **VBUSCHG:** VBUS 充电位
 1 = VBUS 线通过电阻充电
 0 = VBUS 线未充电
- bit 0 **VBUSDIS:** VBUS 放电使能位 ⁽¹⁾
 1 = VBUS 线通过电阻放电
 0 = VBUS 线未放电

注 1: 这些位仅在主机模式下使用; 不要在设备模式下使用。

PIC24FJ256GA412/GB412 系列

寄存器 20-5: U1PWRC: USB 电源控制寄存器

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|----------|-----|-----|---------|-----|-----|-----------|--------|
| R-x, HSC | U-0 | U-0 | R/W-0 | U-0 | U-0 | R/W-0, HC | R/W-0 |
| UACTPND | — | — | USLPGRD | — | — | USUSPND | USBPWR |
| bit 7 | | | | | | | bit 0 |

| | | |
|--------------|------------|------------------|
| 图注: | HC = 硬件清零位 | HSC = 硬件置 1/ 清零位 |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |
| | | x = 未知 |

bit 15-8 **未实现:** 读为 0

bit 7 **UACTPND:** USB 活动暂停位
 1 = 此刻不应挂起模块 (要求 USLPGRD 位置 1)
 0 = 模块可能已挂起或掉电

bit 6-5 **未实现:** 读为 0

bit 4 **USLPGRD:** USB 休眠 / 挂起警戒位
 1 = 向 USB 模块指示它即将挂起或掉电
 0 = 未挂起

bit 3-2 **未实现:** 读为 0

bit 1 **USUSPND:** USB 挂起模式使能位
 1 = USB OTG 模块处于挂起模式; USB 时钟是门控的, 并且收发器置于低功耗状态
 0 = 常规 USB OTG 操作

bit 0 **USBPWR:** USB 操作使能位
 1 = 使能 USB OTG 模块
 0 = 禁止 USB OTG 模块 **(1)**

注 1: 不要清零该位, 除非 HOSTEN、USBEN 和 OTGEN 位 (U1CON<3,0> 和 U1OTGCON<2>) 都已清零。

PIC24FJ256GA412/GB412 系列

寄存器 20-6: U1STAT: USB 状态寄存器

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|----------|----------|----------|----------|----------|---------------------|-----|-------|
| R-0, HSC | R-0, HSC | R-0, HSC | R-0, HSC | R-0, HSC | R-0, HSC | U-0 | U-0 |
| ENDPT3 | ENDPT2 | ENDPT1 | ENDPT0 | DIR | PPBI ⁽¹⁾ | — | — |
| bit 7 | | | | | | | bit 0 |

| | | | |
|--------------|------------------|----------------|--------|
| 图注: | HSC = 硬件置 1/ 清零位 | | |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 15-8 **未实现:** 读为 0

bit 7-4 **ENDPT<3:0>:** 上个端点活动编号位
(代表上次 USB 传输更新的 BDT 编号。)

1111 = 端点 15

1110 = 端点 14

•

•

•

0001 = 端点 1

0000 = 端点 0

bit 3 **DIR:** 上次 BD 方向指示位

1 = 上次事务是发送传输 (TX)

0 = 上次事务是接收传输 (RX)

bit 2 **PPBI:** 乒乓 BD 指针指示位⁽¹⁾

1 = 上次事务针对奇编号 BD 存储区

0 = 上次事务针对偶编号 BD 存储区

bit 1-0 **未实现:** 读为 0

注 1: 该位仅对具有可用的偶编号和奇编号 BD 寄存器的端点有效。

PIC24FJ256GA412/GB412 系列

寄存器 20-7: U1CON: USB 控制寄存器 (设备模式)

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|----------|--------|-----|--------|--------|--------|-------|
| U-0 | R-x, HSC | R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | SE0 | PKTDIS | — | HOSTEN | RESUME | PPBRST | USBEN |
| bit 7 | | | | | | | bit 0 |

| | | | |
|--------------|------------------|----------------|--------|
| 图注: | HSC = 硬件置 1/ 清零位 | | |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

- bit 15-7 **未实现:** 读为 0
- bit 6 **SE0:** 单端零出现标志位
1 = 在 USB 总线上出现单端零信号
0 = 未检测到单端零信号
- bit 5 **PKTDIS:** 数据包传输禁止位
1 = 禁止处理 SIE 令牌和数据包; 接收到 SETUP 令牌时自动置 1
0 = 使能 SIE 令牌和数据包处理
- bit 4 **未实现:** 读为 0
- bit 3 **HOSTEN:** 主机模式使能位
1 = 使能 USB 主机功能: D+ 和 D- 上的下拉由硬件激活
0 = 禁止 USB 主机功能
- bit 2 **RESUME:** 恢复信号传输使能位
1 = 激活恢复信号传输
0 = 禁止恢复信号传输
- bit 1 **PPBRST:** 乒乓缓冲区复位位
1 = 将所有乒乓缓冲区指针复位到偶编号 BD 存储区
0 = 乒乓缓冲区指针不复位
- bit 0 **USBEN:** USB 模块使能位
1 = 使能 USB 模块和支持电路 (设备已连接); D+ 上拉由硬件激活
0 = 禁止 USB 模块和支持电路 (与设备断开连接)

PIC24FJ256GA412/GB412 系列

寄存器 20-8: U1CON: USB 控制寄存器 (仅限主机模式)

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|----------|----------|---------|--------|--------|--------|--------|-------|
| R-x, HSC | R-x, HSC | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| JSTATE | SE0 | TOKBUSY | USBRST | HOSTEN | RESUME | PPBRST | SOFEN |
| bit 7 | | | | | | | bit 0 |

| | |
|--------------|------------------|
| 图注: | HSC = 硬件置 1/ 清零位 |
| R = 可读位 | W = 可写位 |
| -n = POR 时的值 | 1 = 置 1 |
| | U = 未实现位, 读为 0 |
| | 0 = 清零 |
| | x = 未知 |

- bit 15-8 **未实现:** 读为 0
- bit 7 **JSTATE:** 有效差分接收器 J 状态标志位
1 = USB 上检测到 J 状态 (低速模式下差分 0, 全速模式下差分 1)
0 = 未检测到 J 状态
- bit 6 **SE0:** 单端零出现标志位
1 = 在 USB 总线上出现单端零信号
0 = 未检测到单端零信号
- bit 5 **TOKBUSY:** 令牌忙状态位
1 = USB 模块在 On-The-Go 状态中执行令牌
0 = 未执行令牌
- bit 4 **USBRST:** USB 模块复位位
1 = 对于软件复位产生了 USB 复位; 应用程序必须将该位置 1 50 ms, 然后清零
0 = USB 复位已终止
- bit 3 **HOSTEN:** 主机模式使能位
1 = 使能 USB 主机功能; D+ 和 D- 上的下拉由硬件激活
0 = 禁止 USB 主机功能
- bit 2 **RESUME:** 恢复信号传输使能位
1 = 恢复信号传输已激活; 软件必须将该位置 1 10 ms, 然后清零, 从而使能远程唤醒
0 = 禁止恢复信号传输
- bit 1 **PPBRST:** 乒乓缓冲区复位位
1 = 将所有乒乓缓冲区指针复位到偶编号 BD 存储区
0 = 乒乓缓冲区指针不复位
- bit 0 **SOFEN:** 帧起始使能位
1 = 每隔 1 ms 发送帧起始令牌
0 = 禁止帧起始令牌

PIC24FJ256GA412/GB412 系列

寄存器 20-9: U1ADDR: USB 地址寄存器

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-----------------------|-------|-------|-------|-------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| LSPDEN ⁽¹⁾ | ADDR6 | ADDR5 | ADDR4 | ADDR3 | ADDR2 | ADDR1 | ADDR0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 15-8 **未实现:** 读为 0
 bit 7 **LSPDEN:** 低速使能指示位 ⁽¹⁾
 1 = USB 模块工作于低速模式
 0 = USB 模块工作于全速模式
 bit 6-0 **ADDR<6:0>:** USB 设备地址位

注 1: 仅限主机模式。在设备模式下, 该位未实现且读为 0。

寄存器 20-10: U1TOK: USB 令牌寄存器 (仅限主机模式)

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-------|-------|-------|-------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| PID3 | PID2 | PID1 | PID0 | EP3 | EP2 | EP1 | EP0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 15-8 **未实现:** 读为 0
 bit 7-4 **PID<3:0>:** 令牌类型标识符位
 1101 = SETUP (TX) 令牌类型事务 ⁽¹⁾
 1001 = IN (RX) 令牌类型事务 ⁽¹⁾
 0001 = OUT (TX) 令牌类型事务 ⁽¹⁾
 bit 3-0 **EP<3:0>:** 令牌命令端点地址位
 该值必须指定所连接设备上的一个有效端点。

注 1: 所有其他组合都被保留不用。

PIC24FJ256GA412/GB412 系列

寄存器 20-11: U1SOF: USB OTG 令牌起始阈值寄存器 (仅限主机模式)

| | | | | | | | |
|----------|-------|-------|-------|-------|-------|-------|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| CNT<7:0> | | | | | | | |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 15-8 **未实现:** 读为 0

bit 7-0 **CNT<7:0>:** 帧起始大小位

值表示 10 + (n 字节的数据包大小)。例如:

0100 1010 = 64 字节数据包

0010 1010 = 32 字节数据包

0001 0010 = 8 字节数据包

PIC24FJ256GA412/GB412 系列

寄存器 20-12: U1CNFG1: USB 配置寄存器 1

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----------------------|-----|---------|-----|-----|-------|-------|
| R/W-0 | R/W-0 | U-0 | R/W-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| UTEYE | UOEMON ⁽¹⁾ | — | USBSIDL | — | — | PPB1 | PPB0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-8 **未实现:** 读为 0
- bit 7 **UTEYE:** USB 眼图测试使能位
 1 = 使能眼图测试
 0 = 禁止眼图测试
- bit 6 **UOEMON:** USB \overline{OE} 监视器使能位 ⁽¹⁾
 1 = \overline{OE} 信号有效; 它指示驱动 D+/D- 线的时间间隔
 0 = \overline{OE} 信号无效
- bit 5 **未实现:** 读为 0
- bit 4 **USBSIDL:** USB OTG 空闲模式停止位
 1 = 当器件进入空闲模式时, 模块停止工作
 0 = 在空闲模式下模块继续工作
- bit 3-2 **未实现:** 读为 0
- bit 1-0 **PPB<1:0>:** 乒乓缓冲区配置位
 11 = 使能端点 1 到 15 的奇 / 偶乒乓缓冲区
 10 = 使能所有端点的奇 / 偶乒乓缓冲区
 01 = 使能 OUT 端点 0 的奇 / 偶乒乓缓冲区
 00 = 禁止奇 / 偶乒乓缓冲区

注 1: 只有在 UTRDIS 位 (U1CNFG2<0>) 置 1 时, 该位才有效。

PIC24FJ256GA412/GB412 系列

寄存器 20-13: U1CNFG2: USB 配置寄存器 2

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-----|-----------------------|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | R/W-0 | U-0 | U-0 | r-0 | r-0 |
| — | — | — | PUVBUS ⁽¹⁾ | — | — | — | — |
| bit 7 | | | | | | | bit 0 |

| | | | |
|--------------|---------|----------------|--------|
| 图注: | r = 保留位 | | |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 15-5 **未实现:** 读为 0

bit 4 **PUVBUS:** VBUS 上拉使能位 ⁽¹⁾
 1 = 使能 VBUS 引脚上的上拉
 0 = 禁止 VBUS 引脚上的上拉

bit 3-2 **未实现:** 读为 0

bit 1-0 **保留:** 保持为 0

注 1: 当 USBPWR 位置 1 (U1PWRC<0> = 1) 时, 绝不要更改该位。

PIC24FJ256GA412/GB412 系列

20.7.2 USB 中断寄存器

寄存器 20-14: U1OTGIR: USB OTG 中断状态寄存器 (仅限主机模式)

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-----------|-----------|-----------|-----------|-----------|-----------|-----|-----------|
| R/K-0, HS | R/K-0, HS | R/K-0, HS | R/K-0, HS | R/K-0, HS | R/K-0, HS | U-0 | R/K-0, HS |
| IDIF | T1MSECIF | LSTATEIF | ACTVIF | SESVDIF | SESENDIF | — | VBUSVDIF |
| bit 7 | | | | | | | bit 0 |

图注: HS = 硬件置 1 位
R = 可读位 K = 写 1 清零位 U = 未实现位, 读为 0
-n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-8 **未实现:** 读为 0
- bit 7 **IDIF:** ID 状态变化指示位
1 = 检测到 ID 状态变化
0 = 未检测到 ID 状态变化
- bit 6 **T1MSECIF:** 1 毫秒定时器位
1 = 1 毫秒定时器已到期
0 = 1 毫秒定时器未到期
- bit 5 **LSTATEIF:** 线状态稳定指示位
1 = USB 线状态 (如 SE0 和 JSTATE 位所定义) 已稳定 1 ms, 但和上次不同
0 = USB 线状态稳定时间未达 1 ms
- bit 4 **ACTVIF:** 总线活动指示位
1 = D+/D- 线或 VBUS 上检测到活动
0 = D+/D- 线或 VBUS 上没有检测到活动
- bit 3 **SESVDIF:** 会话有效改变指示位
1 = VBUS 已超过 VA_SESS_END (如 “USB 2.0 OTG 规范” 中所定义) ⁽¹⁾
0 = VBUS 未超过 VA_SESS_END
- bit 2 **SESENDIF:** B 器件 VBUS 改变指示位
1 = 检测到 B 器件上 VBUS 改变; VBUS 已超过 VB_SESS_END (如 “USB 2.0 OTG 规范” 中所定义) ⁽¹⁾
0 = VBUS 未超过 VA_SESS_END
- bit 1 **未实现:** 读为 0
- bit 0 **VBUSVDIF:** A 器件 VBUS 改变指示位
1 = 检测到 A 器件上 VBUS 改变; VBUS 已超过 VA_Vbus_VLD (如 “USB 2.0 OTG 规范” 中所定义) ⁽¹⁾
0 = 未检测到 A 器件上 VBUS 改变

注 1: 超过 VBUS 阈值的事件可能发生在电压上升过程中, 也可能发生在电压下降过程中。

注: 单个位只能通过对整个寄存器执行字写操作时, 作为该操作的一部分向该位写入 1 来清零。用布尔指令或位操作写入单个位, 可将写入时所有置 1 的位变为清零。

PIC24FJ256GA412/GB412 系列

寄存器 20-15: U1OTGIE: USB OTG 中断允许寄存器 (仅限主机模式)

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|----------|----------|--------|--------|----------|-----|----------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | R/W-0 |
| IDIE | T1MSECIE | LSTATEIE | ACTVIE | SESVIE | SESENDIE | — | VBUSVDIE |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-8 **未实现:** 读为 0
- bit 7 **IDIE:** ID 中断允许位
 1 = 允许中断
 0 = 禁止中断
- bit 6 **T1MSECIE:** 1 毫秒定时器中断允许位
 1 = 允许中断
 0 = 禁止中断
- bit 5 **LSTATEIE:** 线状态稳定中断允许位
 1 = 允许中断
 0 = 禁止中断
- bit 4 **ACTVIE:** 总线活动中断允许位
 1 = 允许中断
 0 = 禁止中断
- bit 3 **SESVIE:** 会话有效中断允许位
 1 = 允许中断
 0 = 禁止中断
- bit 2 **SESENDIE:** B 器件会话结束中断允许位
 1 = 允许中断
 0 = 禁止中断
- bit 1 **未实现:** 读为 0
- bit 0 **VBUSVDIE:** A 器件 VBUS 有效中断允许位
 1 = 允许中断
 0 = 禁止中断

PIC24FJ256GA412/GB412 系列

寄存器 20-16: U1IR: USB 中断状态寄存器 (仅限设备模式)

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-----------|-----|-----------|-----------|-----------|-----------|-----------|-----------|
| R/K-0, HS | U-0 | R/K-0, HS | R/K-0, HS | R/K-0, HS | R/K-0, HS | R/K-0, HS | R/K-0, HS |
| STALLIF | — | RESUMEIF | IDLEIF | TRNIF | SOFIF | UERRIF | URSTIF |
| bit 7 | | | | | | | bit 0 |

| | |
|--------------|----------------|
| 图注: | HS = 硬件置 1 位 |
| R = 可读位 | K = 写 1 清零位 |
| -n = POR 时的值 | 1 = 置 1 |
| | U = 未实现位, 读为 0 |
| | 0 = 清零 |
| | x = 未知 |

- bit 15-8 **未实现:** 读为 0
- bit 7 **STALLIF:** STALL 握手中断位
1 = 设备模式下事务的握手阶段中, 外设发送 STALL 握手
0 = 未发送 STALL 握手
- bit 6 **未实现:** 读为 0
- bit 5 **RESUMEIF:** 恢复中断位
1 = D+ 或 D- 引脚上观察到 K 状态 2.5 μs (低速模式下差分 1, 全速模式下差分 0)
0 = 未观察到 K 状态
- bit 4 **IDLEIF:** 空闲检测中断位
1 = 检测到空闲状态 (3 ms 或更长的持续空闲状态)
0 = 未检测到空闲状态
- bit 3 **TRNIF:** 令牌处理完成中断位
1 = 处理完当前令牌; 从 U1STAT 寄存器读取端点信息
0 = 未处理完当前令牌; 清零 U1STAT 寄存器或从 STAT 装入下个令牌 (清零该位会使 STAT FIFO 递增)
- bit 2 **SOFIF:** SOF 令牌中断位
1 = 外设接收到帧起始令牌, 或主机达到帧起始阈值
0 = 未接收到帧起始令牌或未达到阈值
- bit 1 **UERRIF:** USB 错误条件中断位
1 = 发生了未屏蔽的错误条件; 只有 U1EIE 寄存器中使能的错误状态才能将该位置 1
0 = 未发生未屏蔽的错误条件
- bit 0 **URSTIF:** USB 复位中断位
1 = 有效的 USB 复位已发生至少 2.5 μs; 必须清除复位状态才能将该位重新置为有效
0 = 未发生 USB 复位; 单个位只能通过对整个寄存器执行字写操作时, 作为该操作的一部分向该位写入 1 来清零。用布尔指令或位操作写入单个位, 可将写入时所有置 1 的位变为清零。

注: 单个位只能通过对整个寄存器执行字写操作时, 作为该操作的一部分向该位写入 1 来清零。用布尔指令或位操作写入单个位, 可将写入时所有置 1 的位变为清零。

PIC24FJ256GA412/GB412 系列

寄存器 20-17: U1IR: USB 中断状态寄存器 (仅限主机模式)

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-----------|-----------|-----------|-----------|-----------|-----------|-----------|-----------|
| R/K-0, HS | R/K-0, HS | R/K-0, HS | R/K-0, HS | R/K-0, HS | R/K-0, HS | R/K-0, HS | R/K-0, HS |
| STALLIF | ATTACHIF | RESUMEIF | IDLEIF | TRNIF | SOFIF | UERRIF | DETACHIF |
| bit 7 | | | | | | | bit 0 |

| | | | |
|--------------|--------------|----------------|--------|
| 图注: | HS = 硬件置 1 位 | | |
| R = 可读位 | K = 写 1 清零位 | U = 未实现位, 读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

- bit 15-8 **未实现:** 读为 0
- bit 7 **STALLIF:** STALL 握手中断位
 - 1 = 设备模式下事务的握手阶段中, 外设发送 STALL 握手
 - 0 = 未发送 STALL 握手
- bit 6 **ATTACHIF:** 外设连接中断位
 - 1 = 模块已检测到外设连接; 如果总线状态不是 SE0, 并且 2.5 μs 内无总线活动, 则将它置 1
 - 0 = 未检测到外设连接
- bit 5 **RESUMEIF:** 恢复中断位
 - 1 = D+ 或 D- 引脚上观察到 K 状态 2.5 μs (低速模式下差分 1, 全速模式下差分 0)
 - 0 = 未观察到 K 状态
- bit 4 **IDLEIF:** 空闲检测中断位
 - 1 = 检测到空闲状态 (3 ms 或更长的持续空闲状态)
 - 0 = 未检测到空闲状态
- bit 3 **TRNIF:** 令牌处理完成中断位
 - 1 = 处理完当前令牌; 从 U1STAT 寄存器读取端点信息
 - 0 = 未处理完当前令牌; 清零 U1STAT 寄存器或从 U1STAT 装入下个令牌
- bit 2 **SOFIF:** SOF 令牌中断位
 - 1 = 外设接收到帧起始令牌, 或主机达到帧起始阈值
 - 0 = 未接收到帧起始令牌或未达到阈值
- bit 1 **UERRIF:** USB 错误条件中断位
 - 1 = 发生了未屏蔽的错误条件; 只有 U1EIE 寄存器中使能的错误状态才能将该位置 1
 - 0 = 未发生未屏蔽的错误条件
- bit 0 **DETACHIF:** 断开连接中断位
 - 1 = 模块检测到外设断开连接; 必须清除复位状态才能重新拉低该位
 - 0 = 未检测到外设断开连接。单个位只能通过在对整个寄存器执行字写操作时, 作为该操作的一部分向该位写入 1 来清零。用布尔指令或位操作写入单个位, 可将写入时所有置 1 的位变为清零。

注: 单个位只能通过在对整个寄存器执行字写操作时, 作为该操作的一部分向该位写入 1 来清零。用布尔指令或位操作写入单个位, 可将写入时所有置 1 的位变为清零。

PIC24FJ256GA412/GB412 系列

寄存器 20-18: U1IE: USB 中断允许寄存器 (所有 USB 模式)

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-------|-----|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|---------|-------------------------|----------|--------|-------|-------|----------|--------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| STALLIE | ATTACHIE ⁽¹⁾ | RESUMEIE | IDLEIE | TRNIE | SOFIE | UERRIE | URSTIE |
| | | | | | | DETACHIE | |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-8 **未实现:** 读为 0
- bit 7 **STALLIE:** STALL 握手中断允许位
 1 = 允许中断
 0 = 禁止中断
- bit 6 **ATTACHIE:** 外设连接中断位 (仅限主机模式) ⁽¹⁾
 1 = 允许中断
 0 = 禁止中断
- bit 5 **RESUMEIE:** 恢复中断位
 1 = 允许中断
 0 = 禁止中断
- bit 4 **IDLEIE:** 空闲检测中断位
 1 = 允许中断
 0 = 禁止中断
- bit 3 **TRNIE:** 令牌处理完成中断位
 1 = 允许中断
 0 = 禁止中断
- bit 2 **SOFIE:** SOF 令牌中断位
 1 = 允许中断
 0 = 禁止中断
- bit 1 **UERRIE:** USB 错误条件中断位
 1 = 允许中断
 0 = 禁止中断
- bit 0 对于设备模式:
 URSTIE: USB 复位中断允许位
 对于主机模式:
 DETACHIE: USB 断开连接中断允许位
 1 = 允许中断
 0 = 禁止中断

注 1: 在设备模式下该位未实现, 读为 0。

PIC24FJ256GA412/GB412 系列

寄存器 20-19: U1EIR: USB 错误中断状态寄存器

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-------|-----|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-----------|-----|-----------|-----------|-----------|-----------|-----------|-----------|
| R/K-0, HS | U-0 | R/K-0, HS | R/K-0, HS | R/K-0, HS | R/K-0, HS | R/K-0, HS | R/K-0, HS |
| BTSEF | — | DMAEF | BTOEF | DFN8EF | CRC16EF | CRC5EF | PIDEF |
| | | | | | | EOFEF | |
| bit 7 | | | | | | bit 0 | |

图注:

| | |
|--------------|----------------|
| HS = 硬件置 1 位 | |
| R = 可读位 | K = 写 1 清零位 |
| -n = POR 时的值 | 1 = 置 1 |
| | U = 未实现位, 读为 0 |
| | 0 = 清零 |
| | x = 未知 |

- bit 15-8 **未实现:** 读为 0
- bit 7 **BTSEF:** 位填充错误标志位
1 = 检测到位填充错误
0 = 未检测到位填充错误
- bit 6 **未实现:** 读为 0
- bit 5 **DMAEF:** DMA 错误标志位
1 = 检测到USB DMA错误条件; BD字节计数字段指示的数据大小小于接收到的字节数, 接收数据被截断
0 = 无 DMA 错误
- bit 4 **BTOEF:** 总线周转超时错误标志位
1 = 发生总线周转超时
0 = 未发生总线周转超时
- bit 3 **DFN8EF:** 数据字段大小错误标志位
1 = 数据字段的字节数不是整数
0 = 数据字段的字节数是整数
- bit 2 **CRC16EF:** CRC16 失败标志位
1 = CRC16 失败
0 = CRC16 通过
- bit 1 **对于设备模式:**
CRC5EF: CRC5 主机错误标志位
1 = 令牌数据包由于 CRC5 错误而被拒绝
0 = 令牌数据包被接受 (无 CRC5 错误)
对于主机模式:
EOFEF: 帧结束 (EOF) 错误标志位
1 = 发生帧结束错误
0 = 禁止帧结束中断
- bit 0 **PIDEF:** PID 检查失败标志位
1 = PID 检查失败
0 = PID 检查通过

注: 单个位只能通过对整个寄存器执行字节写操作时, 作为该操作的一部分向该位写入 1 来清零。用布尔指令或位操作写入单个位, 可将写入时所有置 1 的位变为清零。

PIC24FJ256GA412/GB412 系列

寄存器 20-20: U1EIE: USB 错误中断允许寄存器

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-------|-------|--------|---------|--------|-------|
| R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| BTSEE | — | DMAEE | BTOEE | DFN8EE | CRC16EE | CRC5EE | PIDEE |
| | | | | | | EOFEE | |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-8 **未实现:** 读为 0
- bit 7 **BTSEE:** 位填充错误中断允许位
 1 = 允许中断
 0 = 禁止中断
- bit 6 **未实现:** 读为 0
- bit 5 **DMAEE:** DMA 错误中断允许位
 1 = 允许中断
 0 = 禁止中断
- bit 4 **BTOEE:** 总线周转超时错误中断允许位
 1 = 允许中断
 0 = 禁止中断
- bit 3 **DFN8EE:** 数据字段大小错误中断允许位
 1 = 允许中断
 0 = 禁止中断
- bit 2 **CRC16EE:** CRC16 失败中断允许位
 1 = 允许中断
 0 = 禁止中断
- bit 1 对于设备模式:
 CRC5EE: CRC5 主机错误中断允许位
 1 = 允许中断
 0 = 禁止中断
 对于主机模式:
 EOFEE: 帧结束 (EOF) 错误中断允许位
 1 = 允许中断
 0 = 禁止中断
- bit 0 **PIDEE:** PID 检查失败中断允许位
 1 = 允许中断
 0 = 禁止中断

PIC24FJ256GA412/GB412 系列

20.7.3 USB 端点管理寄存器

寄存器 20-21: U1EPn: USB 端点 n 控制寄存器 (n = 0 至 15)

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-------|-----|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|---------------------|-------------------------|-----|----------|--------|--------|---------|--------|
| R/W-0 | R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| LSPD ⁽¹⁾ | RETRYDIS ⁽¹⁾ | — | EPCONDIS | EPRXEN | EPTXEN | EPSTALL | EPHSHK |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 15-8 **未实现:** 读为 0

bit 7 **LSPD:** 低速直接连接使能位 (仅限 U1EP0) ⁽¹⁾

1 = 使能直接连接到低速设备
 0 = 禁止直接连接到低速设备

bit 6 **RETRYDIS:** 重试禁止位 (仅限 U1EP0) ⁽¹⁾

1 = 禁止重试 NAK 事务
 0 = 使能重试 NAK 事务; 由硬件完成重试

bit 5 **未实现:** 读为 0

bit 4 **EPCONDIS:** 双向端点控制位

如果 EPTXEN 和 EPRXEN = 1:
 1 = 禁止端点 n 的控制传输; 只允许发送和接收传输
 0 = 使能端点 n 的控制 (SETUP) 传输; 同时允许发送和接收传输

对于 EPTXEN 和 EPRXEN 的所有其他组合:
 该位被忽略。

bit 3 **EPRXEN:** 端点接收使能位

1 = 使能端点 n 接收
 0 = 禁止端点 n 接收

bit 2 **EPTXEN:** 端点发送使能位

1 = 使能端点 n 发送
 0 = 禁止端点 n 发送

bit 1 **EPSTALL:** 端点停止状态位

1 = 端点 n 已停止
 0 = 端点 n 未停止

bit 0 **EPHSHK:** 端点握手使能位

1 = 使能端点握手
 0 = 禁止端点握手 (通常用于等时端点)

注 1: 这些位仅在主机模式下对 U1EP0 可用。对于所有其他 U1EPn 寄存器, 这些位始终未实现且读为 0。

PIC24FJ256GA412/GB412 系列

注:

21.0 增强型并行主端口 (EPMP)

注： 本数据手册总结了 PIC24F 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。更多信息，请参见《dsPIC33/PIC24 系列参考手册》的“增强型并行主端口 (EPMP)” (DS39730)。该数据手册中的信息取代 FRM 中的信息。

增强型并行主端口 (Enhanced Parallel Master Port, EPMP) 模块提供了并行的 4 位 (仅适用于主模式)、8 位 (主模式和从模式) 或 16 位 (仅适用于主模式) 数据总线接口, 用于与片外模块 (例如存储器、FIFO、LCD 控制器和其他单片机) 进行通信。该模块在通信总线上可以用作主器件或从器件。

对于 EPMP 主模式, 所有外部地址均映射到内部扩展数据空间 (EDS)。它的实现方法是, 先为每个片选 (CS) 分配一个 EDS 区域, 然后再将每个片选分配给特定的外部资源, 例如存储器或外部控制器。不应将该区域分配给另一个器件资源, 如 RAM 或 SFR。要对外部资源执行写操作或读操作, CPU 只需在为 EPMP 分配的地址范围内执行写操作或读操作即可。

EPMP 模块的主要特性包括:

- 扩展数据空间 (EDS) 接口, 支持从 CPU 进行直接访问
- 最多 23 根可编程地址线
- 最多 2 根片选线
- 最多 2 条应答线 (每个片选 1 条)
- 4 位、8 位或 16 位宽数据总线

- 可编程选通选项 (每个片选):
 - 独立的读和写选通, 或;
 - 带使能选通的读/写选通
- 可编程地址 / 数据复用
- 可编程地址等待状态
- 可编程数据等待状态 (每个片选)
- 控制信号的可编程极性 (每个片选)
- 支持传统并行从端口
- 增强型并行从支持:
 - 地址支持
 - 4 字节深的自动递增缓冲区

21.1 特定封装差异

虽然所有 PIC24FJ256GA412/GB412 系列器件都实现了 EPMP, 但在一些封装类型中, I/O 引脚约束会对 16 位主模式操作产生一些限制。这反映在所实现的专用片选引脚数量和可用的专用地址线数量方面。表 21-1 中汇总了这些差异。表 21-2 汇总了所有可用的 EPMP 引脚功能。

对于 64 引脚器件, 未实现专用片选引脚 (PMCS1 和 PMCS2)。此外, 只有 16 条地址线 (PMA<15:0>) 可用。如果需要, 可以重新映射 PMA14 和 PMA15, 分别用作 PMCS1 和 PMCS2。

器件可寻址的存储空间取决于可用的地址线数量, 以及应用所需的片选信号的数量。对于引脚数较低的器件, 片选要求产生的影响会较大, 因为这使地址线减少。表 21-1 列出了每种引脚数的最大可寻址范围。

表 21-1: 按器件引脚数列出的 EPMP 特性差异

| 器件 | 专用片选 | | 地址线 | 地址范围 (字节) | | |
|--------------------------|------|-----|-----|-----------|------|------|
| | CS1 | CS2 | | 无 CS | 1 CS | 2 CS |
| PIC24FJXXXGX406 (64 引脚) | — | — | 16 | 64K | 32K | 16K |
| PIC24FJXXXGX410 (100 引脚) | X | X | 23 | 16M | | |
| PIC24FJXXXGX412 (121 引脚) | X | X | 23 | 16M | | |

PIC24FJ256GA412/GB412 系列

表 21-2: 增强型并行主端口引脚说明

| 引脚名称 (备用功能) | 类型 | 说明 |
|----------------------|-----|-------------------------------------|
| PMA<22:16> | O | 地址总线 bit<22:16> |
| PMA15 (PMCS2) | O | 地址总线 bit 15 |
| | I/O | 数据总线 bit 15 (带复用寻址功能的 16 位端口) |
| | O | 片选 2 (备用位置) |
| PMA14 (PMCS1) | O | 地址总线 bit 14 |
| | I/O | 数据总线 bit 14 (带复用寻址功能的 16 位端口) |
| | O | 片选 1 (备用位置) |
| PMA<13:8> | O | 地址总线 bit<13:8> |
| | I/O | 数据总线 bit<13:8> (带复用寻址功能的 16 位端口) |
| PMA<7:3> | O | 地址总线 bit<7:3> |
| PMA2 (PMALU) | O | 地址总线 bit 2 |
| | O | 复用地址的地址锁存器最高字节选通 |
| PMA1 (PMALH) | I/O | 地址总线 bit 1 |
| | O | 复用地址的地址锁存器高字节选通 |
| PMA0 (PMALL) | I/O | 地址总线 bit 0 |
| | O | 复用地址的地址锁存器低字节选通 |
| PMD<15:8> | I/O | 数据总线 bit<15:8> (解复用寻址) |
| PMD<7:4> | I/O | 数据总线 bit<7:4> |
| | O | 地址总线 bit<7:4> (带 1 周期复用寻址功能的 4 位端口) |
| PMD<3:0> | I/O | 数据总线 bit<3:0> |
| PMCS1 ⁽¹⁾ | I/O | 片选 1 |
| PMCS2 ⁽¹⁾ | O | 片选 2 |
| PMWR (PMENB) | I/O | 写选通 ⁽²⁾ |
| | I/O | 使能信号 ⁽²⁾ |
| PMRD (PMRD/PMWR) | I/O | 读选通 ⁽²⁾ |
| | I/O | 读 / 写信号 ⁽²⁾ |
| PMBE1 | O | 字节指示 |
| PMBE0 | O | 半字节或字节指示 |
| PMACK1 | I | 应答信号 1 |
| PMACK2 | I | 应答信号 2 |

注 1: 这些引脚仅在 100 引脚和 121 引脚器件中实现。

注 2: 信号功能取决于 MODE<1:0> 和 SM 位 (PMCON1<9:8> 和 PMCSxCF<8>) 的设置。

PIC24FJ256GA412/GB412 系列

寄存器 21-1: PMCON1: EPMP 控制寄存器 1

| | | | | | | | |
|--------|-----|-------|---------|---------|-----|-------|-------|
| R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | R/W-0 | R/W-0 |
| PMPEN | — | PSIDL | ADRMUX1 | ADRMUX0 | — | MODE1 | MODE0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-------|-------|--------|-----|---------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| CSF1 | CSF0 | ALP | ALMODE | — | BUSKEEP | IRQM1 | IRQM0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

- bit 15 **PMPEN:** 并行主端口使能位
 1 = 使能 EPMP
 0 = 禁止 EPMP
- bit 14 **未实现:** 读为 0
- bit 13 **PSIDL:** 并行主端口空闲模式停止位
 1 = 当器件进入空闲模式时, 模块停止工作
 0 = 在空闲模式下模块继续工作
- bit 12-11 **ADRMUX<1:0>:** 地址 / 数据复用选择位
 11 = 使用 3 个地址周期, 将低地址位与数据位进行复用
 10 = 使用 2 个地址周期, 将低地址位与数据位进行复用
 01 = 使用 1 个地址周期, 将低地址位与数据位进行复用
 00 = 地址和数据使用独立的引脚
- bit 10 **未实现:** 读为 0
- bit 9-8 **MODE<1:0>:** 并行端口模式选择位
 11 = 主模式
 10 = 增强型 PSP; 所用的引脚是 PMRD、PMWR、PMCS、PMD<7:0> 和 PMA<1:0>
 01 = 缓冲 PSP; 所用的引脚是 PMRD、PMWR、PMCS 和 PMD<7:0>
 00 = 传统并行从端口; 所用的引脚是 PMRD、PMWR、PMCS 和 PMD<7:0>
- bit 7-6 **CSF<1:0>:** 片选功能位
 11 = 保留
 10 = PMA15 用于片选 2, PMA14 用于片选 1
 01 = PMA15 用于片选 2, PMCS1 用于片选 1
 00 = PMCS2 用于片选 2, PMCS1 用于片选 1
- bit 5 **ALP:** 地址锁存器极性位
 1 = 高电平有效 (PMALL、PMALH 和 PMALU)
 0 = 低电平有效 (PMALL、PMALH 和 PMALU)
- bit 4 **ALMODE:** 地址锁存器选通模式位
 1 = 使能“智能”地址选通 (只有当前访问导致锁存器中的地址与先前地址不同时, 才会出现每个地址周期)
 0 = 禁止“智能”地址选通
- bit 3 **未实现:** 读为 0
- bit 2 **BUSKEEP:** 总线保持器位
 1 = 未受到有效驱动时, 数据总线保持最后一个值
 0 = 未受到有效驱动时, 数据总线处于高阻态
- bit 1-0 **IRQM<1:0>:** 中断请求模式位
 11 = 当对读缓冲区 3 执行读操作或对写缓冲区 3 执行写操作时产生中断 (缓冲 PSP 模式), 或者当 PMA<1:0> = 11 时的读或写操作产生中断 (仅适用于可寻址 PSP 模式)
 10 = 保留
 01 = 在读 / 写周期结束时产生中断
 00 = 不产生中断

PIC24FJ256GA412/GB412 系列

寄存器 21-2: PMCON2: EPMP 控制寄存器 2

| | | | | | | | |
|----------|-----|-----------|-----------|-----|-----|-----|-------|
| R-0, HSC | U-0 | R/C-0, HS | R/C-0, HS | U-0 | U-0 | U-0 | U-0 |
| BUSY | — | ERROR | TIMEOUT | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|------------------------|------------------------|------------------------|------------------------|------------------------|------------------------|------------------------|------------------------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| RADDR23 ⁽¹⁾ | RADDR22 ⁽¹⁾ | RADDR21 ⁽¹⁾ | RADDR20 ⁽¹⁾ | RADDR19 ⁽¹⁾ | RADDR18 ⁽¹⁾ | RADDR17 ⁽¹⁾ | RADDR16 ⁽¹⁾ |
| bit 7 | | | | | | | bit 0 |

| | | |
|--------------|----------|------------------|
| 图注: | C = 可清零位 | HSC = 硬件置 1/ 清零位 |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |
| | | HS = 硬件置 1 位 |

- bit 15 **BUSY:** 忙位 (仅适用于主模式)
1 = 端口忙
0 = 端口不忙
- bit 14 **未实现:** 读为 0
- bit 13 **ERROR:** 错误位
1 = 事务错误 (请求了非法的事务)
0 = 事务成功完成
- bit 12 **TIMEOUT:** 超时位
1 = 事务超时
0 = 事务成功完成
- bit 11-8 **未实现:** 读为 0
- bit 7-0 **RADDR<23:16>:** 并行主端口保留地址空间位 ⁽¹⁾

注 1: 如果 RADDR<23:16> = 00000000, 那么片选 2 的最后一个 EDS 地址将为 FFFFFFFh。

PIC24FJ256GA412/GB412 系列

寄存器 21-3: PMCON3: EPMP 控制寄存器 3

| | | | | | | | |
|--------|--------|---------|---------|-----|---------|---------|--------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| PTWREN | PTRDEN | PTBE1EN | PTBE0EN | — | AWAITM1 | AWAITM0 | AWAITE |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----------------------|-----------------------|-----------------------|-----------------------|-----------------------|-----------------------|-----------------------|
| U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | PTEN22 ⁽¹⁾ | PTEN21 ⁽¹⁾ | PTEN20 ⁽¹⁾ | PTEN19 ⁽¹⁾ | PTEN18 ⁽¹⁾ | PTEN17 ⁽¹⁾ | PTEN16 ⁽¹⁾ |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

- bit 15 **PTWREN:** 并行主端口写 / 使能选通端口使能位
 1 = 使能 PMWR/PMENB 端口
 0 = 禁止 PMWR/PMENB 端口
- bit 14 **PTRDEN:** 并行主端口读 / 写选通端口使能位
 1 = 使能 PMRD/PMWR 端口
 0 = 禁止 PMRD/PMWR 端口
- bit 13 **PTBE1EN:** 并行主端口高半字节 / 字节使能端口使能位
 1 = 使能 PMBE1 端口
 0 = 禁止 PMBE1 端口
- bit 12 **PTBE0EN:** 并行主端口低半字节 / 字节使能端口使能位
 1 = 使能 PMBE0 端口
 0 = 禁止 PMBE0 端口
- bit 11 **未实现:** 读为 0
- bit 10-9 **AWAITM<1:0>:** 地址锁存器选通等待状态位
 11 = 等待 3½ 个 TcY
 10 = 等待 2½ 个 TcY
 01 = 等待 1½ 个 TcY
 00 = 等待 ½ 个 TcY
- bit 8 **AWAITE:** 地址锁存器选通后地址保持等待状态位
 1 = 等待 ¼ 个 TcY
 0 = 等待 ¼ 个 TcY
- bit 7 **未实现:** 读为 0
- bit 6-0 **PTEN<22:16>:** EPMP 地址端口使能位 ⁽¹⁾
 1 = PMA<22:16> 用作 EPMP 地址线
 0 = PMA<22:16> 用作端口 I/O

注 1: 这些位在 64 引脚器件 (PIC24FJXXXGA406/GB406) 上不可用。

PIC24FJ256GA412/GB412 系列

寄存器 21-4: PMCON4: EPMP 控制寄存器 4

| | | | | | | | |
|--------|--------|------------|-------|-------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| PTEN15 | PTEN14 | PTEN<13:8> | | | | | |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-----------|-------|-------|-------|-------|-----------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| PTEN<7:3> | | | | | PTEN<2:0> | | |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **PTEN15:** PMA15 端口使能位
 1 = PMA15 用作地址线 15 或片选 2
 0 = PMA15 用作端口 I/O
- bit 14 **PTEN14:** PMA14 端口使能位
 1 = PMA14 用作地址线 14 或片选 1
 0 = PMA14 用作端口 I/O
- bit 13-3 **PTEN<13:3>:** EPMP 地址端口使能位
 1 = PMA<13:3> 用作 EPMP 地址线
 0 = PMA<13:3> 用作端口 I/O
- bit 2-0 **PTEN<2:0>:** PMALU/PMALH/PMALL 选通使能位
 1 = PMA<2:0> 用作地址线或地址锁存器选通
 0 = PMA<2:0> 用作端口 I/O

PIC24FJ256GA412/GB412 系列

寄存器 21-5: PMCSxCF: EPMP 片选 x 配置寄存器

| | | | | | | | |
|--------|-------|--------|-------|-----|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| CSDIS | CSP | CSPTEN | BEP | — | WRSP | RDSP | SM |
| bit 15 | | | | | | | bit 8 |
| R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| ACKP | PTSZ1 | PTSZ0 | — | — | — | — | — |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **CSDIS:** 片选 x 禁止位
 1 = 禁止片选 x 功能
 0 = 使能片选 x 功能
- bit 14 **CSP:** 片选 x 极性位
 1 = 高电平有效 (PMCSx)
 0 = 低电平有效 (PMCSx)
- bit 13 **CSPTEN:** PMCSx 端口使能位
 1 = 使能 PMCSx 端口
 0 = 禁止 PMCSx 端口
- bit 12 **BEP:** 片选 x 半字节 / 字节使能极性位
 1 = 半字节 / 字节使能为高电平有效 (PMBE0 和 PMBE1)
 0 = 半字节 / 字节使能为低电平有效 (PMBE0 和 PMBE1)
- bit 11 **未实现:** 读为 0
- bit 10 **WRSP:** 片选 x 写选通极性位
 对于从模式和主模式 (当 SM = 0 时):
 1 = 写选通为高电平有效 (PMWR)
 0 = 写选通为低电平有效 (PMWR)
 对于主模式 (当 SM = 1 时):
 1 = 使能选通为高电平有效 (PMENB)
 0 = 使能选通为低电平有效 (PMENB)
- bit 9 **RDSP:** 片选 x 读选通极性位
 对于从模式和主模式 (当 SM = 0 时):
 1 = 读选通为高电平有效 (PMRD)
 0 = 读选通为低电平有效 (PMRD)
 对于主模式 (当 SM = 1 时):
 1 = 读 / 写选通为高电平有效 (PMRD/PMWR)
 0 = 读 / 写选通为低电平有效 (PMRD/PMWR)
- bit 8 **SM:** 片选 x 选通模式位
 1 = 读 / 写和使能选通 (PMRD/PMWR 和 PMENB)
 0 = 读和写选通 (PMRD 和 PMWR)
- bit 7 **ACKP:** 片选 x 应答极性位
 1 = ACK 为高电平有效 (PMACK1)
 0 = ACK 为低电平有效 (PMACK1)
- bit 6-5 **PTSZ<1:0>:** 片选 x 端口大小位
 11 = 保留
 10 = 16 位端口大小 (PMD<15:0>)
 01 = 4 位端口大小 (PMD<3:0>)
 00 = 8 位端口大小 (PMD<7:0>)
- bit 4-0 **未实现:** 读为 0

PIC24FJ256GA412/GB412 系列

寄存器 21-6: **PMCSxBS: EPMP 片选 x 基址寄存器 (2)**

| | | | | | | | |
|--------------------|--------------------|--------------------|--------------------|--------------------|--------------------|--------------------|--------------------|
| R/W ⁽¹⁾ | R/W ⁽¹⁾ | R/W ⁽¹⁾ | R/W ⁽¹⁾ | R/W ⁽¹⁾ | R/W ⁽¹⁾ | R/W ⁽¹⁾ | R/W ⁽¹⁾ |
| BASE<23:16> | | | | | | | |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|--------------------|-----|-----|-----|-----|-----|-----|-------|
| R/W ⁽¹⁾ | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| BASE15 | — | — | — | — | — | — | — |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 15-7 **BASE<23:15>**: 片选 x 基址位 (1)

bit 6-0 **未实现**: 读为 0

注 1: 对于 PMCS1BS, POR 时的值为 0080h; 对于 PMCS2BS, 为 0880h。

注 2: 如果向整个 PMCS2BS 寄存器写入 0000h, 那么片选 1 的最后一个 EDS 地址将为 FFFFFFFh。这种情况下, 不应使用片选 2。PMCS1BS 不具有此特性。

PIC24FJ256GA412/GB412 系列

寄存器 21-7: PMCSxMD: EPMP 片选 x 模式寄存器

| | | | | | | | |
|--------|-------|---------|---------|---------|-----|-------|-----|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | U-0 |
| ACKM1 | ACKM0 | AMWAIT2 | AMWAIT1 | AMWAIT0 | — | — | — |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|---------|---------|---------|---------|---------|---------|---------|---------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| DWAITB1 | DWAITB0 | DWAITM3 | DWAITM2 | DWAITM1 | DWAITM0 | DWAITE1 | DWAITE0 |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 **ACKM<1:0>**: 片选 x 应答模式位
 11 = 保留
 10 = 使用 PMACKx 来确定读 / 写操作何时完成
 01 = 使用 PMACKx 与超时来确定读 / 写操作何时完成
 (如果 DWAITM<3:0> = 0000, 则最大超时为 255 个 Tcy, 否则为 DWAITM<3:0> 个周期。)
 00 = 不使用 PMACKx
- bit 13-11 **AMWAIT<2:0>**: 片选 x 备用主器件等待状态位
 111 = 等待 10 个备用主器件周期
 ...
 001 = 等待 4 个备用主器件周期
 000 = 等待 3 个备用主器件周期
- bit 10-8 **未实现**: 读为 0
- bit 7-6 **DWAITB<1:0>**: 读 / 写选通前片选 x 数据建立等待状态位
 11 = 等待 3/4 个 Tcy
 10 = 等待 2/4 个 Tcy
 01 = 等待 1/4 个 Tcy
 00 = 等待 1/4 个 Tcy
- bit 5-2 **DWAITM<3:0>**: 片选 x 数据读 / 写选通等待状态位
对于写操作:
 1111 = 等待 15/2 个 Tcy
 ...
 0001 = 等待 1 1/2 个 Tcy
 0000 = 等待 1/2 个 Tcy
对于读操作:
 1111 = 等待 15/4 个 Tcy
 ...
 0001 = 等待 1 3/4 个 Tcy
 0000 = 等待 3/4 个 Tcy
- bit 1-0 **DWAITE<1:0>**: 读 / 写选通后片选 x 数据保持等待状态位
对于写操作:
 11 = 等待 3/4 个 Tcy
 10 = 等待 2/4 个 Tcy
 01 = 等待 1/4 个 Tcy
 00 = 等待 1/4 个 Tcy
对于读操作:
 11 = 等待 3 个 Tcy
 10 = 等待 2 个 Tcy
 01 = 等待 1 个 Tcy
 00 = 等待 0 个 Tcy

PIC24FJ256GA412/GB412 系列

寄存器 21-8: **PMSTAT: EPMP 状态寄存器** (仅适用于从模式)

| | | | | | | | |
|----------|-----------|-----|-----|---------------------|---------------------|---------------------|---------------------|
| R-0, HSC | R/W-0, HS | U-0 | U-0 | R-0, HSC | R-0, HSC | R-0, HSC | R-0, HSC |
| IBF | IBOV | — | — | IB3F ⁽¹⁾ | IB2F ⁽¹⁾ | IB1F ⁽¹⁾ | IB0F ⁽¹⁾ |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|----------|-----------|-----|-----|----------|----------|----------|----------|
| R-1, HSC | R/W-0, HS | U-0 | U-0 | R-1, HSC | R-1, HSC | R-1, HSC | R-1, HSC |
| OBE | OBUF | — | — | OB3E | OB2E | OB1E | OB0E |
| bit 7 | | | | | | | bit 0 |

| | | |
|--------------|--------------|------------------|
| 图注: | HS = 硬件置 1 位 | HSC = 硬件置 1/ 清零位 |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |
| | | x = 未知 |

- bit 15 **IBF:** 输入缓冲区满状态位
1 = 所有可写的输入缓冲寄存器均已满
0 = 部分或所有可写的输入缓冲寄存器为空
- bit 14 **IBOV:** 输入缓冲区溢出状态位
1 = 尝试对已满的输入寄存器进行写操作 (必须用软件清零)
0 = 未发生溢出
- bit 13-12 **未实现:** 读为 0
- bit 11-8 **IB3F:IB0F:** 输入缓冲区 x 状态满位 ⁽¹⁾
1 = 输入缓冲区包含未读数据 (读缓冲区将清零该位)
0 = 输入缓冲区不包含任何未读数据
- bit 7 **OBE:** 输出缓冲区空状态位
1 = 所有可读的输出缓冲寄存器均为空
0 = 部分或所有可读的输出缓冲寄存器已满
- bit 6 **OBUF:** 输出缓冲区下溢状态位
1 = 对空输出缓冲寄存器执行读操作 (必须用软件清零)
0 = 未发生下溢
- bit 5-4 **未实现:** 读为 0
- bit 3-0 **OB3E:OB0E:** 输出缓冲区 x 状态空位
1 = 输出缓冲区为空 (向缓冲区写数据将清零该位)
0 = 输出缓冲区包含尚未发送的数据

注 1: 虽然使用独立的位来代表缓冲区中的字节, 但即使是进行字节读取时, 也会清零对应于字 (字节 0 和 1, 或字节 2 和 3) 的位。

PIC24FJ256GA412/GB412 系列

寄存器 21-9: **PADCON: 焊盘配置控制寄存器**

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| R/W-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| IOCON | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-----|-----|-----|-----|-----|--------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 |
| — | — | — | — | — | — | — | PMPTTL |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 15 **IOCON:** 电平变化中断允许位
EPMP 不使用该位; 定义请参见[寄存器 11-9](#)。

bit 14-1 **未实现:** 读为 0

bit 0 **PMPTTL:** EPMP 模块 TTL 输入缓冲器选择位
1 = EPMP 模块输入 (PMDx 和 PMCS1) 使用 TTL 输入缓冲器
0 = EPMP 模块输入使用施密特触发输入缓冲器

PIC24FJ256GA412/GB412 系列

注:

22.0 液晶显示模块 (LCD) 控制器

注： 本数据手册总结了 PIC24FJ256GA412/GB412 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。如需了解本数据手册的补充信息，请参见《dsPIC33/PIC24 系列参考手册》的“液晶显示模块 (LCD)” (DS30009740)，该文档可从 Microchip 网站 (www.microchip.com) 获取。

液晶显示模块 (Liquid Crystal Display, LCD) 控制器可以产生直接驱动静态或复用的 LCD 面板所需的数据和时序控制。在所有器件上，该模块最多可以驱动 8 个公共端信号以及 34 至 64 个段，这取决于具体的器件。

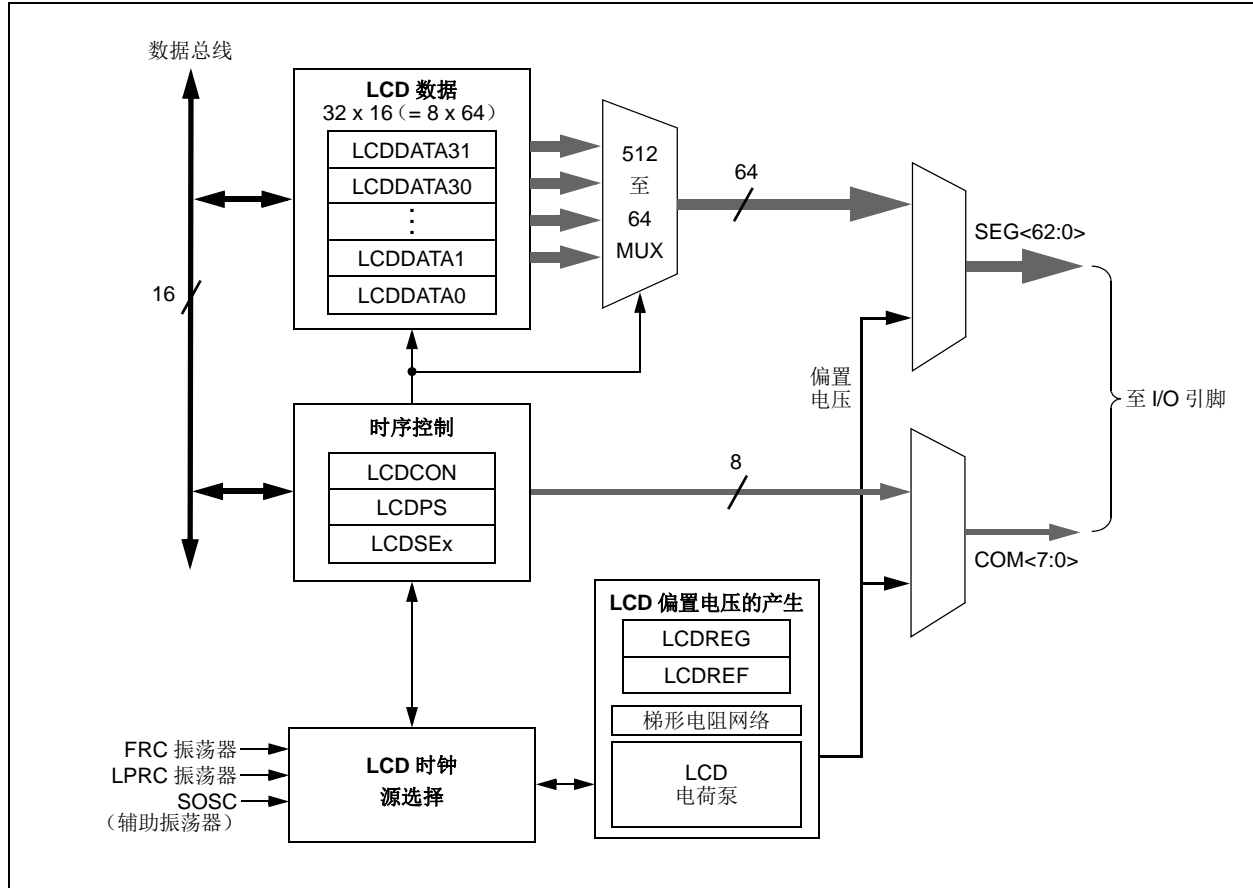
注： 要通过 LCD 控制器进行驱动，引脚必须设置为模拟输入。对于对应于所需公共端或段引脚的端口，需要设置 $TRISx = 1$ 和 $ANSx = 1$ 。

LCD 控制器具有以下特性：

- LCD 面板的直接驱动
- 带有可选预分频比的 3 个 LCD 时钟源
- 最多 8 个公共端：
 - 静态 (1 个公共端)
 - 1/2 复用 (2 个公共端)
 - 1/3 复用 (3 个公共端)
 - 1/8 复用 (8 个公共端)
- 可驱动最多 34 个 (在 64 引脚 USB 器件中)、35 个 (64 引脚非 USB 器件) 或最多 64 个 (所有其他器件) 段，这取决于所选择的复用模式
- 静态、1/2 或 1/3 LCD 偏置
- 带有专用电荷泵的片上偏置电压生成电路，支持一系列固定和可变的偏置选项
- 用于产生偏置电压的内部电阻
- 可使用内部偏置对 LCD 进行软件对比度控制

图 22-1 给出了该模块的简化框图。

图 22-1: LCD 控制器模块框图



PIC24FJ256GA412/GB412 系列

22.1 寄存器

LCD 控制器最多具有 40 个寄存器:

- LCD 控制寄存器 (LCDCON)
- LCD 电荷泵控制寄存器 (LCDREG)
- LCD 相位寄存器 (LCDPS)

- LCD 电压梯形电阻网络控制寄存器 (LCDREF)
- 4 个 LCD 段使能寄存器 (LCDSE3:LCDSE0)
- 最多 32 个 LCD 数据寄存器 (LCDDATA31:LCDDATA0)

寄存器 22-1: LCDCON: LCD 控制寄存器

| | | | | | | | |
|--------|-----|---------|-----|-----|-----|-----|-------|
| R/W-0 | U-0 | R/W-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| LCDEN | — | LCDSIDL | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-------|-------|-------|-------|-------|-------|-------|
| U-0 | R/W-0 | R/C-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | SLPEN | WERR | CS1 | CS0 | LMUX2 | LMUX1 | LMUX0 |
| bit 7 | | | | | | | bit 0 |

| | | |
|--------------|----------|----------------|
| 图注: | C = 可清零位 | U = 未实现位, 读为 0 |
| R = 可读位 | W = 可写位 | 0 = 清零 |
| -n = POR 时的值 | 1 = 置 1 | x = 未知 |

bit 15 **LCDEN:** LCD 驱动使能位
1 = 使能 LCD 驱动模块
0 = 禁止 LCD 驱动模块

bit 14 **未实现:** 读为 0

bit 13 **LCDSIDL:** CPU 空闲模式下停止 LCD 驱动控制位
1 = CPU 空闲模式下暂停 LCD 驱动器
0 = LCD 驱动器在 CPU 空闲模式下继续工作

bit 12-7 **未实现:** 读为 0

bit 6 **SLPEN:** 休眠模式下 LCD 驱动使能位
1 = 休眠模式下禁止 LCD 驱动模块
0 = 休眠模式下使能 LCD 驱动模块

bit 5 **WERR:** LCD 写失败错误位
1 = 当 WA (LCDPS<4>) = 0 时写 LCDDATAx 寄存器 (必须用软件清零)
0 = 无 LCD 写错误

bit 4-3 **CS<1:0>:** 时钟源选择位
1x = SOSC
01 = LPRC
00 = FRC

bit 2-0 **LMUX<2:0>:** LCD 公共端选择位

| LMUX<2:0> | 复用 | 偏置 |
|-----------|----------------------------------|-----------|
| 111 | 1/8 复用 (COM<7:0>) ⁽¹⁾ | 1/3 |
| 110 | 1/7 复用 (COM<6:0>) ⁽¹⁾ | 1/3 |
| 101 | 1/6 复用 (COM<5:0>) ⁽¹⁾ | 1/3 |
| 100 | 1/5 复用 (COM<4:0>) ⁽¹⁾ | 1/3 |
| 011 | 1/4 复用 (COM<3:0>) | 1/3 |
| 010 | 1/3 复用 (COM<2:0>) | 1/2 或 1/3 |
| 001 | 1/2 复用 (COM<1:0>) | 1/2 或 1/3 |
| 000 | 静态 (COM0) | 静态 |

注 1: 在 64 引脚和 100 引脚器件上, COM4 至 COM7 还具有段功能。如果在复用中使能 COM, 则段在该引脚上不可用。

PIC24FJ256GA412/GB412 系列

寄存器 22-2: LCDREG: LCD 电荷泵控制寄存器

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| RW-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| CPEN | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-----|-----|-----|-----|--------|--------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | RW-0 | RW-0 |
| — | — | — | — | — | — | CKSEL1 | CKSEL0 |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **CPEN:** 3.6V 电荷泵使能位
 1 = 稳压器产生最高 (3.6V) 电压
 0 = 从外部提供系统中的最高电压 (AVDD)
- bit 14-2 **未实现:** 读为 0
- bit 1-0 **CLKSEL<1:0>:** 稳压器时钟选择控制位
 11 = SOSC
 10 = 8 MHz FRC
 01 = 31 kHz LPRC
 00 = 禁止稳压器并使稳压器电压输出悬空

PIC24FJ256GA412/GB412 系列

寄存器 22-3: LCDPS: LCD 相位寄存器

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|--------|------|-----|-------|-------|-------|-------|
| R/W-0 | R/W-0 | R-0 | R-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| WFT | BIASMD | LCDA | WA | LP3 | LP2 | LP1 | LP0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-8 **未实现:** 读为 0
- bit 7 **WFT:** 波形选择位
 1 = B 型波形 (在每一帧边界改变相位)
 0 = A 型波形 (在每一公共端类型内改变相位)
- bit 6 **BIASMD:** 偏置模式选择位
当 LMUX<2:0> = 000 或 011 至 111 时:
 0 = 静态偏置模式 (不要将该位设置为 1)
当 LMUX<2:0> = 001 或 010 时:
 1 = 1/2 偏置模式
 0 = 1/3 偏置模式
- bit 5 **LCDA:** LCD 有效状态位
 1 = LCD 驱动模块有效
 0 = LCD 驱动模块无效
- bit 4 **WA:** LCD 写允许状态位
 1 = 允许写入 LCDDATAx 寄存器
 0 = 禁止写入 LCDDATAx 寄存器
- bit 3-0 **LP<3:0>:** LCD 预分频比选择位
 1111 = 1:16
 1110 = 1:15
 1101 = 1:14
 1100 = 1:13
 1011 = 1:12
 1010 = 1:11
 1001 = 1:10
 1000 = 1:9
 0111 = 1:8
 0110 = 1:7
 0101 = 1:6
 0100 = 1:5
 0011 = 1:4
 0010 = 1:3
 0001 = 1:2
 0000 = 1:1

PIC24FJ256GA412/GB412 系列

寄存器 22-4: LCDSEx: LCD 段 x 使能寄存器

| | | | | | | | |
|---------------------------|----------|----------|----------|----------|----------|---------|---------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| SE(n+15) ^(1,2) | SE(n+14) | SE(n+13) | SE(n+12) | SE(n+11) | SE(n+10) | SE(n+9) | SE(n+8) |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|---------|---------|---------|---------|---------|---------|---------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| SE(n+7) | SE(n+6) | SE(n+5) | SE(n+4) | SE(n+3) | SE(n+2) | SE(n+1) | SE(n) |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 15-0 **SE(n+15):SE(n):** 段使能位
 对于 LCDSE0: n = 0
 对于 LCDSE1: n = 16
 对于 LCDSE2: n = 32
 对于 LCDSE3: n = 48^(1,2)
 1 = 使能引脚的段功能, 禁止其数字 I/O 功能
 0 = 禁止引脚的段功能, 使其数字 I/O 功能

- 注 1: SE63 (LCDSE3<15>) 未实现。
 2: 为使 SEG49 正常工作, 需要禁止 JTAG。

寄存器 22-5: LCDDATAx: LCD 数据 x 寄存器

| | | | | | | | |
|-----------|-----------|-----------|-----------|-----------|-----------|----------|----------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| S(n+15)Cy | S(n+14)Cy | S(n+13)Cy | S(n+12)Cy | S(n+11)Cy | S(n+10)Cy | S(n+9)Cy | S(n+8)Cy |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|----------|----------|----------|----------|----------|----------|----------|--------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| S(n+7)Cy | S(n+6)Cy | S(n+5)Cy | S(n+4)Cy | S(n+3)Cy | S(n+2)Cy | S(n+1)Cy | S(n)Cy |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 15-0 **S(n+15)Cy:S(n)Cy:** 像素点亮位
 对于寄存器 LCDDATA0 至 LCDDATA3: n = (16x), y = 0
 对于寄存器 LCDDATA4 至 LCDDATA7: n = (16(x - 4)), y = 1
 对于寄存器 LCDDATA8 至 LCDDATA11: n = (16(x - 8)), y = 2
 对于寄存器 LCDDATA12 至 LCDDATA15: n = (16(x - 12)), y = 3
 对于寄存器 LCDDATA16 至 LCDDATA19: n = (16(x - 16)), y = 4
 对于寄存器 LCDDATA20 至 LCDDATA23: n = (16(x - 20)), y = 5
 对于寄存器 LCDDATA24 至 LCDDATA27: n = (16(x - 24)), y = 6
 对于寄存器 LCDDATA28 至 LCDDATA31: n = (16(x - 28)), y = 7
 1 = 点亮像素
 0 = 不点亮像素

PIC24FJ256GA412/GB412 系列

表 22-1: LCDDATA 寄存器和位与段和公共端组合的对应关系

| 公共端 | 段 | | | |
|-----|--------------------------|--------------------------|--------------------------|--------------------------|
| | 0 至 15 | 16 至 31 | 32 至 47 | 48 至 64 |
| 0 | LCDDATA0 S00C0:S15C0 | LCDDATA1 S16C0:S31C0 | LCDDATA2 S32C0:S47C0 | LCDDATA3 S48C0:S63C0 |
| 1 | LCDDATA4 S00C1:S15C1 | LCDDATA5 S16C1:S31C1 | LCDDATA6 S32C1:S47C1 | LCDDATA7 S48C1:S63C1 |
| 2 | LCDDATA8 S00C2:S15C2 | LCDDATA9 S16C2:S31C2 | LCDDATA10 S32C2:S47C2 | LCDDATA11 S48C2:S63C2 |
| 3 | LCDDATA12 S00C3:S15C3 | LCDDATA13 S16C3:S31C3 | LCDDATA14 S32C3:S47C3 | LCDDATA15 S48C3:S63C3 |
| 4 | LCDDATA16 S00C4:S15C4 | LCDDATA17 S16C4:S31C4 | LCDDATA18 S32C4:S47C4 | LCDDATA19 S48C4:S59C4 |
| 5 | LCDDATA20 S00C5:S15C5 | LCDDATA21 S16C5:S31C5 | LCDDATA22 S32C5:S47C5 | LCDDATA23 S48C5:S69C5 |
| 6 | LCDDATA24 S00C6:S15C6 | LCDDATA25 S16C6:S31C6 | LCDDATA26 S32C6:S47C6 | LCDDATA27 S48C6:S59C6 |
| 7 | LCDDATA28 S00C7:S15C7 | LCDDATA29 S16C7:S31C7 | LCDDATA30 S32C7:S47C7 | LCDDATA31 S48C7:S59C7 |

PIC24FJ256GA412/GB412 系列

寄存器 22-6: LCDREF: LCD 参考梯形电阻网络控制寄存器

| | | | | | | | |
|--------|-----|---------|---------|---------|---------|---------|---------|
| R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| LCDIRE | — | LCDCST2 | LCDCST1 | LCDCST0 | VLCD3PE | VLCD2PE | VLCD1PE |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|--------|--------|--------|--------|-----|--------|--------|--------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| LRLAP1 | LRLAP0 | LRLBP1 | LRLBP0 | — | LRLAT2 | LRLAT1 | LRLAT0 |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **LCDIRE:** LCD 内部参考电压使能位
 1 = 使能内部 LCD 参考电压, 并与内部对比度控制电路连接
 0 = 禁止内部 LCD 参考电压
- bit 14 **未实现:** 读为 0
- bit 13-11 **LCDCST<2:0>:** LCD 对比度控制位
选择 LCD 对比度控制梯形电阻网络的电阻:
 111 = 梯形电阻网络处于最大电阻处 (最低对比度)
 110 = 梯形电阻网络处于最大电阻的 6/7 处
 101 = 梯形电阻网络处于最大电阻的 5/7 处
 100 = 梯形电阻网络处于最大电阻的 4/7 处
 011 = 梯形电阻网络处于最大电阻的 3/7 处
 010 = 梯形电阻网络处于最大电阻的 2/7 处
 001 = 梯形电阻网络处于最大电阻的 1/7 处
 000 = 最小电阻 (最高对比度); 梯形电阻网络被短路
- bit 10 **VLCD3PE:** LCD 偏置 3 引脚使能位
 1 = 偏置 3 电压与外部引脚 LCDBIAS3 连接
 0 = 偏置 3 电压为内部电压 (内部梯形电阻网络)
- bit 9 **VLCD2PE:** LCD 偏置 2 引脚使能位
 1 = 偏置 2 电压与外部引脚 LCDBIAS2 连接
 0 = 偏置 2 电压为内部电压 (内部梯形电阻网络)
- bit 8 **VLCD1PE:** LCD 偏置 1 引脚使能位
 1 = 偏置 1 电压与外部引脚 LCDBIAS1 连接
 0 = 偏置 1 电压为内部电压 (内部梯形电阻网络)
- bit 7-6 **LRLAP<1:0>:** LCD 参考梯形电阻网络 A 时间功耗控制位
在时间间隔 A 期间:
 11 = 以高功耗模式为内部 LCD 参考梯形电阻网络供电
 10 = 以中等功耗模式为内部 LCD 参考梯形电阻网络供电
 01 = 以低功耗模式为内部 LCD 参考梯形电阻网络供电
 00 = 内部 LCD 参考梯形电阻网络掉电并断开连接
- bit 5-4 **LRLBP<1:0>:** LCD 参考梯形电阻网络 B 时间功耗控制位
在时间间隔 B 期间:
 11 = 以高功耗模式为内部 LCD 参考梯形电阻网络供电
 10 = 以中等功耗模式为内部 LCD 参考梯形电阻网络供电
 01 = 以低功耗模式为内部 LCD 参考梯形电阻网络供电
 00 = 内部 LCD 参考梯形电阻网络掉电并断开连接
- bit 3 **未实现:** 读为 0

PIC24FJ256GA412/GB412 系列

寄存器 22-6: LCDREF: LCD 参考梯形电阻网络控制寄存器 (续)

bit 2-0

LRLAT<2:0>: LCD 参考梯形电阻网络 A 时间间隔控制位

当 A 时间间隔功耗模式激活时, 设置其占 32 个时钟计数的数量。

对于 A 型波形 (WFT = 0):

111 = 内部 LCD 参考梯形电阻网络处于 A 功耗模式 7 个时钟, 处于 B 功耗模式 9 个时钟

110 = 内部 LCD 参考梯形电阻网络处于 A 功耗模式 6 个时钟, 处于 B 功耗模式 10 个时钟

101 = 内部 LCD 参考梯形电阻网络处于 A 功耗模式 5 个时钟, 处于 B 功耗模式 11 个时钟

100 = 内部 LCD 参考梯形电阻网络处于 A 功耗模式 4 个时钟, 处于 B 功耗模式 12 个时钟

011 = 内部 LCD 参考梯形电阻网络处于 A 功耗模式 3 个时钟, 处于 B 功耗模式 13 个时钟

010 = 内部 LCD 参考梯形电阻网络处于 A 功耗模式 2 个时钟, 处于 B 功耗模式 14 个时钟

001 = 内部 LCD 参考梯形电阻网络处于 A 功耗模式 1 个时钟, 处于 B 功耗模式 15 个时钟

000 = 内部 LCD 参考梯形电阻网络总是处于 B 功耗模式

对于 B 型波形 (WFT = 1):

111 = 内部 LCD 参考梯形电阻网络处于 A 功耗模式 7 个时钟, 处于 B 功耗模式 25 个时钟

110 = 内部 LCD 参考梯形电阻网络处于 A 功耗模式 6 个时钟, 处于 B 功耗模式 26 个时钟

101 = 内部 LCD 参考梯形电阻网络处于 A 功耗模式 5 个时钟, 处于 B 功耗模式 27 个时钟

100 = 内部 LCD 参考梯形电阻网络处于 A 功耗模式 4 个时钟, 处于 B 功耗模式 28 个时钟

011 = 内部 LCD 参考梯形电阻网络处于 A 功耗模式 3 个时钟, 处于 B 功耗模式 29 个时钟

010 = 内部 LCD 参考梯形电阻网络处于 A 功耗模式 2 个时钟, 处于 B 功耗模式 30 个时钟

001 = 内部 LCD 参考梯形电阻网络处于 A 功耗模式 1 个时钟, 处于 B 功耗模式 31 个时钟

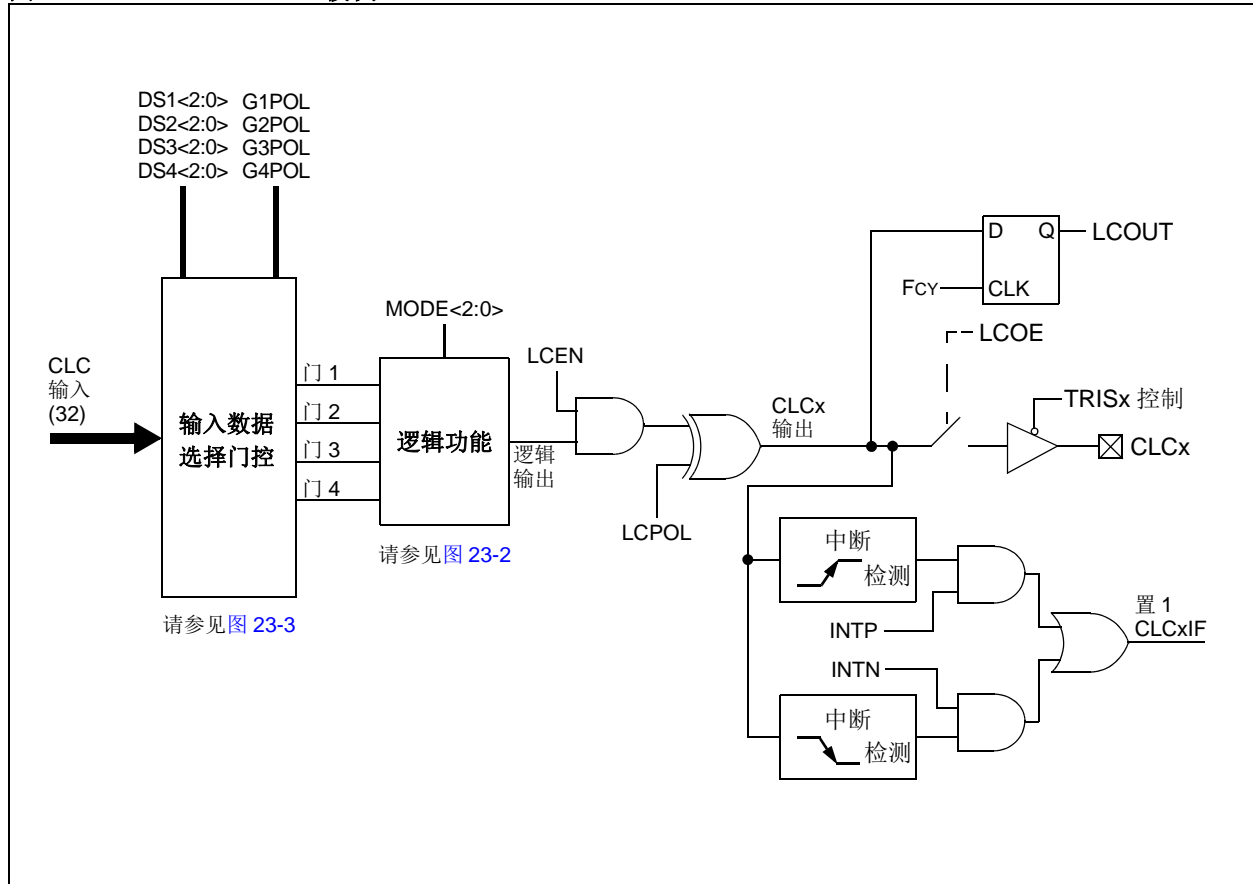
000 = 内部 LCD 参考梯形电阻网络总是处于 B 功耗模式

23.0 可配置逻辑单元 (CLC)

可配置逻辑单元 (Configurable Logic Cell, CLC) 模块允许用户将一些信号的组合指定为逻辑功能的输入, 并使用逻辑输出来控制其他外设或 I/O 引脚。由于 CLC 模块的操作不受软件执行限制, 并支持大量的输出设计, 这可以在嵌入式设计中提供更大的灵活性和可能性。

选定的逻辑功能具有 4 个输入门。这 4 个输入门从最多 32 个信号的信号池中进行选择, 而 32 个信号则使用 4 个数据源选择多路开关进行选择。图 23-1 给出了模块的概要图。图 23-3 显示了数据源多路开关和逻辑输入门连接的详细信息。

图 23-1: CLCx 模块



PIC24FJ256GA412/GB412 系列

图 23-2: CLCx 逻辑功能组合选项

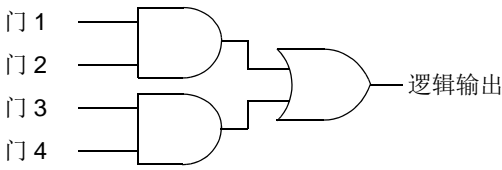
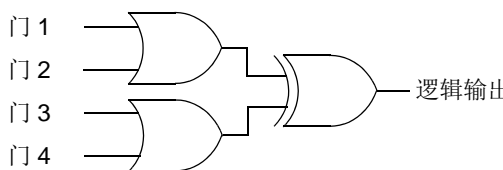
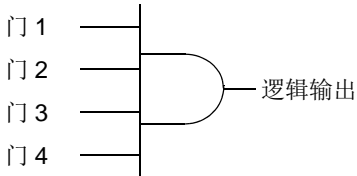
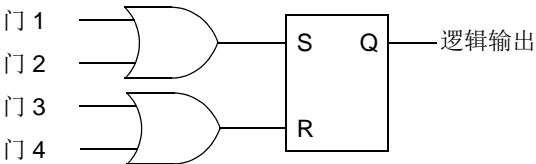
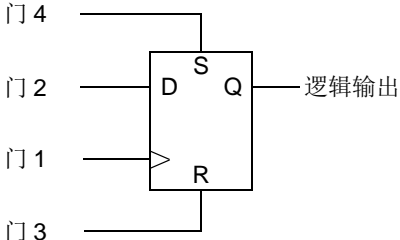
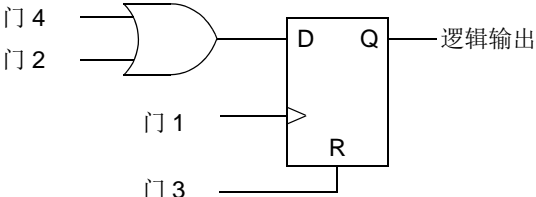
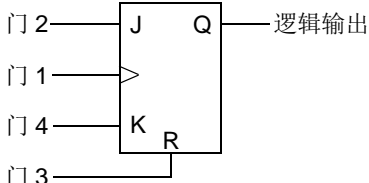
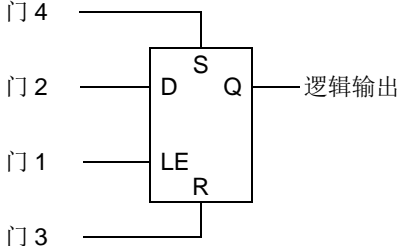
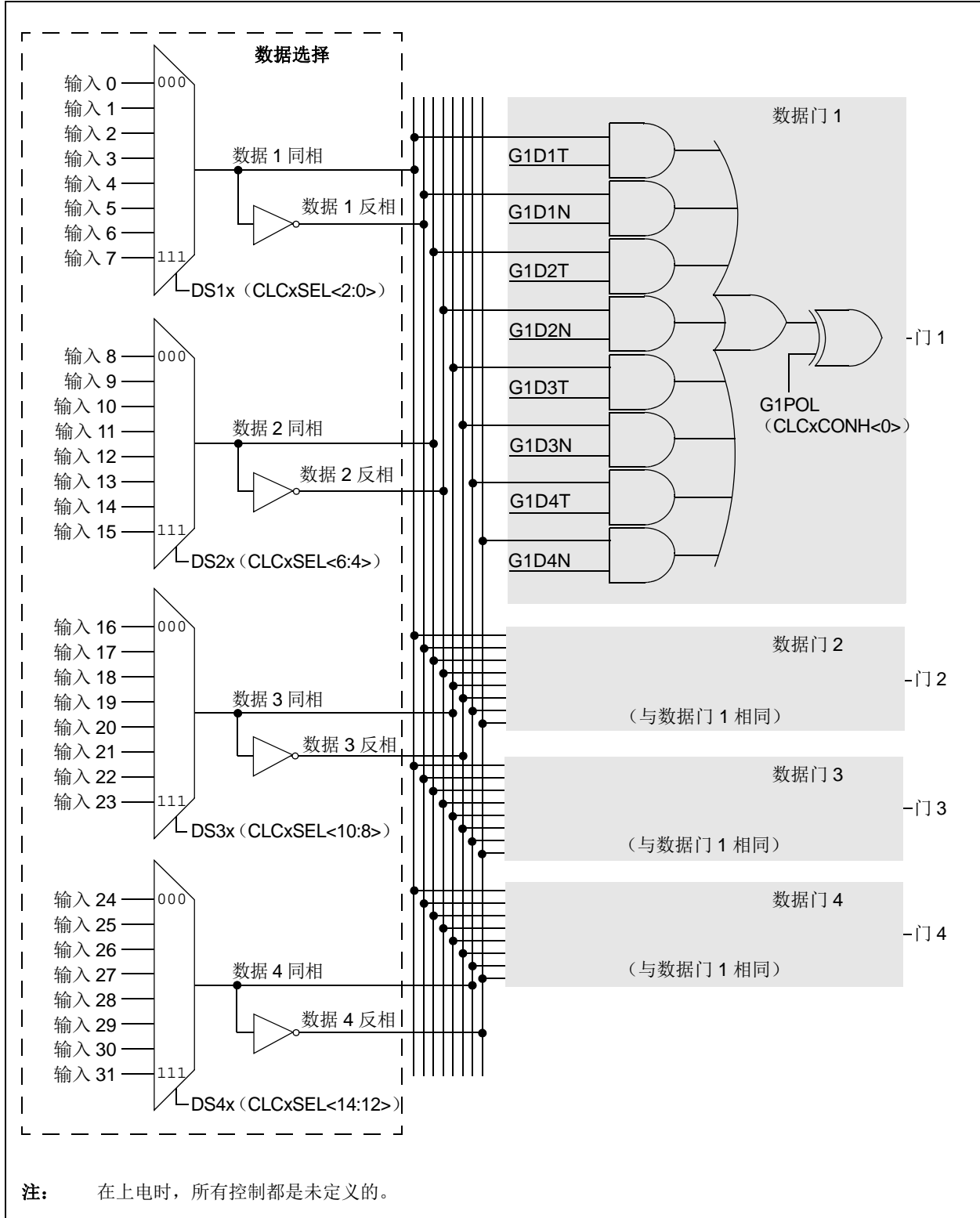
| | |
|---|---|
| <p style="text-align: center;">AND – OR</p>  <p style="text-align: center;">MODE<2:0> = 000</p> | <p style="text-align: center;">OR – XOR</p>  <p style="text-align: center;">MODE<2:0> = 001</p> |
| <p style="text-align: center;">4 输入 AND</p>  <p style="text-align: center;">MODE<2:0> = 010</p> | <p style="text-align: center;">S-R 锁存器</p>  <p style="text-align: center;">MODE<2:0> = 011</p> |
| <p style="text-align: center;">带置 1 和复位功能的 1 输入 D 触发器</p>  <p style="text-align: center;">MODE<2:0> = 100</p> | <p style="text-align: center;">带复位功能的 2 输入 D 触发器</p>  <p style="text-align: center;">MODE<2:0> = 101</p> |
| <p style="text-align: center;">带复位功能的 J-K 触发器</p>  <p style="text-align: center;">MODE<2:0> = 110</p> | <p style="text-align: center;">带置 1 和复位功能的 1 输入透明锁存器</p>  <p style="text-align: center;">MODE<2:0> = 111</p> |

图 23-3: CLCx 输入源选择图



PIC24FJ256GA412/GB412 系列

23.1 控制寄存器

CLCx 模块由以下寄存器控制:

- CLCxCONL
- CLCxCONH
- CLCxSEL
- CLCxGLSL
- CLCxGLSH

CLCx 控制寄存器 (CLCxCONL 和 CLCxCONH) 用于使能模块和允许中断、控制输出使能位、选择输出极性和选择逻辑功能。此外, CLCx 控制寄存器不仅允许用户控制单元输出的逻辑极性, 而且允许控制一些中间变量的逻辑极性。

CLCx 输入多路开关选择寄存器 (CLCxSEL) 允许用户使用 4 个数据输入选择多路开关最多选择 4 个数据输入源。每个多路开关具有 8 个可用的数据源。

CLCx 门逻辑输入选择寄存器 (CLCxGLSL 和 CLCxGLSH) 允许用户从每个选择多路开关中选择将哪些输出用作逻辑单元输入门的输入。每个数据源多路开关会同时输出其输出的真值和取反形式。这 8 个信号全部都会被使能, 通过逻辑单元输入门一起进行或运算。

寄存器 23-1: CLCxCONL: CLCx 控制寄存器 (低位字)

| | | | | | | | |
|--------|-----|-----|-----|-------|-------|-----|-----|
| R/W-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | U-0 | U-0 |
| LCEN | — | — | — | INTP | INTN | — | — |
| bit 15 | | | | bit 8 | | | |

| | | | | | | | |
|-------|-------|-------|-----|-----|-------|-------|-------|
| R-0 | R-0 | R/W-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| LCOE | LCOUT | LCPOL | — | — | MODE2 | MODE1 | MODE0 |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **LCEN:** CLCx 使能位
 1 = 使能 CLCx, 并对输入信号进行混合
 0 = CLCx 被禁止, 并且其输出为逻辑零
- bit 14-12 **未实现:** 读为 0
- bit 11 **INTP:** CLCx 正边沿中断允许位
 1 = 当 LCOUT 上出现上升沿时, 将产生中断
 0 = 不产生中断
- bit 10 **INTN:** CLCx 负边沿中断允许位
 1 = 当 LCOUT 上出现下降沿时, 将产生中断
 0 = 不产生中断
- bit 9-8 **未实现:** 读为 0
- bit 7 **LCOE:** CLCx 端口使能位
 1 = 使能 CLCx 端口引脚输出
 0 = 禁止 CLCx 端口引脚输出
- bit 6 **LCOUT:** CLCx 数据输出状态位
 1 = CLCx 输出高电平
 0 = CLCx 输出低电平
- bit 5 **LCPOL:** CLCx 输出极性控制位
 1 = 模块的输出反相
 0 = 模块的输出同相
- bit 4-3 **未实现:** 读为 0

PIC24FJ256GA412/GB412 系列

寄存器 23-1: CLCxCONL: CLCx 控制寄存器 (低位字) (续)

bit 2-0 **MODE<2:0>**: CLCx 模式位

- 111 = 带置 1 和复位功能的单输入透明锁存器
- 110 = 带复位功能的 JK 触发器
- 101 = 带复位功能的 2 输入 D 触发器
- 100 = 带置 1 和复位功能的单输入 D 触发器
- 011 = SR 锁存器
- 010 = 4 输入与
- 001 = 4 输入或 - 异或
- 000 = 4 输入与 - 或

寄存器 23-2: CLCxCONH: CLCx 控制寄存器 (高位字)

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-----|-----|-------|-------|-------|-------|
| U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | — | — | G4POL | G3POL | G2POL | G1POL |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 15-4 **未实现**: 读为 0

bit 3 **G4POL**: 门 4 极性控制位

- 1 = 通道 4 逻辑输出在施加到逻辑单元时反相
- 0 = 不对通道 4 逻辑输出进行反相

bit 2 **G3POL**: 门 3 极性控制位

- 1 = 通道 3 逻辑输出在施加到逻辑单元时反相
- 0 = 不对通道 3 逻辑输出进行反相

bit 1 **G2POL**: 门 2 极性控制位

- 1 = 通道 2 逻辑输出在施加到逻辑单元时反相
- 0 = 不对通道 2 逻辑输出进行反相

bit 0 **G1POL**: 门 1 极性控制位

- 1 = 通道 1 逻辑输出在施加到逻辑单元时反相
- 0 = 不对通道 1 逻辑输出进行反相

PIC24FJ256GA412/GB412 系列

寄存器 23-3: CLCxSEL: CLCx 输入多路开关选择寄存器

| | | | | | | | |
|--------|-------|-------|-------|-------|-------|-------|-------|
| U-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| — | DS42 | DS41 | DS40 | — | DS32 | DS31 | DS30 |
| bit 15 | | | | bit 8 | | | |

| | | | | | | | |
|-------|-------|-------|-------|-------|-------|-------|-------|
| U-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| — | DS22 | DS21 | DS20 | — | DS12 | DS11 | DS10 |
| bit 7 | | | | bit 0 | | | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 15 **未实现:** 读为 0

bit 14-12 **DS4<2:0>:** 数据选择多路开关 4 信号选择位
 111 = MCCP3 比较事件标志 (CCP3IF)
 110 = MCCP1 比较事件标志 (CCP1IF)
 101 = 未实现
 100 = CTMU A/D 触发
 011 = 对应于 CLCx 模块的 SPIx 输入 (SDIx) (见表 23-1)
 010 = 比较器 3 输出
 001 = 特定于模块的 CLC 输出 (见表 23-1)
 000 = CLCINB I/O 引脚

bit 11 **未实现:** 读为 0

bit 10-8 **DS3<2:0>:** 数据选择多路开关 3 信号选择位
 111 = MCCP3 比较事件标志 (CCP3IF)
 110 = MCCP2 比较事件标志 (CCP2IF)
 101 = DMA 通道 1 中断
 100 = 对应于 CLCx 模块的 UARTx RX 输出 (见表 23-1)
 011 = 对应于 CLCx 模块的 SPIx 输出 (SDOx) (见表 23-1)
 010 = 比较器 2 输出
 001 = CLCx 输出 (见表 23-1)
 000 = CLCINA I/O 引脚

bit 7 **未实现:** 读为 0

bit 6-4 **DS2<2:0>:** 数据选择多路开关 2 信号选择位
 111 = MCCP2 比较事件标志 (CCP2IF)
 110 = MCCP1 比较事件标志 (CCP1IF)
 101 = DMA 通道 0 中断
 100 = A/D 转换完成中断
 011 = 对应于 CLCx 模块的 UARTx TX 输入 (见表 23-1)
 010 = 比较器 1 输出
 001 = CLCx 输出 (见表 23-1)
 000 = CLCINB I/O 引脚

bit 3 **未实现:** 读为 0

bit 2-0 **DS1<2:0>:** 数据选择多路开关 1 信号选择位
 111 = Timer3 匹配事件
 110 = Timer2 匹配事件
 101 = 未实现
 100 = REFO 输出
 011 = INTRC/LPRC 时钟源
 010 = SOSC 时钟源
 001 = 系统时钟 (Tcy)
 000 = CLCINA I/O 引脚

PIC24FJ256GA412/GB412 系列

表 23-1: 特定于模块的输入数据源

| 位域值 | | 输入源 | | | |
|----------|-----|---------|---------|---------|---------|
| | | CLC1 | CLC2 | CLC3 | CLC4 |
| DS4<2:0> | 011 | SDI1 | SDI2 | SDI3 | SDI4 |
| | 001 | CLC2 输出 | CLC1 输出 | CLC4 输出 | CLC3 输出 |
| DS3<2:0> | 100 | U1RX | U2RX | U3RX | U4RX |
| | 011 | SDO1 | SDO2 | SDO3 | SDO4 |
| | 001 | CLC1 输出 | CLC2 输出 | CLC3 输出 | CLC4 输出 |
| DS2<2:0> | 011 | U1TX | U2TX | U3TX | U4TX |
| | 001 | CLC2 输出 | CLC1 输出 | CLC4 输出 | CLC3 输出 |

寄存器 23-4: CLCxGLSL: CLCx 门逻辑输入选择低位字寄存器

| | | | | | | | |
|--------|-------|-------|-------|-------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| G2D4T | G2D4N | G2D3T | G2D3N | G2D2T | G2D2N | G2D1T | G2D1N |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-------|-------|-------|-------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| G1D4T | G1D4N | G1D3T | G1D3N | G1D2T | G1D2N | G1D1T | G1D1N |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **G2D4T:** 门 2 数据源 4 真值使能位
 1 = 对于门 2 使能数据源 4 反相信号
 0 = 对于门 2 禁止数据源 4 反相信号
- bit 14 **G2D4N:** 门 2 数据源 4 取反使能位
 1 = 对于门 2 使能数据源 4 反相信号
 0 = 对于门 2 禁止数据源 4 反相信号
- bit 13 **G2D3T:** 门 2 数据源 3 真值使能位
 1 = 对于门 2 使能数据源 3 反相信号
 0 = 对于门 2 禁止数据源 3 反相信号
- bit 12 **G2D3N:** 门 2 数据源 3 取反使能位
 1 = 对于门 2 使能数据源 3 反相信号
 0 = 对于门 2 禁止数据源 3 反相信号
- bit 11 **G2D2T:** 门 2 数据源 2 真值使能位
 1 = 对于门 2 使能数据源 2 反相信号
 0 = 对于门 2 禁止数据源 2 反相信号
- bit 10 **G2D2N:** 门 2 数据源 2 取反使能位
 1 = 对于门 2 使能数据源 2 反相信号
 0 = 对于门 2 禁止数据源 2 反相信号
- bit 9 **G2D1T:** 门 2 数据源 1 真值使能位
 1 = 对于门 2 使能数据源 1 反相信号
 0 = 对于门 2 禁止数据源 1 反相信号

PIC24FJ256GA412/GB412 系列

寄存器 23-4: CLCxGLSL: CLCx 门逻辑输入选择低位字寄存器 (续)

| | |
|-------|---|
| bit 8 | G2D1N: 门 2 数据源 1 取反使能位 1 = 对于门 2 使能数据源 1 反相信号 0 = 对于门 2 禁止数据源 1 反相信号 |
| bit 7 | G1D4T: 门 1 数据源 4 真值使能位 1 = 对于门 1 使能数据源 4 反相信号 0 = 对于门 1 禁止数据源 4 反相信号 |
| bit 6 | G1D4N: 门 1 数据源 4 取反使能位 1 = 对于门 1 使能数据源 4 反相信号 0 = 对于门 1 禁止数据源 4 反相信号 |
| bit 5 | G1D3T: 门 1 数据源 3 真值使能位 1 = 对于门 1 使能数据源 3 反相信号 0 = 对于门 1 禁止数据源 3 反相信号 |
| bit 4 | G1D3N: 门 1 数据源 3 取反使能位 1 = 对于门 1 使能数据源 3 反相信号 0 = 对于门 1 禁止数据源 3 反相信号 |
| bit 3 | G1D2T: 门 1 数据源 2 真值使能位 1 = 对于门 1 使能数据源 2 反相信号 0 = 对于门 1 禁止数据源 2 反相信号 |
| bit 2 | G1D2N: 门 1 数据源 2 取反使能位 1 = 对于门 1 使能数据源 2 反相信号 0 = 对于门 1 禁止数据源 2 反相信号 |
| bit 1 | G1D1T: 门 1 数据源 1 真值使能位 1 = 对于门 1 使能数据源 1 反相信号 0 = 对于门 1 禁止数据源 1 反相信号 |
| bit 0 | G1D1N: 门 1 数据源 1 取反使能位 1 = 对于门 1 使能数据源 1 反相信号 0 = 对于门 1 禁止数据源 1 反相信号 |

PIC24FJ256GA412/GB412 系列

寄存器 23-5: CLCxGLSH: CLCx 门逻辑输入选择高位字寄存器

| | | | | | | | |
|--------|-------|-------|-------|-------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| G4D4T | G4D4N | G4D3T | G4D3N | G4D2T | G4D2N | G4D1T | G4D1N |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|-------|-------|-------|-------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| G3D4T | G3D4N | G3D3T | G3D3N | G3D2T | G3D2N | G3D1T | G3D1N |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 15 **G4D4T:** 门 4 数据源 4 真值使能位

1 = 对于门 4 使能数据源 4 反相信号

0 = 对于门 4 禁止数据源 4 反相信号

bit 14 **G4D4N:** 门 4 数据源 4 取反使能位

1 = 对于门 4 使能数据源 4 反相信号

0 = 对于门 4 禁止数据源 4 反相信号

bit 13 **G4D3T:** 门 4 数据源 3 真值使能位

1 = 对于门 4 使能数据源 3 反相信号

0 = 对于门 4 禁止数据源 3 反相信号

bit 12 **G4D3N:** 门 4 数据源 3 取反使能位

1 = 对于门 4 使能数据源 3 反相信号

0 = 对于门 4 禁止数据源 3 反相信号

bit 11 **G4D2T:** 门 4 数据源 2 真值使能位

1 = 对于门 4 使能数据源 2 反相信号

0 = 对于门 4 禁止数据源 2 反相信号

bit 10 **G4D2N:** 门 4 数据源 2 取反使能位

1 = 对于门 4 使能数据源 2 反相信号

0 = 对于门 4 禁止数据源 2 反相信号

bit 9 **G4D1T:** 门 4 数据源 1 真值使能位

1 = 对于门 4 使能数据源 1 反相信号

0 = 对于门 4 禁止数据源 1 反相信号

bit 8 **G4D1N:** 门 4 数据源 1 取反使能位

1 = 对于门 4 使能数据源 1 反相信号

0 = 对于门 4 禁止数据源 1 反相信号

bit 7 **G3D4T:** 门 3 数据源 4 真值使能位

1 = 对于门 3 使能数据源 4 反相信号

0 = 对于门 3 禁止数据源 4 反相信号

bit 6 **G3D4N:** 门 3 数据源 4 取反使能位

1 = 对于门 3 使能数据源 4 反相信号

0 = 对于门 3 禁止数据源 4 反相信号

bit 5 **G3D3T:** 门 3 数据源 3 真值使能位

1 = 对于门 3 使能数据源 3 反相信号

0 = 对于门 3 禁止数据源 3 反相信号

bit 4 **G3D3N:** 门 3 数据源 3 取反使能位

1 = 对于门 3 使能数据源 3 反相信号

0 = 对于门 3 禁止数据源 3 反相信号

PIC24FJ256GA412/GB412 系列

寄存器 23-5: CLCxGLSH: CLCx 门逻辑输入选择高位字寄存器 (续)

| | |
|-------|---|
| bit 3 | G3D2T: 门 3 数据源 2 真值使能位 1 = 对于门 3 使能数据源 2 反相信号 0 = 对于门 3 禁止数据源 2 反相信号 |
| bit 2 | G3D2N: 门 3 数据源 2 取反使能位 1 = 对于门 3 使能数据源 2 反相信号 0 = 对于门 3 禁止数据源 2 反相信号 |
| bit 1 | G3D1T: 门 3 数据源 1 真值使能位 1 = 对于门 3 使能数据源 1 反相信号 0 = 对于门 3 禁止数据源 1 反相信号 |
| bit 0 | G3D1N: 门 3 数据源 1 取反使能位 1 = 对于门 3 使能数据源 1 反相信号 0 = 对于门 3 禁止数据源 1 反相信号 |

24.0 带时间标记功能的实时时钟和日历 (RTCC)

注： 本数据手册总结了 PIC24F 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。关于实时时钟和日历的更多信息，请参见《dsPIC33/PIC24 系列参考手册》的“带时间戳功能的 RTCC” (DS70005193)。该数据手册中的信息取代 FRM 中的信息。

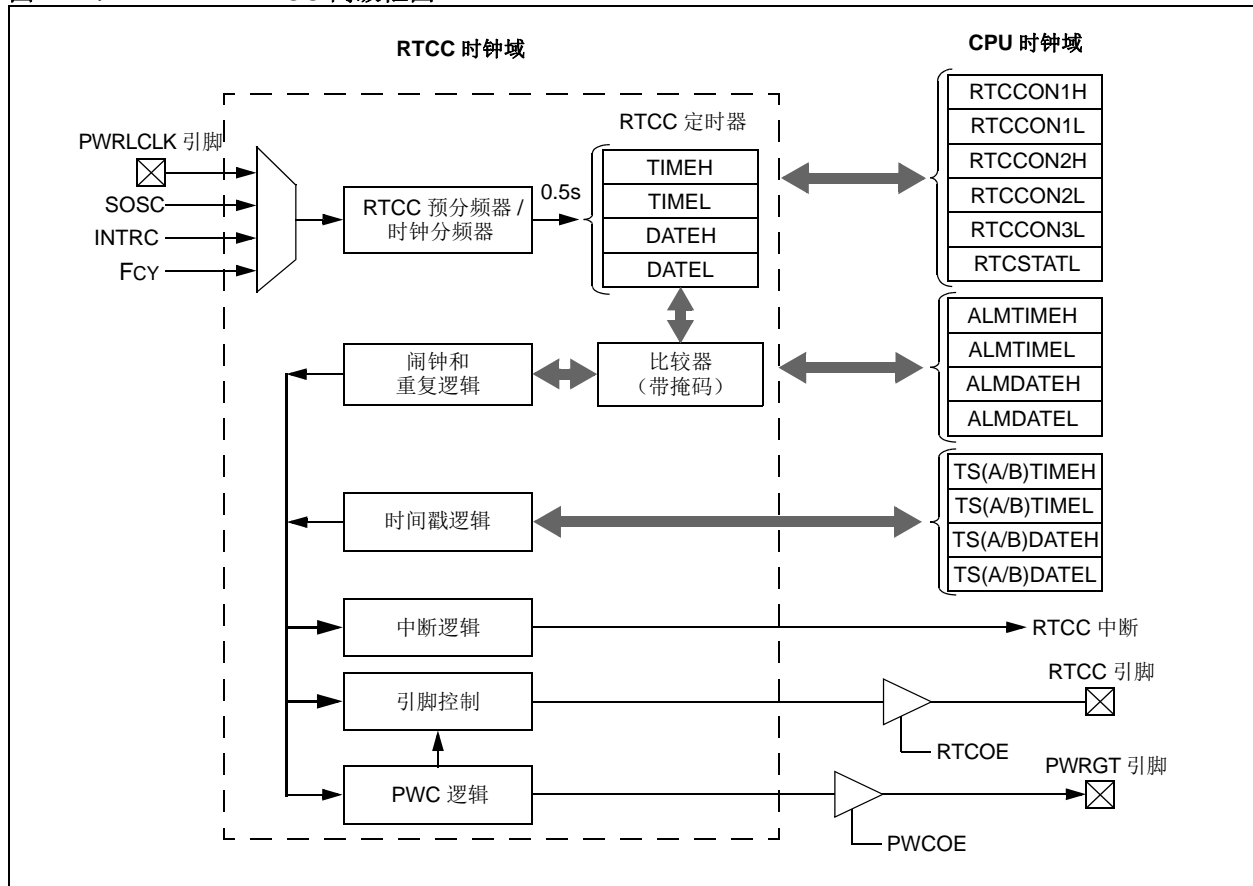
RTCC 向用户提供了可进行校准的实时时钟和日历 (RTCC) 功能。

RTCC 模块的主要特性包括：

- 24 小时 (军用时间) 格式的时间 (小时、分钟和秒)
- 日历 (周几、日期、月和年)
 - 年份范围为 2000 至 2099, 并具有自动闰年校正功能

- 具有可配置掩码和重复选项的闹钟
- 用于小型固件的 BCD 格式
- 为低功耗操作做了优化
- 多种时钟输入选项, 包括:
 - 32.768 kHz 晶振
 - 外部实时时钟 (RTC)
 - 50/60 Hz 电源线时钟
 - 31.25 kHz LPRC 时钟
 - 系统时钟, 最高 32 MHz
- 使用 32 kHz 时钟源时, 用户可在 2 ppm 范围内进行校准
- 可在发生闹钟和时间戳事件时产生中断
- 用于篡改引脚或其他事件的可选时间戳捕捉
- 用户可配置的电源控制, 可通过专用输出引脚来定期唤醒外部器件

图 24-1: RTCC 高级框图



24.1 RTCC 源时钟

RTCC 时钟分频器模块可将传入的振荡器源转换为精确的 1/2 秒时钟，供 RTCC 定时器使用。时钟分频器优化为使用 4 个不同的振荡器源工作：

- 系统时钟，最高 32 MHz
- 32.768 kHz 晶振
- 31 kHz 低功耗 RC 振荡器（LPRC）
- 外部 50 Hz 或 60 Hz 电源线频率

模块提供了一个异步预分频器 PS<1:0>（RTCCON2L<5:4>），它使 RTCC 可以使用速度更高的时钟源工作，例如系统时钟。可以选择分频比 1:16、1:64 或 1:256，允许时钟源最高为 RTCC 供应 32 MHz 的时钟。

24.1.1 选择 RTCC 时钟源

RTCC 模块的时钟源可以使用 RTCCON2L 寄存器中的 CLKSEL<1:0> 位进行选择。当将这些位设置为 00 时，辅助振荡器（SOSC）用作参考时钟；当将这些位设置为 01 时，LPRC 用作参考时钟。当 CLKSEL<1:0> = 10 时，外部电源线（50 Hz 和 60 Hz）用作时钟源。当 CLKSEL<1:0> = 11 时，系统时钟用作时钟源。

24.1.2 粗粒度分频

时钟分频器模块具有一个用于对输入时钟频率进行分频的 16 位计数器。分频比由 DIV<15:0> 寄存器位（RTCCON2H<15:0>）设置。DIV<15:0> 位的值应设定为可产生 1/2 秒的标称时钟分频器计数周期。

24.1.3 细粒度分频

细粒度分频使用 FDIV<4:0>（RTCCON2L<15:11>）位进行设置。提高 FDIVx 值会延长总体的时钟分频器周期。

如果 FDIV<4:0> = 00000，细粒度分频电路实际上会被禁止。否则，它会每 1/2 秒可选地从时钟分频器输入中去除一个时钟脉冲。该功能允许用户在 16 秒的固定周期内最多去除 31 个脉冲，具体取决于 FDIVx 的值。

公式 24-1 给出了 DIV<15:0> 值的计算公式。DIV<15:0> 计算结果的小数余数可以用于计算 FDIV<4:0> 的值。

公式 24-1: RTCC 时钟分频器输出频率

$$F_{OUT} = \frac{F_{IN}}{2 \cdot (PS<1:0> \text{ 预分频比}) \cdot (DIV<15:0> + 1) + \left(\frac{FDIV<4:0>}{32}\right)}$$

DIV<15:0> 值是这种计算结果的整数部分：

$$DIV<15:0> = \left(\frac{F_{IN}}{2 \cdot (PS<1:0> \text{ 预分频比})}\right) - 1$$

FDIV<4:0> 值是 DIV<15:0> 计算结果的小数部分乘以 32。

24.1.4 时钟源校准

可以用两种方式对与 RTCC 连接的晶振进行校准，从而提供精确的 1 秒时钟。首先，通过调整写入 DIV<15:0> 位的值进行粗粒度频率调整。其次，可以通过向 FDIV<4:0> 控制位写入一个 5 位值来执行细粒度时钟分频。

FDIVx 和 FDIVx 的值可以进行组合，视为一个 21 位的预分频值。如果振荡器源的速率略快于理想速率，可以通过提高 FDIV<4:0> 值来使 RTC 频率略降。要使 RTC 频率发生较大下降，则应提高 DIV<15:0> 的值。如果振荡器源的速率低于理想速率，可以通过降低 FDIV<4:0> 来实现较小的校准变动；如果要实现较大的校准变动，则可能需要降低 DIV<15:0>。

在校准之前，用户必须确定晶振的误差。这应使用器件上的另一个定时器资源或外部时序参考来完成。是否在误差值中包含晶振初始误差、温度造成的漂移和晶振老化造成的漂移，由用户自行决定。

24.2 闹钟

RTCC 闹钟包含以下特性:

- 可在半秒到一年的范围内配置
- 有一次性闹钟和重复闹钟选项可用

24.2.1 配置闹钟

通过使用 **ALRMEN** 位, 可使能闹钟功能。当闹钟事件发生后该位清零。只能在 **ALRMEN = 0** 时对 **ALRMVAL** 执行写操作。

闹钟的间隔选择通过 **AMASK<3:0>** 位 (**RTCCON1H<11:8>**) 配置, 如图 24-2 所示。这些位决定了要触发闹钟, 闹钟的哪些位以及多少位必须与时钟值匹配。

也可以配置闹钟以预先设定的间隔时间重复。闹钟使能后发生的总次数存储在 **ALMRPT<7:0>** 位 (**RTCCON1H<7:0>**) 中。当 **ALMRPTx** 位的值等于 00h 且 **CHIME** 位 (**RTCCON1H<14>**) 清零时, 重复功能被禁止, 只发生单次闹钟。通过将 **FFh** 装入 **ALMRPT<7:0>**, 闹钟可重复最多 255 次。

每个闹钟发出后, **ALMRPTx** 位的值都递减 1。值达到 00h 后, 将最后一次发出闹钟, 此后 **ALRMEN** 位将自动清零, 闹钟将关闭。

如果 **CHIME** 位 = 1, 可无限次重复闹钟。当 **CHIME** 置 1 时, **ALMRPTx** 位的值达到 00h 时不会禁止闹钟, 而是返回到 **FFh**, 继续无限计数。

24.2.2 闹钟中断

每个闹钟事件发生时, 都会产生中断。该输出完全和 RTCC 时钟同步, 可用作其他外设的触发时钟。

注: 闹钟使能 (**ALRMEN = 1**) 时, 更改除 **RTCOC** 位、**ALMRPT<7:0>** 位和 **CHIME** 位以外的任何寄存器位, 都会导致误闹钟事件, 进而导致错误的闹钟中断。为避免误闹钟事件, 只应在禁止闹钟 (**ALRMEN = 0**) 时更改定时器值和闹钟值。

图 24-2: 闹钟掩码设置

| 闹钟掩码设置 (AMASK<3:0>) | 星期几 | 月 | 日 | 小时 | 分钟 | 秒 |
|---------------------------------------|----------------------------|---|---|---|---|---|
| 0000 - 每半秒 | <input type="checkbox"/> | <input type="checkbox"/> <input type="checkbox"/> | <input type="checkbox"/> <input type="checkbox"/> | <input type="checkbox"/> <input type="checkbox"/> | <input type="checkbox"/> <input type="checkbox"/> | <input type="checkbox"/> <input type="checkbox"/> |
| 0001 - 每秒 | <input type="checkbox"/> | <input type="checkbox"/> <input type="checkbox"/> | <input type="checkbox"/> <input type="checkbox"/> | <input type="checkbox"/> <input type="checkbox"/> | <input type="checkbox"/> <input type="checkbox"/> | <input type="checkbox"/> <input type="checkbox"/> |
| 0010 - 每 10 秒 | <input type="checkbox"/> | <input type="checkbox"/> <input type="checkbox"/> | <input type="checkbox"/> <input type="checkbox"/> | <input type="checkbox"/> <input type="checkbox"/> | <input type="checkbox"/> <input type="checkbox"/> | <input type="checkbox"/> s |
| 0011 - 每分钟 | <input type="checkbox"/> | <input type="checkbox"/> <input type="checkbox"/> | <input type="checkbox"/> <input type="checkbox"/> | <input type="checkbox"/> <input type="checkbox"/> | <input type="checkbox"/> <input type="checkbox"/> | <input type="checkbox"/> s <input type="checkbox"/> s |
| 0100 - 每 10 分钟 | <input type="checkbox"/> | <input type="checkbox"/> <input type="checkbox"/> | <input type="checkbox"/> <input type="checkbox"/> | <input type="checkbox"/> <input type="checkbox"/> | <input type="checkbox"/> m | <input type="checkbox"/> s <input type="checkbox"/> s |
| 0101 - 每小时 | <input type="checkbox"/> | <input type="checkbox"/> <input type="checkbox"/> | <input type="checkbox"/> <input type="checkbox"/> | <input type="checkbox"/> h <input type="checkbox"/> h | <input type="checkbox"/> m <input type="checkbox"/> m | <input type="checkbox"/> s <input type="checkbox"/> s |
| 0110 - 每天 | <input type="checkbox"/> | <input type="checkbox"/> <input type="checkbox"/> | <input type="checkbox"/> <input type="checkbox"/> | <input type="checkbox"/> h <input type="checkbox"/> h | <input type="checkbox"/> m <input type="checkbox"/> m | <input type="checkbox"/> s <input type="checkbox"/> s |
| 0111 - 每周 | <input type="checkbox"/> d | <input type="checkbox"/> <input type="checkbox"/> | <input type="checkbox"/> <input type="checkbox"/> | <input type="checkbox"/> h <input type="checkbox"/> h | <input type="checkbox"/> m <input type="checkbox"/> m | <input type="checkbox"/> s <input type="checkbox"/> s |
| 1000 - 每月 | <input type="checkbox"/> | <input type="checkbox"/> <input type="checkbox"/> | <input type="checkbox"/> d <input type="checkbox"/> d | <input type="checkbox"/> h <input type="checkbox"/> h | <input type="checkbox"/> m <input type="checkbox"/> m | <input type="checkbox"/> s <input type="checkbox"/> s |
| 1001 - 每年 ⁽¹⁾ | <input type="checkbox"/> | <input type="checkbox"/> m <input type="checkbox"/> m | <input type="checkbox"/> d <input type="checkbox"/> d | <input type="checkbox"/> h <input type="checkbox"/> h | <input type="checkbox"/> m <input type="checkbox"/> m | <input type="checkbox"/> s <input type="checkbox"/> s |

注 1: 每年, 除非配置为 2 月 29 日。

24.3 电源控制

RTCC 包含了电源控制功能，允许器件定期唤醒外部器件，等待该器件达到稳定后对来自该器件的唤醒事件进行采样，然后关断外部器件。这可以完全由 RTCC 自主完成，而无需从当前的低功耗模式中唤醒。

要使用该功能：

1. 使能 RTCC (RTCEN = 1)。
2. 将 PWCEN 位 (RTCCON1L<10>) 置 1。
3. 配置 RTCC 引脚来驱动 PWC 控制信号 (RTCOE = 1, OUTSEL<2:0> = 011)。

PWC 控制信号的极性通过 PWCPOL 位 (RTCCON1L<9>) 进行选择。可以将低电平有效或高电平有效信号与相应的外部开关配合使用，用于开启或关闭一个或多个外部器件的电源。低电平有效设置也可以与 RTCC 引脚上的漏极开路设置配合使用，从而直接驱动外部器件的接地引脚 (使用相应的外部 VDD 上拉元件)，而无需外部开关。最后，应通过将 CHIME 位置 1 来使能 PWC 定期发生。

在 RTCC 和 PWC 使能并运行之后，PWC 逻辑会产生控制输出和采样门控输出。控制输出在 RTCC 引脚上驱动送出 (当 RTCOE = 1, OUTSEL<2:0> = 011 时)，并用于使器件发生上电或掉电，如上文所述。

在控制输出置为有效之后，稳定窗口开始，该窗口使外部器件有足够的时间来发生上电并提供稳定输出。

在输出达到稳定之后，RTCC 会在采样窗口期间提供采样门控。该采样门控的使用取决于所使用的外部器件，但通常情况下，它用于屏蔽掉来自外部器件的一个或多个唤醒信号。

最后，稳定窗口和采样窗口都在采样窗口期满后关闭，并使外部器件掉电。

24.3.1 电源控制时钟源

稳定窗口和采样窗口由 RTCCON3L 寄存器中的 PWCSTAB<7:0> 和 PWCSAMP<7:0> 位域控制 (分别为 RTCCON3L<15:8> 和 <7:0>)。由于稳定窗口和采样窗口都是按 RTCC 时钟定义的，所以它们的绝对值会随 PWC 时钟基本周期的值而变化。PWCSTABx 和 PWCSAMPx 均为 8 位大小，所以允许窗口大小为 0 至 255 个时钟周期。

PWC 时钟的周期还可以通过 1:1、1:16、1:64 或 1:256 预分频比 (由 PWCPS<1:0> 位 (RTCCON2L<7:6>) 决定) 进行调节。

此外，PWCSTABx 和 PWCSAMPx 位域的某些值在决定电源控制操作中具有特定的控制意义。如果任一位域为 00h，则相应窗口处于无效状态。此外，如果 PWCSTABx 位域为 FFh，则稳定窗口会一直保持有效，即使禁止了电源控制。

24.4 事件时间戳

RTCC 包含两组时间戳寄存器，可用于在接收到外部输入信号时捕捉时间和日期寄存器值。RTCC 会对两个事件触发时间戳：

- 对于时间戳 A， $\overline{\text{TMPR}}$ 引脚上出现下降沿时
- 对于时间戳 B，当器件从 VDD 切换为 VBAT 电源时

24.4.1 时间戳操作

时间戳的事件输入使用 TSAEN 位 (RTCCON1L<0>) 进行使能。发生时间戳事件时，当前日期和时间值会被存储在 TSATIMEL/H 和 TSADATEL/H 寄存器中，TSAEVT 状态位 (RTCSTATL<3>) 会置 1，并发生 RTCC 中断。只有用户清零 TSAEVT 状态位之后，才会发生新的时间戳捕捉事件。

注 1: TSAEN = 0 时，TSATIMEL/H 和 TSADATEL/H 寄存器对可以用于数据存储。在经历所有类型的非电源复位 (MCLR、WDT 等) 之后，会保留 TSATIMEL/H 和 TSADATEL/H 的值。

24.4.2 手动时间戳

在使能时间戳功能 (TSAEN = 1) 时，可以通过向 TSAEVT 位单元写入 1，将当前时间和日期捕捉到 TSATIMEL/H 和 TSADATEL/H 寄存器中。这种写操作不会将 TSAEVT 位置 1，但它会启动时间戳捕捉。捕捉操作完成时，TSAEVT 位会置 1。用户必须通过查询 TSAEVT 位来确定捕捉操作何时完成。

在读取时间戳寄存器后，应清零 TSAEVT 位，从而允许进一步的硬件或软件时间戳捕捉事件。

24.5 RTCC 模块寄存器

RTCC 模块寄存器可分为以下三类：

- RTCC 控制和状态寄存器
- 时间 / 闹钟 / 时间戳值寄存器
- 日期 / 闹钟 / 时间戳寄存器

所有日期和时间寄存器都直接映射到存储器，并且可单独寻址。此外，RTCC 定时器的日期和时间寄存器、闹钟和时间戳的格式是相同的。

24.5.1 写锁定

为执行对任何 RTCC 定时器寄存器的写操作，WRLOCK 位 (RTCCON1L<11>) 必须清零 (见例 24-1)。

注： 为避免意外写入定时器，建议其他任何时候 WRLOCK 位都保持置 1。要将 WRLOCK 位清零，在 55h/AA 序列和 WRLOCK 置 1 之间只允许一个指令周期的时间窗；因此，建议遵循例 24-1 中的代码示例。

例 24-1: 设置 WRLOCK 位

```
void RTCC_Unlock(void) {
    asm volatile ("DISI #6");
    asm volatile ("MOV #NVMKEY, W1");
    asm volatile ("MOV #0x55, W2");
    asm volatile ("MOV W2, [W1]");
    asm volatile ("MOV #0xAA, W3");
    asm volatile ("MOV W3, [W1]");
    asm volatile ("BCLR RTCCON1L, #WRLOCK");
}

void RTCC_Lock(void) {
    asm volatile ("DISI #6");
    asm volatile ("MOV #NVMKEY, W1");
    asm volatile ("MOV #0x55, W2");
    asm volatile ("MOV W2, [W1]");
    asm volatile ("MOV #0xAA, W3");
    asm volatile ("MOV W3, [W1]");
    asm volatile ("BSET RTCCON1L, #WRLOCK");
}
```

PIC24FJ256GA412/GB412 系列

24.5.2 RTCC 控制和状态寄存器

寄存器 24-1: RTCCON1L: RTCC 控制寄存器 1 (低位字)

| | | | | | | | |
|--------|-----|-----|-----|--------|-------|--------|--------|
| R/W-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| RTCEN | — | — | — | WRLOCK | PWCEN | PWCPOL | PWCPOE |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|---------|---------|---------|-----|-----|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| RTCOE | OUTSEL2 | OUTSEL1 | OUTSEL0 | — | — | TSBEN | TSAEN |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **RTCEN:** RTCC 使能位
 1 = 使能 RTCC, 并基于选定时钟源进行计数
 0 = 不使能 RTCC
- bit 14-12 **未实现:** 读为 0
- bit 11 **WRLOCK:** RTCC 寄存器写锁定位
 1 = 锁定 RTCC 寄存器
 0 = RTCC 寄存器可以由用户写入
- bit 10 **PWCEN:** 电源控制使能位
 1 = 使能电源控制
 0 = 禁止电源控制
- bit 9 **PWCPOL:** 电源控制极性位
 1 = 电源控制输出为高电平有效
 0 = 电源控制输出为低电平有效
- bit 8 **PWCPOE:** 电源控制输出使能位
 1 = 使能电源控制输出引脚
 0 = 禁止电源控制输出引脚
- bit 7 **RTCOE:** RTCC 输出使能位
 1 = 使能 RTCC 输出
 0 = 禁止 RTCC 输出
- bit 6-4 **OUTSEL<2:0>:** RTCC 输出信号选择位
 11x = 未使用
 101 = 未使用
 100 = 时间戳 A 事件
 011 = 电源控制
 010 = RTCC 输入时钟
 001 = 秒时钟
 000 = 闹钟事件
- bit 3-2 **未实现:** 读为 0
- bit 1 **TSBEN:** 时间戳源 B 使能位
 1 = 时间戳源 B 信号产生时间戳事件
 0 = 禁止时间戳源 B
- bit 0 **TSAEN:** 时间戳源 A 使能位
 1 = 在 TM_{PR} 引脚上检测到低电平脉冲时产生时间戳源 A 事件
 0 = 禁止时间戳源 A

寄存器 24-2: RTCCON1H: RTCC 控制寄存器 1 (高位字)

| | | | | | | | |
|--------|-------|-----|-----|--------|--------|--------|--------|
| R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| ALRMEN | CHIME | — | — | AMASK3 | AMASK2 | AMASK1 | AMASK0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|---------|---------|---------|---------|---------|---------|---------|---------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| ALMRPT7 | ALMRPT6 | ALMRPT5 | ALMRPT4 | ALMRPT3 | ALMRPT2 | ALMRPT1 | ALMRPT0 |
| bit 7 | | | | | | | bit 0 |

图注:

| | | |
|--------------|---------|----------------|
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |
| | | x = 未知 |

- bit 15 **ALRMEN:** 闹钟使能位
 1 = 使能闹钟 (每当 ALMRPT<7:0> = 00h 且 CHIME = 0 时, 发生闹钟事件后都自动清零)
 0 = 禁止闹钟
- bit 14 **CHIME:** 响铃 (Chime) 使能位
 1 = 使能响铃; ALMRPT<7:0> 位从 00h 返回到 FFh
 0 = 禁止响铃; ALMRPT<7:0> 位到达 00h 就停止
- bit 13-12 **未实现:** 读为 0
- bit 11-8 **AMASK<3:0>:** 闹钟掩码配置位
 11xx = 保留, 不要使用
 101x = 保留, 不要使用
 1001 = 一年一次 (或者在配置为 2 月 29 日时, 每 4 年一次)
 1000 = 一月一次
 0111 = 一周一次
 0110 = 一天一次
 0101 = 每小时
 0100 = 每 10 分钟
 0011 = 每分钟
 0010 = 每 10 秒
 0001 = 每秒
 0000 = 每半秒
- bit 7-0 **ALMRPT<7:0>:** 闹钟重复计数器值位
 11111111 = 闹钟将再重复 255 次
 11111110 = 闹钟将再重复 254 次
 ...
 00000010 = 闹钟将再重复 2 次
 00000001 = 闹钟将再重复 1 次
 00000000 = 闹钟将不再重复

PIC24FJ256GA412/GB412 系列

寄存器 24-3: RTCCON2L: RTCC 控制寄存器 2 (低位字)

| | | | | | | | |
|--------|-------|-------|-------|-------|-----|-----|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | U-0 |
| FDIV4 | FDIV3 | FDIV2 | FDIV1 | FDIV0 | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|--------|--------|-------|-------|-----|-----|---------|---------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| PWCPS1 | PWCPS0 | PS1 | PS0 | — | — | CLKSEL1 | CLKSEL0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 15-11 **FDIV<4:0>**: 小数时钟分频比位
 11111 = 时钟周期每隔 16 秒增加 31 个 RTCC 输入时钟周期
 11101 = 时钟周期每隔 16 秒增加 30 个 RTCC 输入时钟周期
 ...
 00010 = 时钟周期每隔 16 秒增加 2 个 RTCC 输入时钟周期
 00001 = 时钟周期每隔 16 秒增加 1 个 RTCC 输入时钟周期
 00000 = 无小数时钟分频

bit 10-8 **未实现**: 读为 0

bit 7-6 **PWCPS<1:0>**: 电源控制预分频比选择位
 11 = 1:256
 10 = 1:64
 01 = 1:16
 00 = 1:1

bit 5-4 **PS<1:0>**: 预分频比选择位
 11 = 1:256
 10 = 1:64
 01 = 1:16
 00 = 1:1

bit 3-2 **未实现**: 读为 0

bit 1-0 **CLKSEL<1:0>**: 时钟选择位
 11 = 外设时钟 (FCY)
 10 = PWRLCLK 输入引脚
 01 = LPRC
 00 = SOSC

PIC24FJ256GA412/GB412 系列

寄存器 24-4: RTCCON2H: RTCC 控制寄存器 2 (高位字) (1)

| | | | | | | | |
|-----------|-------|-------|-------|-------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| DIV<15:8> | | | | | | | |
| bit 15 | | | | bit 8 | | | |

| | | | | | | | |
|----------|-------|-------|-------|-------|-------|-------|-------|
| R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| DIV<7:0> | | | | | | | |
| bit 7 | | | | bit 0 | | | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 15-0 **DIV<15:0>**: 时钟分频位
 设置时钟分频器计数器的周期; 值应导致标称的 1/2 秒下溢。

注 1: 仅当 WRLOCK = 1 时才允许写入该寄存器。

寄存器 24-5: RTCCON3L: RTCC 控制寄存器 3 (低位字) (1)

| | | | | | | | |
|----------|----------|----------|----------|----------|----------|----------|----------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| PWCSAMP7 | PWCSAMP6 | PWCSAMP5 | PWCSAMP4 | PWCSAMP3 | PWCSAMP2 | PWCSAMP1 | PWCSAMP0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|----------|----------|----------|----------|----------|----------|----------|----------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| PWCSTAB7 | PWCSTAB6 | PWCSTAB5 | PWCSTAB4 | PWCSTAB3 | PWCSTAB2 | PWCSTAB1 | PWCSTAB0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 15-8 **PWCSAMP<7:0>**: 电源控制采样时间窗位
 11111111 = 总是允许采样输入 (不进行门控)
 11111110 = 采样时间窗为 254 个 TPWC
 ...
 00000010 = 采样时间窗为 2 个 TPWC
 00000001 = 采样时间窗为 1 个 TPWC
 00000000 = 总是对采样输入进行门控

bit 7-0 **PWCSTAB<7:0>**: 电源控制稳定时间窗位
 11111111 = 稳定时间窗为 255 个 TPWC
 11111110 = 稳定时间窗为 254 个 TPWC
 ...
 00000010 = 稳定时间窗为 2 个 TPWC
 00000001 = 稳定时间窗为 1 个 TPWC
 00000000 = 无稳定时间窗

注 1: 采样窗口总是在稳定窗口定时器期满时开始, 除非它的初始值为 00h。

PIC24FJ256GA412/GB412 系列

寄存器 24-6: RTCSTATL: RTCC 状态寄存器 (低位字)

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-------|-----|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|-----|------------|-----------------------|-----------------------|----------|----------|------------------------|
| U-0 | U-0 | R/C-0, HSC | R/W-0, HSC | R/W-0, HSC | R-0, HSC | R-0, HSC | R-0, HSC |
| — | — | ALMEVT | TSBEVT ⁽¹⁾ | TSAEVT ⁽¹⁾ | SYNC | ALMSYNC | HALFSEC ⁽²⁾ |
| bit 7 | | | | | | bit 0 | |

| | | |
|--------------|----------|------------------|
| 图注: | C = 可清零位 | HSC = 硬件置 1/ 清零位 |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |
| | | x = 未知 |

- bit 15-6 **未实现:** 读为 0
- bit 5 **ALMEVT:** 闹钟事件位
1 = 发生了闹钟事件
0 = 未发生闹钟事件
- bit 4 **TSBEVT:** 时间戳 B 事件位 ⁽¹⁾
1 = 发生了时间戳 B 事件
0 = 未发生时间戳 B 事件
- bit 3 **TSAEVT:** 时间戳 A 事件位 ⁽¹⁾
1 = 发生了时间戳 A 事件
0 = 未发生时间戳 A 事件
- bit 2 **SYNC:** 同步状态位
1 = 软件读取期间时间寄存器可能会发生更改
0 = 可以安全地读取时间寄存器
- bit 1 **ALMSYNC:** 闹钟同步状态位
1 = 不应修改闹钟寄存器 (ALMTIME 和 ALMDATE) 和 AMASKx 位, 闹钟控制寄存器 (ALRMEN 和 ALMRPT<7:0>) 可能在软件读取期间发生更改
0 = 可以安全写入 / 修改闹钟寄存器和闹钟控制寄存器
- bit 0 **HALFSEC:** 半秒状态位 ⁽²⁾
1 = 一秒周期的后半秒
0 = 一秒周期的前半秒

- 注 1:** 用户软件可以通过向该单元写入 1 来启动时间戳 A 事件; 只有 TSAEVT 读为 1 之后, 时间戳捕捉才有效。
- 注 2:** 该位是只读位; 写入寄存器 24-7 的 SECONE<3:0> 位时, 它会清除为 0。

24.5.3 时间 / 闹钟 / 时间戳值寄存器

寄存器 24-7: TIMEL/ALMTIMEL/TSATIMEL/TSBTIMEL: 时间寄存器 (低位字)

| | | | | | | | |
|--------|---------|---------|---------|---------|---------|---------|---------|
| U-0 | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x |
| — | SECTEN2 | SECTEN1 | SECTEN0 | SECONE3 | SECONE2 | SECONE1 | SECONE0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 未实现: 读为 0
- bit 14-12 **SECTEN<2:0>**: 秒部分十位数的二进制编码十进制值位值为 0 到 5。
- bit 11-8 **SECONE<3:0>**: 秒部分个位数的二进制编码十进制值位值为 0 到 9。
- bit 7-0 未实现: 读为 0

寄存器 24-8: TIMEH/ALMTIMEH/TSATIMEH/TSBTIMEH: 时间寄存器 (高位字)

| | | | | | | | |
|--------|-----|--------|--------|--------|--------|--------|--------|
| U-0 | U-0 | R/W-0 | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x |
| — | — | HRTEN1 | HRTEN0 | HRONE3 | HRONE2 | HRONE1 | HRONE0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|---------|---------|---------|---------|---------|---------|---------|
| U-0 | R/W-0 | R/W-0 | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x |
| — | MINTEN2 | MINTEN1 | MINTEN0 | MINONE3 | MINONE2 | MINONE1 | MINONE0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 未实现: 读为 0
- bit 13-12 **HRTEN<1:0>**: 小时部分十位数的二进制编码十进制值位值为 0 到 2。
- bit 11-8 **HRONE<3:0>**: 小时部分个位数的二进制编码十进制值位值为 0 到 9。
- bit 7 未实现: 读为 0
- bit 6-4 **MINTEN<2:0>**: 分钟部分十位数的二进制编码十进制值位值为 0 到 5。
- bit 3-0 **MINONE<3:0>**: 分钟部分个位数的二进制编码十进制值位值为 0 到 9。

PIC24FJ256GA412/GB412 系列

24.5.4 日期 / 闹钟 / 时间戳值寄存器

寄存器 24-9: DATEL/ALMDATEL/TSADATEL/TSBDATEL: 日期寄存器 (低位字)

| | | | | | | | |
|--------|-----|---------|---------|---------|---------|---------|---------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | DAYTEN1 | DAYTEN0 | DAYONE3 | DAYONE2 | DAYONE1 | DAYONE0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-----|-----|-----|-------|-------|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | R/W-x | R/W-x | R/W-x |
| — | — | — | — | — | WDAY2 | WDAY1 | WDAY0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-14 **未实现:** 读为 0
- bit 13-12 **DAYTEN<1:0>:** 日部分十位数的二进制编码十进制值位值为 0 到 3。
- bit 11-8 **DAYONE<3:0>:** 日部分个位数的二进制编码十进制值位值为 0 到 9。
- bit 7-3 **未实现:** 读为 0
- bit 2-0 **WDAY<2:0>:** 周几部分个位数的二进制编码十进制值位值为 0 到 6。

寄存器 24-10: DATEH/ALMDATEH/TSADATEH/TSBDATEH: 日期寄存器 (高位字)

| | | | | | | | |
|--------|--------|--------|--------|--------|--------|--------|--------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-x | R/W-x | R/W-x | R/W-x |
| YRTEN3 | YRTEN2 | YRTEN1 | YRTEN0 | YRONE3 | YRONE2 | YRONE1 | YRONE0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-----|--------|---------|---------|---------|---------|
| U-0 | U-0 | U-0 | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x |
| — | — | — | MHTTEN | MTHONE3 | MTHONE2 | MTHONE1 | MTHONE0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-12 **YRTEN<3:0>:** 年部分十位数的二进制编码十进制值位
- bit 11-8 **YRONE<3:0>:** 年部分个位数的二进制编码十进制值位
- bit 7-5 **未实现:** 读为 0
- bit 4 **MHTTEN:** 月部分十位数的二进制编码十进制值位值为 0 到 1。
- bit 3-0 **MTHONE<3:0>:** 月部分个位数的二进制编码十进制值位值为 0 到 9。

25.0 加密引擎

注： 本数据手册总结了 PIC24FJ256GA412/GB412 系列器件的特性。但是不应把本手册当作无所不包的参考大全来使用。如需了解本数据手册的补充信息，请参见《dsPIC33/PIC24 系列参考手册》的“加密引擎”（DS70005133），该手册可从 Microchip 网站（www.microchip.com）下载。

加密引擎提供了一组新的数据安全性选项。该引擎使用它自己的独立式状态机，可以不依赖于 CPU 而独立执行 NIS 标准数据加密和解密。这可以消除以其他方式进行加密和解密时需要大量 CPU 或程序存储器开销的问题，同时增强应用的安全性。

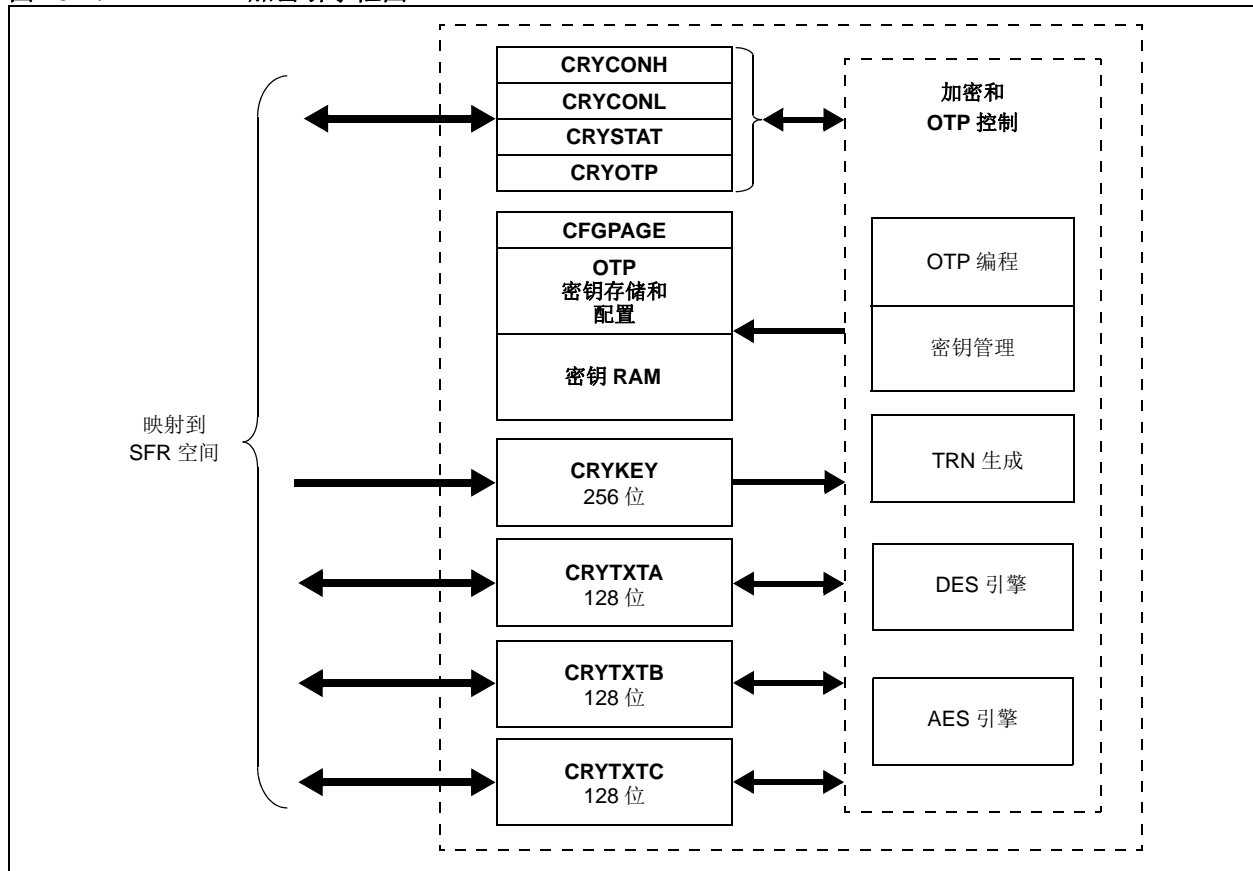
加密引擎的主要特性有：

- 用于加密 / 解密数据的进行存储器映射的 128 位和 256 位存储空间
- 多种用于密钥存储、选择和管理的选项
- 支持内部现场保护
- 会话密钥加密和装入

- 半双工工作方式
- DES 和三重 DES (3DES) 加密和解密 (64 位块大小)：
 - 支持 64 位密钥和 2 密钥或 3 密钥三重 DES
- AES 加密和解密 (128 位块大小)：
 - 支持 128、192 或 256 位的密钥大小
- 对于 DES 和 AES 标准均支持 ECB、CBC、CFB、OFB 和 CTR 模式
- 编程安全密钥存储：
 - 用于密钥存储的 512 字节 OTP 阵列，无法从其他存储空间读取
 - 32 位配置页
 - 独立的 512 字节密钥 RAM，用于易失性密钥存储
 - 简单的模块内编程接口
 - 支持密钥加密密钥 (KEK)
- 支持真随机数生成 (TRNG) 和伪随机数生成 (PRNG)，符合 NIST SP800-90 标准
- 硬件防篡改功能，用于提高数据安全性

图 25-1 给出了加密引擎的简化框图。

图 25-1: 加密引擎框图



PIC24FJ256GA412/GB412 系列

25.1 数据寄存器空间

有 4 个寄存器空间用于加密数据和密钥存储:

- CRYTXTA
- CRYXTB
- CRYXTC
- CRYKEY

虽然所有这些数据空间都映射到 SFR 空间中,但它们实际上是以 128 位或 256 位宽阵列的形式实现的,而不是以 16 位宽数据寄存器组的形式实现。模块会自动处理对这些阵列的读操作和写操作,就如同它们是 SFR 空间中的任何其他寄存器一样。

CRYTXTA 至 CRYXTC 是 128 位宽的空间;它们用于向加密引擎中写入数据和从加密引擎中读取数据。此外,它们还用于存储加密 / 解密操作的中间结果。在模块执行操作时 (CRYGO = 1),不能写入这些寄存器中的任何寄存器。

CRYTXTA 和 CRYXTB 通常用作加密 / 解密过程的输入。

CRYTXTA 通常包含要加密或解密的初始明文或密文。根据工作模式,CRYXTB 可能包含密文输出或加密算法中间数据。在某些操作中,它还可以用作可编程长度的计数器。

CRYXTC 主要用于存储加密 / 解密操作的最终输出。它也用作要编程到安全 OTP 阵列中的数据的输入寄存器。

CRYKEY 是一个 256 位宽的空间,用于存储选定操作的加密密钥;它可以从 SFR 空间和安全 OTP 阵列中进行写入。虽然它映射到 SFR 空间,但它是一个只写的存储区;任何放入此处的数据,无论其来源如何,都无法通过任何运行时操作读回。该功能有助于确保任何密钥数据的安全性。

25.2 工作模式

加密引擎支持由 OPMOD<3:0> 位 (CRYCONL<7:4>) 决定的以下工作模式:

- 块加密
- 块解密
- AES 解密密钥扩展
- 随机数生成
- 会话密钥生成
- 会话密钥加密
- 会话密钥装入

在 CRYON 置 1 时,可以更改 OPMOD<3:0> 位。只应在不执行加密操作 (CRYGO = 0) 时更改它们。

在选择加密操作以及相应的有效密钥配置之后,通过将 CRYGO 位置 1 来执行操作。当操作完成时,该位由硬件自动清零 此外,也可以用软件手动清零 CRYGO 位;这会导致任何正在进行的操作立即终止。用软件清零该位也会将 CRYABRT 位 (CRYSTAT<5>) 置 1。

对于大多数操作,只有在未执行 OTP 操作且没有其他错误条件时才能将 CRYGO 置 1。CRYREAD、CRYWR、CRYABRT、ROLLOVR、MODFAIL 和 KEYFAIL 必须全部为 0。

同时将 CRYWR 和 CRYGO 置 1 并不会启动 OTP 编程操作或任何其他操作。在模块被禁止时 (CRYON = 0) 将 CRYGO 置 1 也没有任何作用。

25.3 使能引擎

通过将 CRYON 位置 1 来使能加密引擎。清零该位会同时禁止 DES 和 AES 引擎,并导致以下寄存器位保持在复位状态:

- CRYGO (CRYCONL<8>)
- TXTABSY (CRYSTAT<6>)
- CRYWR (CRYOTP<0>)

在 CRYON = 0 时,可以读取和写入所有其他寄存器位和寄存器。

25.4 加密数据

1. 如果 CRYON 位尚未置 1，则将它置 1。
2. 根据需要配置 CPHRSEL、CPHRMODx、KEYMODx 和 KEYSRCx 位，以选择适当的模式和密钥长度。
3. 将 OPMOD<3:0> 设置为 0000。
4. 如果使用软件密钥，则将其写入 CRYKEY 寄存器。如果密钥长度为 n ，则只需写入 CRYKEY 的低 n 位，所有未用的 CRYKEY 位都会被忽略。
5. 读取 KEYFAIL 位。如果该位为 1，则说明选择了非法配置，将不会执行加密操作。
6. 将要加密的数据写入相应的 CRYTXT 寄存器。对于单重 DES 加密操作，只需写入最低的 64 位。但是，如果数据长度小于块大小（对于 DES 为 64 位，对于 AES 为 128 位），则软件需要负责正确填充块内的高位。
7. 将 CRYGO 位置 1。
8. 在 ECB 和 CBC 模式下，将 FREEIE 位 (CRYCONL<10>) 置 1 可以允许可选的 CRYXTA 中断，用于指示何时可以装入下一个明文块。
9. 查询 CRYGO 位，直到它被清零，或者等待发生 CRYDNIF 模块中断 (DONEIE 必须置 1)。如果允许了其他加密引擎中断，则需要通过查询 CRYGO 位来验证中断源。
10. 从相应的 CRYTXT 寄存器中读取经过加密的块。
11. 重复步骤 5 至 8，使用相同密钥对报文中更多的块进行加密。

25.5 解密数据

1. 如果 CRYON 位尚未置 1，则将它置 1。
2. 根据需要配置 CPHRSEL、CPHRMODx、KEYMODx 和 KEYSRCx 位，以选择适当的模式和密钥长度。
3. 将 OPMOD<3:0> 设置为 0001。
4. 如果使用软件密钥，则将其写入 CRYKEY 寄存器。如果密钥长度为 n ，则只需写入 CRYKEY 的低 n 位，所有未用的 CRYKEY 位都会被忽略。
5. 如果要执行 AES-EBC 或 AES-CBC 模式解密，则必须先执行 AES 解密密钥扩展操作。
6. 读取 KEYFAIL 状态位。如果该位为 1，则说明选择了非法配置，将不会执行解密操作。
7. 将要解密的数据写入相应的文本/数据寄存器。对于 DES 解密操作，只需写入 CRYXTB 最低的 64 位。
8. 将 CRYGO 位置 1。
9. 如果这是复位后的首次解密操作，或者在上次解密操作后执行了密钥存储编程操作，或者 KEYMODx 或 KEYSRCx 位域发生了更改，引擎将会执行新的密钥扩展操作。这会导致解密操作花费额外的时钟周期，但除此之外它对于应用程序来说是透明的（即，只有密钥扩展和解密操作完成后，才会将 CRYGO 位清零）。
10. 在 ECB 和 CBC 模式下，将 FREEIE 位 (CRYCONL<10>) 置 1 可以允许可选的 CRYXTA 中断，用于指示何时可以装入下一个明文块。
11. 查询 CRYGO 位，直到它被清零，或者等待发生 CRYDNIF 模块中断 (DONEIE 必须置 1)。如果允许了其他加密引擎中断，则需要通过查询 CRYGO 位来验证中断源。
12. 从相应的文本/数据寄存器中读取经过解密的块。
13. 重复步骤 6 至 10，使用相同密钥对报文中更多的块进行解密。

PIC24FJ256GA412/GB412 系列

25.6 加密会话密钥

注： ECB 和 CBC 模式仅限于使用 128 位会话密钥。

1. 如果 CRYON 位尚未置 1，则将它置 1。
2. 如果尚未设定，则将 SKEYEN 位设定为 1。

注： 永久性地将 SKEYEN 置 1 会使密钥 1 仅可用作密钥加密密钥。此后它不能用于其他加密或解密操作。

3. 将 OPMOD<3:0> 设置为 1110。
4. 根据需要配置 CPHRSEL、CPHRMOD<2:0> 和 KEYMOD<1:0> 寄存器位域，将 SKEYSEL 设置为 0。
5. 读取 KEYFAIL 状态位。如果该位为 1，则说明选择了非法配置，将不会执行加密操作。
6. 将软件生成的会话密钥写入 CRYKEY 寄存器，或在 CRYKEY 寄存器中生成一个随机密钥。如果密钥长度为 n ，则只需写入 CRYKEY 的低 n 位，所有未用的密钥位都会被忽略。
7. 将 CRYGO 位置 1。查询该位，直到它被硬件清零；或者，将 DONEIE 位 (CRYCONL<11>) 置 1，以便在加密完成时产生中断。
8. 从相应 CRYTXT 寄存器中读取经过加密的会话密钥。
9. 如果密钥总长度超过 128 位，则将 SKEYSEL 设置为 1，并重复步骤 6 和 7。
10. 将 KEYSRC<3:0> 设置为 0000，以使用会话密钥来加密数据。

25.7 接收会话密钥

注： ECB 和 CBC 模式仅限于使用 128 位会话密钥。

1. 如果 CRYON 位尚未置 1，则将它置 1。
2. 如果尚未设定，则将 SKEYEN 位设定为 1。

注： 永久性地将 SKEYEN 置 1 会使密钥 1 仅可用作密钥加密密钥。此后它不能用于其他加密或解密操作。此外，它还会永久性地禁止软件将会话密钥解密到 CRYTXTA 寄存器中从而破坏编程安全性（即，软件可以读取未加密的密钥）的能力。

3. 将 OPMOD<3:0> 设置为 1111。
4. 根据需要配置 CPHRSEL、CPHRMOD<2:0> 和 KEYMOD<1:0> 寄存器位域；将 SKEYSEL 设置为 0。
5. 读取 KEYFAIL 状态位。如果该位为 1，则说明选择了非法配置，将不会执行加密操作。
6. 将接收到的加密会话密钥写入相应的 CRYTXT 寄存器。
7. 将 CRYGO 位置 1。查询该位，直到它被硬件清零；或者，将 DONEIE 位 (CRYCONL<11>) 置 1，以便在该过程完成时产生中断。
8. 如果密钥总长度超过 128 位，则将 SKEYSEL 设置为 1，并重复步骤 6 和 7。
9. 将 KEYSRC<3:0> 设置为 0000，以使用新生成的会话密钥来加密和解密数据。

25.8 生成伪随机数 (PRN)

对于需要伪随机数 (Pseudorandom Number, PRN) 的操作, 可以采用 NIST SP800-90 中介绍的方法, 与加密引擎高效地配合使用。该方法使用 CTR 模式下的 AES 算法, 在最小 CPU 开销下生成 PRN。以这种方式生成的 PRN 可以用于加密目的或主机应用程序可能需要的任何其他目的。

用作初始种子的随机数可以从便于用户应用程序访问的任何来源获取。如果可能, 应使用非确定性随机数源。

注: 在禁止软件密钥 (SWKYDIS = 1) 时, 无法生成 PRN。

要执行初始的重播种操作, 以及重播种间隔过期之后的后续重播种:

1. 在 CRYTXTA 中存储一个随机数 (128 位)。
2. 仅对初始生成使用密钥值 0h (128 位) 和计数器值 0h。
3. 将引擎配置为 AES 加密、CTR 模式 (OPMOD<3:0> = 0000, CPHRSEL = 1, CPHRMOD<2:0> = 100)。
4. 通过将 CRYGO 置 1 来执行加密操作。
5. 将 CRYTXTC 中的结果传送到 RAM。这是新的密钥值 (NEW_KEY)。
6. 在 CRYTXTA 中存储另一个随机数 (128 位)。
7. 与步骤 3 一样, 将模块配置为进行加密。
8. 通过将 CRYGO 置 1 来执行加密操作。
9. 将该值存储在 RAM 中。这是新的计数器值 (NEW_CTR)。
10. 对于后续的重播种操作, 使用 NEW_KEY 和 NEW_CTR 作为起始密钥和计数器值。

要生成伪随机数:

1. 将 NEW_KEY 值从 RAM 装入 CRYKEY。
2. 将 NEW_CTR 值从 RAM 装入 CRYXTB。
3. 向 CRYTXTA 中装入 0h (128 位)。
4. 将引擎配置为 AES 加密、CTR 模式 (OPMOD<3:0> = 0000, CPHRSEL = 1, CPHRMOD<2:0> = 100)。
5. 通过将 CRYGO 置 1 来执行加密操作。
6. 将 CRYTXTC 中生成的 PRN (PRNG_VALUE) 复制到 RAM。
7. 重复加密操作。
8. 将这一步骤的 CRYTXTC 值存储为新的 NEW_KEY 值。
9. 重复加密操作。
10. 将这一步骤的 CRYTXTC 值存储为新的 NEW_CTR 值。

可通过重复该过程生成后续的 PRN, 直到重播种间隔已过期。在此时, 使用 NEW_KEY 和 NEW_CTR 的存储值执行重播种操作。

25.9 生成真随机数

1. 使能加密模式 (CRYON (CRYCONL<15>) = 1)。
2. 将 OPMOD<3:0> 位设置为 1010。
3. 通过将 CRYGO 位 (CRYCONL<8>) 设置为 1 来启动请求。
4. 等待 CRYGO 位由硬件清除为 0。
5. 从 CRYTXTA 寄存器中读取随机数。

25.10 测试密钥源配置

总是可以通过写入相应的寄存器位, 然后读取 KEYFAIL 寄存器位来测试密钥源配置是否有效。不需要启动任何操作就可以执行这种检查; 甚至不需要使能模块。

PIC24FJ256GA412/GB412 系列

25.11 对 CFGPAGE (Page 0) 配置位编程

1. 如果 CRYON 位尚未置 1, 则将它置 1。将 KEYPG<3:0> 设置为 0000。
2. 读取 PGMFAIL 状态位。如果该位为 1, 则说明选择了非法配置, 将不会执行编程操作。
3. 将要编程到配置页中的数据写入 CRYTXTC<31:0>。任何置 1 (1) 的位都会被永久编程, 而任何清零 (0) 的位都不会被编程, 可以在以后编程。
4. 将 CRYWR 位置 1。查询该位, 直到它被清零; 或者, 通过将 OTPIE 位 (CRYOTP<6>) 置 1 来允许可选的 OTP 完成中断。
5. 在完成所有编程之后, 通过将 CRYREAD 位置 1 从片上存储中重新装入值。为了完成编程, 必须执行读操作。

注: 不要在 CRYREAD 位置 1 时清零 CRYON 位, 否则会导致读操作未完成, 密钥数据不可用。要进行恢复, 需要将 CRYON 和 CRYREAD 置 1, 并允许读操作完全完成。

6. 查询 CRYREAD 位, 直到它被清零; 或者, 通过将 OTPIE 位 (CRYOTP<6>) 置 1 来允许可选的 OTP 完成中断。
7. 对于生产编程, 可以通过将 TSTPGM 位置 1 来指示编程操作成功。当 TSTPGM 置 1 时, PGMST 位 (CRYOTP<7>) 也会置 1, 使用户可以通过对阵列执行读操作来查看 OTP 阵列状态。

注: 如果器件在 OTP 编程期间进入休眠模式, OTP 阵列的内容可能会损坏。这是不可恢复的错误。用户必须确保在执行 OTP 编程之前禁止进入节能模式。

25.12 对密钥编程

1. 如果 CRYON 位尚未置 1, 则将它置 1。
2. 将 KEYPG<3:0> 配置为要编程的页。
3. 使用 KEYPSEL 位 (CRYOTP<8>) 选择密钥存储目标。
4. 读取 PGMFAIL 状态位。如果该位为 1, 则说明选择了非法配置, 将不会执行编程操作。
5. 将要编程到配置页中的数据写入 CRYTXTC<63:0>。任何置 1 (1) 的位都会被永久编程, 而任何清零 (0) 的位都不会被编程, 可以在以后编程。
6. 将 CRYWR 位置 1。查询该位, 直到它被清零; 或者, 通过将 OTPIE 位 (CRYOTP<6>) 置 1 来允许可选的 OTP 完成中断。
7. 对要编程的每个 OTP 阵列页重复步骤 2 到 5。
8. 在完成所有编程之后, 通过将 CRYREAD 位置 1 从片上存储中重新装入值。为了完成编程, 必须执行读操作。

注: 不要在 CRYREAD 位置 1 时清零 CRYON 位, 否则会导致读操作未完成, 密钥数据不可用。要进行恢复, 需要将 CRYON 和 CRYREAD 置 1, 并允许读操作完全完成。

9. 查询 CRYREAD 位, 直到它被清零; 或者, 通过将 OTPIE 位 (CRYOTP<6>) 置 1 来允许可选的 OTP 完成中断。
10. 对于生产编程, 可以通过将 TSTPGM 位置 1 来指示编程操作成功。当 TSTPGM 置 1 时, PGMST 位 (CRYOTP<7>) 也会置 1, 使用户可以通过对阵列执行读操作来查看 OTP 阵列状态。

注: 如果器件在 OTP 编程期间进入休眠模式, OTP 阵列的内容可能会损坏。这是不可恢复的错误。用户必须确保在执行 OTP 编程之前禁止进入节能模式。

25.12.1 密钥 RAM 写保护

为了防止意外覆盖密钥 RAM 数据，密钥 RAM 的每个 64 位块都具有一个无法用软件访问的内部写锁定位。当某个块被编程时，其写锁定位会置 1；这可以防止后续对该块进行写操作。在密钥 RAM 被擦除（由于篡改事件或软件启动的擦除）或发生器件 POR 时，所有写锁定位都会被清零。

25.13 验证所编程的密钥

为了保持密钥安全性，在任何工作模式下都不支持将安全 OTP 阵列的数据读回到任何用户可访问的存储空间。因此，没有任何方式可以直接验证所编程的数据。验证它们是否已正确编程的唯一方法是对每个编程的密钥使用已知的明文 / 密文对执行加密操作。

25.14 密钥擦除

写入安全 OTP 阵列的加密密钥被认为是编程安全的。由于在任何工作模式下都无法通过任何编程操作读取它们，所以未提供擦除它们的方法。

为防止未经授权的第三方获取密钥 RAM 中的数据，提供了以下两种方法，用于在发生应用程序篡改时擦除密钥数据：硬件防篡改和基于软件的擦除。

硬件防篡改会监视 $\overline{\text{TMPR}}$ 引脚。如果检测到低电平脉冲或持续的低电平，将会自动擦除密钥 RAM。防篡改是一个器件配置选项，可通过编程 (= 0) TMPRWIPE 配置位 ($\text{FDEVOP} < 3 >$) 来使能。

基于软件的擦除通过在应用程序中进行软件监视来检测正常执行的中断。发生这种情况时，应用程序可以通过将 KEYWIPE 位 ($\text{CRYCONH} < 4 >$) 置 1 来立即擦除密钥 RAM。

25.15 休眠和空闲模式期间的操作

25.15.1 休眠模式期间的操作

每当器件进入任何休眠或深度休眠模式时，所有操作引擎状态机都会复位。这种功能会丢弃可能被用于破解密钥的任何中间文本，帮助保持完整性或任何加密或解密的数据。

进入休眠模式时，任何正在进行的 OTP 编程操作也会被中止。根据编程的对象，这可能会导致某个存储单元永久丢失，或者可能整个安全 OTP 阵列无法使用。建议用户仅在禁止进入节能模式的情况下执行 OTP 编程。

| | |
|-----------|--|
| 注： | 无论来源如何，任何 OTP 编程错误都是不可恢复的错误。用户应确保禁止编程操作的所有可预见中断，包括器件中断和进入节能模式。 |
|-----------|--|

25.15.2 深度休眠和 VBAT 模式下的密钥存储

在正常情况下，在深度休眠和 VBAT 模式期间，密钥 RAM 及加密引擎的电源会被断开。这会导致其中可能存储的任何密钥数据丢失。要在这些模式下维持密钥 RAM，可以将 KEYRAMEN 位 ($\text{DSCON} < 11 >$) 置 1。这会导致电流消耗少量上升。

25.15.3 空闲模式期间的操作

当 CRYSIDL 位 ($\text{CRYCONL} < 13 >$) 为 0 时，在器件进入空闲模式时，引擎会继续任何正在进行的操作而不产生中断。

当 CRYSIDL 为 1 时，模块的行为与休眠模式下相同。

PIC24FJ256GA412/GB412 系列

寄存器 25-1: CRYCONH: 加密控制高位寄存器

| | | | | | | | |
|----------------------|---------------------------|---------------------------|---------------------------|---------------------------|---------------------------|---------------------------|---------------------------|
| U-0 | R/W-0 ⁽¹⁾ | R/W-0 ⁽¹⁾ | R/W-0 ⁽¹⁾ | R/W-0 ⁽¹⁾ | R/W-0 ⁽¹⁾ | R/W-0 ⁽¹⁾ | R/W-0 ⁽¹⁾ |
| — | CTRSIZE6 ^(2,3) | CTRSIZE5 ^(2,3) | CTRSIZE4 ^(2,3) | CTRSIZE3 ^(2,3) | CTRSIZE2 ^(2,3) | CTRSIZE1 ^(2,3) | CTRSIZE0 ^(2,3) |
| bit 15 | | | | | | | bit 8 |
| R/W-0 ⁽¹⁾ | R/W-0 ⁽¹⁾ | R/W-0 ⁽¹⁾ | R/S-0 ⁽¹⁾ | R/W-0 ⁽¹⁾ | R/W-0 ⁽¹⁾ | R/W-0 ⁽¹⁾ | R/W-0 ⁽¹⁾ |
| SKEYSEL | KEYMOD1 ⁽²⁾ | KEYMOD0 ⁽²⁾ | KEYWIPE | KEYSRC3 ⁽²⁾ | KEYSRC2 ⁽²⁾ | KEYSRC1 ⁽²⁾ | KEYSRC0 ⁽²⁾ |
| bit 7 | | | | | | | bit 0 |

| | | | |
|--------------|-------------|----------------|--------|
| 图注: | S = 只可置 1 位 | | |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

- bit 15 **未实现:** 读为 0
- bit 14-8 **CTRSIZE<6:0>:** 计数器大小选择位 ^(1,2,3)
 计数器定义为 CRYXTB<n:0>, 其中的 n = CTRSIZEx。计数器在每次操作后递增 1, 在计数器从 $(2^{n-1} - 1)$ 返回到 0 时产生计满返回事件。
 1111111 = 128 位 (CRYXTB<127:0>)
 1111110 = 127 位 (CRYXTB<126:0>)
 •
 •
 •
 0000010 = 3 位 (CRYXTB<2:0>)
 0000001 = 2 位 (CRYXTB<1:0>)
 0000000 = 1 位 (CRYXTB<0>); 在 CRYXTB<0> 从 1 翻转为 0 时发生计满返回事件
- bit 7 **SKEYSEL:** 会话密钥选择位 ⁽¹⁾
 1 = 使用 CRYKEY<255:128> 执行密钥生成 / 加密 / 装入
 0 = 使用 CRYKEY<127:0> 执行密钥生成 / 加密 / 装入
- bit 6-5 **KEYMOD<1:0>:** AES/DES 加密 / 解密密钥模式 / 密钥长度选择位 ^(1,2)
 对于 DES 加密 / 解密操作 (CPHRSEL = 0):
 11 = 64 位 3 密钥 3DES
 10 = 保留
 01 = 64 位标准 2 密钥 3DES
 00 = 64 位 DES
 对于 AES 加密 / 解密操作 (CPHRSEL = 1):
 11 = 保留
 10 = 256 位 AES
 01 = 192 位 AES
 00 = 128 位 AES
- bit 4 **KEYWIPE:** 密钥 RAM 擦除使能位 ⁽¹⁾
 1 = 擦除密钥 RAM (仅由软件置 1, 仅由硬件在下一个时钟周期清零)
 0 = 未请求密钥 RAM 擦除或密钥 RAM 擦除已完成
- bit 3-0 **KEYSRC<3:0>:** 加密算法密钥源位 ^(1,2)
 关于 KEYSRC<3:0> 值, 请参见表 25-1 和表 25-2。

注 1: 在发生系统复位或 CRYMD 位 (PMD8<0>) 置 1 时, 这些位会复位。
 2: 每当正在进行某个操作时 (CRYGO 位置 1), 对这些位域的写操作会被锁定。
 3: 仅在 CRYXTB 用作计数器时在 CTR 操作中使用; 否则, 这些位没有任何作用。

PIC24FJ256GA412/GB412 系列

寄存器 25-2: **CRYCONL**: 加密控制低位字寄存器

| | | | | | | | |
|--------|-----|------------------------|----------------------|----------------------|----------------------|-----|--------------------------|
| R/W-0 | U-0 | R/W-0 | R/W-0 ⁽¹⁾ | R/W-0 ⁽¹⁾ | R/W-0 ⁽¹⁾ | U-0 | R/W-0, HC ⁽¹⁾ |
| CRYON | — | CRYSIDL ⁽³⁾ | ROLLIE | DONEIE | FREEIE | — | CRYGO |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-----------------------|-----------------------|-----------------------|-----------------------|------------------------|-------------------------|-------------------------|-------------------------|
| R/W-0 ⁽¹⁾ | R/W-0 ⁽¹⁾ | R/W-0 ⁽¹⁾ | R/W-0 ⁽¹⁾ | R/W-0 ⁽¹⁾ | R/W-0 ⁽¹⁾ | R/W-0 ⁽¹⁾ | R/W-0 ⁽¹⁾ |
| OPMOD3 ⁽²⁾ | OPMOD2 ⁽²⁾ | OPMOD1 ⁽²⁾ | OPMOD0 ⁽²⁾ | CPHRSEL ⁽²⁾ | CPHRMOD2 ⁽²⁾ | CPHRMOD1 ⁽²⁾ | CPHRMOD0 ⁽²⁾ |
| bit 7 | | | | | | | bit 0 |

| | |
|--------------|----------------|
| 图注: | HC = 硬件清零位 |
| R = 可读位 | W = 可写位 |
| -n = POR 时的值 | 1 = 置 1 |
| | U = 未实现位, 读为 0 |
| | 0 = 清零 |
| | x = 未知 |

- bit 15 **CRYON**: 加密使能位
1 = 使能模块
0 = 禁止模块
- bit 14 **未实现**: 读为 0
- bit 13 **CRYSIDL**: 加密空闲模式停止控制位⁽³⁾
1 = 在空闲模式下模块停止工作
0 = 在空闲模式下模块继续工作
- bit 12 **ROLLIE**: CRYTXTB 计满返回中断允许位⁽¹⁾
1 = 在 CRYTXTB 的计数器部分计满返回到 0 时产生中断事件
0 = 在 CRYTXTB 的计数器部分计满返回到 0 时不产生中断事件
- bit 11 **DONEIE**: 操作完成中断允许位⁽¹⁾
1 = 在当前加密操作完成时产生中断事件
0 = 在当前加密操作完成时不产生中断事件; 软件必须通过查询 CRYGO 或 CRYBSY 位来确定当前加密操作何时完成
- bit 10 **FREEIE**: 输入文本中断允许位⁽¹⁾
1 = 在当前加密操作期间, 在使用输入文本 (明文或密文) 时产生中断事件
0 = 在使用输入文本时, 不产生中断事件
- bit 9 **未实现**: 读为 0
- bit 8 **CRYGO**: 加密引擎启动位⁽¹⁾
1 = 启动由 OPMOD<3:0> 指定的操作 (在操作完成时自动清零)
0 = 停止当前操作 (用软件清零时); 此外也指示当前操作已完成 (由硬件清零时)

- 注**
- 1: 在发生系统复位或 CRYMD 位 (PMD8<0>) 置 1 时, 这些位会复位。
 - 2: 每当正在进行某个操作时 (CRYGO 位置 1), 对这些位域的写操作会被锁定。
 - 3: 在 CRYSIDL = 1 时, 如果器件进入空闲模式, 模块会停止其当前操作。如果正在进行 OTP 写操作, 则进入空闲模式可能会导致 OTP 发生不可逆的损坏。

PIC24FJ256GA412/GB412 系列

寄存器 25-2: CRYCONL: 加密控制低位寄存器 (续)

| | |
|---------|--|
| bit 7-4 | OPMOD<3:0> : 工作模式选择位 (1,2) 1111 = 装入会话密钥 (使用密钥加密密钥解密 CRYTXTA/CRYXTB 中的会话密钥, 并写入 CRYKEY) 1110 = 加密会话密钥 (使用密钥加密密钥加密 CRYKEY 中的会话密钥, 并写入 CRYTXTA/CRYXTB) 1011 = 生成会话密钥 (使用 TRNG 生成真随机数) 并将其装入 CRYKEY 1010 = 生成真随机数 (使用 TRNG) 并将其装入 CRYTXTA 1001 • • = 保留 • 0011 0010 = AES 解密密钥扩展 0001 = 解密 0000 = 加密 |
| bit 3 | CPHRSEL : 加密算法引擎选择位 (1,2) 1 = AES 引擎 0 = DES 引擎 |
| bit 2-0 | CPHRMOD<2:0> : 加密算法模式位 (1,2) 11x = 保留 101 = 保留 100 = 计数器 (CTR) 模式 011 = 输出反馈 (Output Feedback, OFB) 模式 010 = 密码反馈 (Cipher Feedback, CFB) 模式 001 = 密码块链接 (Cipher-Block Chaining, CBC) 模式 000 = 电子码书 (Electronic Codebook, ECB) 模式 |

- 注 1: 在发生系统复位或 CRYMD 位 (PMD8<0>) 置 1 时, 这些位会复位。
- 2: 每当正在进行某个操作时 (CRYGO 位置 1), 对这些位域的写操作会被锁定。
- 3: 在 CRYSIDL = 1 时, 如果器件进入空闲模式, 模块会停止其当前操作。如果正在进行 OTP 写操作, 则进入空闲模式可能会导致 OTP 发生不可逆的损坏。

PIC24FJ256GA412/GB412 系列

寄存器 25-3: CRYSTAT: 加密状态寄存器

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------------------------|-------------------------|--------------------------|--------------------------|-----|-------------------------|--------------------------|--------------------------|
| R-x, HSC ⁽¹⁾ | R-0, HSC ⁽¹⁾ | R/C-0, HS ⁽²⁾ | R/C-0, HS ⁽²⁾ | U-0 | R-0, HSC ⁽¹⁾ | R-x, HSC ⁽¹⁾ | R-x, HSC ⁽¹⁾ |
| CRYBSY ⁽⁴⁾ | TXTABSY | CRYABRT ⁽⁵⁾ | ROLLOVR | — | MODFAIL ⁽³⁾ | KEYFAIL ^(3,4) | PGMFAIL ^(3,4) |
| bit 7 | | | | | | | bit 0 |

| | | |
|--------------|--------------|------------------|
| 图注: | C = 可清零位 | HSC = 硬件置 1/ 清零位 |
| R = 可读位 | HS = 硬件置 1 位 | U = 未实现位, 读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |
| | | x = 未知 |

- bit 15-8 **未实现:** 读为 0
- bit 7 **CRYBSY:** 加密引擎忙状态位 (1,4)
1 = 正在进行加密操作
0 = 未在进行加密操作
- bit 6 **TXTABSY:** CRYTXTA 忙状态位 (1)
1 = CRYTXTA 寄存器正忙, 不能写入
0 = CRYTXTA 空闲, 可以写入
- bit 5 **CRYABRT:** 加密操作中止状态位 (2,5)
1 = 上一次被软件通过清零 CRYGO 位而中止
0 = 上一次操作正常完成 (CRYGO 由硬件清零)
- bit 4 **ROLLOVR:** 计数器计满返回状态位 (2)
1 = CRYXTB 计数器在上一次 CTR 模式操作时发生计满返回; 在置 1 之后, 必须用软件清零该位, 之后 CRYGO 位才能再次置 1
0 = 未发生计满返回事件
- bit 3 **未实现:** 读为 0
- bit 2 **MODFAIL:** 模式配置失败标志位 (1,3)
1 = 当前选择的工作和加密算法模式配置无效; 只有选择有效模式之后 CRYWR 位才能置 1 (对于任何有效的配置, 由硬件自动清零)
0 = 当前选择的工作和加密算法模式配置有效
- bit 1 **KEYFAIL:** 密钥配置失败状态位 (1,3,4)
关于无效的密钥配置, 请参见表 25-1 和表 25-2。
1 = 当前选择的密钥和模式配置无效; 只有选择有效模式之后 CRYWR 位才能置 1 (对于任何有效的配置, 由硬件自动清零)
0 = 当前选择的配置有效
- bit 0 **PGMFAIL:** 密钥存储 / 配置编程失败标志位 (1,3,4)
1 = 由 KEYPG<3:0> 指示的页被保留或锁定; CRYWR 位无法置 1, 无法启动任何编程操作
0 = 由 KEYPG<3:0> 指示的页可用于编程

- 注**
- 1: 在发生系统复位或 CRYMD 位 (PMD8<0>) 置 1 时, 这些位会复位。
 - 2: 当 CRYMD 位置 1 或 CRYGO 清零时, 这些位会在发生系统复位时复位。
 - 3: 即使模块被禁止 (CRYON = 0), 这些位也会起作用; 这使得可以在使能模块之前验证模式配置的兼容性。
 - 4: 在所有 OTP 读操作 (包括 POR 时的初始读操作) 期间, 这些位会自动置 1。在读操作完成时, 这些位会取得反映当前配置的正确状态。
 - 5: 如果该位置 1, 则无法执行加密操作。

PIC24FJ256GA412/GB412 系列

寄存器 25-4: CRYOTP: 加密 OTP 页编程控制寄存器

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|---------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 |
| — | — | — | — | — | — | — | KEYPSEL |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------------------------|----------------------|--------------------------|----------------------|----------------------|----------------------|----------------------|--------------------------|
| R-x, HSC ⁽¹⁾ | R/W-0 ⁽¹⁾ | R/S-1, HC | R/W-0 ⁽¹⁾ | R/W-0 ⁽¹⁾ | R/W-0 ⁽¹⁾ | R/W-0 ⁽¹⁾ | R/S-0, HC ⁽²⁾ |
| PGMTST | OTPIE | CRYREAD ^(3,4) | KEYPG3 | KEYPG2 | KEYPG1 | KEYPG0 | CRYWR ^(3,4) |
| bit 7 | | | | | | | bit 0 |

| | | |
|--------------|-------------|------------------|
| 图注: | S = 只可置 1 位 | HSC = 硬件置 1/ 清零位 |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |
| HC = 硬件清零位 | | x = 未知 |

bit 15-9 **未实现:** 读为 0

bit 8 **KEYPSEL:** 密钥存储编程选择位
1 = 编程操作写入密钥 RAM
0 = 编程操作写入安全 OTP 阵列

bit 7 **PGMTST:** 密钥存储 / 配置编程测试位 ⁽¹⁾
该位会反映 TSTPGM 位的状态, 用于在对安全 OTP 阵列编程后测试编程情况。
1 = TSTPGM (CFGPAGE<30>) 已编程 (1)
0 = TSTPGM 未编程 (0)

bit 6 **OTPIE:** 密钥存储 / 配置编程中断允许位 ⁽¹⁾
1 = 在当前编程或读操作完成时产生中断
0 = 在当前编程或读操作完成时不产生中断事件; 软件必须通过查询 CRYWR、CRYREAD 或 CRYBSY 位来确定当前编程操作何时完成

bit 5 **CRYREAD:** 加密密钥存储 / 配置读取位 ^(3,4)
1 = 将该位置 1 可启动读操作; 当该位置 1 且 CRYGO = 1 时, 说明正在进行读操作
0 = 读操作已完成

bit 4-1 **KEYPG<3:0>:** 密钥存储 / 配置编程页选择位 ⁽¹⁾
1111
••• = 保留
1001
1000 = OTP Page 8
0111 = OTP Page 7
0110 = OTP Page 6
0101 = OTP Page 5
0100 = OTP Page 4
0011 = OTP Page 3
0010 = OTP Page 2
0001 = OTP Page 1
0000 = 配置页 (CFGPAGE, OTP Page 0)

bit 0 **CRYWR:** 加密密钥存储 / 配置编程位 ^(2,3,4)
1 = 使用 CRYXTC<63:0> 中的值对密钥存储 / 配置位进行编程
0 = 编程操作已完成

- 注**
- 1: 在发生系统复位或 CRYMD 位 (PMD8<0>) 置 1 时, 这些位会复位。
 - 2: 当 CRYMD 位置 1 或 CRYGO 清零时, 这些位会在发生系统复位时复位。
 - 3: 只有在 CRYON = 1 且 CRYGO = 0 时, 才将该位置 1。不要在任何给定时刻将 CRYREAD 或 CRYWR 同时置 1。
 - 4: 不要在这些位置 1 时清零 CRYON 或这些位; 始终允许硬件操作完成并自动清零这些位。

PIC24FJ256GA412/GB412 系列

寄存器 25-5: CFGPAGE: 安全阵列配置位 (OTP Page 0) 寄存器

| | | | | | | | |
|--------|-----------------------|-----------|-----------|-----------|-----------|-----------|-----------|
| r-x | R/PO-x | R/P-x | R/P-x | R/PO-x | R/PO-x | R/PO-x | R/PO-x |
| — | TSTPGM ⁽¹⁾ | KEYSZRAM1 | KEYSZRAM0 | KEY4TYPE1 | KEY4TYPE0 | KEY3TYPE1 | KEY3TYPE0 |
| bit 31 | | | | | | | bit 24 |

| | | | | | | | |
|-----------|-----------|-----------|-----------|--------|---------|---------|---------|
| R/PO-x | R/PO-x | R/PO-x | R/PO-x | R/PO-x | R/PO-x | R/PO-x | R/PO-x |
| KEY2TYPE1 | KEY2TYPE0 | KEY1TYPE1 | KEY1TYPE0 | SKEYEN | LKYSRC7 | LKYSRC6 | LKYSRC5 |
| bit 23 | | | | | | | bit 16 |

| | | | | | | | |
|---------|---------|---------|---------|---------|--------|---------|---------|
| R/PO-x | R/PO-x | R/PO-x | R/PO-x | R/PO-x | R/PO-x | R/PO-x | R/PO-x |
| LKYSRC4 | LKYSRC3 | LKYSRC2 | LKYSRC1 | LKYSRC0 | SRCLCK | WRLOCK8 | WRLOCK7 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|---------|---------|---------|---------|---------|---------|---------|---------|
| R/PO-x | R/PO-x | R/PO-x | R/PO-x | R/PO-x | R/PO-x | R/PO-x | R/PO-x |
| WRLOCK6 | WRLOCK5 | WRLOCK4 | WRLOCK3 | WRLOCK2 | WRLOCK1 | WRLOCK0 | SWKYDIS |
| bit 7 | | | | | | | bit 0 |

| | | | |
|--------------|------------|----------------|--------|
| 图注: | r = 保留位 | | |
| R = 可读位 | PO = 一次编程位 | U = 未实现位, 读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

- bit 31 **保留:** 不能修改
- bit 30 **TSTPGM:** 客户编程测试位 ⁽¹⁾
1 = CFGPAGE 已编程
0 = CFGPAGE 未编程
- bit 29-28 **KEYSZRAM<1:0>:** 密钥类型选择位 (密钥 RAM 页)
11 = 这些页中的密钥仅用于 192/256 位 AES 操作
10 = 这些页中的密钥仅用于 128 位 AES 操作
01 = 这些页中的密钥仅用于 DES3 操作
00 = 这些页中的密钥仅用于 DES/DES2 操作
- bit 27-26 **KEY4TYPE<1:0>:** OTP Page 7 和 Page 8 的密钥类型位
11 = 这些页中的密钥仅用于 192 位 /256 位 AES 操作
10 = 这些页中的密钥仅用于 128 位 AES 操作
01 = 这些页中的密钥仅用于 3DES 操作
00 = 这些页中的密钥仅用于 DES/2DES 操作
- bit 25-24 **KEY3TYPE<1:0>:** OTP Page 5 和 Page 6 的密钥类型位
11 = 这些页中的密钥仅用于 192 位 /256 位 AES 操作
10 = 这些页中的密钥仅用于 128 位 AES 操作
01 = 这些页中的密钥仅用于 3DES 操作
00 = 这些页中的密钥仅用于 DES/2DES 操作
- bit 23-22 **KEY2TYPE<1:0>:** OTP Page 3 和 Page 4 的密钥类型位
11 = 这些页中的密钥仅用于 192 位 /256 位 AES 操作
10 = 这些页中的密钥仅用于 128 位 AES 操作
01 = 这些页中的密钥仅用于 3DES 操作
00 = 这些页中的密钥仅用于 DES/2DES 操作

注 1: PGMST 位 (CRYOTP<7>) 会反映该位的状态。

PIC24FJ256GA412/GB412 系列

寄存器 25-5: CFGPAGE: 安全阵列配置位 (OTP Page 0) 寄存器 (续)

- bit 21-20 **KEY1TYPE<1:0>**: OTP Page 1 和 Page 2 的密钥类型位
11 = 这些页中的密钥仅用于 192 位 /256 位 AES 操作
10 = 这些页中的密钥仅用于 128 位 AES 操作
01 = 这些页中的密钥仅用于 3DES 操作
00 = 这些页中的密钥仅用于 DES/2DES 操作
- bit 19 **SKEYEN**: 会话密钥使能位
1 = 存储的密钥 1 只能用作密钥加密密钥
0 = 存储的密钥 1 可以用于任何操作
- bit 18-11 **LKYSRC<7:0>**: 锁定密钥源配置位
如果 SRCLCK = 1:
1xxxxxxx = 密钥源与 KEYSRC<3:0> = 1111 时相同
01xxxxxx = 密钥源与 KEYSRC<3:0> = 0111 时相同
001xxxxx = 密钥源与 KEYSRC<3:0> = 0110 时相同
0001xxxx = 密钥源与 KEYSRC<3:0> = 0101 时相同
00001xxx = 密钥源与 KEYSRC<3:0> = 0100 时相同
000001xx = 密钥源与 KEYSRC<3:0> = 0011 时相同
0000001x = 密钥源与 KEYSRC<3:0> = 0010 时相同
00000001 = 密钥源与 KEYSRC<3:0> = 0001 时相同
00000000 = 密钥源与 KEYSRC<3:0> = 0000 时相同
如果 SRCLCK = 0:
这些位被忽略。
- bit 10 **SRCLCK**: 密钥源锁定位
1 = 密钥源由 LKYSRC<7:0> 位决定 (禁止软件密钥选择)
0 = 密钥源由 KEYSRC<3:0> (CRYCONH<3:0>) 位决定 (禁止锁定密钥选择)
- bit 9-1 **WRLOCK<8:0>**: 写锁定页使能位
对于 OTP Page 0 (CFGPAGE) 至 Page 8:
1 = OTP 页被永久锁定, 不可以进行编程
0 = OTP 页已解锁, 可以进行编程
- bit 0 **SWKYDIS**: 软件密钥禁止位
1 = 禁止软件密钥 (CRYKEY 寄存器); 当 KEYSRC<3:0> = 0000 时, KEYFAIL 状态位会置 1, 只有 KEYSRC<3:0> 位更改为 0000 之外的其他值后才能启动加密 / 解密 / 会话密钥操作
0 = 在 KEYSRC<3:0> = 0000 时, 软件密钥 (CRYKEY 寄存器) 可以用作密钥源

注 1: PGMST 位 (CRYOTP<7>) 会反映该位的状态。

PIC24FJ256GA412/GB412 系列

表 25-1: DES/3DES 密钥源选择

| 工作模式 | KEYMOD<1:0> | KEYSRC<3:0> | 会话密钥源 (SESSKEY) | | OTP 或 RAM 阵列地址 |
|---|-------------|---------------------|--|-----------------------|------------------------|
| | | | 0 | 1 | |
| 64 位 DES | 00 | 0000 ⁽¹⁾ | CRYKEY<63:0> | | — |
| | | 0001 | DES 密钥 1 | 密钥配置错误 ⁽²⁾ | <63:0> |
| | | 0010 | DES 密钥 2 | | <127:64> |
| | | 0011 | DES 密钥 3 | | <191:128> |
| | | 0100 | DES 密钥 4 | | <255:192> |
| | | 0101 | DES 密钥 5 | | <319:256> |
| | | 0110 | DES 密钥 6 | | <383:320> |
| | | 0111 | DES 密钥 7 | | <447:384> |
| | | 1001 | DES 密钥 1 (RAM) | | <63:0> |
| | | 1010 | DES 密钥 2 (RAM) | | <127:64> |
| | | 1011 | DES 密钥 3 (RAM) | | <191:128> |
| | | 1100 | DES 密钥 4 (RAM) | | <255:192> |
| | | 1101 | DES 密钥 5 (RAM) | | <319:256> |
| | | 1110 | DES 密钥 6 (RAM) | | <383:320> |
| | | 1111 | DES 密钥 7 (RAM) | | <447:384> |
| | | 所有其他设置 | 密钥配置错误 ⁽²⁾ | | — |
| 64 位 2 密钥 3DES (标准 2 密钥 E-D-E/D-E-D) | 01 | 0000 ⁽¹⁾ | CRYKEY<63:0> (第 1 个 / 第 3 个) CRYKEY<127:64> (第 2 个) | | — |
| | | 0001 | DES 密钥 1 (第 1 个 / 第 3 个) DES 密钥 2 (第 2 个) | 密钥配置错误 ⁽²⁾ | <63:0> <127:64> |
| | | 0010 | DES 密钥 3 (第 1 个 / 第 3 个) DES 密钥 4 (第 2 个) | | <191:128> <255:192> |
| | | 0011 | DES 密钥 5 (第 1 个 / 第 3 个) DES 密钥 6 (第 2 个) | | <319:256> <383:320> |
| | | 0100 | DES 密钥 7 (第 1 个 / 第 3 个) DES 密钥 8 (第 2 个) | | <447:384> <511:448> |
| | | 1001 | DES 密钥 9 (第 1 个 / 第 3 个) (RAM) DES 密钥 10 (第 2 个) (RAM) | | <63:0> <127:64> |
| | | 1010 | DES 密钥 11 (第 1 个 / 第 3 个) (RAM) DES 密钥 12 (第 2 个) (RAM) | | <191:128> <255:192> |
| | | 1011 | DES 密钥 13 (第 1 个 / 第 3 个) (RAM) DES 密钥 14 (第 2 个) (RAM) | | <319:256> <383:320> |
| | | 1100 | DES 密钥 15 (第 1 个 / 第 3 个) (RAM) DES 密钥 16 (第 2 个) (RAM) | | <447:384> <511:448> |
| | | 1111 | 保留 ⁽²⁾ | | — |
| | | | | 所有其他设置 | 密钥配置错误 ⁽²⁾ |
| (保留) | 10 | xxxx | 密钥配置错误 ⁽²⁾ | | — |

注 1: 如果 SWKYDIS 也置 1, 则该配置会被视为密钥配置错误 (KEYFAIL 位置 1)。

2: 选择这些配置时, KEYFAIL 位 (CRYSTAT<1>) 会置 1, 并一直保持置 1, 直到选择有效的配置为止。

PIC24FJ256GA412/GB412 系列

表 25-1: DES/3DES 密钥源选择 (续)

| 工作模式 | KEYMOD<1:0> | KEYSRC<3:0> | 会话密钥源 (SESSKEY) | | OTP 或 RAM 阵列地址 |
|-------------------|-------------|---------------------|---|-----------------------|-------------------------------------|
| | | | 0 | 1 | |
| 64 位 3 密钥 3DES | 11 | 0000 ⁽¹⁾ | CRYKEY<63:0> (第 1 次迭代) CRYKEY<127:64> (第 2 次迭代) CRYKEY<191:128> (第 3 次迭代) | | — |
| | | 0001 | DES 密钥 1 (第 1 个) DES 密钥 2 (第 2 个) DES 密钥 3 (第 3 个) | 密钥配置错误 ⁽²⁾ | <63:0> <127:64> <191:128> |
| | | 0010 | DES 密钥 4 (第 1 个) DES 密钥 5 (第 2 个) DES 密钥 6 (第 3 个) | | <255:192> <319:256> <383:320> |
| | | 1001 | DES 密钥 4 (第 1 个) (RAM) DES 密钥 5 (第 2 个) (RAM) DES 密钥 6 (第 3 个) (RAM) | | <63:0> <127:64> <191:128> |
| | | 1010 | DES 密钥 7 (第 1 个) (RAM) DES 密钥 8 (第 2 个) (RAM) DES 密钥 9 (第 3 个) (RAM) | | <255:192> <319:256> <383:320> |
| | | 1111 | 保留 ⁽²⁾ | | — |
| | | 所有其他设置 | 密钥配置错误 ⁽²⁾ | | — |

注 1: 如果 SWKYDIS 也置 1, 则该配置会被视为密钥配置错误 (KEYFAIL 位置 1)。

注 2: 选择这些配置时, KEYFAIL 位 (CRYSTAT<1>) 会置 1, 并一直保持置 1, 直到选择有效的配置为止。

PIC24FJ256GA412/GB412 系列

表 25-2: AES 密钥模式 / 源选择

| 工作模式 | KEYMOD<1:0> | KEYSRC<3:0> | 密钥源 | | OTP 地址 |
|-----------|-------------|---------------------|-----------------------|-----------------------|-----------|
| | | | SKEYEN = 0 | SKEYEN = 1 | |
| 128 位 AES | 00 | 0000 ⁽¹⁾ | CRYKEY<127:0> | | — |
| | | 0001 | AES 密钥 1 | 密钥配置错误 ⁽²⁾ | <127:0> |
| | | 0010 | AES 密钥 2 | | <255:128> |
| | | 0011 | AES 密钥 3 | | <383:256> |
| | | 0100 | AES 密钥 4 | | <511:384> |
| | | 1001 | AES 密钥 5 (RAM) | | <127:0> |
| | | 1010 | AES 密钥 6 (RAM) | | <255:128> |
| | | 1011 | AES 密钥 7 (RAM) | | <383:256> |
| | | 1100 | AES 密钥 8 (RAM) | | <511:384> |
| | | 1111 | 保留 ⁽²⁾ | | — |
| | | 所有其他设置 | 密钥配置错误 ⁽²⁾ | | — |
| 192 位 AES | 01 | 0000 ⁽¹⁾ | CRYKEY<191:0> | | — |
| | | 0001 | AES 密钥 1 | 密钥配置错误 ⁽²⁾ | <191:0> |
| | | 0010 | AES 密钥 2 | | <383:192> |
| | | 1001 | AES 密钥 3 (RAM) | | <191:0> |
| | | 1010 | AES 密钥 4 (RAM) | | <383:192> |
| | | 1111 | 保留 ⁽²⁾ | | — |
| | | 所有其他设置 | 密钥配置错误 ⁽²⁾ | | — |
| 256 位 AES | 10 | 0000 ⁽¹⁾ | CRYKEY<255:0> | | — |
| | | 0001 | AES 密钥 1 | 密钥配置错误 ⁽²⁾ | <255:0> |
| | | 0010 | AES 密钥 2 | | <511:256> |
| | | 1001 | AES 密钥 3 (RAM) | | <255:0> |
| | | 1010 | AES 密钥 4 (RAM) | | <511:256> |
| | | 1111 | 保留 ⁽²⁾ | | — |
| | | 所有其他设置 | 密钥配置错误 ⁽²⁾ | | — |
| (保留) | 11 | xxxx | 密钥配置错误 ⁽²⁾ | | — |

注 1: 如果 SWKYDIS 也置 1, 则该配置会被视为密钥配置错误 (KEYFAIL 位置 1)。

注 2: 选择这些配置时, KEYFAIL 位 (CRYSTAT<1>) 会置 1, 并一直保持置 1, 直到选择有效的配置为止。

PIC24FJ256GA412/GB412 系列

注:

26.0 32 位可编程循环冗余校验 (CRC) 发生器

注： 本数据手册总结了 PIC24F 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。更多信息，请参见《dsPIC33/PIC24 系列参考手册》的“32 位可编程循环冗余校验 (CRC)” (DS30009729)。该数据手册中的信息取代 FRM 中的信息。

32 位可编程 CRC 发生器提供了一种由硬件实现的方法，为各种联网和安防应用快速生成校验和。它具有以下特性：

- 用户可编程 CRC 多项式方程，最多 32 位
- 可编程移位方向（小尾数或大尾数）
- 独立的数据和多项式长度
- 可配置的中断输出
- 数据 FIFO

图 26-1 显示了 CRC 发生器的简化框图。图 26-2 给出了 CRC 移位引擎的简化版本。

图 26-1: CRC 模块框图

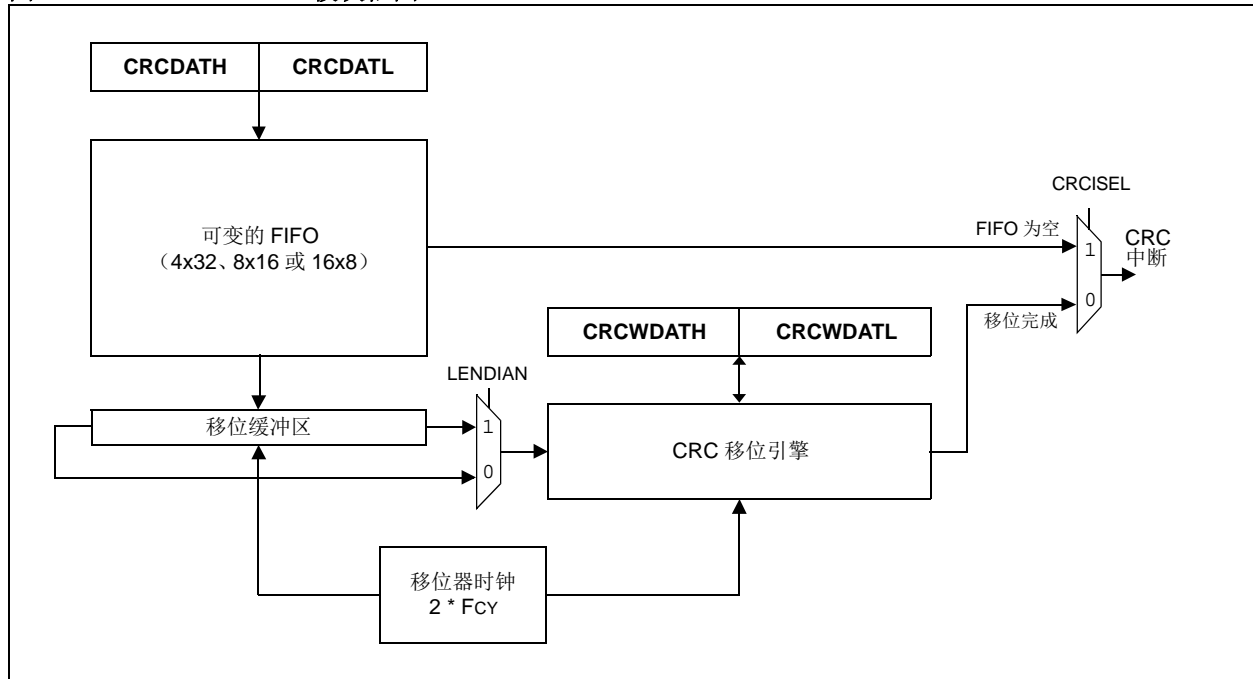
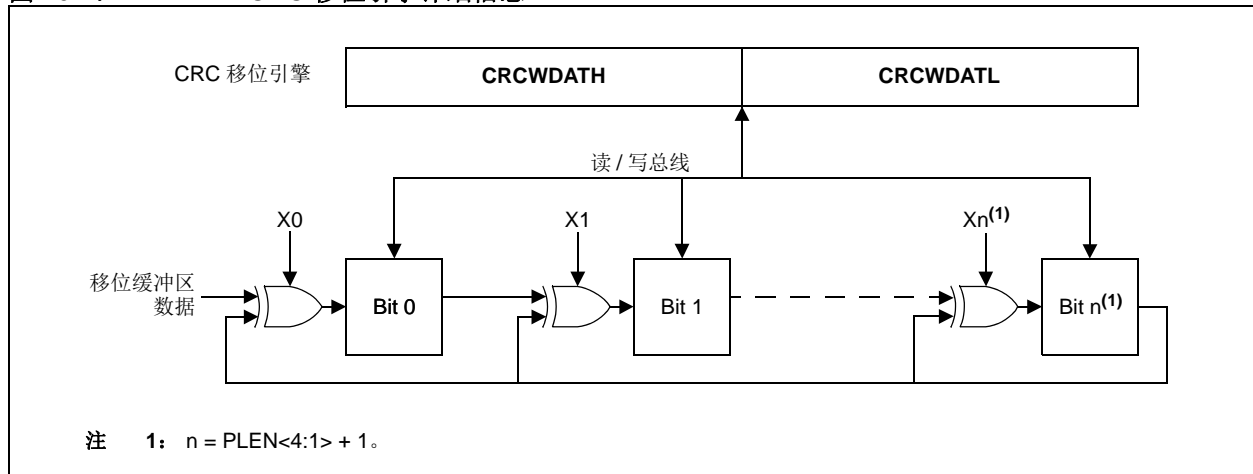


图 26-2: CRC 移位引擎详细信息



PIC24FJ256GA412/GB412 系列

26.1 用户接口

26.1.1 多项式接口

CRC 模块最多可使用 32 位，编程最高 32 阶的 CRC 多项式。

多项式长度代表方程中的最高指数，它通过 PLEN<4:0> 位 (CRCCON2<4:0>) 进行选择。

CRXCORL 和 CRXCORH 寄存器控制在方程中包含哪些指数项。将某个特定位置 1 会在方程中包含该指数项。从功能上来说，这会使 CRC 引擎对相应的位执行异或运算。清零该位将会禁止异或运算。

例如，假设有两个 CRC 多项式，一个是 16 位方程，另一个是 32 位方程。

公式 26-1: 16 位和 32 位 CRC 多项式

$$\begin{aligned}
 &X^{16} + X^{12} + X^5 + 1 \\
 &\text{和} \\
 &X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + \\
 &X^8 + X^7 + X^5 + X^4 + X^2 + X + 1
 \end{aligned}$$

在 CRC 发生器中编程这两个多项式，应按照表 26-1 所示来设置寄存器位。

可以注意到，相应的一些位设置为 1，指示要在方程中使用它们（例如，X²⁶ 和 X²³）。bit 0 对于方程是必需的，总是进行异或运算；所以，X⁰ 是无关位。对于长度为 32 的多项式，假设将使用第 32 位。因此，X<31:1> 位不具有第 32 位。

26.1.2 数据接口

模块具有可处理可变数据宽度的 FIFO。输入数据宽度可以使用 DWIDTH<4:0> 位 (CRCCON2<12:8>) 配置为 1 到 32 位之间的任意值。当数据宽度大于 15 时，FIFO 为 4 字深。当 DWIDTHx 位介于 15 和 8 之间时，FIFO 为 8 字深。当 DWIDTHx 位小于 8 时，FIFO 为 16 字深。

首先必须将要计算 CRC 的数据写入 FIFO。即使数据宽度小于 8，可写入 FIFO 的最小数据元素也是一个字节。例如，如果 DWIDTHx 位为 5，那么数据的宽度为 DWIDTH<4:0> + 1 或 6。数据以整个字节的形式写入；模块会忽略两个未用的高位。

数据写入 CRCDAT 寄存器的 MSb（即，由数据宽度定义的 MSb）之后，VWORD<4:0> 位 (CRCCON1<12:8>) 的值会递增 1。例如，如果 DWIDTHx 位为 24，当写入 CRCDAT 的 bit 7 时，VWORDx 位会递增 1。因此，必须总是先写入 CRCDATL，然后再写入 CRCDATAH。

当 CRCGO 位置 1，并且 VWORDx 位的值大于 0 时，CRC 引擎会开始对数据进行移位。

每个字从 FIFO 复制到缓冲寄存器中，复制之后 VWORDx 位会递减 1。然后数据从缓冲区移出。CRC 引擎会不断以每个指令周期 2 位的速率进行移位，直到 VWORDx 位变为 0。这意味着，对于给定的数据宽度，需要等于数据宽度一半的指令数完成每个字的计算。例如，对于 32 位的单字数据，需要 16 个周期来计算 CRC。

当 VWORDx 位达到为 DWIDTHx 位配置的最大值（4、8 或 16）时，CRCFUL 位会置 1。当 VWORDx 位变为零时，CRCMPT 位会置 1。每当 CRCEN 为 0 时，FIFO 会清空，VWORD<4:0> 位会设置为 00000。

在写入 CRCWDAT 之后，必须至少经过一个指令周期才可以读 VWORDx 位。

表 26-1: 16 位和 32 位多项式的 CRC 设置示例

| CRC 控制位 | 位值 | |
|-----------|---------------------|---------------------|
| | 16 位多项式 | 32 位多项式 |
| PLEN<4:0> | 01111 | 11111 |
| X<31:16> | 0000 0000 0000 0001 | 0000 0100 1100 0001 |
| X<15:0> | 0001 0000 0010 000x | 0001 1101 1011 011x |

26.1.3 数据移位方向

LENDIAN 位 (CRCCON1<3>) 用于控制移位方向。默认情况下, CRC 从 MSb 开始通过引擎进行数据移位。将 LENDIAN 置 1 (= 1) 时, CRC 会从 LSb 开始进行数据移位。通过该设置, 可以更好地与各种通信方案进行集成, 并且消除在软件中反转位顺序的开销。注意, 该设置仅改变移入引擎的数据的方向。CRC 计算的结果仍然是正常的 CRC 结果, 不是反转的 CRC 结果。

26.1.4 中断操作

模块可以在两种条件下产生中断, 可由用户配置。

如果 CRCISEL 为 0, 则在 VWORD<4:0> 位的值从 1 变为 0 时产生中断。如果 CRCISEL 为 1, 则在 CRC 运算完成, 模块将 CRCGO 位设置为 0 之后产生中断。手动将 CRCGO 设置为 0 不会产生中断。请注意, 在发生中断时, CRC 计算尚未完成。在产生中断后, 到 CRC 计算完成, 模块仍然需要 (PLEN + 1)/2 个时钟周期。

26.1.5 典型操作

使用模块进行典型的 CRC 计算:

1. 将 CRCEN 位置 1 以使能模块。
2. 将模块配置为所需的操作:
 - a) 使用 CRCXORL 和 CRCXORH 寄存器, 以及 PLEN<4:0> 位编程所需的多项式。
 - b) 使用 DWIDTH<4:0> 和 LENDIAN 位配置数据宽度和移位方向。
 - c) 使用 CRCISEL 位选择所需的中断模式。
3. 通过写入 CRCDATL 和 CRCDATH 寄存器在 FIFO 中预先装入数据, 直到 CRCFUL 位置 1 (即没有剩余数据)。

4. 通过将 00h 写入 CRCWDATL 和 CRCWDATH 来清除原来的结果。此外, 也可以将 CRCWDAT 寄存器保留不变, 以继续先前暂停的计算。
5. 将 CRCGO 位置 1 以启动计算。
6. 在有空间可用时, 将剩余的数据写入 FIFO。
7. 当计算完成时, CRCGO 会自动清零。如果 CRCISEL = 1, 则会产生中断。
8. 读取 CRCWDATL 和 CRCWDATH, 获取计算结果。

有 8 个寄存器用于控制可编程 CRC 的操作:

- CRCCON1
- CRCCON2
- CRCXORL
- CRCXORH
- CRCDATL
- CRCDATH
- CRCWDATL
- CRCWDATH

CRCCON1 和 CRCCON2 寄存器 (寄存器 26-1 和寄存器 26-2) 用于控制模块操作和配置各种设置。

CRCXOR 寄存器 (寄存器 26-3 和寄存器 26-4) 用于选择要在 CRC 方程中使用的多项式项。CRCDAT 和 CRCWDAT 寄存器各自均为一个寄存器对, 分别用作双字输入数据和 CRC 处理输出的缓冲区。

PIC24FJ256GA412/GB412 系列

寄存器 26-1: **CRCCON1: CRC 控制寄存器 1**

| | | | | | | | |
|--------|-----|-------|----------|----------|----------|----------|----------|
| R/W-0 | U-0 | R/W-0 | R-0, HSC | R-0, HSC | R-0, HSC | R-0, HSC | R-0, HSC |
| CRCCEN | — | CSIDL | VWORD4 | VWORD3 | VWORD2 | VWORD1 | VWORD0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|----------|----------|---------|-----------|---------|-----|-----|-------|
| R-0, HSC | R-1, HSC | R/W-0 | R/W-0, HC | R/W-0 | U-0 | U-0 | U-0 |
| CRCFUL | CRCMPT | CRCISEL | CRCGO | LENDIAN | — | — | — |
| bit 7 | | | | | | | bit 0 |

| | | |
|--------------|------------|------------------------------------|
| 图注: | HC = 硬件清零位 | HSC = 硬件置 1/ 清零位 |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 x = 未知 |

- bit 15 **CRCCEN:** CRC 使能位
1 = 使能模块
0 = 禁止模块; 所有状态机、指针和 CRCWDAT/CRCDAT 寄存器均复位; 其他 SFR 不复位
- bit 14 **未实现:** 读为 0
- bit 13 **CSIDL:** CRC 空闲模式停止位
1 = 当器件进入空闲模式时, 模块停止工作
0 = 在空闲模式下模块继续工作
- bit 12-8 **VWORD<4:0>:** 指针值位
指示 FIFO 中的有效字数。PLEN<4:0> ≥ 7 时最大值是 8, PLEN<4:0> ≤ 7 时最大值是 16。
- bit 7 **CRCFUL:** FIFO 满位
1 = FIFO 已满
0 = FIFO 未满
- bit 6 **CRCMPT:** CRC FIFO 空位
1 = FIFO 为空
0 = FIFO 非空
- bit 5 **CRCISEL:** CRC 中断选择位
1 = 在 FIFO 为空时产生中断; 数据最后一个字仍然在 CRC 中移位
0 = 在移位完成且结果就绪时产生中断
- bit 4 **CRCGO:** 启动 CRC 位
1 = 启动 CRC 串行移位器
0 = CRC 串行移位器关闭
- bit 3 **LENDIAN:** 数据移位方向选择位
1 = 数据字从 LSb 开始移入 FIFO (小尾数)
0 = 数据字从 MSb 开始移入 FIFO (大尾数)
- bit 2-0 **未实现:** 读为 0

PIC24FJ256GA412/GB412 系列

寄存器 26-2: CRCCON2: CRC 控制寄存器 2

| | | | | | | | |
|--------|-----|-----|---------|---------|---------|---------|---------|
| U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | — | DWIDTH4 | DWIDTH3 | DWIDTH2 | DWIDTH1 | DWIDTH0 |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|-----|-----|-------|-------|-------|-------|-------|
| U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | — | PLEN4 | PLEN3 | PLEN2 | PLEN1 | PLEN0 |
| bit 7 | | | | | | bit 0 | |

图注:

| | | |
|--------------|---------|----------------|
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |
| | | x = 未知 |

- bit 15-13 **未实现:** 读为 0
- bit 12-8 **DWIDTH<4:0>:** 数据字宽度配置位
配置数据字的宽度 (数据字宽度 - 1)。
- bit 7-5 **未实现:** 读为 0
- bit 4-0 **PLEN<4:0>:** 多项式长度配置位
配置多项式的长度 (多项式长度 - 1)。

PIC24FJ256GA412/GB412 系列

寄存器 26-3: CRCXORL: CRC 异或多项式寄存器, 低字节

| | | | | | | | | |
|---------|-------|-------|-------|-------|-------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | |
| X<15:8> | | | | | | | | |
| bit 15 | | | | | | | | bit 8 |

| | | | | | | | |
|--------|-------|-------|-------|-------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 |
| X<7:1> | | | | | | | — |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 15-1 **X<15:1>**: 多项式的项 x^n 的异或使能位
 bit 0 未实现: 读为 0

寄存器 26-4: CRCXORH: CRC 异或多项式寄存器, 高字节

| | | | | | | | | |
|----------|-------|-------|-------|-------|-------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | |
| X<31:24> | | | | | | | | |
| bit 15 | | | | | | | | bit 8 |

| | | | | | | | | |
|----------|-------|-------|-------|-------|-------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | |
| X<23:16> | | | | | | | | |
| bit 7 | | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 15-0 **X<31:16>**: 多项式的项 x^n 的异或使能位

27.0 带阈值检测功能的 12 位 A/D 转换器

注： 本数据手册总结了 PIC24F 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。关于 12 位 A/D 转换器的更多信息，请参见《dsPIC33/PIC24 系列参考手册》的“带阈值检测功能的 12 位 A/D 转换器”（DS39739）。

12 位 A/D 转换器具有以下主要特性：

- 逐次逼近寄存器（Successive Approximation Register, SAR）转换
- 转换速度最高可达 200 ksp/s
- 最多 20 个模拟输入通道（内部和外部）
- 可选择 10 位或 12 位（默认）转换分辨率
- 多个内部参考电压输入通道
- 外部参考电压输入引脚
- 单极差分采样/保持（S/H）放大器
- 用于预先评估转换结果的自动阈值扫描和比较操作
- 可选择转换触发源
- 固定长度（每通道一个字）的可配置转换结果缓冲区
- 4 个结果对齐选项
- 可配置中断产生
- 可通过间接地址生成执行增强型 DMA 操作
- 可在 CPU 休眠和空闲模式下工作

12 位 A/D 转换器模块是先前 PIC24 器件中提供的 10 位模块的增强版本。它是一个逐次逼近寄存器（SAR）转换器，在以下方面进行了增强：12 位分辨率、一系列广泛的自动采样选项、与其他模拟模块更紧密地集成，以及可配置的结果缓冲区。

此外，它还包含了独特的阈值检测功能，使模块自身可以基于转换结果作出简单决定，并且可通过外设间接寻址（PIA）与 DMA 控制器配合来执行增强型操作。

图 27-1 给出了该模块的简化框图。

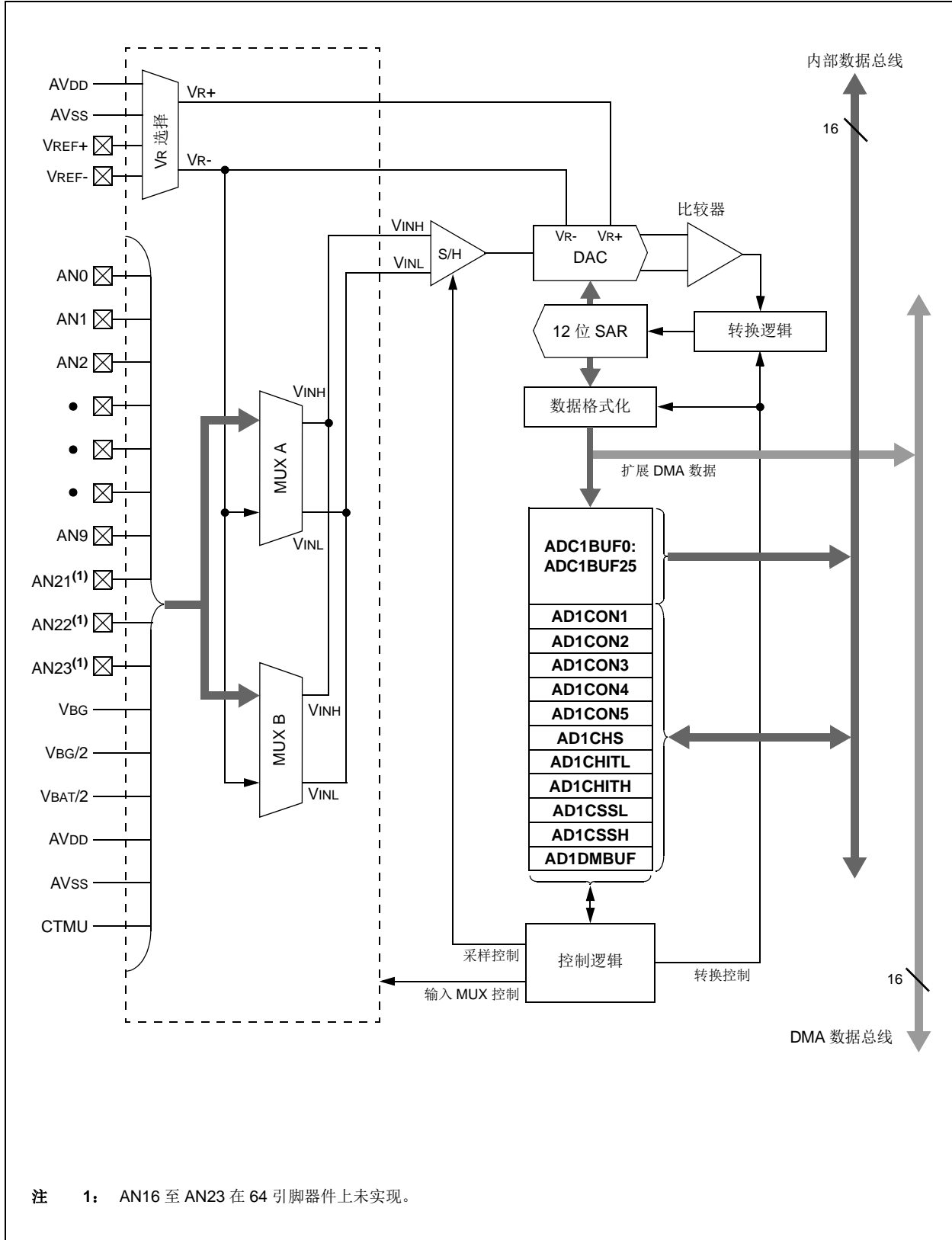
27.1 基本操作

要执行标准 A/D 转换：

1. 配置模块：
 - a) 通过将 ANSx 寄存器中的相应位置 1，将端口引脚配置为模拟输入（更多信息，请参见第 11.2 节“配置模拟端口引脚（ANSx）”）。
 - b) 选择参考电压源以匹配模拟输入的预期范围（AD1CON2<15:13>）。
 - c) 选择每个通道的多路开关同相输入和反相输入（AD1CHS<15:0>）。
 - d) 选择模拟转换时钟以使期望的数据速率与处理器时钟匹配（AD1CON3<7:0>）。
 - e) 选择适当的采样/转换序列（AD1CON1<7:4> 和 AD1CON3<12:8>）。
 - f) 对于通道 A 扫描操作，选择要包含的同相通道（AD1CSSH 和 AD1CSSL 寄存器）。
 - g) 选择转换结果在缓冲区中的存储方式（AD1CON1<9:8> 和 AD1CON5 寄存器）。
 - h) 选择中断速率（AD1CON2<6:2>）。
 - i) 开启 A/D 模块（AD1CON1<15>）。
2. 配置 A/D 中断（如果需要）：
 - a) 清零 AD1IF 位（IFS0<13>）。
 - b) 允许 AD1IE 中断（IEC0<13>）。
 - c) 选择 A/D 中断优先级（IPC3<6:4>）。
3. 如果模块配置为手动采样，则通过将 SAMP 位（AD1CON1<1>）置 1 来开始采样。

PIC24FJ256GA412/GB412 系列

图 27-1: 12 位 A/D 转换器框图 (PIC24FJ256GA412/GB412 系列)



27.2 扩展 DMA 操作

除了在所有 12 位 A/D 转换器上提供的标准功能之外，PIC24FJ256GA412/GB412 系列器件还实现了对 DMA 功能的有限扩展。该扩展增加了与器件的 DMA 控制器配合工作的功能，使 A/D 模块的数据存储能力可以扩展到模块的内置缓冲区之外。

扩展 DMA 功能由 DMAEN 位 (AD1CON1<11>) 控制；置 1 该位会使能该功能。DMABM 位 (AD1CON1<12>) 用于配置 DMA 功能的工作方式。

27.2.1 扩展缓冲区模式

扩展缓冲区模式 (DMABM = 1) 可用于存储通道的结果。它还可以用于在数据 RAM 的任意已实现地址中存储任意 A/D 通道的转换结果。

在扩展缓冲区模式下，来自 A/D 缓冲寄存器以及编号高于 26 的通道的所有数据都会被映射到数据 RAM 中。转换数据写入由 DMA 控制器 (具体地说，由 DMADSTn 寄存器) 指定的目标。这使用户可以从数据存储单元中读取编号高于 26 的通道 (它们没有自己的存储器映射 A/D 缓冲区单元) 的转换结果。

使用扩展缓冲区模式时，需要总是将 BUFREGEN 位置 1，以禁止 FIFO 操作。此外，通过清零 BUFM 位来禁止拆分缓冲区模式。

27.2.2 PIA 模式

当 DMABM = 0 时，A/D 模块配置为与 DMA 控制器配合工作，执行外设间接寻址 (PIA) 模式操作。在该模式下，A/D 模块会生成 11 位间接地址 (IA)。该地址与 DMA 控制器中的目标地址进行或运算，从而定义将存储 A/D 转换数据的位置。

在 PIA 模式下，缓冲区空间会被构造为一系列连续的较小缓冲区，每个模拟通道一个。通道缓冲区的大小决定可以容纳多少个模拟通道。缓冲区的大小由 DMABL<2:0> 位 (AD1CON4<2:0>) 指定。大小选项范围为每个缓冲区 1 个字到 128 个字。每个通道都会被分配该大小的缓冲区，不论通道实际上是否具有转换数据。

IA 的构造方式是将通道缓冲区内的基址与 3 至 5 位 (取决于缓冲区大小) 组合，用于标识通道。基址范围为 0 至 7 位宽，具体取决于缓冲区大小。为了保持数据空间中的地址对齐，会使用 0 对该地址进行右填充。然后，组合后的通道和基址位根据需要使用零进行左填充，构成完整的 11 位 IA。

IA 通过使用 SMPIx 位 (AD1CON2<6:2>) 配置为在写操作过程中自动递增。

对于任何支持 DMA 的模块的 PIA 操作，必须对 DMADSTn 寄存器中的目标基址进行正确的掩码处理，以容纳 IA。表 27-1 说明了完整地址是如何构成的。请注意，地址掩码会随每个缓冲区大小选项而变化。由于掩码要求，一些地址范围对于某些缓冲区大小可能不可用。用户应验证 DMA 基址是否与选定的缓冲区大小兼容。

图 27-2 说明了地址的各个部分如何定义数据存储单元中的缓冲区单元。在该示例中，模块为 32 个各为 4 个字的缓冲区“分配”256 字节的数据 RAM (1000h 至 1100h)。但是，这并不是硬性分配，这些单元仍可用于其他目的，这是无法阻止的。例如，在当前示例中，如果对模拟通道 1、3 和 8 进行采样和转换，转换数据只会被写入起始地址为 1008h、1018h 和 1040h 的通道缓冲区。PIA 缓冲区空间中未被占用的单元可以用于任何其他目的。用户需要负责跟踪缓冲区单元，防止数据覆盖。

27.3 采用 VBAT 的 A/D 操作

一个 A/D 通道连接到 VBAT 引脚，用于监视 VBAT 电压。这使应用可以在不进行外部连接的情况下监视 VBAT 引脚电压 (电池电压)。使用 A/D VBAT 监视器测量的电压为 $V_{BAT}/2$ 。可以通过读取 A/D 来计算电压；对于 10 位 A/D，它等于 $((V_{BAT}/2)/V_{DD}) * 1024$ ；对于 12 位 A/D，它等于 $((V_{BAT}/2)/V_{DD}) * 4096$ 。

使用 VBAT A/D 监视器时：

- 将 A/D 通道接地，从而对采样电容进行放电。
- 由于 VBAT 具有高阻态，所以为了获取精确的读数，需要选择较高的采样时间。

由于在采样期间，VBAT 引脚连接到 A/D，为了延长 VBAT 电池使用寿命，建议仅在需要时选择 VBAT 通道。

PIC24FJ256GA412/GB412 系列

图 27-2: PIA 模式下的缓冲区地址生成的示例 (每个通道具有 4 字缓冲区)

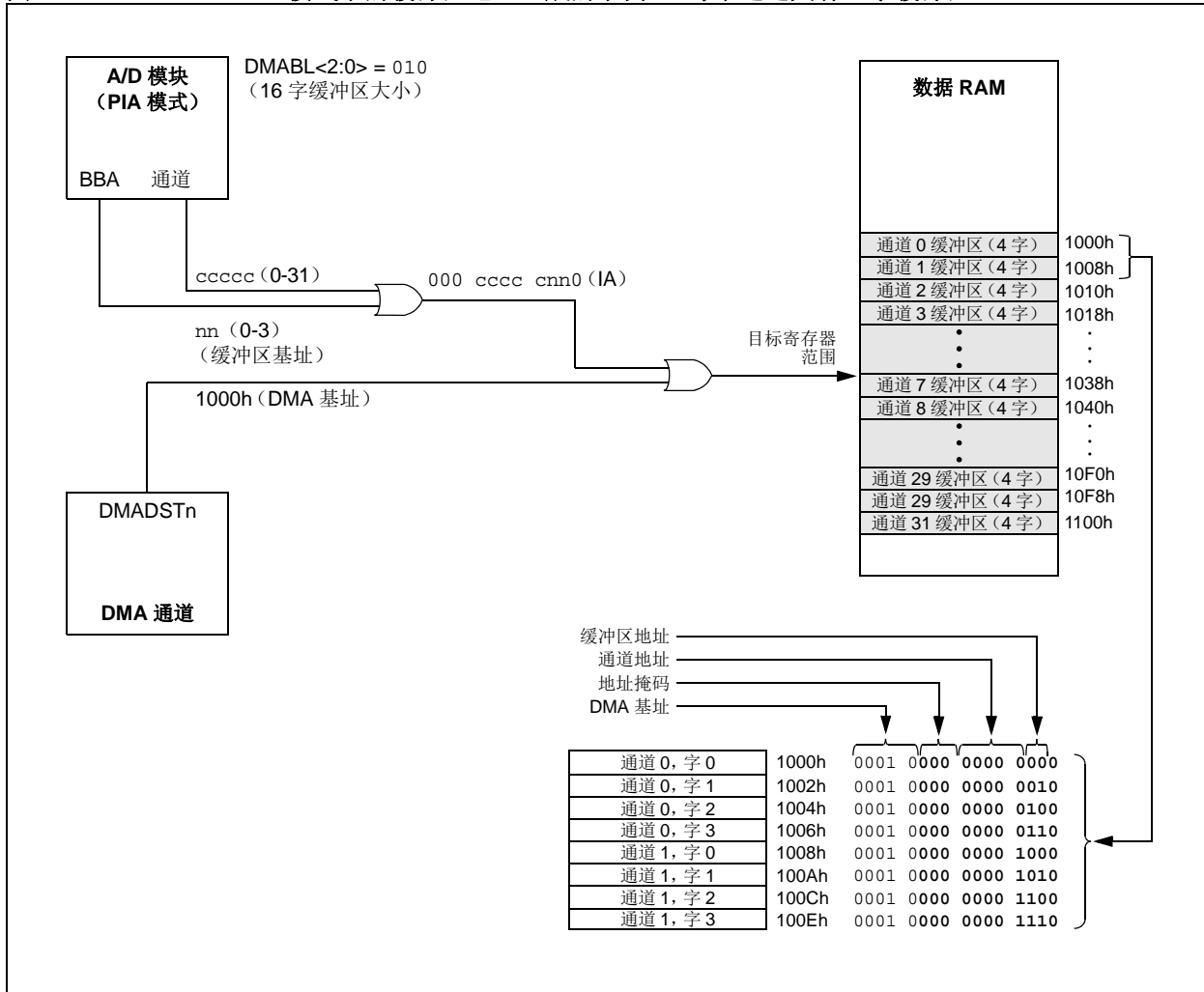


表 27-1: PIA 模式下的间接地址生成

| DMABL<2:0> | 每个通道的缓冲区大小 (字) | 生成的偏移地址 (低 11 位) | 可用的输入通道数 | 允许的 DMADSTn 地址 |
|------------|----------------|------------------|----------|---------------------|
| 000 | 1 | 000 00cc ccc0 | 32 | xxxx xxxx xx00 0000 |
| 001 | 2 | 000 0ccc ccn0 | 32 | xxxx xxxx x000 0000 |
| 010 | 4 | 000 cccc cnn0 | 32 | xxxx xxxx 0000 0000 |
| 011 | 8 | 00c cccc nnn0 | 32 | xxxx xxx0 0000 0000 |
| 100 | 16 | 0cc cccn nnn0 | 32 | xxxx xx00 0000 0000 |
| 101 | 32 | ccc ccnn nnn0 | 32 | xxxx x000 0000 0000 |
| 110 | 64 | ccc cnnn nnn0 | 16 | xxxx x000 0000 0000 |
| 111 | 128 | ccc nnnn nnn0 | 8 | xxxx x000 0000 0000 |

图注: ccc = 通道编号 (3 至 5 位), n = 缓冲区基址 (0 至 7 位),
x = 用户对于基址可定义的 DMADSTn 范围, 0 = 用于 IA 的 DMADSTn 掩码位。

PIC24FJ256GA412/GB412 系列

27.4 寄存器

12 位 A/D 转换器通过总共 13 个寄存器进行控制:

- AD1CON1 至 AD1CON5 (寄存器 27-1 至寄存器 27-5)
- AD1CHS (寄存器 27-6)
- AD1CHITH 和 AD1CHITL (寄存器 27-8 和寄存器 27-9)

- AD1CSSH 和 AD1CSSL (寄存器 27-10 和寄存器 27-11)
- AD1CTMENH 和 AD1CTMENL (寄存器 27-12 和寄存器 27-13)
- AD1DMBUF (未显示) – 用于扩展缓冲区模式的 16 位转换缓冲区

此外, ANCFG 寄存器 (寄存器 27-7) 用于控制 A/D 转换器和其他模块的带隙电压资源。

寄存器 27-1: AD1CON1: A/D 控制寄存器 1

| | | | | | | | |
|--------|-----|--------|----------------------|-------|--------|-------|-------|
| R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| ADON | — | ADSIDL | DMABM ⁽¹⁾ | DMAEN | MODE12 | FORM1 | FORM0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-------|-------|-------|-----|-------|------------|------------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | R/W-0 | R/W-0, HSC | R/C-0, HSC |
| SSRC3 | SSRC2 | SSRC1 | SSRC0 | — | ASAM | SAMP | DONE |
| bit 7 | | | | | | | bit 0 |

| | | |
|--------------|----------|------------------|
| 图注: | C = 可清零位 | U = 未实现位, 读为 0 |
| R = 可读位 | W = 可写位 | HSC = 硬件置 1/ 清零位 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |
| | | x = 未知 |

- bit 15 **ADON:** A/D 工作模式位
1 = A/D 转换器模块正在工作
0 = A/D 转换器关闭
- bit 14 **未实现:** 读为 0
- bit 13 **ADSIDL:** A/D 空闲模式停止位
1 = 当器件进入空闲模式时, 模块停止工作
0 = 在空闲模式下模块继续工作
- bit 12 **DMABM:** 扩展 DMA 缓冲区模式选择位⁽¹⁾
1 = 扩展缓冲区模式: 缓冲区地址由 DMADSTn 寄存器定义
0 = PIA 模式: 缓冲区地址由 DMA 控制器和 AD1CON4<2:0> 定义
- bit 11 **DMAEN:** 扩展 DMA/ 缓冲区使能位
1 = 使能扩展 DMA 和缓冲区功能
0 = 禁止扩展功能
- bit 10 **MODE12:** 12 位工作模式位
1 = 12 位 A/D 工作
0 = 10 位 A/D 工作
- bit 9-8 **FORM<1:0>:** 数据输出格式位
11 = 小数结果, 有符号, 左对齐
10 = 绝对小数结果, 无符号, 左对齐
01 = 整数结果, 有符号, 右对齐
00 = 绝对整数结果, 无符号, 右对齐

注 1: 只有扩展 DMA/ 缓冲区功能可用时 (DMAEN = 1), 该位才可用。

PIC24FJ256GA412/GB412 系列

寄存器 27-1: AD1CON1: A/D 控制寄存器 1 (续)

- bit 7-4 **SSRC<3:0>**: 采样时钟源选择位
1xxxx = 未实现, 不要使用
0111 = 内部计数器结束采样并开始转换 (自动转换); 不要在自动扫描模式下使用
0110 = Timer1 (在休眠模式下也触发)
0101 = Timer1 (在休眠模式下不触发)
0100 = CTMU
0011 = Timer5
0010 = Timer3
0001 = INTO
0000 = SAMP 位必须用软件清零以启动转换
- bit 3 **未实现**: 读为 0
- bit 2 **ASAM**: A/D 采样自动启动位
1 = 上一次转换结束后立即开始采样; SAMP 位自动置 1
0 = 手动将 SAMP 位置 1 时开始采样
- bit 1 **SAMP**: A/D 采样使能位
1 = A/D 采样 / 保持放大器正在采样
0 = A/D 采样 / 保持放大器正在保持
- bit 0 **DONE**: A/D 转换状态位
1 = A/D 转换完成
0 = A/D 转换周期尚未开始或在进行中

注 1: 只有扩展 DMA/ 缓冲区功能可用时 (DMAEN = 1), 该位才可用。

PIC24FJ256GA412/GB412 系列

寄存器 27-2: AD1CON2: A/D 控制寄存器 2

| | | | | | | | |
|--------|--------|--------|-----|----------|-------|-------|-----|
| R/W-0 | R/W-0 | R/W-0 | r-0 | R/W-0 | R/W-0 | U-0 | U-0 |
| PVCFG1 | PVCFG0 | NVCFG0 | — | BUFREGEN | CSCNA | — | — |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|---------------------|-------|-------|-------|-------|-------|---------------------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| BUFS ⁽¹⁾ | SMPI4 | SMPI3 | SMPI2 | SMPI1 | SMPI0 | BUFM ⁽¹⁾ | ALTS |
| bit 7 | | | | | | bit 0 | |

| | | |
|--------------|---------|----------------|
| 图注: | r = 保留位 | U = 未实现位, 读为 0 |
| R = 可读位 | W = 可写位 | 0 = 清零 |
| -n = POR 时的值 | 1 = 置 1 | x = 未知 |

bit 15-14 **PVCFG<1:0>**: A/D 转换器正参考电压配置位

1x = 未实现, 不要使用
01 = 外部 VREF+
00 = AVDD

bit 13 **NVCFG0**: A/D 转换器负参考电压配置位

1 = 外部 VREF-
0 = AVSS

bit 12 **保留**: 保持为 0

bit 11 **BUFREGEN**: A/D 缓冲寄存器使能位

1 = 转换结果装入根据转换通道确定的缓冲单元
0 = A/D 结果缓冲区视为 FIFO 缓冲区

bit 10 **CSCNA**: 选择是否在使用采样多路开关 A 时扫描 CH0+ 输入的位

1 = 扫描输入
0 = 不扫描输入

bit 9-8 **未实现**: 读为 0

bit 7 **BUFS**: 缓冲区填充状态位 ⁽¹⁾

1 = A/D 当前正在填充 ADC1BUF13-ADC1BUF25, 用户应访问 ADC1BUF0-ADC1BUF12 中的数据
0 = A/D 当前正在填充 ADC1BUF0-ADC1BUF12, 用户应访问 ADC1BUF13-ADC1BUF25 中的数据

bit 6-2 **SMPI<4:0>**: 中断采样 /DMA 递增速率选择位

当 DMAEN = 1 时:

11111 = 每完成 32 次采样 / 转换操作后将 DMA 地址递增 1
11110 = 每完成 31 次采样 / 转换操作后将 DMA 地址递增 1
...

00001 = 每完成 2 次采样 / 转换操作后将 DMA 地址递增 1
00000 = 每完成 1 次采样 / 转换操作后将 DMA 地址递增 1

当 DMAEN = 0 时:

11111 = 每完成 32 次采样转换时产生中断
11110 = 每完成 31 次采样转换时产生中断
...

00001 = 每完成 2 次采样转换时产生中断
00000 = 每完成 1 次采样转换时产生中断

注 1: 这些位仅在缓冲区采用 FIFO 模式 (BUFREGEN = 0) 时适用。此外, BUFS 仅在 BUFM = 1 时使用。

PIC24FJ256GA412/GB412 系列

寄存器 27-2: AD1CON2: A/D 控制寄存器 2 (续)

- bit 1 **BUFM:** 缓冲区填充模式选择位 ⁽¹⁾
 1 = 在第一次中断时在 ADC1BUF0 处开始进行缓冲区填充, 在下次中断时在 ADC1BUF13 处开始
 0 = 总是在 ADC1BUF0 处开始填充缓冲区
- bit 0 **ALTS:** 交替输入采样模式选择位
 1 = 在第一次采样时使用采样多路开关 A 选择的输入通道, 而在下次采样时使用采样多路开关 B 选择的输入通道
 0 = 总是使用采样多路开关 A 选择的输入通道

注 1: 这些位仅在缓冲区采用 FIFO 模式 (BUFREGEN = 0) 时适用。此外, BUFS 仅在 BUFM = 1 时使用。

寄存器 27-3: AD1CON3: A/D 控制寄存器 3

| | | | | | | | |
|--------|--------|--------|-------|-------|-------|-------|-------|
| R/W-0 | R-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| ADRC | EXTSAM | PUMPEN | SAMC4 | SAMC3 | SAMC2 | SAMC1 | SAMC0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-------|-------|-------|-------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| ADCS7 | ADCS6 | ADCS5 | ADCS4 | ADCS3 | ADCS2 | ADCS1 | ADCS0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **ADRC:** A/D 转换时钟源位
 1 = RC 时钟
 0 = 时钟由系统时钟产生
- bit 14 **EXTSAM:** 扩展采样时间位
 1 = A/D 在 SAMP = 0 之后仍然在采样
 0 = A/D 完成采样
- bit 13 **PUMPEN:** 电荷泵使能位
 1 = 使能开关的电荷泵
 0 = 禁止开关的电荷泵
- bit 12-8 **SAMC<4:0>:** 自动采样时间选择位
 11111 = 31 TAD
 ...
 00001 = 1 TAD
 00000 = 0 TAD
- bit 7-0 **ADCS<7:0>:** A/D 转换时钟选择位
 11111111 = 256 • TCY = TAD
 ...
 00000001 = 2 • TCY = TAD
 00000000 = TCY = TAD

PIC24FJ256GA412/GB412 系列

寄存器 27-4: AD1CON4: A/D 控制寄存器 4

| | | | | | | | |
|--------|-----|-----|-----|-----|-----------------------|-----------------------|-----------------------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |
| U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | — | — | — | DMABL2 ⁽¹⁾ | DMABL1 ⁽¹⁾ | DMABL0 ⁽¹⁾ |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 15-3 **未实现:** 读为 0

bit 2-0 **DMABL<2:0>:** DMA 缓冲区大小选择位 ⁽¹⁾

111 = 为每个模拟输入分配 128 字的缓冲区

110 = 为每个模拟输入分配 64 字的缓冲区

101 = 为每个模拟输入分配 32 字的缓冲区

100 = 为每个模拟输入分配 16 字的缓冲区

011 = 为每个模拟输入分配 8 字的缓冲区

010 = 为每个模拟输入分配 4 字的缓冲区

001 = 为每个模拟输入分配 2 字的缓冲区

000 = 为每个模拟输入分配 1 字的缓冲区

注 1: 只有 AD1CON1<11> = 1 且 AD1CON1<12> = 0 时, 才会使用 DMABL<2:0> 位; 其他情况下, 它们的值会被忽略。

PIC24FJ256GA412/GB412 系列

寄存器 27-5: AD1CON5: A/D 控制寄存器 5

| | | | | | | | |
|--------|-------|--------|-------|-----|-----|--------|--------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| ASEN | LPEN | CTMREQ | BGREQ | — | — | ASINT1 | ASINT0 |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|-----|-----|-----|-------|-------|-------|-------|
| U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | — | — | WM1 | WM0 | CM1 | CM0 |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **ASEN:** 自动扫描使能位
 1 = 使能自动扫描
 0 = 禁止自动扫描
- bit 14 **LPEN:** 低功耗使能位
 1 = 扫描之后使能低功耗
 0 = 扫描之后使能全功耗
- bit 13 **CTMREQ:** CTMU 请求位
 1 = 在 A/D 使能并处于活动状态时使能 CTMU
 0 = 不通过 A/D 使能 CTMU
- bit 12 **BGREQ:** 带隙请求位
 1 = 在 A/D 使能并处于活动状态时使能带隙
 0 = 不通过 A/D 使能带隙
- bit 11-10 **未实现:** 读为 0
- bit 9-8 **ASINT<1:0>:** 自动扫描 (阈值检测) 中断模式位
 11 = 在阈值检测序列完成且发生有效比较之后产生中断
 10 = 在发生有效比较之后产生中断
 01 = 在阈值检测序列完成之后产生中断
 00 = 不产生中断
- bit 7-4 **未实现:** 读为 0
- bit 3-2 **WM<1:0>:** 写模式位
 11 = 保留
 10 = 仅自动比较 (不保存转换结果, 但在发生由 CMx 和 ASINTx 位定义的有效匹配时产生中断)
 01 = 转换并保存 (当发生由 CMx 位定义的匹配时, 转换结果保存到由寄存器位决定的存储单元中)
 00 = 传统操作 (转换数据保存到由缓冲寄存器位决定的存储单元中)
- bit 1-0 **CM<1:0>:** 比较模式位
 11 = 窗外模式 (如果转换结果超出相应缓冲区对定义的窗口, 则发生有效匹配)
 10 = 窗内模式 (如果转换结果处于相应缓冲区对定义的窗口中, 则发生有效匹配)
 01 = 大于模式 (如果结果大于相应缓冲寄存器中的值, 则发生有效匹配)
 00 = 小于模式 (如果结果小于相应缓冲寄存器中的值, 则发生有效匹配)

PIC24FJ256GA412/GB412 系列

寄存器 27-6: AD1CHS: A/D 采样选择寄存器

| | | | | | | | |
|--------|--------|--------|--------|--------|--------|--------|--------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| CH0NB2 | CH0NB1 | CH0NB0 | CH0SB4 | CH0SB3 | CH0SB2 | CH0SB1 | CH0SB0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|--------|--------|--------|--------|--------|--------|--------|--------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| CH0NA2 | CH0NA1 | CH0NA0 | CH0SA4 | CH0SA3 | CH0SA2 | CH0SA1 | CH0SA0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 15-13 **CH0NB<2:0>**: 采样多路开关 B 的通道 0 的反相输入选择位

1xx = 未实现

011 = 未实现

010 = AN1

001 = 未实现

000 = VREF-/AVSS

bit 12-8 **CH0SB<4:0>**: 采样多路开关 B 的通道 0 的同相输入选择位
关于可用的选项, 请参见表 27-2。

bit 7-5 **CH0NA<2:0>**: 采样多路开关 A 的通道 0 的反相输入选择位
与 CH0NB<2:0> 定义相同。

bit 4-0 **CH0SA<4:0>**: 采样多路开关 A 的通道 0 的同相输入选择位
与 CH0SB<4:0> 定义相同。

表 27-2: 同相通道选择选项 (CH0SA<4:0> 或 CH0SB<4:0>)

| CH0SA<4:0> 或 CH0SB<4:0> | 模拟通道 | CH0SA<4:0> 或 CH0SB<4:0> | 模拟通道 |
|-------------------------|---------------------------|-------------------------|------|
| 11111 | VBAT/2 ⁽¹⁾ | 01111 | AN15 |
| 11110 | AVDD ⁽¹⁾ | 01110 | AN14 |
| 11101 | AVSS ⁽¹⁾ | 01101 | AN13 |
| 11100 | VBG ⁽¹⁾ | 01100 | AN12 |
| 11011 | 保留 | 01011 | AN11 |
| 11010 | 保留 | 01010 | AN10 |
| 11001 | CTMU | 01001 | AN9 |
| 11000 | CTMU 温度传感器 ⁽²⁾ | 01000 | AN8 |
| 10111 | AN23 ⁽³⁾ | 00111 | AN7 |
| 10110 | AN22 ⁽³⁾ | 00110 | AN6 |
| 10101 | AN21 ⁽³⁾ | 00101 | AN5 |
| 10100 | AN20 ⁽³⁾ | 00100 | AN4 |
| 10011 | AN19 ⁽³⁾ | 00011 | AN3 |
| 10010 | AN18 ⁽³⁾ | 00010 | AN2 |
| 10001 | AN17 ⁽³⁾ | 00001 | AN1 |
| 10000 | AN16 ⁽³⁾ | 00000 | AN0 |

注 1: 这些输入通道不具有相应的进行存储器映射的结果缓冲区。

2: 温度传感器不要求 AD1CTMENL<13> 置 1。

3: 这些通道在 64 引脚器件上未实现。

PIC24FJ256GA412/GB412 系列

寄存器 27-7: ANCFG: A/D 带隙参考电压配置⁽¹⁾

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|---------|---------|--------|-------|--------|-------|
| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | VBG6USB | VBG2CMP | VBGDAC | VBGAN | VBGADC | VBGEN |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-6 **未实现:** 读为 0
- bit 5 **VBG6USB:** USB OTG VBG/6 输入使能位
 1 = 使能带隙电压除以 6 的参考电压 (VBG/6)
 0 = 禁止带隙电压除以 6 的参考电压 (VBG/6)
- bit 4 **VBG2CMP:** 比较器 VBG/2 输入使能位
 1 = 使能带隙电压除以 2 的参考电压 (VBG/2)
 0 = 禁止带隙电压除以 2 的参考电压 (VBG/2)
- bit 3 **VBGDAC:** DAC 输入带隙参考电压使能位
 1 = 使能带隙参考电压 (VBG)
 0 = 禁止带隙参考电压 (VBG)
- bit 2 **VBGAN:** 模拟模块 VBG 输入使能位
 1 = 使能带隙参考电压 (VBG)
 0 = 禁止带隙参考电压 (VBG)
- bit 1 **VBGADC:** A/D 输入 VBG 使能位
 1 = 使能带隙参考电压 (VBG)
 0 = 禁止带隙参考电压 (VBG)
- bit 0 **VBGEN:** 一般资源 VBG 使能位
 1 = 使能带隙参考电压 (VBG)
 0 = 禁止带隙参考电压 (VBG)

注 1: 带隙参考电压在有模块请求时自动使能, 在这些模块被禁止或不需要它们时禁止。各个控制位可用于手动控制带隙参考电压。这些位的状态并不一定反映关联的参考电压的状态, 不应将它们用作状态标志。

PIC24FJ256GA412/GB412 系列

寄存器 27-8: AD1CHITH: A/D 扫描比较命中寄存器 (高位字)

| | | | | | | | |
|---------------------------|-------|-------|-------|-------|-------|---------------------------|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| — | — | — | — | — | — | CHH<25:24> ⁽¹⁾ | |
| bit 15 | | | | | | bit 8 | |
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| CHH<23:16> ⁽¹⁾ | | | | | | | |
| bit 7 | | | | | | bit 0 | |

图注:

| | | |
|--------------|---------|----------------|
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |
| | | x = 未知 |

bit 15-10 **未实现:** 读为 0

bit 9-0 **CHH<25:16>:** A/D 比较命中位 ⁽¹⁾

如果 CM<1:0> = 11:

1 = A/D 结果缓冲区 n 已写入数据或已发生匹配

0 = A/D 结果缓冲区 n 尚未写入数据

对于 CM<1:0> 的所有其他值:

1 = A/D 结果通道 n 上发生了匹配

0 = A/D 结果通道 n 上未发生匹配

注 1: 这些位在 64 引脚器件上未实现, 读为 0。

寄存器 27-9: AD1CHITL: A/D 扫描比较命中寄存器 (低位字)

| | | | | | | | |
|-----------|-------|-------|-------|-------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| CHH<15:8> | | | | | | | |
| bit 15 | | | | | | bit 8 | |
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| CHH<7:0> | | | | | | | |
| bit 7 | | | | | | bit 0 | |

图注:

| | | |
|--------------|---------|----------------|
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |
| | | x = 未知 |

bit 15-0 **CHH<15:0>:** A/D 比较命中位

如果 CM<1:0> = 11:

1 = A/D 结果缓冲区 n 已写入数据或已发生匹配

0 = A/D 结果缓冲区 n 尚未写入数据

对于 CM<1:0> 的所有其他值:

1 = A/D 结果通道 n 上发生了匹配

0 = A/D 结果通道 n 上未发生匹配

PIC24FJ256GA412/GB412 系列

寄存器 27-10: AD1CSSH: A/D 输入扫描选择寄存器 (高位字)

| | | | | | | | |
|---------------------------|------------|-------|-------|-------|-------|------------|-------|
| U-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| — | CSS<30:28> | | | — | — | CSS<25:24> | |
| bit 15 | | | | | | bit 8 | |
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| CSS<23:16> ⁽¹⁾ | | | | | | | |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **未实现:** 读为 0
- bit 14-12 **CSS<30:28>:** A/D 输入扫描选择位
 1 = 输入扫描时包含相应的内部通道
 0 = 输入扫描时跳过通道
- bit 11-10 **未实现:** 读为 0
- bit 9-8 **CSS<25:24>:** A/D 输入扫描选择位
 1 = 输入扫描时包含相应的内部通道
 0 = 输入扫描时跳过通道
- bit 7-0 **CSS<23:16>:** A/D 输入扫描选择位 ⁽¹⁾
 1 = 输入扫描时包含相应的 A/D 通道
 0 = 输入扫描时跳过通道
- bit 10-0 **未实现:** 读为 0

注 1: 这些位在 64 引脚器件上未实现, 读为 0。

寄存器 27-11: AD1CSSL: A/D 输入扫描选择寄存器 (低位字)

| | | | | | | | |
|-----------|-------|-------|-------|-------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| CSS<15:8> | | | | | | | |
| bit 15 | | | | | | bit 8 | |
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| CSS<7:0> | | | | | | | |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-0 **CSS<15:0>:** A/D 输入扫描选择位
 1 = 输入扫描时包含相应的 A/D 通道
 0 = 输入扫描时跳过通道

PIC24FJ256GA412/GB412 系列

寄存器 27-12: AD1CTMENH: A/D CTMU 使能寄存器 (高位字)

| | | | | | | | |
|-----------------------------|--------------|-------|-------|-------|-------|--------------|-------|
| U-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| — | CTMEN<30:28> | | | — | — | CTMEN<25:24> | |
| bit 15 | | | | bit 8 | | | |
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| CTMEN<23:16> ⁽¹⁾ | | | | | | | |
| bit 7 | | | | bit 0 | | | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 未实现: 读为 0
- bit 14-12 **CTMEN<30:28>**: 转换期间 CTMU 使能位
 1 = 在转换期间使能 CTMU 并连接到选定的内部通道
 0 = CTMU 不连接到该通道
- bit 11-10 未实现: 读为 0
- bit 9-8 **CTMEN<25:24>**: 转换期间 CTMU 使能位
 1 = 在转换期间使能 CTMU 并连接到选定的内部通道
 0 = CTMU 不连接到该通道
- bit 7-0 **CTMEN<23:16>**: 转换期间 CTMU 使能位⁽¹⁾
 1 = 在转换期间使能 CTMU 并连接到选定的 A/D 通道
 0 = CTMU 不连接到该通道

注 1: 这些位在 64 引脚器件上未实现, 读为 0。

寄存器 27-13: AD1CTMENL: A/D CTMU 使能寄存器 (低位字)

| | | | | | | | |
|-------------|-------|-------|-------|-------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| CTMEN<15:8> | | | | | | | |
| bit 15 | | | | bit 8 | | | |
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| CTMEN<7:0> | | | | | | | |
| bit 7 | | | | bit 0 | | | |

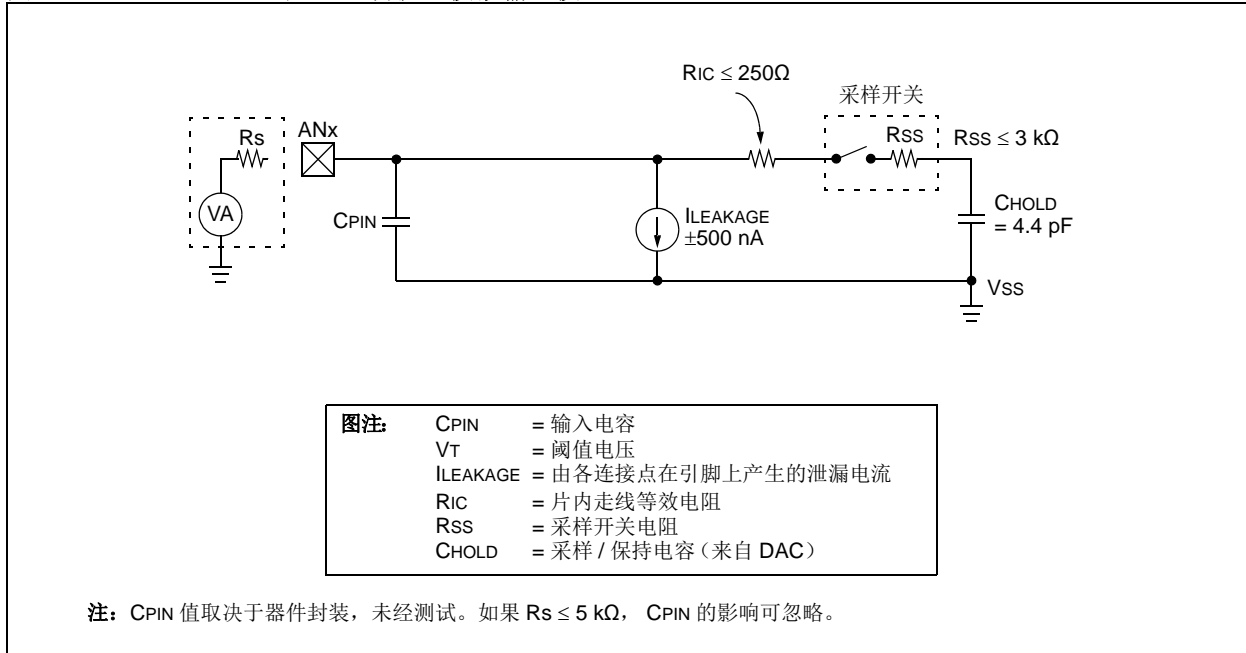
图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-0 **CTMEN<15:0>**: 转换期间 CTMU 使能位
 1 = 在转换期间使能 CTMU 并连接到选定的 A/D 通道
 0 = CTMU 不连接到该通道

PIC24FJ256GA412/GB412 系列

图 27-3: 10 位 A/D 转换器模拟输入模型



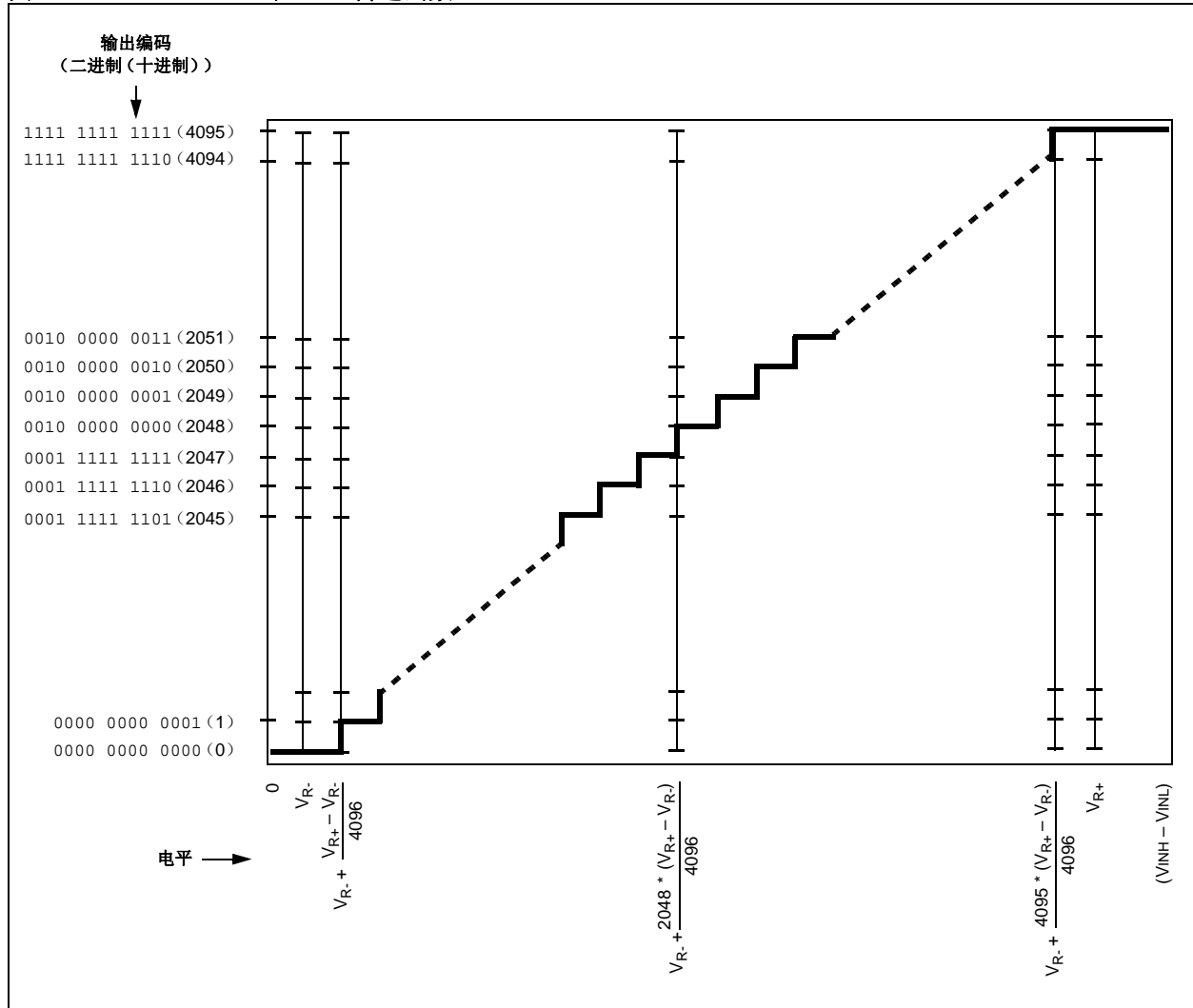
公式 27-1: A/D 转换时钟周期

$$T_{AD} = T_{CY} (ADCS + 1)$$

$$ADCS = \frac{T_{AD}}{T_{CY}} - 1$$

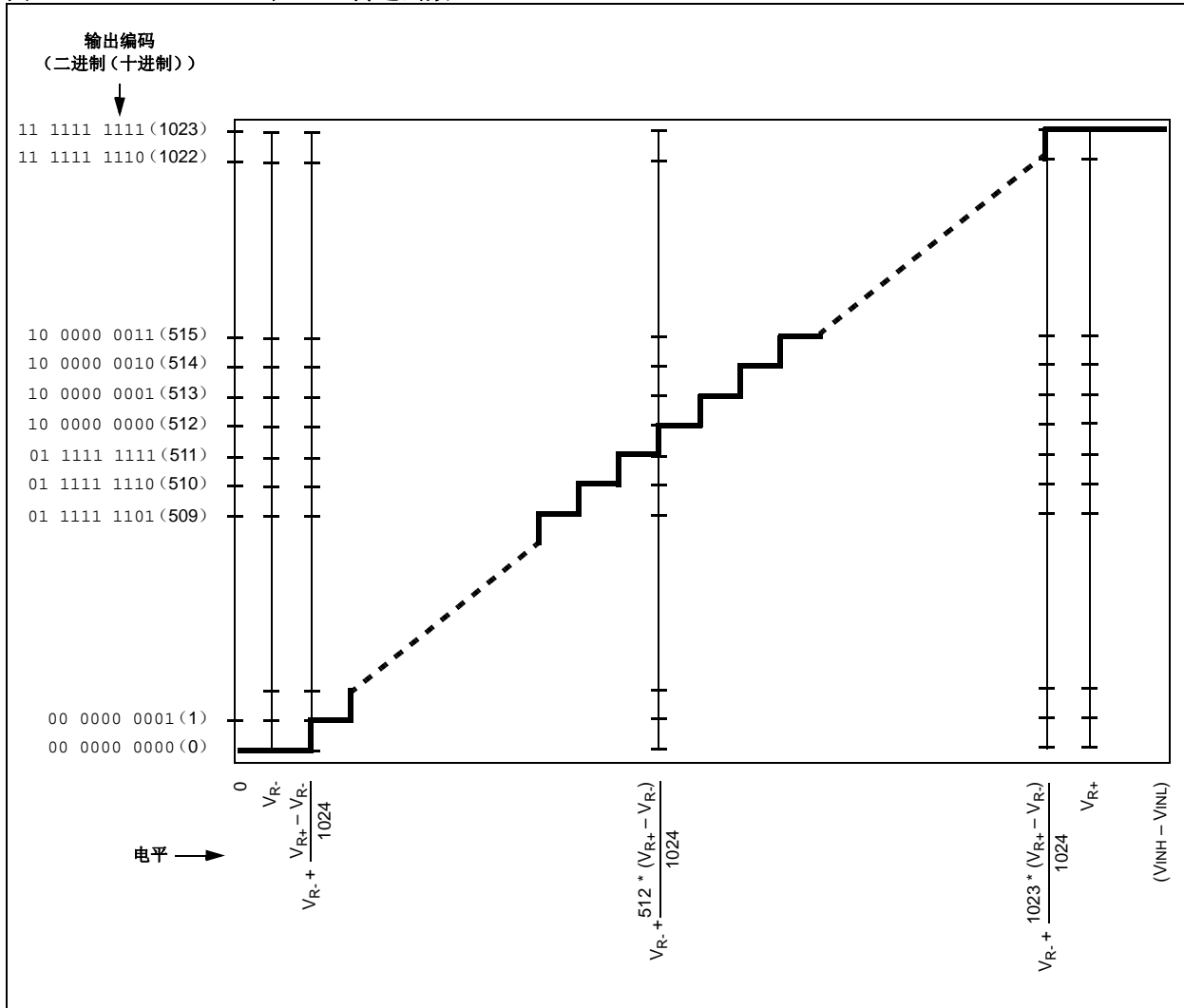
注: 基于 $T_{cy} = 2/F_{osc}$ ；打盹模式和 PLL 被禁止。

图 27-4: 12 位 A/D 传递函数



PIC24FJ256GA412/GB412 系列

图 27-5: 10 位 A/D 传递函数



PIC24FJ256GA412/GB412 系列

28.0 10 位数模转换器 (DAC)

注： 本数据手册总结了 PIC24F 系列器件的特性。但是不应把本手册当作无所不包的参考大全来使用。更多信息，请参见《dsPIC33/PIC24 系列参考手册》的“10 位数模转换器 (DAC)” (DS39615)。该数据手册中的信息取代 FRM 中的信息。

PIC24FJ256GA412/GB412 系列器件包含了用于基于数字数据生成模拟输出的 10 位数模转换器 (DAC)。图 28-1 给出了 DAC 的简化框图。

DAC 可以根据以下公式，基于数字输入代码生成模拟输出电压：

$$V_{DAC} = \frac{V_{DACREF} \times DACxDAT}{1024}$$

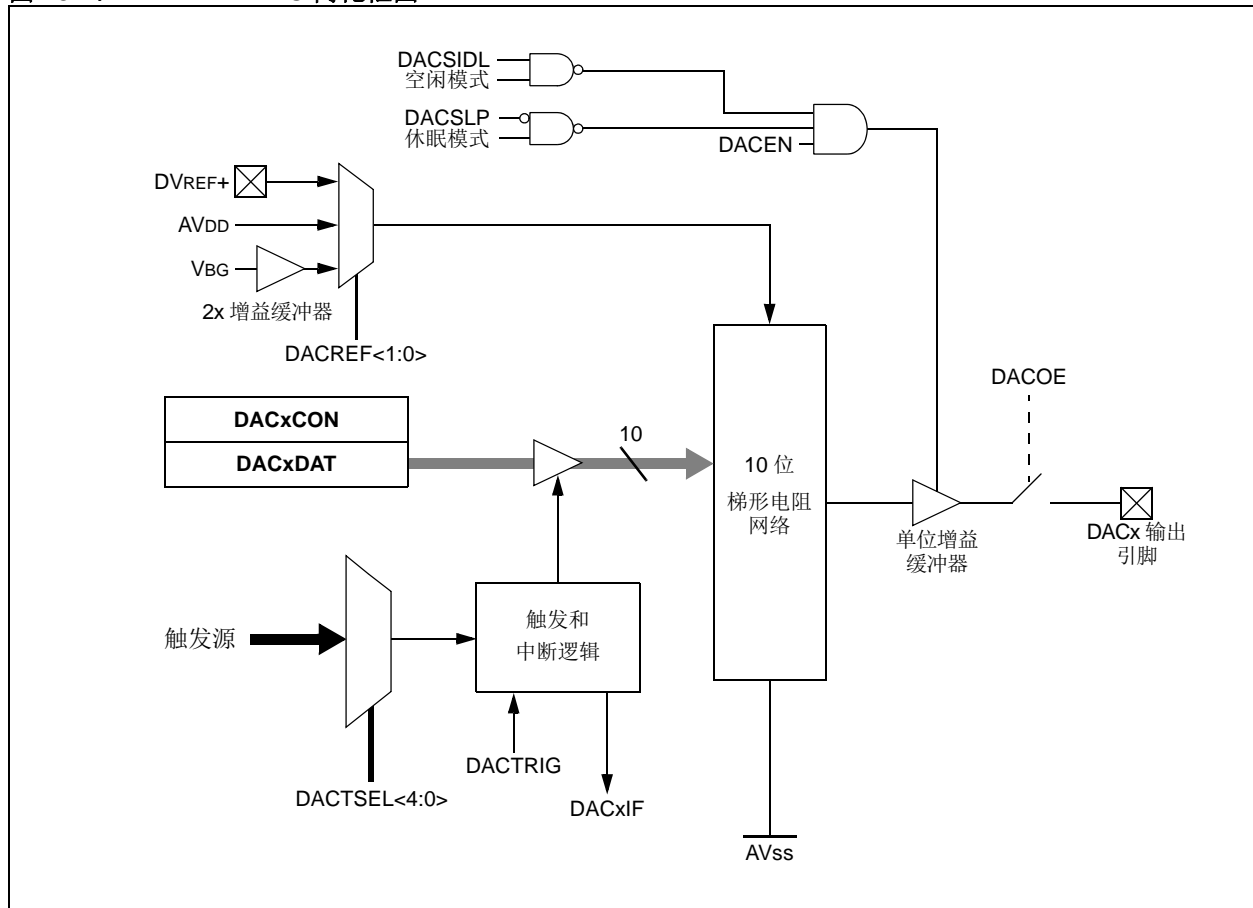
其中， V_{DAC} 是模拟输出电压， V_{DACREF} 是通过 $DACREF<1:0>$ 选择的参考电压。

DAC 具有以下特性：

- 高精度 10 位梯形电阻网络，用于实现高精度
- 快速稳定时间，支持 1 Msps 有效采样速率
- 缓冲输出电压
- 3 个用户可选的参考电压选项
- 多个转换触发选项，以及 1 个手动写操作时转换选项
- 左对齐和右对齐输入数据选项
- 用户可选的休眠和空闲模式操作

在使用 DAC 时，需要将 $DACx$ 输出引脚的 $ANSx$ 和 $TRISx$ 位置 1，以将它配置为模拟输出。更多信息，请参见第 11.2 节“配置模拟端口引脚 ($ANSx$)”。

图 28-1: DAC 简化框图



PIC24FJ256GA412/GB412 系列

寄存器 28-1: DAC1CON: DAC 控制寄存器

| | | | | | | | |
|--------|-----|---------|--------|-------|-----|-----|---------|
| R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 |
| DACEN | — | DACSIDL | DACSLP | DACFM | — | — | DACTRIG |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|----------|----------|----------|----------|----------|---------|---------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| DACOE | DACTSEL4 | DACTSEL3 | DACTSEL2 | DACTSEL1 | DACTSEL0 | DACREF1 | DACREF0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **DACEN:** DAC 使能位
 1 = 使能模块
 0 = 禁止模块
- bit 14 **未实现:** 读为 0
- bit 13 **DACSIDL:** DAC 外设空闲模式停止位
 1 = 当器件进入空闲模式时, 模块停止工作
 0 = 在空闲模式下模块继续工作
- bit 12 **DACSLP:** 休眠期间 DAC 使能外设位
 1 = 在休眠模式期间 DAC 继续输出 DACxDAT 的最新值
 0 = DAC 在休眠模式下掉电; DACx 输出引脚由 TRISx 和 LATx 位控制
- bit 11 **DACFM:** DAC 数据格式选择位
 1 = 数据左对齐 (数据存储在 DACxDAT<15:6> 中)
 0 = 数据右对齐 (数据存储在 DACxDAT<9:0> 中)
- bit 10-9 **未实现:** 读为 0
- bit 8 **DACTRIG:** DAC 触发输入使能位
 1 = 在发生由 DACTSEL<4:0> 选择的事件时, 模拟输出值发生更新
 0 = 一旦写入 DACxDAT, 模拟输出值即更新 (DAC 触发会被忽略)
- bit 7 **DACOE:** DAC 输出使能位
 1 = 模拟输出电压驱动到 DAC 引脚上
 0 = 模拟输出电压不送至引脚 (引脚上的电压悬空)

注 1: 每当使能 DAC 时, 会自动使能内部带隙参考电压。

PIC24FJ256GA412/GB412 系列

寄存器 28-1: DAC1CON: DAC 控制寄存器 (续)

| | |
|---------|---|
| bit 6-2 | DACTSEL<4:0> : DAC 触发源选择位 |
| | 11111 |
| | ... = 未实现 |
| | 10010 |
| | 10001 = 外部中断 1 (INT1) |
| | 10000 = SCCP7 |
| | 01111 = SCCP6 |
| | 01110 = SCCP5 |
| | 01101 = SCCP4 |
| | 01100 = M CCP3 |
| | 01011 = M CCP2 |
| | 01010 = M CCP1 |
| | 01001 = 未实现 |
| | 01000 = Timer5 匹配 |
| | 00111 = Timer4 匹配 |
| | 00110 = Timer3 匹配 |
| | 00101 = Timer2 匹配 |
| | 00100 = Timer1 匹配 |
| | 00011 = A/D 转换完成 |
| | 00010 = 比较器 3 触发 |
| | 00001 = 比较器 2 触发 |
| | 00000 = 比较器 1 触发 |
| bit 1-0 | DACREF<1:0> : DAC 参考源选择位 |
| | 11 = 2.4V 内部带隙 (2 * V _{BG}) (1) |
| | 10 = AV _{DD} |
| | 01 = DV _{REF+} |
| | 00 = 不连接参考电压 (功耗最低, 但没有 DAC 功能) |

注 1: 每当使能 DAC 时, 会自动使能内部带隙参考电压。

PIC24FJ256GA412/GB412 系列

注:

PIC24FJ256GA412/GB412 系列

29.0 三比较器模块

注： 本数据手册总结了 PIC24F 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。更多信息，请参见《dsPIC33/PIC24 系列参考手册》的“可扩展比较器模块”（DS39734）。该数据手册中的信息取代 FRM 中的信息。

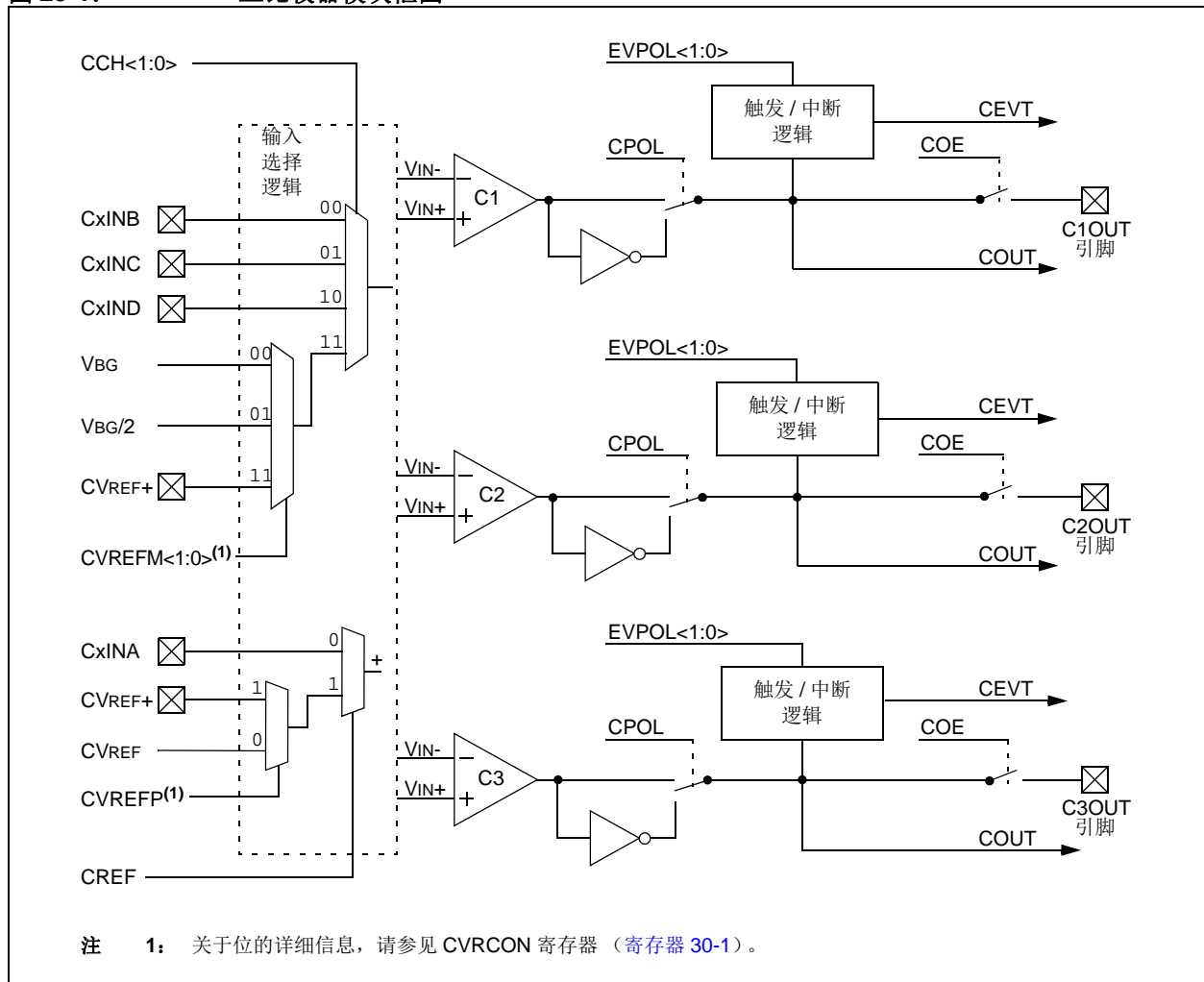
三比较器模块提供了三个双输入的比较器。比较器的输入可以配置为使用以下输入：5 个外部模拟输入（CxINA、CxINB、CxINC、CxIND 和 VREF+）中的任意一个输入，以及来自内部带隙参考电压或比较器参考电压发生器（VBG、VBG/2 和 CVREF）之一的参考电压输入。

比较器输出可能直接连接到 CxOUT 引脚。当相应的 COE 位等于 1 时，I/O 引脚逻辑使比较器的不同步输出能够在引脚上使用。

图 29-1 给出了该模块的简化框图。图 29-2 给出了各种可能的比较器配置的框图。

每个比较器都有自己的控制寄存器 CMxCON（寄存器 29-1），用于使能和配置其操作。所有 3 个比较器的输出和事件状态在 CMSTAT 寄存器（寄存器 29-2）中提供。

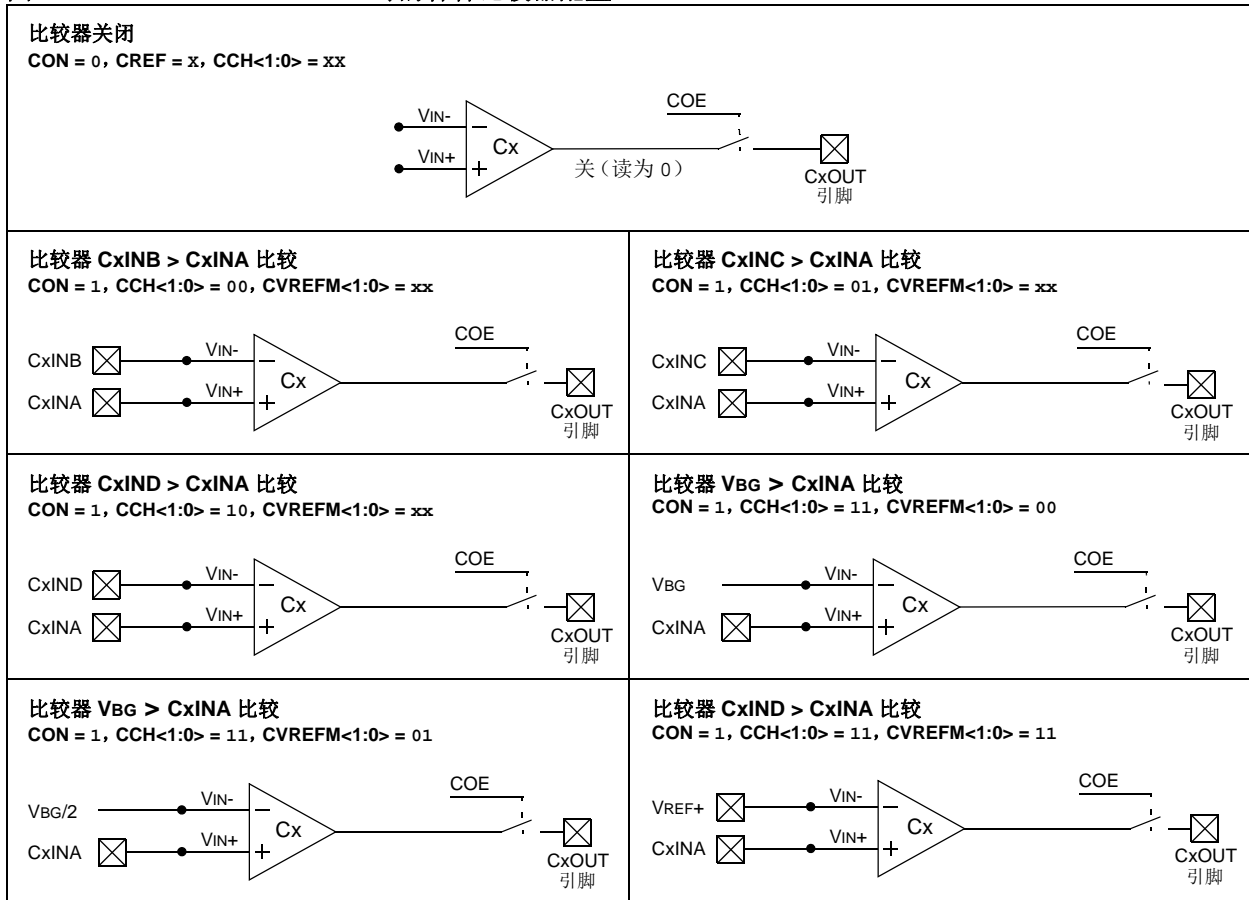
图 29-1: 三比较器模块框图



注 1: 关于位的详细信息，请参见 CVRCON 寄存器（寄存器 30-1）。

PIC24FJ256GA412/GB412 系列

图 29-2: CREF = 0 时的各种比较器配置



PIC24FJ256GA412/GB412 系列

图 29-3: $CREF = 1$ 且 $CVREFP = 0$ 时的各种比较器配置

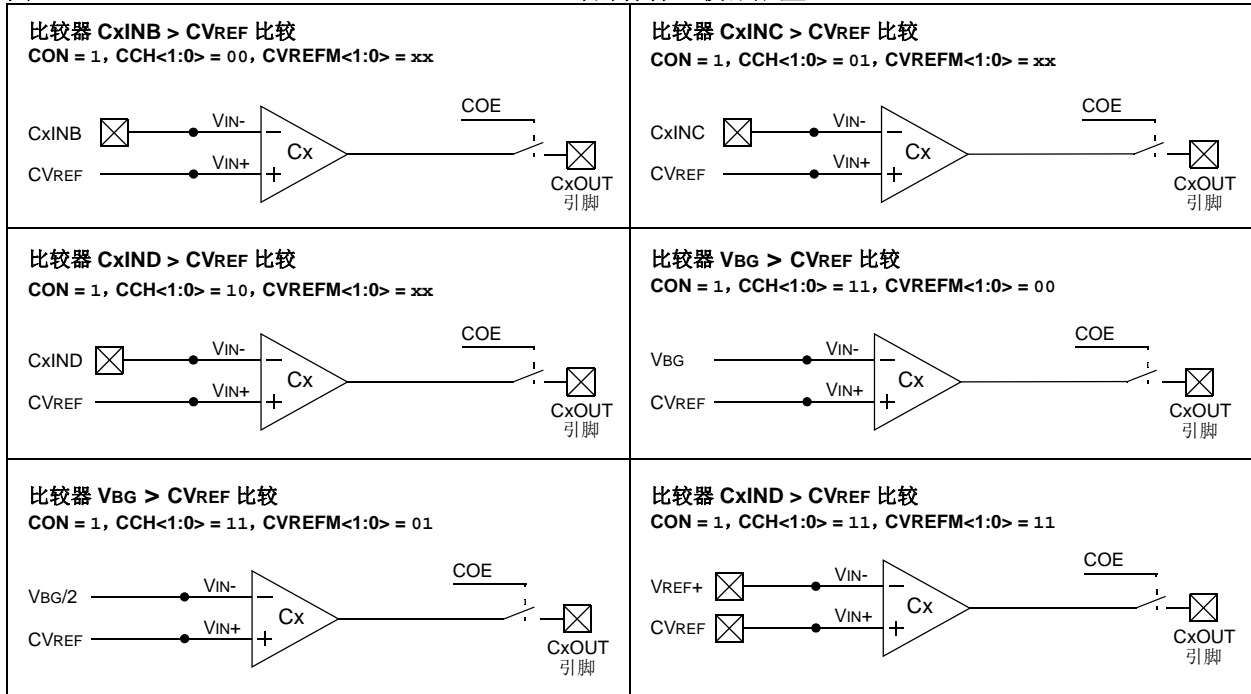
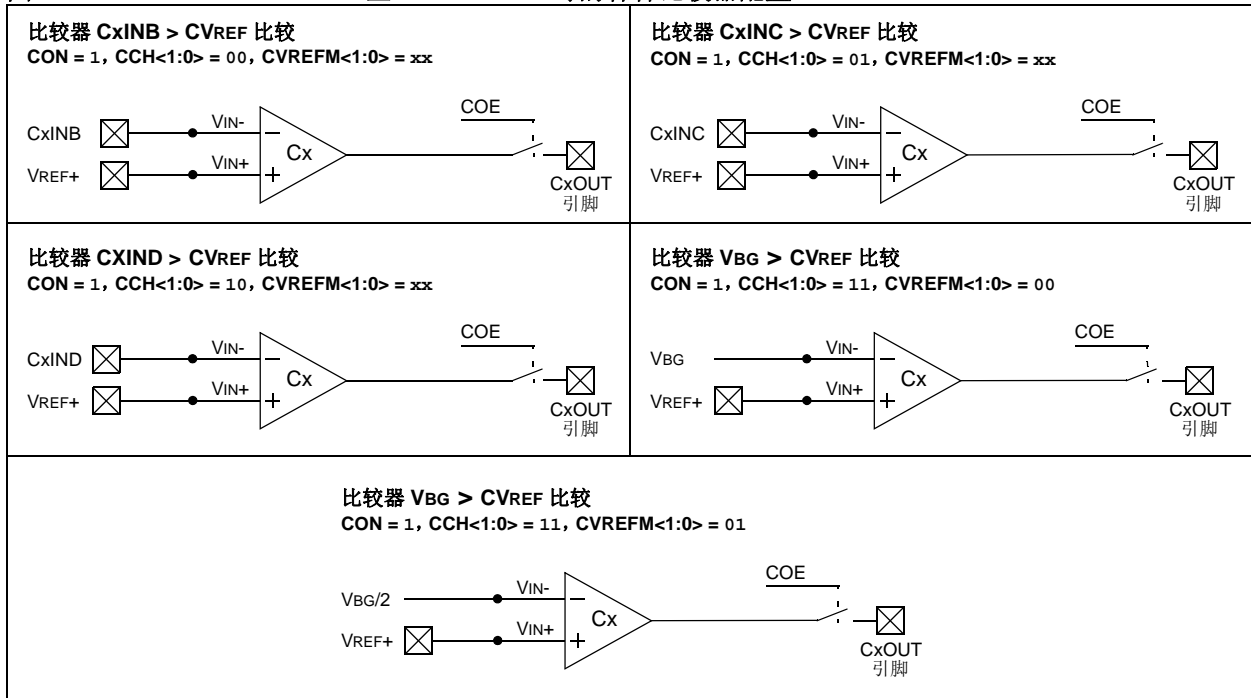


图 29-4: $CREF = 1$ 且 $CVREFP = 1$ 时的各种比较器配置



PIC24FJ256GA412/GB412 系列

寄存器 29-1: **CMxCON: 比较器 x 控制寄存器 (比较器 1 至 3)**

| | | | | | | | |
|--------|-------|-------|-----|-----|-----|-----------|----------|
| R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | U-0 | R/W-0, HS | R-0, HSC |
| CON | COE | CPOL | — | — | — | CEVT | COUT |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|--------|--------|-----|-------|-----|-----|-------|-------|
| R/W-0 | R/W-0 | U-0 | R/W-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| EVPOL1 | EVPOL0 | — | CREF | — | — | CCH1 | CCH0 |
| bit 7 | | | | | | bit 0 | |

| | | |
|--------------|--------------|------------------|
| 图注: | HS = 硬件置 1 位 | HSC = 硬件置 1/ 清零位 |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |
| | | x = 未知 |

- bit 15 **CON:** 比较器使能位
 1 = 使能比较器
 0 = 禁止比较器
- bit 14 **COE:** 比较器输出使能位
 1 = 比较器输出出现在 CxOUT 引脚上
 0 = 比较器输出仅在内部有效
- bit 13 **CPOL:** 比较器输出极性选择位
 1 = 比较器输出反相
 0 = 比较器输出同相
- bit 12-10 **未实现:** 读为 0
- bit 9 **CEVT:** 比较器事件位
 1 = 发生了由 EVPOL<1:0> 定义的比较器事件; 后续的触发和中断被禁止, 直到该位被清零
 0 = 未发生比较器事件
- bit 8 **COUT:** 比较器输出位
当 CPOL = 0 时:
 1 = $V_{IN+} > V_{IN-}$
 0 = $V_{IN+} < V_{IN-}$
当 CPOL = 1 时:
 1 = $V_{IN+} < V_{IN-}$
 0 = $V_{IN+} > V_{IN-}$
- bit 7-6 **EVPOL<1:0>:** 触发 / 事件 / 中断极性选择位
 11 = 在比较器输出发生任何变化时产生触发 / 事件 / 中断 (当 CEVT = 0 时)
 10 = 在比较器输出发生跳变时产生触发 / 事件 / 中断:
 如果 CPOL = 0 (极性同相):
 仅限从高至低跳变。
 如果 CPOL = 1 (极性反相):
 仅限从低至高跳变。
 01 = 在比较器输出发生跳变时产生触发 / 事件 / 中断:
 如果 CPOL = 0 (极性同相):
 仅限从低至高跳变。
 如果 CPOL = 1 (极性反相):
 仅限从高至低跳变。
 00 = 禁止产生触发 / 事件 / 中断
- bit 5 **未实现:** 读为 0

PIC24FJ256GA412/GB412 系列

寄存器 29-1: CMxCON: 比较器 x 控制寄存器 (比较器 1 至 3) (续)

- bit 4 **CREF:** 比较器参考电压选择位 (同相输入)
 1 = 同相输入连接到内部 CVREF 电压
 0 = 同相输入连接到 CxINA 引脚
- bit 3-2 **未实现:** 读为 0
- bit 1-0 **CCH<1:0>:** 比较器通道选择位
 11 = 比较器的反相输入连接到由 CVRCON 寄存器中的 CVREFM<1:0> 位指定的内部可选参考电压
 10 = 比较器的反相输入连接到 CxIND 引脚
 01 = 比较器的反相输入连接到 CxINC 引脚
 00 = 比较器的反相输入连接到 CxINB 引脚

寄存器 29-2: CMSTAT: 比较器模块状态寄存器

| | | | | | | | |
|--------|-----|-----|-----|-----|----------|----------|----------|
| R/W-0 | U-0 | U-0 | U-0 | U-0 | R-0, HSC | R-0, HSC | R-0, HSC |
| CMIDL | — | — | — | — | C3EVT | C2EVT | C1EVT |
| bit 15 | | | | | bit 8 | | |

| | | | | | | | |
|-------|-----|-----|-----|-----|----------|----------|----------|
| U-0 | U-0 | U-0 | U-0 | U-0 | R-0, HSC | R-0, HSC | R-0, HSC |
| — | — | — | — | — | C3OUT | C2OUT | C1OUT |
| bit 7 | | | | | bit 0 | | |

| | |
|--------------|------------------|
| 图注: | HSC = 硬件置 1/ 清零位 |
| R = 可读位 | W = 可写位 |
| -n = POR 时的值 | U = 未实现位, 读为 0 |
| | 1 = 置 1 |
| | 0 = 清零 |
| | x = 未知 |

- bit 15 **CMIDL:** 比较器空闲模式停止位
 1 = 当器件进入空闲模式时, 所有比较器停止工作
 0 = 在空闲模式下所有已使能的比较器继续工作
- bit 14-11 **未实现:** 读为 0
- bit 10 **C3EVT:** 比较器 3 事件状态位 (只读)
 显示比较器 3 的当前事件状态 (CM3CON<9>)。
- bit 9 **C2EVT:** 比较器 2 事件状态位 (只读)
 显示比较器 2 的当前事件状态 (CM2CON<9>)。
- bit 8 **C1EVT:** 比较器 1 事件状态位 (只读)
 显示比较器 1 的当前事件状态 (CM1CON<9>)。
- bit 7-3 **未实现:** 读为 0
- bit 2 **C3OUT:** 比较器 3 输出状态位 (只读)
 显示比较器 3 的当前输出状态 (CM3CON<8>)。
- bit 1 **C2OUT:** 比较器 2 输出状态位 (只读)
 显示比较器 2 的当前输出状态 (CM2CON<8>)。
- bit 0 **C1OUT:** 比较器 1 输出状态位 (只读)
 显示比较器 1 的当前输出状态 (CM1CON<8>)。

PIC24FJ256GA412/GB412 系列

注:

PIC24FJ256GA412/GB412 系列

30.0 比较器参考电压

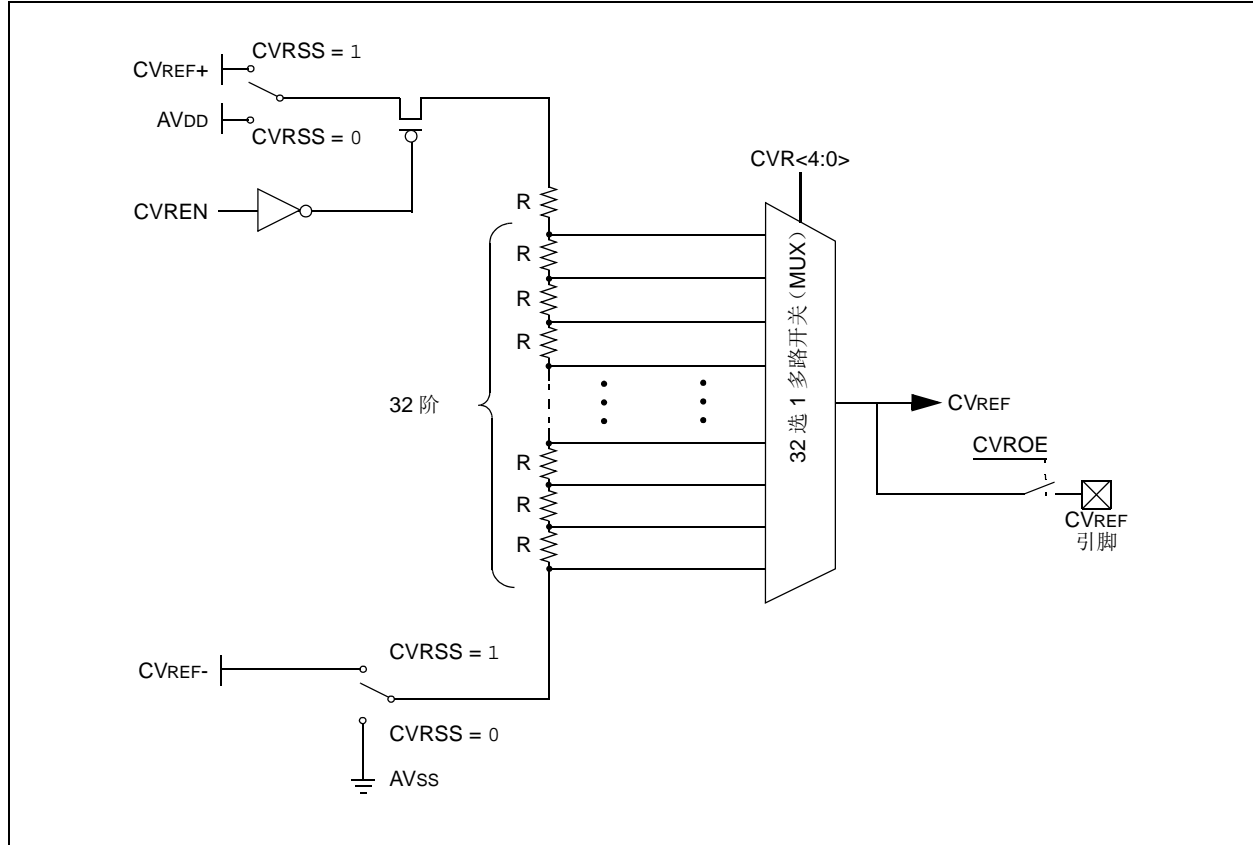
注： 本数据手册总结了 PIC24F 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。更多信息，请参见《dsPIC33/PIC24 系列参考手册》的“双比较器模块”（DS39710）。该数据手册中的信息取代 FRM 中的信息。

30.1 配置比较器参考电压

比较器参考电压模块是通过 CVRCON 寄存器（寄存器 30-1）来控制的。比较器参考电压模块提供一系列输出电压，具有 32 个不同的电压。比较器参考电压模块的电压源可以来自 VDD 和 VSS，也可以来自外部 CVREF+ 和 CVREF- 引脚。电压源由 CVRSS 位（CVRCON<5>）选择。

在更改 CVREF 输出值时，必须考虑比较器参考电压的稳定时间。

图 30-1: 比较器参考电压框图



PIC24FJ256GA412/GB412 系列

寄存器 30-1: **CVRCON**: 比较器参考电压控制寄存器

| | | | | | | | |
|--------|-----|-----|-----|-----|--------|---------|---------|
| U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | — | — | — | CVREFP | CVREFM1 | CVREFM0 |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|-------|-------|-------|-------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| CVREN | CVROE | CVRSS | CVR4 | CVR3 | CVR2 | CVR1 | CVR0 |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15-11 **未实现:** 读为 0
- bit 10 **CVREFP:** 比较器参考电压选择位 (仅在 CREF 为 1 时有效)
 1 = VREF+ 用作比较器的参考电压
 0 = 该模块内的 CVR<4:0> 位 (5 位 DAC) 提供比较器的参考电压
- bit 9-8 **CVREFM<1:0>:** 比较器电压带隙参考电压源选择位 (仅在 CCH<1:0> = 11 时有效)
 00 = 提供带隙电压作为比较器的输入
 01 = 提供带隙电压除以 2 作为比较器的输入
 10 = 保留
 11 = 提供 VREF+ 引脚作为比较器的输入
- bit 7 **CVREN:** 比较器参考电压使能位
 1 = CVREF 电路上电
 0 = CVREF 电路断电
- bit 6 **CVROE:** 比较器 VREF 输出使能位
 1 = CVREF 电压从 CVREF 引脚输出
 0 = CVREF 电压从 CVREF 引脚断开
- bit 5 **CVRSS:** 比较器 VREF 源选择位
 1 = 比较器参考电压源, CVRSRC = VREF+ - VREF-
 0 = 比较器参考电压源, CVRSRC = AVDD - AVSS
- bit 4-0 **CVR<4:0>:** 比较器 VREF 值选择位
 $CVREF = (CVR<4:0>/32) \cdot (CVRSSRC)$

31.0 充电时间测量单元 (CTMU)

注： 本数据手册总结了 PIC24F 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。关于充电时间测量单元的更多信息，请参见《dsPIC33/PIC24 系列参考手册》的“带阈值检测功能的充电时间测量单元 (CTMU)” (DS39743)。

充电时间测量单元 (CTMU) 是一个灵活的模拟模块，它提供电荷测量、脉冲源之间的精确时间差测量，以及异步脉冲生成。它的主要特性包括：

- 13 个外部边沿输入触发源
- 每个边沿源的极性控制
- 边沿顺序控制
- 边沿电平或边沿跳变响应控制
- 1 纳秒的时间测量分辨率
- 适合电容测量的精确电流源

CTMU 可与其他片上模拟模块一起，用于精确测量时间、电容以及电容的相对变化，或生成独立于系统时钟的输出脉冲。CTMU 模块是与电容式触摸传感器接口的理想选择。

CTMU 通过 3 个寄存器进行控制：CTMUCON1L、CTMUCON1H 和 CTMUCON2L。CTMUCON1L 用于使能模块和控制 CTMU 的工作模式、边沿顺序和电流源控制。CTMUCON1H 用于控制边沿源选择和边沿源极性选择。CTMUCON2L 寄存器用于控制电流源的复位和放电。

31.1 测量电容

CTMU 模块通过生成宽度和两个独立输入通道上的边沿事件间的时间差相等的输出脉冲，来测量电容。两个输入通道的脉冲边沿事件都可以从 4 个来源选择：两个内部外设模块 (OC1 和 Timer1) 和最多 13 个外部引脚 (CTED1 至 CTED13)。该脉冲和该模块的精确电流源一起使用，可根据以下关系计算电容：

公式 31-1:

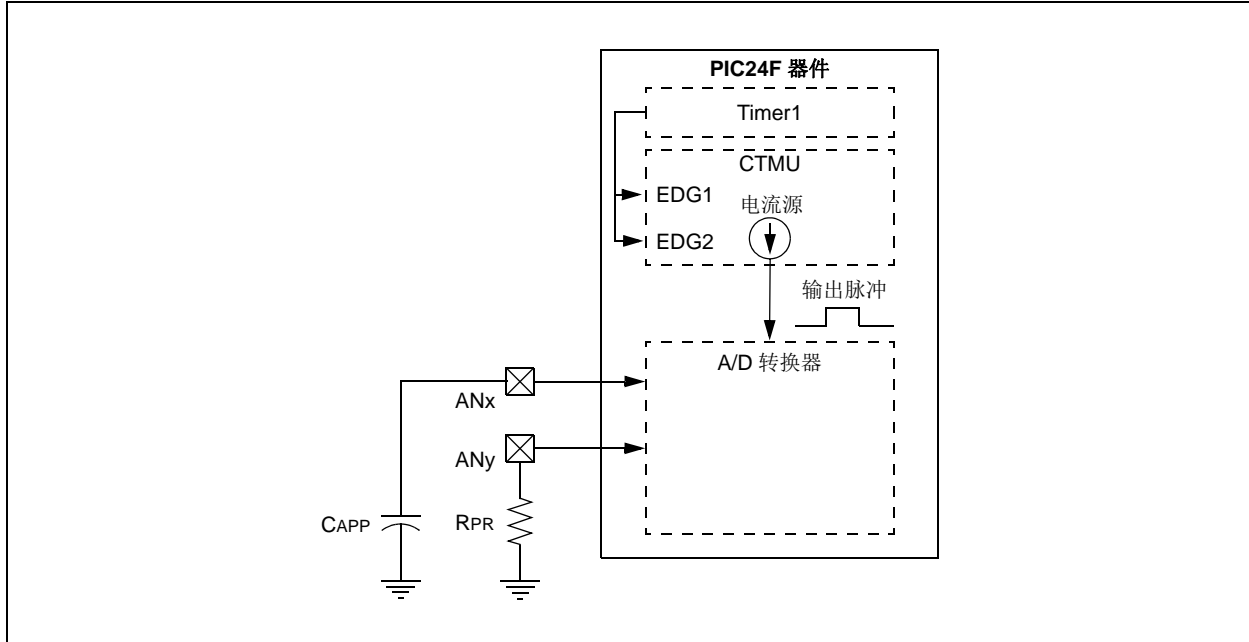
$$I = C \cdot \frac{dV}{dT}$$

测量电容时，A/D 转换器在 CTMU 输出脉冲结束后对其某个输入通道上的外部电容 (CAPP) 进行采样。一个高精度电阻 (RPR) 对第二个 A/D 通道上电流源进行校准。脉冲结束后，转换器将测量电容上的电压。电容的实际计算在软件中由应用程序执行。

图 31-1 显示了用于电容测量的外部连接，以及该应用中 CTMU 和 A/D 模块关系如何。该示例还显示了来自 Timer1 的边沿事件，但也可能存在使用外部边沿源的其他配置。《dsPIC33/PIC24 系列参考手册》的“带阈值检测功能的充电时间测量单元 (CTMU)” (DS39743) 详细介绍了如何使用 CTMU 模块来测量电容和时间。

PIC24FJ256GA412/GB412 系列

图 31-1: 电容测量的典型连接和内部配置

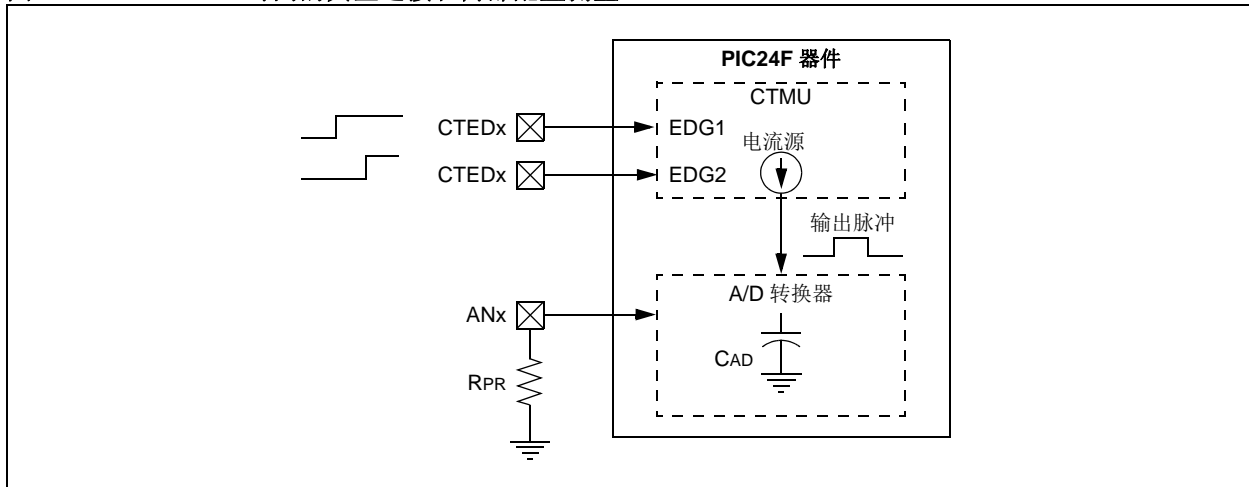


31.2 测量时间

对脉冲宽度的时间测量也可以类似方式执行，需要使用 A/D 模块的内部电容（CAD）和用于校准电流的高精度电阻。图 31-2 显示了用于时间测量的外部连接，以及该

应用中 CTMU 和 A/D 模块关系如何。该示例还显示了来自外部 CTEDx 引脚的两个边沿事件，但也可能存在使用内部边沿源的其他配置。

图 31-2: 时间的典型连接和内部配置测量



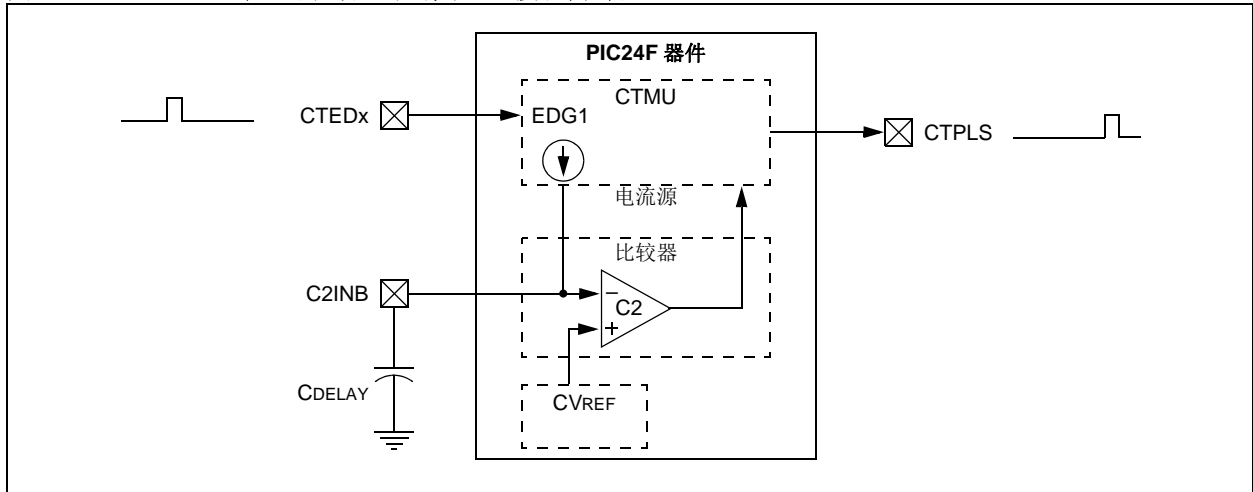
31.3 脉冲产生和延时

CTMU 模块也可产生边沿与器件的系统时钟异步的输出脉冲。更明确地说，它可以产生距离模块边沿事件输入有可编程延时的脉冲。

通过将 TGEN 位 (CTMUCON1L<12>) 置 1 配置该模块在产生脉冲前应用延时，内部电流源连接到比较器 2 的 B 输入。电容 (CDELAY) 连接到比较器 2 的引脚 C2INB，比较器参考电压 CVREF 连接到 C2INA。然后将 CVREF 配置为特定跳变点。检测到边沿事件时，该模块开始对 CDELAY 充电。CDELAY 充电达到 CVREF 跳变点时，在 CTPLS 上输出脉冲。脉冲延时的长度由 CDELAY 和 CVREF 跳变点的值决定。

图 31-3 显示了脉冲产生的外部连接，以及所需的不同模拟模块间的关系。CTED1 显示为输入脉冲源时，其他选项可用。《dsPIC33/PIC24 系列参考手册》详细介绍了如何用 CTMU 模块来产生脉冲。

图 31-3: 产生脉冲延时的典型连接和内部配置



PIC24FJ256GA412/GB412 系列

寄存器 31-1: CTMUCON1L: CTMU 控制 1 低位字寄存器

| | | | | | | | |
|--------|-----|----------|-------|-------|----------|---------|--------|
| R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| CTMUEN | — | CTMUSIDL | TGEN | EDGEN | EDGSEQEN | IDISSEN | CTTRIG |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|--------|--------|--------|--------|--------|--------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| ITRIM5 | ITRIM4 | ITRIM3 | ITRIM2 | ITRIM1 | ITRIM0 | IRNG1 | IRNG0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **CTMUEN:** CTMU 使能位
 1 = 使能模块
 0 = 禁止模块
- bit 14 **未实现:** 读为 0
- bit 13 **CTMUSIDL:** CTMU 空闲模式停止位
 1 = 当器件进入空闲模式时, 模块停止工作
 0 = 在空闲模式下模块继续工作
- bit 12 **TGEN:** 延时产生使能位
 1 = 使能边沿延时产生
 0 = 禁止边沿延时产生
- bit 11 **EDGEN:** 边沿使能位
 1 = 未阻止边沿
 0 = 阻止边沿
- bit 10 **EDGSEQEN:** 边沿顺序使能位
 1 = 边沿 1 事件必须在边沿 2 事件之前发生
 0 = 无需边沿顺序
- bit 9 **IDISSEN:** 模拟电流源控制位
 1 = 模拟电流源输出接地
 0 = 模拟电流源输出未接地
- bit 8 **CTTRIG:** CTMU 触发信号控制位
 1 = 使能触发信号输出
 0 = 禁止触发信号输出
- bit 7-2 **ITRIM<5:0>:** 电流源微调位
 011111 = 对标称电流的最大正向调整
 011110
 ...
 000001 = 对标称电流的最小正向调整
 000000 = IRNG<1:0> 指定的标称电流输出
 111111 = 对标称电流的最小负向调整
 ...
 100010
 100001 = 对标称电流的最大负向调整
- bit 1-0 **IRNG<1:0>:** 电流源范围选择位
 11 = 100 × 基本电流
 10 = 10 × 基本电流
 01 = 基本电流 (标称值为 0.55 μA)
 00 = 1000 × 基本电流

PIC24FJ256GA412/GB412 系列

寄存器 31-2: CTMUCON1H: CTMU 控制 1 高位字寄存器

| | | | | | | | |
|---------|---------|----------|----------|----------|----------|----------|----------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| EDG1MOD | EDG1POL | EDG1SEL3 | EDG1SEL2 | EDG1SEL1 | EDG1SEL0 | EDG2STAT | EDG1STAT |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|---------|---------|----------|----------|----------|----------|-------|-----|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 |
| EDG2MOD | EDG2POL | EDG2SEL3 | EDG2SEL2 | EDG2SEL1 | EDG2SEL0 | — | — |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **EDG1MOD:** 边沿 1 边沿敏感选择位
 1 = 输入是边沿敏感的
 0 = 输入是电平敏感的
- bit 14 **EDG1POL:** 边沿 1 极性选择位
 1 = 边沿 1 设定为正边沿响应
 0 = 边沿 1 设定为负边沿响应
- bit 13-10 **EDG1SEL<3:0>:** 边沿 1 源选择位
 1111 = 比较器 3 输出
 1110 = 比较器 2 输出
 1101 = 比较器 1 输出
 1100 = IC3
 1011 = IC2
 1010 = IC1
 1001 = CTED8
 1000 = CTED7
 0111 = CTED6
 0110 = CTED5
 0101 = CTED4
 0100 = CTED3
 0011 = CTED1
 0010 = CTED2
 0001 = OC1
 0000 = Timer1 匹配
- bit 9 **EDG2STAT:** 边沿 2 状态位
 指示边沿 2 的状态, 并且可以通过写入它来控制电流源。
 1 = 已发生边沿 2 事件
 0 = 未发生边沿 2 事件
- bit 8 **EDG1STAT:** 边沿 1 状态位
 指示边沿 1 的状态, 并且可以通过写入它来控制电流源。
 1 = 已发生边沿 1 事件
 0 = 未发生边沿 1 事件
- bit 7 **EDG2MOD:** 边沿 2 边沿敏感选择位
 1 = 输入是边沿敏感的
 0 = 输入是电平敏感的
- bit 6 **EDG2POL:** 边沿 2 极性选择位
 1 = 边沿 2 设定为正边沿响应
 0 = 边沿 2 设定为负边沿响应

PIC24FJ256GA412/GB412 系列

寄存器 31-2: CTMUCON1H: CTMU 控制 1 高位字寄存器 (续)

bit 5-2 EDG2SEL<3:0>: 边沿 2 源选择位

1111 = 比较器 3 输出
1110 = 比较器 2 输出
1101 = 比较器 1 输出
1100 = 系统时钟
1011 = IC3
1010 = IC2
1001 = IC1
1000 = CTED13
0111 = CTED12
0110 = CTED11
0101 = CTED10
0100 = CTED9
0011 = CTED1
0010 = CTED2
0001 = OC1
0000 = Timer1 匹配

bit 1-0 未实现: 读为 0

PIC24FJ256GA412/GB412 系列

寄存器 31-3: CTMUCON2L: CTMU 控制 2 低位字寄存器

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-----|--------|-----|-------|-------|-------|
| U-0 | U-0 | U-0 | R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | — | IRSTEN | — | DSCH2 | DSCH1 | DSCH0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 15-5 **未实现:** 读为 0

bit 4 **IRSTEN:** 电流源复位使能位

1 = 电流源通过 **IDISSEN** 位或由 **DSCH<2:0>** 选择的源进行复位

0 = 不发生边沿检测逻辑

bit 3 **未实现:** 读为 0

bit 2-0 **DSCH<2:0>:** 放电触发源选择位

111 = CLC2 输出

110 = CLC1 输出

101 = 未实现

100 = A/D 转换结束事件

011 = SCCP5 辅助输出

010 = MCCP2 辅助输出

001 = MCCP1 辅助输出

000 = 未实现

PIC24FJ256GA412/GB412 系列

注:

PIC24FJ256GA412/GB412 系列

32.0 高 / 低压检测 (HLVD)

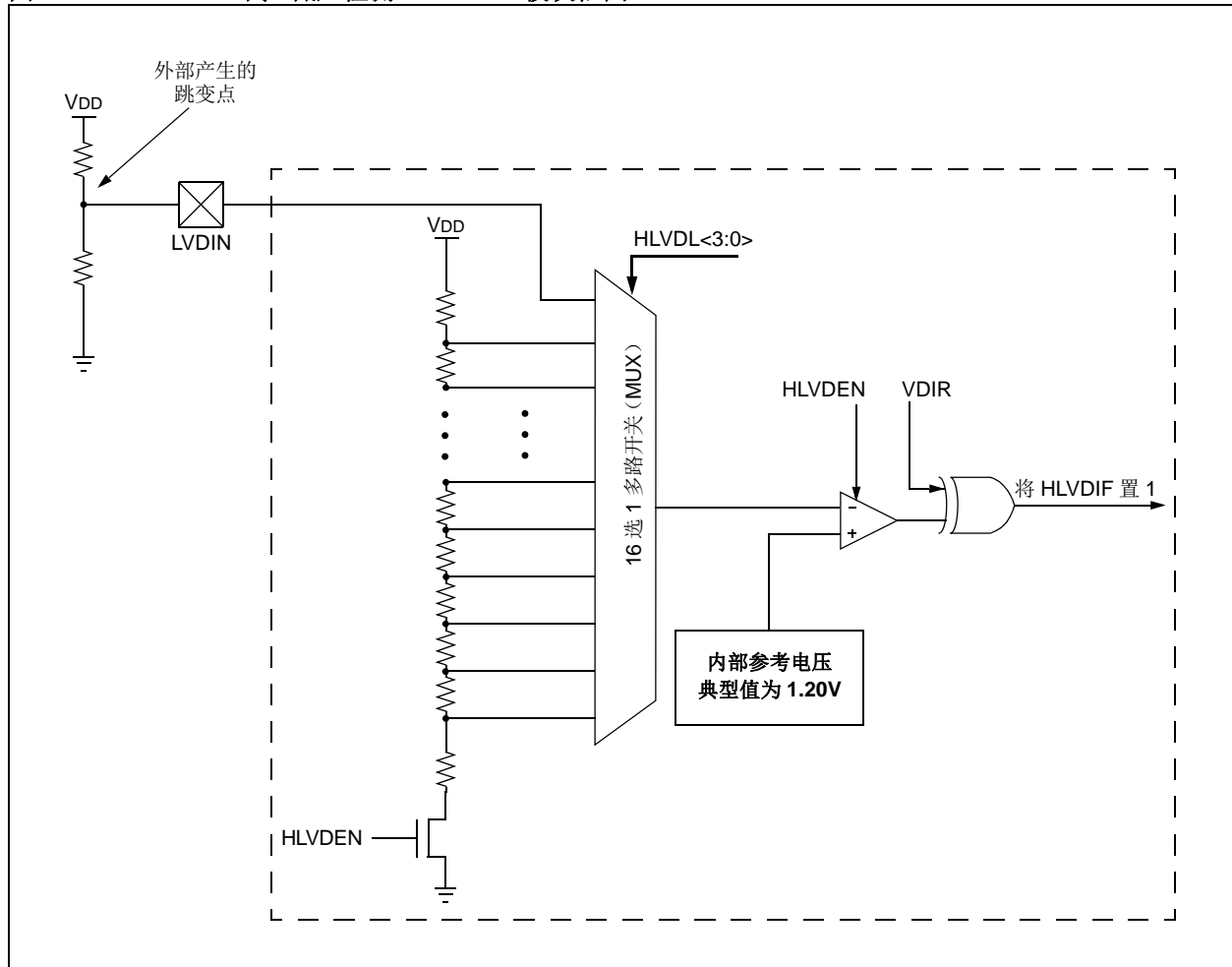
注： 本数据手册总结了 PIC24F 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。关于高 / 低压检测的更多信息，请参见《dsPIC33/PIC24 系列参考手册》的“高度集成的可编程高 / 低压检测 (HLVD)” (DS39725)。

如果器件电压按照特定的变化方向相对于跳变点发生了偏离，就会将中断标志位置 1。如果允许了中断，程序将跳转到中断向量地址处执行，由软件响应该中断。

HLVD 控制寄存器 (见寄存器 32-1) 完全控制 HLVD 模块的工作。用户可通过软件控制该寄存器将电路“关闭”，从而使器件的电流消耗降至最低。

高 / 低压检测 (HLVD) 模块是一个可编程的电路，它允许用户指定器件的电压跳变点和变化方向。

图 32-1: 高 / 低压检测 (HLVD) 模块框图



PIC24FJ256GA412/GB412 系列

寄存器 32-1: HLVDCON: 高 / 低压检测控制寄存器

| | | | | | | | |
|--------|-----|-------|-----|-----|-----|-------|-----|
| R/W-0 | U-0 | R/W-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| HLVDEN | — | LSIDL | — | — | — | — | — |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|-------|-------|-----|--------|--------|--------|--------|
| R/W-0 | R/W-0 | R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| VDIR | BGVST | IRVST | — | HLVDL3 | HLVDL2 | HLVDL1 | HLVDL0 |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 15 **HLVDEN:** 高 / 低压检测电源使能位
 1 = 使能 HLVD
 0 = 禁止 HLVD
- bit 14 **未实现:** 读为 0
- bit 13 **LSIDL:** HLVD 空闲模式停止位
 1 = 当器件进入空闲模式时, 模块停止工作
 0 = 在空闲模式下模块继续工作
- bit 12-8 **未实现:** 读为 0
- bit 7 **VDIR:** 电压变化方向选择位
 1 = 当电压等于或超过跳变点 (HLVDL<3:0>) 时, 事件发生
 0 = 当电压等于或低于跳变点 (HLVDL<3:0>) 时, 事件发生
- bit 6 **BGVST:** 带隙电压稳定标志位
 1 = 表示带隙电压稳定
 0 = 表示带隙电压不稳定
- bit 5 **IRVST:** 内部参考电压稳定标志位
 1 = 内部参考电压稳定; 高压检测逻辑在检测到指定的电压范围时产生中断标志
 0 = 内部参考电压不稳定; 高压检测逻辑在检测到指定的电压范围时不产生中断标志, 并且 HLVD 中断不应被允许
- bit 4 **未实现:** 读为 0
- bit 3-0 **HLVDL<3:0>:** 高 / 低压检测限制位
 1111 = 使用外部模拟输入 (输入来自于 LVDIN 引脚)
 1110 = 跳变点 1⁽¹⁾
 1101 = 跳变点 2⁽¹⁾
 1100 = 跳变点 3⁽¹⁾
 .
 .
 .
 0100 = 跳变点 11⁽¹⁾
 00xx = 未使用

注 1: 关于实际跳变点的信息, 请参见第 36.0 节 “电气特性”。

33.0 特殊功能

注： 本数据手册总结了 PIC24F 系列器件的特性。但是不应把本手册当作无所不包的参考大全来使用。更多信息，请参见《dsPIC33/PIC24参考手册》中的以下章节。该数据手册中的信息取代 FRM 中的信息。

- “看门狗定时器 (WDT)” (DS39697)
- “高级器件集成” (DS39719)
- “编程和诊断” (DS39716)
- “CodeGuard™ 中级安全性” (DS70005182)

PIC24FJ256GA412/GB412 系列器件具有几项特殊的功能，旨在最大限度地提高应用的灵活性和可靠性，并通过减少外部元件的使用将成本降至最低。提供的特殊功能包括：

- 灵活的配置
- 看门狗定时器 (WDT)
- 代码保护
- JTAG 边界扫描接口
- 在线串行编程
- 在线仿真

33.1 配置位

闪存配置字存储在所实现的程序存储器的最后一页的位置。可以通过对配置位编程（读为 0）或不编程（读为 1）来选择各种不同的器件配置。具有两种不同类型的配置位：系统操作位和代码保护位。系统操作位决定系统级组件（如振荡器和看门狗定时器）的上电设置。代码保护位防止程序存储器被读写。

表33-1列出了每种器件在单分区和双分区闪存模式下的配置寄存器地址范围。从寄存器 33-1 至寄存器 33-12 详细说明了各配置位的功能。

33.1.1 配置 PIC24FJ256GA412/GB412 系列器件的注意事项

在 PIC24FJ256GA412/GB412 系列器件中，大多数配置字以易失性存储方式实现。这就意味着在器件每次上电时都必须对配置数据进行编程。器件复位期间，自动将配置数据从闪存配置字装入适当的配置寄存器中。

注： 所有类型的器件复位都会重新装入配置数据。

当为这些器件创建应用程序时，用户应该总是为配置数据特别分配闪存配置字地址，以确保当编译代码时程序代码不会存储到该地址。

程序存储器中的所有配置字的高字节应总是为 0000 0000。这样，当远程事件意外执行这些存储单元时会将其作为 NOP 指令来执行。由于没有在相应的存储单元中实现这些配置位，因此向这些存储单元写入 0 不会影响器件工作。

注： 在程序存储器的最后一页上执行页擦除操作会清零闪存配置字，从而使能代码保护。因此，用户应避免在程序存储器的最后一页上执行页擦除操作。

33.1.2 FBOOT

不同于配置字，FBOOT 寄存器不是以易失性闪存存储器的形式实现的。它位于远离其他闪存配置字的位置，对于所有器件均处于程序存储器空间外的某个恒定地址处。复位器件不会影响其内容。

请注意，FBOOT 的地址 801800h 属于只能使用表读和表写访问的配置存储空间（800000h-FFFFFFh）。

PIC24FJ256GA412/GB412 系列

表 33-1: 配置字地址

| 配置寄存器 | 单分区闪存模式 | | |
|-----------------------|------------------------|-----------------|-----------------|
| | PIC24FJ256GX4XX | PIC24FJ128GX4XX | PIC24FJ64GX4XX |
| FSEC | 02AF80h | 015780h | 00AF80h |
| FBSLIM | 02AF90h | 015790h | 00AF90h |
| FSIGN | 02AF94h | 015794h | 00AF94h |
| FOSCSEL | 02AF98h | 015798h | 00AF98h |
| FOSC | 02AF9Ch | 01579Ch | 00AF9Ch |
| FWDT | 02AFA0h | 0157A0h | 00AFA0h |
| FPOR | 02AFA4h | 0157A4h | 00AFA4h |
| FICD | 02AFA8h | 0157A8h | 00AFA8h |
| FDS | 02AFACH | 0157ACH | 00AFACH |
| FDEVOPT1 | 02AFB0h | 0157B0h | 00AFB0h |
| FBOOT | 801800h | | |
| | 双分区闪存模式 ⁽¹⁾ | | |
| FSEC ⁽²⁾ | 015780h/415780h | 00AB80h/40AB80h | 005580h/405580h |
| FBSLIM ⁽²⁾ | 015790h/415790h | 00AB90h/40AB90h | 005590h/405590h |
| FSIGN ⁽²⁾ | 015794h/415794h | 00AB94h/40AB94h | 005594h/405594h |
| FOSCSEL | 015798h/415798h | 00AB98h/40AB98h | 005598h/405598h |
| FOSC | 01579Ch/41579Ch | 00AB9Ch/40AB9Ch | 00559Ch/40559Ch |
| FWDT | 0157A0h/4157A0h | 00ABA0h/40ABA0h | 0055A0h/4055A0h |
| FPOR | 0157A4h/4157A4h | 00ABA4h/40ABA4h | 0055A4h/4055A4h |
| FICD | 0157A8h/4157A8h | 00ABA8h/40ABA8h | 0055A8h/4055A8h |
| FDS | 0157ACH/4157ACH | 00ABACH/40ABACH | 0055ACH/4055ACH |
| FDEVOPT1 | 0157B0h/4157B0h | 00ABB0h/40ABB0h | 0055B0h/4055B0h |
| FBTSEQ | 0157FCh/4157FCh | 00ABFCh/40ABFCh | 0055FCh/4055FCh |
| FBOOT | 801800h | | |

- 注 1: 为双分区模式显示的地址分别对应于活动 / 非活动分区。
 2: 更改这些非活动分区配置字会影响活动分区如何访问非活动分区。

PIC24FJ256GA412/GB412 系列

寄存器 33-1: FSEC: 安全性配置字

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|--------|-----|
| U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 |
| — | — | — | — | — | — | — | — |
| bit 23 | | | | | | bit 16 | |

| | | | | | | | |
|---------|-----|-----|-----|--------|--------|--------|--------|
| R/PO-1 | U-1 | U-1 | U-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 |
| AIVTDIS | — | — | — | CSS2 | CSS1 | CSS0 | CWRP |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|--------|--------|--------|-----|--------|--------|--------|--------|
| R/PO-1 | R/PO-1 | R/PO-1 | U-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 |
| GSS1 | GSS0 | GWRP | — | BSEN | BSS1 | BSS0 | BWRP |
| bit 7 | | | | | | bit 0 | |

| | |
|--------------|----------------|
| 图注: | PO = 一次编程位 |
| R = 可读位 | W = 可写位 |
| -n = POR 时的值 | U = 未实现位, 读为 0 |
| | 1 = 置 1 |
| | 0 = 清零 |
| | x = 未知 |

- bit 23-16 **未实现:** 读为 1
- bit 15 **AIVTDIS:** 备用中断向量表 (AIVT) 使能位
1 = 禁止 AIVT; ALTIVT 位 (INTCON2<8>) 也不可
0 = 使能 AIVT, 并且可以用软件通过 ALTIVT 位选择性地使能 AIVT
- bit 14-12 **未实现:** 读为 1
- bit 11-9 **CSS<2:0>:** 配置段存储器代码保护位
111 = 除写保护 (通过 CWRP 配置位配置) 之外, 不实施其他安全性
110 = 标准安全性
10x = 增强安全性
0xx = 高安全性
- bit 8 **CWRP:** 配置段 (CS) 闪存写保护位
1 = 允许写入 CS (闪存程序存储器的最后一页) 存储器
0 = 不允许写入 CS
- bit 7-6 **GSS<1:0>:** 通用段 (GS) 程序存储器代码保护位
11 = 除写保护 (通过 GWRP 配置位配置) 之外, 不实施其他安全性
10 = 标准安全性
0x = 高安全性
- bit 5 **GWRP:** 通用段代码闪存写保护位
1 = 允许写程序存储器
0 = 不允许写程序存储器
- bit 4 **未实现:** 读为 1
- bit 3 **BSEN:** 引导段 (BS) 使能位
1 = 不分配引导段
0 = 使用由 FBSLIM<12:0> 决定的大小分配引导段
- bit 2-1 **BSS<1:0>:** 引导段程序存储器代码保护位
11 = 除写保护 (通过 BWRP 配置位配置) 之外, 不实施其他安全性
10 = 标准安全性
0x = 高安全性
- bit 0 **BWRP:** 引导段代码闪存写保护位
1 = 允许写入 BS
0 = 不允许写入 BS

PIC24FJ256GA412/GB412 系列

寄存器 33-2: **FBSLIM**: 引导段限值配置字

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|--------|
| U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 |
| — | — | — | — | — | — | — | — |
| bit 23 | | | | | | | bit 16 |

| | | | | | | | | |
|--------|-----|-----|-------------|--------|--------|--------|--------|---|
| U-1 | U-1 | U-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | |
| — | — | — | BSLIM<12:8> | | | | | — |
| bit 15 | | | | | | | bit 8 | |

| | | | | | | | |
|------------|--------|--------|--------|--------|--------|--------|--------|
| R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 |
| BSLIM<7:0> | | | | | | | |
| bit 7 | | | | | | | bit 0 |

图注: PO = 一次编程位
R = 可读位 W = 可写位 U = 未实现位, 读为 0
-n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 23-13 **未实现:** 读为 1
bit 12-0 **BSLIM<12:0>:** 引导段地址上限位
 定义在分配引导段时 (BSEN = 0), 引导段最后一页的地址加 1。存储的值是实际地址值的反转值。

寄存器 33-3: **FSIGN**: 签名配置字

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|--------|
| U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 |
| — | — | — | — | — | — | — | — |
| bit 23 | | | | | | | bit 16 |

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| r-x | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-----|-----|-----|-----|-----|-------|
| U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 |
| — | — | — | — | — | — | — | — |
| bit 7 | | | | | | | bit 0 |

图注: r = 保留位
R = 可读位 W = 可写位 U = 未实现位, 读为 0
-n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 23-16 **未实现:** 读为 1
bit 15 **保留:** 未知值; 编程为 0
bit 14-0 **未实现:** 读为 1

PIC24FJ256GA412/GB412 系列

寄存器 33-4: FOSCSEL: 振荡器选择配置字

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|--------|
| U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 |
| — | — | — | — | — | — | — | — |
| bit 23 | | | | | | | bit 16 |

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|--------|----------|----------|----------|----------|--------|--------|--------|
| R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 |
| IESO | PLLMODE3 | PLLMODE2 | PLLMODE1 | PLLMODE0 | FNOSC2 | FNOSC1 | FNOSC0 |
| bit 7 | | | | | | | bit 0 |

| | | | |
|--------------|------------|----------------|--------|
| 图注: | PO = 一次编程位 | | |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 23-8 **未实现:** 读为 1

bit 7 **IESO:** 内 / 外部切换位
 1 = 使能 IESO 模式 (双速启动)
 0 = 禁止 IESO 模式 (双速启动)

bit 6-3 **PLLMODE<3:0>:** PLL 模块模式选择位
 1111 = 禁止 PLL
 1110 = 选择固定 PLL, 8x 操作
 1101 = 选择固定 PLL, 6x 操作
 1100 = 选择固定 PLL, 4x 操作
 10xx = 保留; 不要使用
 0111 = 选择 96 MHz PLL; 振荡器输入进行 2 倍频 (48 MHz 输入)
 0110 = 选择 96 MHz PLL; 振荡器输入进行 3 倍频 (32 MHz 输入)
 0101 = 选择 96 MHz PLL; 振荡器输入进行 4 倍频 (24 MHz 输入)
 0100 = 选择 96 MHz PLL; 振荡器输入进行 4.8 倍频 (20 MHz 输入)
 0011 = 选择 96 MHz PLL; 振荡器输入进行 6 倍频 (16 MHz 输入)
 0010 = 选择 96 MHz PLL; 振荡器输入进行 8 倍频 (12 MHz 输入)
 0001 = 选择 96 MHz PLL; 振荡器输入进行 12 倍频 (8 MHz 输入)
 0000 = 选择 96 MHz PLL; 振荡器输入进行 24 倍频 (4 MHz 输入)

bit 2-0 **FNOSC<2:0>:** 初始振荡器选择位
 111 = 带后分频器的快速 RC 振荡器 (FRCDIV)
 110 = 保留
 101 = 低功耗 RC 振荡器 (LPRC)
 100 = 辅助振荡器 (SOSC)
 011 = 带 PLL 模块的主振荡器 (XTPLL、HSPLL 和 ECPLL)
 010 = 主振荡器 (XT、HS 和 EC)
 001 = 带后分频器和 PLL 模块的快速 RC 振荡器 (FRCPLL)
 000 = 快速 RC 振荡器 (FRC)

PIC24FJ256GA412/GB412 系列

寄存器 33-5: FOSC: 振荡器配置字

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|--------|-----|
| U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 |
| — | — | — | — | — | — | — | — |
| bit 23 | | | | | | bit 16 | |

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-------|-----|
| U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|--------|--------|---------|----------------------|---------|----------|----------|----------|
| R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 |
| FCKSM1 | FCKSM0 | IOL1WAY | PLLSS ⁽¹⁾ | SOSCSEL | OSCIOFCN | POSCMOD1 | POSCMOD0 |
| bit 7 | | | | | | bit 0 | |

| | | | |
|--------------|------------|----------------|--------|
| 图注: | PO = 一次编程位 | | |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 23-8 **未实现:** 读为 1

bit 7-6 **FCKSM<1:0>:** 时钟切换和故障保护时钟监视器配置位

- 1x = 禁止时钟切换和故障保护时钟监视器
- 01 = 使能时钟切换, 禁止故障保护时钟监视器
- 00 = 使能时钟切换, 使能故障保护时钟监视器

bit 5 **IOL1WAY:** IOLOCK 一次置 1 使能位

- 1 = IOLOCK 位 (OSCCON<6>) 可以置 1 一次, 前提是已完成解锁序列; 在置 1 之后, 不能第二次写入外设引脚选择寄存器
- 0 = 根据需要 IOLOCK 位置 1 或清零, 前提是已经完成解锁序列

bit 4 **PLLSS:** PLL 模块辅助选择配置位⁽¹⁾

- 1 = PLL 由主振荡器驱动
- 0 = PLL 由 FRC 振荡器驱动

bit 3 **SOSCSEL:** SOSC 选择位

- 1 = 选择 SOSC 电路
- 0 = 数字 (SCLKI) 模式⁽²⁾

bit 2 **OSCIOFCN:** OSCO 引脚配置位

- 如果 POSCMOD<1:0> = 11 或 00:
- 1 = OSCO/CLKO/RC15 用作 CLKO (Fosc/2)
- 0 = OSCO/CLKO/RC15 用作端口 I/O (RC15)
- 如果 POSCMOD<1:0> = 10 或 01:
- OSCIOFCN 对 OSCO/CLKO/RC15 没有影响。

bit 1-0 **POSCMOD<1:0>:** 主振荡器配置位

- 11 = 禁止主振荡器模式
- 10 = 选择 HS 振荡器模式 (如果晶振 ≥ 10 MHz, 则使用 HS 模式)
- 01 = 选择 XT 振荡器模式 (如果晶振 < 10 MHz, 则使用 XT 模式)
- 00 = 选择 EC 振荡器模式

注 1: 仅在不使用 PLL 模块作为系统时钟源时使用。

注 2: 使用该配置时, 请确保将 SCLKI 引脚设为数字输入 (见表 11-1)。

PIC24FJ256GA412/GB412 系列

寄存器 33-6: FWDT: 看门狗定时器配置字

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|--------|-----|
| U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 |
| — | — | — | — | — | — | — | — |
| bit 23 | | | | | | bit 16 | |

| | | | | | | | |
|--------|---------|---------|-----|--------|-----|---------|---------|
| U-1 | R/PO-1 | R/PO-1 | U-1 | R/PO-1 | U-1 | R/PO-1 | R/PO-1 |
| — | WDTCLK1 | WDTCLK0 | — | WDTCMX | — | WDTWIN1 | WDTWIN0 |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|--------|---------|---------|--------|--------|--------|--------|--------|
| R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 |
| WINDIS | FWDTEN1 | FWDTEN0 | FWPSA | WDTPS3 | WDTPS2 | WDTPS1 | WDTPS0 |
| bit 7 | | | | | | bit 0 | |

| | | | |
|--------------|------------|----------------|--------|
| 图注: | PO = 一次编程位 | | |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 23-15 **未实现:** 读为 1

bit 14-13 **WDTCLK<1:0>:** WDT 时钟源选择位

当 WDTCMX = 1 时:

11 = 31 kHz FRC 源或 LPRC

10 = 31 kHz FRC 源或 LPRC, 具体取决于器件配置 ⁽¹⁾

01 = 工作时选择系统 (外设) 时钟而不是 LPRC, 处于休眠模式时选择 LPRC

00 = SOSC 输入

当 WDTCMX = 0 时:

LPRC 总是为 WDT 时钟源。

bit 12 **未实现:** 读为 1

bit 11 **WDTCMX:** WDT 时钟多路开关控制位

1 = 使能 WDT 时钟多路开关

0 = 禁止 WDT 时钟多路开关

bit 10 **未实现:** 读为 1

bit 9-8 **WDTWIN<1:0>:** 看门狗定时器窗口宽度选择位

11 = 25%

10 = 37.5%

01 = 50%

00 = 75%

bit 7 **WINDIS:** 窗口看门狗定时器禁止位

1 = 使能标准看门狗定时器

0 = 使能窗口看门狗定时器 (FWDTEN<1:0> 不得为 00)

bit 6-5 **FWDTEN<1:0>:** 看门狗定时器配置位

11 = 总是使能 WDT; SWDTEN 位不起作用

10 = 使能 WDT, 并且在固件中通过 SWDTEN 位进行控制

01 = 仅在运行模式下使能 WDT, 在休眠模式下禁止 WDT; 禁止 SWDTEN 位

00 = 禁止 WDT; 禁止 SWDTEN 位

bit 4 **FWPSA:** WDT 预分频比选择位

1 = 预分频比为 1:128

0 = 预分频比为 1:32

注 1: 当选择窗口 WDT 模式, 并且 LPRC 不用作系统时钟时, 会使用 31 kHz FRC 时钟源。当器件处于休眠模式以及在所有其他情况下, 会使用 LPRC。

PIC24FJ256GA412/GB412 系列

寄存器 33-6: FWDT: 看门狗定时器配置字 (续)

bit 3-0 **WDTPS<3:0>**: 看门狗定时器后分频比选择位

| | |
|------|------------|
| 1111 | = 1:32,768 |
| 1110 | = 1:16,384 |
| 1101 | = 1:8,192 |
| 1100 | = 1:4,096 |
| 1011 | = 1:2,048 |
| 1010 | = 1:1,024 |
| 1001 | = 1:512 |
| 1000 | = 1:256 |
| 0111 | = 1:128 |
| 0110 | = 1:64 |
| 0101 | = 1:32 |
| 0100 | = 1:16 |
| 0011 | = 1:8 |
| 0010 | = 1:4 |
| 0001 | = 1:2 |
| 0000 | = 1:1 |

注 1: 当选择窗口 WDT 模式，并且 LPRC 不用作系统时钟时，会使用 31 kHz FRC 时钟源。当器件处于休眠模式以及在所有其他情况下，会使用 LPRC。

PIC24FJ256GA412/GB412 系列

寄存器 33-7: FPOR: POR 配置字

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|--------|-----|
| U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 |
| — | — | — | — | — | — | — | — |
| bit 23 | | | | | | bit 16 | |

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-------|-----|
| U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|-----|-----|-----|-----|--------|-------|--------|
| r-0 | U-1 | U-1 | U-1 | U-1 | R/PO-1 | U-1 | R/PO-1 |
| — | — | — | — | — | LPCFG | — | BOREN |
| bit 7 | | | | | | bit 0 | |

| | | |
|--------------|---------|----------------|
| 图注: | r = 保留位 | PO = 一次编程位 |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |
| | | x = 未知 |

- bit 23-8 **未实现:** 读为 1
- bit 7 **保留:** 保持该位为 0
- bit 6-3 **未实现:** 读为 1
- bit 2 **LPCFG:** 低压 / 数据保持稳压器配置位
 - 1 = 总是禁止低压 / 数据保持稳压器
 - 0 = 使能低功耗的低压 / 数据保持稳压器, 并在固件中通过 **RETEN** 位进行控制
- bit 1 **未实现:** 读为 1
- bit 0 **BOREN:** 欠压复位使能位
 - 1 = 使能 BOR (除深度休眠之外的所有模式)
 - 0 = 禁止 BOR

PIC24FJ256GA412/GB412 系列

寄存器 33-8: FICD: ICD 配置字

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|--------|-----|
| U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 |
| — | — | — | — | — | — | — | — |
| bit 23 | | | | | | bit 16 | |

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-------|-----|
| R/PO-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 |
| BTSWP | — | — | — | — | — | — | — |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|--------|-----|--------|-----|-----|-----|--------|--------|
| R/PO-1 | U-1 | R/PO-1 | U-1 | U-1 | U-1 | R/PO-1 | R/PO-1 |
| DEBUG | — | JTAGEN | — | — | — | ICS1 | ICS0 |
| bit 7 | | | | | | bit 0 | |

图注: PO = 一次编程位
R = 可读位 W = 可写位 U = 未实现位, 读为 0
-n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 23-16 **未实现:** 读为 1
- bit 15 **BTSWP:** BOOTSWP 指令禁止位
 1 = 禁止 BOOTSWP 指令
 0 = 允许 BOOTSWP 指令
- bit 14-8 **未实现:** 读为 1
- bit 7 **DEBUG:** 后台调试器使能位
 1 = 器件复位到工作模式
 0 = 器件复位到调试模式
- bit 6 **未实现:** 读为 1
- bit 5 **JTAGEN:** JTAG 端口使能位
 1 = 使能 JTAG 端口
 0 = 禁止 JTAG 端口
- bit 4-2 **未实现:** 读为 1
- bit 1-0 **ICS<1:0>:** 仿真器引脚位置选择位
 11 = 仿真器功能与 PGEC1/PGED1 共用
 10 = 仿真器功能与 PGEC2/PGED2 共用
 01 = 仿真器功能与 PGEC3/PGED3 共用
 00 = 保留; 不要使用

PIC24FJ256GA412/GB412 系列

寄存器 33-9: FDS: 深度休眠配置字

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|--------|-----|
| U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 |
| — | — | — | — | — | — | — | — |
| bit 23 | | | | | | bit 16 | |

| | | | | | | | |
|--------|--------|-----|-----|-----|-----|-------|-----|
| R/PO-1 | R/PO-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 |
| DSSWEN | RTCBAT | — | — | — | — | — | — |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|---------|---------|----------|----------|----------|----------|----------|----------|
| R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 |
| DSWDTEN | DSBOREN | DSWDTOSC | DSWDTPS4 | DSWDTPS3 | DSWDTPS2 | DSWDTPS1 | DSWDTPS0 |
| bit 7 | | | | | | bit 0 | |

| | | | |
|--------------|------------|----------------|--------|
| 图注: | PO = 一次编程位 | | |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 23-16 未实现: 读为 1

bit 15 **DSSWEN:** 深度休眠软件控制选择位
 1 = 使能深度休眠操作, 并由 DSEN 位控制
 0 = 禁止深度休眠操作

bit 14 **RTCBAT:** VBAT RTCC 操作选择位
 1 = 当器件处于 VBAT 模式时, RTCC 继续工作
 0 = 当器件处于 VBAT 模式时, RTCC 停止工作

bit 13-8 未实现: 读为 1

bit 7 **DSWDTEN:** 深度休眠看门狗定时器使能位
 1 = 使能深度休眠 WDT
 0 = 禁止深度休眠 WDT

bit 6 **DSBOREN:** 深度休眠欠压复位使能位
 1 = 在深度休眠模式下使能 BOR
 0 = 在深度休眠模式下禁止 BOR (在其他休眠模式下保持活动状态)

bit 5 **DSWDTOSC:** 深度休眠看门狗定时器时钟选择位
 1 = 时钟源为 LPRC
 0 = 时钟源为 SOSC

PIC24FJ256GA412/GB412 系列

寄存器 33-9: FDS: 深度休眠配置字 (续)

bit 4-0 **DSWDTPS<4:0>**: 深度休眠看门狗定时器后分频比选择位

| | |
|-------|-----------------------------|
| 11111 | = 1:68,719,476,736 (25.7 天) |
| 11110 | = 1:34,359,738,368 (12.8 天) |
| 11101 | = 1:17,179,869,184 (6.4 天) |
| 11100 | = 1:8,589,934,592 (77.0 小时) |
| 11011 | = 1:4,294,967,296 (38.5 小时) |
| 11010 | = 1:2,147,483,648 (19.2 小时) |
| 11001 | = 1:1,073,741,824 (9.6 小时) |
| 11000 | = 1:536,870,912 (4.8 小时) |
| 10111 | = 1:268,435,456 (2.4 小时) |
| 10110 | = 1:134,217,728 (72.2 分钟) |
| 10101 | = 1:67,108,864 (36.1 分钟) |
| 10100 | = 1:33,554,432 (18.0 分钟) |
| 10011 | = 1:16,777,216 (9.0 分钟) |
| 10010 | = 1:8,388,608 (4.5 分钟) |
| 10001 | = 1:4,194,304 (135.3 秒) |
| 10000 | = 1:2,097,152 (67.7 秒) |
| 01111 | = 1:1,048,576 (33.825 秒) |
| 01110 | = 1:524,288 (16.912 秒) |
| 01101 | = 1:262,144 (8.456 秒) |
| 01100 | = 1:131,072 (4.228 秒) |
| 01011 | = 1:65,536 (2.114 秒) |
| 01010 | = 1:32,768 (1.057 秒) |
| 01001 | = 1:16,384 (528.5 毫秒) |
| 01000 | = 1:8,192 (264.3 毫秒) |
| 00111 | = 1:4,096 (132.1 毫秒) |
| 00110 | = 1:2,048 (66.1 毫秒) |
| 00101 | = 1:1,024 (33 毫秒) |
| 00100 | = 1:512 (16.5 毫秒) |
| 00011 | = 1:256 (8.3 毫秒) |
| 00010 | = 1:128 (4.1 毫秒) |
| 00001 | = 1:64 (2.1 毫秒) |
| 00000 | = 1:32 (1 毫秒) |

PIC24FJ256GA412/GB412 系列

寄存器 33-10: FDEVOPT1: 器件选项配置字

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|--------|
| U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 |
| — | — | — | — | — | — | — | — |
| bit 23 | | | | | | | bit 16 |

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-----|------------------------|----------|---------|------------------------|-------|
| U-1 | U-1 | U-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | U-1 |
| — | — | — | ALTVREF ⁽¹⁾ | TMPRWIPE | TMPRPIN | ALTCMPI ⁽²⁾ | — |
| bit 7 | | | | | | | bit 0 |

| | | | |
|--------------|------------|----------------|--------|
| 图注: | PO = 一次编程位 | | |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 23-5 **未实现:** 读为 1

bit 4 **ALTVREF:** 备用外部参考电压位置选择位 ⁽¹⁾
 1 = VREF+/CVREF+/DVREF+ 和 VREF-/CVREF- 分别映射到 RA10 和 RA9
 0 = VREF+/CVREF+/DVREF+ 和 VREF-/CVREF- 分别映射到 RB0 和 RB1

bit 3 **TMPRWIPE:** 篡改事件使能引脚擦除密钥 RAM 位
 1 = 发生 $\overline{\text{TMPR}}$ 引脚事件时不擦除加密引擎密钥 RAM
 0 = 检测到 $\overline{\text{TMPR}}$ 引脚事件时擦除加密引擎密钥 RAM

bit 2 **TMPRPIN:** 篡改引脚禁止位
 1 = 禁止 $\overline{\text{TMPR}}$ 引脚
 0 = 使能 $\overline{\text{TMPR}}$ 引脚

bit 1 **ALTCMPI:** 备用比较器输入位置选择位 ⁽²⁾
 1 = 将 C1INC、C2INC 和 C3INC 映射到其默认引脚位置
 0 = 将 C1INC、C2INC 和 C3INC 全部映射到 RG9

bit 0 **未实现:** 读为 1

- 注** 1: 在 64 引脚器件上未实现; 在这些器件中将该位保持为 0。
 2: 在 PIC24FJXXXGAXXX 器件上未实现。

PIC24FJ256GA412/GB412 系列

寄存器 33-11: **FBTSEQ: 引导序列配置字 (1)**

| | | | | | | | |
|---------|---------|--------|--------|--------|--------|--------|--------|
| R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 |
| IBSEQ11 | IBSEQ10 | IBSEQ9 | IBSEQ8 | IBSEQ7 | IBSEQ6 | IBSEQ5 | IBSEQ4 |
| bit 23 | | | | | | | bit 16 |

| | | | | | | | |
|--------|--------|--------|--------|--------|--------|--------|--------|
| R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 |
| IBSEQ3 | IBSEQ2 | IBSEQ1 | IBSEQ0 | BSEQ11 | BSEQ10 | BSEQ9 | BSEQ8 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|--------|--------|--------|--------|--------|--------|--------|--------|
| R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 | R/PO-1 |
| BSEQ7 | BSEQ6 | BSEQ5 | BSEQ4 | BSEQ3 | BSEQ2 | BSEQ1 | BSEQ0 |
| bit 7 | | | | | | | bit 0 |

| | | | |
|--------------|------------|----------------|--------|
| 图注: | PO = 一次编程位 | | |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 23-12 **IBSEQ<11:0>**: 反转引导序列号位
引导序列号 (FBTSEQ<11:0>) 的反转值。用户需要负责正确计算并编程该值。

bit 11-0 **BSEQ<11:0>**: 反转引导序列号位
在器件编程时由用户分配的任意值。在器件初始化时, 引导序列号的值较低的代码段会成为活动 (可执行文件) 分区。

注 1: 仅在选择双分区模式时 (FBOOT<1:0> 为除 11 之外的任何其他值) 实现。

PIC24FJ256GA412/GB412 系列

寄存器 33-12: **FBOOT**: 引导模式配置字

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|--------|-----|
| U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 |
| — | — | — | — | — | — | — | — |
| bit 23 | | | | | | bit 16 | |

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-------|-----|
| U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|-------|-----|-----|-----|-----|-----|------------|--------|
| U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | R/PO-1 | R/PO-1 |
| — | — | — | — | — | — | BTMOD<1:0> | |
| bit 7 | | | | | | bit 0 | |

| | | | |
|--------------|------------|----------------|--------|
| 图注: | PO = 一次编程位 | | |
| R = 可读位 | W = 可写位 | U = 未实现位, 读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 23-2 **未实现:** 读为 1
bit 1-0 **BTMOD<1:0>:** 引导模式选择位
11 = 标准 (单分区闪存) 模式
10 = 双分区闪存模式
01 = 受保护的双分区闪存模式
00 = 保留, 不要使用

PIC24FJ256GA412/GB412 系列

寄存器 33-13: DEVID: 器件 ID 寄存器

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|--------|
| U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 | U-1 |
| — | — | — | — | — | — | — | — |
| bit 23 | | | | | | | bit 16 |

| | | | | | | | |
|--------|--------|--------|--------|--------|--------|--------|--------|
| R | R | R | R | R | R | R | R |
| FAMID7 | FAMID6 | FAMID5 | FAMID4 | FAMID3 | FAMID2 | FAMID1 | FAMID0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|------|------|------|------|------|------|-------|
| R | R | R | R | R | R | R | R |
| DEV7 | DEV6 | DEV5 | DEV4 | DEV3 | DEV2 | DEV1 | DEV0 |
| bit 7 | | | | | | | bit 0 |

图注: R = 可读位 U = 未实现位

bit 23-16 未实现: 读为 1

bit 15-8 **FAMID<7:0>**: 器件系列标识符
0110 0001 = PIC24FJ256GA412/GB412 系列

bit 7-0 **DEV<7:0>**: 各个器件的标识符

| | |
|-----------------------------|-----------------------------|
| 0000 0000 = PIC24FJ64GA406 | 0000 0100 = PIC24FJ64GB406 |
| 0000 0001 = PIC24FJ64GA410 | 0000 0101 = PIC24FJ64GB410 |
| 0000 0010 = PIC24FJ64GA412 | 0000 0110 = PIC24FJ64GB412 |
| 0000 1000 = PIC24FJ128GA406 | 0000 1100 = PIC24FJ128GB406 |
| 0000 1001 = PIC24FJ128GA410 | 0000 1101 = PIC24FJ128GB410 |
| 0000 1010 = PIC24FJ128GA412 | 0000 1110 = PIC24FJ128GB412 |
| 0001 0000 = PIC24FJ256GA406 | 0001 0100 = PIC24FJ256GB406 |
| 0001 0001 = PIC24FJ256GA410 | 0001 0101 = PIC24FJ256GB410 |
| 0001 0010 = PIC24FJ256GA412 | 0001 0110 = PIC24FJ256GB412 |

寄存器 33-14: DEVREV: 器件版本寄存器

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|--------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 23 | | | | | | | bit 16 |

| | | | | | | | |
|--------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-----|-----|----------|---|---|-------|
| U-0 | U-0 | U-0 | U-0 | R | R | R | R |
| — | — | — | — | REV<3:0> | | | |
| bit 7 | | | | | | | bit 0 |

图注: R = 可读位 U = 未实现位

bit 23-4 未实现: 读为 0

bit 3-0 **REV<3:0>**: 器件版本标识符

PIC24FJ256GA412/GB412 系列

33.2 片上稳压器

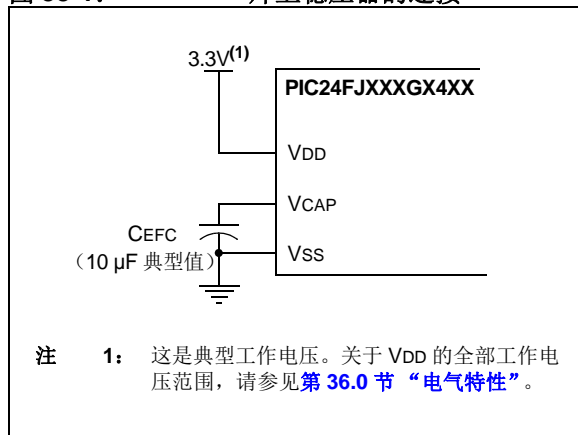
所有 PIC24FJ256GA412/GB412 系列器件使用标称值为 1.8V 的电压为其内核数字逻辑供电。对于需要工作在一个更高的典型电压值如 3.3V 的设计中，这可能会产生冲突。为了简化系统设计，PIC24FJ256GA412/GB412 系列的所有器件均包含一个片上稳压器，可使器件内核逻辑在 VDD 下运行。

该稳压器总是使能。它为数字内核逻辑提供恒定电压（1.8V 标称值），而器件的工作电压范围从 2.0V 的 VDD 一直到器件的 VDDMAX。该稳压器无法将 VDD 电压提高。为防止出现“欠压”情况，当电压对于稳压器过低时，会发生欠压复位。然后，稳压器输出将跟随 VDD，一般比 VDD 低 300 mV。

必须在 VCAP 引脚上连接一个低 ESR 的电容（如陶瓷电容）（图 33-1）。这有助于维持稳压器的稳定性。

第 36.1 节“直流特性”中提供了该滤波电容（CEFC）的推荐值。

图 33-1: 片上稳压器的连接



33.2.1 片上稳压器和 POR

稳压器需要经过少量的时间才会从禁止或待机状态进入正常工作模式。这段时间被称为 TVREG，在此期间禁止代码执行。每次器件在掉电（包括休眠模式）之后继续工作时，都会产生 TVREG 延时。TVREG 由 PMSLP 位（RCON<8>）的状态决定。关于 TVREG 的更多信息，请参见第 36.0 节“电气特性”。

注：更多信息，请参见第 36.0 节“电气特性”。该数据手册中的信息取代《dsPIC33/PIC24 系列参考手册》中的信息。

33.2.2 稳压器待机模式

片上稳压器总是消耗略大于 IDD/IPD 的电流，器件处于休眠模式时也是如此，尽管此时内核数字逻辑并不需要耗能。要在功耗资源极其重要的应用中进一步节省功耗，可以让稳压器在每当器件进入休眠模式时就进入待机模式。该功能由 PMSLP 位（RCON<8>）控制。清零 PMSLP 位会使能待机模式。从待机模式中唤醒时，稳压器需要等待 TVREG 延时结束，之后才会唤醒。

33.2.3 低压 / 数据保持稳压器

在使用节能模式（如休眠）时，PIC24FJ256GA412/GB412 系列器件可以使用独立的低功耗低压 / 数据保持稳压器来为关键电路供电。该稳压器在 1.2V 标称电压下工作，可以维持为数据 RAM 和 RTCC 供电，而所有其他内核数字逻辑均掉电。它仅在休眠和 VBAT 模式下工作。

第 10.1.3 节“低压 / 数据保持稳压器”更详细地介绍了低压 / 数据保持稳压器。

PIC24FJ256GA412/GB412 系列

33.3 看门狗定时器 (WDT)

对于 PIC24FJ256GA412/GB412 系列器件, WDT 由 LPRC 振荡器驱动。当使能 WDT 时, 时钟源也将被使能。

由 LPRC 提供的 WDT 时钟源的频率标称值为 31 kHz。该信号输入给可配置为 5 位 (32 分频) 或 7 位 (128 分频) 工作的预分频器。预分频比由 FWPSA 配置位设置。使用 31 kHz 输入, 预分频器在 5 位模式下将产生 1 ms 的标称 WDT 超时周期 (TWDT), 在 7 位模式下产生 4 ms 的超时周期。

分频比可变的后分频器对 WDT 预分频器的输出进行分频, 以获得范围较宽的超时周期。后分频比由配置位 WDTPS<3:0> (FWDT<3:0>) 控制, 该配置位允许选择 16 种设置, 从 1:1 至 1:32,768。使用预分频器和后分频器, 可以使超时周期的范围扩展到 1 ms 至 131 秒。

WDT、预分频器和后分频器在以下条件下复位:

- 任何器件复位时
- 在完成时钟切换时, 无论时钟切换是由软件 (即在更改 NOSC_x 位后将 OSWEN 位置 1) 引起还是由硬件 (即, 故障保护时钟监视器) 引起
- 当执行 PWRSAV 指令时 (即, 进入休眠或空闲模式)
- 当器件退出休眠或空闲模式恢复正常工作时
- 当在正常执行过程中执行 CLRWDT 指令时

如果使能了 WDT, 它将在休眠或空闲模式下继续运行。当发生 WDT 超时, 将唤醒器件并且将从执行 PWRSAV 指令处继续执行代码。唤醒器件后, 需要用软件将对应的 SLEEP 或 IDLE (RCON<3:2>) 位清零。

WDT 标志位 WDTO (RCON<4>) 不会在 WDT 超时后自动清零。要检测后续的 WDT 事件, 必须用软件将该标志位清零。

注: 执行 CLRWDT 和 PWRSAV 指令会将预分频器和后分频器的计数值清零。

33.3.1 窗口操作

看门狗定时器有一种可选的固定窗口工作模式。在该窗口模式下, CLRWDT 指令只能在设定的 WDT 周期的后 1/4 复位 WDT。在该窗口前执行的 CLRWDT 指令会导致 WDT 复位, 类似于 WDT 超时。

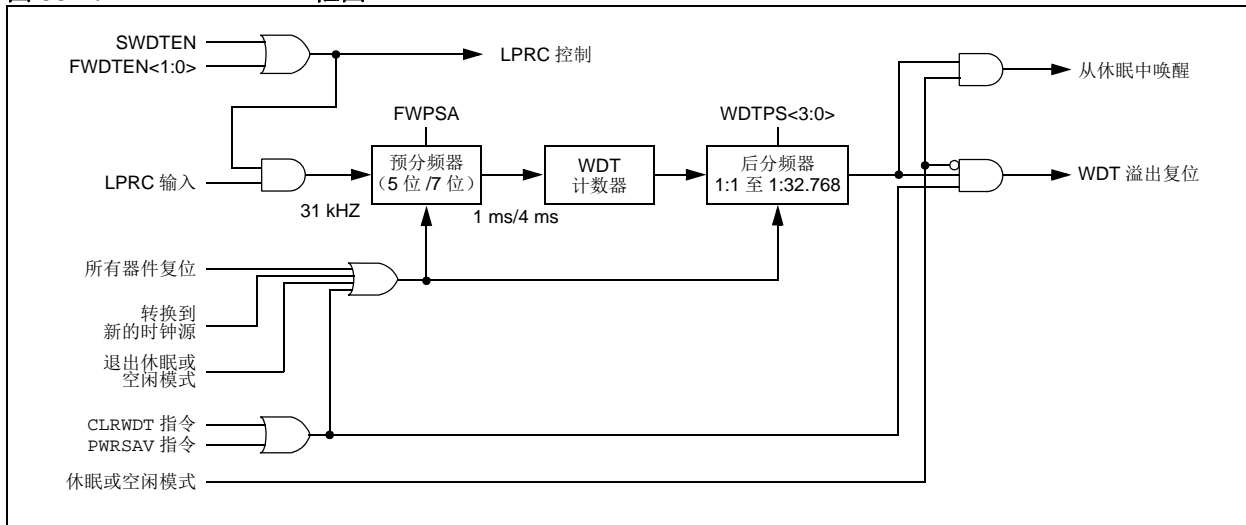
窗口 WDT 模式通过将 WINDIS 配置位 (FWDT<7>) 编程为 0 来使能。

33.3.2 控制寄存器

WDT 通过 FWDTEN<1:0> 配置位使能或禁止。当配置位 FWDTEN<1:0> = 11 时, WDT 总是使能。

当配置位 FWDTEN<1:0> = 10 时, 可以用软件选择性地控制 WDT。当 FWDTEN<1:0> = 00 时, 看门狗定时器总是禁止。用软件通过将 SWDTEN 控制位 (RCON<5>) 置 1 来使能 WDT。任何器件复位都会导致 SWDTEN 控制位清零。软件 WDT 选项允许用户在关键代码段使能 WDT 并在非关键代码段禁止 WDT, 从而最大限度地降低功耗。

图 33-2: WDT 框图



33.4 代码保护和 CodeGuard™ 安全性

为了帮助保护软件应用程序中的各种知识产权，PIC24FJ256GA412/GB412 系列器件提供了 CodeGuard 安全性的中级实现。该版本实现了以下特性：

- 通用段（GS）安全性
- 引导段（BS）安全性，包括引导块大小调整保护
- 配置段（CS）安全性
- 所有段可单独配置写保护
- 针对双分区应用程序的增强特性

安全性特性由 FSEC 和 FBSLIM 寄存器控制。引导段（BS）是特权较高的段，通用段（GS）是特权较低的段。总体的用户代码存储器可以拆分成 BS 或 GS。段的大小由 BSLIM<12:0> 决定。段在用户空间内的相对位置不会改变，因而 BS（如果存在）占据紧接在中断向量表（IVT）后的存储区，GS 占据紧接在 BS 后的空间（如果使能了备用 IVT，则紧接在备用 IVT 后）。

配置段（CS）是处于用户闪存地址空间内的一小段（小于一页，通常只有一行）。它包含在复位序列期间由 NVM 控制器装入的所有用户配置数据。

关于 CodeGuard 安全性的使用、配置和操作的更多信息，请参见《dsPIC33/PIC24 系列参考手册》中的“CodeGuard™ 中级安全性（DS70005182）”。

33.4.1 配置寄存器保护

有两种方法可以保护配置寄存器，使其免遭意外改写或读取。主要保护方法与保护 RP 寄存器的方法相同 – 影子寄存器包含一个补充值，持续将该值与实际值进行比较。

为防范不可预见事件造成损害，由于单独的存储单元故障（如 ESD 事件）引起的配置位更改将导致奇偶校验错误并触发器件复位。

配置寄存器的数据来自于程序存储器中的闪存配置字。当使能配置安全性时，器件配置的源数据会受到保护。

33.5 JTAG 接口

PIC24FJ256GA412/GB412 系列器件实现了一个 JTAG 接口，该接口支持边界扫描器件测试。

33.6 在线串行编程

可以在最终的应用电路中对 PIC24FJ256GA412/GB412 系列单片机进行串行编程。只需要 5 根线即可实现这一操作，其中时钟线（PGECx）、数据线（PGEDx）各一根，其余 3 根分别是电源线（VDD）、接地线（VSS）和 MCLR。这允许用户在生产电路板时使用未编程器件，仅在产品交付之前才对单片机进行编程，从而可以使用最新版本的固件或者定制固件进行编程。

33.7 在线调试器

当选择 MPLAB® ICD 3 作为调试器时，会使能在线调试功能。该功能允许与 MPLAB IDE 配合使用来进行简单的调试。通过 PGECx（仿真 / 调试时钟）和 PGEDx（仿真 / 调试数据）引脚控制调制功能。

要使用器件的在线调试功能，在设计中必须实现 MCLR、VDD、VSS 以及由 ICSx 配置位指定的 PGECx/PGEDx 引脚对的 ICSP™ 连接。此外，当使能该功能时，某些资源就不能用于一般用途了。这些资源包括数据 RAM 的前 80 字节和两个 I/O 引脚。

PIC24FJ256GA412/GB412 系列

注:

34.0 开发支持

一系列软件及硬件开发工具对 PIC[®] 单片机 (MCU) 和 dsPIC[®] 数字信号控制器 (DSC) 提供支持:

- 集成开发环境
 - MPLAB[®] X IDE 软件
- 编译器 / 汇编器 / 链接器
 - MPLAB XC 编译器
 - MPASM[™] 汇编器
 - MPLINK[™] 目标链接器 / MPLIB[™] 目标库管理器
 - 适用于各种器件系列的 MPLAB 汇编器 / 链接器 / 库管理器
- 模拟器
 - MPLAB X SIM 软件模拟器
- 仿真器
 - MPLAB REAL ICE[™] 在线仿真器
- 在线调试器 / 编程器
 - MPLAB ICD 3
 - PICKit[™] 3
- 器件编程器
 - MPLAB PM3 器件编程器
- 低成本演示 / 开发板、评估工具包及入门工具包
- 第三方开发工具

34.1 MPLAB X 集成开发环境软件

MPLAB X IDE 是适用于 Microchip 和第三方软硬件开发工具统一的通用图形用户界面, 可以在 Windows[®]、Linux 和 Mac OS[®] X 上运行。MPLAB X IDE 是一款全新的 IDE, 它基于 NetBeans IDE, 包含许多免费的软件组件和插件, 适用于高性能的应用程序开发和调试。通过这一无缝交互的用户界面, 在不同工具之间的迁移以及从软件模拟器到硬件调试和编程工具的升级都变得极为简便。

MPLAB X IDE 具有完善的项目管理、可视化的调用图、可配置的观察窗口以及包含代码补全功能和上下文菜单的功能丰富编辑器, 因此对于新用户来说非常灵活和友好。MPLAB X IDE 支持对多个项目使用多个工具和同时调试, 因此也完全可以满足经验丰富用户的需求。

功能丰富的编辑器:

- 彩色高亮显示语法
- 智能代码补全功能, 在输入代码时提供建议和提示
- 基于用户定义规则, 代码自动格式化
- 即时解析

用户友好的可定制界面:

- 完全可定制界面: 工具栏、工具栏图标、窗口和窗口放置等
- 调用图窗口

基于项目的工作空间:

- 多个项目
- 多个工具
- 多种配置
- 同时调试会话

文件历史和错误跟踪:

- 本地文件历史功能
- 内建对 Bugzilla 缺陷跟踪系统的支持

PIC24FJ256GA412/GB412 系列

34.2 MPLAB XC 编译器

MPLAB XC编译器是适用于Microchip所有8位、16位和32位MCU以及DSC器件的完全ANSI C编译器。这些编译器提供强大的集成功能以及出色的代码优化功能，且易于使用。MPLAB XC编译器可在Windows、Linux或Mac OS X上运行。

为方便进行源代码级调试，编译器提供了已针对MPLAB X IDE优化的调试信息。

MPLAB XC编译器的免费版支持所有器件和命令，没有时间或存储容量限制，且为大多数应用程序提供了充分的代码优化。

MPLAB XC编译器包含汇编器、链接器和实用程序。汇编器生成可重定位目标文件，然后通过链接器将生成的可重定位目标文件与其他可重定位目标文件或归档文件归档或链接在一起，进而生成可执行文件。MPLAB XC编译器使用汇编器来生成目标文件。汇编器具有如下突出特性：

- 支持全部器件指令集
- 支持定点和浮点数据
- 命令行接口
- 丰富的伪指令集
- 灵活的宏语言
- 与MPLAB X IDE兼容

34.3 MPASM 汇编器

MPASM汇编器是全功能通用宏汇编器，适用于PIC10/12/16/18 MCU。

MPASM汇编器可生成用于MPLINK目标链接器的可重定位目标文件、Intel®标准HEX文件、详细描述存储器使用状况和符号参考的MAP文件、包含源代码行及生成机器码的绝对LST文件以及用于调试的COFF文件。

MPASM汇编器具有如下特性：

- 集成在MPLAB X IDE项目中
- 用户定义的宏可简化汇编代码
- 对多用途源文件进行条件汇编
- 允许完全控制汇编过程的指令

34.4 MPLINK 目标链接器 / MPLIB 目标库管理器

MPLINK目标链接器组合由MPASM汇编器生成的可重定位目标文件。通过使用链接器脚本中的伪指令，它还可链接预编译库中的可重定位目标文件。

MPLIB目标库管理器管理预编译代码库文件的创建和修改。当从源文件调用库中的一段子程序时，只有包含此子程序的模块被链接到应用程序。这样可使大型库在许多不同应用中被高效地利用。

目标链接器/库管理器具有如下特性：

- 高效地连接单个的库而不是许多小文件
- 通过将相关的模块组合在一起增强代码的可维护性
- 只要列出、替换、删除和抽取模块，便可灵活地创建库

34.5 适用于各种器件系列的 MPLAB 汇编器、链接器和库管理器

MPLAB汇编器为PIC24和PIC32 MCU以及dsPIC DSC器件从符号汇编语言生成可重定位机器码。MPLAB XC编译器使用该汇编器生成目标文件。汇编器产生可重定位目标文件之后，可将这些目标文件存档，或与其他可重定位目标文件和存档链接以生成可执行文件。该汇编器有如下显著特性：

- 支持整个器件指令集
- 支持定点和浮点数据
- 命令行接口
- 丰富的指令集
- 与MPLAB X IDE兼容

34.6 MPLAB X SIM 软件模拟器

MPLAB X SIM 软件模拟器通过在指令级对 PIC MCU 和 dsPIC DSC 进行模拟，可在 PC 主机环境下进行代码开发。对于任何给定的指令，都可以对数据区进行检查或修改，并通过一个全面的激励控制器来施加激励。可以将各寄存器记录在文件中，以便进行进一步的运行时分析。跟踪缓冲区和逻辑分析器的显示使软件模拟器还能记录和跟踪程序的执行、I/O 的动作、大部分的外设及内部寄存器。

MPLAB X SIM 软件模拟器完全支持使用 MPLAB XC 编译器以及 MPASM 和 MPLAB 汇编器的符号调试。该软件模拟器可用于在硬件实验室环境外灵活地开发和调试代码，是一款完美且经济的软件开发工具。

34.7 MPLAB REAL ICE 在线仿真器系统

MPLAB REAL ICE 在线仿真器系统是 Microchip 针对其闪存 DSC 和 MCU 器件推出的新一代高速仿真器。结合 MPLAB X IDE 易于使用且功能强大的图形用户界面，该仿真器可对所有 8 位、16 位和 32 位 MCU 及 DSC 器件进行调试和编程。

该仿真器通过高速 USB 2.0 接口与设计工程师的 PC 相连，并利用与在线调试器系统兼容的连接器和新型抗噪声、高速低压差分信号 (LVDS) 互连电缆 (CAT5) 与目标板相连。

可通过 MPLAB X IDE 下载将来版本的固件，对该仿真器进行现场升级。在同类仿真器中，MPLAB REAL ICE 的优势十分明显：全速仿真、运行时变量观察、跟踪分析、复杂断点、逻辑探针、耐用的探针接口及较长 (长达 3 米) 的互连电缆。

34.8 MPLAB ICD 3 在线调试器系统

MPLAB ICD 3 在线调试器系统是 Microchip 成本效益最高的高速硬件调试器 / 编程器，适用于 Microchip 的闪存 DSC 和 MCU 器件。结合 MPLAB X IDE 功能强大但易于使用的图形用户界面，该调试器可对 PIC 闪存单片机和 dsPIC DSC 进行调试和编程。

MPLAB ICD 3 在线调试器通过高速 USB 2.0 接口与设计工程师的 PC 相连，并利用与 MPLAB ICD 2 或 MPLAB REAL ICE 系统兼容的连接器和目标板相连。MPLAB ICD 3 支持所有 MPLAB ICD 2 连接器。

34.9 PICkit 3 在线调试器 / 编程器

结合 MPLAB X IDE 功能强大的图形用户界面，MPLAB PICkit 3 可对 PIC 闪存单片机和 dsPIC 数字信号控制器进行调试和编程，且价位较低。MPLAB PICkit 3 通过全速 USB 接口与设计工程师的 PC 相连，并利用 Microchip 调试连接器 (RJ-11) (与 MPLAB ICD 3 和 MPLAB REAL ICE 兼容) 与目标板相连。连接器使用两个器件 I/O 引脚和复位线来实现在线调试和在线串行编程 (In-Circuit Serial Programming™, ICSP™)。

PICkit 3 Debug Express 包括 PICkit 3、演示板和单片机、连接电缆和光盘 (内含用户指南、课程、教程、编译器 and MPLAB IDE 软件)。

34.10 MPLAB PM3 器件编程器

MPLAB PM3 器件编程器是一款符合 CE 规范的通用器件编程器，在 VDDMIN 和 VDDMAX 点对其可编程电压进行校验以确保可靠性最高。它有一个用来显示菜单和错误消息的大 LCD 显示器 (128 x 64)，以及一个支持各种封装类型的可拆卸模块化插槽装置。编程器标准配置中带有一根 ICSP 电缆。在单机模式下，MPLAB PM3 器件编程器不必与 PC 相连即可对 PIC MCU 和 dsPIC DSC 器件进行读取、校验和编程。在该模式下它还可设置代码保护。MPLAB PM3 通过 RS-232 或 USB 电缆连接到 PC 主机上。MPLAB PM3 具备高速通信能力以及优化算法，可对具有大存储器的器件进行快速编程。它还包含了 MMC 卡，用于文件存储及数据应用。

PIC24FJ256GA412/GB412 系列

34.11 演示 / 开发板、评估工具包及入门工具包

有许多演示、开发和评估板可用于各种 PIC MCU 和 dsPIC DSC，实现对全功能系统的快速应用开发。大多数的演示、开发和评估板都有实验布线区，供用户添加定制电路；还有应用固件和源代码，用于检查和修改。

这些板支持多种功能部件，包括 LED、温度传感器、开关、扬声器、RS-232 接口、LCD 显示器、电位计和附加 EEPROM 存储器。

演示和开发板可用于教学环境，在实验布线区设计定制电路，从而掌握各种单片机应用。

除了 PICDEM™ 和 dsPICDEM™ 演示 / 开发板系列电路外，Microchip 还有一系列评估工具包和演示软件，适用于模拟滤波器设计、KEELOQ® 数据安全产品 IC、CAN、IrDA®、PowerSmart 电池管理、SEEVAL® 评估系统、 Σ - Δ ADC、流速传感器，等等。

同时还提供入门工具包，其中包含体验指定器件功能所需的所有软硬件。通常提供单个应用以及调试功能，都包含在一块电路板上。

有关演示、开发和评估工具包的完整列表，请访问 Microchip 网站 (www.microchip.com)。

34.12 第三方开发工具

Microchip 还提供一些来自第三方供应商的优秀开发工具。这些工具均经过精心挑选，功能独特，物有所值。

- SoftLog 和 CCS 等公司提供的器件编程器和量产编程器
- Gimpel 和 Trace Systems 等公司提供的软件工具
- Saleae 和 Total Phase 等公司提供的协议分析器
- MikroElektronika、Digilent® 和 Olimex 等公司提供的演示板
- EZ Web Lynx、WIZnet 和 ILogika® 等公司提供的嵌入式以太网解决方案

35.0 指令集汇总

注： 本章简要概述了 PIC24F 指令集架构 (Instruction Set Architecture, ISA)，但是不应将其当作无所不包的参考手册来使用。

与以前的 PIC[®] MCU 指令集相比，PIC24F 指令集添加了许多增强功能，同时保持了易于从以前的 PIC MCU 指令集移植的特点。大部分指令为单程序存储字指令。只有三条指令需要两个程序存储单元。

每条单字指令都是一个 24 位字，分为一个 8 位操作码 (指定指令类型) 和一个或多个操作数 (进一步指定指令操作)。指令集是高度正交的，分为 4 个基本类别：

- 针对字或字节的操作
- 针对位的操作
- 立即数操作
- 控制操作

表 35-1 列出了在说明指令时使用的通用符号。表 35-2 是 PIC24F 指令集的汇总，它列出了所有指令，以及每条指令影响的状态标志位。

大多数针对字或字节的 W 寄存器指令 (包括桶形移位指令) 有三个操作数：

- 第一个源操作数，通常是寄存器 Wb，不带任何地址修改量
- 第二个源操作数，通常是寄存器 Ws，带或不带地址修改量
- 运算结果的目标寄存器，通常是寄存器 Wd，带或不带地址修改量

不过，针对字或字节的文件寄存器指令只有两个操作数：

- 文件寄存器，由 f 值指定
- 目标寄存器，可以是文件寄存器 f 或 W0 寄存器 (用 WREG 表示)

大多数位操作类指令 (包括简单的循环 / 移位指令) 有两个操作数：

- W 寄存器 (带或不带地址修改量) 或文件寄存器 (由 Ws 或 f 的值指定)
- W 寄存器或文件寄存器中的位 (由一个立即数指定，或者由寄存器 Wb 的内容间接指定)

涉及数据传送的立即数指令，可以使用下列操作数：

- 要被装入到 W 寄存器或文件寄存器中的立即数 (由 k 值指定)
- 要装入立即数的 W 寄存器或文件寄存器 (由 Wb 或 f 指定)

然而，涉及算术或逻辑运算的立即数指令，使用如下的操作数：

- 第一个源操作数是寄存器 Wb，不带任何地址修改量
- 第二个源操作数是立即数
- 操作结果的目标寄存器 (仅在与第一个源操作数不同时) 通常是寄存器 Wd (带或不带地址修改量)

控制指令可以使用下列操作数：

- 程序存储器地址
- 表读和表写指令的模式

除了某些双字指令外，所有指令都是单字指令；双字指令之所以是双字长的 (48 位)，是因为要用 48 位来提供所需信息。在第二个字中，高 8 位全为 0。如果指令自身将第二个字当作一条指令来执行的话，它将作为一条 NOP 指令来执行。

大多数单字长指令都在一个指令周期内执行，除非条件测试结果为真或者指令执行结果改变了程序计数器。对于上述两种特殊情况，指令执行需要两个指令周期，在第二个指令周期中执行一条 NOP 指令。值得注意的例外是 BRA (无条件 / 计算跳转)、间接 CALL/GOTO、所有的表读和表写以及 RETURN/RETFIE 指令，它们是单字长指令，但执行需要两个或三个周期。

某些可能涉及到跳过后续指令的指令，如果要执行跳过的话，可能需要两个或三个周期，这取决于被跳过的指令是单字还是双字指令。此外，双字传送需要两个周期。双字指令执行需要两个指令周期。

PIC24FJ256GA412/GB412 系列

表 35-1: 操作码说明中使用的符号

| 字段 | 说明 |
|-----------------|---|
| #text | 表示由 text 定义的立即数 |
| (text) | 表示 text 的内容 |
| [text] | 表示由 text 寻址的存储单元 |
| { } | 可选字段或操作 |
| <n:m> | 寄存器位域 |
| .b | 字节模式选择 |
| .d | 双字模式选择 |
| .S | 影子寄存器选择 |
| .w | 字模式选择 (默认) |
| bit4 | 4 位位选择字段 (用于字寻址指令) ∈ {0...15} |
| C, DC, N, OV, Z | MCU 状态位: 进位、半进位、负、溢出和全零标志位 |
| Expr | 绝对地址、标号或表达式 (由链接器解析) |
| f | 文件寄存器地址 ∈ {0000h...1FFFh} |
| lit1 | 1 位无符号立即数 ∈ {0,1} |
| lit4 | 4 位无符号立即数 ∈ {0...15} |
| lit5 | 5 位无符号立即数 ∈ {0...31} |
| lit8 | 8 位无符号立即数 ∈ {0...255} |
| lit10 | 10 位无符号立即数, 对于字节模式, ∈ {0...255}; 对于字模式, ∈ {0:1023} |
| lit14 | 14 位无符号立即数 ∈ {0...16383} |
| lit16 | 16 位无符号立即数 ∈ {0...65535} |
| lit23 | 23 位无符号立即数 ∈ {0...8388607}; LSB 必须为 0 |
| None | 字段无需内容, 可为空 |
| PC | 程序计数器 |
| Slit10 | 10 位有符号立即数 ∈ {-512...511} |
| Slit16 | 16 位有符号立即数 ∈ {-32768...32767} |
| Slit6 | 6 位有符号立即数 ∈ {-16...16} |
| Wb | 基本 W 寄存器 ∈ {W0...W15} |
| Wd | 目标 W 寄存器 ∈ {Wd, [Wd], [Wd++], [Wd--], [++Wd], [--Wd]} |
| Wdo | 目标 W 寄存器 ∈ {Wnd, [Wnd], [Wnd++], [Wnd--], [++Wnd], [--Wnd], [Wnd+Wb]} |
| Wm,Wn | 被除数和除数工作寄存器对 (直接寻址) |
| Wn | 16 个工作寄存器之一 ∈ {W0...W15} |
| Wnd | 16 个目标工作寄存器之一 ∈ {W0...W15} |
| Wns | 16 个源工作寄存器之一 ∈ {W0...W15} |
| WREG | W0 (文件寄存器指令中使用的工作寄存器) |
| Ws | 源 W 寄存器 ∈ {Ws, [Ws], [Ws++], [Ws--], [++Ws], [--Ws]} |
| Wso | 源 W 寄存器 ∈ {Wns, [Wns], [Wns++], [Wns--], [++Wns], [--Wns], [Wns+Wb]} |

PIC24FJ256GA412/GB412 系列

表 35-2: 指令集概述

| 汇编助记符 | 汇编语法 | 说明 | 字数 | 周期数 | 受影响的状态标志 |
|-------|--------------------|-------------------------|----|--------------|-----------------|
| ADD | ADD f | $f = f + WREG$ | 1 | 1 | C, DC, N, OV, Z |
| | ADD f, WREG | $WREG = f + WREG$ | 1 | 1 | C, DC, N, OV, Z |
| | ADD #lit10, Wn | $Wd = lit10 + Wd$ | 1 | 1 | C, DC, N, OV, Z |
| | ADD Wb, Ws, Wd | $Wd = Wb + Ws$ | 1 | 1 | C, DC, N, OV, Z |
| | ADD Wb, #lit5, Wd | $Wd = Wb + lit5$ | 1 | 1 | C, DC, N, OV, Z |
| ADDC | ADDC f | $f = f + WREG + (C)$ | 1 | 1 | C, DC, N, OV, Z |
| | ADDC f, WREG | $WREG = f + WREG + (C)$ | 1 | 1 | C, DC, N, OV, Z |
| | ADDC #lit10, Wn | $Wd = lit10 + Wd + (C)$ | 1 | 1 | C, DC, N, OV, Z |
| | ADDC Wb, Ws, Wd | $Wd = Wb + Ws + (C)$ | 1 | 1 | C, DC, N, OV, Z |
| | ADDC Wb, #lit5, Wd | $Wd = Wb + lit5 + (C)$ | 1 | 1 | C, DC, N, OV, Z |
| AND | AND f | $f = f .AND.WREG$ | 1 | 1 | N, Z |
| | AND f, WREG | $WREG = f .AND.WREG$ | 1 | 1 | N, Z |
| | AND #lit10, Wn | $Wd = lit10 .AND.Wd$ | 1 | 1 | N, Z |
| | AND Wb, Ws, Wd | $Wd = Wb .AND.Ws$ | 1 | 1 | N, Z |
| | AND Wb, #lit5, Wd | $Wd = Wb .AND.lit5$ | 1 | 1 | N, Z |
| ASR | ASR f | f = 算术右移 f | 1 | 1 | C, N, OV, Z |
| | ASR f, WREG | WREG = 算术右移 f | 1 | 1 | C, N, OV, Z |
| | ASR Ws, Wd | Wd = 算术右移 Ws | 1 | 1 | C, N, OV, Z |
| | ASR Wb, Wns, Wnd | Wnd = 将 Wb 算术右移 Wns 位 | 1 | 1 | N, Z |
| | ASR Wb, #lit5, Wnd | Wnd = 将 Wb 算术右移 lit5 位 | 1 | 1 | N, Z |
| BCLR | BCLR f, #bit4 | 将 f 中的某位清零 | 1 | 1 | 无 |
| | BCLR Ws, #bit4 | 将 Ws 中的某位清零 | 1 | 1 | 无 |
| BRA | BRA C, Expr | 如果有进位则跳转 | 1 | 1 (2) | 无 |
| | BRA GE, Expr | 如果大于或等于则跳转 | 1 | 1 (2) | 无 |
| | BRA GEU, Expr | 如果无符号大于或等于则跳转 | 1 | 1 (2) | 无 |
| | BRA GT, Expr | 如果大于则跳转 | 1 | 1 (2) | 无 |
| | BRA GTU, Expr | 如果无符号大于则跳转 | 1 | 1 (2) | 无 |
| | BRA LE, Expr | 如果小于或等于则跳转 | 1 | 1 (2) | 无 |
| | BRA LEU, Expr | 如果无符号小于或等于则跳转 | 1 | 1 (2) | 无 |
| | BRA LT, Expr | 如果小于则跳转 | 1 | 1 (2) | 无 |
| | BRA LTU, Expr | 如果无符号小于则跳转 | 1 | 1 (2) | 无 |
| | BRA N, Expr | 如果为负则跳转 | 1 | 1 (2) | 无 |
| | BRA NC, Expr | 如果没有进位则跳转 | 1 | 1 (2) | 无 |
| | BRA NN, Expr | 如果不为负则跳转 | 1 | 1 (2) | 无 |
| | BRA NOV, Expr | 如果未溢出则跳转 | 1 | 1 (2) | 无 |
| | BRA NZ, Expr | 如果不为零则跳转 | 1 | 1 (2) | 无 |
| | BRA OV, Expr | 如果溢出则跳转 | 1 | 1 (2) | 无 |
| | BRA Expr | 无条件跳转 | 1 | 2 | 无 |
| | BRA Z, Expr | 如果为零则跳转 | 1 | 1 (2) | 无 |
| | BRA Wn | 计算跳转 | 1 | 2 | 无 |
| BSET | BSET f, #bit4 | 将 f 中的某位置 1 | 1 | 1 | 无 |
| | BSET Ws, #bit4 | 将 Ws 中的某位置 1 | 1 | 1 | 无 |
| BSW | BSW.C Ws, Wb | 将 C 位内容写入 Ws<Wb> | 1 | 1 | 无 |
| | BSW.Z Ws, Wb | 将 Z 位内容取反写入 Ws<Wb> | 1 | 1 | 无 |
| BTG | BTG f, #bit4 | 将 f 中的某位取反 | 1 | 1 | 无 |
| | BTG Ws, #bit4 | 将 Ws 中的某位取反 | 1 | 1 | 无 |
| BTSC | BTSC f, #bit4 | 对 f 中的某位进行测试, 如果为零则跳过 | 1 | 1 (2 或 3) | 无 |
| | BTSC Ws, #bit4 | 对 Ws 中的某位进行测试, 如果为零则跳过 | 1 | 1 (2 或 3) | 无 |

PIC24FJ256GA412/GB412 系列

表 35-2: 指令集概述 (续)

| 汇编助记符 | 汇编语法 | 说明 | 字数 | 周期数 | 受影响的状态标志 |
|--------|----------------------|--|----|--------------|-----------------|
| BTSS | BTSS $f, \#bit4$ | 对 f 中的某位进行测试, 如果为 1 则跳过 | 1 | 1 (2 或 3) | 无 |
| | BTSS $Ws, \#bit4$ | 对 Ws 中的某位进行测试, 如果为 1 则跳过 | 1 | 1 (2 或 3) | 无 |
| BTST | BTST $f, \#bit4$ | 对 f 中的某位进行测试 | 1 | 1 | Z |
| | BTST.C $Ws, \#bit4$ | 对 Ws 中的某位进行测试, 并将其值存储到 C | 1 | 1 | C |
| | BTST.Z $Ws, \#bit4$ | 对 Ws 中的某位进行测试, 并将其反码存储到 Z | 1 | 1 | Z |
| | BTST.C Ws, Wb | 对 $Ws<Wb>$ 位进行测试, 并将其值存储到 C | 1 | 1 | C |
| | BTST.Z Ws, Wb | 对 $Ws<Wb>$ 位进行测试, 并将其反码存储到 Z | 1 | 1 | Z |
| BTSTS | BTSTS $f, \#bit4$ | 对 f 中的某位进行测试, 并将 f 中的该位置 1 | 1 | 1 | Z |
| | BTSTS.C $Ws, \#bit4$ | 对 Ws 中的某位进行测试, 并将其值存储到 C, 然后将 Ws 中的该位置 1 | 1 | 1 | C |
| | BTSTS.Z $Ws, \#bit4$ | 对 Ws 中的指定位进行测试, 并将其反码存储到 Z, 然后将 Ws 中的该位置 1 | 1 | 1 | Z |
| BTSWP | BTSWP | 交换活动和非活动闪存地址空间 | 1 | 1 | 无 |
| CALL | CALL $lit23$ | 调用子程序 | 2 | 2 | 无 |
| | CALL Wn | 间接调用子程序 | 1 | 2 | 无 |
| CLR | CLR f | $f = 0x0000$ | 1 | 1 | 无 |
| | CLR WREG | WREG = 0x0000 | 1 | 1 | 无 |
| | CLR Ws | $Ws = 0x0000$ | 1 | 1 | 无 |
| CLRWDT | CLRWDT | 将看门狗定时器清零 | 1 | 1 | WDTO, SLEEP |
| COM | COM f | $f = \bar{f}$ | 1 | 1 | N, Z |
| | COM $f, WREG$ | WREG = \bar{f} | 1 | 1 | N, Z |
| | COM Ws, Wd | $Wd = Ws$ | 1 | 1 | N, Z |
| CP | CP f | 比较 f 和 WREG | 1 | 1 | C, DC, N, OV, Z |
| | CP $Wb, \#lit5$ | 比较 Wb 和 $lit5$ | 1 | 1 | C, DC, N, OV, Z |
| | CP Wb, Ws | 比较 Wb 和 Ws ($Wb - Ws$) | 1 | 1 | C, DC, N, OV, Z |
| CP0 | CP0 f | 比较 f 和 0x0000 | 1 | 1 | C, DC, N, OV, Z |
| | CP0 Ws | 比较 Ws 和 0x0000 | 1 | 1 | C, DC, N, OV, Z |
| CPB | CPB f | 带借位比较 f 和 WREG | 1 | 1 | C, DC, N, OV, Z |
| | CPB $Wb, \#lit5$ | 带借位比较 Wb 和 $lit5$ | 1 | 1 | C, DC, N, OV, Z |
| | CPB Wb, Ws | 带借位比较 Wb 和 Ws ($Wb - Ws - \bar{C}$) | 1 | 1 | C, DC, N, OV, Z |
| CPSEQ | CPSEQ Wb, Wn | 比较 Wb 和 Wn , 如果相等则跳过 | 1 | 1 (2 或 3) | 无 |
| CPSGT | CPSGT Wb, Wn | 比较 Wb 和 Wn , 如果大于则跳过 | 1 | 1 (2 或 3) | 无 |
| CPSLT | CPSLT Wb, Wn | 比较 Wb 和 Wn , 如果小于则跳过 | 1 | 1 (2 或 3) | 无 |
| CPSNE | CPSNE Wb, Wn | 比较 Wb 和 Wn , 如果不相等则跳过 | 1 | 1 (2 或 3) | 无 |
| DAW | DAW.B Wn | $Wn =$ 十进制调整 Wn | 1 | 1 | C |
| DEC | DEC f | $f = f - 1$ | 1 | 1 | C, DC, N, OV, Z |
| | DEC $f, WREG$ | WREG = $f - 1$ | 1 | 1 | C, DC, N, OV, Z |
| | DEC Ws, Wd | $Wd = Ws - 1$ | 1 | 1 | C, DC, N, OV, Z |
| DEC2 | DEC2 f | $f = f - 2$ | 1 | 1 | C, DC, N, OV, Z |
| | DEC2 $f, WREG$ | WREG = $f - 2$ | 1 | 1 | C, DC, N, OV, Z |
| | DEC2 Ws, Wd | $Wd = Ws - 2$ | 1 | 1 | C, DC, N, OV, Z |
| DISI | DISI $\#lit14$ | 在 k 个指令周期内禁止中断 | 1 | 1 | 无 |
| DIV | DIV.SW Wm, Wn | 有符号 16/16 位整数除法 | 1 | 18 | N, Z, C, OV |
| | DIV.SD Wm, Wn | 有符号 32/16 位整数除法 | 1 | 18 | N, Z, C, OV |
| | DIV.UW Wm, Wn | 无符号 16/16 位整数除法 | 1 | 18 | N, Z, C, OV |
| | DIV.UD Wm, Wn | 无符号 32/16 位整数除法 | 1 | 18 | N, Z, C, OV |
| EXCH | EXCH Wns, Wnd | 交换 Wns 和 Wnd 的内容 | 1 | 1 | 无 |
| FF1L | FF1L Ws, Wnd | 从左边 (MSb) 开始查找第一个 1 | 1 | 1 | C |
| FF1R | FF1R Ws, Wnd | 从右边 (LSb) 开始查找第一个 1 | 1 | 1 | C |

PIC24FJ256GA412/GB412 系列

表 35-2: 指令集概述 (续)

| 汇编助记符 | 汇编语法 | 说明 | 字数 | 周期数 | 受影响的状态标志 |
|-------|-----------------------|--|----|-----|-----------------|
| GOTO | GOTO Expr | 跳转到地址 | 2 | 2 | 无 |
| | GOTO Wn | 间接跳转到地址 | 1 | 2 | 无 |
| INC | INC f | $f = f + 1$ | 1 | 1 | C, DC, N, OV, Z |
| | INC f, WREG | $WREG = f + 1$ | 1 | 1 | C, DC, N, OV, Z |
| | INC Ws, Wd | $Wd = Ws + 1$ | 1 | 1 | C, DC, N, OV, Z |
| INC2 | INC2 f | $f = f + 2$ | 1 | 1 | C, DC, N, OV, Z |
| | INC2 f, WREG | $WREG = f + 2$ | 1 | 1 | C, DC, N, OV, Z |
| | INC2 Ws, Wd | $Wd = Ws + 2$ | 1 | 1 | C, DC, N, OV, Z |
| IOR | IOR f | $f = f .IOR.WREG$ | 1 | 1 | N, Z |
| | IOR f, WREG | $WREG = f .IOR.WREG$ | 1 | 1 | N, Z |
| | IOR #lit10, Wn | $Wd = lit10 .IOR.Wd$ | 1 | 1 | N, Z |
| | IOR Wb, Ws, Wd | $Wd = Wb .IOR.Ws$ | 1 | 1 | N, Z |
| | IOR Wb, #lit5, Wd | $Wd = Wb .IOR.lit5$ | 1 | 1 | N, Z |
| LNK | LNK #lit14 | 分配堆栈帧 | 1 | 1 | 无 |
| LSR | LSR f | $f =$ 逻辑右移 f | 1 | 1 | C, N, OV, Z |
| | LSR f, WREG | $WREG =$ 逻辑右移 f | 1 | 1 | C, N, OV, Z |
| | LSR Ws, Wd | $Wd =$ 逻辑右移 Ws | 1 | 1 | C, N, OV, Z |
| | LSR Wb, Wns, Wnd | Wnd = 将 Wb 逻辑右移 Wns 位 | 1 | 1 | N, Z |
| | LSR Wb, #lit5, Wnd | Wnd = 将 Wb 逻辑右移 lit5 位 | 1 | 1 | N, Z |
| MOV | MOV f, Wn | 将 f 中的内容送入 Wn | 1 | 1 | 无 |
| | MOV [Wns+Slit10], Wnd | 将 [Wns+Slit10] 中的内容送入 Wnd | 1 | 1 | 无 |
| | MOV f | 将 f 中的内容送入目标寄存器 | 1 | 1 | N, Z |
| | MOV f, WREG | 将 f 中的内容送入 WREG | 1 | 1 | N, Z |
| | MOV #lit16, Wn | 将 16 位立即数送入 Wn | 1 | 1 | 无 |
| | MOV.b #lit8, Wn | 将 8 位立即数送入 Wn | 1 | 1 | 无 |
| | MOV Wn, f | 将 Wn 中的内容送入 f | 1 | 1 | 无 |
| | MOV Wns, [Wns+Slit10] | 将 Wns 中的内容送入 [Wns+Slit10] | 1 | 1 | 无 |
| | MOV Wso, Wdo | 将 Ws 中的内容送入 Wd | 1 | 1 | 无 |
| | MOV WREG, f | 将 WREG 中的内容送入 f | 1 | 1 | N, Z |
| | MOV.D Wns, Wd | 将 W(ns):W(ns+1) 中的双字内容送入 Wd | 1 | 2 | 无 |
| | MOV.D Ws, Wnd | 将 Ws 中的双字内容送入 W(nd+1):W(nd) | 1 | 2 | 无 |
| MUL | MUL.SS Wb, Ws, Wnd | $\{Wnd+1, Wnd\} =$ 有符号 (Wb) * 有符号 (Ws) | 1 | 1 | 无 |
| | MUL.SU Wb, Ws, Wnd | $\{Wnd+1, Wnd\} =$ 有符号 (Wb) * 无符号 (Ws) | 1 | 1 | 无 |
| | MUL.US Wb, Ws, Wnd | $\{Wnd+1, Wnd\} =$ 无符号 (Wb) * 有符号 (Ws) | 1 | 1 | 无 |
| | MUL.UU Wb, Ws, Wnd | $\{Wnd+1, Wnd\} =$ 无符号 (Wb) * 无符号 (Ws) | 1 | 1 | 无 |
| | MUL.SU Wb, #lit5, Wnd | $\{Wnd+1, Wnd\} =$ 有符号 (Wb) * 无符号 (lit5) | 1 | 1 | 无 |
| | MUL.UU Wb, #lit5, Wnd | $\{Wnd+1, Wnd\} =$ 无符号 (Wb) * 无符号 (lit5) | 1 | 1 | 无 |
| | MUL f | $W3:W2 = f * WREG$ | 1 | 1 | 无 |
| NEG | NEG f | $f = \bar{f} + 1$ | 1 | 1 | C, DC, N, OV, Z |
| | NEG f, WREG | $WREG = \bar{f} + 1$ | 1 | 1 | C, DC, N, OV, Z |
| | NEG Ws, Wd | $Wd = \bar{Ws} + 1$ | 1 | 1 | C, DC, N, OV, Z |
| NOP | NOP | 空操作 | 1 | 1 | 无 |
| | NOPR | 空操作 | 1 | 1 | 无 |
| POP | POP f | 将栈顶 (Top-of-Stack, TOS) 的内容弹出到 f | 1 | 1 | 无 |
| | POP Wdo | 将栈顶 (TOS) 的内容弹出到 Wdo | 1 | 1 | 无 |
| | POP.D Wnd | 将栈顶 (TOS) 的内容弹出到 W(nd):W(nd+1) | 1 | 2 | 无 |
| | POP.S | 将影子寄存器的内容弹出到主寄存器 | 1 | 1 | 所有 |
| PUSH | PUSH f | 将 f 的内容压入栈顶 (TOS) | 1 | 1 | 无 |
| | PUSH Wso | 将 Wso 的内容压入栈顶 (TOS) | 1 | 1 | 无 |
| | PUSH.D Wns | 将 W(ns):W(ns+1) 的双字内容压入栈顶 (TOS) | 1 | 2 | 无 |
| | PUSH.S | 将主寄存器中的内容压入影子寄存器 | 1 | 1 | 无 |

PIC24FJ256GA412/GB412 系列

表 35-2: 指令集概述 (续)

| 汇编助记符 | 汇编语法 | 说明 | 字数 | 周期数 | 受影响的状态标志 |
|---------|---------------------|---------------------------------|----|-------|-----------------|
| PWRSVAV | PWRSVAV #lit1 | 进入休眠或空闲模式 | 1 | 1 | WDTO, SLEEP |
| RCALL | RCALL Expr | 相对调用 | 1 | 2 | 无 |
| | RCALL Wn | 计算调用 | 1 | 2 | 无 |
| REPEAT | REPEAT #lit14 | 将下一条指令重复执行 lit14 + 1 次 | 1 | 1 | 无 |
| | REPEAT Wn | 将下一条指令重复执行 (Wn) + 1 次 | 1 | 1 | 无 |
| RESET | RESET | 软件器件复位 | 1 | 1 | 无 |
| RETFIE | RETFIE | 从中断返回 | 1 | 3 (2) | 无 |
| RETLW | RETLW #lit10, Wn | 返回并将立即数存入 Wn | 1 | 3 (2) | 无 |
| RETURN | RETURN | 从子程序返回 | 1 | 3 (2) | 无 |
| RLC | RLC f | f = 对 f 执行带进位的循环左移 | 1 | 1 | C, N, Z |
| | RLC f, WREG | WREG = 对 f 执行带进位的循环左移 | 1 | 1 | C, N, Z |
| | RLC Ws, Wd | Wd = 对 Ws 执行带进位的循环左移 | 1 | 1 | C, N, Z |
| RLNC | RLNC f | f = 循环左移 f (不带进位) | 1 | 1 | N, Z |
| | RLNC f, WREG | WREG = 循环左移 f (不带进位) | 1 | 1 | N, Z |
| | RLNC Ws, Wd | Wd = 循环左移 Ws (不带进位) | 1 | 1 | N, Z |
| RRC | RRC f | f = 对 f 执行带进位的循环右移 | 1 | 1 | C, N, Z |
| | RRC f, WREG | WREG = 对 f 执行带进位的循环右移 | 1 | 1 | C, N, Z |
| | RRC Ws, Wd | Wd = 对 Ws 执行带进位的循环右移 | 1 | 1 | C, N, Z |
| RRNC | RRNC f | f = 循环右移 f (不带进位) | 1 | 1 | N, Z |
| | RRNC f, WREG | WREG = 循环右移 f (不带进位) | 1 | 1 | N, Z |
| | RRNC Ws, Wd | Wd = 循环右移 Ws (不带进位) | 1 | 1 | N, Z |
| SE | SE Ws, Wnd | Wnd = 符号扩展后的 Ws | 1 | 1 | C, N, Z |
| SETM | SETM f | f = FFFFh | 1 | 1 | 无 |
| | SETM WREG | WREG = FFFFh | 1 | 1 | 无 |
| | SETM Ws | Ws = FFFFh | 1 | 1 | 无 |
| SL | SL f | f = 左移 f | 1 | 1 | C, N, OV, Z |
| | SL f, WREG | WREG = 左移 f | 1 | 1 | C, N, OV, Z |
| | SL Ws, Wd | Wd = 左移 Ws | 1 | 1 | C, N, OV, Z |
| | SL Wb, Wns, Wnd | Wnd = 将 Wb 左移 Wns 位 | 1 | 1 | N, Z |
| | SL Wb, #lit5, Wnd | Wnd = 将 Wb 左移 lit5 位 | 1 | 1 | N, Z |
| SUB | SUB f | f = f - WREG | 1 | 1 | C, DC, N, OV, Z |
| | SUB f, WREG | WREG = f - WREG | 1 | 1 | C, DC, N, OV, Z |
| | SUB #lit10, Wn | Wn = Wn - lit10 | 1 | 1 | C, DC, N, OV, Z |
| | SUB Wb, Ws, Wd | Wd = Wb - Ws | 1 | 1 | C, DC, N, OV, Z |
| | SUB Wb, #lit5, Wd | Wd = Wb - lit5 | 1 | 1 | C, DC, N, OV, Z |
| SUBB | SUBB f | f = f - WREG - (\bar{C}) | 1 | 1 | C, DC, N, OV, Z |
| | SUBB f, WREG | WREG = f - WREG - (\bar{C}) | 1 | 1 | C, DC, N, OV, Z |
| | SUBB #lit10, Wn | Wn = Wn - lit10 - (\bar{C}) | 1 | 1 | C, DC, N, OV, Z |
| | SUBB Wb, Ws, Wd | Wd = Wb - Ws - (\bar{C}) | 1 | 1 | C, DC, N, OV, Z |
| | SUBB Wb, #lit5, Wd | Wd = Wb - lit5 - (\bar{C}) | 1 | 1 | C, DC, N, OV, Z |
| SUBR | SUBR f | f = WREG - f | 1 | 1 | C, DC, N, OV, Z |
| | SUBR f, WREG | WREG = WREG - f | 1 | 1 | C, DC, N, OV, Z |
| | SUBR Wb, Ws, Wd | Wd = Ws - Wb | 1 | 1 | C, DC, N, OV, Z |
| | SUBR Wb, #lit5, Wd | Wd = lit5 - Wb | 1 | 1 | C, DC, N, OV, Z |
| SUBBR | SUBBR f | f = WREG - f - (\bar{C}) | 1 | 1 | C, DC, N, OV, Z |
| | SUBBR f, WREG | WREG = WREG - f - (\bar{C}) | 1 | 1 | C, DC, N, OV, Z |
| | SUBBR Wb, Ws, Wd | Wd = Ws - Wb - (\bar{C}) | 1 | 1 | C, DC, N, OV, Z |
| | SUBBR Wb, #lit5, Wd | Wd = lit5 - Wb - (\bar{C}) | 1 | 1 | C, DC, N, OV, Z |
| SWAP | SWAP.b Wn | Wn = 半字节交换 Wn 内容 | 1 | 1 | 无 |
| | SWAP Wn | Wn = 将 Wn 的两个字节相交换 | 1 | 1 | 无 |

PIC24FJ256GA412/GB412 系列

表 35-2: 指令集概述 (续)

| 汇编助记符 | 汇编语法 | 说明 | 字数 | 周期数 | 受影响的状态标志 |
|--------|----------------------|--------------------------------------|----|-----|----------|
| TBLRDH | TBLRDH Ws, Wd | 将程序存储器中某个单元的 bit<23:16> 读入 $Wd<7:0>$ | 1 | 2 | 无 |
| TBLRDL | TBLRDL Ws, Wd | 将程序存储器中某个单元的 bit<15:0> 读入 Wd | 1 | 2 | 无 |
| TBLWTH | TBLWTH Ws, Wd | 将 $Ws<7:0>$ 写入程序存储器中某个单元的 bit<23:16> | 1 | 2 | 无 |
| TBLWTL | TBLWTL Ws, Wd | 将 Ws 写入程序存储器中某个单元的 bit<15:0> | 1 | 2 | 无 |
| ULNK | ULNK | 释放堆栈帧 | 1 | 1 | 无 |
| XOR | XOR f | $f = f .XOR.WREG$ | 1 | 1 | N, Z |
| | XOR $f, WREG$ | $WREG = f .XOR.WREG$ | 1 | 1 | N, Z |
| | XOR $\#lit10, Wn$ | $Wd = lit10 .XOR.Wd$ | 1 | 1 | N, Z |
| | XOR Wb, Ws, Wd | $Wd = Wb .XOR.Ws$ | 1 | 1 | N, Z |
| | XOR $Wb, \#lit5, Wd$ | $Wd = Wb .XOR. lit5$ | 1 | 1 | N, Z |
| ZE | ZE Ws, Wnd | $Wnd =$ 零扩展后的 Ws | 1 | 1 | C, Z, N |

PIC24FJ256GA412/GB412 系列

注:

PIC24FJ256GA412/GB412 系列

36.0 电气特性

本章将对 PIC24FJ256GA412/GB412 系列的电气特性进行概括介绍。其余信息在本文档的将来版本中提供。

下面列出了 PIC24FJ256GA412/GB412 系列器件的绝对最大值。器件长时间工作在最大值条件下，其可靠性会受到影响。我们建议不要使器件在该规范规定的范围以外运行。

绝对最大值 (†)

| | |
|--|--|
| 环境温度..... | -40°C 至 +100°C |
| 存储温度..... | -65°C 至 +150°C |
| V _{DD} 引脚相对于 V _{SS} 的电压..... | -0.3V 至 +4.0V |
| 任一通用数字或模拟引脚（非 5.5V 耐压）相对于 V _{SS} 的电压..... | -0.3V 至 (V _{DD} + 0.3V) |
| 任一通用数字或模拟引脚（5.5V 耐压，包括 MCLR）相对于 V _{SS} 的电压： V _{DD} = 0V 时：..... | -0.3V 至 +4.0V |
| V _{DD} ≥ 2.0V 时：..... | -0.3V 至 +6.0V |
| AV _{DD} 引脚相对于 V _{SS} 的电压..... | (V _{DD} - 0.3V) 至 (4.0V 和 (V _{DD} + 0.3V) 中的较小值) |
| AV _{SS} 引脚相对于 V _{SS} 的电压..... | -0.3V 至 +0.3V |
| VBAT 引脚相对于 V _{SS} 的电压..... | -0.3V 至 +4.0V |
| V _{USB3V3} 引脚相对于 V _{SS} 的电压..... | (V _{CAP} - 0.3V) 至 +4.0V |
| V _{BUS} 引脚相对于 V _{SS} 的电压..... | -0.3V 至 +6.0V |
| D+ 或 D- 引脚相对于 V _{SS} 的电压： (0Ω 源阻抗) (注 1)..... | -0.5V 至 (V _{USB3V3} + 0.5V) |
| (源阻抗 ≥ 28Ω, V _{USB3V3} ≥ 3.0V)..... | -1.0V 至 +4.6V |
| 流出 V _{SS} 引脚的最大电流..... | 300 mA |
| 流入 V _{DD} 引脚的最大电流 (注 2)..... | 250 mA |
| 任一 I/O 引脚的最大输出灌电流..... | 25 mA |
| 任一 I/O 引脚的最大输出拉电流..... | 25 mA |
| 所有端口的最大灌电流..... | 200 mA |
| 所有端口的最大拉电流 (注 2)..... | 200 mA |

注 1: 原始“USB 2.0 规范”规定 USB 器件应能承受 24 小时的 D+ 或 D- 对 V_{BUS} 电压短路。之后在 USB 规范的工程变更通知 (ECN) 补充中删除了这一要求，取代了原始规范。

PIC24FJ256GA412/GB412 系列器件通常能够通过这种短路试验，但建议遵从此处规定的绝对最大值，以避免损坏器件。

2: 允许的最大电流由器件最大功耗决定 (见表 36-1)。

† 注：如果器件运行条件超过上述各项“绝对最大值”，可能对器件造成永久性损坏。上述值仅为运行条件极大值，我们建议不要使器件在该规范规定的范围以外运行。器件长时间工作在最大值条件下，其可靠性会受到影响。

PIC24FJ256GA412/GB412 系列

36.1 直流特性

图 36-1: PIC24FJ256GA412/GB412 系列电压—频率关系图 (工业级)

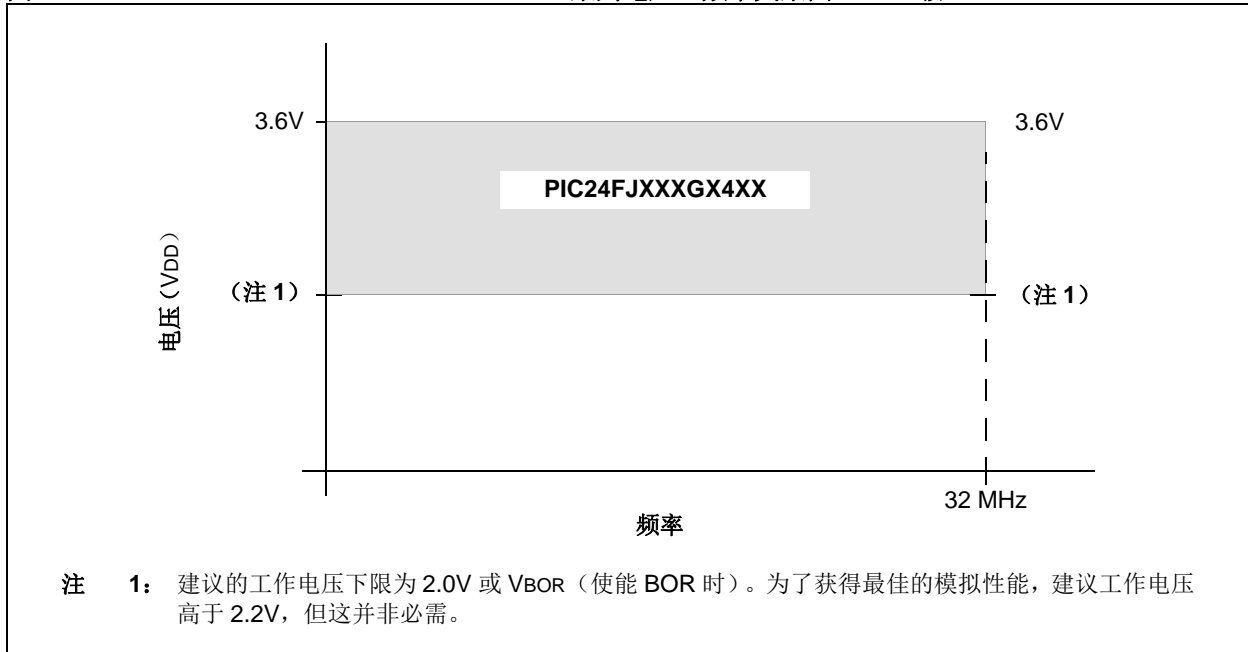


表 36-1: 热工作条件

| 参数 | 符号 | 最小值 | 典型值 | 最大值 | 单位 |
|--|------------|--------------------------------|-----|------|----|
| PIC24FJ256GA412/GB412 系列: | | | | | |
| 工作结温范围 | T_J | -40 | — | +100 | °C |
| 工作环境温度范围 | T_A | -40 | — | +85 | °C |
| 功耗: 芯片内部功耗: $P_{INT} = V_{DD} \times (I_{DD} - \sum I_{OH})$ I/O 引脚功耗: $P_{I/O} = \sum (\{V_{DD} - V_{OH}\} \times I_{OH}) + \sum (V_{OL} \times I_{OL})$ | P_D | PINT + Pi/o | | | W |
| 最大允许功耗 | P_{DMAX} | $(T_{JMAX} - T_A)/\theta_{JA}$ | | | W |

表 36-2: 热封装特性

| 特性 | 符号 | 典型值 | 最大值 | 单位 | 注 |
|-------------------------------|---------------|------|-----|------|-------|
| 封装热阻, 12x12x1 mm 100 引脚 TQFP | θ_{JA} | 45.0 | — | °C/W | (注 1) |
| 封装热阻, 10x10x1 mm 64 引脚 TQFP | θ_{JA} | 48.3 | — | °C/W | (注 1) |
| 封装热阻, 9x9x0.9 mm 64 引脚 QFN | θ_{JA} | 28.0 | — | °C/W | (注 1) |
| 封装热阻, 10x10x1.1 mm 121 引脚 BGA | θ_{JA} | 40.2 | — | °C/W | (注 1) |

注 1: 通过封装模拟获得结点与环境的热阻值 θ_{JA} 。

PIC24FJ256GA412/GB412 系列

表 36-3: 直流特性: 温度和电压规范

| 直流特性 | | | 标准工作条件: 2.0V 至 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级) | | | | |
|-------|---------|-------------------------------|--|------|-----|------|--|
| 参数编号 | 符号 | 特性 | 最小值 | 典型值 | 最大值 | 单位 | 条件 |
| 工作电压 | | | | | | | |
| DC10 | VDD | 电源电压 | 2.0 | — | 3.6 | V | 禁止 BOR |
| | | | VBOR | — | 3.6 | | 使能 BOR |
| DC12 | VDR | RAM 数据保持电压 ⁽¹⁾ | 取如下二者中较大值: VPORREL 或 VBOR | — | — | V | 只有使能 BOR (BOREN = 1) 时才会使用 VBOR |
| DC16 | VPOR | VDD 启动电压 (确保内部上电复位信号) | VSS | — | — | V | (注 2) |
| DC16A | VPORREL | VDD 上电复位释放电压 | — | 1.95 | — | V | (注 3) |
| DC17A | SRVDD | 建议的 VDD 上升压摆率 (确保内部上电复位信号) | 0.05 | — | — | V/ms | 0-3.3V/66 ms, 0-2.5V/50 ms (注 2) |
| DC17B | VBOR | 欠压复位电压 (VDD 由高转变为低时) | — | 2.2 | — | V | (注 3) |

注 1: 这是在总是保持 RAM 内容的情况下 VDD 可降至的电压下限。

注 2: 如果不满足 VPOR 或 SRVDD 参数要求, 或者应用的 VDD 缓慢下降时, 则建议使能并使用 BOR。

注 3: 在发生上升 VDD 上电序列时, 应用固件在达到 VPORREL 和 VBOR 电压 (BOREN = 1 时) 中的较高值时开始执行。

PIC24FJ256GA412/GB412 系列

表 36-4: 直流特性: 工作电流 (IDD)

| 直流特性 | | | 标准工作条件: 2.0V 至 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级) | | | |
|---------------------------------|--------------------|-----|--|---|------|------------------------------------|
| 参数编号 | 典型值 ⁽¹⁾ | 最大值 | 单位 | 工作温度 | VDD | 条件 |
| 工作电流 (IDD)⁽²⁾ | | | | | | |
| DC19 | 0.17 | 0.4 | mA | -40°C 至 $+85^{\circ}\text{C}$ | 2.0V | 0.5 MIPS, Fosc = 1 MHz |
| | 0.19 | 0.4 | mA | -40°C 至 $+85^{\circ}\text{C}$ | 3.3V | |
| DC20 | 0.28 | 0.7 | mA | -40°C 至 $+85^{\circ}\text{C}$ | 2.0V | 1 MIPS, Fosc = 2 MHz |
| | 0.31 | 0.7 | mA | -40°C 至 $+85^{\circ}\text{C}$ | 3.3V | |
| DC23 | 0.90 | 2.5 | mA | -40°C 至 $+85^{\circ}\text{C}$ | 2.0V | 4 MIPS, Fosc = 8 MHz |
| | 1.00 | 2.5 | mA | -40°C 至 $+85^{\circ}\text{C}$ | 3.3V | |
| DC24 | 5.13 | 9 | mA | -40°C 至 $+85^{\circ}\text{C}$ | 2.0V | 16 MIPS, Fosc = 32 MHz |
| | 5.28 | 9 | mA | -40°C 至 $+85^{\circ}\text{C}$ | 3.3V | |
| DC31 | 24.4 | 100 | μA | -40°C 至 $+85^{\circ}\text{C}$ | 2.0V | LPRC (15.5 KIPS), Fosc = 31 kHz |
| | 24.5 | 110 | μA | -40°C 至 $+85^{\circ}\text{C}$ | 3.3V | |

注 1: 除非另外声明, 否则“典型值”栏中的数据均为 3.3V 和 $+25^{\circ}\text{C}$ 条件下的值。典型参数仅供设计参考, 未经测试。

注 2: 供电电流主要受工作电压和频率的影响。其他因素, 如 I/O 引脚负载和开关速率、振荡器类型、内部代码执行模式和温度也会对电流消耗产生影响。没有外设模块正在工作, 所有的外设模块禁止 x (PMDx) 位被置 1。

表 36-5: 直流特性: 空闲电流 (IIDL)

| 直流特性 | | | 标准工作条件: 2.0V 至 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级) | | | |
|--------------------|--------------------|-----|--|---|------|------------------------------------|
| 参数编号 | 典型值 ⁽¹⁾ | 最大值 | 单位 | 工作温度 | VDD | 条件 |
| 空闲电流 (IIDL) | | | | | | |
| DC40 | 130 | 180 | μA | -40°C 至 $+85^{\circ}\text{C}$ | 2.0V | 1 MIPS, Fosc = 2 MHz |
| | 180 | 200 | μA | -40°C 至 $+85^{\circ}\text{C}$ | 3.3V | |
| DC43 | 0.33 | 0.7 | mA | -40°C 至 $+85^{\circ}\text{C}$ | 2.0V | 4 MIPS, Fosc = 8 MHz |
| | 0.44 | 0.8 | mA | -40°C 至 $+85^{\circ}\text{C}$ | 3.3V | |
| DC47 | 1.54 | 2.2 | mA | -40°C 至 $+85^{\circ}\text{C}$ | 2.0V | 16 MIPS, Fosc = 32 MHz |
| | 1.67 | 2.3 | mA | -40°C 至 $+85^{\circ}\text{C}$ | 3.3V | |
| DC50 | 0.56 | 0.8 | mA | -40°C 至 $+85^{\circ}\text{C}$ | 2.0V | 4 MIPS (FRC), Fosc = 8 MHz |
| | 0.56 | 0.9 | mA | -40°C 至 $+85^{\circ}\text{C}$ | 3.3V | |
| DC51 | 18.76 | 90 | μA | -40°C 至 $+85^{\circ}\text{C}$ | 2.0V | LPRC (15.5 KIPS), Fosc = 31 kHz |
| | 19.30 | 100 | μA | -40°C 至 $+85^{\circ}\text{C}$ | 3.3V | |

注 1: 除非另外声明, 否则“典型值”栏中的数据均为 3.3V 和 $+25^{\circ}\text{C}$ 条件下的值。这些参数仅供设计参考, 未经测试。

PIC24FJ256GA412/GB412 系列

表 36-6: 直流特性: 掉电电流 (IPD)

| 直流特性 | | | 标准工作条件: 2.0V 至 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级) | | | |
|------------|--------------------|------|--|---|------|---|
| 参数编号 | 典型值 ⁽¹⁾ | 最大值 | 单位 | 工作温度 | VDD | 条件 |
| 掉电电流 (IPD) | | | | | | |
| DC60 | 3.24 | — | μA | -40°C | 2.0V | 休眠 ⁽²⁾ |
| | 4.08 | 22 | μA | $+25^{\circ}\text{C}$ | | |
| | 7.81 | — | μA | $+60^{\circ}\text{C}$ | | |
| | 23.25 | 40 | μA | $+85^{\circ}\text{C}$ | | |
| | 3.20 | — | μA | -40°C | 3.3V | |
| | 4.07 | 25 | μA | $+25^{\circ}\text{C}$ | | |
| | 7.94 | — | μA | $+60^{\circ}\text{C}$ | | |
| | 19.85 | 42 | μA | $+85^{\circ}\text{C}$ | | |
| DC61 | 0.07 | — | μA | -40°C | 2.0V | 低压休眠 ⁽³⁾ |
| | 0.07 | — | μA | $+25^{\circ}\text{C}$ | | |
| | 3.54 | — | μA | $+60^{\circ}\text{C}$ | | |
| | 15.30 | — | μA | $+85^{\circ}\text{C}$ | | |
| | 0.10 | — | μA | -40°C | 3.3V | |
| | 0.06 | — | μA | $+25^{\circ}\text{C}$ | | |
| | 3.68 | — | μA | $+60^{\circ}\text{C}$ | | |
| | 15.65 | — | μA | $+85^{\circ}\text{C}$ | | |
| DC70 | 120 | — | nA | -40°C | 2.0V | 深度休眠, VCAP 上的电容完全放电 |
| | 80 | 800 | nA | $+25^{\circ}\text{C}$ | | |
| | 620 | — | nA | $+60^{\circ}\text{C}$ | | |
| | 1.13 | 5 | μA | $+85^{\circ}\text{C}$ | | |
| | 110 | — | nA | -40°C | 3.3V | |
| | 110 | 1500 | nA | $+25^{\circ}\text{C}$ | | |
| | 830 | — | nA | $+60^{\circ}\text{C}$ | | |
| | 3.67 | 10 | μA | $+85^{\circ}\text{C}$ | | |
| DC74 | 0.6 | 3 | μA | -40°C 至 $+85^{\circ}\text{C}$ | 0V | 带 VBAT 的 RTCC 模式 (LPRC/SOSC) ⁽⁴⁾ |

注 1: 除非另外声明, 否则“典型值”栏中的数据均为 3.3V 和 $+25^{\circ}\text{C}$ 条件下的值。这些参数仅供设计参考, 未经测试。

2: 禁止低压/数据保持稳压器: $\text{RETEN}(\text{RCON}\langle 12 \rangle) = 0$, $\overline{\text{LPCFG}}(\text{FPOR}\langle 2 \rangle) = 1$ 。

3: 使能低压/数据保持稳压器: $\text{RETEN}(\text{RCON}\langle 12 \rangle) = 1$, $\text{LPCFG}(\text{FPOR}\langle 2 \rangle) = 0$ 。

4: VBAT 引脚连接到电池, RTCC 使用 $V_{\text{DD}} = 0$ 运行。

PIC24FJ256GA412/GB412 系列

表 36-7: 直流特性: Δ 电流 (BOR、WDT、DSBOR、DSWDT 和 LCD)

| 直流特性 | | | 标准工作条件: 2.0V 至 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级) | | | |
|--|--------------------|-----|--|---|------------------|---|
| 参数编号 | 典型值 ⁽¹⁾ | 最大值 | 单位 | 工作温度 | VDD | 条件 |
| 欠压复位增量电流 (ΔBOR)⁽²⁾ | | | | | | |
| DC25 | 4 | 8 | μA | -40°C 至 $+85^{\circ}\text{C}$ | V _{BOR} | Δ BOR ⁽²⁾ |
| | 4 | 8 | μA | -40°C 至 $+85^{\circ}\text{C}$ | 3.3V | |
| 看门狗定时器增量电流 (ΔWDT)⁽²⁾ | | | | | | |
| DC71 | 0.15 | 2 | μA | -40°C 至 $+85^{\circ}\text{C}$ | 2.0V | Δ WDT (选择 LPRC 时) ⁽²⁾ |
| | 0.24 | 2 | μA | -40°C 至 $+85^{\circ}\text{C}$ | 3.3V | |
| HLVD 增量电流 (ΔHLVD)⁽²⁾ | | | | | | |
| DC75 | 3.8 | 25 | μA | -40°C 至 $+85^{\circ}\text{C}$ | 2.0V | Δ HLVD ⁽²⁾ |
| | 3.8 | 25 | μA | -40°C 至 $+85^{\circ}\text{C}$ | 3.3V | |
| 实时时钟和日历增量电流 (ΔRTCC)⁽²⁾ | | | | | | |
| DC77 | 0.17 | 2.5 | μA | -40°C 至 $+85^{\circ}\text{C}$ | 2.0V | Δ RTCC (带 SOSC) ⁽²⁾ |
| | 0.17 | 2.5 | μA | -40°C 至 $+85^{\circ}\text{C}$ | 3.3V | |
| DC77A | 0.55 | 2.5 | μA | -40°C 至 $+85^{\circ}\text{C}$ | 2.0V | Δ RTCC (带 LPRC) ⁽²⁾ |
| | 0.55 | 2.5 | μA | -40°C 至 $+85^{\circ}\text{C}$ | 3.3V | |
| 深度休眠 BOR 增量电流 (ΔDSBOR)⁽²⁾ | | | | | | |
| DC81 | 0.1 | 0.9 | μA | -40°C 至 $+85^{\circ}\text{C}$ | 2.0V | Δ 深度休眠 BOR ⁽²⁾ |
| | 0.1 | 0.9 | μA | -40°C 至 $+85^{\circ}\text{C}$ | 3.3V | |
| 深度休眠看门狗定时器增量电流 (ΔDSWDT)⁽²⁾ | | | | | | |
| DC80 | 0.1 | 0.9 | μA | -40°C 至 $+85^{\circ}\text{C}$ | 2.0V | Δ 深度休眠 WDT ⁽²⁾ |
| | 0.1 | 0.9 | μA | -40°C 至 $+85^{\circ}\text{C}$ | 3.3V | |
| VBAT A/D 监视器⁽⁵⁾ | | | | | | |
| DC91 | 2 | — | μA | -40°C 至 $+85^{\circ}\text{C}$ | 3.3V | V _{BAT} = 2V |
| | 5 | — | μA | -40°C 至 $+85^{\circ}\text{C}$ | 3.3V | V _{BAT} = 3.3V |
| LCD 增量电流 (ΔLCD) | | | | | | |
| DC82 | 5 | — | μA | $+25^{\circ}\text{C}$ | 2.0V | $(\Delta$ LCD) /LCD 内部 ⁽²⁾⁽⁴⁾ 1/8 复用, 1/3 偏置 |
| | 5 | — | μA | $+25^{\circ}\text{C}$ | 3.3V | |
| DC90 | 6 | — | μA | $+25^{\circ}\text{C}$ | 2.0V | $(\Delta$ LCD) /LCD 电荷泵 ⁽²⁾⁽³⁾ 1/8 复用, 1/3 偏置 |
| | 6 | — | μA | $+25^{\circ}\text{C}$ | 3.3V | |

注 1: 除非另外声明, 否则“典型值”栏中的数据均为 3.3V 和 $+25^{\circ}\text{C}$ 条件下的值。这些参数仅供设计参考, 未经测试。

2: 使能并运行模块时的增量电流。

3: 使能并运行 LCD, 未连接显示屏; 不包括梯形电阻网络电流。

4: 使能并运行 LCD, 未连接显示屏; 包括低功耗梯形电阻网络电流。

5: A/D 通道在内部连接到 V_{BAT} 引脚; 它是在 A/D V_{BAT} 操作期间的电流。

PIC24FJ256GA412/GB412 系列

表 36-8: 直流特性: I/O 引脚输入规范

| 直流特性 | | 标准工作条件: 2.0V 至 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级) | | | | | |
|-------|----------|--|---------------------|---------|---------------|---------------|--|
| 参数编号 | 符号 | 特性 | 最小值 | 典型值 (1) | 最大值 | 单位 | 条件 |
| | V_{IL} | 输入低压 (3) | | | | | |
| DI10 | | I/O 引脚, 带 ST 缓冲器 | V_{SS} | — | $0.2 V_{DD}$ | V | |
| DI11 | | I/O 引脚, 带 TTL 缓冲器 | V_{SS} | — | $0.15 V_{DD}$ | V | |
| DI15 | | MCLR | V_{SS} | — | $0.2 V_{DD}$ | V | |
| DI16 | | OSCI (XT 模式) | V_{SS} | — | $0.2 V_{DD}$ | V | |
| DI17 | | OSCI (HS 模式) | V_{SS} | — | $0.2 V_{DD}$ | V | |
| DI18 | | I/O 引脚, 带 I ² C 缓冲器 | V_{SS} | — | $0.3 V_{DD}$ | V | |
| DI19 | | I/O 引脚, 带 SMBus 缓冲器 | V_{SS} | — | 0.8 | V | 使能 SMBus |
| | V_{IH} | 输入高压 (3) | | | | | |
| DI20 | | I/O 引脚, 带 ST 缓冲器: 非 5V 耐压 | $0.65 V_{DD}$ | — | V_{DD} | V | |
| | | 5V 耐压 | $0.65 V_{DD}$ | — | 5.5 | V | |
| DI21 | | I/O 引脚, 带 TTL 缓冲器: 非 5V 耐压 | $0.25 V_{DD} + 0.8$ | — | V_{DD} | V | |
| | | 5V 耐压 | $0.25 V_{DD} + 0.8$ | — | 5.5 | V | |
| DI25 | | MCLR | $0.8 V_{DD}$ | — | V_{DD} | V | |
| DI26 | | OSCI (XT 模式) | $0.7 V_{DD}$ | — | V_{DD} | V | |
| DI27 | | OSCI (HS 模式) | $0.7 V_{DD}$ | — | V_{DD} | V | |
| DI28 | | I/O 引脚, 带 I ² C 缓冲器 | $0.7 V_{DD}$ | — | 5.5 | V | |
| DI29 | | I/O 引脚, 带 SMBus 缓冲器 | 2.1 | — | 5.5 | V | 使能 SMBus |
| DI30 | ICNPU | CN_x 上拉电流 | 150 | 550 | 550 | μA | $V_{DD} = 3.3\text{V}$, $V_{PIN} = V_{SS}$ |
| DI30A | ICNPD | CN_x 下拉电流 | 15 | 150 | 150 | μA | $V_{DD} = 3.3\text{V}$, $V_{PIN} = V_{DD}$ |
| | I_{IL} | 输入泄漏电流 (2) | | | | | |
| DI50 | | I/O 端口 | — | — | ± 1 | μA | $V_{SS} \leq V_{PIN} \leq V_{DD}$, 引脚处于高阻态 |
| DI51 | | 模拟输入引脚 | — | — | ± 1 | μA | $V_{SS} \leq V_{PIN} \leq V_{DD}$, 引脚处于高阻态 |
| DI55 | | MCLR | — | — | ± 1 | μA | $V_{SS} \leq V_{PIN} \leq V_{DD}$ |
| DI56 | | OSCI/CLKI | — | — | ± 1 | μA | $V_{SS} \leq V_{PIN} \leq V_{DD}$, EC、XT 和 HS 模式 |

注 1: 除非另外声明, 否则“典型值”栏中的数据均为 3.3V 和 +25°C 条件下的值。这些参数仅供设计参考, 未经测试。

注 2: 负电流定义为引脚的拉电流。

注 3: 请参见表 1-4 或表 1-5 了解 I/O 引脚缓冲器类型。

PIC24FJ256GA412/GB412 系列

表 36-9: 直流特性: I/O 引脚输出规范

| 直流特性 | | | 标准工作条件: 2.0V 至 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级) | | | | |
|------|-----|----------------|--|--------------------|-----|----|--|
| 参数编号 | 符号 | 特性 | 最小值 | 典型值 ⁽¹⁾ | 最大值 | 单位 | 条件 |
| DO10 | VOL | 输出低压 I/O 端口 | — | — | 0.4 | V | IOL = 6.6 mA, VDD = 3.6V IOL = 5.0 mA, VDD = 2V |
| | | | — | — | 0.4 | V | |
| DO16 | | OSCO/CLKO | — | — | 0.4 | V | IOL = 6.6 mA, VDD = 3.6V IOL = 5.0 mA, VDD = 2V |
| | | | — | — | 0.4 | V | |
| DO20 | VOH | 输出高压 I/O 端口 | 3.0 | — | — | V | IOH = -3.0 mA, VDD = 3.6V IOH = -6.0 mA, VDD = 3.6V IOH = -1.0 mA, VDD = 2V IOH = -3.0 mA, VDD = 2V |
| | | | 2.4 | — | — | V | |
| | | | 1.65 | — | — | V | |
| | | | 1.4 | — | — | V | |
| DO26 | | OSCO/CLKO | 2.4 | — | — | V | IOH = -6.0 mA, VDD = 3.6V IOH = -1.0 mA, VDD = 2V |
| | | | 1.4 | — | — | V | |

注 1: 除非另外声明, 否则“典型值”栏中的数据均为 3.3V 和 +25°C 条件下的值。

表 36-10: 直流特性: 程序存储器

| 直流特性 | | | 标准工作条件: 2.0V 至 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级) | | | | |
|-------|-------|--------------------|--|--------------------|-----|-----|---|
| 参数编号 | 符号 | 特性 | 最小值 | 典型值 ⁽¹⁾ | 最大值 | 单位 | 条件 |
| D130 | EP | 闪存程序存储器 单元耐擦写能力 | 20000 | — | — | E/W | -40°C 至 +85°C V _{MIN} = 最小工作电压 V _{MIN} = 最小工作电压 如果没有违反其他规范 |
| D131 | VPR | 读操作时的 VDD | V _{MIN} | — | 3.6 | V | |
| D132B | | 自定时写的 VDD | V _{MIN} | — | 3.6 | V | |
| D133A | TiW | 自定时字写周期时间 | — | 20 | — | μs | |
| | | 自定时行写周期时间 | — | 1.5 | — | ms | |
| D133B | TiE | 自定时页擦除时间 | 20 | — | 40 | ms | |
| D134 | TRETD | 特性保持时间 | 20 | — | — | 年 | |
| D135 | IDDP | 编程时的供电电流 | — | 5 | — | mA | |

注 1: 除非另外声明, 否则“典型值”栏中的数据均为 3.3V 和 +25°C 条件下的值。

PIC24FJ256GA412/GB412 系列

表 36-11: 内部稳压器规范

| 工作条件: $-40^{\circ}\text{C} < T_a < +85^{\circ}\text{C}$ (除非另外声明) | | | | | | | |
|--|--------|------------|-----|-----|-----|---------------|---|
| 参数编号 | 符号 | 特性 | 最小值 | 典型值 | 最大值 | 单位 | 备注 |
| DVR10 | VBG | 内部带隙参考电压 | — | 1.2 | — | V | |
| DVR11 | TBG | 带隙参考电压启动时间 | — | 1 | — | ms | |
| DVR20 | VRGOUT | 稳压器输出电压 | — | 1.8 | — | V | $V_{DD} > 2.0\text{V}$ |
| DVR21 | CEFC | 外部滤波电容值 | 4.7 | 10 | — | μF | 建议串联电阻 $< 3\Omega$; 必须 $< 5\Omega$ 。 |
| DVR | TVREG | 起振时间 | — | 10 | — | μs | $\text{PMSLP} = 1$, 带任何 POR 或 BOR |
| DVR30 | VLVR | 低压稳压器输出电压 | — | 1.2 | — | V | $\text{RETEN} = 1$, $\text{LPCFG} = 0$ |

表 36-12: VBAT 工作电压规范

| 参数编号 | 符号 | 特性 | 最小值 | 典型值 | 最大值 | 单位 | 备注 |
|-------|--------|---------------------|--------|-----|-----|----|------------------------------------|
| DVB01 | VBT | 工作电压 | 1.6 | — | 3.6 | V | 电池连接到 VBAT 引脚, $\text{VBTBOR} = 0$ |
| DVB02 | | | VBTBOR | — | 3.6 | V | 电池连接到 VBAT 引脚, $\text{VBTBOR} = 1$ |
| DVB10 | VBTADC | VBAT A/D 监视电压规范 (1) | 1.6 | — | 3.6 | V | A/D 使用内部 A/D 通道监视 VBAT 引脚 |

注 1: 使用 A/D 测量的 A/D 值可使用以下公式表示:
测量电压 = $((\text{VBAT}/2)/V_{DD}) * 4096$ (对于 12 位 A/D)。

表 36-13: CTMU 电流源规范

| 直流特性 | | 标准工作条件: 2.0V 至 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_a \leq +85^{\circ}\text{C}$ (工业级) | | | | | | |
|-------|--------------|--|-----|---------|-----|------------------------------|--|---|
| 参数编号 | 符号 | 特性 | 最小值 | 典型值 (1) | 最大值 | 单位 | 备注 | 条件 |
| DCT10 | IOUT1 | CTMU 电流源, 基本范围 | — | 550 | — | nA | $\text{CTMUCON1L}\langle 1:0 \rangle = 00$ | $2.5\text{V} < V_{DD} < V_{DD\text{MAX}}$ |
| DCT11 | IOUT2 | CTMU 电流源, 10x 范围 | — | 5.5 | — | μA | $\text{CTMUCON1L}\langle 1:0 \rangle = 01$ | |
| DCT12 | IOUT3 | CTMU 电流源, 100x 范围 | — | 55 | — | μA | $\text{CTMUCON1L}\langle 1:0 \rangle = 10$ | |
| DCT13 | IOUT4 | CTMU 电流源, 1000x 范围 | — | 550 | — | μA | $\text{CTMUCON1L}\langle 1:0 \rangle = 11$ (2) | |
| DCT21 | V_{Δ} | 每摄氏度的温度二极管电压变化 | — | -3 | — | $\text{mV}/^{\circ}\text{C}$ | | |

注 1: 电流微调范围的中点为标称值 ($\text{CTMUCON1L}\langle 7:2 \rangle = 000000$)。

注 2: 不要对温度检测二极管使用该电流范围。

PIC24FJ256GA412/GB412 系列

表 36-14: USB ON-THE-GO 模块规范

| 直流特性 | | 标准工作条件: 2.0V 至 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级) | | | | | |
|-------|---------|--|-------------------------------------|-----|-----|----|--|
| 参数编号 | 符号 | 特性 | 最小值 | 典型值 | 最大值 | 单位 | 条件 |
| 工作电压 | | | | | | | |
| DUS01 | VUSB3V3 | USB 供电电压 | 取如下二者中较大值: 3.0 或 (VDD - 0.3V) | 3.3 | 3.6 | V | 使能 USB 模块 |
| | | | (VDD - 0.3V) ⁽¹⁾ | — | 3.6 | V | 禁止 USB, 不使用 RG2/RG3, 并在外部将该引脚下拉为低电平或保留为高阻态 |
| | | | (VDD - 0.3V) | VDD | 3.6 | V | 禁止 USB, RG2/RG3 用作通用 I/O |

注 1: 在这些条件下, 还可以将 VUSB3V3 引脚保留为高阻态。但是, 如果电压浮动到低于 (VDD - 0.3V), 这可能导致 IPD 电流高于规定值。首选的方法是将 VUSB 引脚连接到 VDD, 即使不使用 USB 模块也是如此。

表 36-15: 高 / 低压检测特性

| 工作条件: $-40^{\circ}\text{C} < T_A < +85^{\circ}\text{C}$ (除非另外声明) | | | | | | | |
|--|-------|----------------------|----------------------------------|------|------|------|----|
| 参数编号 | 符号 | 特性 | 最小值 | 典型值 | 最大值 | 单位 | 条件 |
| DC18 | VHLVD | VDD 跳变时的 HLVD 电压 | HLVDL<3:0> = 0100 ⁽¹⁾ | 3.45 | — | 3.73 | V |
| | | | HLVDL<3:0> = 0101 | 3.30 | — | 3.57 | V |
| | | | HLVDL<3:0> = 0110 | 3.00 | — | 3.25 | V |
| | | | HLVDL<3:0> = 0111 | 2.80 | — | 3.03 | V |
| | | | HLVDL<3:0> = 1000 | 2.67 | — | 2.92 | V |
| | | | HLVDL<3:0> = 1001 | 2.45 | — | 2.70 | V |
| | | | HLVDL<3:0> = 1010 | 2.33 | — | 2.60 | V |
| | | | HLVDL<3:0> = 1011 | 2.21 | — | 2.49 | V |
| | | | HLVDL<3:0> = 1100 | 2.11 | — | 2.38 | V |
| | | | HLVDL<3:0> = 1101 | 2.10 | — | 2.25 | V |
| | | | HLVDL<3:0> = 1110 | 2.00 | — | 2.15 | V |
| DC101 | VTHL | LVDIN 引脚跳变时的 HLVD 电压 | HLVDL<3:0> = 1111 | — | 1.20 | — | V |

注 1: HLVD<3:0> 值为 0000 至 0011 时的跳变点未实现。

PIC24FJ256GA412/GB412 系列

表 36-16: 比较器直流规范

| 工作条件: $2.0V < V_{DD} < 3.6V$, $-40^{\circ}C < T_A < +85^{\circ}C$ (除非另外声明) | | | | | | | |
|---|--------|-----------------------|-----|-----|----------|---------|-------|
| 参数编号 | 符号 | 特性 | 最小值 | 典型值 | 最大值 | 单位 | 备注 |
| D300 | VIOFF | 输入失调电压 | — | 12 | ± 30 | mV | |
| D301 | VICM | 输入共模电压 | 0 | — | V_{DD} | V | |
| D302 | CMRR | 共模抑制比 | 55 | — | — | dB | |
| D306 | IQCOMP | 每个比较器的 AV_{DD} 静态电流 | — | 27 | — | μA | 使能比较器 |
| D307 | TRESP | 响应时间 | — | 300 | — | ns | (注 1) |
| D308 | TMC2OV | 比较器模式改变到输出有效的时间 | — | 10 | — | μs | |

注 1: 在以下条件下测量: 一个输入处于 $V_{DD}/2$, 另一个输入从 V_{SS} 变至 V_{DD} (40 mV 步阶, 15 mV 过驱动)。

表 36-17: 比较器参考电压直流规范

| 工作条件: $2.0V < V_{DD} < 3.6V$, $-40^{\circ}C < T_A < +85^{\circ}C$ (除非另外声明) | | | | | | | |
|---|-------|-----------|------|-----|-----|------------|-------|
| 参数编号 | 符号 | 特性 | 最小值 | 典型值 | 最大值 | 单位 | 备注 |
| VR310 | TSET | 稳定时间 | — | — | 10 | μs | (注 1) |
| VRD311 | CVRAA | 绝对精度 | -100 | — | 100 | mV | |
| VRD312 | CVRUR | 单位电阻值 (R) | — | 4.5 | — | k Ω | |

注 1: 在 $CVR<4:0>$ 从 11111 跳变为 00000 时测量时间间隔。

PIC24FJ256GA412/GB412 系列

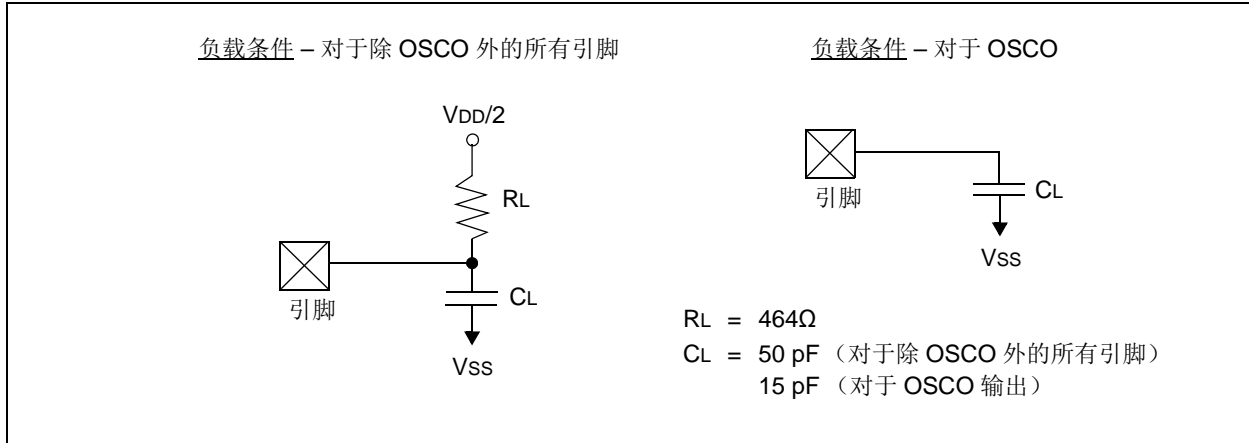
36.2 交流特性和时序参数

本节包含的信息说明了 PIC24FJ256GA412/GB412 系列器件的交流特性和时序参数。

表 36-18: 温度和电压规范 – 交流

| | |
|------|--|
| 交流特性 | <p>标准工作条件: 2.0V 至 3.6V (除非另外声明)</p> <p>工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级)</p> <p>工作电压 V_{DD} 范围如第 36.1 节 “直流特性” 中所述。</p> |
|------|--|

图 36-2: 器件时序规范的负载条件



| 参数编号 | 符号 | 特性 | 最小值 | 典型值 (1) | 最大值 | 单位 | 条件 |
|------|-------|-----------------|-----|---------|-----|----|--------------------------------|
| DO50 | Cosco | OSCO/CLKO 引脚 | — | — | 15 | pF | 当外部时钟用于驱动 OSCI 时处于 XT 和 HS 模式下 |
| DO56 | Cio | 所有 I/O 引脚和 OSCO | — | — | 50 | pF | EC 模式 |
| DO58 | CB | SCLx 和 SDAx | — | — | 400 | pF | 在 I ² C 模式下 |

注 1: 除非另外声明, 否则 “典型值” 栏中的数据均为 3.3V 和 +25°C 条件下的值。

PIC24FJ256GA412/GB412 系列

图 36-3: 外部时钟时序

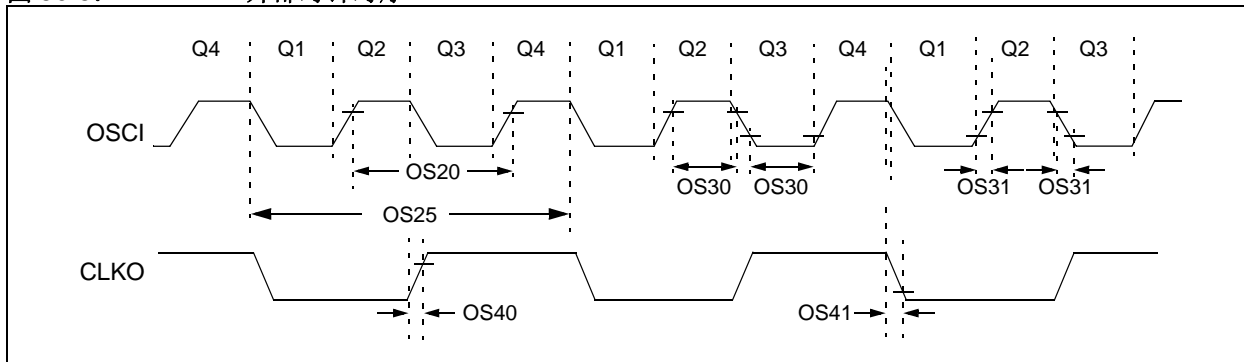


表 36-20: 外部时钟时序要求

| 交流特性 | | | 标准工作条件: 2.0V 至 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级) | | | | |
|------|---------------|----------------------------------|--|---------|-------|-------|----------------|
| 参数编号 | 符号 | 特性 | 最小值 | 典型值 (1) | 最大值 | 单位 | 条件 |
| OS10 | Fosc | 外部 CLKI 频率 (外部时钟仅允许运行于 EC 模式) | DC | — | 32 | MHz | EC |
| | | | 1.97 | — | 48 | MHz | ECPLL (注 2) |
| | 振荡器频率 | 3.5 | — | 10 | MHz | XT | |
| | | 4 | — | 8 | MHz | XTPLL | |
| | | 10 | — | 32 | MHz | HS | |
| 12 | | — | 32 | MHz | HSPLL | | |
| | 31 | — | 33 | kHz | SOSC | | |
| OS20 | Tosc | $Tosc = 1/Fosc$ | — | — | — | — | Fosc 值见参数 OS10 |
| OS25 | Tcy | 指令周期 (3) | 62.5 | — | DC | ns | |
| OS30 | TosL, TosH | 外部时钟输入 (OSCI) 高电平或低电平时间 | $0.45 \times Tosc$ | — | — | ns | EC |
| | | | | | | | |
| OS31 | TosR, TosF | 外部时钟输入 (OSCI) 上升或下降时间 | — | — | 20 | ns | EC |
| OS40 | TckR | CLKO 上升时间 (4) | — | 6 | 10 | ns | |
| OS41 | TckF | CLKO 下降时间 (4) | — | 6 | 10 | ns | |

- 注 1: 除非另外声明, 否则“典型值”栏中的数据均为 3.3V 和 +25°C 条件下的值。
- 注 2: 代表系统时钟预分频器的输入。PLL 分频器和后分频器仍然必须配置为不会使系统时钟频率超出图 36-1 所示的最大频率。
- 注 3: 指令周期 (Tcy) 等于输入振荡器时基周期的两倍。所有规定值均为基于针对特定振荡器类型, 器件在标准工作条件下执行代码时的特性数据。超出这些规定的限定值, 可能导致振荡器运行不稳定和/或导致电流消耗超出预期值。所有器件在测试“最小”值时, 都在 OSCI/CLKI 引脚连接了外部时钟。当使用了外部时钟输入时, 所有器件的“最大”周期时间限制为“DC”(无时钟)。
- 注 4: 测量在 EC 模式下进行。在 OSC0 引脚上测量 CLKO 信号。CLKO 在 Q1-Q2 周期 (1/2 Tcy) 中为低电平, 在 Q3-Q4 周期 (1/2 Tcy) 中为高电平。

PIC24FJ256GA412/GB412 系列

表 36-21: PLL 时钟时序规范

| 交流特性 | | | 标准工作条件: 2.0V 至 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级) | | | | |
|------|-------|---------------------------|--|-----|------|---------------|-------------------------------|
| 参数编号 | 符号 | 特性 | 最小值 | 典型值 | 最大值 | 单位 | 条件 |
| OS50 | FPLLI | PLL 输入频率范围 ⁽¹⁾ | 1.97 | 4 | 4.04 | MHz | ECPLL、XTPLL、HSPLL 或 FRCPLL 模式 |
| OS52 | TLOCK | PLL 起振时间 (锁定时间) | — | — | 128 | μs | |
| OS53 | DCLK | CLKO 稳定性 (抗抖动性) | -0.25 | — | 0.25 | % | |

注 1: PLL 可接受 1.97 MHz 至 4.04 MHz 的输入频率。可以向 PLL 供应更高的输入频率 (最高 48 MHz), 前提是通过 PLLMODE<3:0> 配置位对它进行预分频, 使之降至处于 1.97 MHz 至 4.04 MHz 范围。

表 36-22: 内部 RC 精度

| 交流特性 | | 标准工作条件: 2.0V 至 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级) | | | | |
|------|------------------------------------|--|------------|------|-----|---|
| 参数编号 | 特性 | 最小值 | 典型值 | 最大值 | 单位 | 条件 |
| F20 | 频率为 8 MHz 时的 FRC 精度 ⁽⁴⁾ | -1 | ± 0.15 | 1 | % | $2.0\text{V} \leq V_{DD} \leq 3.6\text{V}$, $0^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (注 1) |
| | | -1.5 | — | 1.5 | % | $2.0\text{V} \leq V_{DD} \leq 3.6\text{V}$, $-40^{\circ}\text{C} \leq T_A < 0^{\circ}\text{C}$ |
| | | -0.20 | ± 0.05 | 0.20 | % | $2.0\text{V} \leq V_{DD} \leq 3.6\text{V}$, $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$, 使能并锁定自调节 (注 2) |
| F21 | 频率为 31 kHz 时的 LPRC | -20 | — | 20 | % | |
| F22 | OSCTUN 步长 | — | 0.05 | — | %/位 | |
| F23 | FRC 自调节锁定时间 | — | <5 | 8 | ms | (注 3) |

注 1: 为获得该精度, 加在单片机封装上的物理应力 (例如, 通过弯曲 PCB) 必须保持最小。

2: 相对于参考源精度来测量精度。

3: 从参考时钟达到稳定并处于范围内到 FRC 调节到处于 F20 规定的范围内 (通过自调节) 的时间。

4: 基于 FRC 产生的其他频率 (通过预分频器进行数字分频或通过 PLL 进行倍频) 也具有与此处相同的精度容差规范。

表 36-23: RC 振荡器起振时间

| 交流特性 | | | 标准工作条件: 2.0V 至 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级) | | | | |
|------|-------------------|----------------|--|-----|-----|---------------|----|
| 参数编号 | 符号 | 特性 | 最小值 | 典型值 | 最大值 | 单位 | 条件 |
| FR0 | T _{FRC} | FRC 振荡器起振时间 | — | 15 | — | μs | |
| FR1 | T _{LPRC} | 低功耗 RC 振荡器起振时间 | — | 50 | — | μs | |

PIC24FJ256GA412/GB412 系列

图 36-4: CLKO 和 I/O 时序特性

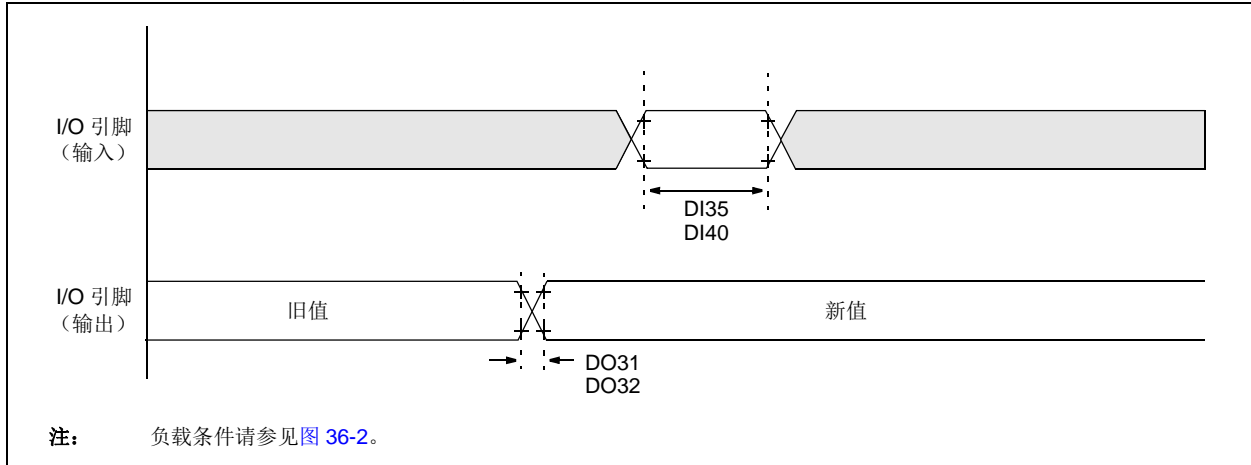


表 36-24: CLKO 和 I/O 时序要求

| 交流特性 | | | 标准工作条件: 2.0V 至 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级) | | | | |
|------|------|-----------------------|--|--------------------|-----|-----------------|----|
| 参数编号 | 符号 | 特性 | 最小值 | 典型值 ⁽¹⁾ | 最大值 | 单位 | 条件 |
| DO31 | TioR | 端口输出上升时间 | — | 5 | 25 | ns | |
| DO32 | TioF | 端口输出下降时间 | — | 5 | 25 | ns | |
| DI35 | TINP | INTx 引脚高电平或低电平时间 (输入) | 20 | — | — | ns | |
| DI40 | TRBP | CNx 高电平或低电平时间 (输入) | 2 | — | — | T _{CY} | |

注 1: 除非另外声明, 否则“典型值”栏中的数据均为 3.3V 和 +25°C 条件下的值。

PIC24FJ256GA412/GB412 系列

表 36-25: 复位和欠压复位要求

| 交流特性 | | | 标准工作条件: 2.0V 至 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级) | | | | |
|------|-------|---|--|-----|-------------|---------------|-----------------------|
| 参数编号 | 符号 | 特性 | 最小值 | 典型值 | 最大值 | 单位 | 条件 |
| SY10 | TMCL | MCLR 脉冲宽度 (低电平) | 2 | — | — | μs | |
| SY12 | TPOR | 上电复位延时 | — | 2 | — | μs | |
| SY13 | TIOZ | 自 MCLR 低电平或看门狗 定时器复位起 I/O 处于高 阻态的时间 | 取如下二者 中较小值: (3 TCY + 2) 或 700 | — | (3 TCY + 2) | μs | |
| SY25 | TBOR | 欠压复位脉冲宽度 | 1 | — | — | μs | $V_{DD} \leq V_{BOR}$ |
| SY45 | TRST | 内部状态复位时间 | — | 50 | — | μs | |
| SY70 | TDSWU | 深度休眠唤醒时间 | — | 200 | — | μs | VCAP 在唤醒之前完全放电 |
| SY71 | TPM | 程序存储器唤醒时间 | — | 20 | — | μs | PMSLP = 0 时的休眠唤醒 |
| | | | — | 1 | — | μs | PMSLP = 1 时的休眠唤醒 |
| SY72 | TLVR | 低压稳压器唤醒时间 | — | 90 | — | μs | PMSLP = 0 时的休眠唤醒 |
| | | | — | 70 | — | μs | PMSLP = 1 时的休眠唤醒 |

PIC24FJ256GA412/GB412 系列

图 36-5: TIMER1/2/3/4/5 外部时钟输入时序

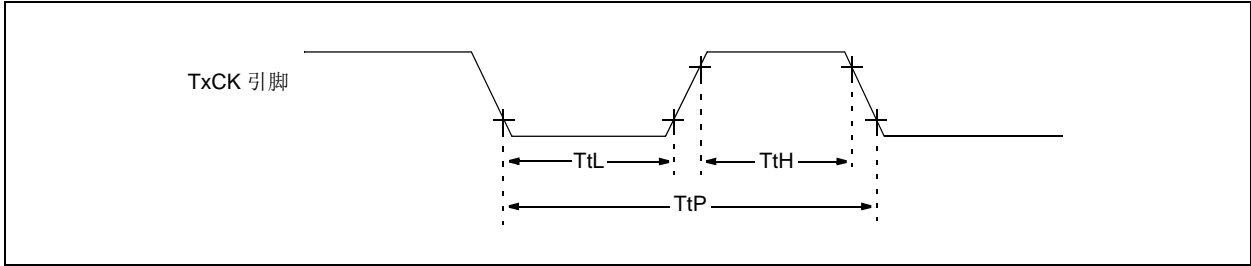


表 36-26: TIMER1/2/3/4/5 外部时钟输入要求⁽¹⁾

| 参数编号 | 符号 | 特性 | 最小值 | 最大值 | 单位 | 条件 | |
|------|----------|---------------|------------|---|----|----------|--------------------------|
| | T_{tH} | TxCK 高电平脉冲时间 | 同步 (带预分频器) | $T_{CY} + 20$ | — | ns | 还必须满足参数 T_{tP} |
| | | | 异步 (带预分频器) | 10 | — | ns | |
| | | | 异步计数器 | 20 | — | ns | |
| | T_{tL} | TxCK 低电平脉冲时间 | 同步 (带预分频器) | $T_{CY} + 20$ | — | ns | 还必须满足参数 T_{tP} |
| | | | 异步 (带预分频器) | 10 | — | ns | |
| | | | 异步计数器 | 20 | — | ns | |
| | T_{tP} | TxCK 外部输入周期 | 同步 (带预分频器) | $2 * T_{CY} + 40$ | — | ns | N = 预分频值 (1、4、8 和 16) |
| | | | 异步 (带预分频器) | 取如下二者中较大值: 20 或 $\frac{2 * T_{CY} + 40}{N}$ | — | ns | |
| | | | 异步计数器 | 40 | — | ns | |
| | | 输入边沿到定时器递增的延时 | 同步 | 1 | 2 | T_{CY} | |
| | | | 异步 | — | 20 | ns | |

注 1: 异步模式仅在 Timer1 上可用。

PIC24FJ256GA412/GB412 系列

图 36-6: 输入捕捉 x 时序

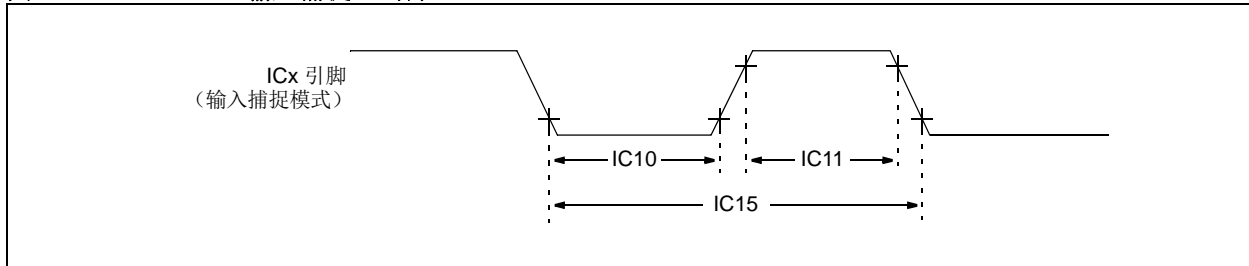


表 36-27: 输入捕捉 x 时序要求

| 参数编号 | 符号 | 特性 | 最小值 | 最大值 | 单位 | 条件 | |
|------|------|---------------------|-----------------------------|---------------|----|---------------------|--------------|
| IC10 | TccL | ICx 输入低电平时间 - 同步定时器 | 无预分频器 | $T_{CY} + 20$ | — | ns | 还必须满足参数 IC15 |
| | | 带预分频器 | 20 | — | ns | | |
| IC11 | TccH | ICx 输入低电平时间 - 同步定时器 | 无预分频器 | $T_{CY} + 20$ | — | ns | 还必须满足参数 IC15 |
| | | 带预分频器 | 20 | — | ns | | |
| IC15 | TccP | ICx 输入周期 - 同步定时器 | $\frac{2 * T_{CY} + 40}{N}$ | — | ns | N = 预分频值 (1、4 和 16) | |

图 36-7: 输出比较 x 时序

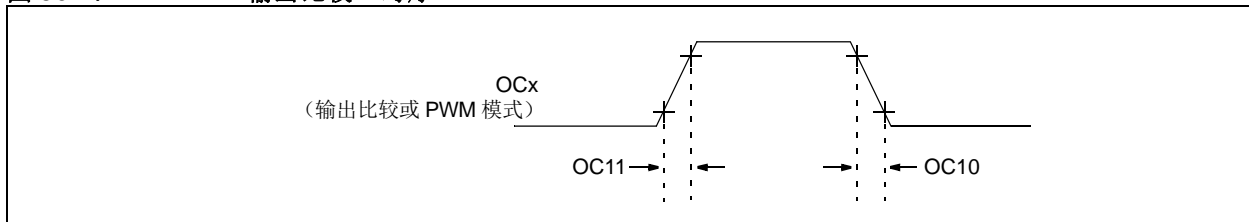


表 36-28: 输出比较 1 时序

| 参数编号 | 符号 | 特性 | 最小值 | 最大值 | 单位 | 条件 |
|------|------|------------|-----|-----|----|----|
| OC11 | TccR | OC1 输出上升时间 | — | 10 | ns | |
| | | | — | — | ns | |
| OC10 | TccF | OC1 输出下降时间 | — | 10 | ns | |
| | | | — | — | ns | |

PIC24FJ256GA412/GB412 系列

图 36-8: PWMx 模块时序要求

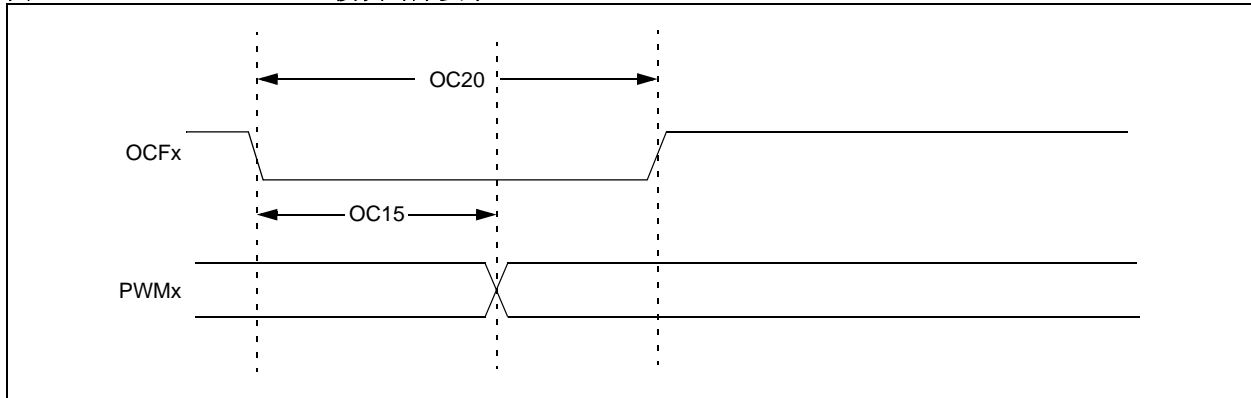


表 36-29: PWMx 时序要求

| 参数编号 | 符号 | 特性 | 最小值 | 典型值 ⁽¹⁾ | 最大值 | 单位 | 条件 |
|------|-----|-----------------------|-----|--------------------|-----|----|---------------------------------------|
| OC15 | TFD | 故障输入到 PWM I/O 发生变化的时间 | — | — | 25 | ns | V _{DD} = 3.0V, -40°C 至 +85°C |
| OC20 | TFH | 故障输入脉冲宽度 | 50 | — | — | ns | V _{DD} = 3.0V, -40°C 至 +85°C |

注 1: 除非另外声明, 否则“典型值”栏中的数据均为 3.3V 和 +25°C 条件下的值。这些参数仅供设计参考, 未经测试。

PIC24FJ256GA412/GB412 系列

图 36-9: I2Cx 总线启动 / 停止位时序特性 (主模式)

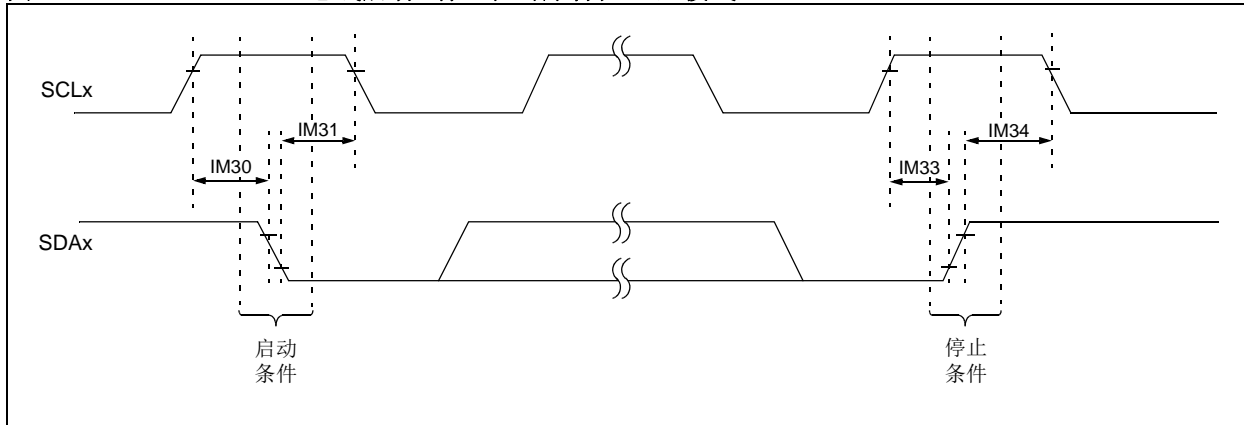


表 36-30: I2Cx 总线启动 / 停止位时序要求 (主模式)

| 交流特性 | | | 标准工作条件: 2.0V 至 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级) | | | | |
|------|---------|----------|---|----------------------|----|---------------|----------------|
| 参数编号 | 符号 | 特性 | 最小值 ⁽¹⁾ | 最大值 | 单位 | 条件 | |
| IM30 | TSU:STA | 启动条件建立时间 | 100 kHz 模式 | $T_{CY}/2 (BRG + 1)$ | — | μs | 仅与重复启动条件相关 |
| | | | 400 kHz 模式 | $T_{CY}/2 (BRG + 1)$ | — | μs | |
| | | | 1 MHz 模式 ⁽²⁾ | $T_{CY}/2 (BRG + 1)$ | — | μs | |
| IM31 | THD:STA | 启动条件保持时间 | 100 kHz 模式 | $T_{CY}/2 (BRG + 1)$ | — | μs | 这个周期后产生第一个时钟脉冲 |
| | | | 400 kHz 模式 | $T_{CY}/2 (BRG + 1)$ | — | μs | |
| | | | 1 MHz 模式 ⁽²⁾ | $T_{CY}/2 (BRG + 1)$ | — | μs | |
| IM33 | TSU:STO | 停止条件建立时间 | 100 kHz 模式 | $T_{CY}/2 (BRG + 1)$ | — | μs | |
| | | | 400 kHz 模式 | $T_{CY}/2 (BRG + 1)$ | — | μs | |
| | | | 1 MHz 模式 ⁽²⁾ | $T_{CY}/2 (BRG + 1)$ | — | μs | |
| IM34 | THD:STO | 停止条件保持时间 | 100 kHz 模式 | $T_{CY}/2 (BRG + 1)$ | — | ns | |
| | | | 400 kHz 模式 | $T_{CY}/2 (BRG + 1)$ | — | ns | |
| | | | 1 MHz 模式 ⁽²⁾ | $T_{CY}/2 (BRG + 1)$ | — | ns | |

注 1: BRG 为 I²C 波特率发生器的值。详细信息, 请参见第 18.2 节“设置作为总线主器件工作时的波特率”。

注 2: 所有 I²C 引脚的最大引脚电容为 10 pF (仅对于 1 MHz 模式)。

PIC24FJ256GA412/GB412 系列

图 36-10: I2Cx 总线数据时序特性 (主模式)

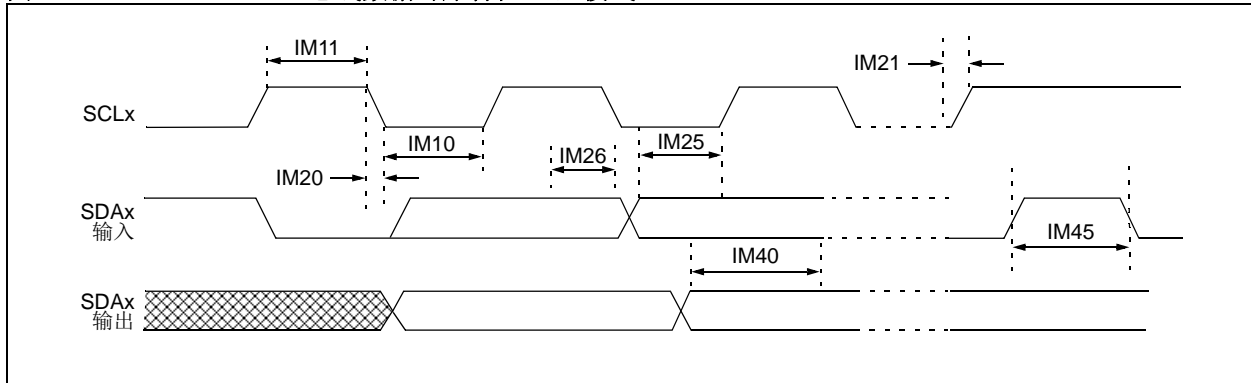


表 36-31: I2Cx 总线数据时序要求 (主模式)

| 交流特性 | | | 标准工作条件: 2.0V 至 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级) | | | |
|------|---------|------------------|---|----------------------|------|---------------|
| 参数编号 | 符号 | 特性 | 最小值 (1) | 最大值 | 单位 | 条件 |
| IM10 | TLO:SCL | 时钟低电平时间 | 100 kHz 模式 | $T_{CY}/2 (BRG + 1)$ | — | μs |
| | | | 400 kHz 模式 | $T_{CY}/2 (BRG + 1)$ | — | μs |
| | | | 1 MHz 模式 (2) | $T_{CY}/2 (BRG + 1)$ | — | μs |
| IM11 | THI:SCL | 时钟高电平时间 | 100 kHz 模式 | $T_{CY}/2 (BRG + 1)$ | — | μs |
| | | | 400 kHz 模式 | $T_{CY}/2 (BRG + 1)$ | — | μs |
| | | | 1 MHz 模式 (2) | $T_{CY}/2 (BRG + 1)$ | — | μs |
| IM20 | TF:SCL | SDAx 和 SCLx 下降时间 | 100 kHz 模式 | — | 300 | ns |
| | | | 400 kHz 模式 | $20 + 0.1 C_B$ | 300 | ns |
| | | | 1 MHz 模式 (2) | — | 100 | ns |
| IM21 | TR:SCL | SDAx 和 SCLx 上升时间 | 100 kHz 模式 | — | 1000 | ns |
| | | | 400 kHz 模式 | $20 + 0.1 C_B$ | 300 | ns |
| | | | 1 MHz 模式 (2) | — | 300 | ns |
| IM25 | TSU:DAT | 数据输入建立时间 | 100 kHz 模式 | 250 | — | ns |
| | | | 400 kHz 模式 | 100 | — | ns |
| | | | 1 MHz 模式 (2) | — | — | ns |
| IM26 | THD:DAT | 数据输入保持时间 | 100 kHz 模式 | 0 | — | ns |
| | | | 400 kHz 模式 | 0 | 0.9 | μs |
| | | | 1 MHz 模式 (2) | — | — | ns |
| IM40 | TAA:SCL | 从时钟有效到输出有效的时间 | 100 kHz 模式 | — | 3500 | ns |
| | | | 400 kHz 模式 | — | 1000 | ns |
| | | | 1 MHz 模式 (2) | — | — | ns |
| IM45 | TBF:SDA | 总线空闲时间 | 100 kHz 模式 | 4.7 | — | μs |
| | | | 400 kHz 模式 | 1.3 | — | μs |
| | | | 1 MHz 模式 (2) | — | — | μs |
| IM50 | C_B | 总线容性负载 | — | 400 | pF | |

注 1: BRG 为 I²C 波特率发生器的值。详细信息, 请参见第 18.2 节“设置作为总线主器件工作时的波特率”。

注 2: 所有 I²C 引脚的最大引脚电容为 10 pF (仅对于 1 MHz 模式)。

PIC24FJ256GA412/GB412 系列

图 36-11: I2Cx 总线启动 / 停止位时序特性 (从模式)

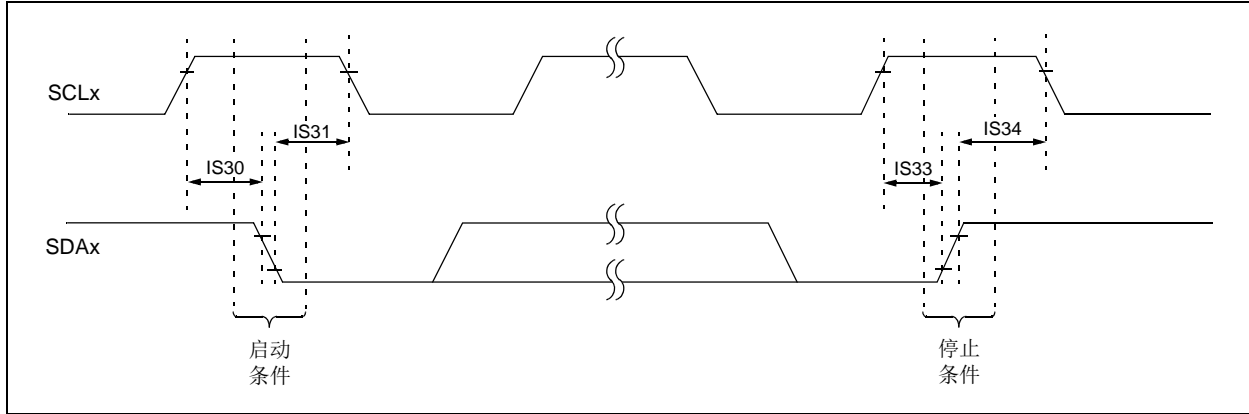


表 36-32: I2Cx 总线启动 / 停止位时序要求 (从模式)

| 交流特性 | | 标准工作条件: 2.0V 至 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级) | | | | | |
|------|---------|---|-------------------------|------|----|---------------|----------------|
| 参数编号 | 符号 | 特性 | 最小值 | 最大值 | 单位 | 条件 | |
| IS30 | TSU:STA | 启动条件建立时间 | 100 kHz 模式 | 4.7 | — | μs | 仅与重复启动条件相关 |
| | | | 400 kHz 模式 | 0.6 | — | μs | |
| | | | 1 MHz 模式 ⁽¹⁾ | 0.25 | — | μs | |
| IS31 | THD:STA | 启动条件保持时间 | 100 kHz 模式 | 4.0 | — | μs | 这个周期后产生第一个时钟脉冲 |
| | | | 400 kHz 模式 | 0.6 | — | μs | |
| | | | 1 MHz 模式 ⁽¹⁾ | 0.25 | — | μs | |
| IS33 | TSU:STO | 停止条件建立时间 | 100 kHz 模式 | 4.7 | — | μs | |
| | | | 400 kHz 模式 | 0.6 | — | μs | |
| | | | 1 MHz 模式 ⁽¹⁾ | 0.6 | — | μs | |
| IS34 | THD:STO | 停止条件保持时间 | 100 kHz 模式 | 4000 | — | ns | |
| | | | 400 kHz 模式 | 600 | — | ns | |
| | | | 1 MHz 模式 ⁽¹⁾ | 250 | — | ns | |

注 1: 所有 I²C 引脚的最大引脚电容为 10 pF (仅对于 1 MHz 模式)。

PIC24FJ256GA412/GB412 系列

图 36-12: I2Cx 总线数据时序特性 (从模式)

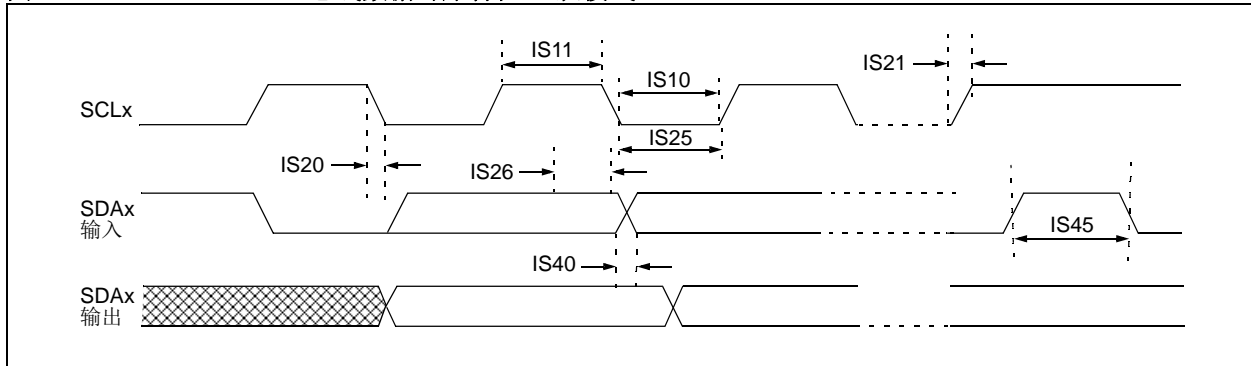


表 36-33: I2Cx 总线数据时序要求 (从模式)

| 交流特性 | | | | 标准工作条件: 2.0V 至 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级) | | | | |
|------|---------|------------------|-------------------------|---|------|---------------|------------------------|-------------------|
| 参数编号 | 符号 | 特性 | | 最小值 | 最大值 | 单位 | 条件 | |
| IS10 | TLO:SCL | 时钟低电平时间 | 100 kHz 模式 | 4.7 | — | μs | 器件工作频率不得低于 1.5 MHz | |
| | | | 400 kHz 模式 | 1.3 | — | μs | | 器件工作频率不得低于 10 MHz |
| | | | 1 MHz 模式 ⁽¹⁾ | 0.5 | — | μs | | |
| IS11 | THI:SCL | 时钟高电平时间 | 100 kHz 模式 | 4.0 | — | μs | 器件工作频率不得低于 1.5 MHz | |
| | | | 400 kHz 模式 | 0.6 | — | μs | 器件工作频率不得低于 10 MHz | |
| | | | 1 MHz 模式 ⁽¹⁾ | 0.5 | — | μs | | |
| IS20 | TF:SCL | SDAx 和 SCLx 下降时间 | 100 kHz 模式 | — | 300 | ns | Cb 值规定在 10 至 400 pF 之间 | |
| | | | 400 kHz 模式 | $20 + 0.1 C_B$ | 300 | ns | | |
| | | | 1 MHz 模式 ⁽¹⁾ | — | 100 | ns | | |
| IS21 | TR:SCL | SDAx 和 SCLx 上升时间 | 100 kHz 模式 | — | 1000 | ns | Cb 值规定在 10 至 400 pF 之间 | |
| | | | 400 kHz 模式 | $20 + 0.1 C_B$ | 300 | ns | | |
| | | | 1 MHz 模式 ⁽¹⁾ | — | 300 | ns | | |
| IS25 | TSU:DAT | 数据输入建立时间 | 100 kHz 模式 | 250 | — | ns | | |
| | | | 400 kHz 模式 | 100 | — | ns | | |
| | | | 1 MHz 模式 ⁽¹⁾ | 100 | — | ns | | |
| IS26 | THD:DAT | 数据输入保持时间 | 100 kHz 模式 | 0 | — | ns | | |
| | | | 400 kHz 模式 | 0 | 0.9 | μs | | |
| | | | 1 MHz 模式 ⁽¹⁾ | 0 | 0.3 | μs | | |
| IS40 | TAA:SCL | 从时钟有效到输出有效的的时间 | 100 kHz 模式 | 0 | 3500 | ns | | |
| | | | 400 kHz 模式 | 0 | 1000 | ns | | |
| | | | 1 MHz 模式 ⁽¹⁾ | 0 | 350 | ns | | |
| IS45 | TBF:SDA | 总线空闲时间 | 100 kHz 模式 | 4.7 | — | μs | 在启动一个新的传输前总线必须保持空闲的时间 | |
| | | | 400 kHz 模式 | 1.3 | — | μs | | |
| | | | 1 MHz 模式 ⁽¹⁾ | 0.5 | — | μs | | |
| IS50 | Cb | 总线容性负载 | | — | 400 | pF | | |

注 1: 所有 I²C 引脚的最大引脚电容为 10 pF (仅对于 1 MHz 模式)。

PIC24FJ256GA412/GB412 系列

图 36-13: SPIx 模块主模式时序特性 (CKE = 0)

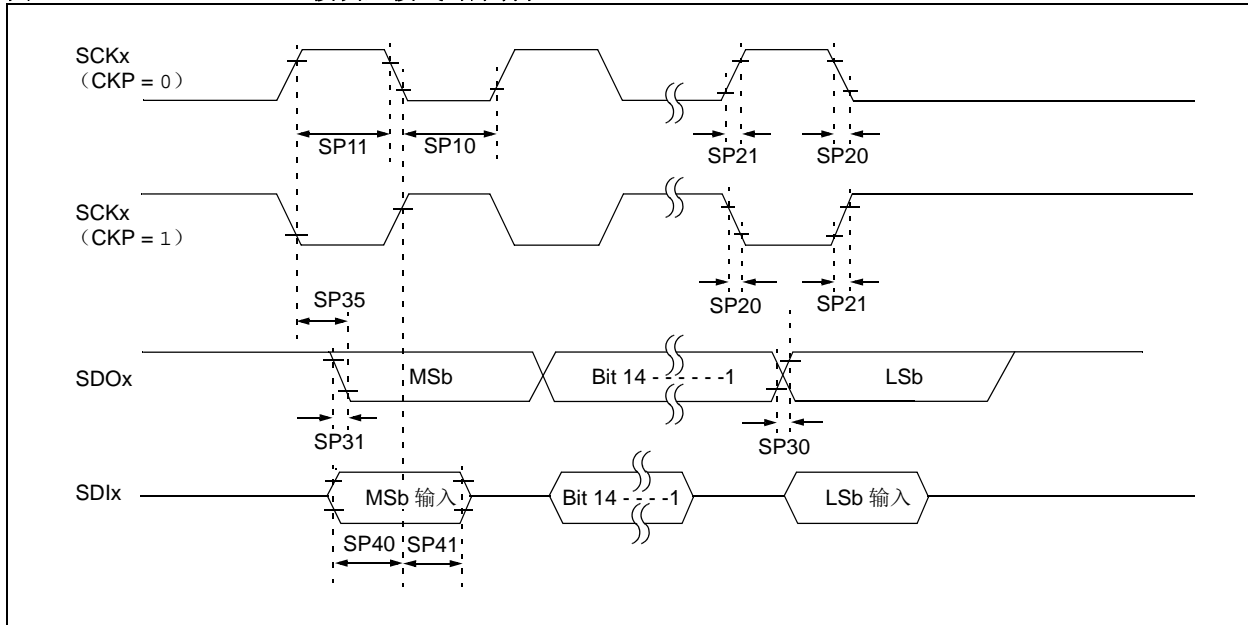


表 36-34: SPIx 主模式时序要求 (CKE = 0)

| 交流特性 | | | 标准工作条件: 2.0V 至 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级) | | | | |
|------|-----------------------|------------------------------|---|--------------------|-----|----|----|
| 参数编号 | 符号 | 特性 | 最小值 | 典型值 ⁽¹⁾ | 最大值 | 单位 | 条件 |
| SP10 | TscL | SCKx 输出低电平时间 ⁽²⁾ | $T_{CY}/2$ | — | — | ns | |
| SP11 | TscH | SCKx 输出高电平时间 ⁽²⁾ | $T_{CY}/2$ | — | — | ns | |
| SP20 | TscF | SCKx 输出下降时间 ⁽³⁾ | — | 10 | 25 | ns | |
| SP21 | TscR | SCKx 输出上升时间 ⁽³⁾ | — | 10 | 25 | ns | |
| SP30 | TdoF | SDOx 数据输出下降时间 ⁽³⁾ | — | 10 | 25 | ns | |
| SP31 | TdoR | SDOx 数据输出上升时间 ⁽³⁾ | — | 10 | 25 | ns | |
| SP35 | TscH2doV, TscL2doV | SCKx 边沿之后 SDOx 数据输出有效的时间 | — | — | 30 | ns | |
| SP40 | TdiV2scH, TdiV2scL | SDIx 数据输入到 SCKx 边沿的建立时间 | 20 | — | — | ns | |
| SP41 | TscH2diL, TscL2diL | SDIx 数据输入到 SCKx 边沿的保持时间 | 20 | — | — | ns | |

- 注 1: 除非另外声明, 否则“典型值”栏中的数据均为 3.3V 和 +25°C 条件下的值。这些参数仅供设计参考, 未经测试。
 2: SCKx 的最小时钟周期为 100 ns; 因此, 主模式下产生的时钟不得违反此规范。
 3: 假定所有 SPIx 引脚上的负载均为 50 pF。

PIC24FJ256GA412/GB412 系列

图 36-14: SPIx 模块主模式时序特性 (CKE = 1)

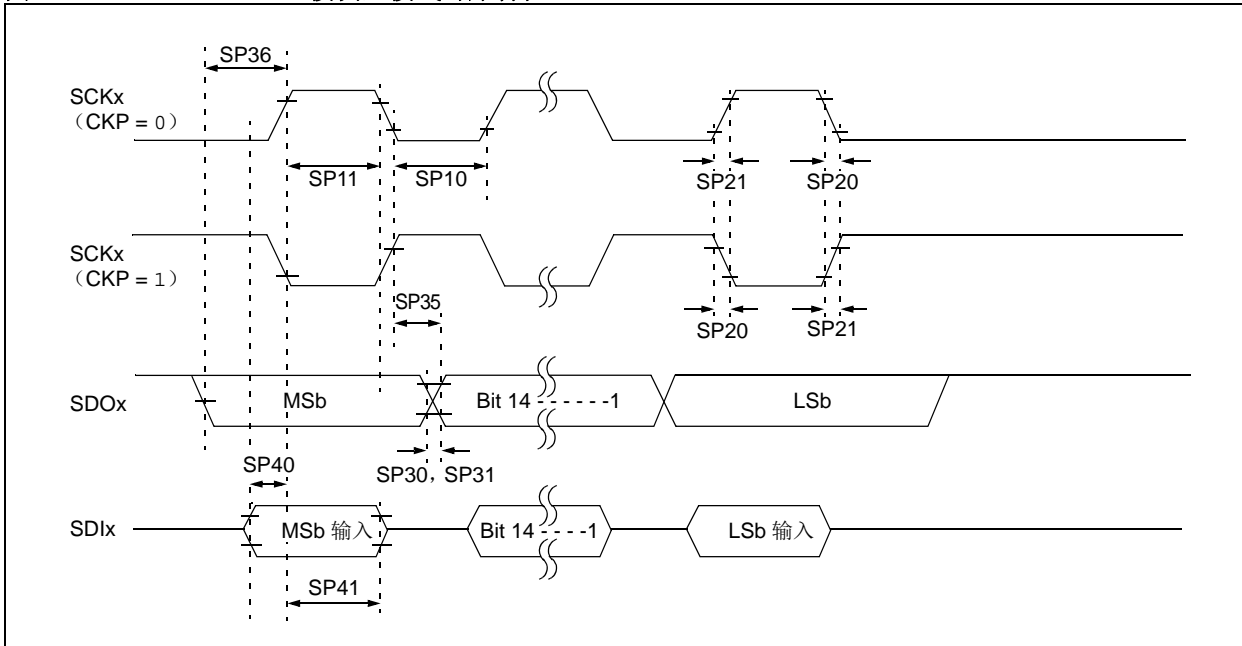


表 36-35: SPIx 模块主模式时序要求 (CKE = 1)

| 交流特性 | | | 标准工作条件: 2.0V 至 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级) | | | | |
|------|-----------------------|---------------------------------|---|--------------------|-----|----|----|
| 参数编号 | 符号 | 特性 | 最小值 | 典型值 ⁽¹⁾ | 最大值 | 单位 | 条件 |
| SP10 | TscL | SCKx 输出低电平时间 ⁽²⁾ | $T_{cy}/2$ | — | — | ns | |
| SP11 | TscH | SCKx 输出高电平时间 ⁽²⁾ | $T_{cy}/2$ | — | — | ns | |
| SP20 | TscF | SCKx 输出下降时间 ⁽³⁾ | — | 10 | 25 | ns | |
| SP21 | TscR | SCKx 输出上升时间 ⁽³⁾ | — | 10 | 25 | ns | |
| SP30 | TdoF | SDOx 数据输出下降时间 ⁽³⁾ | — | 10 | 25 | ns | |
| SP31 | TdoR | SDOx 数据输出上升时间 ⁽³⁾ | — | 10 | 25 | ns | |
| SP35 | Tsch2doV, TscL2doV | SCKx 边沿之后 SDOx 数据输出有效的 时间 | — | — | 30 | ns | |
| SP36 | TdoV2sc, TdoV2scL | SDOx 数据输出建立到出现第一个 SCKx 边沿的时间 | 30 | — | — | ns | |
| SP40 | TdiV2scH, TdiV2scL | SDIx 数据输入到 SCKx 边沿的 建立时间 | 20 | — | — | ns | |
| SP41 | Tsch2diL, TscL2diL | SDIx 数据输入到 SCKx 边沿的 保持时间 | 20 | — | — | ns | |

注 1: 除非另外声明, 否则“典型值”栏中的数据均为 3.3V 和 +25°C 条件下的值。这些参数仅供设计参考, 未经测试。
 2: SCKx 的最小时钟周期为 100 ns。因此, 主模式下产生的时钟不得违反此规范。
 3: 假定所有 SPIx 引脚上的负载均为 50 pF。

PIC24FJ256GA412/GB412 系列

图 36-15: SPIx 模块从模式时序特性 (CKE = 0)

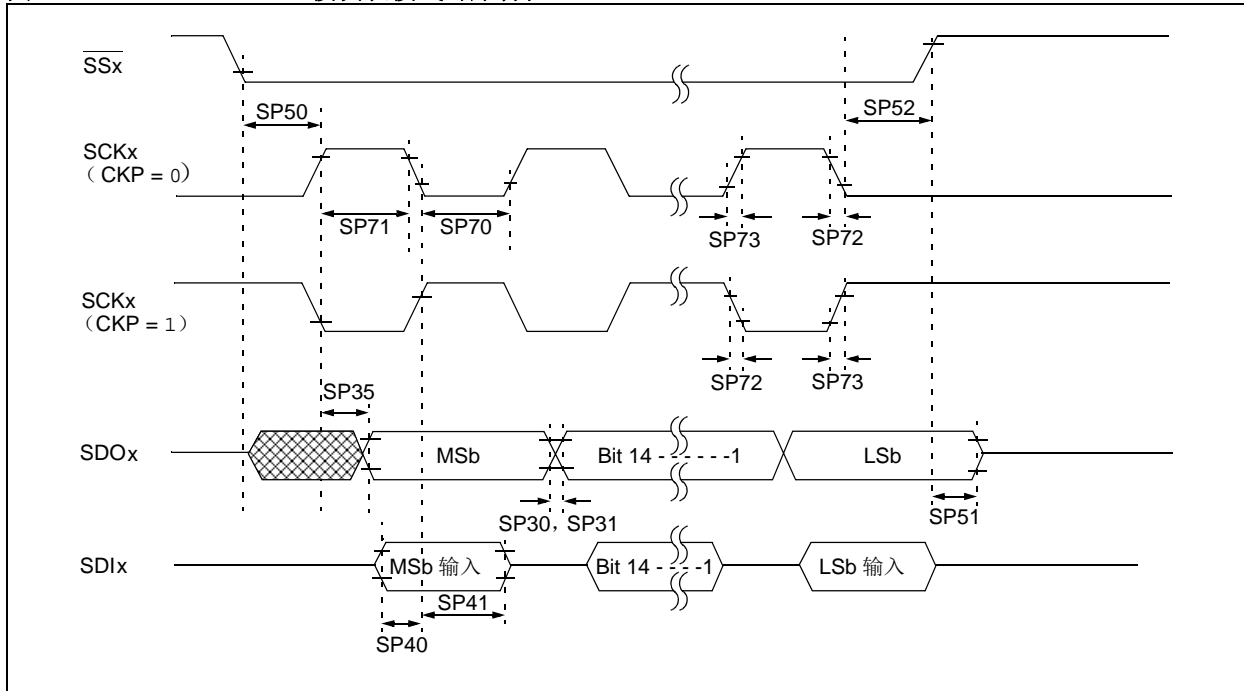


表 36-36: SPIx 模块从模式时序要求 (CKE = 0)

| 交流特性 | | | 标准工作条件: 2.0V 至 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级) | | | | |
|------|-----------------------|------------------------------------|---|--------------------|-----|----|----|
| 参数编号 | 符号 | 特性 | 最小值 | 典型值 ⁽¹⁾ | 最大值 | 单位 | 条件 |
| SP70 | TscL | SCKx 输入低电平时间 | 30 | — | — | ns | |
| SP71 | TscH | SCKx 输入高电平时间 | 30 | — | — | ns | |
| SP72 | TscF | SCKx 输入下降时间 ⁽²⁾ | — | 10 | 25 | ns | |
| SP73 | TscR | SCKx 输入上升时间 ⁽²⁾ | — | 10 | 25 | ns | |
| SP30 | TdoF | SDOx 数据输出下降时间 ⁽²⁾ | — | 10 | 25 | ns | |
| SP31 | TdoR | SDOx 数据输出上升时间 ⁽²⁾ | — | 10 | 25 | ns | |
| SP35 | TscH2doV, TscL2doV | SCKx 边沿之后 SDOx 数据输出有效的时间 | — | — | 30 | ns | |
| SP40 | TdiV2scH, TdiV2scL | SDIx 数据输入到 SCKx 边沿的建立时间 | 20 | — | — | ns | |
| SP41 | TscH2diL, TscL2diL | SDIx 数据输入到 SCKx 边沿的保持时间 | 20 | — | — | ns | |
| SP50 | TssL2scH, TssL2scL | SSx 到 SCKx \uparrow 或 SCKx 输入的时间 | 120 | — | — | ns | |
| SP51 | TssH2doZ | SSx \uparrow 到 SDOx 输出高阻态的时间 | 10 | — | 50 | ns | |
| SP52 | TscH2ssH, TscL2ssH | SCKx 边沿之后 SSx 有效的的时间 | $1.5 T_{CY} + 40$ | — | — | ns | |

注 1: 除非另外声明, 否则“典型值”栏中的数据均为3.3V和+25°C条件下的值。这些参数仅供设计参考, 未经测试。
2: 假定所有 SPIx 引脚上的负载均为 50 pF。

PIC24FJ256GA412/GB412 系列

图 36-16: SPIx 模块从模式时序特性 (CKE = 1)

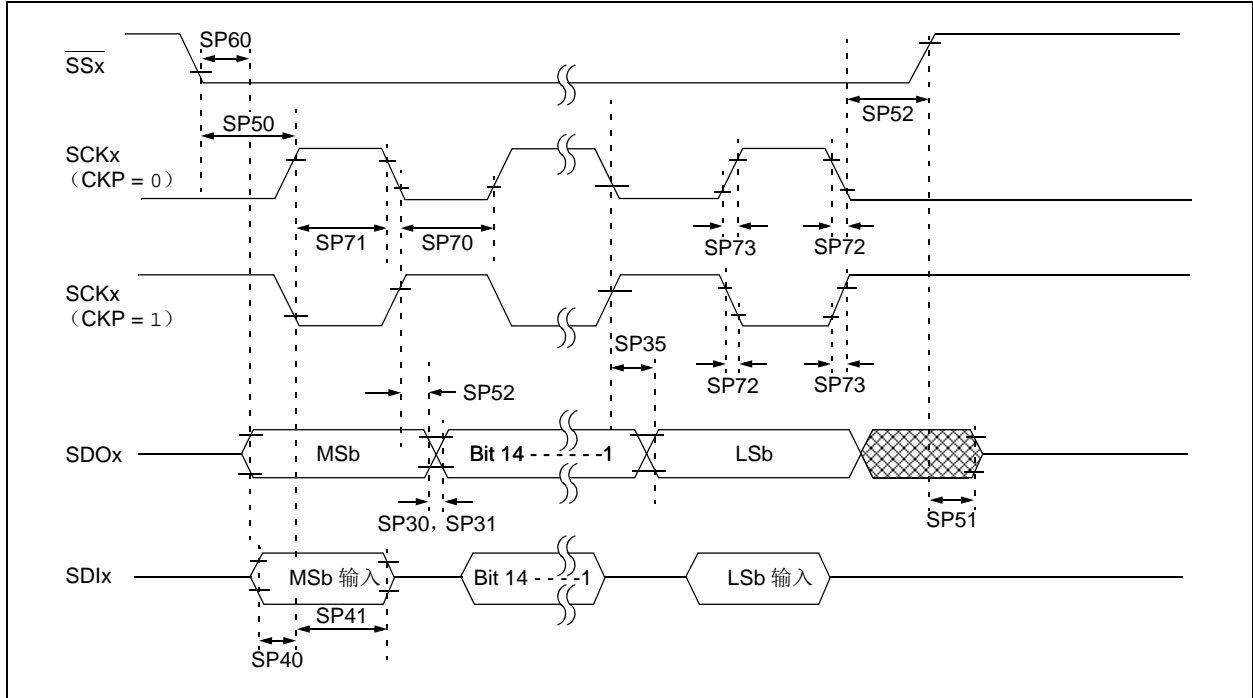


表 36-37: SPIx 模块从模式时序要求 (CKE = 1)

| 交流特性 | | | 标准工作条件: 2.0V 至 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级) | | | | |
|------|-----------------------|--------------------------------------|---|--------------------|-----|----|----|
| 参数编号 | 符号 | 特性 | 最小值 | 典型值 ⁽¹⁾ | 最大值 | 单位 | 条件 |
| SP70 | TscL | SCKx 输入低电平时间 | 30 | — | — | ns | |
| SP71 | TscH | SCKx 输入高电平时间 | 30 | — | — | ns | |
| SP72 | TscF | SCKx 输入下降时间 ⁽²⁾ | — | 10 | 25 | ns | |
| SP73 | TscR | SCKx 输入上升时间 ⁽²⁾ | — | 10 | 25 | ns | |
| SP30 | TdoF | SDOx 数据输出下降时间 ⁽²⁾ | — | 10 | 25 | ns | |
| SP31 | TdoR | SDOx 数据输出上升时间 ⁽²⁾ | — | 10 | 25 | ns | |
| SP35 | Tsch2doV, TscL2doV | SCKx 边沿之后 SDOx 数据输出有效的 时间 | — | — | 30 | ns | |
| SP40 | TdiV2scH, TdiV2scL | SDIx 数据输入到 SCKx 边沿的建立 时间 | 20 | — | — | ns | |
| SP41 | Tsch2diL, TscL2diL | SDIx 数据输入到 SCKx 边沿的保持时间 | 20 | — | — | ns | |
| SP50 | TssL2scH, TssL2scL | SSx ↓ 到 SCKx ↓ 或 SCKx ↑ 输入的 时间 | 120 | — | — | ns | |
| SP51 | TssH2doZ | SSx ↑ 到 SDOx 输出高阻态的时间 ⁽³⁾ | 10 | — | 50 | ns | |
| SP52 | Tsch2ssH TscL2ssH | SCKx 边沿之后 SSx ↑ 出现的时间 | 1.5 Tcy + 40 | — | — | ns | |
| SP60 | TssL2doV | SSx 边沿之后 SDOx 数据输出有效的 时间 | — | — | 50 | ns | |

注 1: 除非另外声明, 否则“典型值”栏中的数据均为 3.3V 和 +25°C 条件下的值。这些参数仅供设计参考, 未经测试。
 2: SCKx 的最小时钟周期为 100 ns。因此, 主模式下产生的时钟不得违反此规范。
 3: 假定所有 SPIx 引脚上的负载均为 50 pF。

PIC24FJ256GA412/GB412 系列

图 36-17: UARTx 波特率发生器输出时序

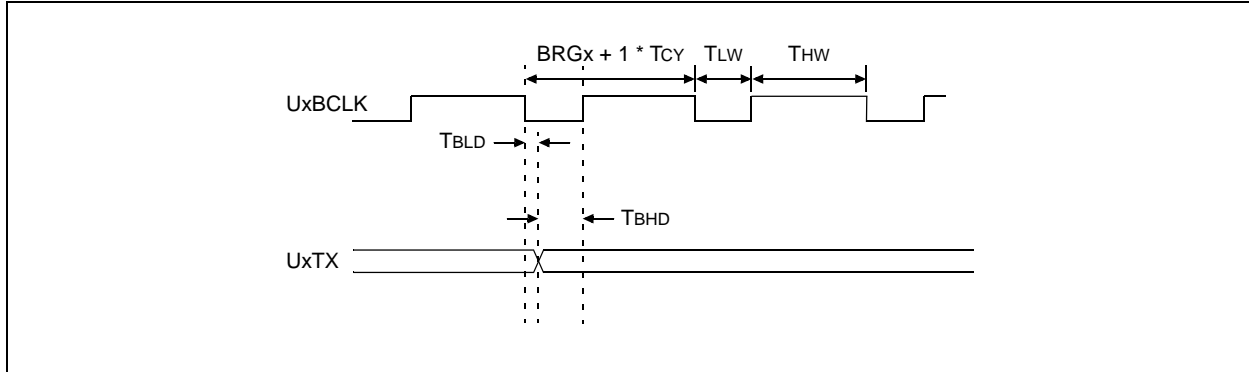


图 36-18: UARTx 启动位边沿检测

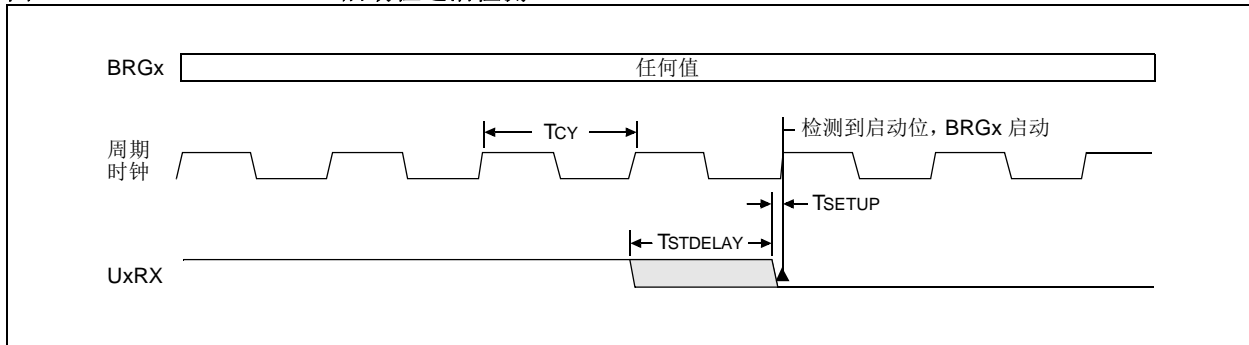


表 36-38: UARTx 交流规范

| 符号 | 特性 | 最小值 | 典型值 | 最大值 | 单位 |
|----------|------------------------|-----------------|------------------------------|----------------------|---------|
| TLW | UxBCLK 高电平时间 | 20 | $T_{cy}/2$ | — | ns |
| THW | UxBCLK 低电平时间 | 20 | $(T_{cy} * BRGx) + T_{cy}/2$ | — | ns |
| TBLD | 来自 UxTX 的 UxBCLK 下降沿延时 | -50 | — | 50 | ns |
| TBHD | 来自 UxTX 的 UxBCLK 上升沿延时 | $T_{cy}/2 - 50$ | — | $T_{cy}/2 + 50$ | ns |
| TWAK | UxRX 线导致唤醒事件的最小低电平时间 | — | 1 | — | μs |
| TCTS | UxCTS 线启动发送的最小低电平时间 | T_{cy} | — | — | ns |
| TSETUP | 启动位下降沿到系统时钟上升沿的建立时间 | 3 | — | — | ns |
| TSTDELAY | 检测启动位下降沿时的最大延时 | — | — | $T_{cy} + T_{SETUP}$ | ns |

PIC24FJ256GA412/GB412 系列

表 36-39: A/D 模块规范

| 交流特性 | | | 标准工作条件: 2V 至 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级) | | | | |
|-------------|------------------|--------------------|---|-----------|----------------------------------|----------|---|
| 参数编号 | 符号 | 特性 | 最小值 | 典型值 | 最大值 | 单位 | 条件 |
| 器件电源 | | | | | | | |
| AD01 | AVDD | 模块电源 VDD | 取如下二者中较大值: VDD - 0.3 和 2.2 | — | 取如下二者中较小值: VDD + 0.3 和 3.6 | V | |
| AD02 | AVSS | 模块电源 VSS | VSS - 0.3 | — | VSS + 0.3 | V | |
| 参考输入 | | | | | | | |
| AD05 | VREFH | 参考电压高压 | AVSS + 1.7 | — | AVDD | V | |
| AD06 | VREFL | 参考电压低压 | AVSS | — | AVDD - 1.7 | V | |
| AD07 | VREF | 绝对参考电压 | AVSS - 0.3 | — | AVDD + 0.3 | V | |
| 模拟输入 | | | | | | | |
| AD10 | VINH-VINL | 满量程输入范围 | VREFL | — | VREFH | V | (注 2) |
| AD11 | VIN | 绝对输入电压 | AVSS - 0.3 | — | AVDD + 0.3 | V | |
| AD12 | VINL | 绝对 VINL 输入电压 | AVSS - 0.3 | — | AVDD/3 | V | |
| AD13 | | 泄漏电流 | — | ± 1.0 | ± 610 | nA | VINL = AVSS = VREFL = 0V, AVDD = VREFH = 3V, 源阻抗 = 2.5 k Ω |
| AD17 | RIN | 模拟信号源的推荐阻抗 | — | — | 2.5K | Ω | 10 位 |
| 精度 | | | | | | | |
| AD20B | Nr | 分辨率 | — | 12 | — | 位 | |
| AD21B | INL | 积分非线性误差 | — | ± 1 | $< \pm 2$ | LSb | VINL = AVSS = VREFL = 0V, AVDD = VREFH = 3V |
| AD22B | DNL | 微分非线性误差 | — | — | $< \pm 1$ | LSb | VINL = AVSS = VREFL = 0V, AVDD = VREFH = 3V |
| AD23B | GERR | 增益误差 | — | ± 1 | ± 3 | LSb | VINL = AVSS = VREFL = 0V, AVDD = VREFH = 3V |
| AD24B | E _{OFF} | 失调误差 | — | ± 1 | ± 2 | LSb | VINL = AVSS = VREFL = 0V, AVDD = VREFH = 3V |
| AD25B | | 单调性 ⁽¹⁾ | — | — | — | — | 保证 |

注 1: 转换结果不会因输入电压的增加而减小, 并且不会丢失编码。

注 2: 测量采用外部 VREF+ 和 VREF- 用作参考电压。

PIC24FJ256GA412/GB412 系列

表 36-40: A/D 转换时序要求⁽¹⁾

| 交流特性 | | | 标准工作条件: 2V 至 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级) | | | | |
|------|-------|--------------------------|---|-----|-----|------|-------------|
| 参数编号 | 符号 | 特性 | 最小值 | 典型值 | 最大值 | 单位 | 条件 |
| 时钟参数 | | | | | | | |
| AD50 | TAD | A/D 时钟周期 | 278 | — | — | ns | |
| AD51 | tRC | A/D 内部 RC 振荡器周期 | — | 250 | — | ns | |
| 转换速率 | | | | | | | |
| AD55 | tCONV | 转换时间 | — | 14 | — | TAD | |
| AD56 | FCNV | 吞吐率 | — | — | 200 | ksps | AVDD > 2.7V |
| AD57 | tSAMP | 采样时间 | — | 1 | — | TAD | |
| 时钟参数 | | | | | | | |
| AD61 | tPSS | 从采样位 (SAMP) 置 1 到采样启动的延时 | 2 | — | 3 | TAD | |

注 1: 因为采样电容最终将释放电荷, 因此低于 10 kHz 的时钟速率可能影响线性性能, 尤其是在温度较高时。

表 36-41: 10 位 DAC 规范

| 交流特性 | | | 工作条件: $-40^{\circ}\text{C} < T_A < +85^{\circ}\text{C}$, $2.0\text{V} < (A)V_{DD} < 3.6\text{V}^{(1)}$ | | | | |
|-------|-----|---------------|---|-----|------|-----|------------------|
| 参数编号 | 符号 | 特性 | 最小值 | 典型值 | 最大值 | 单位 | 条件 |
| DAC01 | | 分辨率 | 10 | — | — | 位 | |
| DAC02 | | DVREF+ 输入电压范围 | — | — | AVDD | V | |
| DAC03 | DNL | 微分线性误差 | -1 | — | +1 | LSb | |
| DAC04 | INL | 积分线性误差 | -3.0 | — | +3.0 | LSb | |
| DAC05 | | 失调误差 | -20 | — | +20 | mV | 编码 000h |
| DAC06 | | 增益误差 | -3.0 | — | +3.0 | LSb | 编码 3FFh, 不包括失调误差 |

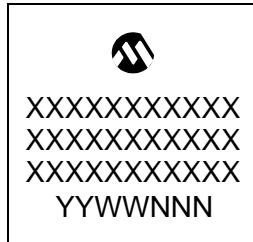
注 1: 除非另外说明, 否则测试条件为 $V_{DD} = AV_{DD} = DV_{REF+} = 3.3\text{V}$, V_{SS} 接上 3 k Ω 负载。

PIC24FJ256GA412/GB412 系列

37.0 封装信息

37.1 封装标识信息

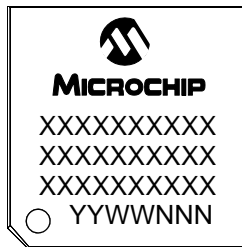
64 引脚 QFN (9x9x0.9 mm)



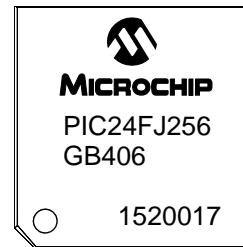
示例



64 引脚 TQFP (10x10x1 mm)



示例



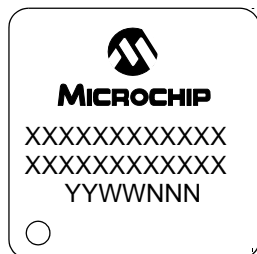
图注: XX...X 客户指定信息
 Y 年份代码 (日历年的最后一位数字)
 YY 年份代码 (日历年的最后两位数字)
 WW 星期代码 (一月一日的星期代码为“01”)
 NNN 以字母数字排序的追踪代码

注: Microchip 部件编号如果无法在同一行内完整标注, 将换行标出, 因此会限制表示客户信息的字符数。

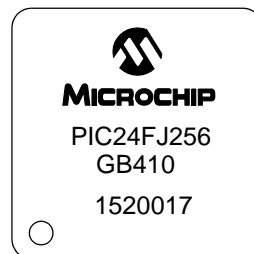
PIC24FJ256GA412/GB412 系列

37.2 封装标识信息 (续)

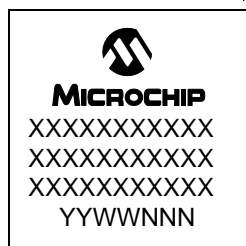
100 引脚 TQFP (12x12x1 mm)



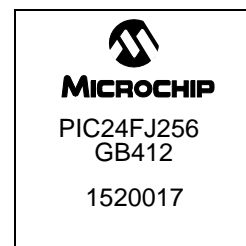
示例



121 引脚 BGA (10x10x1.1 mm)



示例



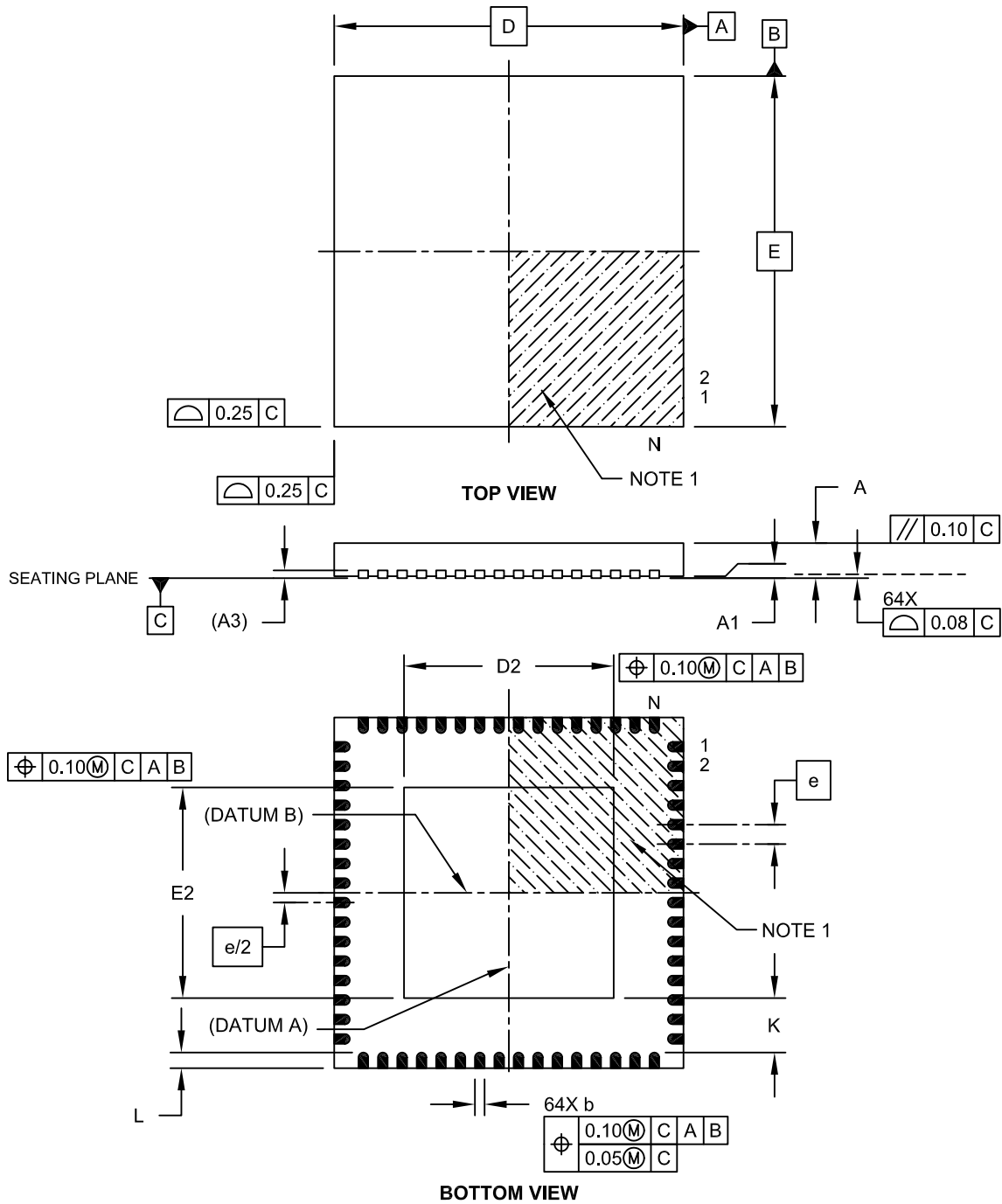
PIC24FJ256GA412/GB412 系列

37.3 封装详细信息

以下部分将介绍各种封装的技术细节。

64 引脚塑封正方扁平无脚封装 (MR) —— 主体 9x9x0.9 mm, 带 5.40 x 5.40 外露焊盘 [QFN]

注: 最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。

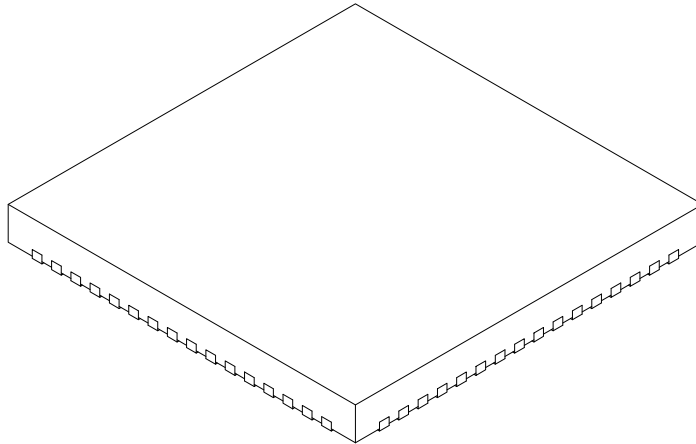


Microchip Technology Drawing C04-154A Sheet 1 of 2

PIC24FJ256GA412/GB412 系列

64 引脚塑封正方扁平无脚封装 (MR) —— 主体 9x9x0.9 mm，带 5.40 x 5.40 外露焊盘 [QFN]

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



| Dimension Limits | Units | MILLIMETERS | | |
|------------------------|-------|-------------|------|------|
| | | MIN | NOM | MAX |
| Number of Pins | N | 64 | | |
| Pitch | e | 0.50 BSC | | |
| Overall Height | A | 0.80 | 0.90 | 1.00 |
| Standoff | A1 | 0.00 | 0.02 | 0.05 |
| Contact Thickness | A3 | 0.20 REF | | |
| Overall Width | E | 9.00 BSC | | |
| Exposed Pad Width | E2 | 5.30 | 5.40 | 5.50 |
| Overall Length | D | 9.00 BSC | | |
| Exposed Pad Length | D2 | 5.30 | 5.40 | 5.50 |
| Contact Width | b | 0.20 | 0.25 | 0.30 |
| Contact Length | L | 0.30 | 0.40 | 0.50 |
| Contact-to-Exposed Pad | K | 0.20 | - | - |

Notes:

1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. Package is saw singulated.
3. Dimensioning and tolerancing per ASME Y14.5M.

BSC: Basic Dimension, Theoretically exact value shown without tolerances.

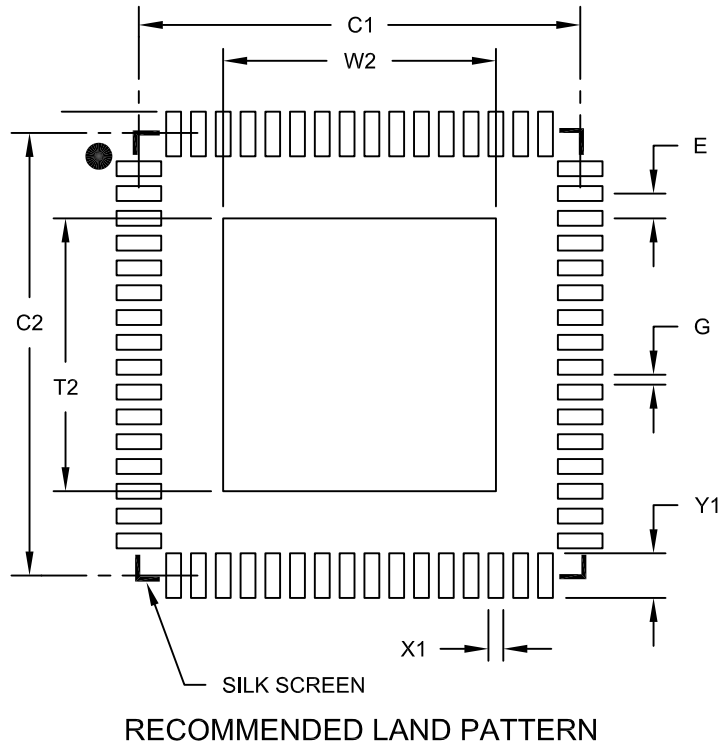
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-154A Sheet 2 of 2

PIC24FJ256GA412/GB412 系列

64 引脚塑封正方扁平无脚封装 (MR) —— 主体 9x9x0.9 mm，具有 0.40 mm 触点长度和 5.40 x 5.40 mm 外露焊盘 [QFN]

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



| Dimension Limits | Units | MILLIMETERS | | |
|----------------------------|-------|-------------|------|------|
| | | MIN | NOM | MAX |
| Contact Pitch | E | 0.50 BSC | | |
| Optional Center Pad Width | W2 | | | 5.50 |
| Optional Center Pad Length | T2 | | | 5.50 |
| Contact Pad Spacing | C1 | | 8.90 | |
| Contact Pad Spacing | N C2 | | 8.90 | |
| Contact Pad Width (X64) | X1 | | | 0.30 |
| Contact Pad Length (X64) | Y1 | | | 0.85 |
| Distance Between Pads | G | 0.20 | | |

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

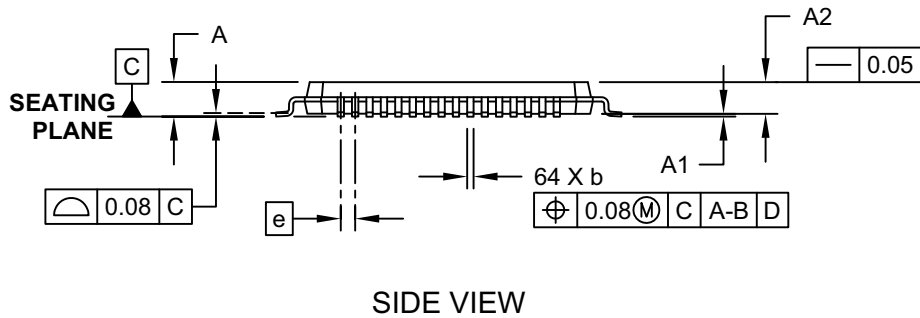
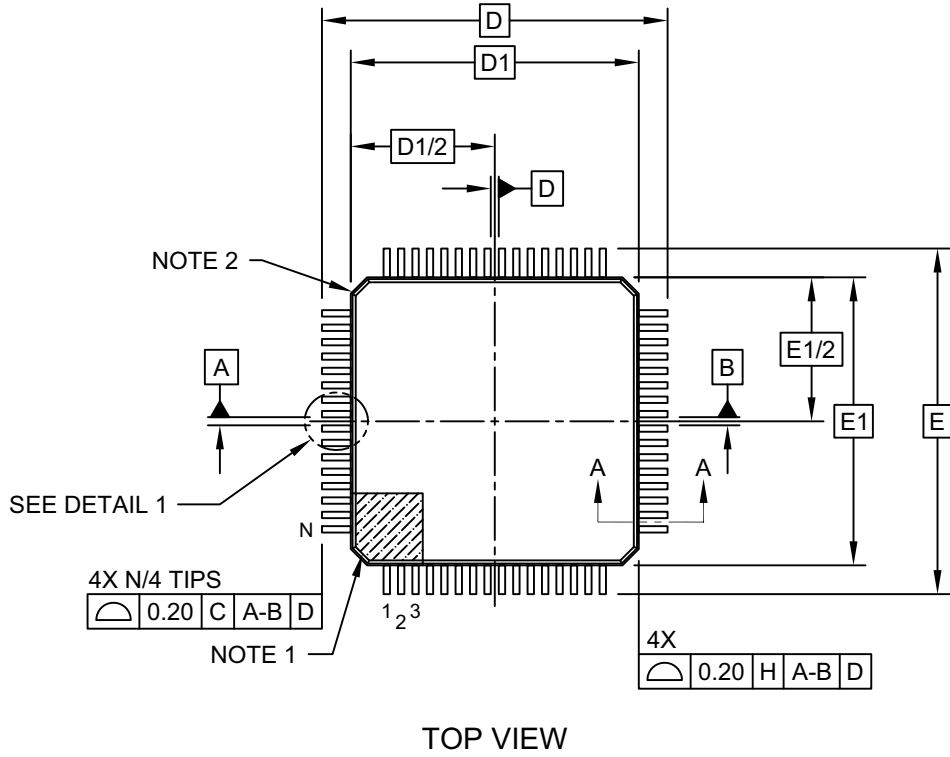
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2154A

PIC24FJ256GA412/GB412 系列

64 引脚塑封薄型正方扁平封装 (PT) —— 主体 10x10x1 mm, 2.00 mm 引脚投影长度 [TQFP]

注: 最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。

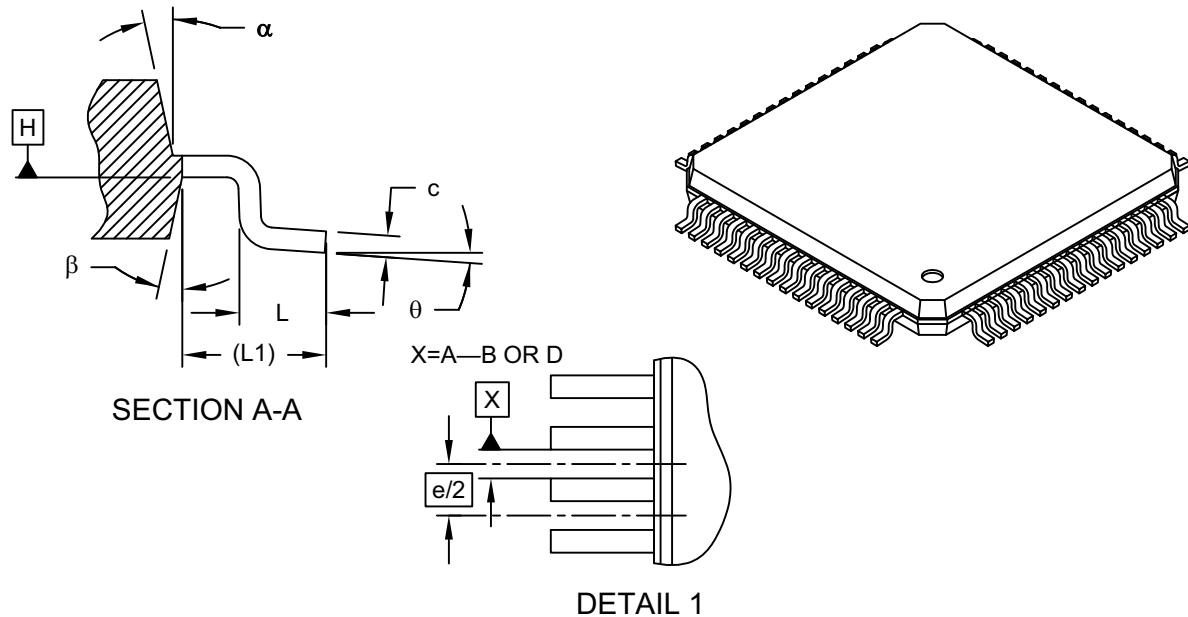


Microchip Technology Drawing C04-085C Sheet 1 of 2

PIC24FJ256GA412/GB412 系列

64 引脚塑封薄型正方扁平封装 (PT) —— 主体 10x10x1 mm, 2.00 mm 引脚投影长度 [TQFP]

注: 最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



| Dimension Limits | Units | MILLIMETERS | | |
|--------------------------|----------|-------------|------|------|
| | | MIN | NOM | MAX |
| Number of Leads | N | 64 | | |
| Lead Pitch | e | 0.50 BSC | | |
| Overall Height | A | - | - | 1.20 |
| Molded Package Thickness | A2 | 0.95 | 1.00 | 1.05 |
| Standoff | A1 | 0.05 | - | 0.15 |
| Foot Length | L | 0.45 | 0.60 | 0.75 |
| Footprint | L1 | 1.00 REF | | |
| Foot Angle | ϕ | 0° | 3.5° | 7° |
| Overall Width | E | 12.00 BSC | | |
| Overall Length | D | 12.00 BSC | | |
| Molded Package Width | E1 | 10.00 BSC | | |
| Molded Package Length | D1 | 10.00 BSC | | |
| Lead Thickness | c | 0.09 | - | 0.20 |
| Lead Width | b | 0.17 | 0.22 | 0.27 |
| Mold Draft Angle Top | α | 11° | 12° | 13° |
| Mold Draft Angle Bottom | β | 11° | 12° | 13° |

Notes:

1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. Chamfers at corners are optional; size may vary.
3. Dimensions D1 and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.25mm per side.
4. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

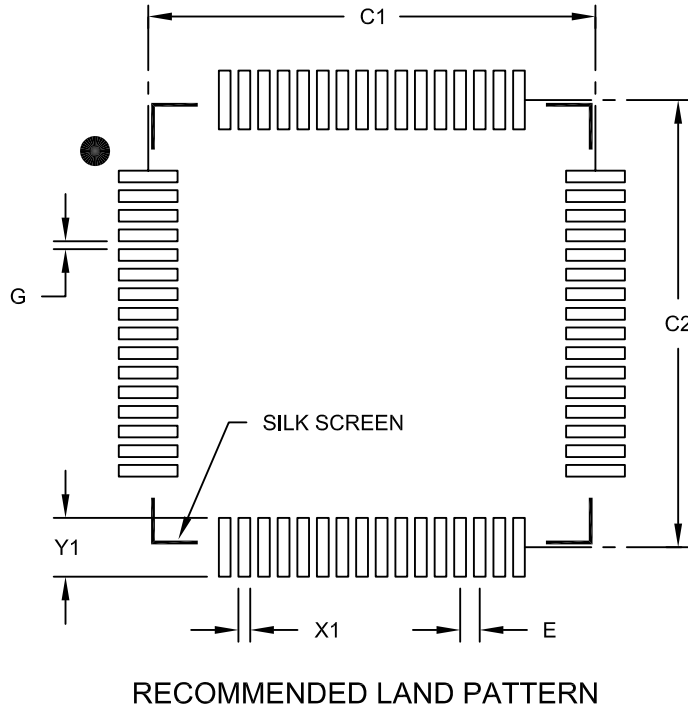
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-085C Sheet 2 of 2

PIC24FJ256GA412/GB412 系列

64 引脚塑封薄型正方扁平封装（PT）—— 主体 10x10x1 mm， 2.00 mm 引脚投影长度 [TQFP]

注： 最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



| Dimension Limits | Units | MILLIMETERS | | |
|--------------------------|-------|-------------|-------|------|
| | | MIN | NOM | MAX |
| Contact Pitch | E | 0.50 BSC | | |
| Contact Pad Spacing | C1 | | 11.40 | |
| Contact Pad Spacing | C2 | | 11.40 | |
| Contact Pad Width (X64) | X1 | | | 0.30 |
| Contact Pad Length (Y64) | Y1 | | | 1.50 |
| Distance Between Pads | G | 0.20 | | |

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

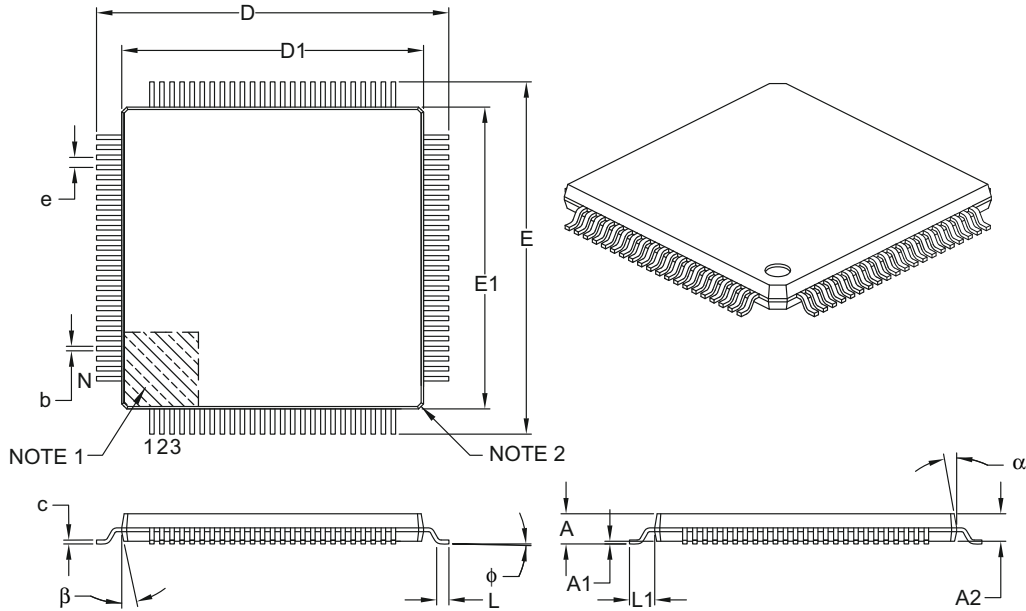
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2085B

PIC24FJ256GA412/GB412 系列

100 引脚塑封薄型正方扁平封装 (PT) —— 主体 12x12x1 mm, 2.00 mm 引脚投影长度 [TQFP]

注: 最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



| Dimension Limits | Units | MILLIMETERS | | |
|--------------------------|----------|-------------|------|------|
| | | MIN | NOM | MAX |
| Number of Leads | N | 100 | | |
| Lead Pitch | e | 0.40 BSC | | |
| Overall Height | A | – | – | 1.20 |
| Molded Package Thickness | A2 | 0.95 | 1.00 | 1.05 |
| Standoff | A1 | 0.05 | – | 0.15 |
| Foot Length | L | 0.45 | 0.60 | 0.75 |
| Footprint | L1 | 1.00 REF | | |
| Foot Angle | ϕ | 0° | 3.5° | 7° |
| Overall Width | E | 14.00 BSC | | |
| Overall Length | D | 14.00 BSC | | |
| Molded Package Width | E1 | 12.00 BSC | | |
| Molded Package Length | D1 | 12.00 BSC | | |
| Lead Thickness | c | 0.09 | – | 0.20 |
| Lead Width | b | 0.13 | 0.18 | 0.23 |
| Mold Draft Angle Top | α | 11° | 12° | 13° |
| Mold Draft Angle Bottom | β | 11° | 12° | 13° |

Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- Chamfers at corners are optional; size may vary.
- Dimensions D1 and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.25 mm per side.
- Dimensioning and tolerancing per ASME Y14.5M.

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

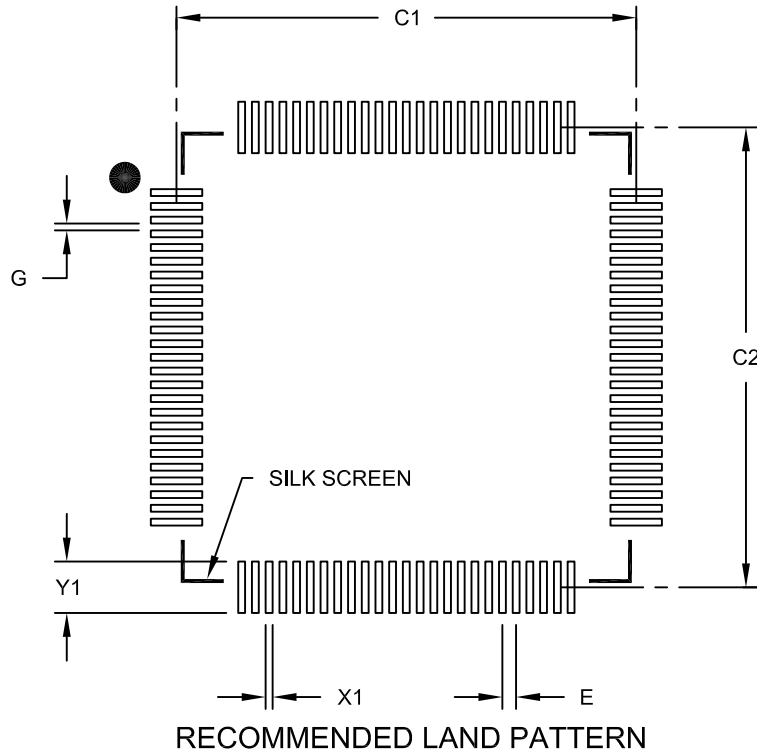
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-100B

PIC24FJ256GA412/GB412 系列

100 引脚塑封薄型正方扁平封装 (PT) —— 主体 12x12x1 mm, 2.00 mm 引脚投影长度 [TQFP]

注: 最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



| Dimension Limits | Units | MILLIMETERS | | |
|---------------------------|-------|-------------|-------|------|
| | | MIN | NOM | MAX |
| Contact Pitch | E | 0.40 BSC | | |
| Contact Pad Spacing | C1 | | 13.40 | |
| Contact Pad Spacing | C2 | | 13.40 | |
| Contact Pad Width (X100) | X1 | | | 0.20 |
| Contact Pad Length (X100) | Y1 | | | 1.50 |
| Distance Between Pads | G | 0.20 | | |

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

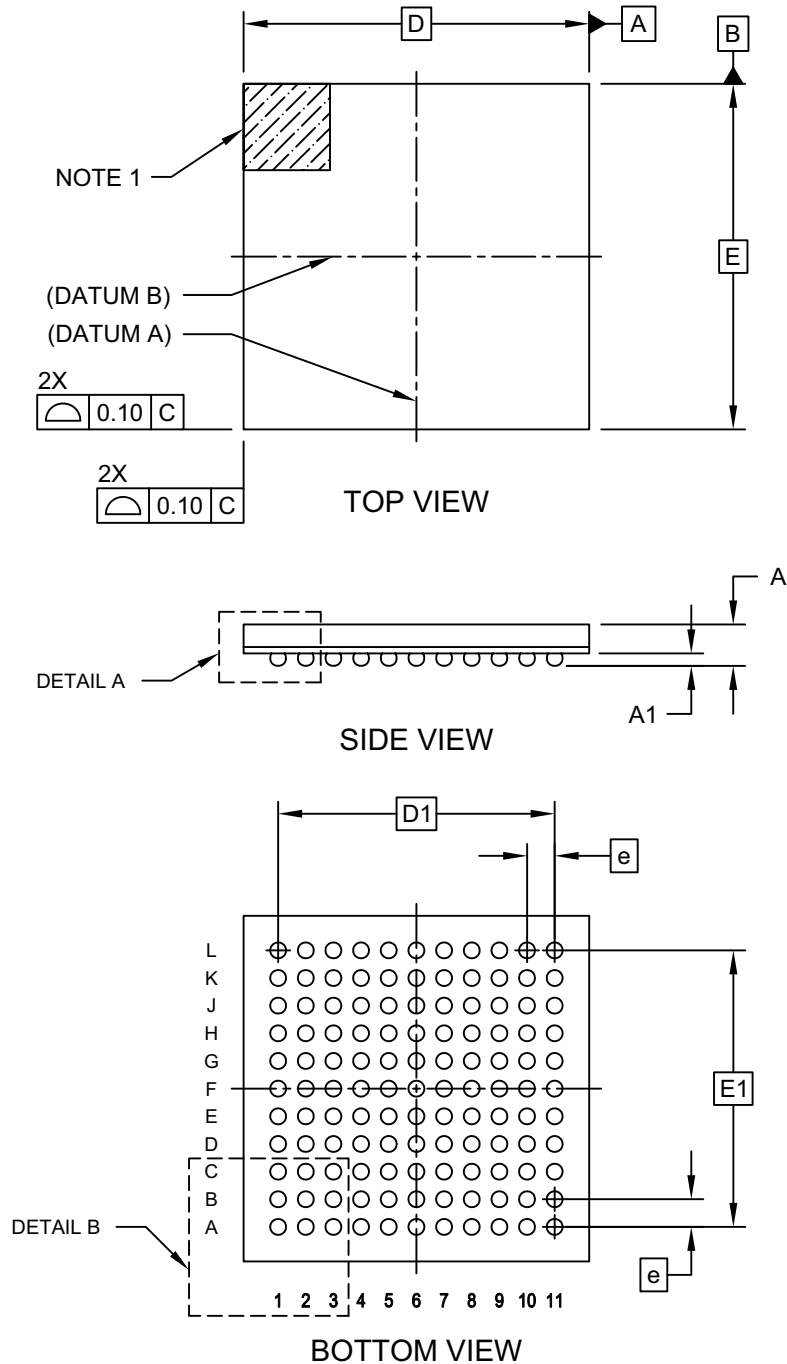
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2100B

PIC24FJ256GA412/GB412 系列

121 球塑封薄型紧密排列焊球阵列 (BG) —— 主体 10x10x1.10 mm [TFBGA]

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。

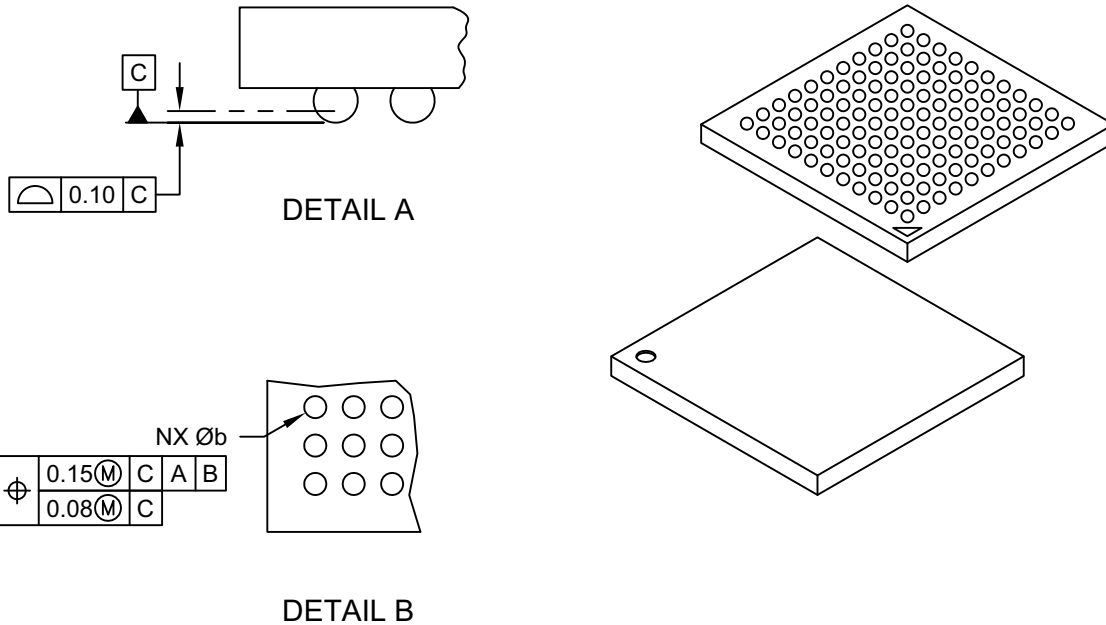


Microchip Technology Drawing C04-148 Rev F Sheet 1 of 2

PIC24FJ256GA412/GB412 系列

121 球塑封薄型紧密排列焊球阵列 (BG) —— 主体 10x10x1.10 mm [TFBGA]

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



| Dimension Limits | Units | MILLIMETERS | | |
|--------------------|-------|-------------|------|------|
| | | MIN | NOM | MAX |
| Number of Contacts | N | 121 | | |
| Contact Pitch | e | 0.80 BSC | | |
| Overall Height | A | 1.00 | 1.10 | 1.20 |
| Ball Height | A1 | 0.25 | 0.30 | 0.35 |
| Overall Width | E | 10.00 BSC | | |
| Array Width | E1 | 8.00 BSC | | |
| Overall Length | D | 10.00 BSC | | |
| Array Length | D1 | 8.00 BSC | | |
| Contact Diameter | b | 0.35 | 0.40 | 0.45 |

Notes:

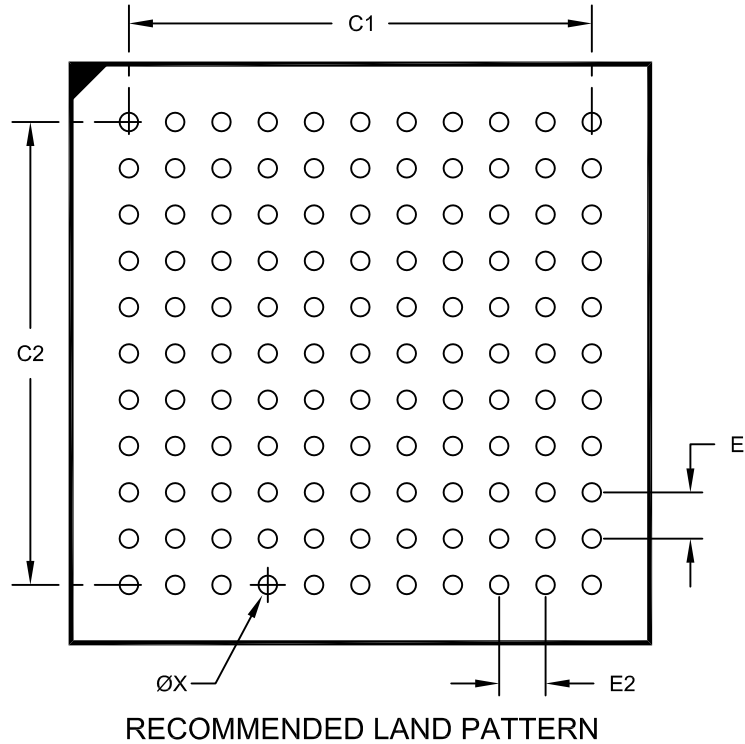
- Ball A1 visual index feature may vary, but must be located within the hatched area.
- Dimensioning and tolerancing per ASME Y14.5M.
BSC: Basic Dimension. Theoretically exact value shown without tolerances.
REF: Reference Dimension, usually without tolerance, for information purposes only.
- The outer rows and columns of balls are located with respect to datums A and B.
- Ball interface to package body: 0.37mm nominal diameter.

Microchip Technology Drawing C04-148 Rev F Sheet 2 of 2

PIC24FJ256GA412/GB412 系列

121 球塑封薄型紧密排列焊球阵列 (BG) —— 主体 10x10x1.10 mm [TFBGA—— 原先为 XBGA]

注: 最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



| Dimension Limits | Units | MILLIMETERS | | |
|-----------------------------|-------|-------------|------|------|
| | | MIN | NOM | MAX |
| Contact Pitch | E1 | 0.80 BSC | | |
| Contact Pitch | E2 | 0.80 BSC | | |
| Contact Pad Spacing | C1 | | 8.00 | |
| Contact Pad Spacing | C2 | | 8.00 | |
| Contact Pad Diameter (X121) | X | | | 0.32 |

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2148 Rev D

PIC24FJ256GA412/GB412 系列

注:

附录 A： 版本历史

版本 A（2015 年 2 月）

PIC24FJ256GA412/GB412 系列器件的原始数据手册。

版本 B（2015 年 7 月）

该版本包括以下更新：

- 章节：
 - 更新了数据手册开头的“单片机特性”和“外设特性”章节（第 1 页和第 2 页）。
 - 增加了第 4.2 节“唯一器件标识符 (UDID)”和第 4.3 节“唯一器件标识符 (UDID) (TQAH 型号)”。
 - 更新了第 22.0 节“液晶显示模块 (LCD) 控制器”。
- 寄存器：
 - 更新了寄存器 33-1 和寄存器 33-10。
- 表格：
 - 更新了第 2 页上的器件特性表中的“16/32 位定时器”列。
 - 更新了表 1-5、表 4-6、表 4-7、表 4-8、表 4-9、表 4-10、表 4-11、表 4-12、表 4-13、表 23-1、表 36-4、表 36-5 和表 36-5。
 - 增加了表 36-41。
- 删除了对 ISO 7816 支持和深度休眠模式的所有引用。
- 对整篇文档的文字和格式进行了更改。

PIC24FJ256GA412/GB412 系列

注:

PIC24FJ256GA412/GB412 系列

索引

数字

10 位数模转换器 (DAC) 441

A

A/D

操作 423
传递函数
 10 位 440
 12 位 439
寄存器 427
扩展 DMA 操作 425

B

版本历史 539
备用中断向量表 (AIVT) 107
比较器参考电压 451
 配置 451
变更通知客户服务 549
捕捉 / 比较 / PWM / 定时器
 辅助输出 258
 时基发生器 254
 输出比较模式 256
 输入捕捉模式 257
 通用定时器 254
 同步源 262
捕捉 / 比较 / PWM / 定时器 (MCCP 和 SCCP) 253

C

CLC

控制寄存器 380

CodeGuard™ 安全性 481

CPU

编程模型 57
控制寄存器 60
内核寄存器 58
时钟机制 178
算术逻辑单元 (ALU) 62

CRC

16 位和 32 位多项式的设置示例 418
多项式 418
用户接口 418

CTMU

测量电容 453
测量时间 454
脉冲产生和延时 455

C 编译器

MPLAB C18 484

产品标识体系 551

程序存储器

OTP 存储器 67
存储器硬编码向量 64
单分区和双分区存储器构成 64
地址构成 83
地址空间 63
构成 64
闪存配置字 67
使用表指令访问 85
使用 EDS 从程序存储器中读取 86
双分区配置字 67

程序空间与数据空间的接口 83

充电时间测量单元。请参见 CTMU。

串行外设接口。请参见 SPI。

串行外设接口 (SPI) 285

存储器构成 63

D

DAC

DMA

操作概述 90
典型设置 92
控制寄存器 92
数据传输的类型 91
通道触发源 96
外设模块禁止 (PMD) 92

代码保护 481

代码示例

IOC 状态读取 / 清零 (汇编语言) 216
PWRSAV 指令语法 192
重复序列 195
端口读取 / 写入 (C 语言) 216
端口读取 / 写入 (汇编语言) 216
基本时钟切换 184
配置 UART1 输入 / 输出功能 223
设置 WRLOCK 位 391
以汇编语言编写的 EDS 读操作代码 80
以汇编语言编写的 EDS 写操作代码 81
以汇编语言编写的从程序存储器中进行 EDS 读操作的代码 86

带时间戳功能的实时时钟和日历 (RTCC) 387

带阈值检测功能的 12 位 A/D 转换器 423

带专用定时器的输出比较 275

带专用定时器的输入捕捉 269

低压 / 数据保持稳压器 193

电平变化中断 (IOC) 216

电气特性

V/F 图 496
VBAT 工作电压 503
高 / 低压检测 504
绝对最大值 495
内部稳压器 503
热封装特性 496
热工作条件 496
输出引脚上的容性负载 506

读者反馈表 548, 550

E

EPMP

F

封装 525

标识 525

详细信息 527

复位

BOR (欠压复位) 101

CM (配置不匹配复位) 101

IOPUWR (非法操作码复位) 101

MCLR (主复位引脚复位) 101

POR (上电复位) 101

RCON 标志, 操作 104

SFR 状态 105

SWR (RESET 指令) 101

TRAPR (陷阱冲突复位) 101

WDT (看门狗定时器复位) 101

UWR (未初始化的 W 寄存器复位) 101

器件时间 105

欠压复位 (BOR) 105

时钟源选择 105

PIC24FJ256GA412/GB412 系列

| | | | |
|------------------------------------|-----|--|-----|
| 延时 | 106 | BDnSTAT 原型 (缓冲区描述符 n 状态, CPU 模式) | 331 |
| G | | BDnSTAT 原型 (缓冲区描述符 n 状态, USB 模式) | 330 |
| 高/低压检测。请参见 HLVD。 | | CCPxCON1H (CCPx 控制 1 高位字) | 261 |
| 高/低压检测 (HLVD) | 461 | CCPxCON1L (CCPx 控制 1 低位字) | 259 |
| 公式 | | CCPxCON2H (CCPx 控制 2 高位字) | 264 |
| 16 位和 32 位 CRC 多项式 | 418 | CCPxCON2L (CCPx 控制 2 低位字) | 263 |
| A/D 转换时钟周期 | 438 | CCPxCON3H (CCPx 控制 3 高位字) | 266 |
| I ² C 波特率重载计算 | 303 | CCPxCON3L (CCPx 控制 3 低位字) | 265 |
| RTCC 时钟分频器输出频率 | 388 | CCPxSTATL (CCPx 状态) | 267 |
| UARTx 波特率 (BRGH = 0) | 311 | CFGPAGE (安全阵列配置位) | 411 |
| UARTx 波特率 (BRGH = 1) | 311 | CLCxCONH (CLCx 控制高位字) | 381 |
| 估算 USB 收发器的电流消耗 | 327 | CLCxCONL (CLCx 控制低位字) | 380 |
| 计算 PWM 周期 | 278 | CLCxGLSH (CLCx 门逻辑输入选择高位字) | 385 |
| 计算最大 PWM 分辨率 | 279 | CLCxGLSL (CLCx 门逻辑输入选择低位字) | 383 |
| 器件工作频率和 SPIx 时钟速度之间的关系 | 300 | CLCxSEL (CLCx 输入多路开关选择) | 382 |
| H | | CLKDIV (时钟分频) | 181 |
| HLVD | | CMSTAT (比较器状态) | 449 |
| 汇编器 | | CMxCON (比较器 x 控制, 比较器 1-3) | 448 |
| MPASM 汇编器 | 484 | CORCON (CPU 控制) | 114 |
| I | | CORCON (CPU 内核控制) | 61 |
| I/O 端口 | | CRCCON1 (CRC 控制 1) | 420 |
| 并行 (PIO) | 209 | CRCCON2 (CRC 控制 2) | 421 |
| 电平变化中断 (IOC) | 216 | CRCXORH (CRC 异或多项式, 高字节) | 422 |
| 可选输出源 | 221 | CRCXORL (CRC 异或多项式, 低字节) | 422 |
| 可选输入源 | 220 | CRYCONH (加密控制高位字) | 406 |
| 漏极开路配置 | 210 | CRYCONL (加密控制低位字) | 407 |
| 模拟端口引脚配置 (ANSx) | 210 | CRYOTP (加密 OTP 页编程控制) | 410 |
| 配置 I/O 引脚的模拟/数字功能 | 210 | CRYSTAT (加密状态) | 409 |
| 上拉和下拉 | 216 | CTMUCON1H (CTMU 控制 1 高位字) | 457 |
| 外设引脚选择 | 219 | CTMUCON1L (CTMU 控制 1 低位字) | 456 |
| 写/读时序 | 210 | CTMUCON2L (CTMU 控制 2 低位字) | 459 |
| I ² C | | CVRCON (比较器参考电压控制) | 452 |
| 保留的地址 | 303 | DAC1CON (DAC 控制) | 442 |
| 从器件地址掩码 | 303 | DATEH/ALMDATEH/TSADATEH/TSBDATEH (RTCC 日期高位字) | 398 |
| 设置作为总线主器件的波特率 | 303 | DATEL/ALMDATEL/TSADATEL/TSBDATEL (RTCC 日期低位字) | 398 |
| 时钟速率 | 303 | DEVID (器件 ID) | 478 |
| 在单主环境下作为主器件进行通信 | 301 | DEVREV (器件版本) | 478 |
| J | | DMACHn (DMA 通道 n 控制) | 94 |
| JTAG 接口 | 481 | DMACON (DMA 引擎控制) | 93 |
| 寄存器 | | DMAINTn (DMA 通道 n 中断) | 95 |
| AD1CHITH (A/D 扫描比较命中, 高位字) | 435 | DSCON (深度休眠控制) | 198 |
| AD1CHITL (A/D 扫描比较命中, 低位字) | 435 | DSWAKE (深度休眠唤醒源) | 199 |
| AD1CHS (A/D 采样选择) | 433 | FBOOT (引导模式配置字) | 477 |
| AD1CON1 (A/D 控制 1) | 427 | FBSLIM (引导段限值配置字) | 466 |
| AD1CON2 (A/D 控制 2) | 429 | FBTSEQ (引导序列配置字) | 476 |
| AD1CON3 (A/D 控制 3) | 430 | FDEVOPT1 (器件选项配置字) | 475 |
| AD1CON4 (A/D 控制 4) | 431 | FDS (深度休眠配置字) | 473 |
| AD1CON5 (A/D 控制 5) | 432 | FICD (ICD 配置字) | 472 |
| AD1CSSH (A/D 输入扫描选择, 高位字) | 436 | FOSC (振荡器配置字) | 468 |
| AD1CSSL (A/D 输入扫描选择, 低位字) | 436 | FOSCSEL (振荡器选择配置字) | 467 |
| AD1CTMENH (A/D CTMU 使能, 高位字) | 437 | FPOR (POR 配置字) | 471 |
| AD1CTMENL (A/D CTMU 使能, 低位字) | 437 | FSEC (安全性配置字) | 465 |
| ANCFG (A/D 带隙参考电压配置) | 434 | FSIGN (签名配置字) | 466 |
| ANSA (PORTA 模拟功能选择) | 211 | FWDT (看门狗定时器配置字) | 469 |
| ANSB (PORTB 模拟功能选择) | 212 | HLVDCON (高/低压检测控制) | 462 |
| ANSC (PORTC 模拟功能选择) | 212 | I2CxCONH (I2Cx 控制高位字) | 304 |
| ANSD (PORTD 模拟功能选择) | 213 | I2CxCONL (I2Cx 控制低位字) | 306 |
| ANSE (PORTE 模拟功能选择) | 213 | I2CxMSK (I2Cx 从模式地址掩码) | 308 |
| ANSF (PORTF 模拟功能选择) | 214 | I2CxSTAT (I2Cx 状态) | 307 |
| ANSG (PORTG 模拟功能选择) | 215 | ICxCON1 (输入捕捉 x 控制 1) | 271 |
| ANSH (PORTH 模拟功能选择) | 215 | ICxCON2 (输入捕捉 x 控制 2) | 272 |

PIC24FJ256GA412/GB412 系列

| | | | |
|-------------------------------|-----|---------------------------------|----------|
| IEC0 (中断允许控制 0) | 131 | PMCON2 (EPMP 控制 2) | 360 |
| IEC1 (中断允许控制 1) | 133 | PMCON3 (EPMP 控制 3) | 361 |
| IEC2 (中断允许控制 2) | 135 | PMCON4 (EPMP 控制 4) | 362 |
| IEC3 (中断允许控制 3) | 137 | PMCSxBS (EPMP 片选 x 基址) | 364 |
| IEC4 (中断允许控制 4) | 139 | PMCSxCF (EPMP 片选 x 配置) | 363 |
| IEC5 (中断允许控制 5) | 140 | PMCSxMD (EPMP 片选 x 模式) | 365 |
| IEC6 (中断允许控制 6) | 142 | PMD1 (外设模块禁止 1) | 202 |
| IEC7 (中断允许控制 7) | 143 | PMD2 (外设模块禁止 2) | 203 |
| IFS0 (中断标志状态 0) | 118 | PMD3 (外设模块禁止 3) | 204 |
| IFS1 (中断标志状态 1) | 120 | PMD4 (外设模块禁止 4) | 205 |
| IFS2 (中断标志状态 2) | 122 | PMD5 (外设模块禁止 5) | 206 |
| IFS3 (中断标志状态 3) | 124 | PMD6 (外设模块禁止 6) | 207 |
| IFS4 (中断标志状态 4) | 126 | PMD7 (外设模块禁止 7) | 207 |
| IFS5 (中断标志状态 5) | 127 | PMD8 (外设模块禁止 8) | 208 |
| IFS6 (中断标志状态 6) | 129 | RCONSTAT (EPMP 状态, 从模式) | 366 |
| IFS7 (中断标志状态 7) | 130 | RCON (复位控制) | 102 |
| INTCON1 (中断控制 1) | 115 | RCON2 (复位和系统控制 2) | 104, 200 |
| INTCON2 (中断控制 2) | 116 | REFOCOINH (参考时钟控制高位字) | 189 |
| INTCON4 (中断控制 4) | 117 | REFOCOINL (参考时钟控制低位字) | 188 |
| INTTREG (中断控制器测试) | 174 | REFOXTRIM (参考时钟微调) | 189 |
| IOCONSTAT (电平变化中断状态) | 218 | RPINR0 (PPS 输入 0) | 224 |
| IPC0 (中断优先级控制 0) | 144 | RPINR1 (PPS 输入 1) | 224 |
| IPC1 (中断优先级控制 1) | 145 | RPINR11 (PPS 输入 11) | 227 |
| IPC10 (中断优先级控制 10) | 154 | RPINR12 (PPS 输入 12) | 228 |
| IPC11 (中断优先级控制 11) | 155 | RPINR17 (PPS 输入 17) | 228 |
| IPC12 (中断优先级控制 12) | 156 | RPINR18 (PPS 输入 18) | 229 |
| IPC13 (中断优先级控制 13) | 157 | RPINR19 (PPS 输入 19) | 229 |
| IPC14 (中断优先级控制 14) | 158 | RPINR2 (PPS 输入 2) | 225 |
| IPC15 (中断优先级控制 15) | 159 | RPINR20 (PPS 输入 20) | 230 |
| IPC16 (中断优先级控制 16) | 160 | RPINR21 (PPS 输入 21) | 230 |
| IPC17 (中断优先级控制 17) | 161 | RPINR22 (PPS 输入 22) | 231 |
| IPC18 (中断优先级控制 18) | 162 | RPINR23 (PPS 输入 23) | 231 |
| IPC19 (中断优先级控制 19) | 163 | RPINR25 (PPS 输入 25) | 232 |
| IPC2 (中断优先级控制 2) | 146 | RPINR27 (PPS 输入 27) | 232 |
| IPC20 (中断优先级控制 20) | 164 | RPINR28 (PPS 输入 28) | 233 |
| IPC21 (中断优先级控制 21) | 165 | RPINR29 (PPS 输入 29) | 233 |
| IPC22 (中断优先级控制 22) | 166 | RPINR3 (PPS 输入 3) | 225 |
| IPC23 (中断优先级控制 23) | 167 | RPINR4 (PPS 输入 4) | 226 |
| IPC24 (中断优先级控制 24) | 168 | RPINR7 (PPS 输入 7) | 226 |
| IPC25 (中断优先级控制 25) | 169 | RPINR8 (PPS 输入 8) | 227 |
| IPC26 (中断优先级控制 26) | 170 | RPOR0 (PPS 输出 0) | 234 |
| IPC27 (中断优先级控制 27) | 171 | RPOR1 (PPS 输出 1) | 234 |
| IPC28 (中断优先级控制 28) | 172 | RPOR10 (PPS 输出 10) | 239 |
| IPC29 (中断优先级控制 29) | 173 | RPOR11 (PPS 输出 11) | 239 |
| IPC3 (中断优先级控制 3) | 147 | RPOR12 (PPS 输出 12) | 240 |
| IPC4 (中断优先级控制 4) | 148 | RPOR13 (PPS 输出 13) | 240 |
| IPC5 (中断优先级控制 5) | 149 | RPOR14 (PPS 输出 14) | 241 |
| IPC6 (中断优先级控制 6) | 150 | RPOR15 (PPS 输出 15) | 241 |
| IPC7 (中断优先级控制 7) | 151 | RPOR2 (PPS 输出 2) | 235 |
| IPC8 (中断优先级控制 8) | 152 | RPOR3 (PPS 输出 3) | 235 |
| IPC9 (中断优先级控制 9) | 153 | RPOR4 (PPS 输出 4) | 236 |
| LCDCON (LCD 控制) | 370 | RPOR5 (PPS 输出 5) | 236 |
| LCDDATAx (LCD 数据 x) | 373 | RPOR6 (PPS 输出 6) | 237 |
| LCDPS (LCD 相位) | 372 | RPOR7 (PPS 输出 7) | 237 |
| LCDREF (LCD 参考梯形电阻网络控制) | 375 | RPOR8 (PPS 输出 8) | 238 |
| LCDREG (LCD 电荷泵控制) | 371 | RPOR9 (PPS 输出 9) | 238 |
| LCDSEx (LCD 段 x 使能) | 373 | RTCCON1H (RTCC 控制 1 高位字) | 393 |
| NVMCON (闪存控制) | 99 | RTCCON1L (RTCC 控制 1 低位字) | 392 |
| OCxCON1 (输出比较 x 控制 1) | 280 | RTCCON2H (RTCC 控制 2 高位字) | 395 |
| OCxCON2 (输出比较 x 控制 2) | 282 | RTCCON2L (RTCC 控制 2 低位字) | 394 |
| OSCCON (振荡器控制) | 179 | RTCCON3L (RTCC 控制 3 低位字) | 395 |
| OSCTUN (FRC 振荡器调节) | 182 | RTCSTATL (RTCC 状态低位字) | 396 |
| PADCON (端口配置) | 217 | SPIxCON1H (SPIx 控制 1 高位字) | 290 |
| PADCON (焊盘配置控制) | 367 | SPIxCON1L (SPIx 控制 1 低位字) | 288 |
| PMCON1 (EPMP 控制 1) | 359 | SPIxCON2L (SPIx 控制 2 低位字) | 292 |

PIC24FJ256GA412/GB412 系列

| | | | |
|--|---------|-------------------------------|-----|
| SPIxIMSKH (SPIx 中断掩码高位字) | 297 | I2Cx 总线启动 / 停止位 (主模式) | 514 |
| SPIxIMSKL (SPIx 中断掩码低位字) | 296 | I2Cx 总线数据 (从模式) | 517 |
| SPIxSTATH (SPIx 状态高位字) | 295 | I2Cx 总线数据 (主模式) | 515 |
| SPIxSTATL (SPIx 状态低位字) | 293 | PLL 时钟时序 | 508 |
| SR (ALU STATUS) | 60, 113 | RC 振荡器起振时间 | 508 |
| T1CON (Timer1 控制) | 244 | SPIx 从模式 (CKE = 0) | 520 |
| TIMEH/ALMTIMEH/TSATIMEH/TSBTIMEH (RTCC 时间高位字) | 397 | SPIx 从模式 (CKE = 1) | 521 |
| TIMEL/ALMTIMEL/TSATIMEL/TSBTIMEL (RTCC 时间低位字) | 397 | SPIx 主模式 (CKE = 0) | 518 |
| TxCON (Timer2 和 Timer4 控制) | 250 | SPIx 主模式 (CKE = 1) | 519 |
| TyCON (Timer3 和 Timer5 控制) | 252 | UARTx 规范 | 522 |
| U1ADDR (USB 地址) | 344 | VBAT 模式 | 197 |
| U1CNFG1 (USB 配置 1) | 346 | VBAT 模式 不带 RTCC | 197 |
| U1CNFG2 (USB 配置 2) | 347 | 复位和欠压复位要求 | 510 |
| U1CON (USB 控制, 设备模式) | 342 | 规范的负载条件和要求 | 506 |
| U1CON (USB 控制, 主机模式) | 343 | 内部 RC 精度 | 508 |
| U1EIE (USB 错误中断允许) | 354 | 外部时钟时序 | 507 |
| U1EIR (USB 错误中断状态) | 353 | 节能特性 | 191 |
| U1EPn (USB 端口 n 控制) | 355 | 打盹模式 | 201 |
| U1IE (USB 中断允许, 所有模式) | 352 | 基于硬件的模式 | 193 |
| U1IR (USB 中断状态, 设备模式) | 350 | 基于指令的模式 | 192 |
| U1IR (USB 中断状态, 主机模式) | 351 | 空闲 | 193 |
| U1OTGCON (USB OTG 控制) | 339 | 深度休眠 | 194 |
| U1OTGIE (USB OTG 中断允许, 主机模式) | 349 | I/O 引脚 | 195 |
| U1OTGIR (USB OTG 中断状态, 主机模式) | 348 | 休眠 | 193 |
| U1OTGSTAT (USB OTG 状态, 主机模式) | 338 | 低压 / 数据保持休眠 | 193 |
| U1PWRC (USB 电源控制) | 340 | 模式概述 | 191 |
| U1SOF (USB OTG 令牌起始阈值, 主机模式) | 345 | 上电复位 (POR) | 196 |
| U1STAT (USB 状态) | 341 | 深度休眠 WDT | 196 |
| U1TOK (USB 令牌, 主机模式) | 344 | 时钟频率和时钟切换 | 201 |
| UxGTC (UARTx 警戒时间计数器) | 320 | 选择性外设控制 | 201 |
| UxMODE (UARTx 模式) | 313 | K | |
| UxSCCON (UARTx 智能卡控制) | 318 | 开发支持 | 483 |
| UxSCINT (UARTx 智能卡中断) | 319 | 看门狗定时器 (WDT) | 480 |
| UxSTAH (UARTx 状态高位字和控制) | 316 | 窗口操作 | 480 |
| UxSTAL (UARTx 状态低位字和控制) | 315 | 控制寄存器 | 480 |
| UxTXREG (UARTx 发送) | 317 | 勘误表 | 18 |
| UxWTCH (UARTx 等待时间计数器, 高位) | 321 | 可配置逻辑单元。请参见 CLC。 | |
| UxWTCL (UARTx 等待时间计数器, 低位) | 321 | 可配置逻辑单元 (CLC) | 377 |
| 加密引擎 | 20, 399 | 客户通知服务 | 549 |
| 编程 | | 客户支持 | 549 |
| CFGPAGE 配置位 | 404 | 框图 | |
| 密钥 | 404 | 10 位 A/D 转换器模拟输入模型 | 438 |
| 密钥擦除 | 405 | 12 位 A/D 转换器 | 424 |
| 验证密钥 | 405 | 16 位 Timer1 模块 | 243 |
| 测试密钥源配置 | 403 | 16 位同步 Timer2 和 Timer4 | 249 |
| 工作模式 | 400 | 16 位异步 Timer3 和 Timer5 | 249 |
| 休眠和空闲模式 | 405 | 32 位定时器模式 | 255 |
| 会话密钥 | | CLCx 逻辑功能组合选项 | 378 |
| 加密 | 402 | CLCx 模块 | 377 |
| 接收 | 402 | CLCx 输入源选择 | 379 |
| 加密数据 | 401 | CPU 编程模型 | 59 |
| 解密数据 | 401 | CRC 模块 | 417 |
| 密钥 RAM | 405 | CRC 移位引擎详细信息 | 417 |
| 使能 | 400 | CTMU 连接和内部配置 | |
| 数据寄存器空间 | 400 | 产生脉冲延时 | 455 |
| 伪随机数 (PRN) 生成 | 403 | 电容测量 | 454 |
| 真随机数 (TRN) 生成 | 403 | 时间测量 | 454 |
| 交流特性 | | I2Cx 模块 | 302 |
| 10 位 DAC 规范 | 524 | LCD 控制器 | 369 |
| A/D 模块 | 523 | MCLR 引脚连接示例 | 52 |
| A/D 转换时序 | 524 | PIA 模式下的缓冲区地址生成 | 426 |
| CLKO 和 I/O 时序要求 | 509 | PIC24F CPU 内核 | 58 |
| I2Cx 总线启动 / 停止位 (从模式) | 516 | PIC24F256GA412 系列 (一般) | 25 |
| | | PIC24FJ256GB412 系列 (一般) | 26 |

PIC24FJ256GA412/GB412 系列

| | | | |
|--------------------------------------|----------|-----------------------------------|-----|
| PLL 系统 | 185 | MPLINK 目标链接器 / MPLIB 目标库管理器 | 484 |
| PSV 操作 (低位字) | 87 | Microchip 因特网网站 | 549 |
| PSV 操作 (高位字) | 87 | 脉宽调制。请参见 PWM。 | |
| SPIx 从 - 帧从模式连接 | 300 | 脉宽调制 (PWM) 模式 | 277 |
| SPIx 从 - 帧主模式连接 | 300 | N | |
| SPIx 模块 (标准模式) | 286 | Near 数据空间 | 70 |
| SPIx 模块 (增强型模式) | 287 | 内部集成电路。请参见 I ² C。 | |
| SPIx 主 / 从器件连接 (标准模式) | 298 | 内核特性 | 19 |
| SPIx 主 / 从器件连接 (增强型缓冲模式) | 299 | 双分区闪存存储器 | 19 |
| SPIx 主 - 帧从模式连接 | 300 | P | |
| SPIx 主 - 帧主模式连接 | 299 | PWM | |
| Timer2/3 和 Timer4/5 (32 位) | 248 | 占空比和周期 | 278 |
| UARTx (简化) | 310 | 配置位 | 463 |
| USB OTG 接口示例 | 326 | 片上稳压器 | 479 |
| USB OTG 仅自供电模式 | 325 | POR | 479 |
| USB OTG 仅总线供电接口模式 | 325 | 待机模式 | 479 |
| USB OTG 模块 | 324 | Q | |
| USB OTG 双电源供电模式 | 325 | 器件特性 | |
| USB OTG 中断漏斗 | 332 | 100 引脚 | 23 |
| USB OTG 主机接口示例 | 326 | 121 引脚 | 24 |
| 比较器参考电压模块 | 451 | 64 引脚 | 22 |
| 表寄存器寻址 | 97 | R | |
| 参考时钟 (简化) | 187 | RTCC | |
| 调用 (CALL) 堆栈帧 | 82 | 电源控制 | 390 |
| 定时器时钟发生器 | 254 | 控制和状态寄存器 | 392 |
| 读操作的 EDS 地址生成 | 80 | 模块寄存器 | 391 |
| 端点缓冲模式的 BDT 映射 | 328 | 闹钟配置 | 389 |
| 访问程序空间内数据的地址生成方式 | 84 | 闹钟掩码设置 (图) | 389 |
| 复位系统 | 101 | 日期 / 闹钟 / 时间戳值寄存器 | 398 |
| 概念性的 MCCPx/SCCPx 模块 | 253 | 时间 / 闹钟 / 时间戳值寄存器 | 397 |
| 高 / 低压检测 (HLVD) | 461 | 事件时间戳 | 390 |
| 高级 RTCC | 387 | 写锁定 | 391 |
| 各种比较器配置, CREF = 0 | 446 | 源时钟 | 388 |
| 各种比较器配置, CREF = 1 且 CVREFP = 0 | 447 | 选择 | 388 |
| 各种比较器配置, CREF = 1 且 CVREFP = 1 | 447 | 入门 | |
| 共用 I/O 端口结构 | 209 | ICSP 操作 | |
| 加密引擎 | 399 | 模拟和数字引脚配置 | 56 |
| 简化的单 DAC | 441 | 引脚 | 54 |
| 建议的最低限度连接 | 51 | 电源引脚 | 52 |
| 看门狗定时器 (WDT) | 480 | 基本连接要求 | 51 |
| 片上稳压器连接 | 479 | 外部振荡器引脚 | 55 |
| 三比较器模块 | 445 | 稳压器 (VCAP) | 53 |
| 使用表指令访问程序存储器 | 85 | 主复位 (MCLR) 引脚 | 52 |
| 输出比较 x (16 位模式) | 276 | 软件堆栈 | 82 |
| 输出比较 x (双重缓冲, 16 位 PWM 模式) | 278 | 软件模拟器 (MPLAB SIM) | 485 |
| 输出比较 x 模块 | 256 | S | |
| 输入捕捉 x 模块 | 257, 269 | SFR 空间 | 70 |
| 双 16 位定时器模式 | 255 | SFR 块 | |
| 系统时钟 | 177 | 000h | 71 |
| 写操作的 EDS 地址生成 | 81 | 100h | 72 |
| 直接存储器访问 (DMA) 功能 | 89 | 200h | 73 |
| 扩展数据空间 (EDS) | 79, 357 | 300h | 74 |
| 从程序存储器中读取 | 86 | 400h | 75 |
| 读取自 | 80 | 500h | 76 |
| 写入 | 81 | 600h | 77 |
| 写入 | 81 | 700h | 78 |
| L | | SPI | |
| LCD | | 三比较器模块 | 445 |
| LCD 控制器 | 20 | 闪存程序存储器 | 97 |
| 寄存器 | 370 | JTAG 操作 | 98 |
| M | | RTSP 操作 | 98 |
| MPLAB ASM30 汇编器、链接器和库管理器 | 484 | | |
| MPLAB PM3 器件编程器 | 485 | | |
| MPLAB REAL ICE 在线仿真器系统 | 485 | | |
| MPLAB 集成开发环境软件 | 483 | | |

PIC24FJ256GA412/GB412 系列

| | |
|-----------------------------|-----|
| 编程算法 | 100 |
| 操作 | 100 |
| 和表指令 | 97 |
| 控制寄存器 | 98 |
| 增强型 ICSP 操作 | 98 |
| 闪存配置字 | 67 |
| 上拉和下拉 (I/O) | 216 |
| 实时时钟和日历。请参见 RTCC。 | |
| 时序图 | |
| CLKO 和 I/O | 509 |
| I2Cx 总线启动 / 停止位 (从模式) | 516 |
| I2Cx 总线启动 / 停止位 (主模式) | 514 |
| I2Cx 总线数据 (从模式) | 517 |
| I2Cx 总线数据 (主模式) | 515 |
| PWMx 要求 | 513 |
| SPIx 从模式 (CKE = 0) | 520 |
| SPIx 从模式 (CKE = 1) | 521 |
| SPIx 主模式 (CKE = 0) | 518 |
| SPIx 主模式 (CKE = 1) | 519 |
| Timer1/2/3/4/5 外部时钟输入 | 511 |
| UARTx 波特率发生器输出 | 522 |
| UARTx 启动位边沿检测 | 522 |
| 输出比较 x | 512 |
| 输入捕捉 x | 512 |
| 外部时钟 | 507 |
| 时序要求 | |
| PWMx | 513 |
| Timer1/2/3/4/5 外部时钟输入 | 511 |
| 输出比较 1 | 512 |
| 输入捕捉 x | 512 |
| 输出比较 | |
| 32 位级联模式 | 275 |
| 操作 | 276 |
| 同步和触发模式 | 275 |
| 输入捕捉 | |
| 32 位级联模式 | 270 |
| 操作 | 270 |
| 同步和触发模式 | 269 |
| 数据存储器 | |
| Near 数据空间 | 70 |
| SFR 空间 | 70 |
| 存储器映射 | 69 |
| 地址空间 | 69 |
| 空间构成和对齐方式 | 70 |
| 扩展数据空间 (EDS) | 79 |
| 软件堆栈 | 82 |
| 数模转换器。请参见 DAC。 | |
| T | |
| Timer2/3 和 Timer4/5 | 247 |
| Timer1 | 243 |
| 特殊功能 | 21 |
| 通用串行总线。请参见 USB OTG。 | |
| 通用异步收发器。请参见 UART。 | |
| U | |
| UART | |
| UxCTS 和 UxRTS 引脚的操作 | 312 |
| 波特率发生器 (BRG) | 311 |
| 发送 | |
| 8 位数据模式 | 312 |
| 9 位数据模式 | 312 |
| 间隔和同步序列 | 312 |
| 红外支持 | 312 |
| 接收 | |
| 8 位或 9 位数据模式 | 312 |

| | |
|---------------------------|---------|
| USB | |
| USB On-The-Go (OTG) | 20, 323 |
| DMA 接口 | 329 |
| 操作 | 336 |
| HNP | 337 |
| SRP | 336 |
| 缓冲区描述符和 BDT | 328 |
| 不同缓冲模式中的分配 | 329 |
| 寄存器 | 337 |
| 器件模式的操作 | 333 |
| 硬件 | |
| 计算收发器的功耗要求 | 327 |
| 器件模式配置 | 325 |
| 主机和 OTG 模式配置 | 326 |
| 中断 | 332 |
| 和 USB 事务 | 333 |
| 主机模式的操作 | 334 |

W

| | |
|--------------------------------|-----|
| WWW 地址 | 549 |
| WWW 在线技术支持 | 18 |
| 外设引脚选择 (PPS) | 219 |
| 寄存器 | 224 |
| 可用的外设和引脚 | 219 |
| 配置控制 | 222 |
| 使用注意事项 | 223 |
| 输出映射 | 221 |
| 输入映射 | 219 |
| 外设优先级 | 219 |
| 映射例外 | 222 |
| 唯一器件标识符 (UDID) | 68 |
| 唯一器件标识符 (UDID) (TQAH 型号) | 68 |
| 未用 I/O | 56 |

X

循环冗余校验。请参见 CRC。

Y

液晶显示模块。请参见 LCD。

| | |
|--------------------------|-----|
| 液晶显示模块 (LCD) 控制器 | 369 |
| 引脚说明 | |
| PIC24FJ256GA412 系列 | 27 |
| PIC24FJ256GB412 系列 | 39 |
| PIC24FJXXXGA406 器件 | 4 |
| PIC24FJXXXGA410 器件 | 8 |
| PIC24FJXXXGA412 器件 | 12 |
| PIC24FJXXXGB406 器件 | 6 |
| PIC24FJXXXGB410 器件 | 10 |
| PIC24FJXXXGB412 器件 | 15 |
| 因特网地址 | 549 |

Z

增强型并行主端口。请参见 EPMP。

增强型并行主端口 (EPMP)

| | |
|-------------------|-----|
| 按引脚数列出的特性差异 | 357 |
| 封装差异 | 357 |
| 引脚说明 | 358 |
| 主要特性 | 357 |
| 振荡器配置 | |
| FRC 主动时钟调节 | 184 |
| PLL 模块 | 185 |
| POR 时的初始配置 | 178 |
| USB 操作 | |
| 特殊注意事项 | 186 |
| 参考时钟 | 187 |
| 辅助振荡器 | 186 |

PIC24FJ256GA412/GB412 系列

| | |
|---|-----|
| 控制寄存器 | 179 |
| 时钟切换 | 183 |
| 序列 | 183 |
| 用于时钟选择的配置位值 | 178 |
| 直接存储器访问 (DMA) 控制器 | 20 |
| 直接存储器访问控制器。请参见 DMA。 | |
| 指令集 | |
| 操作码说明中使用的符号 | 488 |
| 概述 | 489 |
| 摘要 | 487 |
| 直流特性 | |
| CTMU 电流源 | 503 |
| I/O 引脚输出规范 | 502 |
| I/O 引脚输入规范 | 501 |
| USB OTG 规范 | 504 |
| 比较器 | 505 |
| 比较器参考电压 | 505 |
| 程序存储器 | 502 |
| 掉电电流 (IPD) | 499 |
| 工作电流 (IDD) | 498 |
| 空闲电流 (IDLE) | 498 |
| 温度和电压规范 | 497 |
| 增量电流 (BOR、WDT、DSBOR、DSWDT 和 LCD) | 500 |
| 中断 | |
| 复位过程 | 107 |
| 控制和状态寄存器 | 112 |
| 设置和服务过程 | 175 |
| 陷阱向量 | 108 |
| 向量表 | 108 |
| 已实现的向量 | 109 |
| 中断控制器 | 107 |
| 中断向量表 (IVT) | 107 |
| 主要特性 | 463 |

PIC24FJ256GA412/GB412 系列

注:

PIC24FJ256GA412/GB412 系列

MICROCHIP 网站

Microchip 网站 (www.microchip.com) 为客户提供在线支持。客户可通过该网站方便地获取文件和信息。只要使用常用的互联网浏览器即可访问。网站提供以下信息：

- **产品支持**——数据手册和勘误表、应用笔记和示例程序、设计资源、用户指南以及硬件支持文档、最新的软件版本以及归档软件
- **一般技术支持**——常见问题解答 (FAQ)、技术支持请求、在线讨论组以及 Microchip 顾问计划成员名单
- **Microchip 业务**——产品选型和订购指南、最新 Microchip 新闻稿、研讨会和活动安排表、Microchip 销售办事处、代理商以及工厂代表列表

变更通知客户服务

Microchip 的变更通知客户服务有助于客户了解 Microchip 产品的最新信息。注册客户可在他们感兴趣的某个产品系列或开发工具发生变更、更新、发布新版本或勘误表时，收到电子邮件通知。

欲注册，请登录 Microchip 网站 www.microchip.com。在“支持” (Support) 下，点击“变更通知客户 (Customer Change Notification)”服务后按照注册说明完成注册。

客户支持

Microchip 产品的用户可通过以下渠道获得帮助：

- 代理商或代表
- 当地销售办事处
- 应用工程师 (FAE)
- 技术支持

客户应联系其代理商、代表或应用工程师 (FAE) 寻求支持。当地销售办事处也可为客户提供帮助。本文档后附有销售办事处的联系方式。

也可通过 <http://microchip.com/support> 获得网上技术支持。

PIC24FJ256GA412/GB412 系列

注:

PIC24FJ256GA412/GB412 系列

产品标识体系

欲订货或获取价格、交货等信息，请与我公司生产厂或各销售办事处联系。

| PIC 24 FJ 256 GB4 10 T - I / PT - XXX | |
|---------------------------------------|-------|
| Microchip 的商标 | _____ |
| 架构 | _____ |
| 闪存系列 | _____ |
| 程序存储器容量 (KB) | _____ |
| 产品组 | _____ |
| 引脚数 | _____ |
| 卷带标志 (如果适用) | _____ |
| 温度范围 | _____ |
| 封装 | _____ |
| 定制信息 | _____ |

| | |
|------|--|
| 架构 | 24 = 不包含 DSP 的 16 位改进型哈佛架构 |
| 闪存系列 | FJ = 闪存程序存储器 |
| 产品组 | GA4 = 采用双分区闪存程序存储器和 XLP 技术的通用单片机 GB4 = 采用双分区闪存程序存储器和 XLP 技术的 USB OTG 单片机 |
| 引脚数 | 06 = 64 引脚 10 = 100 引脚 (TQFP) 12 = 121 引脚 (BGA) |
| 温度范围 | I = -40°C 至 +85°C (工业级) |
| 封装 | BG = 121 球 (10x10x1.10 mm) BGA (球栅阵列封装) PT = 100 引脚 (12x12x1 mm) TQFP (薄型正方扁平封装) PT = 64 引脚 (10x10x1 mm) TQFP (薄型正方扁平封装) MR = 64 引脚 (9x9x0.9 mm) QFN (正方扁平无脚封装) |
| 定制信息 | 三位 QTP、SQTP、代码或特殊要求 (其他情况空白) ES = 工程样片 |

示例:

- a) PIC24FJ64GA406-I/MR:
采用双分区闪存程序存储器和 XLP 技术的 PIC24F 通用器件, 64 KB 程序存储器, 64 引脚, 工业级温度, QFN 封装。
- b) PIC24FJ128GB410-I/PT:
采用双分区闪存程序存储器和 XLP 技术的 PIC24F USB OTG 器件, 128 KB 程序存储器, 100 引脚, 工业级温度, TQFP 封装。
- c) PIC24FJ128GB412-I/BG:
采用双分区闪存程序存储器和 XLP 技术的 PIC24F USB OTG 器件, 256 KB 程序存储器, 121 引脚, 工业级温度, BGA 封装。

PIC24FJ256GA412/GB412 系列

注:

请注意以下有关 Microchip 器件代码保护功能的要点：

- Microchip 的产品均达到 Microchip 数据手册中所述的技术指标。
- Microchip 确信：在正常使用的情况下，Microchip 系列产品是当今市场上同类产品中最安全的产品之一。
- 目前，仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知，所有这些行为都不是以 Microchip 数据手册中规定的操作规范来使用 Microchip 产品的。这样做的人极可能侵犯了知识产权。
- Microchip 愿与那些注重代码完整性的客户合作。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是“牢不可破”的。

代码保护功能处于持续发展中。Microchip 承诺将不断改进产品的代码保护功能。任何试图破坏 Microchip 代码保护功能的行为均可视为违反了《数字千年版权法案 (Digital Millennium Copyright Act)》。如果这种行为导致他人在未经授权的情况下，能访问您的软件或其他受版权保护的成果，您有权依据该法案提起诉讼，从而制止这种行为。

提供本文档的中文版本仅为了便于理解。请勿忽视文档中包含的英文部分，因为其中提供了有关 Microchip 产品性能和使用情况的有用信息。Microchip Technology Inc. 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 Microchip Technology Inc. 的英文原版文档。

本出版物中所述的器件应用信息及其他类似内容仅为您提供便利，它们可能由更新之信息所替代。确保应用符合技术规范，是您自身应负的责任。Microchip 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保，包括但不限于针对其使用情况、质量、性能、适用性或特定用途的适用性的声明或担保。Microchip 对因这些信息及使用这些信息而引起的后果不承担任何责任。如果将 Microchip 器件用于生命维持和 / 或生命安全应用，一切风险由买方自负。买方同意在由此引发任何一切伤害、索赔、诉讼或费用时，会维护和保障 Microchip 免于承担法律责任，并加以赔偿。除非另外声明，在 Microchip 知识产权保护下，不得暗或以其他方式转让任何许可证。

Microchip 位于美国亚利桑那州 Chandler 和 Tempe 与位于俄勒冈州 Gresham 的全球总部、设计和晶圆生产厂及位于美国加利福尼亚州和印度的设计中心均通过了 ISO/TS-16949:2009 认证。Microchip 的 PIC[®] MCU 与 dsPIC[®] DSC、KEELOQ[®] 跳码器件、串行 EEPROM、单片机外设、非易失性存储器 and 模拟产品严格遵守公司的质量体系流程。此外，Microchip 在开发系统的设计和生产方面的质量体系也已通过了 ISO 9001:2000 认证。

QUALITY MANAGEMENT SYSTEM
CERTIFIED BY DNV
== ISO/TS 16949 ==

商标

Microchip 的名称和徽标组合、Microchip 徽标、AnyRate、dsPIC、FlashFlex、flexPWR、Heldo、JukeBlox、KeeLoq、KeeLoq 徽标、Kleer、LANCheck、LINK MD、MediaLB、MOST、MOST 徽标、MPLAB、OptoLyzer、PIC、PICSTART、PIC32 徽标、RightTouch、SpyNIC、SST、SST 徽标、SuperFlash 及 UNI/O 均为 Microchip Technology Inc. 在美国和其他国家或地区的注册商标。

ClockWorks、The Embedded Control Solutions Company、ETHERSYNCH、Hyper Speed Control、HyperLight Load、IntelliMOS、mTouch、Precision Edge 和 QUIET-WIRE 均为 Microchip Technology Inc. 在美国的注册商标。

Analog-for-the-Digital Age、Any Capacitor、AnyIn、AnyOut、BodyCom、chipKIT、chipKIT 徽标、CodeGuard、dsPICDEM、dsPICDEM.net、Dynamic Average Matching、DAM、ECAN、EtherGREEN、In-Circuit Serial Programming、ICSP、Inter-Chip Connectivity、JitterBlocker、KleerNet、KleerNet 徽标、MiWi、motorBench、MPASM、MPF、MPLAB Certified 徽标、MPLIB、MPLINK、MultiTRAK、NetDetach、Omniscient Code Generation、PICDEM、PICDEM.net、PICkit、PICtail、PureSilicon、RightTouch 徽标、REAL ICE、Ripple Blocker、Serial Quad I/O、SQI、SuperSwitcher、SuperSwitcher II、Total Endurance、TSHARC、USBCheck、VariSense、ViewSpan、WiperLock、Wireless DNA 和 ZENA 均为 Microchip Technology Inc. 在美国和其他国家或地区的商标。

SQTP 为 Microchip Technology Inc. 在美国的服务标记。

Silicon Storage Technology 为 Microchip Technology Inc. 在除美国外的国家或地区的注册商标。

GestIC 为 Microchip Technology Inc. 的子公司 Microchip Technology Germany II GmbH & Co. & KG 在除美国外的国家或地区的注册商标。

在此提及的所有其他商标均为各持有公司所有。

© 2016, Microchip Technology Inc. 版权所有。

ISBN: 978-1-5224-0092-9

全球销售及及服务网点

美洲

公司总部 **Corporate Office**
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 1-480-792-7200
Fax: 1-480-792-7277

技术支持:

<http://www.microchip.com/support>

网址: www.microchip.com

亚特兰大 Atlanta

Duluth, GA
Tel: 1-678-957-9614
Fax: 1-678-957-1455

奥斯汀 Austin, TX

Tel: 1-512-257-3370

波士顿 Boston

Westborough, MA
Tel: 1-774-760-0087
Fax: 1-774-760-0088

芝加哥 Chicago

Itasca, IL
Tel: 1-630-285-0071
Fax: 1-630-285-0075

克里夫兰 Cleveland

Independence, OH
Tel: 1-216-447-0464
Fax: 1-216-447-0643

达拉斯 Dallas

Addison, TX
Tel: 1-972-818-7423
Fax: 1-972-818-2924

底特律 Detroit

Novi, MI
Tel: 1-248-848-4000

休斯敦 Houston, TX

Tel: 1-281-894-5983

印第安纳波利斯 Indianapolis

Noblesville, IN
Tel: 1-317-773-8323
Fax: 1-317-773-5453

洛杉矶 Los Angeles

Mission Viejo, CA
Tel: 1-949-462-9523
Fax: 1-949-462-9608

纽约 New York, NY

Tel: 1-631-435-6000

圣何塞 San Jose, CA

Tel: 1-408-735-9110

加拿大多伦多 Toronto

Tel: 1-905-673-0699
Fax: 1-905-673-6509

亚太地区

亚太总部 Asia Pacific Office

Suites 3707-14, 37th Floor
Tower 6, The Gateway
Harbour City, Kowloon
Hong Kong
Tel: 852-2943-5100
Fax: 852-2401-3431

中国 - 北京

Tel: 86-10-8569-7000
Fax: 86-10-8528-2104

中国 - 成都

Tel: 86-28-8665-5511
Fax: 86-28-8665-7889

中国 - 重庆

Tel: 86-23-8980-9588
Fax: 86-23-8980-9500

中国 - 东莞

Tel: 86-769-8702-9880

中国 - 杭州

Tel: 86-571-8792-8115
Fax: 86-571-8792-8116

中国 - 香港特别行政区

Tel: 852-2943-5100
Fax: 852-2401-3431

中国 - 南京

Tel: 86-25-8473-2460
Fax: 86-25-8473-2470

中国 - 青岛

Tel: 86-532-8502-7355
Fax: 86-532-8502-7205

中国 - 上海

Tel: 86-21-5407-5533
Fax: 86-21-5407-5066

中国 - 沈阳

Tel: 86-24-2334-2829
Fax: 86-24-2334-2393

中国 - 深圳

Tel: 86-755-8864-2200
Fax: 86-755-8203-1760

中国 - 武汉

Tel: 86-27-5980-5300
Fax: 86-27-5980-5118

中国 - 西安

Tel: 86-29-8833-7252
Fax: 86-29-8833-7256

中国 - 厦门

Tel: 86-592-238-8138
Fax: 86-592-238-8130

中国 - 珠海

Tel: 86-756-321-0040
Fax: 86-756-321-0049

亚太地区

台湾地区 - 高雄

Tel: 886-7-213-7828

台湾地区 - 台北

Tel: 886-2-2508-8600
Fax: 886-2-2508-0102

台湾地区 - 新竹

Tel: 886-3-5778-3666
Fax: 886-3-5770-955

澳大利亚 Australia - Sydney

Tel: 61-2-9868-6733
Fax: 61-2-9868-6755

印度 India - Bangalore

Tel: 91-80-3090-4444
Fax: 91-80-3090-4123

印度 India - New Delhi

Tel: 91-11-4160-8631
Fax: 91-11-4160-8632

印度 India - Pune

Tel: 91-20-3019-1500

日本 Japan - Osaka

Tel: 81-6-6152-7160
Fax: 81-6-6152-9310

日本 Japan - Tokyo

Tel: 81-3-6880-3770
Fax: 81-3-6880-3771

韩国 Korea - Daegu

Tel: 82-53-744-4301
Fax: 82-53-744-4302

韩国 Korea - Seoul

Tel: 82-2-554-7200
Fax: 82-2-558-5932 或
82-2-558-5934

马来西亚 Malaysia - Kuala Lumpur

Tel: 60-3-6201-9857
Fax: 60-3-6201-9859

马来西亚 Malaysia - Penang

Tel: 60-4-227-8870
Fax: 60-4-227-4068

菲律宾 Philippines - Manila

Tel: 63-2-634-9065
Fax: 63-2-634-9069

新加坡 Singapore

Tel: 65-6334-8870
Fax: 65-6334-8850

泰国 Thailand - Bangkok

Tel: 66-2-694-1351
Fax: 66-2-694-1350

欧洲

奥地利 Austria - Wels

Tel: 43-7242-2244-39
Fax: 43-7242-2244-393

丹麦 Denmark - Copenhagen

Tel: 45-4450-2828
Fax: 45-4485-2829

法国 France - Paris

Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

德国 Germany - Dusseldorf

Tel: 49-2129-3766400

德国 Germany - Karlsruhe

Tel: 49-721-625370

德国 Germany - Munich

Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

意大利 Italy - Milan

Tel: 39-0331-742611
Fax: 39-0331-466781

意大利 Italy - Venice

Tel: 39-049-7625286

荷兰 Netherlands - Drunen

Tel: 31-416-690399
Fax: 31-416-690340

波兰 Poland - Warsaw

Tel: 48-22-3325737

西班牙 Spain - Madrid

Tel: 34-91-708-08-90
Fax: 34-91-708-08-91

瑞典 Sweden - Stockholm

Tel: 46-8-5090-4654

英国 UK - Wokingham

Tel: 44-118-921-5800
Fax: 44-118-921-5820