450 nA、9 kHz 运算放大器

特性:

- 低静态电流: 450 nA (典型值)
- 增益带宽积: 9 kHz (典型值)
- 供电电压范围: 1.4V 至 6.0V
- 轨到轨输入和输出
- 单位增益稳定
- 压摆率: 3V/ms (典型值)
- 扩展级温度范围: -40°C 至 +125°C
- 无相位翻转
- 小型封装

应用:

- 便携式设备
- 电池供电系统
- 数据采集设备
- 传感器信号调理
- 电池电流检测
- 模拟有源滤波器

设计辅助工具:

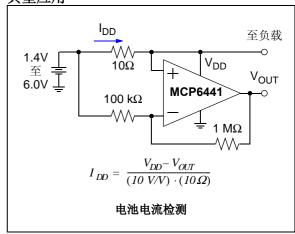
- SPICE 宏模型
- FilterLab® 软件
- Microchip 高级器件选型器 (MAPS)
- 模拟演示板和评估板
- 应用笔记

说明:

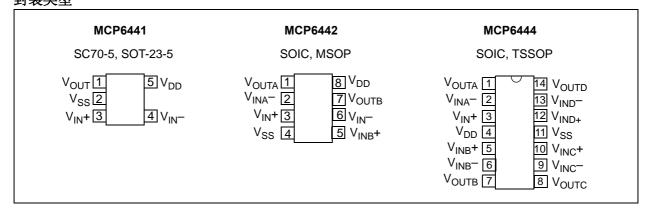
MCP6441/2/4 器件是纳瓦级单路运算放大器(运放),它的静态电流很低(典型值为 450 nA),支持轨到轨输入和输出操作。该运放单位增益稳定,增益带宽积为 9 kHz(典型值)。这些器件可以在低至 1.4V 的单电源电压下工作。由于这些特性,该运放系列非常适合用于单电源的电池供电应用。

MCP6441/2/4 运放采用 Microchip 先进的 CMOS 工艺技术设计,提供单路 (MCP6441)、双路 (MCP6442)和四路 (MCP6444)配置。所有器件均可支持扩展级温度范围,并且电源电压范围为 1.4V 至 6.0V。

典型应用



封装类型



注:

1.0 电气特性

1.1 绝对最大额定值 †

V _{DD} – V _{SS}	7.0V
输入引脚上的电流	±2 mA
模拟输入 (V _{IN} + 和 V _{IN} -) ††	. V _{SS} – 1.0V 至 V _{DD} + 1.0V
所有其他输入和输出	. V_{SS} – 0.3V 至 V_{DD} + 0.3V
输入电压差	V _{DD} - V _{SS}
输出短路电流	连续
输出和电源引脚上的电流	±30 mA
储存温度	65°C 至 +150°C
最高结温 (T _J)	+150°C
所有引脚上的 ESD 保护 (HBM;	$MM) \ \geq 4 \ kV \ ; 200V$

†注:如果器件的工作条件超过"绝对最大值"列出的范围,就可能会对器件造成永久性损坏。上述值仅为运行条件极大值,我们建议不要使器件在该规范规定的范围以外运行。器件长时间工作在最大额定值条件下,其稳定性会受到影响。

++ 请参见**第 4.1.2 节 "输入电压限制"。**

直流电气规范

电气特性: 除非另外说明,否则 V_{DD} = +1.4V 至 +6.0V, V_{SS} = GND, T_A = +25°C, V_{CM} = V_{DD} /2, V_{OUT} ≈ V_{DD} /2, V_L = V_{DD} /2 且 R_L = 1 $M\Omega$ 连接至 V_L 。(见图 1-1)。

会 粉	加 . L	具小店	曲刑店	具十估	34 /3r	友件
参数 ————————————————————————————————————	符号	最小值	典型值	最大值	単位	条件
输入失调						
输入失调电压	V _{OS}	-4.5	_	+4.5	mV	$V_{CM} = V_{SS}$
输入失调温度漂移	$\Delta V_{OS}/\Delta T_{A}$	_	±2.5	_	μV/°C	$T_A = -40$ °C $\cong +125$ °C, $V_{CM} = V_{SS}$
电源抑制比	PSRR	65	86	_	dB	$V_{CM} = V_{SS}$
输入偏置电流和阻抗	·					
输入偏置电流	I _B	_	±1	_	pА	
		_	20	_	pА	T _A = +85°C
		_	400	_	pА	T _A = +125°C
输入失调电流	I _{os}		±1	_	pА	
共模输入阻抗	Z _{CM}	_	10 ¹³ 6	_	ΩpF	
差分输入阻抗	Z _{DIFF}	_	10 ¹³ 6	_	ΩpF	
共模						
共模输入电压范围	V_{CMR}	V _{SS} -0.3	_	V _{DD} +0.3	V	
共模抑制比	CMRR	60	76	_	dB	V _{CM} = -0.3V 至 6.3V, V _{DD} = 6.0V
开环增益	·					
直流开环增益 (大信号)	A _{OL}	90	110	_	dB	V_{OUT} = 0.1V 至 V_{DD} -0.1V R_L = 10 k Ω 连接至 V_L
输出	<u>.</u>					
最大输出电压摆幅	V _{OL} , V _{OH}	V _{SS} +20	_	V _{DD} -20	mV	V_{DD} = 6.0V, R_L = 10 kΩ 0.5V 输入过驱动
输出短路电流	I _{SC}		±3	_	mA	V _{DD} = 1.4V
		_	±22	_	mA	$V_{DD} = 6.0V$
电源					•	
供电电压	V_{DD}	1.4	_	6.0	V	
每个放大器的静态电流	IQ	250	450	650	nA	$I_{O} = 0$, $V_{DD} = 5.0V$

交流电气规范

电气特性: 除非另外声明,	否则 T _A = +25°C,	V _{DD} = +1.4V 至 +6.0V,	$V_{SS} = GND$,	$V_{CM} = V_{DD}/2$	$V_{OUT} \approx V_{DD}/2$,
$V_L = V_{DD}/2$, $R_L = 1 \text{ M}\Omega$					

参数	符号	最小值	典型值	最大值	单位	条件
交流响应						
增益带宽积	GBWP	_	9	_	kHz	
相位裕度	PM	_	65	_	0	G = +1 V/V
压摆率	SR	_	3	_	V/ms	
噪声						
输入噪声电压	E _{ni}	_	5	_	μ∨р-р	f = 0.1 Hz 至 10 Hz
输入噪声电压密度	e _{ni}	_	190	_	nV/√Hz	f = 1 kHz
输入噪声电流密度	i _{ni}	_	0.6	_	fA/√Hz	f = 1 kHz

温度规范

电气特性: 除非另外说明,否则 V _{DD} = +1.4V 至 +6.0V 且 V _{SS} = GND。						
参数	符号	最小值	典型值	最大值	单位	条件
温度范围						
工作温度范围	T_A	-40		+125	°C	注 1
储存温度范围	T_A	-65		+150	°C	
封装热阻						
热阻, 5 引脚 SC70	θ_{JA}		331		°C/W	
热阻, 5 引脚 SOT-23	θ_{JA}	_	220.7	_	°C/W	
热阻,8引脚 SOIC	θ_{JA}	_	149.5	_	°C/W	
热阻,8引脚 MSOP	θ_{JA}	_	20	_	°C/W	
热阻, 14 引脚 SOIC	θ_{JA}	_	95.3	_	°C/W	
热阻, 14 引脚 TSSOP	θ_{JA}		100	_	°C/W	

注 1: 内部结温 (T_J) 不得超出绝对最大结温规范 (+150℃)。

1.2 测试电路

图 1-1 显示了用于大多数直流和交流测试的电路。该电路可以独立地设置 V_{CM} 和 V_{OUT} (见公式 1-1)。请注意, V_{CM} 不是电路的共模电压($(V_P + V_M)/2$),并且 V_{OST} 包括 V_{OS} 加上温度、CMRR、PSRR 和 A_{OL} (对于输入失调误差, V_{OST})产生的影响。

公式 1-1:

$$G_{DM} = R_{F}/R_{G}$$
 $V_{CM} = (V_{P} + V_{DD}/2)/2$
 $V_{OST} = V_{INa} - V_{IN+}$
 $V_{OUT} = (V_{DD}/2) + (V_{P} - V_{M}) + V_{OST}(I + G_{DM})$
其中:

 $G_{DM} = 差模增益$ (V/V)
 $V_{CM} = 运放的共模输入电压$ (V)
 $V_{OST} = 运放的总输入失调电压$ (mV)

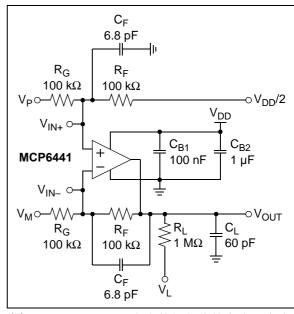


图 1-1: 测试电路

大多数规范值的交流和直流

2.0 典型性能曲线

注: 以下图表来自有限数量样本的统计结果,仅供参考。所列出的性能特性未经测试,不做任何保证。一些图 表中列出的数据可能超出规定的工作范围 (例如,超出了规定的电源电压范围),因此不在担保范围内。

注: 除非另外声明,否则 T_A = +25°C, V_{DD} = +1.4V 至 +6.0V, V_{SS} = GND, V_{CM} = V_{DD}/2, V_{OUT} ≈ V_{DD}/2, V_L = V_{DD}/2, $R_I = 1 M\Omega$ 连接至 $V_I \perp C_I = 60 pF$ 。

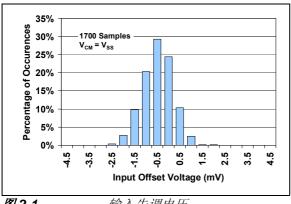
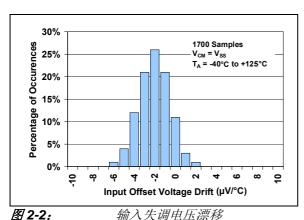
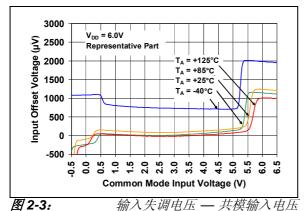


图 2-1: 输入失调电压





曲线 (V_{DD} = 6.0V)

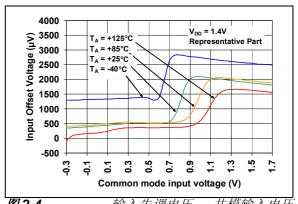


图 2-4: 输入失调电压—共模输入电压 曲线 (V_{DD} = 1.4V)

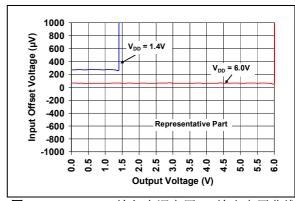


图 2-5: 输入失调电压 - 输出电压曲线

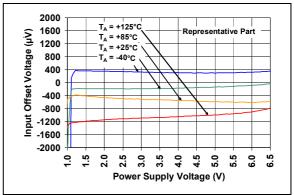


图 2-6: 输入失调电压 — 电源电压曲线

注: 除非另外声明,否则 T_A = +25°C, V_{DD} = +1.4V 至 +6.0V, V_{SS} = GND, V_{CM} = $V_{DD}/2$, V_{OUT} \approx $V_{DD}/2$, V_L = $V_{DD}/2$, V_L = $V_{DD}/2$, V_L = $V_{DD}/2$, V_L = $V_{DD}/2$, V_L = $V_{DD}/2$, V_L = $V_{DD}/2$, V_L = $V_{DD}/2$, V_L = $V_{DD}/2$, V_L = $V_{DD}/2$, V_L = $V_{DD}/2$, V_L = $V_{DD}/2$, V_L = $V_{DD}/2$, V_L = $V_{DD}/2$, V_L = $V_DD/2$, V_L = V_D V_D V_L = V_D V_D

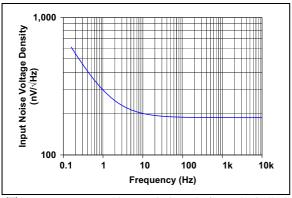


图 2-7:

输入噪声电压密度 - 频率曲线

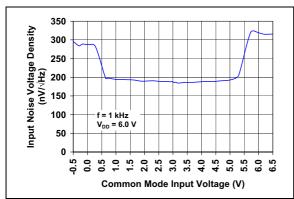


图 2-8: 电压曲线

输入噪声电压密度 — 共模输入

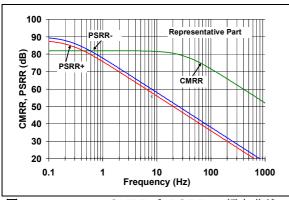


图 2-9:

CMRR 和 PSRR— 频率曲线

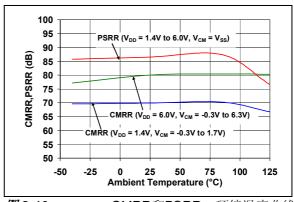


图 2-10:

CMRR和PSRR—环境温度曲线

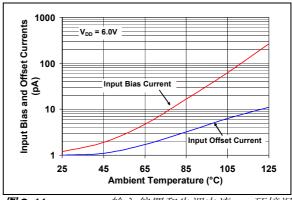


图 2-11: 度曲线

: 输入偏置和失调电流 — 环境温

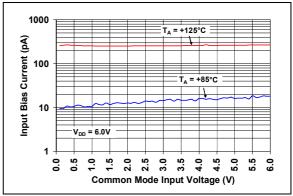


图 2-12:

输入偏置电流 — 共模输入电压

曲线

注:除非另外声明,否则 $T_A = +25$ °C, $V_{DD} = +1.4$ V 至 +6.0V, $V_{SS} = GND$, $V_{CM} = V_{DD}/2$, $V_{OUT} \approx V_{DD}/2$, $V_L = V_{DD}/2$, $V_L = V_{DD}/2$, $V_{CM} = V_{DD}/2$, $V_{CM} = V_{DD}/2$, $V_{DD} = +1.4$ V 至 +6.0V, $V_{SS} = GND$, $V_{CM} = V_{DD}/2$, $V_{DD} = +1.4$ V 至 +6.0V, $V_{SS} = GND$, $V_{CM} = V_{DD}/2$, $V_{DD} = +1.4$ V 至 +6.0V, $V_{SS} = GND$, $V_{CM} = V_{DD}/2$, $V_{DD} = +1.4$ V 至 +6.0V, $V_{SS} = GND$, $V_{CM} = V_{DD}/2$, $V_$ R_L = 1 MΩ 连接至 V_L 且 C_L = 60 pF。

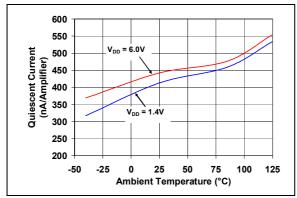


图 2-13:

静态电流 — 环境温度曲线

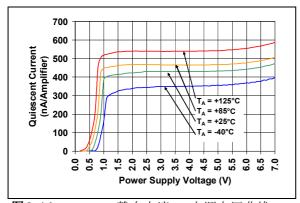


图 2-14:

静态电流 — 电源电压曲线

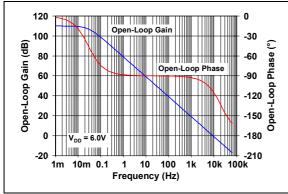


图 2-15:

开环增益和相位 - 频率曲线

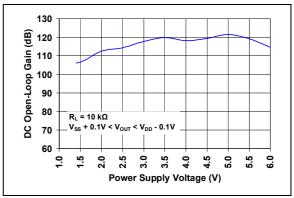
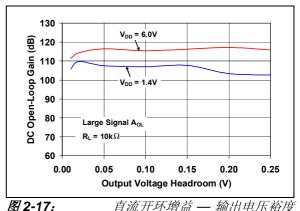


图 2-16:

直流开环增益 — 电源电压曲线



曲线

直流开环增益 — 输出电压裕度

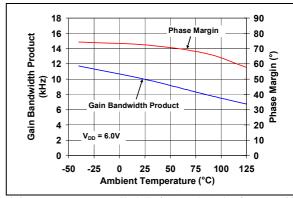


图 2-18:

增益带宽积和相位裕度 — 环境

温度曲线

注: 除非另外声明,否则 T_A = +25°C, V_{DD} = +1.4V 至 +6.0V, V_{SS} = GND, V_{CM} = $V_{DD}/2$, V_{OUT} \approx $V_{DD}/2$, V_L = $V_{DD}/2$ V_L = V_D V_L = V_D V_D

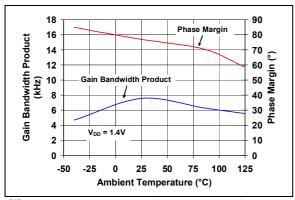


图 2-19: 温度曲线

增益带宽积和相位裕度 — 环境

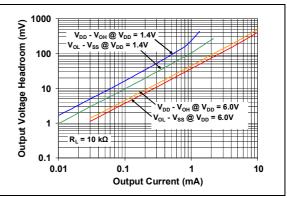


图 2-22:

输出电压裕度 — 输出电流曲线

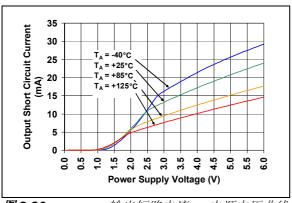


图 2-20:

输出短路电流 — 电源电压曲线

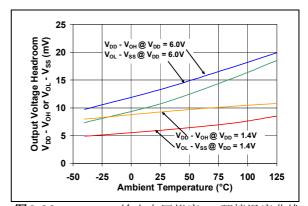


图 2-23:

输出电压裕度 — 环境温度曲线

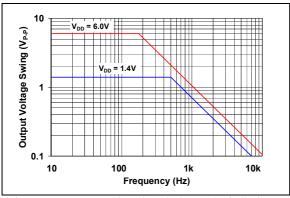


图 2-21:

输出电压摆幅 — 频率曲线

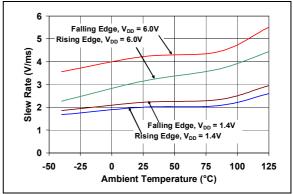


图 2-24:

压摆率 — 环境温度曲线

注: 除非另外声明,否则 T_A = +25°C, V_{DD} = +1.4V 至 +6.0V, V_{SS} = GND, V_{CM} = $V_{DD}/2$, V_{OUT} \approx $V_{DD}/2$, V_L = $V_{DD}/2$, V_L = $V_{DD}/2$, V_L = $V_{DD}/2$, V_L = $V_{DD}/2$, V_L = $V_{DD}/2$, V_L = $V_{DD}/2$, V_L = $V_{DD}/2$, V_L = $V_{DD}/2$, V_L = $V_{DD}/2$, V_L = $V_{DD}/2$, V_L = $V_{DD}/2$, V_L = V_D $V_$

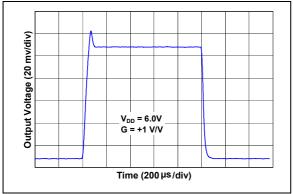


图 2-25:

小信号同相脉冲响应曲线

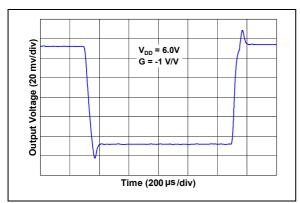


图 2-26:

小信号反相脉冲响应曲线

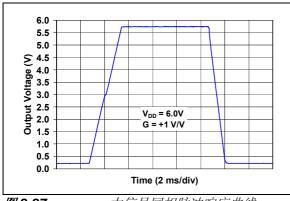


图 2-27:

大信号同相脉冲响应曲线

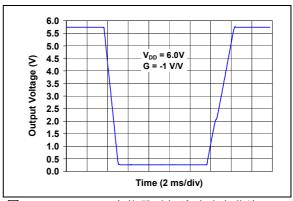


图 2-28:

大信号反相脉冲响应曲线

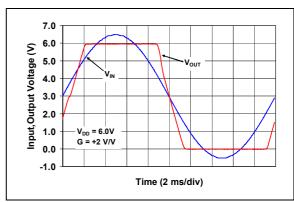


图 2-29:

MCP6441/2/4器件不发生相

位翻转

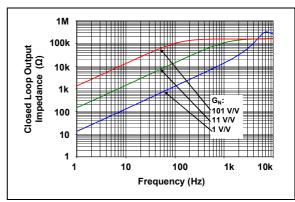
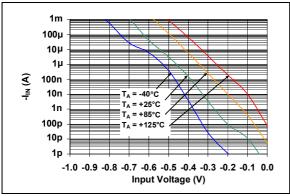


图 2-30:

闭环输出阻抗 — 频率曲线

注: 除非另外声明,否则 T_A = +25°C, V_{DD} = +1.4V 至 +6.0V, V_{SS} = GND, V_{CM} = $V_{DD}/2$, V_{OUT} \approx $V_{DD}/2$, V_L = $V_{DD}/2$ V_L = V_D V_L = V_D V_D



 $oldsymbol{B2-31:}$ 测得输入电流 — 输入电压曲线 (电压低于 $V_{SS})$

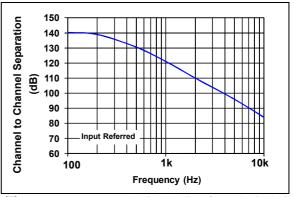


图 2-32: 通道对通道隔离 — 频率曲线 (仅适用于 MCP6442/4)

3.0 引脚说明

表 3-1 中列出了引脚说明。

表 3-1: 引脚功能表

MCP6441	MCP6442	MCP6444	符号	10 M.C
SC70-5 和 SOT-23-5	SOIC 和 MSOP	SOIC 和 TSSOP	44.2	说明
1	1	1	V _{OUT,} V _{OUTA}	模拟输出 (运放 A)
4	2	2	V _{IN} -, V _{INA} -	反相输入 (运放 A)
3	3	3	V_{IN} +, V_{INA} +	同相输入 (运放 A)
5	8	4	V_{DD}	正电源
_	5	5	V _{INB} +	同相输入 (运放 B)
_	6	6	V _{INB} -	反相输入 (运放 B)
_	7	7	V_{OUTB}	模拟输出 (运放 B)
_	_	8	V _{OUTC}	模拟输出 (运放 C)
_	_	9	V _{INC} -	反相输入 (运放 C)
_	_	10	V _{INC} +	同相输入 (运放 C)
2	4	11	V_{SS}	负电源
_	_	12	V _{IND} +	同相输入 (运放 D)
		13	V _{IND} -	反相输入 (运放 D)
_	_	14	V _{OUTD}	模拟输出 (运放 D)

3.1 模拟输出 (V_{OUT})

输出引脚是低阻抗电压源。

3.2 电源引脚(V_{DD} 和 V_{SS})

正电源(V_{DD})电压比负电源(V_{SS})电压高 1.4V 至 6.0V。正常工作时,其他引脚的电压介于 V_{SS} 和 V_{DD} 之间。

通常,这些器件使用单(正)电源配置。这种情况下, V_{SS} 接地, V_{DD} 与电源连接。 V_{DD} 需要连接旁路电容。

3.3 模拟输入 (V_{IN}+ 和 V_{IN}-)

同相和反相输入是低偏置电流的高阻抗 CMOS 输入。

注:

4.0 应用信息

MCP6441/2/4 运放采用 Microchip 最先进的 CMOS 工艺制造,特别针对低功耗应用而设计。

4.1 轨到轨输入

4.1.1 相位翻转

MCP6441/2/4 运放被设计为在输入引脚超出供电电压时,不发生相位翻转。图 2-29 显示了在输入电压超出供电电压时,未发生相位翻转。

4.1.2 输入电压限制

为了防止放大器损坏和 / 或对其进行不正确的操作,电路必须对输入引脚的电压进行限制(见**第 1.1 节 "绝对最大额定值 †"**)。

输入的静电放电(Electrostatic Discharge,ESD)保护如图 4-1 中所示。选择该结构是为了保护输入晶体管免受许多(但非全部)过压条件影响,以及最大程度降低输入偏置电流($I_{\rm B}$)。

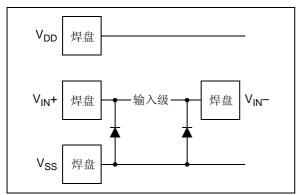


图 4-1:

简化的模拟输入 ESD 结构

当输入试图降到比 V_{SS} 低一个以上二极管压降时,输入 ESD 二极管会对输入进行钳位。它们还会对远高于 V_{DD} 的所有电压进行钳位;它们的击穿电压对于正常工作来说足够高,但对于防止慢速过压(超出 V_{DD})事件来说不够低。满足规范的极快速 ESD 事件会受到限制,从而不会发生损坏。

在一些应用中,可能需要防止过大电压到达运放输入;图 4-2 给出了一种用于保护这些输入的方法。

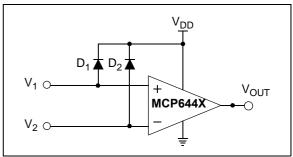


图 4-2:

保护模拟输入

当共模电压(V_{CM})低于地电压(V_{SS})时,会有很大的电流从输入流出:请参见图 2-31。

4.1.3 输入电流限制

为了防止放大器损坏和/或对其进行不正确的操作,电路必须对流入输入引脚的电流进行限制(见**第 1.1 节 "绝对最大额定值†"**)。

图 4-3 显示了用于保护这些输入的一种方式。电阻 R_1 和 R_2 会限制可能流入或流出输入引脚(以及 ESD 二极管 D_1 和 D_2)的电流。二极管电流将经过 V_{DD} 或 V_{SS} 。

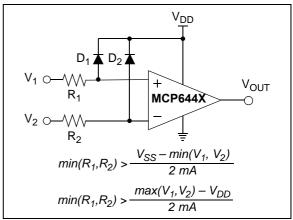


图 4-3:

保护模拟输入

4.1.4 正常工作

MCP6441/2/4 运放的输入级采用的是两个并联的差分输入级。一个在低共模输入电压(V_{CM})下工作,另一个在高 V_{CM} 下工作。采用这种拓扑时,器件使用的 V_{CM} 最高可比 V_{DD} 高 300 mV,最低可比 V_{SS} 低 300 mV。输入失调电压在 $V_{CM} = V_{SS} - 0.3V$ 和 $V_{DD} + 0.3V$ 的条件下测量,以确保正常工作。

当 V_{CM} 接近 $V_{DD}-0.6V$ 时,发生输入级之间的切换(见图 2-3 和 2-4)。为了保证同相增益条件下失真最少,增益线性度最佳,应避免在该区域工作。

4.2 轨到轨输出

当 R_L = 10 $k\Omega$ 与 $V_{DD}/2$ 连接,并且 V_{DD} = 6.0V 时,MCP6441/2/4 运放的输出电压范围为 V_{SS} + 20 mV(最小值)至 V_{DD} – 20 mV(最大值)。更多信息,请参见图 2-22 和 2-23。

4.3 容性负载

驱动大的容性负载会使电压反馈运放产生稳定性问题。 当负载电容增大时,反馈环路的相位裕度会减小,闭环 带宽也会变窄。这会使频率响应产生增益尖峰,并使阶 跃响应中产生过冲和振铃。虽然单位增益缓冲器(G = +1 V/V)对容性负载最为敏感,但所有增益将显现相同 的大体行为。

使用 MCP6441/2/4 运放驱动大容性负载时 (例如,当 G = +1 V/V 时 > 100 pF),在输出端上串联一个小电阻 (图 4-4 中的 R_{ISO}),可使输出负载在较高频率时呈阻性,从而改善反馈环路的相位裕度 (稳定性)。然而,其带宽通常会低于无容性负载时的带宽。

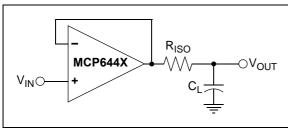


图 4-4: 稳定

输出电阻 R_{ISO} 使大容性负载

图 4-5 给出了不同容性负载和增益的 R_{ISO} 建议值。 X 轴是归一化的负载电容(C_L/G_N);其中, G_N 是电路的噪声增益。对于同相增益, G_N 和信号增益相等。对于反相增益, G_N 等于 1+|信号增益|(例如,对于 -1 V/V, G_N = +2 V/V)。

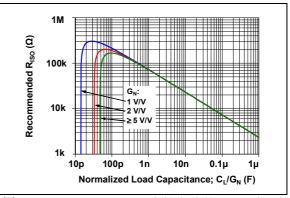


图 4-5:

不同容性负载的 RISO 建议值

为电路选择 R_{ISO} 之后,请仔细检查所产生的频率响应是否存在尖峰,以及阶跃响应是否存在过冲。修改 R_{ISO}的值,直到产生合理的响应。使用 MCP6441/2/4 SPICE 宏模型进行基准评估和仿真会很有帮助。

4.4 电源旁路

MCP6441/2/4 运放的电源引脚(单电源时为 V_{DD})应在距离其 2 mm 的范围内连接一个本地旁路电容(即,0.01 μ F至 $0.1\,\mu$ F),以获得良好的高频性能。它还可以在距离其 100 mm 的范围内连接一个大电容(即,1 μ F 或更大),用以提供缓慢变化的大电流。该大电容可以与其他模拟器件共用。

4.5 PCB 表面泄漏电流

在低输入偏置电流非常重要的应用中,需要考虑印刷电路板(Printed Circuit Board,PCB)表面泄漏电流效应。表面泄漏电流是由于湿度、粉尘或电路板上其他污染物的原因而产生的。在低湿度条件下,邻近走线之间的典型电阻为 $10^{12}\Omega$ 。5V 的电压差会产生 5 pA 的电流,它大于 MCP6441/2/4 运放在 +25°C 下的偏置电流(典型值为 ± 1 pA)。

降低表面泄漏电流最简单的方式是在敏感引脚(或走线)周围使用保护环。保护环使用与敏感引脚相同的电压进行偏置。图 4-6 给出了这种布线方式的一个示例。

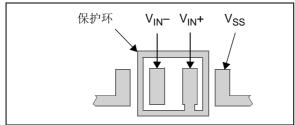


图 4-6:

反相增益的保护环布线示例

- 1. 同相增益和单位增益缓冲器:
 - a) 使用不触及 PCB 表面的接线将同相引脚 (V_{IN}+)与输入连接。
 - b) 将保护环与反相输入引脚(V_{IN}-)连接。这 会使保护环偏置为共模输入电压。
- 2. 反相增益和跨阻增益放大器 (将电流转换为电压,例如光电探测器):
 - a) 将保护环与同相输入引脚(V_{IN}+)连接。这会使保护环偏置为与运放相同的参考电压(例如,V_{DD}/2或地电压)。
 - b) 使用不触及 PCB 表面的接线将反相引脚 (V_{IN}-) 与输入连接。

4.6 应用电路

4.6.1 电池电流检测

MCP6441/2/4 运放的共模输入范围超出两个电源轨电压 0.3V,可以支持在高端和低端电池电流检测应用中使用它们。低静态电流(典型值为 450 nA)特性有助于延长电池寿命,而轨到轨输出则可支持低电流检测。

图 4-7 给出了高端电池电流传感器电路的图示。选用 10Ω 电阻以最大程度降低功率损耗。通过 10Ω 电阻的电池电流(I_{DD})会导致顶部接线端电压低于底部接线端。这会使运放的共模输入电压小于 V_{DD} ,处于它的允许范围内。运放的输出也小于 V_{DD} ,处于其最大输出电压摆幅规范范围内。

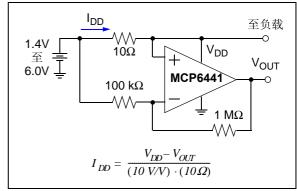


图 4-7: 电池电流检测

4.6.2 高精度半波整流器

高精度半波整流器(也称为超级二极管)是使用运算放大器实现的一种结构,目的是得到有效的类似于理想二极管和整流器的电路。它可以有效消除二极管的正向电压降,从而即使电平信号极低,也可以在最小误差的情况下进行整流。这对于高精度信号处理会很有用。MCP6441/2/4运放具有高输入阻抗、低输入偏置电流和轨到轨输入/输出等特性,这使该器件非常适合于高精度整流器应用。

图 4-8 给出了高精度半波整流器及其传输特性的图示。整流器的输入阻抗由输入电阻 R_1 决定。为了避免负载效应,必须使用低阻抗源来驱动它。

当 V_{IN} 大于 0 时, D_1 关断, D_2 导通, V_{OUT} 为 0。当 V_{IN} 小于 0 时, D_1 导通, D_2 关断, V_{OUT} 等于 V_{IN} 放大 $-R_2/R_1$ 倍。

图 4-8 给出的整流器电路的优点是运放永远不会饱和, 所以影响其频率响应的惟一因素就是放大倍数和增益带宽积。

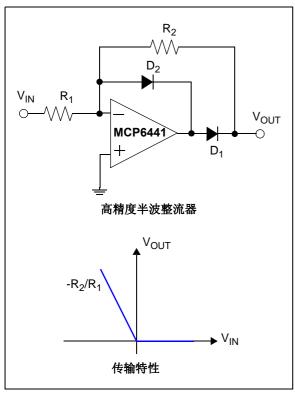


图 4-8:

高精度半波整流器

4.6.3 仪表放大器

MCP6441/2/4 运放非常适合用于电池供电应用中的传感器信号调理。图 4-9 给出了一个双运放仪表放大器(使用 MCP6441/2/4 器件)的图示,对于需要在增益较高时抑制共模噪声的应用,它们可以良好地工作。参考电压(V_{REF})由低阻抗源提供。在单电源应用中, V_{REF} 通常为 $V_{DD}/2$ 。

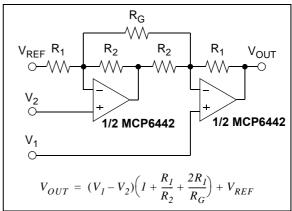


图 4-9:

双运放仪表放大器

5.0 设计辅助工具

Microchip 提供了使用 MCP6441/2/4 运放所需的基本设计工具。

5.1 SPICE 宏模型

Microchip 网站(www.microchip.com)上提供了MCP6441/2/4运放的最新 SPICE 宏模型。模型使用官方OrCAD(Cadence[®])所拥有的 PSpice[®] 编写和测试。对于其他仿真器,可能需要进行一些转换。

该模型涵盖了运放电气规范的大部分方面。该模型不仅涵盖了运放的电压、电流和电阻,还涵盖了运放行为的温度和噪声效应。该模型尚未在运放数据手册中所列规范范围以外进行验证。这些条件下的模型行为无法确保它符合实际的运放性能。

此外,该模型旨在用作初始设计工具。对于任何设计,板级测试都是非常重要的组成部分,不能用仿真代替。此外,需要对使用该宏模型获得的仿真结果进行验证,方法是将结果与数据手册规范和特性曲线进行比较。

5.2 FilterLab® 软件

Microchip 的 FilterLab 软件是一个创新性的软件工具,可以简化模拟有源滤波器 (使用运放) 的设计。FilterLab 设计工具可以从 Microchip 网站(www.microchip.com/filterlab)免费获取,该设计工具提供了标注有元件值的滤波电路的完整原理图。它还可以使用 SPICE 格式输出滤波电路,该电路可以与宏模型一起用于仿真实际的滤波器件能。

5.3 Microchip 高级器件选型器 (MAPS)

MAPS 是一种软件工具,用于帮助半导体专业人员高效地确定适合特定设计需求的 Microchip 器件。MAPS 可以从 Microchip 网站(www.microchip.com/maps)免费获取,它是针对 Microchip 所有产品系列(包括模拟器件、存储器、MCU 和 DSC)的全面选型工具。使用该工具时,客户可以定义过滤器来筛选相应的功能,通过参数来搜索器件,并导出逐项对比的技术比较报告。此外,还会提供 Microchip 器件的数据手册、购买信息和样片申请链接。

5.4 模拟演示板和评估板

Microchip 提供了范围广泛的模拟演示板和评估板,它们用于帮助客户缩短产品上市时间。关于这些电路板及其相应用户手册与技术信息的完整列表,请访问 Microchip 网站 www.microchip.com/analogtools。

- 一些特别有用的电路板包括:
- MCP6XXX 放大器评估板 1
- MCP6XXX 放大器评估板 2
- MCP6XXX 放大器评估板 3
- MCP6XXX 放大器评估板 4
- 有源滤波器演示板工具包
- 5/6 引脚 SOT-23 评估板, P/N VSUPEV2

5.5 应用笔记

Microchip 网站(www.microchip.com/appnotes)上提供了以下 Microchip 模拟设计笔记和应用笔记,建议将它们作为补充参考资源。

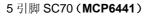
- ADN003— "Select the Right Operational Amplifier for your Filtering Circuits", DS21821
- **AN722—** 《运算放大器结构和直流参数》, DS00722A_CN
- **AN723——** 《运算放大器交流参数和应用》, DS00723A_CN
- **AN884**—— 《使用运放驱动容性负载》, DS00884A_CN
- **AN990—** 《模拟传感器的调理电路概述》, DS00990A_CN
- AN1177— "Op Amp Precision Design: DC Errors", DS01177
- AN1228— "Op Amp Precision Design: Random Noise", DS01228
- AN1297— "Microchip's Op Amp SPICE Macro Models", DS01297
- AN1332— "Current Sensing Circuit Concepts and Fundamentals", DS01332

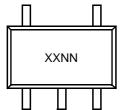
以下设计指南中列出了这些应用笔记和其他参考材料:

• 《信号链设计指南》, DS21825F_CN

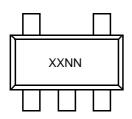
封装信息 6.0

6.1 封装标识信息

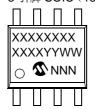




5 引脚 SOT-23 (MCP6441)



8 引脚 SOIC (150 mil) (MCP6442)

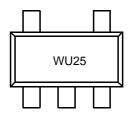


8 引脚 MSOP (MCP6442)





示例:





示例:



图注: 客户信息 XX...X

年份代码 (日历年的最后一位数字) Υ YY 年份代码 (日历年的最后两位数字)

星期代码 (一月一日的星期代码为"01") WW

NNN 以字母数字排序的追踪代码

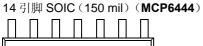
雾锡(Matte Tin, Sn)的 JEDEC 无铅标志 **e**3

本封装为无铅封装。 JEDEC 无铅标志 (e3) 标示于此种封装的

外包装上。

注: Microchip 部件编号如果无法在同一行内完整标注,将换行标出,因此会限制表 示客户信息的字符数。

6.2 封装类型





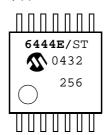
示例:

MCP6444
E/SL@3
0746256

14 引脚 TSSOP (MCP6444)







图注: XX...X 客户信息

Y 年份代码(日历年的最后一位数字) YY 年份代码(日历年的最后两位数字)

WW 星期代码 (一月一日的星期代码为 "01")

NNN 以字母数字排序的追踪代码

(e3) 雾锡(Matte Tin, Sn)的 JEDEC 无铅标志

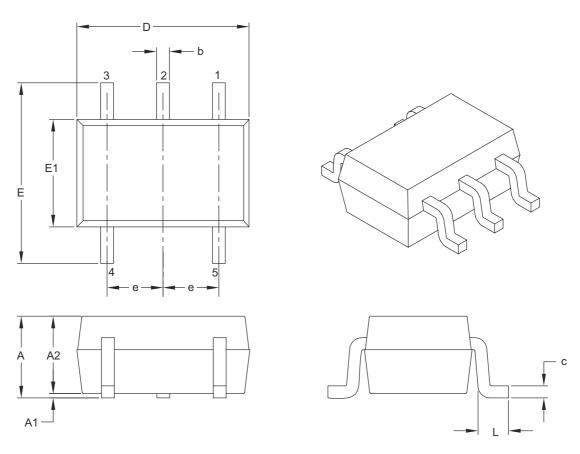
本封装为无铅封装。 JEDEC 无铅标志 (e3))标示于此种封装的

外包装上。

注: Microchip 部件编号如果无法在同一行内完整标注,将换行标出,因此会限制表示客户信息的字符数。

5 引脚塑封小外形晶体管封装(LT)[SC70]

最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



	Units			3
Dimension	n Limits	MIN	NOM	MAX
Number of Pins	N		5	
Pitch	е		0.65 BSC	
Overall Height	Α	0.80	_	1.10
Molded Package Thickness	A2	0.80	_	1.00
Standoff	A1	0.00	_	0.10
Overall Width	Е	1.80	2.10	2.40
Molded Package Width	E1	1.15	1.25	1.35
Overall Length	D	1.80	2.00	2.25
Foot Length	L	0.10	0.20	0.46
Lead Thickness	С	0.08	_	0.26
Lead Width	b	0.15	_	0.40

Notes:

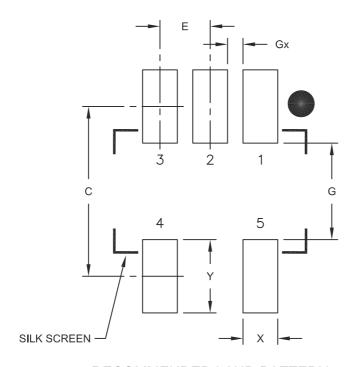
- 1. Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.127 mm per side.
- 2. Dimensioning and tolerancing per ASME Y14.5M.

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing C04-061B

5 引脚塑封小外形晶体管封装 (LT) [SC70]

注: 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



RECOMMENDED LAND PATTERN

	Units	MILLIMETERS		
Dimension	Dimension Limits		NOM	MAX
Contact Pitch	Е	0.65 BSC		
Contact Pad Spacing	С		2.20	
Contact Pad Width	Х			0.45
Contact Pad Length	Υ			0.95
Distance Between Pads	G	1.25		
Distance Between Pads	Gx	0.20		

Notes:

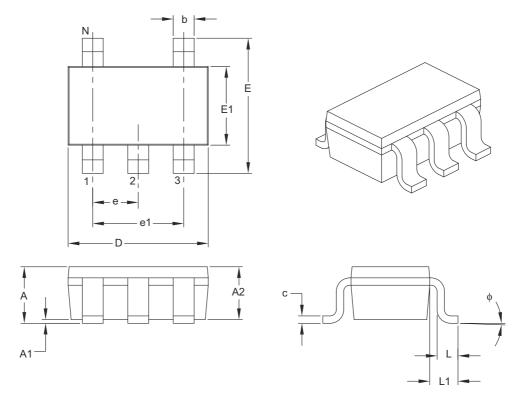
1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2061A

5 引脚塑封小外形晶体管封装 (OT) [SOT-23]

最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



	Units			;
Dimensio	n Limits	MIN	NOM	MAX
Number of Pins	N		5	
Lead Pitch	е		0.95 BSC	
Outside Lead Pitch	e1		1.90 BSC	
Overall Height	Α	0.90	_	1.45
Molded Package Thickness	A2	0.89	_	1.30
Standoff	A1	0.00	_	0.15
Overall Width	Е	2.20	_	3.20
Molded Package Width	E1	1.30	_	1.80
Overall Length	D	2.70	_	3.10
Foot Length	L	0.10	_	0.60
Footprint	L1	0.35	_	0.80
Foot Angle	ф	0°	_	30°
Lead Thickness	С	0.08	_	0.26
Lead Width	b	0.20	_	0.51

Notes:

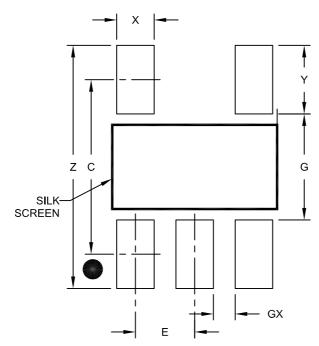
- 1. Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.127 mm per side.
- 2. Dimensioning and tolerancing per ASME Y14.5M.

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing C04-091B

5 引脚塑封小外形晶体管封装 (OT) [SOT-23]

注: 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



RECOMMENDED LAND PATTERN

	MILLIMETERS			
Dimension Limits		MIN	NOM	MAX
Contact Pitch	Е			
Contact Pad Spacing	С		2.80	
Contact Pad Width (X5)	Х			0.60
Contact Pad Length (X5)	Υ			1.10
Distance Between Pads	G	1.70		
Distance Between Pads	GX	0.35		
Overall Width	Z			3.90

Notes:

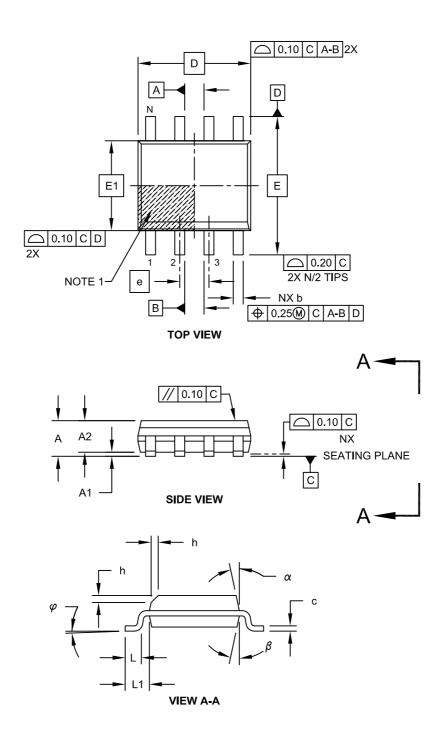
1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2091A

8 引脚塑封窄体小外形封装 (SN) —— 主体 3.90 mm [SOIC]

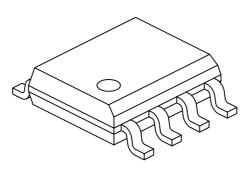
注: 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



Microchip Technology Drawing No. C04-057C Sheet 1 of 2

8 引脚塑封窄体小外形封装 (SN) —— 主体 3.90 mm [SOIC]

注: 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



Units		MILLIMETERS			
Dimension	Limits	MIN	NOM	MAX	
Number of Pins	N		8		
Pitch	е		1.27 BSC		
Overall Height	Α	ı	į	1.75	
Molded Package Thickness	A2	1.25	İ	-	
Standoff §	A1	0.10	į	0.25	
Overall Width	Е	6.00 BSC			
Molded Package Width	E1	3.90 BSC			
Overall Length	D		4.90 BSC		
Chamfer (Optional)	h	0.25	į	0.50	
Foot Length	L	0.40	į	1.27	
Footprint	L1		1.04 REF		
Foot Angle	φ	0°	İ	8°	
Lead Thickness	С	0.17	į	0.25	
Lead Width	b	0.31	į	0.51	
Mold Draft Angle Top	α	5°	-	15°	
Mold Draft Angle Bottom	β	5°	-	15°	

Notes:

- 1. Pin 1 visual index feature may vary, but must be located within the hatched area.
- 2. § Significant Characteristic
- 3. Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.15mm per side.
- 4. Dimensioning and tolerancing per ASME Y14.5M

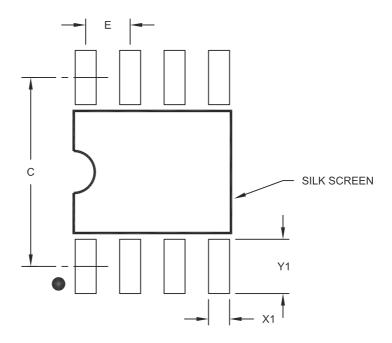
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing No. C04-057C Sheet 2 of 2

8 引脚塑封窄体小外形封装 (SN) —— 主体 3.90 mm [SOIC]

注: 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



RECOMMENDED LAND PATTERN

	MILLIMETERS			
Dimension Limits		MIN	NOM	MAX
Contact Pitch	Е	1.27 BSC		
Contact Pad Spacing	С		5.40	
Contact Pad Width (X8)	X1			0.60
Contact Pad Length (X8)	Y1			1.55

Notes:

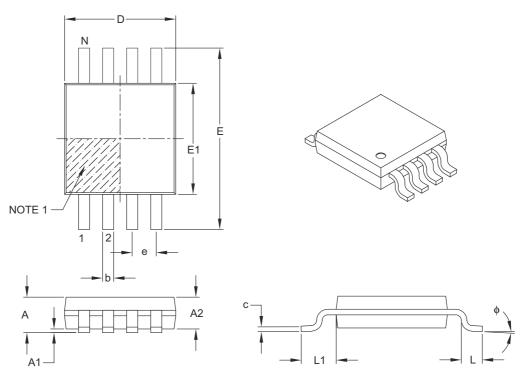
1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2057A

8 引脚塑封微小外形封装 (MS) [MSOP]

注: 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



Units		MILLIMETERS		
Dimensio	n Limits	MIN	NOM	MAX
Number of Pins	N		8	
Pitch	е		0.65 BSC	
Overall Height	Α	_	_	1.10
Molded Package Thickness	A2	0.75	0.85	0.95
Standoff	A1	0.00	-	0.15
Overall Width	Е	4.90 BSC		
Molded Package Width	E1		3.00 BSC	
Overall Length	D	3.00 BSC		
Foot Length	L	0.40	0.60	0.80
Footprint	L1	0.95 REF		
Foot Angle	ф	0°	_	8°
Lead Thickness	С	0.08	_	0.23
Lead Width	b	0.22	-	0.40

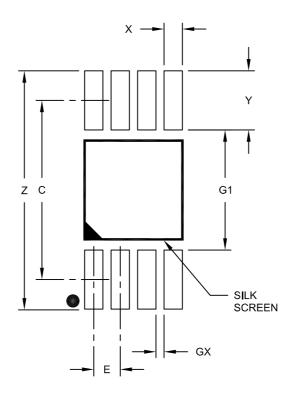
Notes:

- 1. Pin 1 visual index feature may vary, but must be located within the hatched area.
- 2. Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.15 mm per side.
- 3. Dimensioning and tolerancing per ASME Y14.5M.
 - BSC: Basic Dimension. Theoretically exact value shown without tolerances.
 - REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-111B

8 引脚塑封微小外形封装 (MS) [MSOP]

注: 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension	Dimension Limits		NOM	MAX
Contact Pitch	Е		0.65 BSC	
Contact Pad Spacing	С		4.40	
Overall Width	Z			5.85
Contact Pad Width (X8)	X1			0.45
Contact Pad Length (X8)	Y1			1.45
Distance Between Pads	G1	2.95		
Distance Between Pads	GX	0.20		

Notes:

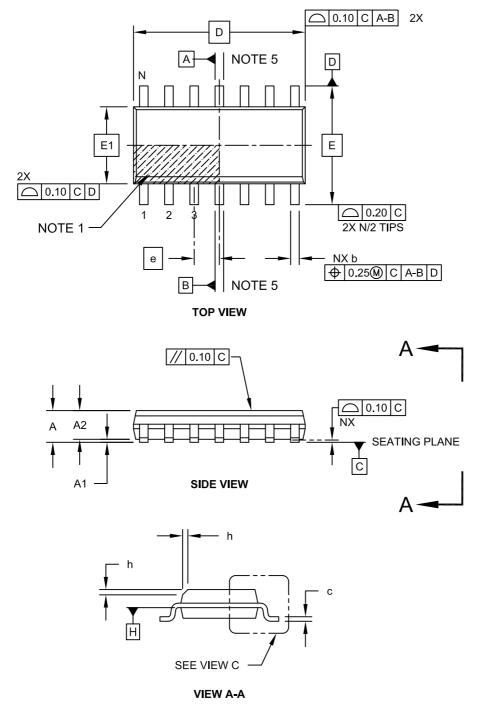
1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2111A

14 引脚塑封窄体小外形封装 (SL) —— 主体 3.90 mm [SOIC]

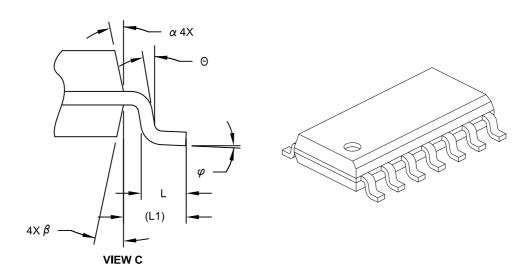
注: 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



Microchip Technology Drawing No. C04-065C Sheet 1 of 2

14 引脚塑封窄体小外形封装 (SL) —— 主体 3.90 mm [SOIC]

注: 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N	14		
Pitch	е		1.27 BSC	
Overall Height	Α	=	=	1.75
Molded Package Thickness	A2	1.25	-	-
Standoff §	A1	0.10	ı	0.25
Overall Width	E	6.00 BSC		
Molded Package Width	E1	3.90 BSC		
Overall Length	D	8.65 BSC		
Chamfer (Optional)	h	0.25 - 0.50		
Foot Length	L	0.40 - 1.27		
Footprint	L1	1.04 REF		
Lead Angle	Θ	0°		-
Foot Angle	φ	0° - 8°		8°
Lead Thickness	С	0.10 - 0.25		0.25
Lead Width	b	0.31	-	0.51
Mold Draft Angle Top	α	5°	-	15°
Mold Draft Angle Bottom	β	5°	-	15°

Notes:

- 1. Pin 1 visual index feature may vary, but must be located within the hatched area.
- 2. § Significant Characteristic
- Dimension D does not include mold flash, protrusions or gate burrs, which shall not exceed 0.15 mm per end. Dimension E1 does not include interlead flash or protrusion, which shall not exceed 0.25 mm per side.
- 4. Dimensioning and tolerancing per ASME Y14.5M

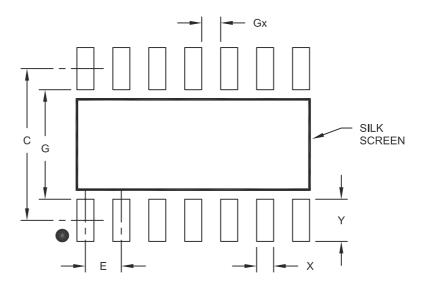
BSC: Basic Dimension. Theoretically exact value shown without tolerances. REF: Reference Dimension, usually without tolerance, for information purposes only.

5. Datums A & B to be determined at Datum H.

Microchip Technology Drawing No. C04-065C Sheet 2 of 2

14 引脚塑封窄体小外形封装 (SL) —— 主体 3.90 mm [SOIC]

注: 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



RECOMMENDED LAND PATTERN

	Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX	
Contact Pitch	E		1.27 BSC		
Contact Pad Spacing	С		5.40		
Contact Pad Width	Х			0.60	
Contact Pad Length	Υ			1.50	
Distance Between Pads	Gx	0.67			
Distance Between Pads	G	3.90			

Notes:

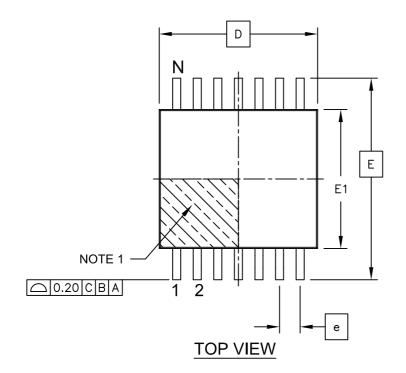
1. Dimensioning and tolerancing per ASME Y14.5M

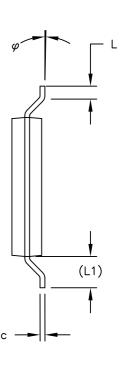
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

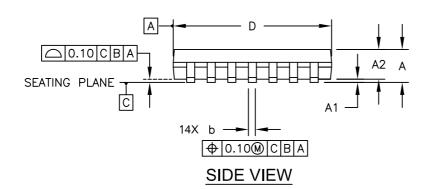
Microchip Technology Drawing No. C04-2065A

14 引脚塑封薄型缩小型小外形封装 (ST) —— 主体 4.4 mm [TSSOP]

注: 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



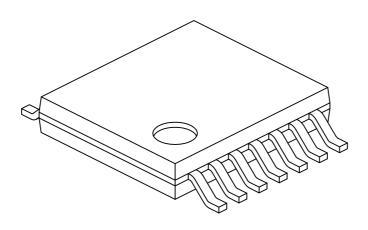




Microchip Technology Drawing C04-087C Sheet 1 of 2

14 引脚塑封薄型缩小型小外形封装 (ST) —— 主体 4.4 mm [TSSOP]

注: 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N		14	
Pitch	е		0.65 BSC	
Overall Height	Α	ı	-	1.20
Molded Package Thickness	A2	0.80	1.00	1.05
Standoff	A1	0.05	-	0.15
Overall Width	Е	6.40 BSC		
Molded Package Width	E1	4.30	4.40	4.50
Molded Package Length	D	4.90	5.00	5.10
Foot Length	L	0.45	0.60	0.75
Footprint	(L1)	1.00 REF		
Foot Angle	φ	0°	-	8°
Lead Thickness	С	0.09	-	0.20
Lead Width	b	0.19	-	0.30

Notes:

- 1. Pin 1 visual index feature may vary, but must be located within the hatched area.
- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.15mm per side.
- 3. Dimensioning and tolerancing per ASME Y14.5M

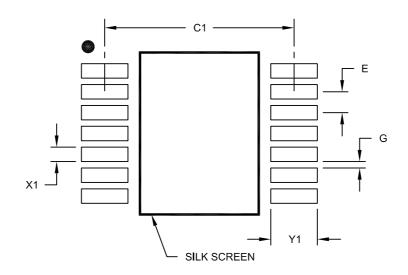
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing No. C04-087C Sheet 2 of 2

14 引脚塑封薄型缩小型小外形封装 (ST) —— 主体 4.4 mm [TSSOP]

注: 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	Е		0.65 BSC	
Contact Pad Spacing	C1		5.90	
Contact Pad Width (X14)	X1			0.45
Contact Pad Length (X14)	Y1			1.45
Distance Between Pads	G	0.20		

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2087A

注:

附录 A: 版本历史

版本B(2011年3月)

- 添加了 MCP6442 和 MCP6444 封装信息。
- 更新了**第 1.1 节 "绝对最大额定值 †"** 中的所有引脚上的 **ESD** 保护值。
- 添加了图 2-32。
- 更新了表 3-1。
- 更新了封装标识信息和封装图。
- 更新了产品标识体系。

版本A(2010年9月)

• 本文档的初始版本。

注:

产品标识体系

欲订货,或获取价格、交货等信息,请与我公司生产厂或各销售办事处联系

部件编号	文(川俗、文页寺信息,谓与汉公可生厂)或合销售办事处联系 【 本 》	示例:
 器件	世界	a) MCP6441/2/4T-E/LT:卷带式, 5 引脚 SC70 封装
		b) MCP6441/2/4T-E/OT: 卷带式, 5 引脚 SOT-23 封装
器件:	MCP6441T: 单运放 (卷带式) (SC70 和 SOT-23)	c) MCP6442T-E/MS: 卷带式, 8 引脚 MSOP 封装
	MCP6442T: 双运放 (卷带式) (SOIC 和 MSOP)	d) MCP6442-E/MS: 管式, 8 引脚 MSOP 封装
	MCP6442: 双运放 (管式) (SOIC 和 MSOP)	e) MCP6442T-E/SN: 管式, 8 引脚 SOIC 封装
	MCP6444T: 四运放(卷带式) (SOIC 和 TSSOP)	f) MCP6442-E/SN: 管式, 8 引脚 SOIC 封装
	MCP6444: 四运放(管式) (SOIC 和 TSSOP)	g) MCP6444T-E/SL: 卷带式, 14 引脚 SOIC 封装
温度范围:	E = -40°C 至 +125°C	h) MCP6444-E/SL: 管式, 14 引脚 SOIC 封装
LIME		i) MCP6444T-E/ST: 卷带式, 14 引脚 TSSOP 封装
封装:	LT = 塑封封装(SC70), 5 引脚 OT = 塑封小外形晶体管封装(SOT-23), 5 引脚 MS = 塑封 MSOP, 8 引脚 SN = 塑封 SOIC (主体 3.99 mm), 8 引脚 SL = 塑封 SOIC (主体 3.99 mm), 14 引脚 ST = 塑封 TSSOP (主体 4.4 mm), 14 引脚	j) MCP6444-E/ST: 管式, 14 引脚 TSSOP 封装

注:

请注意以下有关 Microchip 器件代码保护功能的要点:

- Microchip 的产品均达到 Microchip 数据手册中所述的技术指标。
- Microchip 确信:在正常使用的情况下, Microchip 系列产品是当今市场上同类产品中最安全的产品之一。
- 目前,仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知,所有这些行为都不是以 Microchip 数据手册中规定的操作规范来使用 Microchip 产品的。这样做的人极可能侵犯了知识产权。
- Microchip 愿与那些注重代码完整性的客户合作。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是"牢不可破"的。

代码保护功能处于持续发展中。 Microchip 承诺将不断改进产品的代码保护功能。任何试图破坏 Microchip 代码保护功能的行为均可视为违反了 《数字器件千年版权法案 (Digital Millennium Copyright Act)》。如果这种行为导致他人在未经授权的情况下,能访问您的软件或其他受版权保护的成果,您有权依据该法案提起诉讼,从而制止这种行为。

提供本文档的中文版本仅为了便于理解。请勿忽视文档中包含的英文部分,因为其中提供了有关 Microchip 产品性能和使用情况的有用信息。Microchip Technology Inc. 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 Microchip Technology Inc. 的英文原版文档。

本出版物中所述的器件应用信息及其他类似内容仅为您提供便利,它们可能由更新之信息所替代。确保应用符合技术规范,是您自身应负的责任。Microchip 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保,包括但不限于针对其使用情况、质量、性能、适销性或特定用途的适用性的声明或担保。Microchip 对因这些信息及使用这些信息而引起的后果不承担任何责任。如果将 Microchip 器件用于生命维持和/或生命安全应用,一切风险由买方自负。买方同意在由此引发任何一切伤害、索赔、诉讼或费用时,会维护和保障Microchip 免于承担法律责任,并加以赔偿。在 Microchip 知识产权保护下,不得暗中或以其他方式转让任何许可证。

商标

Microchip 的名称和徽标组合、 Microchip 徽标、 dsPIC、KeeLoq、KeeLoq 徽标、 MPLAB、PIC、PICmicro、PICSTART、PIC³² 徽标、 rfPIC 和 UNI/O 均为 Microchip Technology Inc. 在美国和其他国家或地区的注册商标。

FilterLab、Hampshire、HI-TECH C、Linear Active Thermistor、MXDEV、MXLAB、SEEVAL 和 The Embedded Control Solutions Company 均为 Microchip Technology Inc. 在美国的注册商标。

Analog-for-the-Digital Age、Application Maestro、chipKIT、chipKIT徽标、CodeGuard、dsPICDEM、dsPICDEM.net、dsPICworks、dsSPEAK、ECAN、ECONOMONITOR、FanSense、HI-TIDE、In-Circuit Serial Programming、ICSP、Mindi、MiWi、MPASM、MPLAB Certified徽标、MPLIB、MPLINK、mTouch、Omniscient Code Generation、PICC、PICC-18、PICDEM、PICDEM.net、PICkit、PICtail、REAL ICE、rfLAB、Select Mode、Total Endurance、TSHARC、UniWinDriver、WiperLock和ZENA均为 Microchip Technology Inc. 在美国和其他国家或地区的商标

SQTP 是 Microchip Technology Inc. 在美国的服务标记。 在此提及的所有其他商标均为各持有公司所有。

© 2010-2011, Microchip Technology Inc. 版权所有。

ISBN: 978-1-61341-684-6

QUALITY MANAGEMENT SYSTEM CERTIFIED BY DNV ISO/TS 16949:2002

Microchip 位于美国亚利桑那州 Chandler 和 Tempe 与位于俄勒冈州 Gresham 的全球总部、设计和晶圆生产厂及位于美国加利福尼亚州和印度的设计中心均通过了 ISO/TS-16949:2009 认证。 Microchip 的PIC® MCU 与 dSPIC® DSC、KEELOQ® 跳码器件、串行 EEPROM、单片似外设、非易失性存储器和模拟产品严格遵守公司的质量体系流程。此外,Microchip 在开发系统的设计和生产方面的质量体系也已通过了 ISO 9001:2000 认证。



全球销售及服务网点

美洲

公司总部 Corporate Office 2355 West Chandler Blvd. Chandler, AZ 85224-6199

Tel: 1-480-792-7200 Fax: 1-480-792-7277

技术支持:

http://www.microchip.com/ support

网址: www.microchip.com

亚特兰大 Atlanta

Duluth, GA Tel: 1-678-957-9614

Fax:1-678-957-1455

波士顿 Boston Westborough, MA Tel: 1-774-760-0087 Fax: 1-774-760-0088

芝加哥 Chicago

Itasca, IL Tel: 1-630-285-0071

Fax: 1-630-285-0075

克里夫兰 Cleveland Independence, OH Tel: 1-216-447-0464

Fax: 1-216-447-0643

达拉斯 Dallas Addison, TX

Tel: 1-972-818-7423 Fax: 1-972-818-2924

底特律 Detroit

Farmington Hills, MI Tel: 1-248-538-2250 Fax: 1-248-538-2260

印第安纳波利斯 Indianapolis

Noblesville, IN Tel: 1-317-773-8323 Fax: 1-317-773-5453

洛杉矶 Los Angeles Mission Viejo, CA

Tel: 1-949-462-9523 Fax: 1-949-462-9608

圣克拉拉 Santa Clara

Santa Clara, CA Tel: 1-408-961-6444 Fax: 1-408-961-6445

加拿大多伦多 Toronto Mississauga, Ontario,

Canada

Tel: 1-905-673-0699 Fax: 1-905-673-6509

亚太地区

亚太总部 Asia Pacific Office

Suites 3707-14, 37th Floor Tower 6, The Gateway Harbour City, Kowloon Hona Kona

Tel: 852-2401-1200 Fax: 852-2401-3431

中国 - 北京

Tel: 86-10-8569-7000 Fax: 86-10-8528-2104

中国 - 成都

Tel: 86-28-8665-5511 Fax: 86-28-8665-7889

中国-重庆

Tel: 86-23-8980-9588 Fax: 86-23-8980-9500

中国 - 杭州

Tel: 86-571-2819-3187 Fax: 86-571-2819-3189

中国 - 香港特别行政区 Tel: 852-2401-1200 Fax: 852-2401-3431

中国- 南京

Tel: 86-25-8473-2460 Fax: 86-25-8473-2470

中国-青岛

Tel: 86-532-8502-7355 Fax: 86-532-8502-7205

中国-上海

Tel: 86-21-5407-5533 Fax: 86-21-5407-5066

中国 - 沈阳

Tel: 86-24-2334-2829 Fax: 86-24-2334-2393

中国 - 深圳

Tel: 86-755-8203-2660 Fax: 86-755-8203-1760

中国 - 武汉

Tel: 86-27-5980-5300 Fax: 86-27-5980-5118

中国 - 西安 Tel: 86-29-8833-7252

Fax: 86-29-8833-7256

中国 - 厦门

Tel: 86-592-238-8138 Fax: 86-592-238-8130

中国 - 珠海

Tel: 86-756-321-0040 Fax: 86-756-321-0049

亚太地区

台湾地区 - 高雄 Tel: 886-7-536-4818

Fax: 886-7-330-9305

台湾地区 - 台北 Tel: 886-2-2500-6610 Fax: 886-2-2508-0102

台湾地区 - 新竹 Tel: 886-3-5778-366 Fax: 886-3-5770-955

澳大利亚 Australia - Sydney Tel: 61-2-9868-6733

Fax: 61-2-9868-6755

印度 India - Bangalore Tel: 91-80-3090-4444 Fax: 91-80-3090-4123

印度 India - New Delhi Tel: 91-11-4160-8631

Fax: 91-11-4160-8632

印度 India - Pune

Tel: 91-20-2566-1512 Fax: 91-20-2566-1513

日本 Japan - Yokohama

Tel: 81-45-471- 6166 Fax: 81-45-471-6122

韩国 Korea - Daegu

Tel: 82-53-744-4301 Fax: 82-53-744-4302

韩国 Korea - Seoul Tel: 82-2-554-7200

Fax: 82-2-558-5932 或

82-2-558-5934

马来西亚 Malaysia - Kuala Lumpur

Tel: 60-3-6201-9857 Fax: 60-3-6201-9859

马来西亚 Malaysia - Penang

Tel: 60-4-227-8870 Fax: 60-4-227-4068

菲律宾 Philippines - Manila

Tel: 63-2-634-9065 Fax: 63-2-634-9069

新加坡 Singapore

Tel: 65-6334-8870 Fax: 65-6334-8850

泰国 Thailand - Bangkok

Tel: 66-2-694-1351 Fax: 66-2-694-1350

欧洲

奥地利 Austria - Wels

Tel: 43-7242-2244-39 Fax: 43-7242-2244-393

丹麦 Denmark-Copenhagen

Tel: 45-4450-2828 Fax: 45-4485-2829

法国 France - Paris

Tel: 33-1-69-53-63-20 Fax: 33-1-69-30-90-79

德国 Germany - Munich

Tel: 49-89-627-144-0 Fax: 49-89-627-144-44

意大利 Italy - Milan

Tel: 39-0331-742611 Fax: 39-0331-466781

荷兰 Netherlands - Drunen

Tel: 31-416-690399 Fax: 31-416-690340

西班牙 Spain - Madrid

Tel: 34-91-708-08-90 Fax: 34-91-708-08-91

英国 UK - Wokingham

Tel: 44-118-921-5869 Fax: 44-118-921-5820

08/02/11