

## 带集成同步驱动器的数字增强型 电源模拟控制器

### 同步降压特性：

- 输入电压：4.5V 至 40V
- 输出电压：0.5V 至 3.6V
  - 高于 3.6V 时需要外部分压器
- 开关频率：100 kHz 至 1.6 MHz
- 静态电流：5 mA（典型值）
- 上桥臂驱动：
  - +5V 栅极驱动
  - 1A/2A 拉电流
  - 1A/2A 灌电流
- 下桥臂驱动：
  - +5V 栅极驱动
  - 2A 拉电流
  - 4A 灌电流
- 峰值电流模式控制
- 差分远程输出检测
- 通过 QEC-100 标准认证
- 多输出系统：
  - 主器件或从器件
  - 频率同步
- 可配置参数：
  - 过流限制
  - 输入欠压锁定
  - 输出过压
  - 输出欠压
  - 内部模拟补偿
  - 软启动曲线
  - 同步驱动器死区
  - 开关频率
- 热关断

### 单片机特性：

- 8 MHz 高精度内部振荡器模块：
  - 已出厂校准
- 中断功能
  - 固件
  - 电平变化中断引脚
- 仅需学习 35 条指令
- 4096 字片上程序存储器
- 高耐用性闪存：
  - 闪存耐写次数达 100,000 次
  - 闪存数据保存期：>40 年
- 带独立振荡器的看门狗定时器（Watchdog Timer, WDT），确保可靠运行
- 可编程代码保护
- 通过两个引脚进行在线调试（In-Circuit Debug, ICD）（MCP19119）
- 通过两个引脚进行在线串行编程（In-Circuit Serial Programming™, ICSP™）
- 11 个 I/O 引脚和 1 个只用作输入的引脚（MCP19118）
  - 三个漏极开路引脚
- 14 个 I/O 引脚和 1 个只用作输入的引脚（MCP19119）
  - 三个漏极开路引脚
- 模数转换器（Analog-to-Digital Converter, ADC）：
  - 10 位分辨率
  - 12 个内部通道
  - 8 个外部通道
- Timer0：带 8 位预分频器的 8 位定时器/计数器
- 增强型 Timer1：
  - 带预分频器的 16 位定时器/计数器
  - 2 个可选时钟源
- Timer2：带预分频器的 8 位定时器/计数器
  - 8 位周期寄存器
- I<sup>2</sup>C™ 通信：
  - 7 位地址掩码
  - 2 个专用地址寄存器
  - 兼容 SMBus/PMBus™

# MCP19118/19

引脚图——24 引脚 QFN（MCP19118）

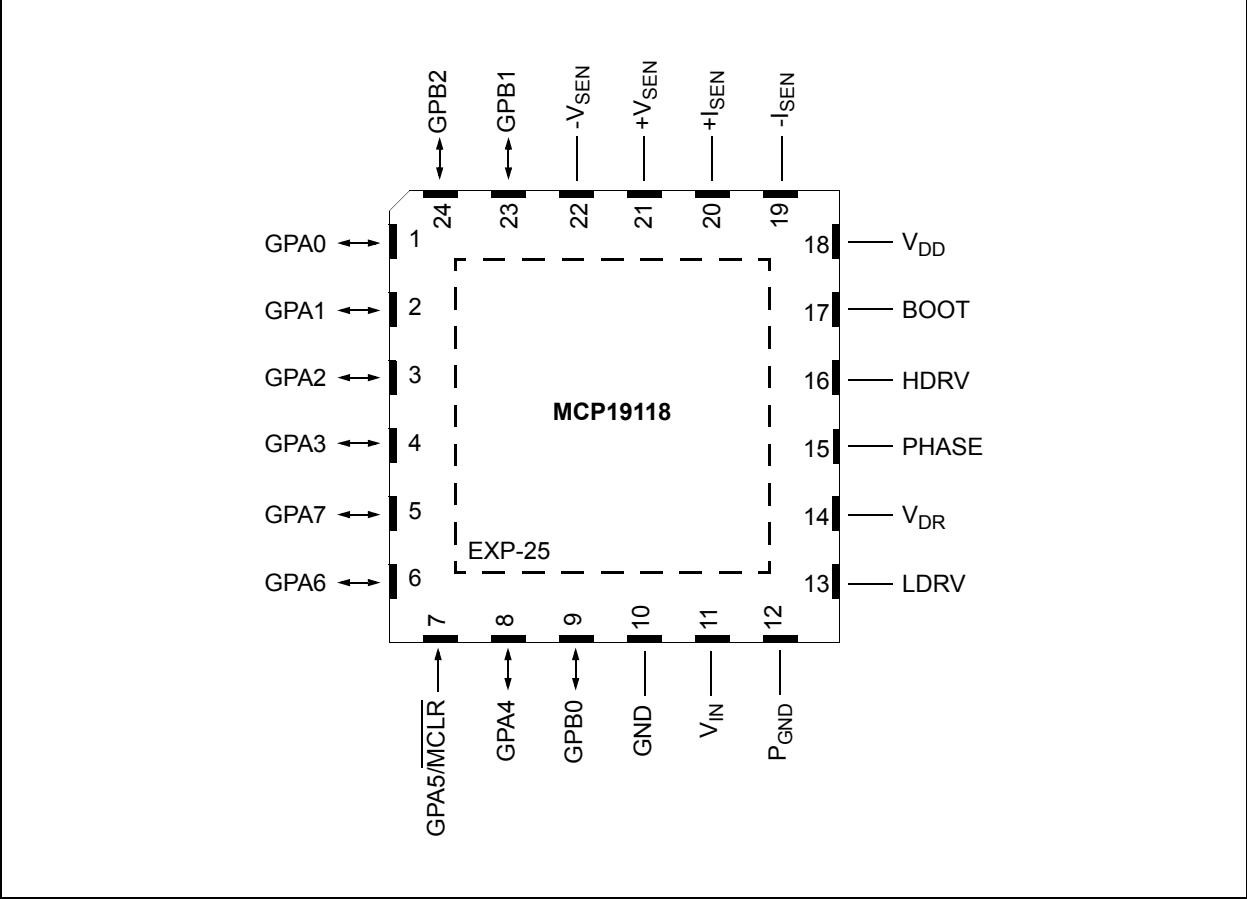


表1: 24引脚汇总

| I/O               | 24引脚QFN | ANSEL | A/D | 定时器   | MSSP | 中断                 | 上拉               | 基本功能                     | 其他                          |
|-------------------|---------|-------|-----|-------|------|--------------------|------------------|--------------------------|-----------------------------|
| GPA0              | 1       | 有     | AN0 | —     | —    | IOC                | 有                | —                        | 模拟调试输出 <sup>(1)</sup>       |
| GPA1              | 2       | 有     | AN1 | —     | —    | IOC                | 有                | —                        | 同步信号输入/输出 <sup>(2, 3)</sup> |
| GPA2              | 3       | 有     | AN2 | TOCKI | —    | IOC INT            | 有                | —                        | —                           |
| GPA3              | 5       | 有     | AN3 | —     | —    | IOC                | 有                | —                        | —                           |
| GPA4              | 8       | 无     | —   | —     | —    | IOC                | 无                | —                        | —                           |
| GPA5              | 7       | 无     | —   | —     | —    | IOC <sup>(4)</sup> | 有 <sup>(5)</sup> | $\overline{\text{MCLR}}$ | —                           |
| GPA6              | 6       | 无     | —   | —     | —    | IOC                | 无                | ICSPDAT                  | —                           |
| GPA7              | 5       | 无     | —   | —     | SCL  | IOC                | 无                | ICSPCLK                  | —                           |
| GPB0              | 9       | 无     | —   | —     | SDA  | IOC                | 无                | —                        | —                           |
| GPB1              | 23      | 有     | AN4 | —     | —    | IOC                | 有                | —                        | 错误信号输入/输出 <sup>(3)</sup>    |
| GPB2              | 24      | 有     | AN5 | —     | —    | IOC                | 有                | —                        | —                           |
| V <sub>IN</sub>   | 11      | 无     | —   | —     | —    | —                  | —                | V <sub>IN</sub>          | 器件输入电压                      |
| V <sub>DR</sub>   | 14      | 无     | —   | —     | —    | —                  | —                | V <sub>DR</sub>          | 栅极驱动电源输入电压                  |
| V <sub>DD</sub>   | 18      | 无     | —   | —     | —    | —                  | —                | V <sub>DD</sub>          | 内部稳压器输出                     |
| GND               | 10      | 无     | —   | —     | —    | —                  | —                | GND                      | 小信号地                        |
| P <sub>GND</sub>  | 12      | 无     | —   | —     | —    | —                  | —                | —                        | 大信号地                        |
| LDRV              | 13      | 无     | —   | —     | —    | —                  | —                | —                        | 下桥臂 MOSFET 连接               |
| HDRV              | 16      | 无     | —   | —     | —    | —                  | —                | —                        | 上桥臂 MOSFET 连接               |
| PHASE             | 15      | 无     | —   | —     | —    | —                  | —                | —                        | 开关节点                        |
| BOOT              | 17      | 无     | —   | —     | —    | —                  | —                | —                        | 浮动自举电源                      |
| +V <sub>SEN</sub> | 21      | 无     | —   | —     | —    | —                  | —                | —                        | 输出电压差分检测                    |
| -V <sub>SEN</sub> | 22      | 无     | —   | —     | —    | —                  | —                | —                        | 输出电压差分检测                    |
| +I <sub>SEN</sub> | 20      | 无     | —   | —     | —    | —                  | —                | —                        | 电流检测输入                      |
| -I <sub>SEN</sub> | 19      | 无     | —   | —     | —    | —                  | —                | —                        | 电流检测输入                      |

注 1: 当 ATSTCON<BNCHEN> 位置 1 时, 选择模拟调试输出。

2: 当通过正确配置 BUFFCON 寄存器中的 MLTPH<2:0> 位以将器件用作多输出主器件或从器件时, 选择此项。

3: 当通过正确配置 BUFFCON 寄存器中的 MLTPH<2:0> 位以将器件用作多相主器件或从器件时, 选择此项。

4: 当使能  $\overline{\text{MCLR}}$  时, 将禁止 IOC。

5: 当使能  $\overline{\text{MCLR}}$  时, 将始终使能弱上拉, 否则上拉由用户控制。

# MCP19118/19

引脚图——28引脚QFN（MCP19119）

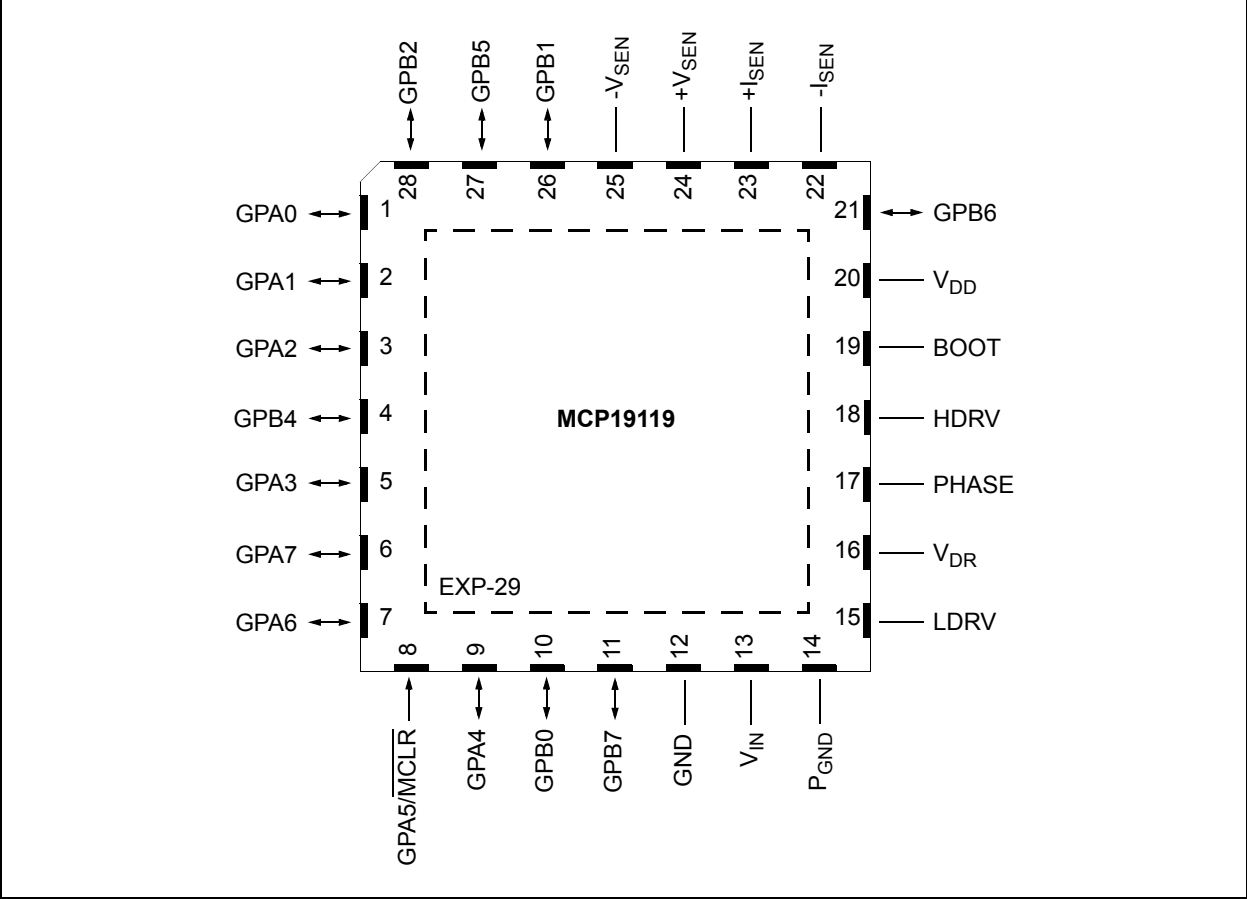




表2: 28引脚汇总

| I/O               | 28引脚QFN | ANSEL | A/D | 定时器   | MSSP | 中断                 | 上拉               | 基本功能                     | 其他                                |
|-------------------|---------|-------|-----|-------|------|--------------------|------------------|--------------------------|-----------------------------------|
| GPA0              | 1       | 有     | AN0 | —     | —    | IOC                | 有                | —                        | 模拟调试输出 <sup>(1)</sup>             |
| GPA1              | 2       | 有     | AN1 | —     | —    | IOC                | 有                | —                        | 同步信号输入/输出 <sup>(2, 3)</sup>       |
| GPA2              | 3       | 有     | AN2 | T0CKI | —    | IOC INT            | 有                | —                        | —                                 |
| GPA3              | 5       | 有     | AN3 | —     | —    | IOC                | 有                | —                        | —                                 |
| GPA4              | 9       | 无     | —   | —     | —    | IOC                | 无                | —                        | —                                 |
| GPA5              | 8       | 无     | —   | —     | —    | IOC <sup>(4)</sup> | 有 <sup>(5)</sup> | $\overline{\text{MCLR}}$ | —                                 |
| GPA6              | 7       | 无     | —   | —     | —    | IOC                | 无                | —                        | —                                 |
| GPA7              | 6       | 无     | —   | —     | SCL  | IOC                | 无                | —                        | —                                 |
| GPB0              | 10      | 无     | —   | —     | SDA  | IOC                | 无                | —                        | —                                 |
| GPB1              | 26      | 有     | AN4 | —     | —    | IOC                | 有                | —                        | 错误信号输入/输出 <sup>(3)</sup>          |
| GPB2              | 28      | 有     | AN5 | —     | —    | IOC                | 有                | —                        | —                                 |
| GPB4              | 4       | 有     | AN6 | —     | —    | IOC                | 有                | ICSPDAT<br>ICDDAT        | —                                 |
| GPB5              | 27      | 有     | AN7 | —     | —    | IOC                | 有                | ICSPCLK<br>ICDCLK        | 备用同步信号<br>输入/输出 <sup>(2, 3)</sup> |
| GPB6              | 21      | 无     | —   | —     | —    | IOC                | 有                | —                        | —                                 |
| GPB7              | 11      | 无     | —   | —     | —    | IOC                | 有                | —                        | —                                 |
| V <sub>IN</sub>   | 13      | 无     | —   | —     | —    | —                  | —                | V <sub>IN</sub>          | 器件输入电压                            |
| V <sub>DR</sub>   | 16      | 无     | —   | —     | —    | —                  | —                | V <sub>DR</sub>          | 栅极驱动电源输入电压                        |
| V <sub>DD</sub>   | 20      | 无     | —   | —     | —    | —                  | —                | V <sub>DD</sub>          | 内部稳压器输出                           |
| GND               | 12      | 无     | —   | —     | —    | —                  | —                | GND                      | 小信号地                              |
| P <sub>GND</sub>  | 14      | 无     | —   | —     | —    | —                  | —                | —                        | 大信号地                              |
| LDRV              | 15      | 无     | —   | —     | —    | —                  | —                | —                        | 下桥臂 MOSFET 连接                     |
| HDRV              | 18      | 无     | —   | —     | —    | —                  | —                | —                        | 上桥臂 MOSFET 连接                     |
| PHASE             | 17      | 无     | —   | —     | —    | —                  | —                | —                        | 开关节点                              |
| BOOT              | 19      | 无     | —   | —     | —    | —                  | —                | —                        | 浮动自举电源                            |
| +V <sub>SEN</sub> | 24      | 无     | —   | —     | —    | —                  | —                | —                        | 输出电压差分检测                          |
| -V <sub>SEN</sub> | 25      | 无     | —   | —     | —    | —                  | —                | —                        | 输出电压差分检测                          |
| +I <sub>SEN</sub> | 23      | 无     | —   | —     | —    | —                  | —                | —                        | 电流检测输入                            |
| -I <sub>SEN</sub> | 22      | 无     | —   | —     | —    | —                  | —                | —                        | 电流检测输入                            |

注 1: 当 ATSTCON<BNCHEN> 位置 1 时, 选择模拟调试输出。

2: 当通过正确配置 BUFFCON 寄存器中的 MLTPH<2:0> 位以将器件用作多输出主器件或从器件时, 选择此项。

3: 当通过正确配置 BUFFCON 寄存器中的 MLTPH<2:0> 位以将器件用作多相主器件或从器件时, 选择此项。

4: 当使能  $\overline{\text{MCLR}}$  时, 将禁止 IOC。

5: 当使能  $\overline{\text{MCLR}}$  时, 将始终使能弱上拉, 否则上拉由用户控制。

# MCP19118/19

## 目录

|                   |                       |     |
|-------------------|-----------------------|-----|
| 1.0               | 器件概述 .....            | 9   |
| 2.0               | 引脚说明 .....            | 12  |
| 3.0               | 功能说明 .....            | 17  |
| 4.0               | 电气特性 .....            | 23  |
| 5.0               | 数字电气特性 .....          | 29  |
| 6.0               | 配置MCP19118/19 .....   | 37  |
| 7.0               | 典型性能曲线 .....          | 53  |
| 8.0               | 系统基准测试 .....          | 57  |
| 9.0               | 器件校准 .....            | 59  |
| 10.0              | 相对效率测量 .....          | 67  |
| 11.0              | 存储器构成 .....           | 69  |
| 12.0              | 器件配置 .....            | 81  |
| 13.0              | 振荡器模式 .....           | 83  |
| 14.0              | 复位 .....              | 85  |
| 15.0              | 中断 .....              | 93  |
| 16.0              | 掉电模式（休眠） .....        | 101 |
| 17.0              | 看门狗定时器（WDT） .....     | 103 |
| 18.0              | 闪存程序存储器控制 .....       | 105 |
| 19.0              | I/O端口 .....           | 111 |
| 20.0              | 电平变化中断 .....          | 121 |
| 21.0              | 内部温度指示器模块 .....       | 123 |
| 22.0              | 模数转换器（ADC）模块 .....    | 125 |
| 23.0              | Timer0模块 .....        | 135 |
| 24.0              | 带门控的Timer1模块 .....    | 137 |
| 25.0              | Timer2模块 .....        | 140 |
| 26.0              | PWM模块 .....           | 143 |
| 27.0              | 主同步串行端口（MSSP）模块 ..... | 147 |
| 28.0              | 在线串行编程（ICSP™） .....   | 191 |
| 29.0              | 指令集汇总 .....           | 193 |
| 30.0              | 开发支持 .....            | 203 |
| 31.0              | 封装信息 .....            | 207 |
| 附录A:              | 版本历史 .....            | 213 |
| 索引 .....          |                       | 215 |
| Microchip网站 ..... |                       | 221 |
| 变更通知客户服务 .....    |                       | 221 |
| 客户支持 .....        |                       | 221 |
| 产品标识体系 .....      |                       | 223 |

## 致 客 户

我们旨在提供最佳文档供客户正确使用 Microchip 产品。为此，我们将不断改进出版物的内容和质量，使之更好地满足您的需求。出版物的质量将随新文档及更新版本的推出而得到提升。

如果您对本出版物有任何问题和建议，请通过电子邮件联系我公司 TRC 经理，电子邮件地址为 [CTRC@microchip.com](mailto:CTRC@microchip.com)。我们期待您的反馈。

### 最新数据手册

欲获得本数据手册的最新版本，请访问我公司网站：

<http://www.microchip.com>

查看数据手册中任意一页下边角处的文献编号即可确定其版本。文献编号中紧跟数字串后的字母是版本号，例如：DS30000000A\_CN 是文档的 A 版本。

### 勘误表

现有器件可能带有一份勘误表，描述了实际运行与数据手册中记载内容之间存在的细微差异以及建议的变通方法。一旦我们了解到器件 / 文档存在某些差异时，就会发布勘误表。勘误表上将注明其所适用的硅片版本和文件版本。

欲了解某一器件是否存在勘误表，请通过以下方式之一查询：

- Microchip 网站 <http://www.microchip.com>
- 当地 Microchip 销售办事处（见最后一页）

在联络销售办事处时，请说明您所使用的器件型号、硅片版本和数据手册版本（包括文献编号）。

### 客户通知系统

欲及时获知 Microchip 产品的最新信息，请到我公司网站 [www.microchip.com](http://www.microchip.com) 上注册。

注:

## 1.0 器件概述

MCP19118/19 是一款带有集成单片机内核的高度集成混合信号模拟脉宽调制 (Pulse-Width Modulation, PWM) 电流模式控制器, 可用于同步直流/直流降压应用。由于 MCP19118/19 采用传统的模拟控制电路来稳定直流/直流转换器的输出, 因此可通过集成 PIC® 单片机中档内核来完全定制器件的工作参数、启动和关断曲线、保护级别以及故障处理程序。

MCP19118/19 设计为在 4.5V 至 40V 的单电源下高效工作。该器件采用节省空间的 24 引脚 4 mm x 4 mm QFN 封装 (MCP19118) 或 28 引脚 5 mm x 5 mm QFN 封装 (MCP19119), 其中集成有同步驱动器、自举器件、内部线性稳压器和 4 kW 非易失性存储器。

通过 Microchip 的 MPLAB® X 集成开发环境 (Integrated Development Environment, IDE) 软件完成器件的初始配置后, 主机可使用 PMBus 或 I<sup>2</sup>C 与 MCP19118/19 通信或修改其操作。

该器件通过两个内部线性稳压器来生成两个 5V 电源轨。其中一个 5V 电源轨位于片上, 用于为内部模拟电路供电。另一个 5V 电源轨位于 V<sub>DD</sub> 引脚, 用于为 PIC 器件供电。建议在 V<sub>DD</sub> 和 P<sub>GND</sub> 之间放置一个 1 μF 的电容。V<sub>DD</sub> 引脚也可直接或通过一个低通 RC 滤波器连接至 V<sub>DR</sub> 引脚。V<sub>DR</sub> 引脚为内部同步驱动器供电。

图 1-1: 典型应用电路

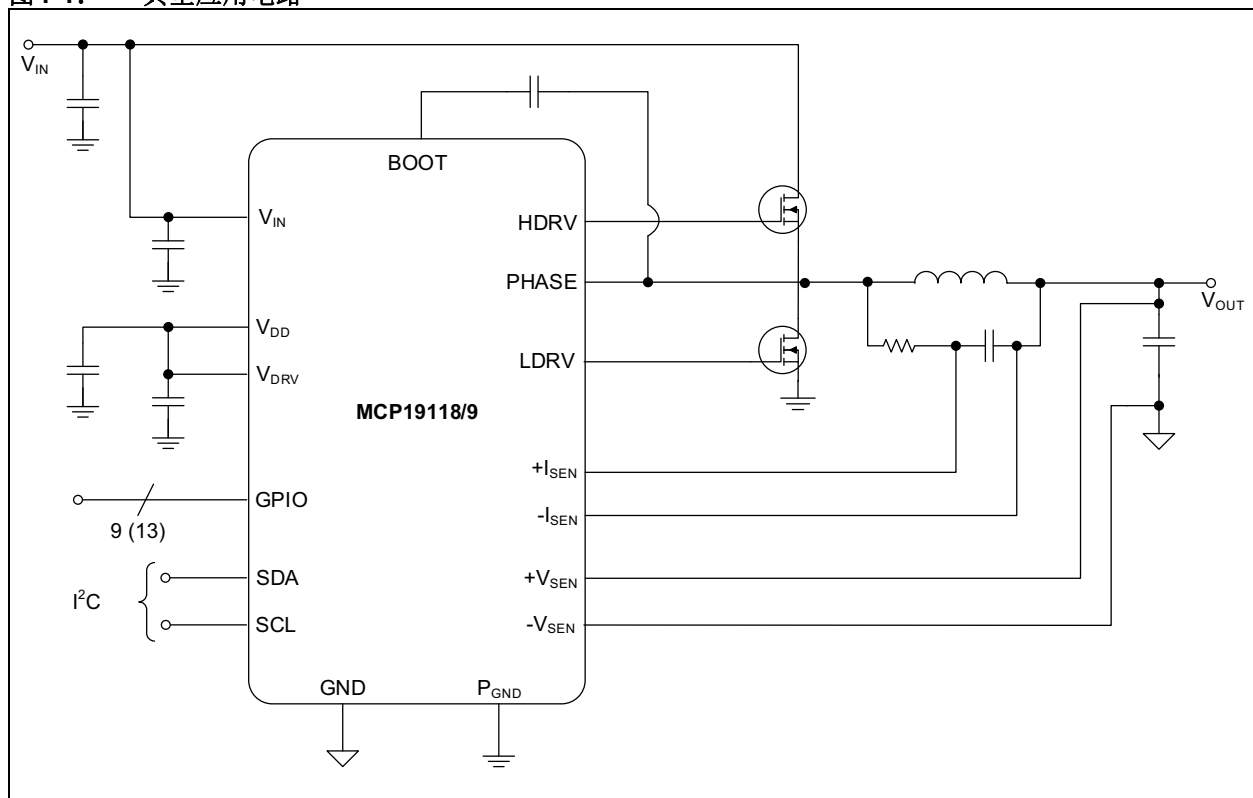


图1-2: MCP19118/19 同步降压框图

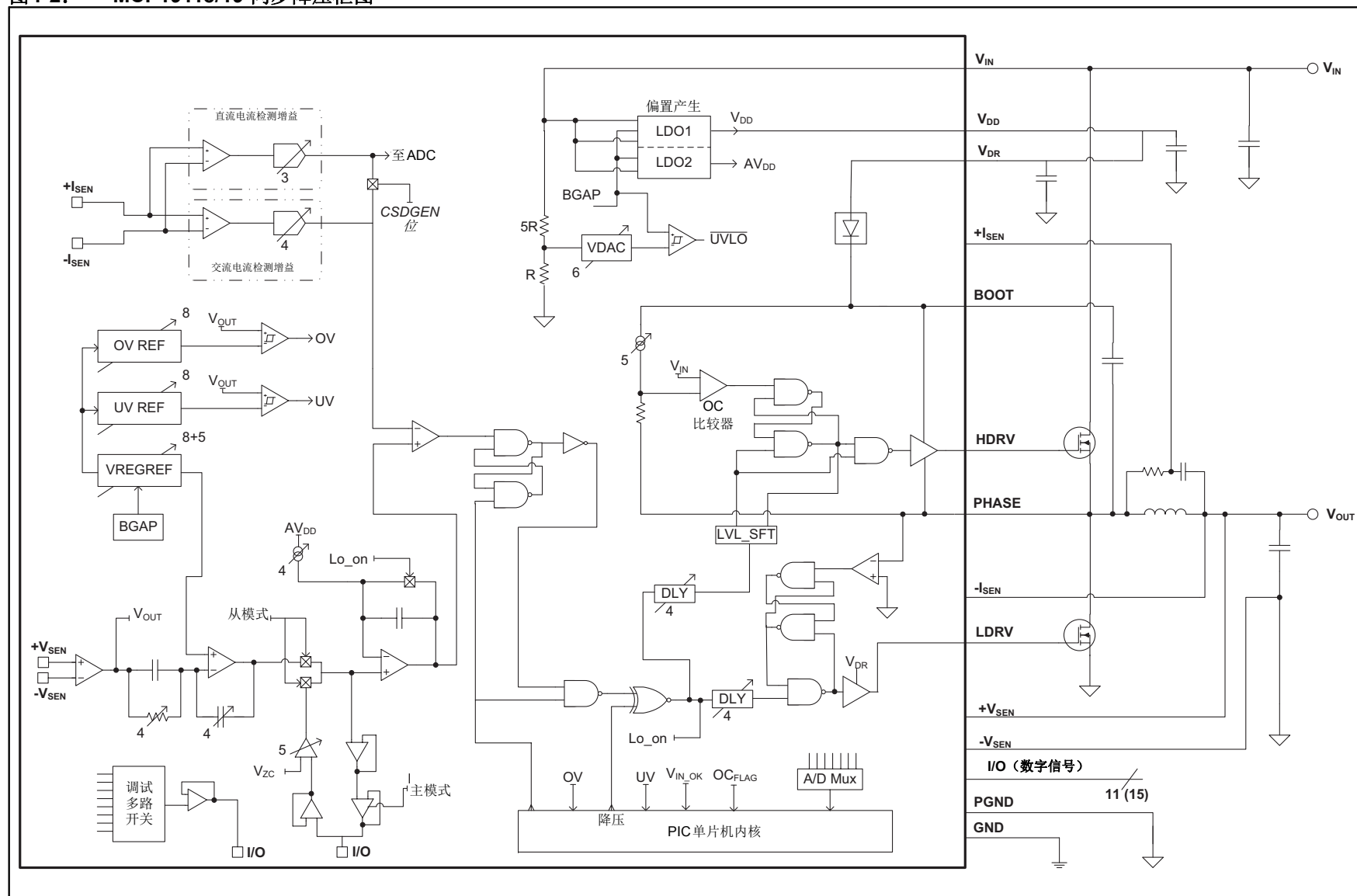
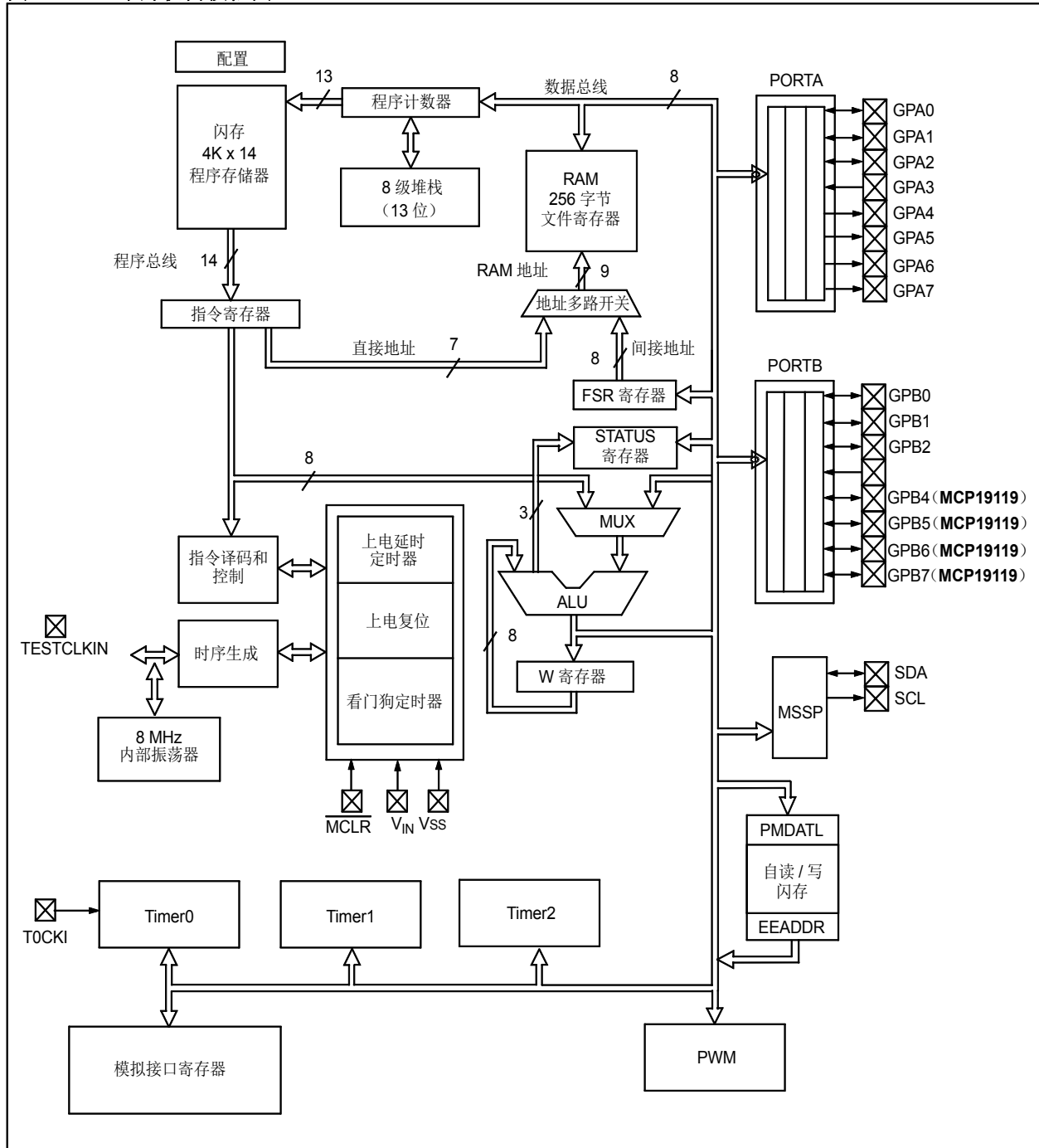


图 1-3: 单片机内核框图



# MCP19118/19

## 2.0 引脚说明

MCP19118/19 系列器件的每个引脚均为多功能引脚。  
表 2-1 提供了不同功能的说明。更多详细信息，请参见  
第 2.1 节“引脚功能详细说明”。

表 2-1: MCP19118/19 引脚排列说明

| 名称                                | 功能          | 输入类型              | 输出类型 | 说明                           |
|-----------------------------------|-------------|-------------------|------|------------------------------|
| GPA0/AN0/ANALOG_TEST              | GPA0        | TTL               | CMOS | 通用 I/O                       |
|                                   | AN0         | AN                | —    | A/D 通道 0 输入                  |
|                                   | ANALOG_TEST | —                 | —    | 内部模拟信号多路开关输出 <sup>(1)</sup>  |
| GPA1/AN1/CLKPIN                   | GPA1        | TTL               | CMOS | 通用 I/O                       |
|                                   | AN1         | AN                | —    | A/D 通道 1 输入                  |
|                                   | CLKPIN      | —                 | —    | 开关频率时钟输入或输出 <sup>(2,3)</sup> |
| GPA2/AN2/T0CKI/INT                | GPA2        | TTL               | CMOS | 通用 I/O                       |
|                                   | AN2         | AN                | —    | A/D 通道 2 输入                  |
|                                   | T0CKI       | ST                | —    | Timer0 时钟输入                  |
|                                   | INT         | ST                | —    | 外部中断                         |
| GPA3/AN3                          | GPA3        | TTL               | CMOS | 通用 I/O                       |
|                                   | AN3         | AN                | —    | A/D 通道 3 输入                  |
| GPA4                              | GPA4        | TTL               | OD   | 通用 I/O                       |
| GPA5/MCLR                         | GPA5        | TTL               | —    | 仅通用输入                        |
|                                   | MCLR        | ST                | —    | 带内部上拉的主清零                    |
| GPA6/ICSPDAT                      | GPA6        | ST                | CMOS | 通用 I/O                       |
|                                   | ICSPDAT     |                   | CMOS | 串行编程数据 I/O（仅限 MCP19118）      |
| GPA7/SCL/ICSPCLK                  | GPA7        | ST                | OD   | 通用漏极开路 I/O                   |
|                                   | SCL         | I <sup>2</sup> C™ | OD   | I <sup>2</sup> C 时钟          |
|                                   | ICSPCLK     | ST                | —    | 串行编程时钟（仅限 MCP19118）          |
| GPB0/SDA                          | GPB0        | TTL               | OD   | 通用 I/O                       |
|                                   | SDA         | I <sup>2</sup> C  | OD   | I <sup>2</sup> C 数据输入/输出     |
| GPB1/AN4/EAPIN                    | GPB1        | TTL               | CMOS | 通用 I/O                       |
|                                   | AN4         | AN                | —    | A/D 通道 4 输入                  |
|                                   | EAPIN       | —                 | —    | 误差放大器信号输入/输出 <sup>(3)</sup>  |
| GPB2/AN5                          | GPB2        | TTL               | CMOS | 通用 I/O                       |
|                                   | AN5         | AN                | —    | A/D 通道 5 输入                  |
| GPB4/AN6/ICSPDAT<br>（仅限 MCP19119） | GPB4        | TTL               | CMOS | 通用 I/O                       |
|                                   | AN6         | AN                | —    | A/D 通道 6 输入                  |
|                                   | ICSPDAT     | ST                | CMOS | 串行编程数据 I/O                   |

图注: AN = 模拟输入或输出      CMOS = CMOS 兼容输入或输出      OD = 漏极开路  
TTL = TTL 兼容输入      ST = 带 CMOS 电平的施密特触发器输入      I<sup>2</sup>C = 带 I<sup>2</sup>C 的施密特触发器输入

- 注 1: 当 ATSTCON<BNCHEN> 位置 1 时，选择模拟测试。  
2: 当通过正确配置 BUFFCON 寄存器中的 MLTPH<2:0> 位以将器件用作多输出主器件或从器件时，选择此项。  
3: 当通过正确配置 BUFFCON 寄存器中的 MLTPH<2:0> 位以将器件用作多相主器件或从器件时，选择此项。



表2-1: MCP19118/19引脚排列说明 (续)

| 名称                                              | 功能                | 输入类型 | 输出类型 | 说明                         |
|-------------------------------------------------|-------------------|------|------|----------------------------|
| GPB5/AN7/ICSPCLK/<br>ALT_CLKPIN<br>(仅限MCP19119) | GPB5              | TTL  | CMOS | 通用 I/O                     |
|                                                 | AN7               | AN   | —    | A/D通道7输入                   |
|                                                 | ICSPCLK           | ST   | —    | 串行编程时钟                     |
|                                                 | ALT_CLKPIN        | —    | —    | 备用开关频率时钟输入或输出 (2,3)        |
| GPB6 (仅限MCP19119)                               | GPB6              | TTL  | CMOS | 通用 I/O                     |
| GPB7 (仅限MCP19119)                               | GPB7              | TTL  | CMOS | 通用 I/O                     |
| V <sub>IN</sub>                                 | V <sub>IN</sub>   | —    | —    | 器件输入电源电压                   |
| V <sub>DD</sub>                                 | V <sub>DD</sub>   | —    | —    | 内部 +5V LDO 输出引脚            |
| V <sub>DR</sub>                                 | V <sub>DR</sub>   | —    | —    | 栅极驱动电源输入电压引脚               |
| GND                                             | GND               | —    | —    | 小信号地                       |
| P <sub>GND</sub>                                | P <sub>GND</sub>  | —    | —    | 大信号电源地                     |
| LDRV                                            | LDRV              | —    | —    | 连接至下桥臂 MOSFET 栅极的高电流驱动信号   |
| HDRV                                            | HDRV              | —    | —    | 连接至上桥臂 MOSFET 栅极的悬空高电流驱动信号 |
| PHASE                                           | PHASE             | —    | —    | 同步降压开关节点连接                 |
| BOOT                                            | BOOT              | —    | —    | 浮动自举电源                     |
| +V <sub>SEN</sub>                               | +V <sub>SEN</sub> | —    | —    | 输出电压检测差分放大器的同相输入           |
| -V <sub>SEN</sub>                               | -V <sub>SEN</sub> | —    | —    | 输出电压检测差分放大器的反相输入           |
| +I <sub>SEN</sub>                               | +I <sub>SEN</sub> | —    | —    | 电流检测输入                     |
| -I <sub>SEN</sub>                               | -I <sub>SEN</sub> | —    | —    | 电流检测输入                     |
| EP                                              | —                 | —    | —    | 外露散热焊盘                     |

图注: AN = 模拟输入或输出      CMOS = CMOS 兼容输入或输出      OD = 漏极开路  
TTL = TTL 兼容输入      ST = 带 CMOS 电平的施密特触发器输入      I<sup>2</sup>C = 带 I<sup>2</sup>C 的施密特触发器输入

注 1: 当 ATSTCON<BNCHEN> 位置 1 时, 选择模拟测试。

2: 当通过正确配置 BUFFCON 寄存器中的 MLTPH<2:0> 位以将器件用作多输出主器件或从器件时, 选择此项。

3: 当通过正确配置 BUFFCON 寄存器中的 MLTPH<2:0> 位以将器件用作多相主器件或从器件时, 选择此项。

## 2.1 引脚功能详细说明

### 2.1.1 GPA0 引脚

GPA0是通用TTL输入或CMOS输出引脚，其数据方向由TRISGPA控制。该引脚还提供内部弱上拉和电平变化中断功能。

AN0是A/D的输入。要将该引脚配置为通过A/D的通道0读取，必须将TRISA0和ANSA0位置1。

当ATSTCON<BNCHEN>位置1时，该引脚将配置为ANALOG\_TEST功能。它是内部模拟信号多路开关的缓冲输出。该引脚上的信号由BUFFCON寄存器控制。

### 2.1.2 GPA1 引脚

GPA1是通用TTL输入或CMOS输出引脚，其数据方向由TRISGPA控制。该引脚还提供内部弱上拉和电平变化中断功能。

AN1是A/D的输入。要将该引脚配置为通过A/D的通道1读取，必须将TRISA1和ANSA1位置1。

当MCP19118/19配置为多输出或多相主器件或从器件时，该引脚将配置为开关频率同步输入或输出，即CLKPIN。更多信息，请参见第3.10.6节“多相系统”和第3.10.7节“多输出系统”。

### 2.1.3 GPA2 引脚

GPA2是通用TTL输入或CMOS输出引脚，其数据方向由TRISGPA控制。该引脚还提供内部弱上拉和电平变化中断功能。

AN2是A/D的输入。要将该引脚配置为通过A/D的通道2读取，必须将TRISA2和ANSA2位置1。

当T0CS位置1时，将使能T0CKI功能。更多信息，请参见第23.0节“Timer0模块”。

此外，通过将INTE位置1可将GPA2配置为外部中断。更多信息，请参见第15.2节“GPA2/INT中断”。

### 2.1.4 GPA3 引脚

GPA3是通用TTL输入或CMOS输出引脚，其数据方向由TRISGPA控制。该引脚还提供内部弱上拉和电平变化中断功能。

AN3是A/D的输入。要将该引脚配置为通过A/D的通道3读取，必须将TRISA3和ANSA3位置1。

### 2.1.5 GPA4 引脚

GPA4是真正的漏极开路通用引脚，其数据方向由TRISGPA控制。该引脚与器件的 $V_{DD}$ 之间不存在内部连接，因此非常适合用作SMBus报警引脚。该引脚不包含弱上拉，但可提供电平变化中断功能。

### 2.1.6 GPA5 引脚

GPA5是仅通用TTL输入引脚。该引脚还提供内部弱上拉和电平变化中断功能。

要进行编程，需将该引脚连接至串行编程器的MCLR引脚。更多信息，请参见第28.0节“在线串行编程(ICSP™)”。

### 2.1.7 GPA6 引脚

GPA6是通用CMOS输入/输出引脚，其数据方向由TRISGPA控制。该引脚还提供电平变化中断功能。

在MCP19118中，ISCPDAT为串行编程数据输入功能。该功能与ICSPCLK结合使用，用于对器件进行串行编程。仅MCP19118上实现了该引脚功能。

### 2.1.8 GPA7 引脚

GPA7是真正的漏极开路通用引脚，其数据方向由TRISGPA控制。该引脚与器件的 $V_{DD}$ 之间不存在内部连接。该引脚不包含弱上拉，但可提供电平变化中断功能。

当MCP19118/19配置为I<sup>2</sup>C通信时（见第27.2节“I<sup>2</sup>C模式概述”），GPA7用作I<sup>2</sup>C时钟，即SCL。

在MCP19118中，ISCPCLK为串行编程时钟功能。该功能与ISCPDAT结合使用，用于对器件进行串行编程。仅MCP19118上实现了该引脚功能。

### 2.1.9 GPB0 引脚

GPB0是真正的漏极开路通用引脚，其数据方向由TRISGPB控制。该引脚与器件的 $V_{DD}$ 之间不存在内部连接。该引脚不包含弱上拉，但可提供电平变化中断功能。

当MCP19118/19配置为I<sup>2</sup>C通信时（见第27.2节“I<sup>2</sup>C模式概述”），GPB0用作I<sup>2</sup>C时钟，即SDA。

## 2.1.10 GPB1 引脚

GPB1是通用TTL输入或CMOS输出引脚，其数据方向由TRISGPB控制。该引脚还提供内部弱上拉和电平变化中断功能。

AN4是A/D的输入。要将该引脚配置为通过A/D的通道4读取，必须将TRISB1和ANSB1位置1。

当MCP19118/19配置为多输出或多相主器件或从器件时，该引脚将配置为误差放大器信号输入或输出。更多信息，请参见第3.10.6节“多相系统”和第3.10.7节“多输出系统”。

## 2.1.11 GPB2 引脚

GPB2是通用TTL输入或CMOS输出引脚，其数据方向由TRISGPB控制。该引脚还提供内部弱上拉和电平变化中断功能。

AN5是A/D的输入。要将该引脚配置为通过A/D的通道5读取，必须将TRISB2和ANSB2位置1。

## 2.1.12 GPB4 引脚

仅MCP19119器件提供该引脚及其相关功能。

GPB4是通用TTL输入或CMOS输出引脚，其数据方向由TRISGPB控制。该引脚还提供内部弱上拉和电平变化中断功能。

AN6是A/D的输入。要将该引脚配置为通过A/D的通道6读取，必须将TRISB4和ANSB4位置1。

在MCP19119中，ISCPDAT为串行编程数据输入功能。该功能与ICSPCLK结合使用，用于对器件进行串行编程。仅MCP19119上实现了该引脚功能。

## 2.1.13 GBP5 引脚

仅MCP19119器件提供该引脚及其相关功能。

GPB5是通用TTL输入或CMOS输出引脚，其数据方向由TRISGPB控制。该引脚还提供内部弱上拉和电平变化中断功能。

AN7是A/D的输入。要将该引脚配置为通过A/D的通道7读取，必须将TRISB5和ANSB5位置1。

在MCP19119中，ISCPCLK为串行编程时钟功能。该功能与ICSPDAT结合使用，用于对器件进行串行编程。仅MCP19119上实现了该引脚功能。

该引脚还可以配置为备用开关频率同步输入或输出（即ALT\_CLKPIN），用于多输出或多相系统。更多信息，请参见第19.1节“备用引脚功能”。

## 2.1.14 GPB6 引脚

仅MCP19119器件提供该引脚及其相关功能。

GPB6是通用TTL输入或CMOS输出引脚，其数据方向由TRISGPB控制。该引脚还提供内部弱上拉和电平变化中断功能。

## 2.1.15 GPB7 引脚

仅MCP19119器件提供该引脚及其相关功能。

GPB7是通用TTL输入或CMOS输出引脚，其数据方向由TRISGPB控制。该引脚还提供内部弱上拉和电平变化中断功能。

## 2.1.16 $V_{IN}$ 引脚

器件输入电源连接引脚。建议在该引脚与器件的GND引脚之间放置电容。

## 2.1.17 $V_{DD}$ 引脚

该引脚与内部+5.0V稳压器的输出相连。建议在该引脚与器件的GND引脚之间连接一个1.0  $\mu$ F旁路电容。旁路电容在物理上应靠近器件。

## 2.1.18 $V_{DR}$ 引脚

该引脚与下桥臂驱动器的5V电源相连。该引脚可通过一个RC滤波器连接到 $V_{DD}$ 引脚。

## 2.1.19 GND 引脚

GND是小信号地连接引脚。该引脚应连接到封装底部的外露焊盘。

## 2.1.20 $P_{GND}$ 引脚

将所有大信号电平地回线与 $P_{GND}$ 相连。这些大信号电平地走线的回路面积要小且长度尽可能短，以防止开关噪声与敏感的走线相耦合。

## 2.1.21 LDRV 引脚

下桥臂或整流MOSFET的栅极与LDRV引脚相连。必须采用尽可能短且宽度适当的PCB走线将LDRV与栅极相连，以便处理高峰值驱动电流和快速电压转换。

## 2.1.22 HDRV 引脚

上桥臂MOSFET的栅极与HDRV相连。该悬空驱动器以PHASE为参考。必须采用尽可能短且宽度适当的PCB走线将HDRV与栅极相连，以便处理高峰值驱动电流和快速电压转换。

## 2.1.23 PHASE 引脚

PHASE 引脚用于为上桥臂栅极驱动器提供返回路径。上桥臂MOSFET的源极、下桥臂MOSFET的漏极以及电感与该引脚相连。

## 2.1.24 BOOT 引脚

BOOT 引脚是用于上桥臂栅极驱动器的悬空自举电源引脚。该引脚和PHASE 引脚之间连接有电容，用于提供导通上桥臂MOSFET所必需的电荷。

## 2.1.25 +V<sub>SEN</sub> 引脚

用于输出电压远程检测的单位增益放大器的同相输入与+V<sub>SEN</sub> 引脚相连。可通过将PE1<PUEN> 位置1将该引脚内部上拉至V<sub>DD</sub>。

## 2.1.26 -V<sub>SEN</sub> 引脚

用于输出电压远程检测的单位增益放大器的反相输入与-V<sub>SEN</sub> 引脚相连。可通过将PE1<PDEN> 位置1将该引脚内部下拉至GND。

## 2.1.27 +I<sub>SEN</sub> 引脚

电流检测放大器的同相输入与+I<sub>SEN</sub> 引脚相连。

## 2.1.28 -I<sub>SEN</sub> 引脚

电流检测放大器的反相输入与-I<sub>SEN</sub> 引脚相连。

## 2.1.29 外露焊盘（EP）

外露散热焊盘不存在内部连接。EP应连接到GND 引脚和GND PCB层以帮助散热。

### 3.0 功能说明

#### 3.1 线性稳压器

该器件通过两个内部线性稳压器来生成两个5V电源轨。其中一个5V电源轨位于片上，用于为内部模拟电路供电。另一个5V电源轨位于V<sub>DD</sub>引脚，用于为PIC器件供电。建议在V<sub>DD</sub>和P<sub>GND</sub>之间放置一个1 μF电容。

V<sub>DR</sub>引脚为内部同步MOSFET驱动器供电。V<sub>DD</sub>可直接连接至V<sub>DR</sub>，也可通过一个低通RC滤波器与之连接以滤除噪声。V<sub>DR</sub>和P<sub>GND</sub>之间应放置一个1 μF的陶瓷旁路电容。当V<sub>DD</sub>与V<sub>DR</sub>相连时，必须将驱动外部MOSFET所需的栅极驱动电流添加到MCP19118/19的静态电流I<sub>Q(max)</sub>中。所得总电流必须小于第4.2节“电气特性”中规定的V<sub>DD</sub>可提供的最大电流I<sub>DD-OUT</sub>。

##### 公式3-1: 稳压器总电流

$$I_{DD-OUT} > (I_Q + I_{DRIVE} + I_{EXT})$$

其中:

- I<sub>DD-OUT</sub>为V<sub>DD</sub>可提供的总电流
- I<sub>Q</sub>为器件的静态电流
- I<sub>DRIVE</sub>为驱动外部MOSFET所需的电流
- I<sub>EXT</sub>是用于为其他外部电路供电的电流

##### 公式3-2: 栅极驱动电流

$$I_{DRIVE} = (Q_{gHIGH} + Q_{gLOW}) \times F_{SW}$$

其中:

- I<sub>DRIVE</sub>为驱动外部MOSFET所需的电流
- Q<sub>gHIGH</sub>为上桥臂MOSFET的总栅极电荷
- Q<sub>gLOW</sub>为下桥臂MOSFET的总栅极电荷
- F<sub>SW</sub>为开关频率

此外，还可使用外部稳压器为同步驱动器供电。可将5V外部源连接至V<sub>DR</sub>引脚。该外部电源所需提供的电流可通过公式3-2得出。请务必注意，V<sub>DR</sub>上施加的电压不得超过第4.1节“绝对最大值(†)”中规定的最大额定值。

### 3.2 内部同步驱动器

内部同步驱动器可驱动同步整流降压转换器拓扑中的两个N沟道MOSFET。悬空MOSFET的栅极与HDRV引脚相连。该MOSFET的源极与PHASE引脚相连。可配置HDRV引脚的拉/灌电流。PE1<DRVSTR>位置1时，上桥臂的峰值拉/灌电流能力为1A。该位清零时，峰值拉/灌电流为2A。

**注 1:** PE1<DRVSTR> 位用于配置 HDRV 引脚的峰值拉/灌电流。

与LDRV引脚相连的MOSFET不悬空。下桥臂MOSFET的栅极与LDRV引脚相连，该MOSFET的源极与P<sub>GND</sub>相连。LDRV引脚的驱动能力不可配置。该引脚的峰值拉电流能力为2A。峰值灌电流为4A。这有助于在上桥臂MOSFET导通时，使下桥臂MOSFET保持关断状态。

**注 1:** 有关 MOSFET 连接的图形表示，请参见图 1-1。

#### 3.2.1 MOSFET 驱动器死区

MOSFET驱动器死区是指从一个驱动信号变为低电平到其互补驱动信号变为高电平所经过的时间。请参见图6-2。MCP19118/19能够独立调节上桥臂驱动器和下桥臂驱动器的死区。驱动器死区的调节由DEADCON寄存器控制，并且可以4 ns为增量进行调节。

**注 1:** DEADCON 寄存器控制添加到 HDRV 或 LDRV 信号的死区量。死区电路通过 PE1<LDLYBY> 位和 PE1<HDLYBY> 位使能。

#### 3.2.2 MOSFET 驱动器控制

MCP19118/19能够禁止整个同步驱动器或只禁止一侧同步驱动信号。有关用于控制MOSFET驱动器的位，请参见寄存器8-1。

ATSTCON<DRVDIS>位置1时，将禁止整个同步驱动器。HDRV和LDRV信号置为低电平，PHASE引脚悬空。该位清零时，同步驱动器将正常工作。

通过将ATSTCON<HIDIS>或ATSTCON<LODIS>位置1或清零，可单独控制HDRV或LDRV信号。禁止其中任一驱动器会将其输出信号置为低电平。

# MCP19118/19

## 3.3 输出电压

通过OVCCON和OVFCON寄存器中的设置可配置输出电压。无需外部电阻分压器即可设置输出电压。请参见第6.10节“输出电压配置”。

MCP19118/19包含用于远程检测电压的单位增益差分放大器。将 $+V_{SEN}$ 和 $-V_{SEN}$ 引脚与负载直接相连，以获得更高的负载稳定度。 $+V_{SEN}$ 和 $-V_{SEN}$ 分别为差分放大器的同相输入和反相输入。

## 3.4 开关频率

开关频率可在100 kHz至1.6 MHz的范围内进行配置。Timer2模块用于生成HDRV/LDRV开关频率。更多信息，请参见第26.0节“PWM模块”。例3-1说明了如何为MCP19118/19配置300 kHz的开关频率。

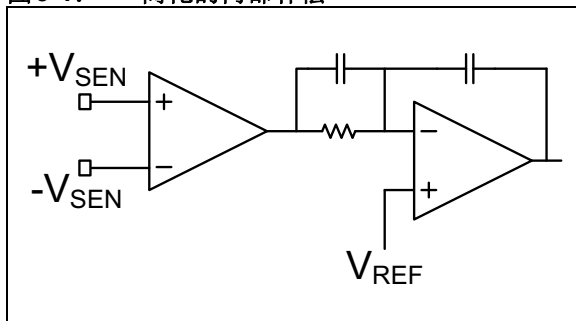
例3-1: 配置Fsw

```
BANKSEL    T2CON
CLRFB      T2CON    ;Turn off Timer2
CLRFB      TMR2     ;Initialize module
MOVLW      0x19     ;Fsw=300 kHz
MOVWF      PR2
MOVLW      0x0A     ;Max duty cycle=40%
MOVWF      PWMRL
MOVLW      0x00     ;No phase shift
MOVWF      PWMPHL
MOVLW      0x04     ;Turn on Timer2
MOVWF      T2CON
```

## 3.5 补偿

MCP19118/19是具有集成可调节补偿的模拟峰值电流模式控制器。CMPZCON寄存器用于调节补偿零点频率和增益。图3-1给出了带输出差分放大器的内部补偿网络。

图3-1: 简化的内部补偿



## 3.6 斜率补偿

在电流模式控制系统中，需将斜率补偿添加到控制路径中，以防止工作占空比大于50%的情况下产生次谐波振荡。在MCP19118/19中，在误差放大器输出信号与电流检测信号进行比较前，向其添加一个负斜率。所添加的斜率大小由SLPCRCN寄存器控制。

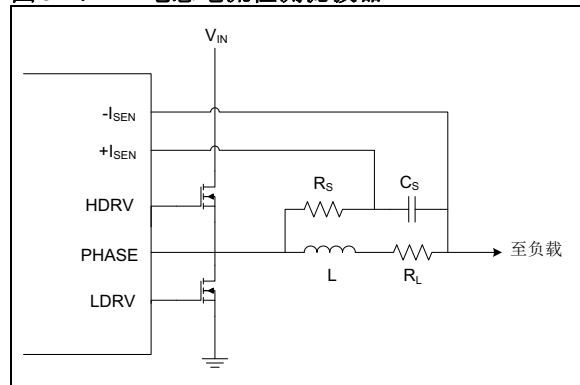
**注 1:** 要使能斜率补偿电路，必须将ABECON <SLCPBY>位清零。

上桥臂关闭期间，所添加的斜率补偿量应与电感电流下降斜率相等。

## 3.7 电流检测

输出电流由MCP19118/19进行差分检测。检测元件可以是与输出串联的电阻，也可以是电感的串联电阻。如果使用电感的串联电阻，则需要一个滤波器来消除电感两端的大交流电压分量，只保留电感电阻两端的小交流电压，如图3-2所示。该小交流电压即代表输出电流。

图3-2: 电感电流检测滤波器



$R_S$ 和 $C_S$ 的值可通过公式3-3得出。当电流检测滤波的时间常数与电感的时间常数相等时， $C_S$ 两端的电压约等于流过电感的电流与电感电阻的乘积。

**公式3-3: 计算滤波值**

$$\frac{L}{R_L} = (R_S \times C_S)$$

其中:

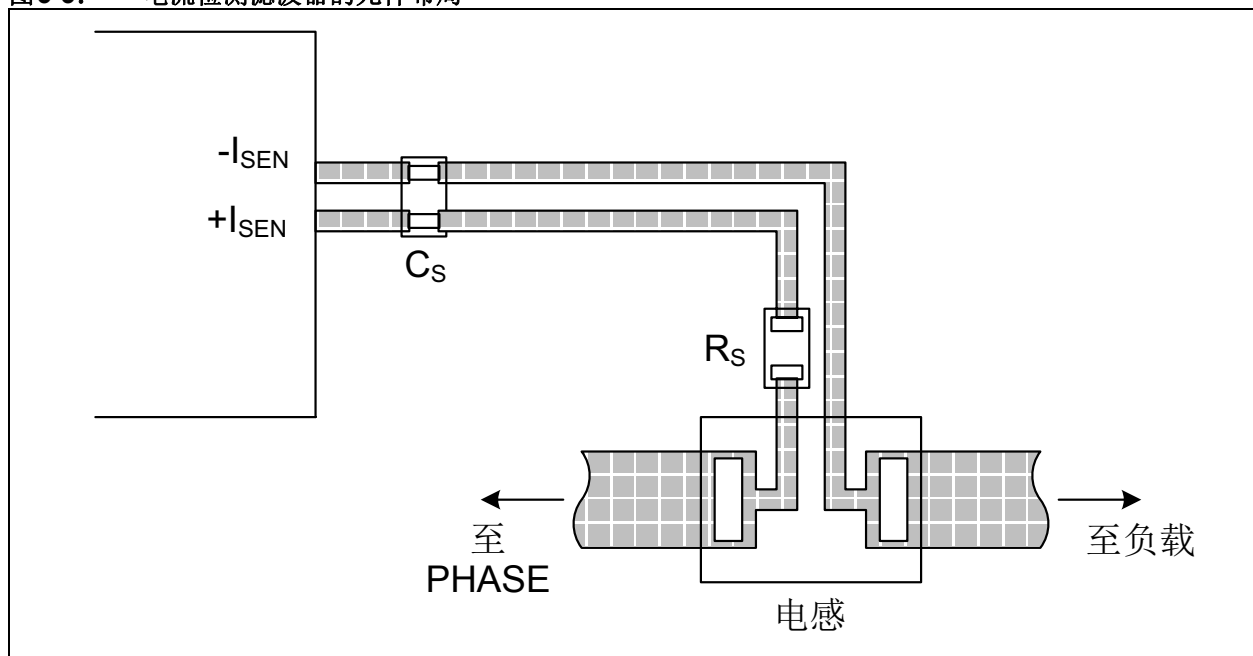
- L 为输出电感的电感值
- $R_L$  为输出电感的串联电阻
- $R_S$  为电流检测滤波器的电阻
- $C_S$  为电流检测滤波器的电容

交流增益和直流增益均可添加到电流检测信号中。更多信息，请参见第6.3节“[电流检测交流增益](#)”和第6.4节“[电流检测直流增益](#)”。

**3.7.1 电流检测滤波器的元件布局**

电流检测信号的幅值通常小于100 mV峰-峰值。因此，小信号电流检测的走线极易受到电路噪声的影响。当设计印刷电路板时， $R_S$ 和 $C_S$ 的位置非常重要。 $+I_{SEN}$ 和 $-I_{SEN}$ 走线应以最小间距并行放置。开尔文检测布线技术有助于最大限度降低噪声敏感度。过滤电容( $C_S$ )的位置应尽可能靠近MCP19118/19。这将有助于滤除任何注入电流检测线路的噪声。连接 $C_S$ 与电感的走线应直接从电感开始，而不经任何其他 $+V_{SEN}$ 走线。滤波电阻( $R_S$ )的位置应靠近电感。请参见图3-3查看元件布局。另请注意，应避免在HDRV、LDRV、PHASE或BOOST走线的大电流开关节点附近布置 $+I_{SEN}$ 和 $-I_{SEN}$ 走线。建议在大电流走线和小信号电流检测走线之间布置接地层。

**图3-3: 电流检测滤波器的元件布局**





## 3.8 保护功能

### 3.8.1 输入欠压锁定

输入欠压锁定（Undervoltage Lockout, UVLO）阈值可通过VINLVL寄存器进行配置。当MCP19118/19的V<sub>IN</sub>引脚的电压低于可配置阈值时，PIR2<VINIF>标志将置1。当V<sub>IN</sub>电压大于可配置阈值时，该标志由硬件清零。通过允许全局中断或轮询VINIF位，可在V<sub>IN</sub>电压低于阈值时禁止MCP19118/19。

- 注 1:** 必须通过将VINLVL<UVLOEN>位置1使能UVLO DAC。
- 2:** 当有中断条件产生时，无论INTCON寄存器的相应允许位或全局中断允许（Global Interrupt Enable, GIE）位的状态如何，中断标志位都将置1。

可使用一些方法在VINIF标志位置1时禁止开关MCP19118/19，具体包括将ATSTCON<DVRDIS>位置1、将参考电压设置为0V、将PE1<PUEN>位置1或将ATSTCON<HIDIS>和ATSTCON<LODIS>位置1。

### 3.8.2 输出过流

MCP19118/19检测上桥臂MOSFET两端的压降以确定何时存在输出过流（Overcurrent, OC）。该压降可通过OCCON寄存器进行配置，其值在上桥臂MOSFET导通时进行测量。为避免错误的OC事件，在测量过程中应用了前沿消隐。消隐量由OCCON寄存器中的OCLEB<1:0>位控制。更多信息，请参见第6.2节“输出过流”。

- 注 1:** 必须通过将OCCON<OCEN>位置1使能OC DAC。

### 3.8.3 输出欠压

通过将ABECON<UVDCEN>位置1使能输出欠压DAC时，将监视+V<sub>SEN</sub>和-V<sub>SEN</sub>引脚之间的测量电压并将其与OUVCON寄存器控制的UV阈值作比较。如果输出电压低于阈值，则PIR2<UVIF>标志将置1。置1后，固件可确定MCP19118/19如何响应故障状况，同时必须将UVIF标志清零。

将PE1<UVTEE>位置1后，HDRV和LDRV信号将在UVIF标志置1时置为低电平。这两个信号在标志位清零之前将保持低电平状态。

- 注 1:** 必须通过将ABECON<UVDCEN>位置1使能UV DAC。
- 2:** 当有中断条件产生时，无论INTCON寄存器的相应允许位或全局中断允许（GIE）位的状态如何，中断标志位都将置1。
- 3:** 将远程检测比较器的输出与UV阈值作比较。因此，计算UV阈值时应考虑该比较器的失调值。

### 3.8.4 输出过压

通过将ABECON<OVDCEN>位置1使能输出过压DAC时，将监视+V<sub>SEN</sub>和-V<sub>SEN</sub>引脚之间的测量电压并将其与OOVCON寄存器控制的OV阈值作比较。如果输出电压超过阈值，则PIR2<OVIF>标志将置1。置1后，固件可确定MCP19118/19如何响应故障状况，同时必须将OVIF标志清零。

将PE1<OVTEE>位置1后，HDRV和LDRV信号将在OVIF标志置1时置为低电平。这两个信号在标志位清零之前将保持低电平状态。

- 注 1:** 必须通过将ABECON<OVDCEN>位置1使能OV DAC。
- 2:** 当有中断条件产生时，无论INTCON寄存器的相应允许位或全局中断允许（GIE）位的状态如何，中断标志位都将置1。
- 3:** 将远程检测比较器的输出与OV阈值作比较。因此，计算OV阈值时应考虑该比较器的失调值。



### 3.8.5 过温

MCP19118/19 提供了硬件过温关断保护功能，其保护温度通常设为+160°C。无需固件故障处理程序即可在过热状态下关断MCP19118/19。

## 3.9 PIC 单片机内核

MCP19118/19 中集成了 PIC 单片机中档内核。这是一款全功能单片机，可用于实现多种专有功能。将 CONFIG<CP>位置1可启用代码保护。随后将保护固件不受外部读/写的访问。可使用各个状态位和故障位来定制故障处理响应。

正确配置MCP19118/19只需极少固件。[第6.0节“配置MCP19118/19”](#)介绍了使MCP19118/19器件正常工作需要设置的各寄存器的详细信息。我们开发了图形用户界面（Graphical User Interface, GUI）来帮助用户开发所需的固件。该GUI可用于快速配置MCP19118/19以执行基本操作。随后，可向GUI生成的固件添加定制或专有功能。

- 注 1:** 有关该GUI的信息，请参见[www.microchip.com](http://www.microchip.com)上的MCP19118/19产品页面。
- 2:** 该GUI需要与Microchip的MPLAB X集成开发环境软件配套使用。

MCP19118/19 器件提供固件调试支持。更多信息，请参见[第30.0节“开发支持”](#)。

## 3.10 其他功能

### 3.10.1 器件寻址

MCP19118/19的通信地址存储在SSPADD寄存器中。通过外部元件编程或配置器件固件时可加载该值。通过ADC读取GPIO上的电压时，可将器件特定地址存储到SSPADD寄存器中。

MCP19118/19中包含另一个地址寄存器SSPADD2。这是一个7位地址，在使用PMBus通信时可用作SMBus报警地址。更多信息，请参见[第27.0节“主同步串行端口（MSSP）模块”](#)。

### 3.10.2 器件使能

GPIO引脚可配置为器件使能引脚。通过将该引脚配置为输入，PORT寄存器或电平变化中断（Interrupt-on-change, IOC）可用于使能器件。[例3-2](#)显示了如何通过测试PORTGPA寄存器将GPIO配置为使能引脚。

#### 例3-2: 将GPA3配置为器件使能

```
BANKSEL    TRISGPA
BSF        TRISGPA, 3      ;Set GPA3 as input
BANKSEL    ANSELA
BCF        ANSELA, 3      ;Set GPA3 as digital input
:
:                          ;Insert additional user code here
:
WAIT_ENABLE:
BANKSEL    PORTGPA
BTFSS      PORTGPA, 3      ;Test GPA3 to see if pulled high
:                          ;A high on GPA3 indicated device to be enabled
GOTO       WAIT_ENABLE    ;Stay in loop waiting for device enable
BANKSEL    ATSTCON
BSF        ATSTCON, 0      ;Enable the device by enabling drivers
:
:                          ;Insert additional code here
:
```

### 3.10.3 输出电源正常

可通过内部ADC监视在 $+V_{SEN}$ 和 $-V_{SEN}$ 引脚间测得的输出电压。在固件中，当此ADC读数与用户定义的电源正常值匹配时，可翻转GPIO引脚以指示系统输出电压在指定范围内。延时、迟滞和超时值均可在固件中进行配置。

### 3.10.4 输出电压软启动

启动期间，在固件中完成输出电压软启动。使用其中一个内部定时器并且在定时器溢出时使OVCCON或OVFCON寄存器递增计数，可实现较长的软启动时间。

### 3.10.5 输出电压跟踪

MCP19118/19可配置为在启动或关断时跟踪其他电压信号。将ADC配置为读取施加了所需跟踪电压的GPIO。固件随即会参照此ADC读数处理内部输出电压跟踪。

### 3.10.6 多相系统

在多相系统中，各转换器的输出连接在一起。存在一个主器件，用于设置系统的开关频率并为每个从器件提供误差信号，从而将输出稳定至相同值。

通过将BUFFCON寄存器中的MLTPH<2:0>位置1，可将MCP19118/19配置为多相主器件或从器件。设置为多相主器件时，内部开关频率时钟与GPA1引脚相连且误差放大器的输出与GPB1引脚相连。GPIO需要配置为输出。

设置为多相从器件时，GPA1引脚配置为CLKPIN功能。主器件的开关时钟频率必须与GPA1相连。从器件将使其内部开关频率时钟与主器件时钟同步。可通过设置从器件的PWMPHL寄存器施加相移。从器件的GPB1引脚将配置为误差信号输入引脚（EAPIN）。主器件的误差放大器的输出必须与GPB1引脚相连。通过设置SLVGNCON寄存器（寄存器6-8）可向主器件的误差放大器输出信号中添加增益。从器件将使用该主器件误差信号对输出电压进行稳压。设置为从器件时，需将GPA1和GPB1引脚配置为输入。更多信息，请参见第26.1节“标准脉宽调制（PWM）模式”。

**注 1：** 还可通过将APFCON<CLKSEL>位置1来使用ALT\_CLKPIN。仅MCP19119提供该功能。

### 3.10.7 多输出系统

在多输出系统中，各转换器的开关频率应与主器件时钟同步以防止产生拍频。通常向主时钟中添加相移以帮助平滑系统输入电流。通过将BUFFCON寄存器中的相应MLTPH<2:0>位置1，MCP19118/19可用作多输出主器件或从器件。

配置为多输出主器件时，GPA1引脚设置为CLKPIN输出功能。内部开关频率时钟施加到该引脚并与从器件的GPA1引脚相连。

配置为多输出从器件时，GPA1引脚设置为CLKPIN输入功能。主器件的开关频率时钟与该引脚相连。可通过对从器件的PWMPHL寄存器进行相应设置来施加相移。请参见第26.1节“标准脉宽调制（PWM）模式”。

**注 1：** 还可通过将APFCON<CLKSEL>位置1来使用ALT\_CLKPIN。仅MCP19119提供该功能。

### 3.10.8 系统基准测试

MCP19118/19是高度集成的控制器。为方便系统原型设计，可通过在基准测试模式下配置MCP19118/19来测量各种内部信号。为实现此目的，需将ATSTCON<BNCHEN>位置1。这会将GPA0配置为ANALOG\_TEST功能。GPA0引脚上测得的信号由BUFFCON寄存器中的ASEL<4:0>位控制。更多信息，请参见第8.0节“系统基准测试”。

**注 1：** 即使MCP19118/19处于基准测试模式，出厂设置校准字仍具有写保护。

## 4.0 电气特性

### 4.1 绝对最大值†)

|                                           |                                             |
|-------------------------------------------|---------------------------------------------|
| $V_{IN} - V_{GND}$ .....                  | -0.3V 至 +42V                                |
| $V_{IN} - V_{GND}$ (非开关瞬态 < 500 ms) ..... | -0.3V 至 +48V                                |
| $V_{BOOT} - V_{PHASE}$ .....              | -0.3V 至 +6.5V                               |
| $V_{PHASE}$ (连续) .....                    | GND - 0.3V 至 +38V                           |
| $V_{PHASE}$ (瞬态 < 100 ns) .....           | GND - 5.0V 至 +38V                           |
| $V_{DD}$ 内部产生 .....                       | +5V±20%                                     |
| $V_{HDRV}$ , $HDRV$ 引脚 .....              | + $V_{PHASE} - 0.3V$ 至 $V_{BOOT} + 0.3V$    |
| $V_{LDRV}$ , $LDRV$ 引脚 .....              | +( $V_{GND} - 0.3V$ ) 至 ( $V_{DD} + 0.3V$ ) |
| MCLR 引脚相对于 GND 的电压 .....                  | -0.3V 至 +13.5V                              |
| 最大电压: 任意其他引脚 .....                        | +( $V_{GND} - 0.3V$ ) 至 ( $V_{DD} + 0.3V$ ) |
| 任一 I/O 引脚的最大输出灌电流 .....                   | 25 mA                                       |
| 任一 I/O 引脚的最大输出拉电流 .....                   | 25 mA                                       |
| 所有 GPIO 的最大灌电流 .....                      | 65 mA                                       |
| 所有 GPIO 的最大拉电流 .....                      | 65 mA                                       |
| 所有引脚的 ESD 保护 (HBM) .....                  | 1.0 kV                                      |
| 所有引脚的 ESD 保护 (MM) .....                   | 100V                                        |

†注: 如果器件的工作条件超过上述“最大值”，可能对器件造成永久性损坏。上述数值仅是工作条件最大值，我们建议不要使器件工作在最大值甚至超过最大值的条件下。器件长时间工作在最大值条件下，其可靠性可能受到影响。

# MCP19118/19

## 4.2 电气特性

**电气规范：**除非另外说明，否则  $V_{IN} = 12V$ ， $V_{REF} = 1.2V$ ， $F_{SW} = 300\text{ kHz}$ ， $T_A = +25^\circ\text{C}$ 。  
**粗体字规范适用的  $T_A$  范围为  $-40^\circ\text{C}$  至  $+125^\circ\text{C}$ 。**

| 参数              | 符号                      | 最小值        | 典型值  | 最大值        | 单位 | 条件                |
|-----------------|-------------------------|------------|------|------------|----|-------------------|
| <b>输入</b>       |                         |            |      |            |    |                   |
| 输入电压            | $V_{IN}$                | <b>4.5</b> | —    | <b>40</b>  | V  |                   |
| 输入静态电流          | $I_Q$                   | —          | 5    | <b>10</b>  | mA | 不进行开关操作           |
| 关断电流            | $I_{SHDN}$              | —          | 1.8  | —          | mA | 注4                |
| 可调输入欠压锁定范围      | UVLO                    | <b>3</b>   | —    | <b>32</b>  | V  | VINLVL 是一个对数 DAC  |
| 输入欠压锁定迟滞        | UVLO <sub>HYS</sub>     | —          | 13   | —          | %  | 向可调 UVLO 设定值应用了迟滞 |
| <b>过流</b>       |                         |            |      |            |    |                   |
| 最小过流阈值          | OC <sub>MIN</sub>       | —          | 160  | —          | mV |                   |
| 最大过流阈值          | OC <sub>MAX</sub>       | —          | 620  | —          | mV |                   |
| 中间过流阈值          | OC <sub>MID</sub>       | <b>240</b> | 400  | <b>550</b> | mV |                   |
| 过流步长            | OC <sub>STEP_SIZE</sub> | <b>10</b>  | 15   | <b>25</b>  | mV |                   |
| 可调 OC 前沿消隐最小设定值 | LEB <sub>min</sub>      | —          | 114  | —          | ns |                   |
| 可调 OC 前沿消隐最大设定值 | LEB <sub>max</sub>      | —          | 780  | —          | ns |                   |
| <b>电流检测</b>     |                         |            |      |            |    |                   |
| 电流检测最小交流增益      | $I_{AC\_GAIN}$          | —          | 0    | —          | dB |                   |
| 电流检测最大交流增益      | $I_{AC\_GAIN}$          | —          | 22.8 | —          | dB |                   |
| 电流检测交流增益中间设定值   | $I_{AC\_GAIN}$          | 8.5        | 11.5 | 14         | dB |                   |
| 电流检测交流增益步长      | $I_{AC\_GAIN\_STEP}$    | —          | 1.5  | —          | dB |                   |
| 电流检测交流增益失调电压    | $I_{AC\_OFFSET}$        | -175       | 9    | 135        | mV |                   |
| 电流检测最小直流增益      | $I_{DC\_GAIN}$          | —          | 19.5 | —          | dB |                   |
| 电流检测最大直流增益      | $I_{DC\_GAIN}$          | —          | 35.7 | —          | dB |                   |
| 电流检测直流增益中间设定值   | $I_{DC\_GAIN}$          | 27         | 28.6 | 30.3       | dB |                   |
| 电流检测直流增益步长      | $I_{DC\_GAIN\_STEP}$    | —          | 2.3  | —          | dB |                   |

注 1： 由设计确保。未经生产测试。

2：  $V_{DD-OUT}$  是  $V_{DD}$  引脚上的电压。 $V_{DD}$  是内部产生的偏置电压。

3： 这是所有 GPIO 引脚合并在一起的总拉电流。每个引脚可单独获得的最大拉电流为 25 mA。

4： PE1 = 0x00h，ABECON = 0x00h，ATSTCON = 0x80h，WPUGPA = 0x00h，WPUGPB = 0x00h，并且向 PIC 内核发出了休眠命令，请参见第 16.0 节“掉电模式（休眠）”。

## 4.2 电气特性 (续)

**电气规范：**除非另外说明，否则  $V_{IN} = 12V$ ， $V_{REF} = 1.2V$ ， $F_{SW} = 300\text{ kHz}$ ， $T_A = +25^\circ\text{C}$ 。  
**粗体字规范适用的  $T_A$  范围为  $-40^\circ\text{C}$  至  $+125^\circ\text{C}$ 。**

| 参数                  | 符号                     | 最小值              | 典型值   | 最大值                              | 单位  | 条件                                   |
|---------------------|------------------------|------------------|-------|----------------------------------|-----|--------------------------------------|
| 电流检测直流增益失调电压        | $I_{DC\_OFFSET}$       | 1.4              | 1.56  | 1.7                              | V   |                                      |
| 零电流电压               | VZC                    | —                | 1.45  | —                                | V   | VZCCON = 0x80h                       |
| <b>参考电压</b>         |                        |                  |       |                                  |     |                                      |
| 可调 $V_{OUT}$ 范围     | $V_{OUT\_RANGE}$       | <b>0.5</b>       | —     | <b>3.6</b>                       | V   | $V_{OUT}$ 范围，无外部分压器                  |
| $V_{OUT}$ 低分辨率      | $V_{OUT\_COARSE}$      | <b>10.8</b>      | 15.8  | <b>25.8</b>                      | mV  |                                      |
| $V_{OUT}$ 低分辨率中间设定值 | $V_{OUT\_COARSE\_MID}$ | <b>1.85</b>      | 2.04  | <b>2.25</b>                      | V   |                                      |
| $V_{OUT}$ 高分辨率      | $V_{OUT\_FINE}$        | —                | 0.8   | <b>1</b>                         | mV  |                                      |
| <b>输出过压</b>         |                        |                  |       |                                  |     |                                      |
| 可调过压范围              | $OV_{RANGE}$           | <b>0</b>         | —     | <b>4.5</b>                       | V   |                                      |
| 可调过压中间设定值           | $OV_{MID}$             | <b>1.8</b>       | 2     | <b>2.3</b>                       | V   |                                      |
| 可调过压分辨率             | $OV_R$                 | —                | 15    | —                                | mV  |                                      |
| <b>输出欠压</b>         |                        |                  |       |                                  |     |                                      |
| 可调欠压范围              | $UV_{RANGE}$           | <b>0</b>         | —     | <b>4.5</b>                       |     |                                      |
| 可调欠压中间设定值           | $UV_{MID}$             | <b>1.8</b>       | 2     | <b>2.3</b>                       | V   |                                      |
| 可调欠压分辨率             | $UV_R$                 | —                | 15    | —                                | mV  |                                      |
| <b>远程检测差分放大器</b>    |                        |                  |       |                                  |     |                                      |
| 闭环电压增益              | $A_{VOL}$              | <b>0.95</b>      | 1     | <b>1.05</b>                      | V/V |                                      |
| 共模范围                | $V_{CMR}$              | <b>GND - 0.3</b> | —     | <b><math>V_{DD} + 1.0</math></b> | V   | 注 1                                  |
| 共模抑制比               | CMRR                   | —                | 57    | —                                | dB  |                                      |
| 差分放大器失调电压           | $V_{OS}$               | —                | 30    | —                                | mV  | 请参见第9.4节“校准字4和校准字5”和第9.5节“校准字6和校准字7” |
| <b>补偿</b>           |                        |                  |       |                                  |     |                                      |
| 最小零点频率              | $F_{ZERO\_MIN}$        | —                | 350   | —                                | Hz  |                                      |
| 最大零点频率              | $F_{ZERO\_MAX}$        | —                | 35000 | —                                | Hz  |                                      |
| 最小误差放大器增益           | $G_{EA\_MIN}$          | —                | 0     | —                                | dB  |                                      |
| 最大误差放大器增益           | $G_{EA\_MAX}$          | —                | 36.15 | —                                | dB  |                                      |

**注 1：** 由设计确保。未经生产测试。

**2：**  $V_{DD-OUT}$  是  $V_{DD}$  引脚上的电压。 $V_{DD}$  是内部产生的偏置电压。

**3：** 这是所有 GPIO 引脚合并在一起的总拉电流。每个引脚可单独获得的最大拉电流为 25 mA。

**4：**  $PE1 = 0x00h$ ， $ABECON = 0x00h$ ， $ATSTCON = 0x80h$ ， $WPUGPA = 0x00h$ ， $WPUGPB = 0x00h$ ，并且向 PIC 内核发出了休眠命令，请参见第16.0节“掉电模式（休眠）”。

# MCP19118/19

## 4.2 电气特性（续）

电气规范：除非另外说明，否则  $V_{IN} = 12V$ ， $V_{REF} = 1.2V$ ， $F_{SW} = 300\text{ kHz}$ ， $T_A = +25^\circ\text{C}$ 。  
粗体字规范适用的  $T_A$  范围为  $-40^\circ\text{C}$  至  $+125^\circ\text{C}$ 。

| 参数                | 符号              | 最小值         | 典型值         | 最大值         | 单位       | 条件                                   |
|-------------------|-----------------|-------------|-------------|-------------|----------|--------------------------------------|
| <b>振荡器</b>        |                 |             |             |             |          |                                      |
| 内部振荡器频率           | $F_{OSC}$       | <b>7.60</b> | 8.00        | <b>8.40</b> | MHz      |                                      |
| 开关频率              | $F_{SW}$        | —           | $F_{OSC}/N$ | —           | kHz      |                                      |
| 开关频率范围选择          | N               | <b>5</b>    | —           | <b>80</b>   |          |                                      |
| 最大占空比             |                 | —           | $(N-1)/N$   | —           | %/100    |                                      |
| <b>死区调节</b>       |                 |             |             |             |          |                                      |
| 死区步长              | $DT_{STEP}$     | —           | 4           | —           | ns       |                                      |
| <b>HDRV 输出驱动器</b> |                 |             |             |             |          |                                      |
| HDRV 源阻抗          | $R_{HDRV-SCR}$  | —           | 1           | <b>2.6</b>  | $\Omega$ | 在 500 mA 下测得<br>注 1，高范围              |
|                   |                 | —           | 2           | <b>3.5</b>  | $\Omega$ | 在 500 mA 下测得<br>注 1，低范围              |
| HDRV 灌阻抗          | $R_{HDRV-SINK}$ | —           | 1           | <b>2.6</b>  | $\Omega$ | 在 500 mA 下测得<br>注 1，高范围              |
|                   |                 | —           | 2           | <b>3.5</b>  | $\Omega$ | 在 500 mA 下测得<br>注 1，低范围              |
| HDRV 拉电流          | $I_{HDRV-SCR}$  | —           | 2           | —           | A        | 注 1，高范围                              |
|                   |                 | —           | 1           | —           | A        | 注 1，低范围                              |
| HDRV 灌电流          | $I_{HDRV-SINK}$ | —           | 2           | —           | A        | 注 1，高范围                              |
|                   |                 | —           | 1           | —           | A        | 注 1，低范围                              |
| HDRV 上升时间         | $t_{RH}$        | —           | 15          | <b>30</b>   | ns       | 注 1， $C_{LOAD} = 3.3\text{ nF}$ ，高范围 |
| HDRV 下降时间         | $t_{FH}$        | —           | 15          | <b>30</b>   | ns       | 注 1， $C_{LOAD} = 3.3\text{ nF}$ ，高范围 |
| <b>LDRV 输出驱动器</b> |                 |             |             |             |          |                                      |
| LDRV 源阻抗          | $R_{LDRV-SCR}$  | —           | 1           | <b>2.5</b>  | $\Omega$ | 在 500 mA 下测得<br>注 1                  |
| LDRV 灌阻抗          | $R_{LDRV-SINK}$ | —           | 0.5         | <b>1.0</b>  | $\Omega$ | 在 500 mA 下测得<br>注 1                  |
| LDRV 拉电流          | $I_{LDRV-SCR}$  | —           | 2           | —           | A        | 注 1                                  |
| LDRV 灌电流          | $I_{LDRV-SINK}$ | —           | 4           | —           | A        | 注 1                                  |
| LDRV 上升时间         | $t_{RL}$        | —           | 15          | <b>30</b>   | ns       | 注 1， $C_{LOAD} = 3.3\text{ nF}$      |
| LDRV 下降时间         | $t_{FL}$        | —           | 7           | <b>15</b>   | ns       | 注 1， $C_{LOAD} = 3.3\text{ nF}$      |

注 1：由设计确保。未经生产测试。

2：  $V_{DD-OUT}$  是  $V_{DD}$  引脚上的电压。  $V_{DD}$  是内部产生的偏置电压。

3：这是所有 GPIO 引脚合并在一起的总拉电流。每个引脚可单独获得的最大拉电流为 25 mA。

4：  $PE1 = 0x00h$ ， $ABECON = 0x00h$ ， $ATSTCON = 0x80h$ ， $WPUGPA = 0x00h$ ， $WPUGPB = 0x00h$ ，并且向 PIC 内核发出了休眠命令，请参见第 16.0 节“掉电模式（休眠）”。

## 4.2 电气特性 (续)

电气规范：除非另外说明，否则  $V_{IN} = 12V$ ， $V_{REF} = 1.2V$ ， $F_{SW} = 300\text{ kHz}$ ， $T_A = +25^\circ\text{C}$ 。  
 粗体字规范适用的  $T_A$  范围为  $-40^\circ\text{C}$  至  $+125^\circ\text{C}$ 。

| 参数               | 符号                                                    | 最小值            | 典型值       | 最大值          | 单位            | 条件                                                                                                                       |
|------------------|-------------------------------------------------------|----------------|-----------|--------------|---------------|--------------------------------------------------------------------------------------------------------------------------|
| <b>线性稳压器</b>     |                                                       |                |           |              |               |                                                                                                                          |
| 偏置电压, LDO 输出     | $V_{DD}$                                              | <b>4.6</b>     | 5.0       | <b>5.4</b>   | V             | $V_{IN} = 6.0V$ 至 $40V$ , 注2                                                                                             |
| 内部电路偏置电压         | $AV_{DD}$                                             | —              | 5.0       | —            | V             | $V_{IN} = 6.0V$ 至 $40V$ , 注2                                                                                             |
| 最大 $V_{DD}$ 输出电流 | $I_{DD}$                                              | <b>30</b>      | —         | —            | mA            |                                                                                                                          |
| 线路调整度            | $\frac{\Delta V_{DD}}{(V_{DD} \times \Delta V_{IN})}$ | —              | 0.05      | <b>0.1</b>   | %/V           | $(V_{DD} + 1.0V) \leq V_{IN} \leq 40V$<br>注2                                                                             |
| 负载调整度            | $\Delta V_{DD}/V_{DD}$                                | <b>-1.75</b>   | -0.8      | <b>+0.5</b>  | %             | $I_{DD} = 1\text{ mA}$ 至 $30\text{ mA}$<br>注2                                                                            |
| 输出短路电流           | $I_{DD\_SC}$                                          | —              | 65        | —            | mA            | $V_{IN} = (V_{DD} + 1.0V)$<br>注2                                                                                         |
| 电压差              | $V_{IN} - V_{DD}$                                     | —              | 0.5       | <b>1</b>     | V             | $I_{DD} = 30\text{ mA}$ , $V_{IN} = V_{DD} + 1.0V$<br>注2                                                                 |
| 电源抑制比            | $PSRR_{LDO}$                                          | —              | 60        | —            | dB            | $f \leq 1000\text{ Hz}$ , $I_{DD} = 25\text{ mA}$ ,<br>$C_{IN} = 0\text{ }\mu\text{F}$ , $C_{DD} = 1\text{ }\mu\text{F}$ |
| 带隙电压             | BG                                                    | <b>-2.5%</b>   | 1.23      | <b>+2.5%</b> | V             |                                                                                                                          |
| <b>GPIO 引脚</b>   |                                                       |                |           |              |               |                                                                                                                          |
| GPIO 最大灌电流       | $I_{SINK\_GPIO}$                                      | —              | —         | 90           | mA            | 注3和注1                                                                                                                    |
| GPIO 最大拉电流       | $I_{SOURCE\_GPIO}$                                    | —              | —         | 90           | mA            | 注3和注1                                                                                                                    |
| GPIO 弱上拉电流       | $I_{PULL-UP\_GPIO}$                                   | 50             | 250       | 400          | $\mu\text{A}$ | $V_{DD} = 5V$                                                                                                            |
| GPIO 输出低电压       | $V_{OL}$                                              | —              | —         | 0.6          | V             | $I_{OL} = 7\text{ mA}$ , $V_{DD} = 5V$ ,<br>$T_A = +90^\circ\text{C}$                                                    |
| GPIO 输出高电压       | $V_{OH}$                                              | $V_{DD} - 0.7$ | —         | —            | V             | $I_{OH} = -2.5\text{ mA}$ , $V_{DD} = 5V$ ,<br>$T_A = +90^\circ\text{C}$                                                 |
| GPIO 输入泄漏电流      | $GPIO\_I_{IL}$                                        | —              | $\pm 0.1$ | $\pm 1$      | $\mu\text{A}$ | 负电流定义为引脚的拉电流,<br>$T_A = +90^\circ\text{C}$ 。                                                                             |
| GPIO 输入低电压       | $V_{IL}$                                              | GND            | —         | 0.8          | V             | 带 TTL 缓冲器的 I/O 端口,<br>$V_{DD} = 5V$ , $T_A = +90^\circ\text{C}$                                                          |
|                  |                                                       | GND            |           | $0.2V_{DD}$  | V             | 带施密特触发器缓冲器的 I/O<br>端口, $V_{DD} = 5V$ , $T_A = +90^\circ\text{C}$                                                         |
|                  |                                                       | GND            |           | $0.2V_{DD}$  | V             | $\overline{MCLR}$ , $T_A = +90^\circ\text{C}$                                                                            |

注 1: 由设计确保。未经生产测试。

2:  $V_{DD-OUT}$  是  $V_{DD}$  引脚上的电压。  $V_{DD}$  是内部产生的偏置电压。

3: 这是所有 GPIO 引脚合并在一起的总拉电流。每个引脚可单独获得的最大拉电流为 25 mA。

4:  $PE1 = 0x00h$ ,  $ABECON = 0x00h$ ,  $ATSTCON = 0x80h$ ,  $WPUGPA = 0x00h$ ,  $WPUGPB = 0x00h$ , 并且向 PIC 内核发出了休眠命令, 请参见第 16.0 节“掉电模式 (休眠)”。

# MCP19118/19

## 4.2 电气特性（续）

电气规范：除非另外说明，否则  $V_{IN} = 12V$ ， $V_{REF} = 1.2V$ ， $F_{SW} = 300\text{ kHz}$ ， $T_A = +25^\circ\text{C}$ 。  
粗体字规范适用的  $T_A$  范围为  $-40^\circ\text{C}$  至  $+125^\circ\text{C}$ 。

| 参数         | 符号                   | 最小值                | 典型值 | 最大值             | 单位 | 条件                                                                |
|------------|----------------------|--------------------|-----|-----------------|----|-------------------------------------------------------------------|
| GPIO 输入高电压 | V <sub>IH</sub>      | 2.0                | —   | V <sub>DD</sub> | V  | 带 TTL 缓冲器的 I/O 端口，<br>V <sub>DD</sub> = 5V，T <sub>A</sub> = +90°C |
|            |                      | 0.8V <sub>DD</sub> | —   | V <sub>DD</sub> | V  | 带施密特触发器缓冲器的 I/O<br>端口，V <sub>DD</sub> = 5V，T <sub>A</sub> = +90°C |
|            |                      | 0.8V <sub>DD</sub> | —   | V <sub>DD</sub> | V  | $\overline{\text{MCLR}}$ ，T <sub>A</sub> = +90°C                  |
| 热关断        |                      |                    |     |                 |    |                                                                   |
| 热关断        | T <sub>SHD</sub>     | —                  | 160 | —               | °C |                                                                   |
| 热关断迟滞      | T <sub>SHD_HYS</sub> | —                  | 20  | —               | °C |                                                                   |

注 1： 由设计确保。未经生产测试。

2：  $V_{DD-OUT}$  是  $V_{DD}$  引脚上的电压。 $V_{DD}$  是内部产生的偏置电压。

3： 这是所有 GPIO 引脚合并在一起的总拉电流。每个引脚可单独获得的最大拉电流为 25 mA。

4：  $PE1 = 0x00h$ ， $ABECON = 0x00h$ ， $ATSTCON = 0x80h$ ， $WPUGPA = 0x00h$ ， $WPUGPB = 0x00h$ ，并且向 PIC 内核发出了休眠命令，请参见第 16.0 节“掉电模式（休眠）”。

## 4.3 热规范

| 参数               | 符号            | 最小值 | 典型值  | 最大值  | 单位                 | 测试条件 |
|------------------|---------------|-----|------|------|--------------------|------|
| 温度范围             |               |     |      |      |                    |      |
| 规定温度范围           | $T_A$         | -40 | —    | +125 | $^\circ\text{C}$   |      |
| 工作温度范围           | $T_A$         | -40 | —    | +125 | $^\circ\text{C}$   |      |
| 最高结温             | $T_J$         | —   | —    | +150 | $^\circ\text{C}$   |      |
| 存储温度范围           | $T_A$         | -65 | —    | +150 | $^\circ\text{C}$   |      |
| 封装热阻             |               |     |      |      |                    |      |
| 热阻，24 引脚 QFN 4x4 | $\theta_{JA}$ | —   | 42   | —    | $^\circ\text{C/W}$ |      |
| 热阻，28 引脚 QFN 5x5 | $\theta_{JA}$ | —   | 35.3 | —    | $^\circ\text{C/W}$ |      |



5.0 数字电气特性

5.1 时序参数符号体系

时序参数符号采用以下格式之一进行创建：

|             |                                 |
|-------------|---------------------------------|
| 1. TppS2ppS | 3. TCC:ST （仅I <sup>2</sup> C规范） |
| 2. TppS     | 4. Ts （仅I <sup>2</sup> C规范）     |
| <b>T</b>    |                                 |
| F 频率        | T 时间                            |

小写字母（pp）及其含义：

|           |                 |     |                                   |
|-----------|-----------------|-----|-----------------------------------|
| <b>pp</b> |                 |     |                                   |
| cc        | CCP1            | osc | OSC1                              |
| ck        | CLKOUT          | rd  | $\overline{RD}$                   |
| cs        | $\overline{CS}$ | rw  | $\overline{RD}$ 或 $\overline{WR}$ |
| di        | SDI             | sc  | SCK                               |
| do        | SDO             | ss  | $\overline{SS}$                   |
| dt        | 数据输入            | t0  | T0CKI                             |
| io        | I/O 端口          | t1  | T1CKI                             |
| mc        | MCLR            | wr  | $\overline{WR}$                   |

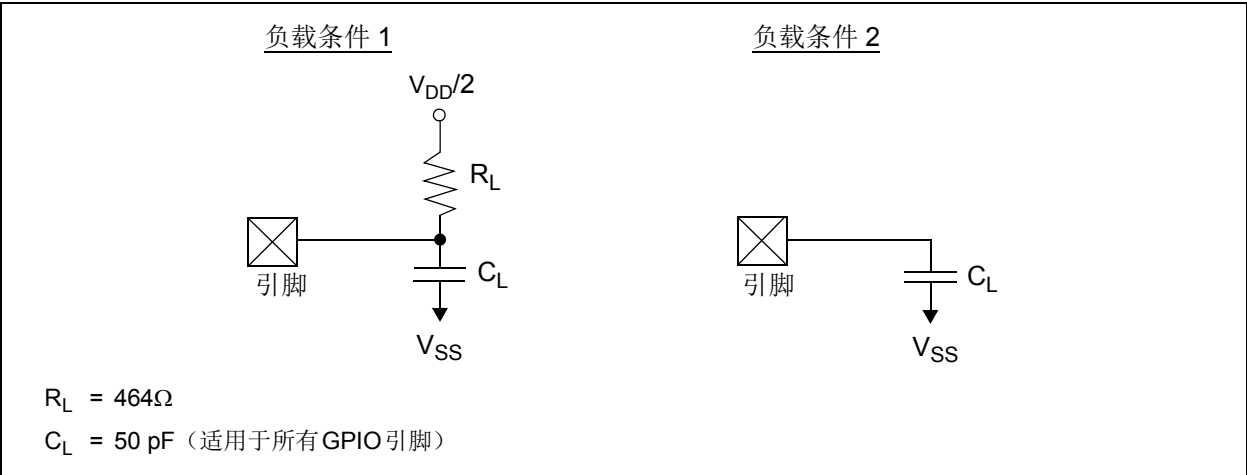
大写字母及其含义：

|                   |         |      |     |
|-------------------|---------|------|-----|
| <b>S</b>          |         |      |     |
| F                 | 下降      | P    | 周期  |
| H                 | 高       | R    | 上升  |
| I                 | 无效（高阻态） | V    | 有效  |
| L                 | 低       | Z    | 高阻态 |
| 仅I <sup>2</sup> C |         |      |     |
| AA                | 输出访问    | High | 高   |
| BUF               | 总线空闲    | Low  | 低   |

TCC:ST （仅I<sup>2</sup>C规范）

|           |        |     |      |
|-----------|--------|-----|------|
| <b>CC</b> |        |     |      |
| HD        | 保持     | SU  | 设置   |
| <b>ST</b> |        |     |      |
| DAT       | 数据输入保持 | STO | 停止条件 |
| STA       | 启动条件   |     |      |

图5-1： 负载条件



5.2 交流特性：MCP19118/19（工业级和扩展级）

图 5-2： 外部时钟时序

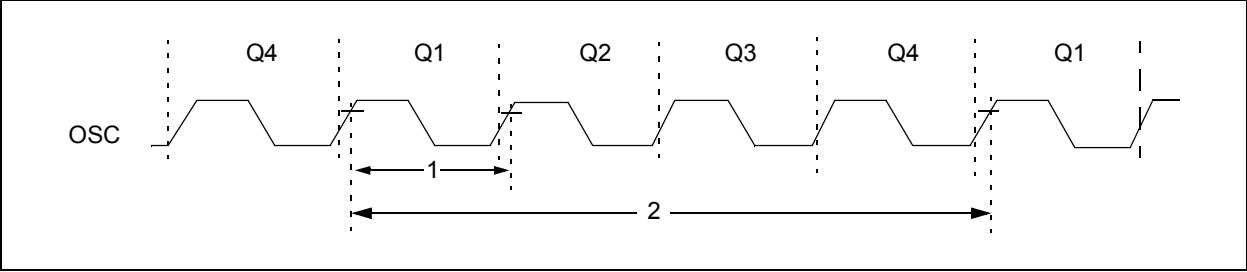


表 5-1： 外部时钟时序要求

| 参数编号 | 符号        | 特性                    | 最小值 | 典型值† | 最大值 | 单位  | 条件 |
|------|-----------|-----------------------|-----|------|-----|-----|----|
|      | $F_{OSC}$ | 振荡器频率 <sup>(1)</sup>  | —   | 8    | —   | MHz |    |
| 1    | $T_{OSC}$ | 振荡器周期 <sup>(1)</sup>  | —   | 250  | —   | ns  |    |
| 2    | $T_{CY}$  | 指令周期时间 <sup>(1)</sup> | —   | 1000 | —   | ns  |    |

\* 这些参数为特性值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为  $V_{IN} = 12V$  ( $V_{DD} = 5V$ ) 和  $+25^{\circ}C$  条件下的值。这些参数仅作为设计参考，未经测试。

注 1： 指令周期 ( $T_{CY}$ ) 等于输入振荡器时基周期的 4 倍。所有规范值均基于器件在标准工作条件下执行代码时对应特定振荡器类型的特征数据。

图 5-3： CLKOUT 和 I/O 时序

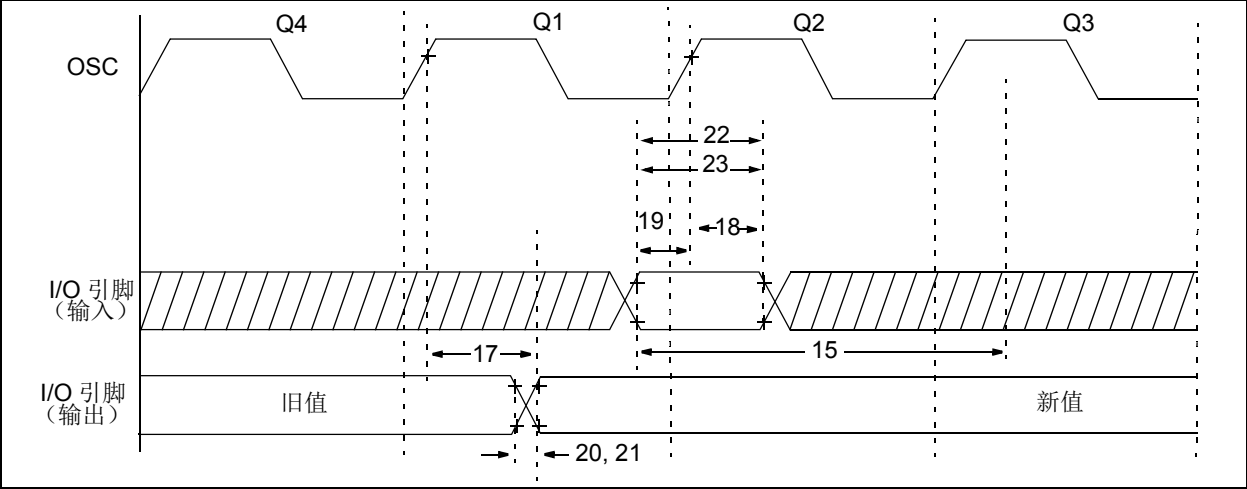


表 5-2: CLKOUT 和 I/O 时序要求

| 参数编号 | 符号       | 特性                                    | 最小值 | 典型值 <sup>†</sup> | 最大值  | 单位 | 条件 |
|------|----------|---------------------------------------|-----|------------------|------|----|----|
| 17   | TosH2ioV | OSC1↑ (Q1 周期) 至端口输出有效的时间              | —   | 50               | 150* | ns |    |
|      |          |                                       | —   | —                | 300  | ns |    |
| 18   | TosH2ioI | OSC1↑ (Q2 周期) 至端口输入无效的时间 (I/O 输入保持时间) | 100 | —                | —    | ns |    |
| 19   | TioV2osH | 端口输入有效至 OSC1↑ 的时间 (I/O 输入建立时间)        | 0   | —                | —    | ns |    |
| 20   | TioR     | 端口输出上升时间                              | —   | 10               | 40   | ns |    |
| 21   | TioF     | 端口输出下降时间                              | —   | 10               | 40   | ns |    |
| 22   | Tinp     | INT 引脚高电平时间                           | 25  | —                | —    | ns |    |
| 22A  |          | 或低电平时间                                | 40  | —                | —    | ns |    |
| 23   | Trbp     | 端口 A 变化 INT                           | Tcy | —                | —    | ns |    |
| 23A  | Trbp     | 高电平或低电平时间                             |     |                  |      |    |    |

\* 这些参数为特性值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为  $V_{IN} = 12V$  ( $V_{DD} = 5V$ ) 和  $+25^{\circ}C$  条件下的值。

图 5-4: 复位、看门狗定时器、振荡器起振定时器和上电延时定时器时序

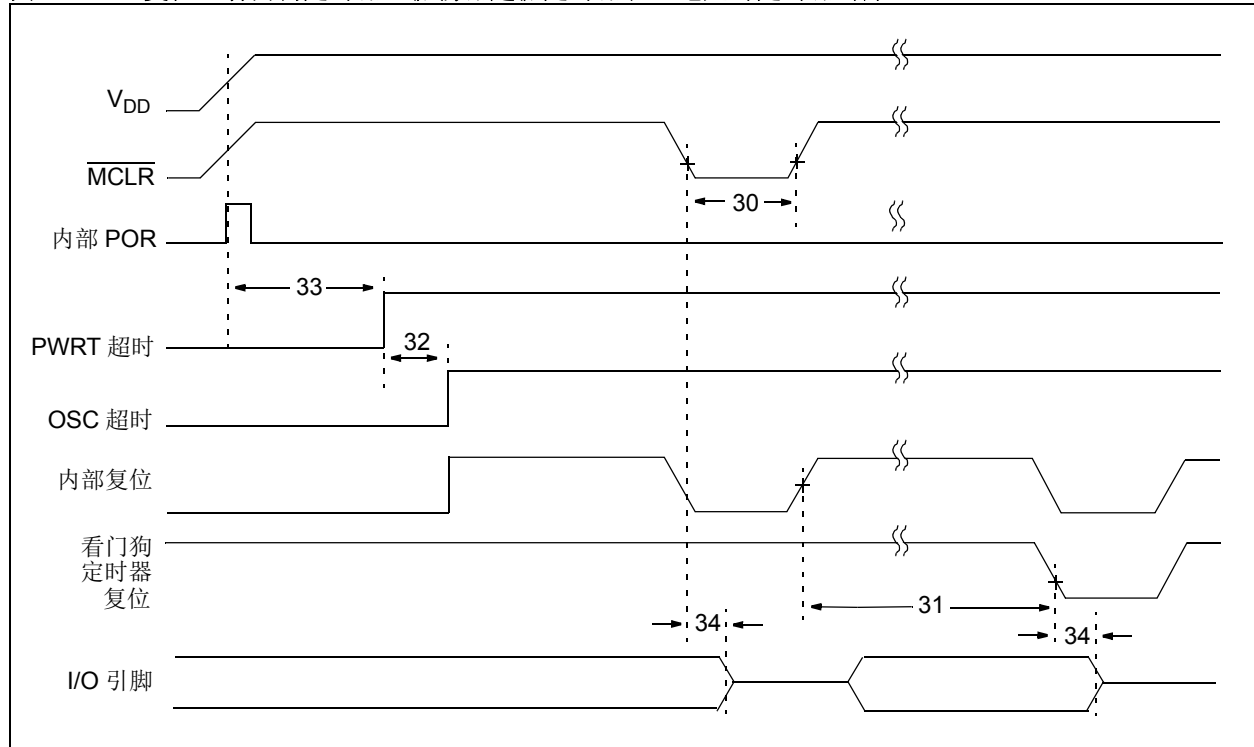


表5-3： 复位、看门狗定时器、振荡器起振定时器和上电延时定时器要求

| 参数编号 | 符号                | 特性                                                  | 最小值 | 典型值†                 | 最大值 | 单位 | 条件                                |
|------|-------------------|-----------------------------------------------------|-----|----------------------|-----|----|-----------------------------------|
| 30   | T <sub>MCL</sub>  | $\overline{\text{MCLR}}$ 脉宽（低电平）                    | 2   | —                    | —   | μs | V <sub>DD</sub> = 5V, -40°C至+85°C |
| 31   | T <sub>WDT</sub>  | 看门狗定时器超时周期<br>（无预分频器）                               | 7   | 18                   | 33  | ms | V <sub>DD</sub> = 5V, -40°C至+85°C |
| 32   | T <sub>OST</sub>  | 振荡器起振定时器周期                                          | —   | 1024T <sub>OSC</sub> | —   | —  | T <sub>OSC</sub> = OSC1周期         |
| 33*  | T <sub>PWRT</sub> | 上电延时定时器周期<br>（4 × T <sub>WDT</sub> ）                | 28  | 64                   | 132 | ms | V <sub>DD</sub> = 5V, -40°C至+85°C |
| 34   | T <sub>IOZ</sub>  | 自 $\overline{\text{MCLR}}$ 低电平或看门狗定时器复位起I/O处于高阻态的时间 | —   | —                    | 2.0 | μs |                                   |

\* 这些参数为特性值，未经测试。  
† 除非另外声明，否则“典型值”栏中的数据均为V<sub>IN</sub> = 12V（V<sub>DD</sub> = 5V）和+25°C条件下的值。这些参数仅作为设计参考，未经测试。

图5-5： TIMER0和TIMER1外部时钟时序

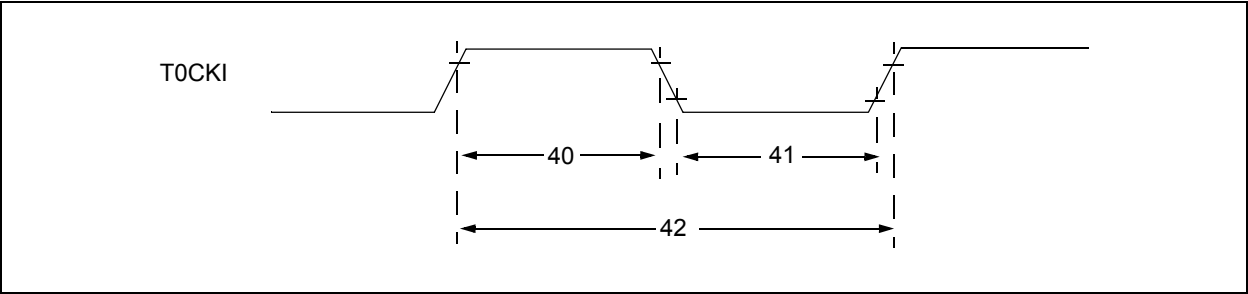


表5-4： TIMER0和TIMER1外部时钟要求

| 参数编号 | 符号   | 特性            | 最小值                                        | 典型值†                    | 最大值 | 单位 | 条件                        |
|------|------|---------------|--------------------------------------------|-------------------------|-----|----|---------------------------|
| 40*  | Tt0H | T0CKI 高电平脉冲宽度 | 无预分频器                                      | 0.5T <sub>CY</sub> + 20 | —   | —  | ns                        |
|      |      |               | 有预分频器                                      | 10                      | —   | —  | ns                        |
| 41*  | Tt0L | T0CKI 低电平脉冲宽度 | 无预分频器                                      | 0.5T <sub>CY</sub> + 20 | —   | —  | ns                        |
|      |      |               | 有预分频器                                      | 10                      | —   | —  | ns                        |
| 42*  | Tt0P | T0CKI 周期      | 取如下二者中较大值：<br>20 或 $\frac{T_{CY} + 40}{N}$ | —                       | —   | ns | N = 预分频值<br>(2、4、...、256) |

\* 这些参数为特性值，未经测试。  
† 除非另外声明，否则“典型值”栏中的数据均为V<sub>IN</sub> = 12V（V<sub>DD</sub> = 5V）和+25°C条件下的值。这些参数仅作为设计参考，未经测试。

图 5-6: PWM 时序

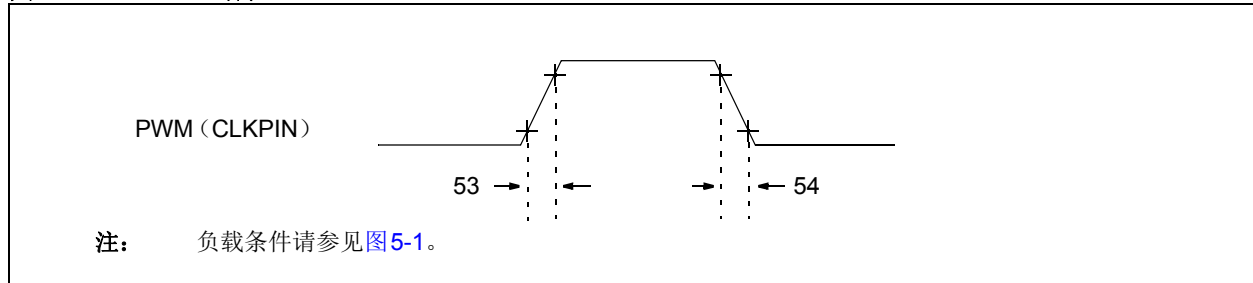


表 5-5: PWM 要求

| 参数编号 | 符号   | 特性                  | 最小值 | 典型值† | 最大值 | 单位 | 条件 |
|------|------|---------------------|-----|------|-----|----|----|
| 53*  | TccR | PWM (CLKPIN) 输出上升时间 | —   | 10   | 25  | ns |    |
| 54*  | TccF | PWM (CLKPIN) 输出下降时间 | —   | 10   | 25  | ns |    |

\* 这些参数为特性值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为  $V_{IN} = 12V$  ( $V_{DD} = 5V$ ) 和  $+25^{\circ}C$  条件下的值。这些参数仅供设计参考，未经测试。

表 5-6: MCP19118/19 A/D 转换器 (ADC) 特性

| 标准工作条件 (除非另外声明)                                 |           |                     |     |           |           |            |                               |
|-------------------------------------------------|-----------|---------------------|-----|-----------|-----------|------------|-------------------------------|
| 工作温度 $-40^{\circ}C \leq T_A \leq +125^{\circ}C$ |           |                     |     |           |           |            |                               |
| 参数编号                                            | 符号        | 特性                  | 最小值 | 典型值†      | 最大值       | 单位         | 条件                            |
| AD01                                            | $N_R$     | 分辨率                 | —   | —         | 10        | 位          |                               |
| AD02                                            | $E_{IL}$  | 积分误差                | —   | —         | $\pm 1$   | LSb        | $AV_{DD} = 5.0V$              |
| AD03                                            | $E_{DL}$  | 微分误差                | —   | —         | $\pm 1$   | LSb        | 10 位无编码丢失<br>$AV_{DD} = 5.0V$ |
| AD04                                            | $E_{OFF}$ | 失调误差                | —   | +3.0      | +5.0      | LSb        | $AV_{DD} = 5.0V$              |
| AD07                                            | $E_{GN}$  | 增益误差                | —   | $\pm 2$   | $\pm 5$   | LSb        | $AV_{DD} = 5.0V$              |
| AD06<br>AD06A                                   | $V_{REF}$ | 参考电压 <sup>(3)</sup> | —   | $AV_{DD}$ | —         | V          |                               |
| AD07                                            | $V_{AIN}$ | 满量程范围               | GND | —         | $AV_{DD}$ | V          |                               |
| AD08                                            | $Z_{AIN}$ | 模拟信号源推荐阻抗           | —   | —         | 10        | k $\Omega$ |                               |

\* 这些参数为特性值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为  $V_{IN} = 12V$  ( $V_{DD} = 5V$ ) 和  $+25^{\circ}C$  条件下的值。这些参数仅作为设计参考，未经测试。

注 1: 总绝对误差包括积分误差、微分误差、失调误差和增益误差。

2: A/D 转换结果不会因输入电压的增加而减小，并且不会丢失编码。

3: 当 ADC 关闭时，它除了消耗泄漏电流外，不消耗任何其他电流。掉电电流规范包括来自 ADC 模块的所有此类泄漏电流。

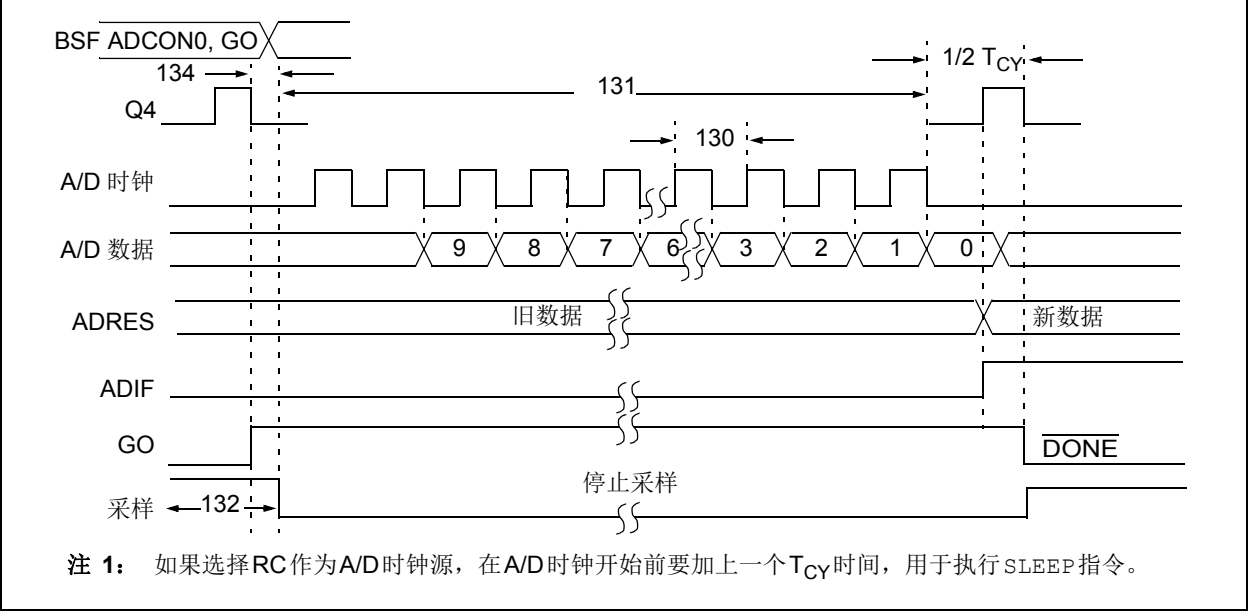
表 5-7: MCP19118/19 A/D 转换要求

| 标准工作条件（除非另外声明）<br>工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ |                  |                              |     |                                       |     |                 |                                                                          |
|---------------------------------------------------------------------------------|------------------|------------------------------|-----|---------------------------------------|-----|-----------------|--------------------------------------------------------------------------|
| 参数编号                                                                            | 符号               | 特性                           | 最小值 | 典型值 <sup>†</sup>                      | 最大值 | 单位              | 条件                                                                       |
| AD130*                                                                          | T <sub>AD</sub>  | A/D 时钟周期                     | 3.0 | —                                     | 9.0 | μs              | 基于 T <sub>OSC</sub> , V <sub>DD</sub> = 5.0V<br>V <sub>DD</sub> = 5.0V 时 |
|                                                                                 |                  | A/D 内部 RC 振荡器周期              | 1.6 | 4.0                                   | 6.0 | μs              |                                                                          |
| AD131                                                                           | T <sub>CNV</sub> | 转换时间（不包括采集时间） <sup>(1)</sup> | —   | 11                                    | —   | T <sub>AD</sub> | 在 A/D 结果寄存器中将 GO/DONE 位设置为新数据                                            |
| AD132*                                                                          | T <sub>ACQ</sub> | 采集时间                         |     | 11.5                                  | —   | μs              |                                                                          |
| AD133*                                                                          | T <sub>AMP</sub> | 放大器稳定时间                      | —   | —                                     | 5   | μs              |                                                                          |
| AD134                                                                           | T <sub>GO</sub>  | Q4 到 A/D 时钟开始                | —   | T <sub>OSC</sub> /2                   | —   | —               | 如果选择 RC 作为 A/D 时钟源，在 A/D 时钟开始前要加上一个 T <sub>CY</sub> 时间，用于执行 SLEEP 指令。    |
|                                                                                 |                  |                              | —   | T <sub>OSC</sub> /2 + T <sub>CY</sub> | —   | —               |                                                                          |

\* 这些参数为特性值，未经测试。  
† 除非另外声明，否则“典型值”栏中的数据均为 V<sub>IN</sub> = 12V（V<sub>DD</sub> = 5V）和 +25°C 条件下的值。这些参数仅作为设计参考，未经测试。

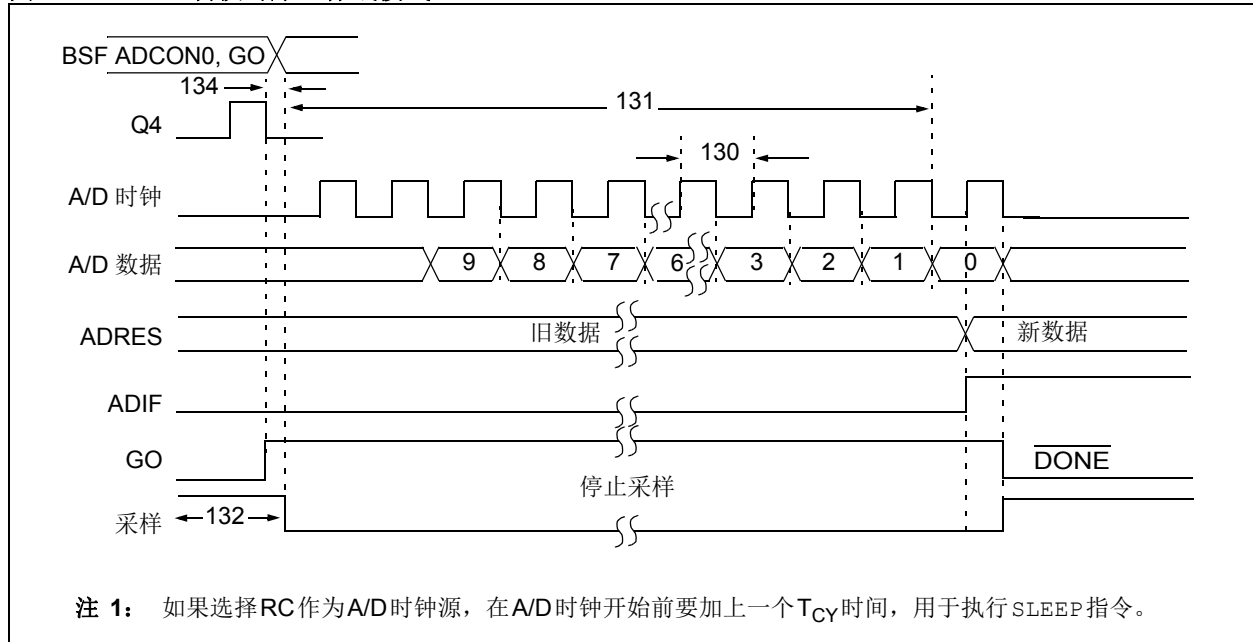
注 1：ADRESH 和 ADRESL 寄存器可在下一个 T<sub>CY</sub> 周期被读取。

图 5-7: A/D 转换时序（正常模式）



注 1：如果选择 RC 作为 A/D 时钟源，在 A/D 时钟开始前要加上一个 T<sub>CY</sub> 时间，用于执行 SLEEP 指令。

图 5-8: A/D 转换时序 (休眠模式)



注:



## 6.0 配置 MCP19118/19

MCP19118/19 是一款具有数字外设的模拟控制器。这意味着器件的配置通过寄存器设置进行处理，而不是通过添加外部元件来处理。以下几节将详细介绍如何设置模拟控制寄存器。

必须将 VINLVL<UVLOEN> 位置 1 以使能输入欠压锁定电路。

**注：** 当有中断条件产生时，无论 INTCON 寄存器的相应允许位或全局中断允许位（GIE）的状态如何，VINIF 中断标志位都将置 1。

### 6.1 输入欠压锁定

VINLVL 寄存器包含设置输入欠压锁定的数字值。当 MCP19118/19 的  $V_{IN}$  引脚上的输入电压低于此编程电压时，INTCON<VINIF> 标志将置 1。当 MCP19118/19 的  $V_{IN}$  电压高于此编程电平时，该位自动清零。

**寄存器 6-1: VINLVL: 输入欠压锁定控制寄存器**

| R/W-0  | U-0 | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x |
|--------|-----|-------|-------|-------|-------|-------|-------|
| UVLOEN | —   | UVLO5 | UVLO4 | UVLO3 | UVLO2 | UVLO1 | UVLO0 |
| bit 7  |     |       |       |       |       |       | bit 0 |

**图注：**

R = 可读位

W = 可写位

U = 未实现位，读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 7

**UVLOEN:** 欠压锁定 DAC 控制位

1 = 使能欠压锁定 DAC

0 = 禁止欠压锁定 DAC

bit 6

**未实现:** 读为 0

bit 5-0

**UVLO<5:0>:** 欠压锁定配置位

$UVLO<5:0> = 26.5 * \ln(UVLO_{SET\_POINT}/4)$

## 6.2 输出过流

MCP19118/19 具有逐周期峰值电流限制功能。通过监视 OCIF 中断标志，可以实现定制过流故障处理。

要检测输出过流，MCP19118/19 会在上桥臂 MOSFET 导通时检测其上的压降。利用提供的前沿消隐功能，可以在给定时间内屏蔽过流测量。这有助于避免错误的过流读数。

检测到输出过流时，OCIF 标志置 1，上桥臂驱动信号立即终止。在未实现任何定制过流处理的情况下，上桥臂驱动信号将在下一个时钟周期开始时拉为高电平。如果过流条件仍存在，上桥臂驱动信号会再次终止。

必须用软件将 OCIF 中断标志清零。但是，如果未出现不存在过流条件的后续开关周期，硬件会立即将 OCIF 中断标志置 1。

OCCON 寄存器中包含用于配置输出过流限制和前沿消隐量的位（见[寄存器 6-2](#)）。

必须将 OCCON<OCEN> 位置 1 以使能输出过流电路。

|                                                                           |
|---------------------------------------------------------------------------|
| <b>注：</b> 当有中断条件产生时，无论 INTCN 寄存器的相应允许位或全局中断允许位（GIE）的状态如何，OCIF 中断标志位都将置 1。 |
|---------------------------------------------------------------------------|

**寄存器 6-2:      OCCON: 输出过流控制寄存器**

| R/W-0 | R/W-x  | R/W-x  | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x |
|-------|--------|--------|-------|-------|-------|-------|-------|
| OCEN  | OCLEB1 | OCLEB0 | OOC4  | OOC3  | OOC2  | OOC1  | OOC0  |
| bit 7 |        |        |       |       |       |       | bit 0 |

**图注:**

R = 可读位

W = 可写位

U = 未实现位, 读为0

-n = POR时的值

1 = 置1

0 = 清零

x = 未知

**bit 7      OCEN: 输出过流DAC控制位**

1 = 使能输出过流DAC

0 = 禁止输出过流DAC

**bit 6-5      OCLEB<1:0>: 前沿消隐**

00 = 114 ns 消隐

01 = 213 ns 消隐

10 = 400 ns 消隐

11 = 780 ns 消隐

**bit 4-0      OOC<4:0>: 输出过流配置位**

00000 = 160 mV 压降

00001 = 175 mV 压降

00010 = 190 mV 压降

00011 = 205 mV 压降

00100 = 220 mV 压降

00101 = 235 mV 压降

00110 = 250 mV 压降

00111 = 265 mV 压降

01000 = 280 mV 压降

01001 = 295 mV 压降

01010 = 310 mV 压降

01011 = 325 mV 压降

01100 = 340 mV 压降

01101 = 355 mV 压降

01110 = 370 mV 压降

01111 = 385 mV 压降

10000 = 400 mV 压降

10001 = 415 mV 压降

10010 = 430 mV 压降

10011 = 445 mV 压降

10100 = 460 mV 压降

10101 = 475 mV 压降

10110 = 490 mV 压降

10111 = 505 mV 压降

11000 = 520 mV 压降

11001 = 535 mV 压降

11010 = 550 mV 压降

11011 = 565 mV 压降

11100 = 580 mV 压降

11101 = 595 mV 压降

11110 = 610 mV 压降

11111 = 625 mV 压降

6.3 电流检测交流增益

电感上测量的电流是经过+I<sub>SEN</sub>与-I<sub>SEN</sub>之间连接的电容（C<sub>S</sub>）平均处理的方波。这一极小的电压加纹波可被电流检测交流增益电路放大。增益量由CSGSCON寄存器控制。

寄存器 6-3: CSGSCON: 电流检测交流增益控制寄存器

|       |       |       |       |       |       |       |       |
|-------|-------|-------|-------|-------|-------|-------|-------|
| U-0   | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x |
| —     | 保留    | 保留    | 保留    | CSGS3 | CSGS2 | CSGS1 | CSGS0 |
| bit 7 |       |       |       |       |       |       | bit 0 |

|             |         |              |        |
|-------------|---------|--------------|--------|
| 图注:         |         |              |        |
| R = 可读位     | W = 可写位 | U = 未实现位，读为0 |        |
| -n = POR时的值 | 1 = 置1  | 0 = 清零       | x = 未知 |

|         |                                      |
|---------|--------------------------------------|
| bit 7   | 未实现：读为0                              |
| bit 6-4 | 保留                                   |
| bit 3-0 | <b>CSGS&lt;3:0&gt;</b> : 电流检测交流增益设置位 |
|         | 0000 = 0 dB                          |
|         | 0001 = 1.0 dB                        |
|         | 0010 = 2.5 dB                        |
|         | 0011 = 4.0 dB                        |
|         | 0100 = 5.5 dB                        |
|         | 0101 = 7.0 dB                        |
|         | 0110 = 8.5 dB                        |
|         | 0111 = 10.0 dB                       |
|         | 1000 = 11.5 dB                       |
|         | 1001 = 13.0 dB                       |
|         | 1010 = 14.5 dB                       |
|         | 1011 = 16.0 dB                       |
|         | 1100 = 17.5 dB                       |
|         | 1101 = 19.0 dB                       |
|         | 1110 = 20.5 dB                       |
|         | 1111 = 22.0 dB                       |

## 6.4 电流检测直流增益

直流增益可添加到检测到的电感电流中以允许被ADC读取。添加的直流增益量由CSDGCON寄存器控制。

在一些多相系统中，可能同样需要将直流增益添加到控制环路使用的电流检测信号中，以应对器件和元件差异。CSDGEN位确定是否将得到的电流检测信号添加回交流电流信号中（见寄存器6-4）。如果将CSDGEN位清零，仍然可以添加直流增益，但得到的信号不会添加回交流电流信号中。

寄存器 6-4: CSDGCON: 电流检测直流增益控制寄存器

| R/W-0  | U-0 | U-0 | U-0 | R/W-x | R/W-x | R/W-x | R/W-x |
|--------|-----|-----|-----|-------|-------|-------|-------|
| CSDGEN | —   | —   | —   | 保留    | CSDG2 | CSDG1 | CSDG0 |
| bit 7  |     |     |     | bit 0 |       |       |       |

图注:

R = 可读位

W = 可写位

U = 未实现位，读为0

-n = POR时的值

1 = 置1

0 = 清零

x = 未知

|         |                                                                                                                                                                             |
|---------|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| bit 7   | <b>CSDGEN:</b> 电流检测直流增益使能位<br>1 = 在控制环路中使用直流增益电流检测信号<br>0 = 仅由ADC读取直流增益电流检测信号                                                                                               |
| bit 6-4 | <b>未实现:</b> 读为0                                                                                                                                                             |
| bit 3   | <b>保留</b>                                                                                                                                                                   |
| bit 2-0 | <b>CSDG&lt;2:0&gt;:</b> 电流检测直流增益设置位<br>000 = 19.5 dB<br>001 = 21.8 dB<br>010 = 24.1 dB<br>011 = 26.3 dB<br>100 = 28.6 dB<br>101 = 30.9 dB<br>110 = 33.2 dB<br>111 = 35.7 dB |

6.5 零电流电压

在多相系统中，可能需要为检测到的电感电流提供一些偏移。VZCCON 寄存器可用于在检测到的电流中提供正或负偏移。通常，VZCCON 将设置为0x80h，对应于检测到的以1.45V 为中心的电感电流。但是，通过调节VZCCON 寄存器，此中心电压每步可以上移或下移约3.28 mV。

寄存器 6-5: VZCCON: 零电流控制寄存器电压

|          |       |       |       |       |       |       |       |       |
|----------|-------|-------|-------|-------|-------|-------|-------|-------|
| R/W-x    | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x |       |
| VZC<7:0> |       |       |       |       |       |       |       |       |
| bit 7    |       |       |       |       |       |       |       | bit 0 |

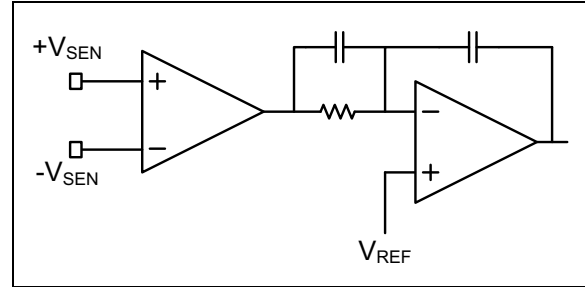
|             |         |              |        |
|-------------|---------|--------------|--------|
| 图注:         |         |              |        |
| R = 可读位     | W = 可写位 | U = 未实现位，读为0 |        |
| -n = POR时的值 | 1 = 置1  | 0 = 清零       | x = 未知 |

|         |                          |
|---------|--------------------------|
| bit 7-0 | VZC<7:0>: 零电流设置电压位       |
|         | 00000000 = -420.00 mV 偏移 |
|         | 00000001 = -416.72 mV 偏移 |
|         | •                        |
|         | •                        |
|         | •                        |
|         | 10000000 = 0 mV 偏移       |
|         | •                        |
|         | •                        |
|         | •                        |
|         | 11111110 = +413.12 mV 偏移 |
|         | 11111111 = +416.40 mV 偏移 |

## 6.6 补偿设置

MCP19118/19使用峰值电流模式控制架构。控制参考用于直接调节转换器的峰值电流。内部电流环路基本上会将电感转变为电压控制的电流源。这将控制到输出传递函数简化为简单的单点电流源（为电容馈电）模型。整个环路所需的响应可通过适当放置补偿零点频率和增益来调节。图6-1显示了内部补偿的简化图。关于可调节的零点频率和增益设置，请参见寄存器6-6。

图6-1： 简化的补偿网络



寄存器6-6： CMPZCON： 补偿设置控制寄存器

| R/W-x  | R/W-x  | R/W-x  | R/W-x  | R/W-x  | R/W-x  | R/W-x  | R/W-x  |
|--------|--------|--------|--------|--------|--------|--------|--------|
| CMPZF3 | CMPZF2 | CMPZF1 | CMPZF0 | CMPZG3 | CMPZG2 | CMPZG1 | CMPZG0 |
| bit 7  |        |        |        |        |        |        | bit 0  |

### 图注：

R = 可读位

W = 可写位

U = 未实现位，读为0

-n = POR时的值

1 = 置1

0 = 清零

x = 未知

bit 7-4

**CMPZF<3:0>**： 补偿零点频率设置位

0000 = 1500 Hz

0001 = 1850 Hz

0010 = 2300 Hz

0011 = 2840 Hz

0100 = 3460 Hz

0101 = 4300 Hz

0110 = 5300 Hz

0111 = 6630 Hz

1000 = 8380 Hz

1001 = 9950 Hz

1010 = 12200 Hz

1011 = 14400 Hz

1100 = 18700 Hz

1101 = 23000 Hz

1110 = 28400 Hz

1111 = 35300 Hz

bit 3-0

**CMPZG<3:0>**： 补偿增益设置位

0000 = 36.15 dB

0001 = 33.75 dB

0010 = 30.68 dB

0011 = 28.43 dB

0100 = 26.10 dB

0101 = 23.81 dB

0110 = 21.44 dB

0111 = 19.10 dB

1000 = 16.78 dB

1001 = 14.32 dB

1010 = 12.04 dB

1011 = 9.54 dB

1100 = 7.23 dB

1101 = 4.61 dB

1110 = 2.28 dB

1111 = 0.00 dB

6.7 斜率补偿

将负电压斜率添加到误差放大器的输出中。这样可避免在以下情况下发生次谐波不稳定：

- 1. 工作占空比大于 50%
- 2. 占空比发生较大变化。

添加到误差放大器输出中的负斜率大小由寄存器6-7控制。

将ABECON<SLCPBY>位置 1 可启用斜率补偿。

寄存器 6-7: SLP CRCON: 斜率补偿斜坡控制寄存器

|       |       |       |       |       |       |       |       |
|-------|-------|-------|-------|-------|-------|-------|-------|
| R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x |
| SLPG3 | SLPG2 | SLPG1 | SLPG0 | SLPS3 | SLPS2 | SLPS1 | SLPS0 |
| bit 7 |       |       |       |       |       |       | bit 0 |

图注:

|              |         |                |
|--------------|---------|----------------|
| R = 可读位      | W = 可写位 | U = 未实现位, 读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零         |
|              |         | x = 未知         |

|         |                                                  |
|---------|--------------------------------------------------|
| bit 7-4 | <b>SLPG&lt;3:0&gt;:</b> 斜率补偿幅值配置位                |
|         | 0000 = 0.017 V <sub>PK-PK</sub> , 在 50% 占空比波形下测量 |
|         | 0001 = 0.022 V <sub>PK-PK</sub> , 在 50% 占空比波形下测量 |
|         | 0010 = 0.030 V <sub>PK-PK</sub> , 在 50% 占空比波形下测量 |
|         | 0011 = 0.040 V <sub>PK-PK</sub> , 在 50% 占空比波形下测量 |
|         | 0100 = 0.053 V <sub>PK-PK</sub> , 在 50% 占空比波形下测量 |
|         | 0101 = 0.070 V <sub>PK-PK</sub> , 在 50% 占空比波形下测量 |
|         | 0110 = 0.094 V <sub>PK-PK</sub> , 在 50% 占空比波形下测量 |
|         | 0111 = 0.125 V <sub>PK-PK</sub> , 在 50% 占空比波形下测量 |
|         | 1000 = 0.170 V <sub>PK-PK</sub> , 在 50% 占空比波形下测量 |
|         | 1001 = 0.220 V <sub>PK-PK</sub> , 在 50% 占空比波形下测量 |
|         | 1010 = 0.300 V <sub>PK-PK</sub> , 在 50% 占空比波形下测量 |
|         | 1011 = 0.400 V <sub>PK-PK</sub> , 在 50% 占空比波形下测量 |
|         | 1100 = 0.530 V <sub>PK-PK</sub> , 在 50% 占空比波形下测量 |
|         | 1101 = 0.700 V <sub>PK-PK</sub> , 在 50% 占空比波形下测量 |
|         | 1110 = 0.940 V <sub>PK-PK</sub> , 在 50% 占空比波形下测量 |
|         | 1111 = 1.250 V <sub>PK-PK</sub> , 在 50% 占空比波形下测量 |

|         |                                        |
|---------|----------------------------------------|
| bit 3-0 | <b>SLPS&lt;3:0&gt;:</b> 斜率补偿 ΔV/Δt 配置位 |
|---------|----------------------------------------|

6.7.1 SLPS<3:0> 配置

SLPS<3:0> 位直接控制所添加斜坡的 ΔV/Δt。应根据以下公式设置该字节, 使其与开关频率成比例:

公式 6-1:

$$n = \left( \frac{F_{SW}}{100,000} \right) - 1$$

其中:

F<sub>SW</sub> = 器件开关频率

n = SLPS<3:0> 的等值小数

6.7.2 SLPG<3:0> 配置

SLPG<3:0> 位控制所添加斜坡的幅值。上面列出的值对应于 50% 占空比波形, 并且仅当 SLPS<3:0> 位的设置符合公式 6-1 时才为真。如果需要较小幅值, 可将 SLPS<3:0> 位调节为较低的开关频率。



## 6.8 主器件误差信号增益

**注：** SLVGNCON 寄存器在多相从器件中配置。

在多相系统中工作时，所有从器件都会将主器件的误差放大器的输出用作控制信号。必须平衡所有相中的电流以使所有相都保持相同的温度。元件容差使这种平衡非常困难。每个从器件都可以根据 SLVGNCON 寄存器的设置增强或减弱主器件的误差信号。

**寄存器 6-8: SLVGNCON: 主器件误差信号输入增益控制寄存器**

| U-0   | U-0 | U-0 | R/W-x      | R/W-x | R/W-x | R/W-x | R/W-x |
|-------|-----|-----|------------|-------|-------|-------|-------|
| —     | —   | —   | SLVGN<4:0> |       |       |       |       |
| bit 7 |     |     |            |       |       |       | bit 0 |

**图注：**

R = 可读位

W = 可写位

U = 未实现位，读为0

-n = POR时的值

1 = 置1

0 = 清零

x = 未知

bit 7-5 **未实现：** 读为0

bit 4-0 **SLVGN<4:0>:** 主器件误差信号增益位

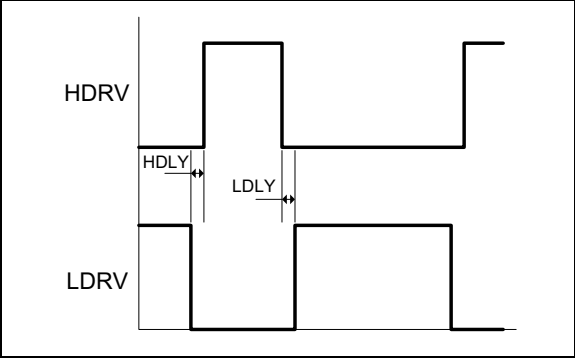
|       |           |
|-------|-----------|
| 00000 | = -3.3 dB |
| 00001 | = -3.1 dB |
| 00010 | = -2.9 dB |
| 00011 | = -2.7 dB |
| 00100 | = -2.5 dB |
| 00101 | = -2.3 dB |
| 00110 | = -2.1 dB |
| 00111 | = -1.9 dB |
| 01000 | = -1.7 dB |
| 01001 | = -1.4 dB |
| 01010 | = -1.2 dB |
| 01011 | = -1.0 dB |
| 01100 | = -0.8 dB |
| 01101 | = -0.6 dB |
| 01110 | = -0.4 dB |
| 01111 | = -0.2 dB |
| 10000 | = 0.0 dB  |
| 10001 | = 0.2 dB  |
| 10010 | = 0.4 dB  |
| 10011 | = 0.7 dB  |
| 10100 | = 0.9 dB  |
| 10101 | = 1.1 dB  |
| 10110 | = 1.3 dB  |
| 10111 | = 1.5 dB  |
| 11000 | = 1.7 dB  |
| 11001 | = 1.9 dB  |
| 11010 | = 2.1 dB  |
| 11011 | = 2.3 dB  |
| 11100 | = 2.6 dB  |
| 11101 | = 2.8 dB  |
| 11110 | = 3.0 dB  |
| 11111 | = 3.2 dB  |

6.9 MOSFET驱动器可编程死区

可单独配置上桥臂和下桥臂驱动信号的导通延时，这样便可使用不同的MOSFET和电路板布线来构造最优系统。请参见图6-2。

将PE1<HDLYBY>和PE1<LDLYBY>位置1可分别使能上桥臂延时和下桥臂延时。所添加的延时量由DEADCON寄存器控制。更多信息，请参见寄存器6-9。

图6-2: MOSFET驱动器死区



寄存器6-9: DEADCON: 驱动器死区控制寄存器

|       |       |       |       |       |       |       |       |
|-------|-------|-------|-------|-------|-------|-------|-------|
| R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x |
| HDLY3 | HDLY2 | HDLY1 | HDLY0 | LDLY3 | LDLY2 | LDLY1 | LDLY0 |
| bit 7 |       |       |       |       |       |       | bit 0 |

图注:

R = 可读位

W = 可写位

U = 未实现位，读为0

-n = POR时的值

1 = 置1

0 = 清零

x = 未知

- bit 7-4
- HDLY<3:0>: 上桥臂死区配置位

0000 = 11 ns 延时

0001 = 15 ns 延时

0010 = 19 ns 延时

0011 = 23 ns 延时

0100 = 27 ns 延时

0101 = 31 ns 延时

0110 = 35 ns 延时

0111 = 39 ns 延时

1000 = 43 ns 延时

1001 = 47 ns 延时

1010 = 51 ns 延时

1011 = 55 ns 延时

1100 = 59 ns 延时

1101 = 63 ns 延时

1110 = 67 ns 延时

1111 = 71 ns 延时
- bit 3-0
- LDLY<3:0>: 下桥臂死区配置位

0000 = 4 ns 延时

0001 = 8 ns 延时

0010 = 12 ns 延时

0011 = 16 ns 延时

0100 = 20 ns 延时

0101 = 24 ns 延时

0110 = 28 ns 延时

0111 = 32 ns 延时

1000 = 36 ns 延时

1001 = 40 ns 延时

1010 = 44 ns 延时

1011 = 48 ns 延时

1100 = 52 ns 延时

1101 = 56 ns 延时

1110 = 60 ns 延时

1111 = 64 ns 延时

## 6.10 输出电压配置

两个寄存器控制误差放大器参考电压。首先以 15 mV 为步长粗略设置参考电压，然后在粗略设置的基础上以 0.82 mV 为步长进行精细调节（见寄存器 6-10 和寄存器 6-11）。利用输出与 +V<sub>SEN</sub> 引脚之间连接的分压器，可以获得更高的输出电压。必须注意的是，应确保所有引脚上的最大电压额定值符合规定。

**注：** OVFCN<VOUTEN> 位必须置 1 以使能输出电压设置寄存器。

### 寄存器 6-10: OVCCON: 输出电压设定值粗略控制寄存器

| R/W-0    | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
|----------|-------|-------|-------|-------|-------|-------|-------|
| OVC<7:0> |       |       |       |       |       |       |       |
| bit 7    |       |       |       | bit 0 |       |       |       |

#### 图注:

R = 可读位

W = 可写位

U = 未实现位，读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 7-0 **OVC<7:0>**: 输出电压设定值粗略配置位

$$OVC<7:0> = (V_{OUT}/0.0158) - 1^{(1)}$$

**注 1:** OVC<7:0> 公式的单位为伏特。

### 寄存器 6-11: OVFCN: 输出电压设定值精细控制寄存器

| R/W-0  | U-0 | U-0 | R/W-0    | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
|--------|-----|-----|----------|-------|-------|-------|-------|
| VOUTEN | —   | —   | OVF<4:0> |       |       |       |       |
| bit 7  |     |     |          | bit 0 |       |       |       |

#### 图注:

R = 可读位

W = 可写位

U = 未实现位，读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 7 **VOUTEN**: 输出电压 DAC 使能位

1 = 使能输出电压 DAC

0 = 禁止输出电压 DAC

bit 6-5 **未实现**: 读为 0

bit 4-0 **OVF<4:0>**: 输出电压设定值精细配置位

$$OVF<4:0> = (V_{OUT} - V_{OUT\_COARSE})/0.0008^{(1)}$$

**注 1:** OVF<4:0> 公式的单位为伏特。

6.11 输出欠压

监视输出电压，如果输出电压低于输出欠压阈值，UVIF标志置1。必须用软件将该标志清零。更多信息，请参见第15.3.1.4节“PIR2寄存器”。

输出欠压阈值由OUVCON寄存器控制。

寄存器6-12: OUVCON: 输出欠压检测电平控制寄存器

|          |       |       |       |       |       |       |       |
|----------|-------|-------|-------|-------|-------|-------|-------|
| R/W-x    | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x |
| OUV<7:0> |       |       |       |       |       |       |       |
| bit 7    |       |       |       |       |       |       | bit 0 |

|             |         |              |        |
|-------------|---------|--------------|--------|
| 图注:         |         |              |        |
| R = 可读位     | W = 可写位 | U = 未实现位，读为0 |        |
| -n = POR时的值 | 1 = 置1  | 0 = 清零       | x = 未知 |

bit 7-0 OUV<7:0>: 输出欠压检测电平配置位  
OUV<7:0> = (VOUT\_UV\_Detect\_Level)/0.015<sup>(1)</sup>

注 1: OUV<7:0> 公式的单位为伏特。

6.12 输出过压

监视输出电压，如果输出电压高于输出过压阈值，OVIF标志置1。必须用软件将该标志清零。更多信息，请参见第15.3.1.4节“PIR2寄存器”。

输出过压阈值由OOVCON寄存器控制。

寄存器6-13: OOVCON: 输出过压检测电平控制寄存器

|          |       |       |       |       |       |       |       |
|----------|-------|-------|-------|-------|-------|-------|-------|
| R/W-x    | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x |
| OOV<7:0> |       |       |       |       |       |       |       |
| bit 7    |       |       |       |       |       |       | bit 0 |

|             |         |              |        |
|-------------|---------|--------------|--------|
| 图注:         |         |              |        |
| R = 可读位     | W = 可写位 | U = 未实现位，读为0 |        |
| -n = POR时的值 | 1 = 置1  | 0 = 清零       | x = 未知 |

bit 7-0 OOV<7:0>: 输出过压检测电平配置位  
OOV<7:0> = (VOUT\_OV\_Detect\_Level)/0.015<sup>(1)</sup>

注 1: OOV<7:0> 公式的单位为伏特。

## 6.13 模拟外设控制

MCP19118/19 具有各种模拟外设。这些外设可配置为允许定制操作。更多信息，请参见 [寄存器 6-14](#)。

### 6.13.1 二极管仿真模式

MCP19118/19 可在二极管仿真模式或同步整流模式下工作。在二极管仿真模式下工作时，LDRV 信号会在下桥臂 MOSFET 上的电压接近 0V 时终止。当电感电流接近 0A 时，满足该条件。HDRV 和 LDRV 信号均为低电平，直到下一个开关周期开始。此时，HDRV 信号拉为高电平，同时导通上桥臂 MOSFET。

在同步整流模式下工作时，LDRV 信号保持高电平，直到下一个开关周期开始。此时，HDRV 信号拉为高电平，同时导通上桥臂 MOSFET。

PE1<DECON> 位控制 MCP19118/19 的工作模式。

### 6.13.2 上桥臂驱动能力

上桥臂驱动器的峰值拉电流和灌电流可配置为 1A 拉/灌电流或 2A 拉/灌电流。PE1<DVRSTR> 位决定上桥臂驱动能力。

### 6.13.3 MOSFET 驱动器死区

如 [第 6.9 节“MOSFET 驱动器可编程死区”](#) 中所述，MOSFET 驱动器死区可以调节。要使能死区设置，必须将相应旁路位清零。PE1<HDLYBY> 和 PE1<LDLYBY> 控制延时电路。将相应位清零即允许将 DEADCON 寄存器编程的死区添加到相应的导通边沿。

### 6.13.4 输出电压检测上拉/下拉

通过将 PE1<PUEN> 位置 1 可配置 +V<sub>SEN</sub> 引脚上的高阻抗上拉。置 1 时，+V<sub>SEN</sub> 引脚在内部上拉至 V<sub>DD</sub>。

通过将 PE1<PDEN> 位置 1 可配置 -V<sub>SEN</sub> 引脚上的高阻抗下拉。置 1 时，-V<sub>SEN</sub> 引脚在内部下拉至地。

### 6.13.5 输出欠压加速器

MCP19118/19 具有额外的控制电路，可以快速响应输出欠压条件。该电路的使能由 PE1<UVTEE> 位处理。该位置 1 时，MCP19118/19 通过将 HDRV 和 LDRV 信号设置为低电平并同时关断上桥臂和下桥臂 MOSFET 来响应输出欠压条件。

### 6.13.6 输出过压加速器

MCP19118/19 具有额外的控制电路，可以快速响应输出过压条件。该电路的使能由 PE1<OVTEE> 位处理。该位置 1 时，MCP19118/19 通过将 HDRV 和 LDRV 信号设置为低电平并同时关断上桥臂和下桥臂 MOSFET 来响应输出过压条件。

# MCP19118/19

寄存器6-14: PE1: 模拟外设使能1控制寄存器

|       |        |        |        |       |       |       |       |
|-------|--------|--------|--------|-------|-------|-------|-------|
| R/W-0 | R/W-0  | R/W-0  | R/W-0  | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| DECON | DVRSTR | HDLYBY | LDLYBY | PDEN  | PUEN  | UVTEE | OVTEE |
| bit 7 |        |        |        |       |       | bit 0 |       |

|             |         |               |        |
|-------------|---------|---------------|--------|
| 图注:         |         |               |        |
| R = 可读位     | W = 可写位 | U = 未实现位, 读为0 |        |
| -n = POR时的值 | 1 = 置1  | 0 = 清零        | x = 未知 |

- bit 7

**DECON:** 二极管仿真模式位  
1 = 使能二极管仿真模式  
0 = 使能同步整流模式
- bit 6

**DVRSTR:** 上桥臂驱动能力配置位  
1 = 上桥臂 1A 拉/灌电流驱动能力  
0 = 上桥臂 2A 拉/灌电流驱动能力
- bit 5

**HDLYBY:** 上桥臂死区旁路位  
1 = 使能上桥臂死区旁路  
0 = 禁止上桥臂死区旁路
- bit 4

**LDLYBY:** 下桥臂死区旁路位  
1 = 使能下桥臂死区旁路  
0 = 禁止下桥臂死区旁路
- bit 3

**PDEN:** -V<sub>SEN</sub> 弱下拉使能位  
1 = 使能 -V<sub>SEN</sub> 弱下拉  
0 = 禁止 -V<sub>SEN</sub> 弱下拉
- bit 2

**PUEN:** +V<sub>SEN</sub> 弱上拉使能位  
1 = 使能 +V<sub>SEN</sub> 弱上拉  
0 = 禁止 +V<sub>SEN</sub> 弱上拉
- bit 1

**UVTEE:** 输出欠压加速器使能位  
1 = 使能输出欠压加速器  
0 = 禁止输出欠压加速器
- bit 0

**OVTEE:** 输出过压加速器使能位  
1 = 使能输出过压加速器  
0 = 禁止输出过压加速器

## 6.14 模拟模块使能控制

可使能或禁止各种模拟电路模块，如[寄存器6-15](#)所示。附加使能位位于ATSTCON寄存器中。

### 6.14.1 输出过压使能

通过将ABECON<OVDCEN>位置1使能输出过压。将此位清零会禁止输出过压电路并使OOVCON寄存器中的设置被忽略。

### 6.14.2 输出欠压使能

通过将ABECON<UVDCEN>位置1使能输出欠压。将此位清零会禁止输出欠压电路并使OUVCON寄存器中的设置被忽略。

### 6.14.3 相对效率测量控制

[第10.0节“相对效率测量”](#)介绍了用于测量系统相对效率的步骤。将ABECON<MEASEN>位置1可启动相对测量。

### 6.14.4 斜率补偿控制

通过将ABECON<SLCPBY>位置1可旁路[寄存器6-7](#)中描述的斜率补偿。正常工作期间，该位始终置1。

### 6.14.5 电流测量控制

峰值电流测量电路由ABECON<CRTMEN>位控制。此位置1可使能电流测量电路。正常工作期间，该位将置1。

### 6.14.6 内部温度测量控制

可使用ADC测量硅片的内部温度。要使能内部温度测量电路，必须将ABECON<TMPSEN>位置1。

### 6.14.7 相对效率电路控制

[第10.0节“相对效率测量”](#)介绍了用于测量系统相对效率的步骤。将ABECON<RECIREN>位置1可使能相对效率测量电路。

### 6.14.8 信号链控制

将ABECON<PATHEN>位置1可使能电压控制路径。正常工作期间，该位置1。

# MCP19118/19

寄存器 6-15:      **ABECON:** 模拟模块使能控制寄存器

|         |        |        |        |        |        |         |        |
|---------|--------|--------|--------|--------|--------|---------|--------|
| R/W-0   | R/W-0  | R/W-0  | R/W-0  | R/W-0  | R/W-0  | R/W-0   | R/W-0  |
| OVDCEEN | UVDCEN | MEASEN | SLCPBY | CRTMEN | TMPSEN | RECIREN | PATHEN |
| bit 7   |        |        |        |        |        |         | bit 0  |

|             |         |              |        |
|-------------|---------|--------------|--------|
| 图注:         |         |              |        |
| R = 可读位     | W = 可写位 | U = 未实现位，读为0 |        |
| -n = POR时的值 | 1 = 置1  | 0 = 清零       | x = 未知 |

- bit 7

**OVDCEEN:** 输出过压DAC控制位  
1 = 使能输出过压DAC  
0 = 禁止输出过压DAC
- bit 6

**UVDCEN:** 输出欠压DAC控制位  
1 = 使能输出欠压DAC  
0 = 禁止输出欠压DAC
- bit 5

**MEASEN:** 相对效率测量控制位  
1 = 启动相对效率测量  
0 = 相对效率测量未进行
- bit 4

**SLCPBY:** 斜率补偿旁路控制位  
1 = 禁止斜率补偿  
0 = 使能斜率补偿
- bit 3

**CRTMEN:** 电流测量电路控制位  
1 = 使能电流测量电路  
0 = 禁止电流测量电路
- bit 2

**TMPSEN:** 内部温度传感器控制位  
1 = 使能内部温度传感器电路  
0 = 禁止内部温度传感器电路
- bit 1

**RECIREN:** 相对效率电路控制位  
1 = 使能相对效率测量电路  
0 = 禁止相对效率测量电路
- bit 0

**PATHEN:** 信号链电路控制位  
1 = 使能信号链电路  
0 = 禁止信号链电路



## 7.0 典型性能曲线

注：以下图表为基于有限数量样本的统计结果，仅供参考。所列出的性能特性未经测试，我们不做保证。一些图表中列出的数据可能超出规定的工作范围（例如，超出了规定的电源范围），因此不在担保范围内。

注：除非另外说明，否则  $V_{IN} = 12V$ ， $F_{SW} = 300\text{ kHz}$ ， $T_A = +25^\circ\text{C}$ 。

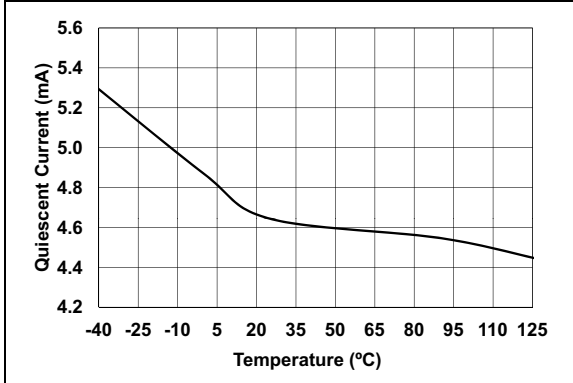


图7-1:  $I_Q$ —温度曲线

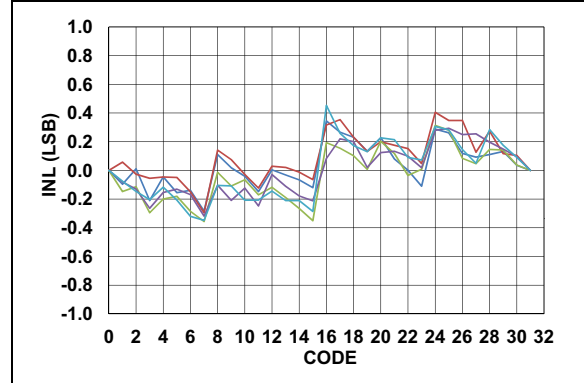


图7-4: OVFCN DAC INL—代码和温度曲线 (-40°C 至+125°C)

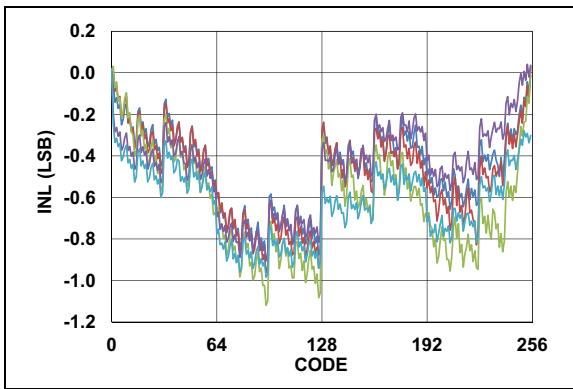


图7-2: OVCCN DAC INL—代码和温度曲线 (-40°C 至+125°C)

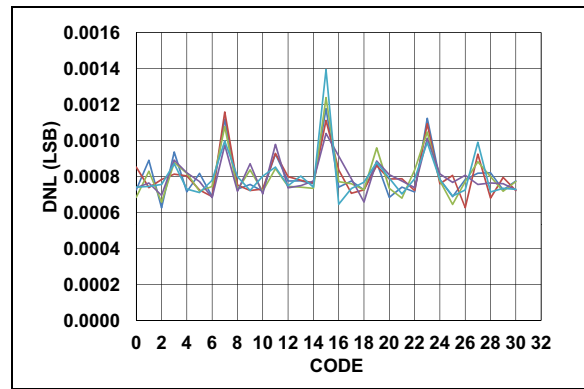


图7-5: OVFCN DAC DNL—代码和温度曲线 (-40°C 至+125°C)

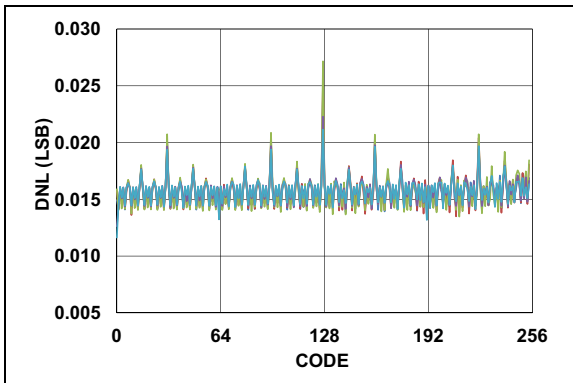


图7-3: OVCCN DAC DNL—代码和温度曲线 (-40°C 至+125°C)

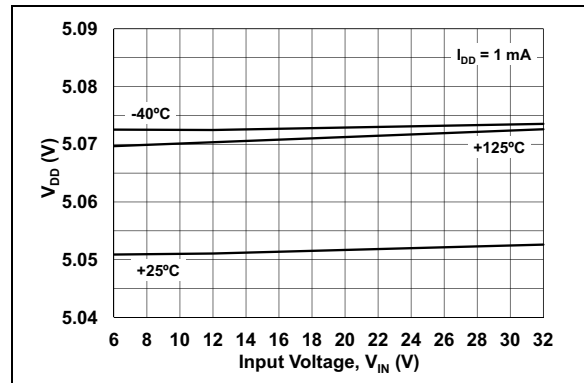


图7-6:  $V_{DD}$ —输入电压曲线

# MCP19118/19

注：除非另外说明，否则  $V_{IN} = 12V$ ,  $F_{SW} = 300\text{ kHz}$ ,  $T_A = +25^\circ\text{C}$ 。

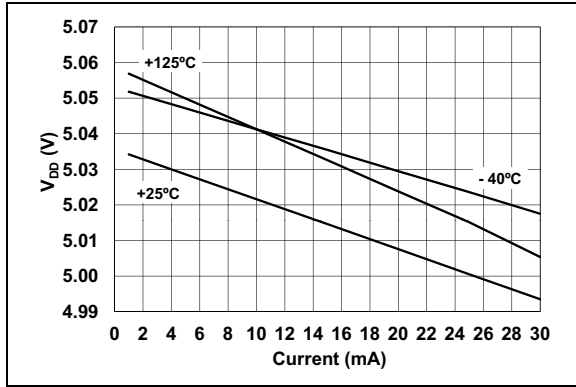


图7-7:  $V_{DD}$ —输出电流曲线

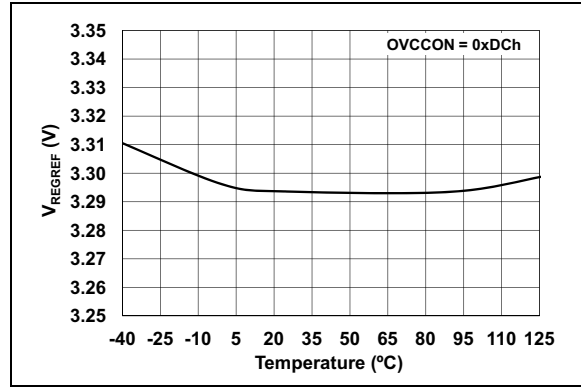


图7-10:  $V_{REGREF}$ —温度曲线  
( $V_{REGREF} = 3.3V$ )

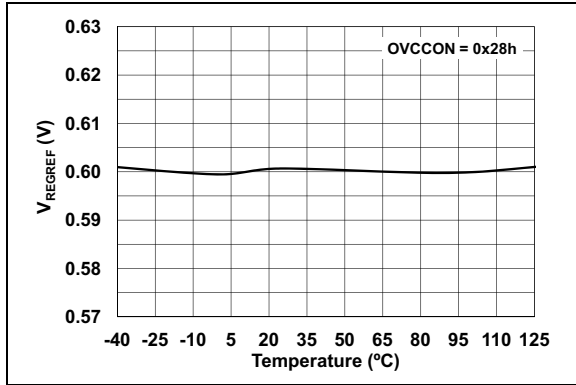


图7-8:  $V_{REGREF}$ —温度曲线  
( $V_{REGREF} = 0.6V$ )

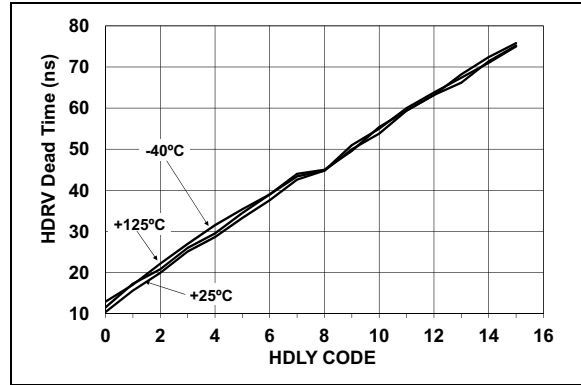


图7-11: HDRV 死区—HDLY 代码曲线

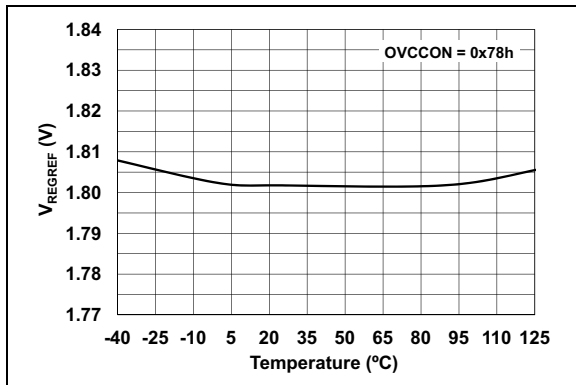


图7-9:  $V_{REGREF}$ —温度曲线  
( $V_{REGREF} = 1.8V$ )

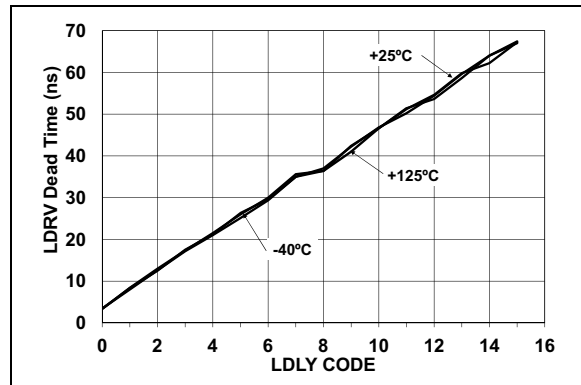


图7-12: LDRV 死区—LDLY 代码曲线

注：除非另外说明，否则  $V_{IN} = 12V$ ， $F_{SW} = 300\text{ kHz}$ ， $T_A = +25^\circ\text{C}$ 。

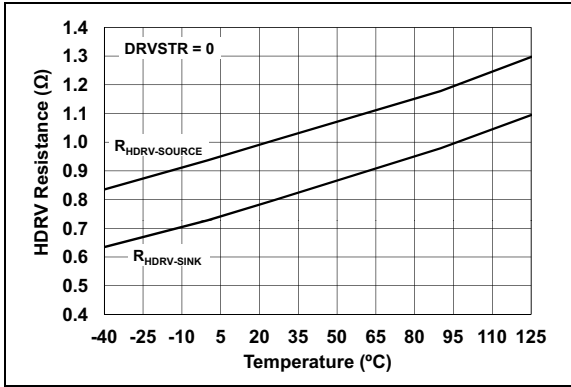


图7-13: HDRV  $R_{DS(on)}$ —温度曲线

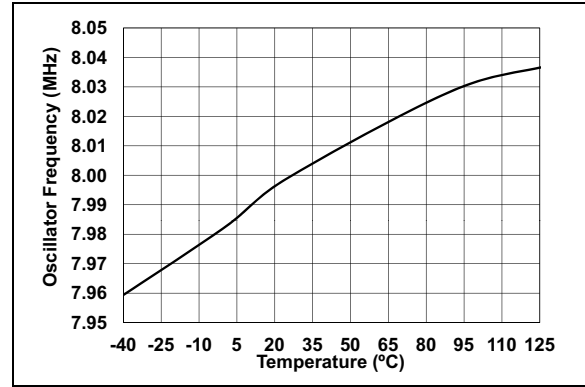


图7-16: 振荡器频率—温度曲线

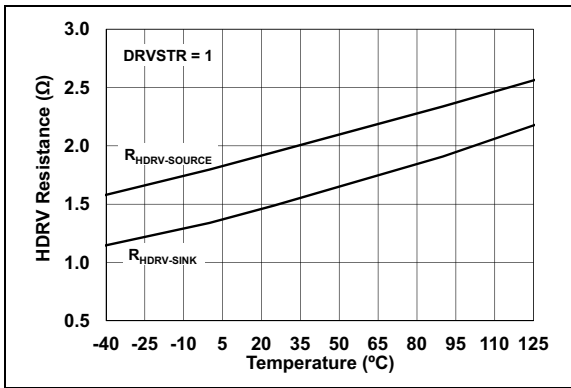


图7-14: HDRV  $R_{DS(on)}$ —温度曲线

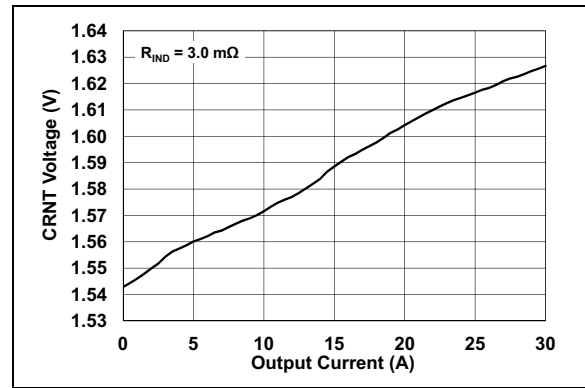


图7-17: CRNT 电压—输出电流曲线

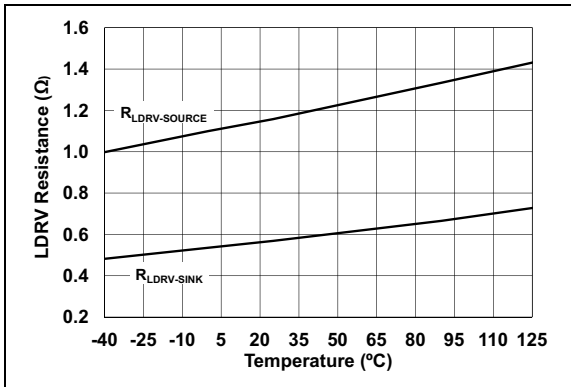


图7-15: LDRV  $R_{DS(on)}$ —温度曲线

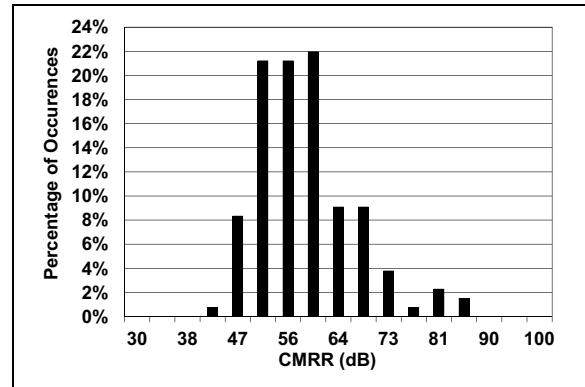


图7-18: 远程检测放大器CMRR

注:

## 8.0 系统基准测试

为简化系统设计和基准测试，MCP19118/19 系列器件提供了一个多路开关，用于输出不同的内部模拟信号。这些信号可通过单位增益缓冲器在 GPA0 引脚上测量。GPA0 引脚的配置控制位于 ATSTCON 寄存器中。

单位增益缓冲器输出上存在的信号控制位于 BUFFCON 寄存器中。

## 8.1 模拟基准测试控制

### 8.1.1 ATSTCON 寄存器

ATSTCON 寄存器包含用于禁止 MOSFET 驱动器以及将 GPA0 引脚配置为单位增益缓冲器输出的位。

**注 1:** DRVDIS 位复位为 1，这样在复位后，上桥臂和下桥臂驱动器处于已知状态。此位必须用软件清零以便正常工作。

**2:** 为确保正常工作，bit 7 必须始终置 1。

**寄存器 8-1: ATSTCON: 模拟基准测试控制寄存器**

| R/W-1 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0  | R/W-1  |
|-------|-----|-----|-----|-------|-------|--------|--------|
| 保留    | —   | —   | 保留  | HIDIS | LODIS | BNCHEN | DRVDIS |
| bit 7 |     |     |     |       |       |        | bit 0  |

**图注:**

R = 可读位

W = 可写位

U = 未实现位，读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

|         |                                                                                          |
|---------|------------------------------------------------------------------------------------------|
| bit 7   | <b>保留:</b> Bit 7 必须始终置 1。                                                                |
| bit 6-5 | <b>未实现:</b> 读为 0                                                                         |
| bit 4   | <b>保留</b>                                                                                |
| bit 3   | <b>HIDIS:</b> 上桥臂驱动器控制位<br>1 = 禁止上桥臂驱动器<br>0 = 使能上桥臂驱动器                                  |
| bit 2   | <b>LODIS:</b> 下桥臂驱动控制位<br>1 = 禁止下桥臂驱动器<br>0 = 使能下桥臂驱动器                                   |
| bit 1   | <b>BNCHEN:</b> GPA0 基准测试配置控制位<br>1 = GPA0 配置为模拟基准测试输出<br>0 = GPA0 配置为正常工作                |
| bit 0   | <b>DRVDIS:</b> MOSFET 驱动器禁止控制位<br>1 = 上桥臂和下桥臂驱动器置为低电平，PHASE 引脚悬空<br>0 = 上桥臂和下桥臂驱动器置为正常工作 |

## 8.2 单位增益缓冲器

单位增益缓冲器模块在多相应用中以及基准测试模式下工作时使用。

当ATSTCON<BNCHEN>位置1时，器件处于基准测试模式，BUFFCON寄存器中的ASEL<4:0>位决定可在GPA0引脚上测量的内部模拟信号。

使用单位增益缓冲器测量信号时，必须将缓冲器失调电压添加到测得的信号中。出厂时测量的缓冲器失调电压可从存储单元2087h读取。更多信息，请参见[第11.1.1节“将程序存储器当作数据存储器读取”](#)。

**寄存器 8-2: BUFFCON: 单位增益缓冲器控制寄存器**

| R/W-0  | R/W-0  | R/W-0  | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
|--------|--------|--------|-------|-------|-------|-------|-------|
| MLTPH2 | MLTPH1 | MLTPH0 | ASEL4 | ASEL3 | ASEL2 | ASEL1 | ASEL0 |
| bit 7  |        |        |       |       |       |       | bit 0 |

图注:

R = 可读位

W = 可写位

U = 未实现位，读为0

-n = POR时的值

1 = 置1

0 = 清零

x = 未知

bit 7-5

**MLTPH<2:0>: 程序配置位**

000 = 器件设置为独立单元

001 = 器件设置为多输出主器件

010 = 器件设置为多输出从器件

011 = 器件设置为多相主器件

100 = 器件设置为多相从器件

bit 4-0

**ASEL<4:0>: 多路开关输出控制位**

00000 = 与电感中的电流成比例的电压

00001 = 误差放大器输出加斜率补偿，PWM比较器的输入

00010 = 斜率补偿电路的输入

00011 = 带隙参考

00100 = 输出参考电压

00101 = 经内部差分放大器的输出电压

00110 = 未实现

00111 = 与内部温度成比例的电压

01000 = 电流检测电路的内部地，请参见[第6.5节“零电流电压”](#)

01001 = 输出过压比较器参考电压

01010 = 输出欠压比较器参考电压

01011 = 误差放大器输出

01100 = 对于多相从器件，从主器件接收的误差放大器信号

01101 = 对于多相从器件，从主器件接收的带增益的误差信号，请参见[第6.8节“主器件误差信号增益”](#)

01110 = 经过1/13分压的 $V_{IN}$

01111 = 直流电感谷值电流

10000 = 未实现

•

•

•

11100 = 未实现

11101 = 过流参考电压

11110 = 未实现

11111 = 未实现

9.0 器件校准

只读存储器的地址单元2080h至208Fh中包含出厂校准数据。有关如何从这些存储单元中读取数据的信息，请参见第18.0节“闪存程序存储器控制”。

9.1 校准字1

存储单元2080h的DOV<3:0>位用于设置输出电压远程检测差分放大器的失调校准。固件必须读取这些值并将其写入DOVCAL寄存器才能实现正确校准。

存储单元2080h的FCAL<6:0>位用于设置内部振荡器校准。固件必须读取这些值并将其写入OSCCAL寄存器才能实现正确校准。

寄存器9-1: CALWD1: 校准字1寄存器

|        |     |          |       |       |       |
|--------|-----|----------|-------|-------|-------|
| U-0    | U-0 | R/P-1    | R/P-1 | R/P-1 | R/P-1 |
| —      | —   | DOV<3:0> |       |       |       |
| bit 13 |     | bit 8    |       |       |       |

|       |           |       |       |       |       |       |       |
|-------|-----------|-------|-------|-------|-------|-------|-------|
| U-0   | R/P-1     | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 |
| —     | FCAL<6:0> |       |       |       |       |       |       |
| bit 7 |           |       |       |       |       |       | bit 0 |

|             |          |              |        |
|-------------|----------|--------------|--------|
| 图注:         |          |              |        |
| R = 可读位     | P = 可编程位 | U = 未实现位，读为0 |        |
| -n = POR时的值 | 1 = 置1   | 0 = 清零       | x = 未知 |

- bit 13-12未实现：读为0
- bit 11-8DOV<3:0>：输出电压远程检测差分放大器失调校准位
- bit 7未实现：读为0
- bit 6-0FCAL<6:0>：内部振荡器校准位

9.2 校准字2

存储单元2081h的VRO<3:0>位用于校准输出电压调节参考设定值的缓冲放大器的失调。这会有效改变带隙参考电压。固件必须读取这些值并将其写入VROCAL寄存器才能实现正确校准。

存储单元2081h的BGR<3:0>位用于校准内部带隙。固件必须读取这些值并将其写入BGRCAL寄存器才能实现正确校准。

寄存器 9-2: CALWD2: 校准字2寄存器

|        |     |          |       |       |       |
|--------|-----|----------|-------|-------|-------|
| U-0    | U-0 | R/P-1    | R/P-1 | R/P-1 | R/P-1 |
| —      | —   | VRO<3:0> |       |       |       |
| bit 13 |     | bit 8    |       |       |       |

|       |     |     |     |          |       |       |       |
|-------|-----|-----|-----|----------|-------|-------|-------|
| U-0   | U-0 | U-0 | U-0 | R/P-1    | R/P-1 | R/P-1 | R/P-1 |
| —     | —   | —   | —   | BGR<3:0> |       |       |       |
| bit 7 |     |     |     | bit 0    |       |       |       |

|             |          |               |        |
|-------------|----------|---------------|--------|
| 图注:         |          |               |        |
| R = 可读位     | P = 可编程位 | U = 未实现位, 读为0 |        |
| -n = POR时的值 | 1 = 置1   | 0 = 清零        | x = 未知 |

- bit 13-12 未实现: 读为0
- bit 11-8 VRO<3:0>: 参考电压失调校准位
- bit 7-4 未实现: 读为0
- bit 3-0 BGR<3:0>: 内部带隙校准位



### 9.3 校准字3

存储单元2082h的TTA<3:0>位用于校准过温关断阈值点。固件必须读取这些值并将其写入TTACAL寄存器才能实现正确校准。

存储单元2082h的ZRO<3:0>位用于校准误差放大器的失调。固件必须读取这些值并将其写入ZROCAL寄存器才能实现正确校准。

#### 寄存器9-3: CALWD3: 校准字3寄存器

|        |     |          |       |       |       |
|--------|-----|----------|-------|-------|-------|
| U-0    | U-0 | R/P-1    | R/P-1 | R/P-1 | R/P-1 |
| —      | —   | TTA<3:0> |       |       |       |
| bit 13 |     |          |       |       | bit 8 |

|       |     |     |     |          |       |       |       |
|-------|-----|-----|-----|----------|-------|-------|-------|
| U-0   | U-0 | U-0 | U-0 | R/P-1    | R/P-1 | R/P-1 | R/P-1 |
| —     | —   | —   | —   | ZRO<3:0> |       |       |       |
| bit 7 |     |     |     |          |       |       | bit 0 |

#### 图注:

R = 可读位

P = 可编程位

U = 未实现位, 读为0

-n = POR时的值

1 = 置1

0 = 清零

x = 未知

bit 13-12 未实现: 读为0

bit 11-8 **TTA<3:0>**: 过温关断阈值校准位

bit 7-4 未实现: 读为0

bit 3-0 **ZRO<3:0>**: 误差放大器失调电压校准位

9.4 校准字4和校准字5

固件可使用CALWD4和CALWD5寄存器中存储的数据来提供更精确的内部温度传感器ADC读数。可通过处理这些校准字中存储的值来生成直线方程的系数。这些校准字中包含与通过内部ADC读取输入电压相关的所有增益和失调。

9.4.1 CALWD4：内部温度读数增益项

CALWD4寄存器位于程序存储单元2083h，表示系数Z，用于公式9-1。该系数用于计算ADC内部温度读数的增益。

公式9-1： 计算增益

$$m = Z \times 2^N$$

其中：

m = 增益

Z = 14位整型值

N = 12

9.4.2 CALWD5：内部温度读取失调电压项

CALWD5寄存器位于程序存储单元2084h，表示系数W，用于公式9-2。该系数用于计算ADC内部温度读取的失调电压。

公式9-2： 计算失调电压

$$b = W \times 2^N$$

其中：

b = 失调电压

W = 14位二进制补码整型值

N = 4

寄存器 9-4: CALWD4: 校准字4寄存器

|             |       |       |       |       |       |       |       |
|-------------|-------|-------|-------|-------|-------|-------|-------|
| R/P-1       | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 |
| TANAM<13:8> |       |       |       |       |       |       |       |
| bit 13      |       |       |       | bit 8 |       |       |       |

|            |       |       |       |       |       |       |       |
|------------|-------|-------|-------|-------|-------|-------|-------|
| R/P-1      | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 |
| TANAM<7:0> |       |       |       |       |       |       |       |
| bit 7      |       |       |       | bit 0 |       |       |       |

图注:

|             |          |              |
|-------------|----------|--------------|
| R = 可读位     | P = 可编程位 | U = 未实现位，读为0 |
| -n = POR时的值 | 1 = 置1   | 0 = 清零       |
|             |          | x = 未知       |

bit 13-0 TANAM<13:0>: 该系数用于找出通过ADC读取内部温度时的增益

寄存器 9-5: CALWD5: 校准字5寄存器

|             |       |       |       |       |       |       |       |
|-------------|-------|-------|-------|-------|-------|-------|-------|
| R/P-1       | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 |
| TANAI<13:8> |       |       |       |       |       |       |       |
| bit 13      |       |       |       | bit 8 |       |       |       |

|            |       |       |       |       |       |       |       |
|------------|-------|-------|-------|-------|-------|-------|-------|
| R/P-1      | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 |
| TANAI<7:0> |       |       |       |       |       |       |       |
| bit 7      |       |       |       | bit 0 |       |       |       |

图注:

|             |          |              |
|-------------|----------|--------------|
| R = 可读位     | P = 可编程位 | U = 未实现位，读为0 |
| -n = POR时的值 | 1 = 置1   | 0 = 清零       |
|             |          | x = 未知       |

bit 13-0 TANAI<13:0>: 该系数用于找出通过ADC读取内部温度时的失调电压

## 9.5 校准字6和校准字7

MCP19118/19能够读取和报告系统输入电压。可使用CALWD6和CALWD7寄存器中存储的数据对固件进行写操作来提高此电压读数的精度。这些校准字中包含与通过ADC读取输入电压相关的所有增益和失调电压。

### 9.5.1 CALWD6: 输入电压读数增益项

CALWD6寄存器中存储的数据位于程序存储单元2085h，是一个表示系数Z的8位数字，用于公式9-3。该系数用于计算输入电压ADC读数电路的增益。

### 公式9-3: 计算输入电压读数增益

$$m = \frac{I}{Z} \times 2^N$$

其中:

m = 增益

Z = 8位整型值

N = 11

### 9.5.2 CALWD7: 输入电压读数失调电压

CALWD7寄存器中存储的数据位于程序存储单元2086h，是一个8位二进制补码整型值，表示输入电压读数电路的失调电压。

#### 寄存器9-6: CALWD6: 校准字6寄存器

|        |     |     |       |     |     |
|--------|-----|-----|-------|-----|-----|
| U-0    | U-0 | U-0 | U-0   | U-0 | U-0 |
| —      | —   | —   | —     | —   | —   |
| bit 13 |     |     | bit 8 |     |     |

|            |       |       |       |       |       |       |       |
|------------|-------|-------|-------|-------|-------|-------|-------|
| R/P-1      | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 |
| GIVAN<7:0> |       |       |       |       |       |       |       |
| bit 7      |       |       | bit 0 |       |       |       |       |

#### 图注:

R = 可读位

P = 可编程位

U = 未实现位，读为0

-n = POR时的值

1 = 置1

0 = 清零

x = 未知

bit 13-8 未实现: 读为0

bit 7-0 GIVAN<7:0>: 读取输入电压增益项

#### 寄存器9-7: CALWD7: 校准字7寄存器

|        |     |     |       |     |     |
|--------|-----|-----|-------|-----|-----|
| U-0    | U-0 | U-0 | U-0   | U-0 | U-0 |
| —      | —   | —   | —     | —   | —   |
| bit 13 |     |     | bit 8 |     |     |

|             |       |       |       |       |       |       |       |
|-------------|-------|-------|-------|-------|-------|-------|-------|
| R/P-1       | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 |
| VOIVAN<7:0> |       |       |       |       |       |       |       |
| bit 7       |       |       | bit 0 |       |       |       |       |

#### 图注:

R = 可读位

P = 可编程位

U = 未实现位，读为0

-n = POR时的值

1 = 置1

0 = 清零

x = 未知

bit 13-8 未实现: 读为0

bit 7-0 VOIVAN<7:0>: 读取输入电压失调电压项

# MCP19118/19

## 9.6 校准字8

存储单元2087h的BUFF<7:0>位表示单位增益缓冲器的失调电压（单位为毫伏）。该值是一个8位二进制补码。MSB为符号位。将MSB置1时，所得数字为负数。

寄存器9-8: CALWD8: 校准字8寄存器

|        |     |     |     |     |       |
|--------|-----|-----|-----|-----|-------|
| U-0    | U-0 | U-0 | U-0 | U-0 | U-0   |
| —      | —   | —   | —   | —   | —     |
| bit 13 |     |     |     |     | bit 8 |

|           |       |       |       |       |       |       |       |
|-----------|-------|-------|-------|-------|-------|-------|-------|
| R/P-1     | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 |
| BUFF<7:0> |       |       |       |       |       |       |       |
| bit 7     |       |       |       |       |       |       | bit 0 |

|             |          |              |        |
|-------------|----------|--------------|--------|
| 图注:         |          |              |        |
| R = 可读位     | P = 可编程位 | U = 未实现位，读为0 |        |
| -n = POR时的值 | 1 = 置1   | 0 = 清零       | x = 未知 |

bit 13-8 未实现：读为0  
bit 7-0 BUFF<7:0>: 单位增益缓冲器失调电压校准位

## 9.7 校准字9和校准字10

固件可使用CALWD9和CALWD10寄存器中存储的信息来去除输出差分放大器的失调和增益。可利用这些校准字中存储的值来生成直线方程的系数。

### 9.7.1 CALWD9：差分放大器增益项

CALWD9 寄存器中存储的数据位于程序存储单元 2083h，表示系数Z，用于公式9-4。该系数用于计算差分放大器的增益。

#### 公式9-4： 计算增益

$$G = Z \times 2^N$$

其中：

G = 差分放大器增益  
Z = 14 位整型值  
N = -12

### 9.7.2 CALWD10：差分放大器失调电压项

CALWD10 寄存器中存储的数据位于程序存储单元 2089h，表示系数V，用于公式9-5。该系数用于计算差分放大器的失调电压。

#### 公式9-5： 计算失调电压

$$VOS = V \times 2^N$$

其中：

VOS = 差分放大器失调  
V = 14 位整型值  
N = -12

#### 寄存器9-9： CALWD9：校准字9寄存器

|            |       |       |       |       |       |
|------------|-------|-------|-------|-------|-------|
| R/P-1      | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 |
| DAGN<13:8> |       |       |       |       |       |
| bit 13     |       |       | bit 8 |       |       |

|           |       |       |       |       |       |       |       |
|-----------|-------|-------|-------|-------|-------|-------|-------|
| R/P-1     | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 |
| DAGN<7:0> |       |       |       |       |       |       |       |
| bit 7     |       |       |       | bit 0 |       |       |       |

#### 图注：

R = 可读位                      P = 可编程位                      U = 未实现位，读为0  
-n = POR时的值                      1 = 置1                      0 = 清零                      x = 未知

bit 13-0                      DAGN<13:0>：差分放大器增益校准位

#### 寄存器9-10： CALWD10：校准字10寄存器

|           |       |       |       |       |       |
|-----------|-------|-------|-------|-------|-------|
| R/P-1     | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 |
| DAI<13:8> |       |       |       |       |       |
| bit 13    |       |       | bit 8 |       |       |

|          |       |       |       |       |       |       |       |
|----------|-------|-------|-------|-------|-------|-------|-------|
| R/P-1    | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 |
| DAI<7:0> |       |       |       |       |       |       |       |
| bit 7    |       |       |       | bit 0 |       |       |       |

#### 图注：

R = 可读位                      P = 可编程位                      U = 未实现位，读为0  
-n = POR时的值                      1 = 置1                      0 = 清零                      x = 未知

bit 13-0                      DAI<13:0>：差分放大器失调电压校准位

9.8 校准字 11 和校准字 12

固件可使用 CALWD11 和 CALWD12 寄存器中存储的信息来去除 ADC 测量的失调和增益。

9.8.1 CALWD11: ADC 增益项

CALWD11 寄存器中存储的数据位于程序存储单元 208Ah, 表示 ADC 的增益。

9.8.2 CALWD12: ADC 失调电压项

CALWD12 寄存器中存储的数据位于程序存储单元 208Bh, 是一个二进制补码, 公式 9-6 使用它来计算 ADC 的失调电压。

公式 9-6: 计算 ADC 失调电压

$$b = W \times 2^N$$

其中:

b = ADC 失调

W = 14 位二进制补码整型值

N = 6

寄存器 9-11: CALWD11: 校准字 11 寄存器

|            |       |       |       |       |       |       |       |
|------------|-------|-------|-------|-------|-------|-------|-------|
| R/P-1      | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 |
| GADC<13:8> |       |       |       |       |       |       |       |
| bit 13     |       |       |       | bit 8 |       |       |       |

|           |       |       |       |       |       |       |       |
|-----------|-------|-------|-------|-------|-------|-------|-------|
| R/P-1     | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 |
| GADC<7:0> |       |       |       |       |       |       |       |
| bit 7     |       |       |       | bit 0 |       |       |       |

图注:

|             |          |               |
|-------------|----------|---------------|
| R = 可读位     | P = 可编程位 | U = 未实现位, 读为0 |
| -n = POR时的值 | 1 = 置1   | 0 = 清零        |
|             |          | x = 未知        |

bit 13-0 GADC<13:0>: ADC 增益项

寄存器 9-12: CALWD12: 校准字 12 寄存器

|             |       |       |       |       |       |       |       |
|-------------|-------|-------|-------|-------|-------|-------|-------|
| R/P-1       | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 |
| VOADC<13:8> |       |       |       |       |       |       |       |
| bit 13      |       |       |       | bit 8 |       |       |       |

|            |       |       |       |       |       |       |       |
|------------|-------|-------|-------|-------|-------|-------|-------|
| R/P-1      | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 | R/P-1 |
| VOADC<7:0> |       |       |       |       |       |       |       |
| bit 7      |       |       |       | bit 0 |       |       |       |

图注:

|             |          |               |
|-------------|----------|---------------|
| R = 可读位     | P = 可编程位 | U = 未实现位, 读为0 |
| -n = POR时的值 | 1 = 置1   | 0 = 清零        |
|             |          | x = 未知        |

bit 13-0 VOADC<13:0>: 二进制补码 ADC 失调电压项

## 10.0 相对效率测量

当输入电压、输出电压和负载电流恒定时，上桥臂 MOSFET 导通时间的任何变化都代表系统效率的变化。MCP19118/19 能够测量上桥臂 MOSFET 的导通时间。因此，通过更改开关频率、驱动死区或上桥臂驱动能力等系统参数，可测量和优化系统的相对效率。

### 10.1 相对效率测量步骤

要测量相对效率，可使用 RELEFF 寄存器、ABECON<MEASEN> 和 ABECON<RECIREN> 位以及 ADC RELEFF 输入。以下步骤概述了测量过程：

1. 将 ABECON<RECIREN> 位置 1 以使能测量电路。
2. 清零 ABECON<MEASEN> 位。
3. 利用 ADC，读取 RELEFF 通道并将此读数存储为上限。
4. 利用 ADC，读取 VZC 通道并将此读数存储为下限。
5. 将 ABECON<MEASEN> 位置 1 以启动测量周期。
6. 监视 RELEFF<MSDONE> 位。该位置 1 时，表示测量完成。

7. 测量完成后，使用 ADC 读取 RELEFF 通道。该值成为公式 10-1 中的分数变量。RELESS<MSDONE> 位置 1 后，此读数应达到约 50 ms。
8. 读取 RELEFF 寄存器中 RE<6:0> 位的值并将此读数存储为整数。
9. 清零 ABECON<MEASEN> 位。
10. 然后，根据以下公式计算相对效率：

公式 10-1：

$$\text{占空比} = \frac{\left( \text{整数} + \frac{(\text{分数} - \text{下限})}{(\text{上限} - \text{下限})} \right)}{(PR2 + 1)}$$

其中：

整数 = 测量步骤的第 8 步中获得的值  
 分数 = 测量步骤的第 7 步中获得的值  
 上限 = 测量步骤的第 3 步中获得的值  
 下限 = 测量步骤的第 4 步中获得的值

**注 1：** RELEFF<MSDONE> 位自动置 1 和清零。

寄存器 10-1: RELEFF: 相对效率测量寄存器

| R/W-0  | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
|--------|-------|-------|-------|-------|-------|-------|-------|
| MSDONE | RE6   | RE5   | RE4   | RE3   | RE2   | RE1   | RE0   |
| bit 7  |       |       |       |       |       |       | bit 0 |

图注：

R = 可读位

W = 可写位

U = 未实现位，读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 7

**MSDONE:** 相对效率测量完成位

1 = 相对效率测量完成

0 = 相对效率测量未完成

bit 6-0

**RE<6:0>:** 相对效率测量结果的整数时钟计数

注:



## 11.0 存储器构成

MCP19118/19中有两种类型的存储器：

- 程序存储器
- 数据存储器
  - 特殊功能寄存器（Special Function Register, SFR）
  - 通用RAM

### 11.1 程序存储器构成

MCP19118/19具有一个13位程序计数器，可寻址8K x 14的程序存储空间。但只有前4K x 14（0000h-0FFFh）是物理实现的。寻址超出地址边界的存储单元将导致操作返回到前4K x 14的空间内。复位向量地址为0000h，中断向量地址为0004h（见图11-1）。程序存储器总线的宽度（指令字）为14位。由于所有指令均为单字指令，因此MCP19118/19的空间可存储4K条指令。

图 11-1： MCP19118/19的程序存储器映射和堆栈



## 11.1.1 将程序存储器当作数据存储器读取

有两种方法可访问程序存储器中的常量。第一种方法是使用RETLW指令表。第二种方法是设置文件选择寄存器（Files Select Register, FSR），以指向程序存储器。

### 11.1.1.1 RETLW指令

RETLW指令用于访问常量表。例11-1给出了创建这种表的推荐方法。

#### 例 11-1: RETLW指令

```
constants
    RETLW DATA0      ;Index0 data
    RETLW DATA1      ;Index1 data
    RETLW DATA2
    RETLW DATA3

my_function
;... LOTS OF CODE...
    MOVLW    DATA_INDEX
    call constants
;... THE CONSTANT IS IN W
```

和任何其他寄存器一样，STATUS寄存器可作为任何指令的目标寄存器。如果STATUS寄存器是影响Z、DC或C位的指令的目标寄存器，那么将禁止对这3位进行写操作。根据器件逻辑，这些位会被置1或清零。此外，TO和PD位是不可写的。因此，当执行一条将STATUS寄存器作为目标寄存器的指令后，结果可能和预想的不同。

例如，CLRF STATUS会清零高3位，并将Z位置1。从而使得STATUS寄存器的内容变为000u u1uu（其中u = 不变）。

因此，建议仅使用BCF、BSF、SWAPF和MOVWF指令来改变STATUS寄存器的内容，因为这些指令不影响任何状态位。关于其他不会影响任何状态位的指令，请参见第29.0节“指令集汇总”。

**注 1:** 在减法运算中，C位和DC位分别作为借位位和半借位位。

## 11.2 数据存储器构成

数据存储器（见表11-1）分为四个存储区，其中包含通用寄存器（General Purpose Register, GPR）和特殊功能寄存器（SFR）。特殊功能寄存器位于各存储区的前32个存储单元。Bank 0中的寄存器单元20h-7Fh、Bank 1中的寄存器单元A0h-EFh和Bank 2中的寄存器单元120h-16Fh为通用寄存器，可实现为静态RAM。所有其他RAM均未实现，对其执行读操作时将返回0。STATUS寄存器的RP<1:0>位是存储区选择位。

| RP1 | RP0 |             |
|-----|-----|-------------|
| 0   | 0   | -> 选择Bank 0 |
| 0   | 1   | -> 选择Bank 1 |
| 1   | 0   | -> 选择Bank 2 |
| 1   | 1   | -> 选择Bank 3 |

要将值从一个寄存器移动到另一个寄存器，该值必须通过W寄存器。这意味着对于所有寄存器到寄存器的移动，都需要两个指令周期。

STATUS寄存器包含：

- ALU的算术运算状态（算术逻辑单元）
- 复位状态
- 数据存储器（RAM）的存储区选择位

## 寄存器 11-1: STATUS: 状态寄存器

| R/W-0 | R/W-0 | R/W-0 | R-1             | R-1             | R/W-x | R/W-x             | R/W-x            |
|-------|-------|-------|-----------------|-----------------|-------|-------------------|------------------|
| IRP   | RP1   | RP0   | $\overline{TO}$ | $\overline{PD}$ | Z     | DC <sup>(1)</sup> | C <sup>(1)</sup> |
| bit 7 |       |       |                 |                 |       |                   | bit 0            |

## 图注:

R = 可读位

W = 可写位

U = 未实现位, 读为0

-n = POR时的值

1 = 置1

0 = 清零

x = 未知

|         |                                                                                                                                                  |
|---------|--------------------------------------------------------------------------------------------------------------------------------------------------|
| bit 7   | <b>IRP:</b> 寄存器存储区选择位 (用于间接寻址)<br>1 = Bank 2和Bank 3 (100h-1FFh)<br>0 = Bank 0和Bank 1 (00h-FFh)                                                   |
| bit 6-5 | <b>RP&lt;1:0&gt;:</b> 寄存器存储区选择位 (用于直接寻址)<br>00 = Bank 0 (00h-7Fh)<br>01 = Bank 1 (80h-FFh)<br>10 = Bank 2 (100h-17Fh)<br>11 = Bank 3 (180h-1FFh) |
| bit 4   | <b><math>\overline{TO}</math>:</b> 超时标志位<br>1 = 在上电、执行了CLRWDT指令或SLEEP指令后<br>0 = 发生了WDT超时                                                         |
| bit 3   | <b><math>\overline{PD}</math>:</b> 掉电标志位<br>1 = 在上电或执行了CLRWDT指令后<br>0 = 执行了SLEEP指令                                                               |
| bit 2   | <b>Z:</b> 零标志位<br>1 = 算术运算或逻辑运算结果为零<br>0 = 算术运算或逻辑运算结果不为零                                                                                        |
| bit 1   | <b>DC:</b> 半进位/半借位标志位 <sup>(1)</sup> (ADDWF、ADDLW、SUBLW和SUBWF指令)<br>1 = 结果的第4个低位向高位发生了进位<br>0 = 结果的第4个低位未向高位发生进位                                 |
| bit 0   | <b>C:</b> 进位/借位标志位 <sup>(1)</sup> (ADDWF、ADDLW、SUBLW和SUBWF指令) <sup>(1)</sup><br>1 = 结果的最高位发生了进位<br>0 = 结果的最高位未发生进位                               |

**注 1:** 对于借位, 极性是相反的。减法指令通过加上第二个操作数的二进制补码实现。对于移位指令 (RRF和RLF), 此位值来自源寄存器的最高位或最低位。

## 11.2.1 特殊功能寄存器

特殊功能寄存器是CPU和外设功能用来控制所需器件操作的寄存器 (见表11-1)。这些寄存器为静态RAM。

特殊功能寄存器可分为两类, 即: 内核和外设。本节将介绍与单片机内核相关的特殊功能寄存器。与外设模块相关的特殊功能寄存器将在相应的外设功能模块章节中介绍。

# MCP19118/19

## 11.3 数据存储器

表 11-1: MCP19118/19 数据存储映射

| 文件地址                |     | 文件地址                |     | 文件地址                |      | 文件地址                   |      |
|---------------------|-----|---------------------|-----|---------------------|------|------------------------|------|
| 间接寻址 <sup>(1)</sup> | 00h | 间接寻址 <sup>(1)</sup> | 80h | 间接寻址 <sup>(1)</sup> | 100h | 间接寻址 <sup>(1)</sup>    | 180h |
| TMR0                | 01h | OPTION_REG          | 81h | TMR0                | 101h | OPTION_REG             | 181h |
| PCL                 | 02h | PCL                 | 82h | PCL                 | 102h | PCL                    | 182h |
| STATUS              | 03h | STATUS              | 83h | STATUS              | 103h | STATUS                 | 183h |
| FSR                 | 04h | FSR                 | 84h | FSR                 | 104h | FSR                    | 184h |
| PORTGPA             | 05h | TRISGPA             | 85h | WPUGPA              | 105h | IOCA                   | 185h |
| PORTGPB             | 06h | TRISGPB             | 86h | WPUGPB              | 106h | IOCB                   | 186h |
| PIR1                | 07h | PIE1                | 87h | PE1                 | 107h | ANSELA                 | 187h |
| PIR2                | 08h | PIE2                | 88h | BUFFCON             | 108h | ANSELB                 | 188h |
| PCON                | 09h | APFCON              | 89h | ABECON              | 109h |                        | 189h |
| PCLATH              | 0Ah | PCLATH              | 8Ah | PCLATH              | 10Ah | PCLATH                 | 18Ah |
| INTCON              | 0Bh | INTCON              | 8Bh | INTCON              | 10Bh | INTCON                 | 18Bh |
| TMR1L               | 0Ch |                     | 8Ch |                     | 10Ch | PORTICD <sup>(2)</sup> | 18Ch |
| TMR1H               | 0Dh |                     | 8Dh |                     | 10Dh | TRISICD <sup>(2)</sup> | 18Dh |
| T1CON               | 0Eh |                     | 8Eh |                     | 10Eh | ICKBUG <sup>(2)</sup>  | 18Eh |
| TMR2                | 0Fh |                     | 8Fh |                     | 10Fh | BIGBUG <sup>(2)</sup>  | 18Fh |
| T2CON               | 10h | VINLVL              | 90h | SSPADD              | 110h | PMCON1                 | 190h |
| PR2                 | 11h | OCCON               | 91h | SSPBUF              | 111h | PMCON2                 | 191h |
|                     | 12h |                     | 92h | SSPCON1             | 112h | PMADRL                 | 192h |
| PWMPHL              | 13h | CSGSCON             | 93h | SSPCON2             | 113h | PMADRH                 | 193h |
| PWMPHH              | 14h |                     | 94h | SSPCON3             | 114h | PMDATL                 | 194h |
| PWMRL               | 15h | CSDGCON             | 95h | SSPMSK              | 115h | PMDATH                 | 195h |
| PWMRH               | 16h |                     | 96h | SSPSTAT             | 116h |                        | 196h |
|                     | 17h | VZCCON              | 97h | SSPADD2             | 117h |                        | 197h |
|                     | 18h | CMPZCON             | 98h | SSPMSK2             | 118h | OSCCAL                 | 198h |
| OVCCON              | 19h | OUVCON              | 99h |                     | 119h | DOVCAL                 | 199h |
| OVFCON              | 1Ah | OOVCON              | 9Ah |                     | 11Ah | TTACAL                 | 19Ah |
| OSCTUNE             | 1Bh | DEADCON             | 9Bh |                     | 11Bh | BGRCAL                 | 19Bh |
| ADRESL              | 1Ch | SLPCRCON            | 9Ch |                     | 11Ch | VROCAL                 | 19Ch |
| ADRESH              | 1Dh | SLVGCON             | 9Dh |                     | 11Dh | ZROCAL                 | 19Dh |
| ADCON0              | 1Eh | RELEFF              | 9Eh |                     | 11Eh |                        | 19Eh |
| ADCON1              | 1Fh |                     | 9Fh |                     | 11Fh | ATSTCON                | 19Fh |
| 通用寄存器<br>96 字节      | 20h | 通用寄存器               | A0h | 通用寄存器               | 120h |                        | 1A0h |
|                     |     | 80 字节               |     | 80 字节               |      |                        |      |
|                     |     |                     | EFh |                     | 16F  |                        | 1EF  |
|                     |     | 访问 Bank 0           | F0h | 访问 Bank 0           | 170h | 访问 Bank 0              | 1F0h |
|                     | 7Fh |                     | FFh |                     | 17Fh |                        | 1FFh |
| Bank 0              |     | Bank 1              |     | Bank 2              |      | Bank 3                 |      |

■ 未实现数据存储单元，读为0。

注 1: 不是物理寄存器。

2: 仅当 DBGEN = 0 和 ICKBUG<INBUG> = 1 时可访问。

表 11-2: MCP19118/19 特殊寄存器汇总 BANK 0

| 地址     | 名称      | Bit 7                                | Bit 6 | Bit 5   | Bit 4           | Bit 3           | Bit 2           | Bit 1                | Bit 0               | POR复位时的值  | 所有其他复位时的值 <sup>(1)</sup> |
|--------|---------|--------------------------------------|-------|---------|-----------------|-----------------|-----------------|----------------------|---------------------|-----------|--------------------------|
| Bank 0 |         |                                      |       |         |                 |                 |                 |                      |                     |           |                          |
| 00h    | INDF    | 对此单元进行寻址时将使用FSR的内容来寻址数据存储单元（不是物理寄存器） |       |         |                 |                 |                 |                      |                     | xxxx xxxx | xxxx xxxx                |
| 01h    | TMR0    | Timer0 模块寄存器                         |       |         |                 |                 |                 |                      |                     | xxxx xxxx | uuuu uuuu                |
| 02h    | PCL     | 程序计数器（PC）的最低有效字节                     |       |         |                 |                 |                 |                      |                     | 0000 0000 | 0000 0000                |
| 03h    | STATUS  | IRP                                  | RP1   | RP0     | $\overline{TO}$ | $\overline{PD}$ | Z               | DC                   | C                   | 0001 1xxx | 000q quuu                |
| 04h    | FSR     | 间接数据存储单元地址指针                         |       |         |                 |                 |                 |                      |                     | xxxx xxxx | uuuu uuuu                |
| 05h    | PORTGPA | GPA7                                 | GPA6  | GPA5    | GPA4            | GPA3            | GPA2            | GPA1                 | GPA0                | xxxx xxxx | uuuu uuuu                |
| 06h    | PORTGPB | GPB7                                 | GPB6  | GPB5    | GPB4            | —               | GPB2            | GPB1                 | GPB0                | xxx- xxxx | uuu- uuuu                |
| 07h    | PIR1    | —                                    | ADIF  | BCLIF   | SSPIF           | —               | —               | TMR2IF               | TMR1IF              | -000 -00  | -000 -00                 |
| 08h    | PIR2    | UVIF                                 | —     | OCIF    | OVIF            | —               | —               | VINIF                | —                   | 0-00 -00  | 0-00 -00                 |
| 09h    | PCON    | —                                    | —     | —       | —               | —               | $\overline{OT}$ | $\overline{POR}$     | —                   | ---- -qq- | ---- -uu-                |
| 0Ah    | PCLATH  | —                                    | —     | —       | 程序计数器的高5位写缓冲区   |                 |                 |                      |                     | ---0 0000 | ---0 0000                |
| 0Bh    | INTCON  | GIE                                  | PEIE  | TOIE    | INTE            | IOCE            | TOIF            | INTF                 | IOCF <sup>(3)</sup> | 0000 000x | 0000 000u                |
| 0Ch    | TMR1L   | 16位TMR1最低有效字节的保持寄存器                  |       |         |                 |                 |                 |                      |                     | xxxx xxxx | uuuu uuuu                |
| 0Dh    | TMR1H   | 16位TMR1最高有效字节的保持寄存器                  |       |         |                 |                 |                 |                      |                     | xxxx xxxx | uuuu uuuu                |
| 0Eh    | T1CON   | —                                    | —     | T1CKPS1 | T1CKPS0         | —               | —               | TMR1CS               | TMR1ON              | --00 --00 | --uu --uu                |
| 0Fh    | TMR2    | Timer2 模块寄存器                         |       |         |                 |                 |                 |                      |                     | 0000 0000 | uuuu uuuu                |
| 10h    | T2CON   | —                                    | —     | —       | —               | —               | TMR2ON          | T2CKPS1              | T2CKPS0             | ---- -000 | ---- -000                |
| 11h    | PR2     | Timer2 模块周期寄存器                       |       |         |                 |                 |                 |                      |                     | 1111 1111 | 1111 1111                |
| 12h    | —       | 未实现                                  |       |         |                 |                 |                 |                      |                     | —         | —                        |
| 13h    | PWMPHL  | 从器件相移寄存器                             |       |         |                 |                 |                 |                      |                     | xxxx xxxx | uuuu uuuu                |
| 14h    | PWMPHH  | 从器件相移寄存器                             |       |         |                 |                 |                 |                      |                     | xxxx xxxx | uuuu uuuu                |
| 15h    | PWMRL   | PWM寄存器低字节                            |       |         |                 |                 |                 |                      |                     | xxxx xxxx | uuuu uuuu                |
| 16h    | PWMRH   | PWM寄存器高字节                            |       |         |                 |                 |                 |                      |                     | xxxx xxxx | uuuu uuuu                |
| 17h    | —       | 未实现                                  |       |         |                 |                 |                 |                      |                     | —         | —                        |
| 18h    | —       | 未实现                                  |       |         |                 |                 |                 |                      |                     | —         | —                        |
| 19h    | OVCCON  | OVC7                                 | OVC6  | OVC5    | OVC4            | OVC3            | OVC2            | OVC1                 | OVC0                | 0000 0000 | 0000 0000                |
| 1Ah    | OVFCON  | VOUTEN                               | —     | —       | OVF4            | OVF3            | OVF2            | OVF1                 | OVF0                | 0--0 0000 | 0--0 0000                |
| 1Bh    | OSCTUNE | —                                    | —     | —       | TUN4            | TUN3            | TUN2            | TUN1                 | TUN0                | ---0 0000 | ---0 0000                |
| 1Ch    | ADRESL  | 右移结果的低8位                             |       |         |                 |                 |                 |                      |                     | xxxx xxxx | uuuu uuuu                |
| 1Dh    | ADRESH  | 右移结果的高2位                             |       |         |                 |                 |                 |                      |                     | ---- --xx | uuuu uuuu                |
| 1Eh    | ADCON0  | —                                    | CHS4  | CHS3    | CHS2            | CHS1            | CHS0            | $\overline{GO/DONE}$ | ADON                | -000 0000 | -000 0000                |
| 1Fh    | ADCON1  | —                                    | ADCS2 | ADCS1   | ADCS0           | —               | —               | —                    | —                   | -000 ---- | -000 ----                |

图注： — = 未实现单元，读为0，u = 不变，x = 未知，q = 值取决于具体条件，阴影 = 未实现

注 1： 其他（非上电）复位包括正常工作时的MCLR复位和看门狗定时器复位。

2： IRP和RP1位为保留位，应始终保持清零。

3： MCLR和WDT复位不会影响前一个值的数据锁存器。复位时，IOCF位将清零，但是，如果存在不匹配情况，将重新置1。

# MCP19118/19

表 11-3: MCP19118/19 特殊寄存器汇总 BANK 1

| 地址     | 名称         | Bit 7                               | Bit 6              | Bit 5  | Bit 4           | Bit 3           | Bit 2  | Bit 1  | Bit 0               | POR复位时的值  | 所有其他复位时的值 <sup>(1)</sup> |
|--------|------------|-------------------------------------|--------------------|--------|-----------------|-----------------|--------|--------|---------------------|-----------|--------------------------|
| Bank 1 |            |                                     |                    |        |                 |                 |        |        |                     |           |                          |
| 80h    | INDF       | 对此单元进行寻址时将使用FSR的内容来寻址数据存储器（不是物理寄存器） |                    |        |                 |                 |        |        |                     | xxxx xxxx | uuuu uuuu                |
| 81h    | OPTION_REG | RAPU                                | INTEDG             | T0CS   | T0SE            | PSA             | PS2    | PS1    | PS0                 | 1111 1111 | 1111 1111                |
| 82h    | PCL        | 程序计数器（PC）的最低有效字节                    |                    |        |                 |                 |        |        |                     | 0000 0000 | 0000 0000                |
| 83h    | STATUS     | IRP <sup>(2)</sup>                  | RP1 <sup>(2)</sup> | RP0    | $\overline{TO}$ | $\overline{PD}$ | Z      | DC     | C                   | 0001 1xxx | 000q quuu                |
| 84h    | FSR        | 间接数据存储器地址指针                         |                    |        |                 |                 |        |        |                     | xxxx xxxx | uuuu uuuu                |
| 85h    | TRISGPA    | TRISA7                              | TRISA6             | TRISA5 | TRISA4          | TRISA3          | TRISA2 | TRISA1 | TRISA0              | 1111 1111 | 1111 1111                |
| 86h    | TRISGPB    | TRISB7                              | TRISB6             | TRISB5 | TRISB4          | —               | TRISB2 | TRISB1 | TRISB0              | 1111 1111 | 1111 1111                |
| 87h    | PIE1       | —                                   | ADIE               | BCLIE  | SSPIE           | —               | —      | TMR2IE | TMR1IE              | -000 --00 | -000 --00                |
| 88h    | PIE2       | UVIE                                | —                  | OCIE   | OVIE            | —               | —      | VINIE  | —                   | 0-00 --00 | 0-00 --00                |
| 89h    | APFCON     | —                                   | —                  | —      | —               | —               | —      | —      | CLKSEL              | ---- --0  | ---- --0                 |
| 8Ah    | PCLATH     | —                                   | —                  | —      | 程序计数器的高5位写缓冲区   |                 |        |        |                     | ---0 0000 | ---0 0000                |
| 8Bh    | INTCON     | GIE                                 | PEIE               | T0IE   | INTE            | IOCE            | T0IF   | INTF   | IOCF <sup>(4)</sup> | 0000 000x | 0000 000u                |
| 8Ch    | —          | 未实现                                 |                    |        |                 |                 |        |        |                     | —         | —                        |
| 8Dh    | —          | 未实现                                 |                    |        |                 |                 |        |        |                     | —         | —                        |
| 8Eh    | —          | 未实现                                 |                    |        |                 |                 |        |        |                     | —         | —                        |
| 8Fh    | —          | 未实现                                 |                    |        |                 |                 |        |        |                     | —         | —                        |
| 90h    | VINLVL     | UVLOEN                              | —                  | UVLO5  | UVLO4           | UVLO3           | UVLO2  | UVLO1  | UVLO0               | 0-xx xxxx | 0-uu uuuu                |
| 91h    | OCCON      | OCEN                                | OCLEB1             | OCLEB0 | OOC4            | OOC3            | OOC2   | OOC1   | OOC0                | 0xxx xxxx | 0uuu uuuu                |
| 92h    | —          | —                                   | —                  | 保留     | 保留              | 保留              | 保留     | 保留     | 保留                  | --xx xxxx | --uu uuuu                |
| 93h    | CSGSCON    | —                                   | 保留                 | 保留     | 保留              | CSGS3           | CSGS2  | CSGS1  | CSGS0               | -xxx xxxx | -uuu uuuu                |
| 94h    | —          | 保留                                  | 保留                 | 保留     | 保留              | 保留              | 保留     | 保留     | 保留                  | xxxx xxxx | uuuu uuuu                |
| 95h    | CSDGCON    | CSDGEN                              | —                  | —      | —               | 保留              | CSDG2  | CSDG1  | CSDG0               | 0--- xxxx | 0--- uuuu                |
| 96h    | —          | —                                   | —                  | —      | —               | 保留              | 保留     | 保留     | 保留                  | ---- xxxx | ---- uuuu                |
| 97h    | VZCCON     | VZC7                                | VZC6               | VZC5   | VZC4            | VZC3            | VZC2   | VZC1   | VZC0                | xxxx xxxx | uuuu uuuu                |
| 98h    | CMPZCON    | CMPZF3                              | CMPZF2             | CMPZF1 | CMPZF0          | CMPZG3          | CMPZG2 | CMPZG1 | CMPZG0              | xxxx xxxx | uuuu uuuu                |
| 99h    | OUVCON     | OUV7                                | OUV6               | OUV5   | OUV4            | OUV3            | OUV2   | OUV1   | OUV0                | xxxx xxxx | uuuu uuuu                |
| 9Ah    | OOVCON     | OOV7                                | OOV6               | OOV5   | OOV4            | OOV3            | OOV2   | OOV1   | OOV0                | xxxx xxxx | uuuu uuuu                |
| 9Bh    | DEADCON    | HDLY3                               | HDLY2              | HDLY1  | HDLY0           | LDLY3           | LDLY2  | LDLY1  | LDLY0               | xxxx xxxx | uuuu uuuu                |
| 9Ch    | SLPCRCON   | SLPG3                               | SLPG2              | SLPG1  | SLPG0           | SLPS3           | SLPS2  | SLPS1  | SLPS0               | xxxx xxxx | uuuu uuuu                |
| 9Dh    | SLVGNCON   | —                                   | —                  | —      | SLVGN4          | SLVGN3          | SLVGN2 | SLVGN1 | SLVGN0              | ---x xxxx | ---u uuuu                |
| 9Eh    | RELEFF     | MSDONE                              | RE6                | RE5    | RE4             | RE3             | RE2    | RE1    | RE0                 | 0000 0000 | 0000 0000                |
| 9Fh    | —          | 未实现                                 |                    |        |                 |                 |        |        |                     | —         | —                        |

图注: — = 未实现单元, 读为0, u = 不变, x = 未知, q = 值取决于具体条件, 阴影 = 未实现

注 1: 其他（非上电）复位包括正常工作时的MCLR复位和看门狗定时器复位。

2: IRP和RP1位为保留位, 应始终保持清零。

3: 当引脚在配置字中被配置为MCLR时, RA3上拉将使能。

4: MCLR和WDT复位不会影响前一个值的数据锁存器。复位时, IOCF位将清零, 但是, 如果存在不匹配情况, 将重新置1。

表11-4: MCP19118/19 特殊寄存器汇总 BANK 2

| 地址     | 名称      | Bit 7                               | Bit 6              | Bit 5            | Bit 4           | Bit 3           | Bit 2            | Bit 1   | Bit 0               | POR复位时的值  | 所有其他复位时的值 <sup>(1)</sup> |
|--------|---------|-------------------------------------|--------------------|------------------|-----------------|-----------------|------------------|---------|---------------------|-----------|--------------------------|
| Bank 2 |         |                                     |                    |                  |                 |                 |                  |         |                     |           |                          |
| 100h   | INDF    | 对此单元进行寻址时将使用FSR的内容来寻址数据存储器（不是物理寄存器） |                    |                  |                 |                 |                  |         |                     | xxxx xxxx | xxxx xxxx                |
| 101h   | TMR0    | Timer0模块寄存器                         |                    |                  |                 |                 |                  |         |                     | xxxx xxxx | uuuu uuuu                |
| 102h   | PCL     | 程序计数器（PC）的最低有效字节                    |                    |                  |                 |                 |                  |         |                     | 0000 0000 | 0000 0000                |
| 103h   | STATUS  | IRP <sup>(2)</sup>                  | RP1 <sup>(2)</sup> | RP0              | $\overline{TO}$ | $\overline{PD}$ | Z                | DC      | C                   | 0001 1xxx | 000q quuu                |
| 104h   | FSR     | 间接数据存储器地址指针                         |                    |                  |                 |                 |                  |         |                     | xxxx xxxx | uuuu uuuu                |
| 105h   | WPUGPA  | —                                   | —                  | WPUA5            | —               | WPUA3           | WPUA2            | WPUA1   | WPUA0               | --1- 1111 | --u- uuuu                |
| 106h   | WPUGPB  | WPUB7                               | WPUB6              | WPUB5            | WPUB4           | —               | WPUB2            | WPUB1   | —                   | 1111 -11- | uuuu -uu-                |
| 107h   | PE1     | DECON                               | DVRSTR             | HDLYBY           | LDLYBY          | PDEN            | PUEN             | UVTEE   | OVTEE               | 0000 1100 | 0000 1100                |
| 108h   | BUFFCON | MLTPH2                              | MLTPH1             | MLTPH0           | ASEL4           | ASEL3           | ASEL2            | ASEL1   | ASEL0               | 0000 0000 | 0000 0000                |
| 109h   | ABECON  | OVDCCEN                             | UVDCEN             | MEASEN           | SLCPBY          | CRTMEN          | TMPSEN           | RECIREN | PATHEN              | 0000 0000 | 0000 0000                |
| 10Ah   | PCLATH  | —                                   | —                  | —                | 程序计数器的高5位写缓冲区   |                 |                  |         |                     | ---0 0000 | ---0 0000                |
| 10Bh   | INTCON  | GIE                                 | PEIE               | TOIE             | INTE            | IOCE            | TOIF             | INTF    | IOCF <sup>(3)</sup> | 0000 000x | 0000 000u                |
| 10Ch   | —       | 未实现                                 |                    |                  |                 |                 |                  |         |                     | —         | —                        |
| 10Dh   | —       | 未实现                                 |                    |                  |                 |                 |                  |         |                     | —         | —                        |
| 10Eh   | —       | 未实现                                 |                    |                  |                 |                 |                  |         |                     | —         | —                        |
| 10Fh   | —       | 未实现                                 |                    |                  |                 |                 |                  |         |                     | —         | —                        |
| 110h   | SSPADD  | ADD<7:0>                            |                    |                  |                 |                 |                  |         |                     | 0000 0000 | 0000 0000                |
| 111h   | SSPBUF  | 同步串行端口接收缓冲区/发送寄存器                   |                    |                  |                 |                 |                  |         |                     | xxxx xxxx | uuuu uuuu                |
| 112h   | SSPCON1 | WCOL                                | SSPOV              | SSPEN            | CKP             | SSPM>3:0>       |                  |         |                     |           |                          |
| 113h   | SSPCON2 | GCEN                                | ACKSTAT            | ACKDT            | ACKEN           | RCEN            | PEN              | RSEN    | SEN                 | 0000 0000 | 0000 0000                |
| 114h   | SSPCON3 | ACKTIM                              | PCIE               | SCIE             | BOEN            | SDAHT           | SBCDE            | AHEN    | DHEN                | 0000 0000 | 0000 0000                |
| 115h   | SSPMSK  | MSK<7:0>                            |                    |                  |                 |                 |                  |         |                     | 1111 1111 | 1111 1111                |
| 116h   | SSPSTAT | SMP                                 | CKE                | $D/\overline{A}$ | P               | S               | $R/\overline{W}$ | UA      | BF                  | —         | —                        |
| 117h   | SSPADD2 | ADD2<7:0>                           |                    |                  |                 |                 |                  |         |                     | 0000 0000 | 0000 0000                |
| 118h   | SSPMSK2 | MSK2<7:0>                           |                    |                  |                 |                 |                  |         |                     | 1111 1111 | 1111 1111                |
| 119h   | —       | 未实现                                 |                    |                  |                 |                 |                  |         |                     | —         | —                        |
| 11Ah   | —       | 未实现                                 |                    |                  |                 |                 |                  |         |                     | —         | —                        |
| 11Bh   | —       | 未实现                                 |                    |                  |                 |                 |                  |         |                     | —         | —                        |
| 11Ch   | —       | 未实现                                 |                    |                  |                 |                 |                  |         |                     | —         | —                        |
| 11Dh   | —       | 未实现                                 |                    |                  |                 |                 |                  |         |                     | —         | —                        |
| 11Eh   | —       | 未实现                                 |                    |                  |                 |                 |                  |         |                     | —         | —                        |
| 11Fh   | —       | 未实现                                 |                    |                  |                 |                 |                  |         |                     | —         | —                        |

图注: — = 未实现单元, 读为0, u = 不变, x = 未知, q = 值取决于具体条件, 阴影 = 未实现

注 1: 其他（非上电）复位包括正常工作时的MCLR复位和看门狗定时器复位。

2: IRP和RP1位为保留位, 应始终保持清零。

3: MCLR和WDT复位不会影响前一个值的数据锁存器。复位时, IOCF位将清零, 但是, 如果存在不匹配情况, 将重新置1。

# MCP19118/19

表 11-5: MCP19118/19 特殊寄存器汇总 BANK 3

| 地址     | 名称                     | Bit 7                                 | Bit 6              | Bit 5   | Bit 4           | Bit 3           | Bit 2   | Bit 1   | Bit 0               | POR复位时的值  | 所有其他复位时的值 <sup>(1)</sup> |
|--------|------------------------|---------------------------------------|--------------------|---------|-----------------|-----------------|---------|---------|---------------------|-----------|--------------------------|
| Bank 3 |                        |                                       |                    |         |                 |                 |         |         |                     |           |                          |
| 180h   | INDF                   | 对此单元进行寻址时将使用 FSR 的内容来寻址数据存储器（不是物理寄存器） |                    |         |                 |                 |         |         |                     | xxxx xxxx | uuuu uuuu                |
| 181h   | OPTION_REG             | RAPU                                  | INTEDG             | T0CS    | T0SE            | PSA             | PS2     | PS1     | PS0                 | 1111 1111 | 1111 1111                |
| 182h   | PCL                    | 程序计数器（PC）的最低有效字节                      |                    |         |                 |                 |         |         |                     | 0000 0000 | 0000 0000                |
| 183h   | STATUS                 | IRP <sup>(2)</sup>                    | RP1 <sup>(2)</sup> | RP0     | $\overline{TO}$ | $\overline{PD}$ | Z       | DC      | C                   | 0001 1xxx | 000q quuu                |
| 184h   | FSR                    | 间接数据存储器地址指针                           |                    |         |                 |                 |         |         |                     | xxxx xxxx | uuuu uuuu                |
| 185h   | IOCA                   | IOCA7                                 | IOCA6              | IOCA5   | IOCA4           | IOCA3           | IOCA2   | IOCA1   | IOCA0               | 0000 0000 | 0000 0000                |
| 186h   | IOCB                   | IOCB7                                 | IOCB6              | IOCB5   | IOCB4           | —               | IOCB2   | IOCB1   | IOCB0               | 0000 -000 | 0000 -000                |
| 187h   | ANSELA                 | —                                     | —                  | —       | —               | ANSA3           | ANSA2   | ANSA1   | ANSA0               | ---- 1111 | ---- 1111                |
| 188h   | ANSELB                 | —                                     | —                  | ANSB5   | ANSB4           | —               | ANSB2   | ANSB1   | —                   | --11 -11- | --11 -11-                |
| 189h   | —                      | 未实现                                   |                    |         |                 |                 |         |         |                     | —         | —                        |
| 18Ah   | PCLATH                 | —                                     | —                  | —       | 程序计数器的高 5 位写缓冲区 |                 |         |         |                     | ---0 0000 | ---0 0000                |
| 18Bh   | INTCON                 | GIE                                   | PEIE               | T0IE    | INTE            | IOCE            | T0IF    | INTF    | IOCF <sup>(4)</sup> | 0000 000x | 0000 000u                |
| 18Ch   | PORTICD <sup>(5)</sup> | 在线调试端口寄存器                             |                    |         |                 |                 |         |         |                     |           |                          |
| 18Dh   | TRISICD <sup>(5)</sup> | 在线调试 TRIS 寄存器                         |                    |         |                 |                 |         |         |                     |           |                          |
| 18Eh   | ICKBUG <sup>(5)</sup>  | 在线调试寄存器                               |                    |         |                 |                 |         |         |                     | 0--- ---- | 0--- ----                |
| 18Fh   | BIGBUG <sup>(5)</sup>  | 在线调试断点寄存器                             |                    |         |                 |                 |         |         |                     | ---- ---- | ---- ----                |
| 190h   | PMCON1                 | —                                     | CALSEL             | —       | —               | —               | WREN    | WR      | RD                  | -0-- -000 | -0-- -000                |
| 191h   | PMCON2                 | 程序存储器控制寄存器 2（不是物理寄存器）                 |                    |         |                 |                 |         |         |                     | ---- ---- | ---- ----                |
| 192h   | PMADRL                 | PMADRL7                               | PMADRL6            | PMADRL5 | PMADRL4         | PMADRL3         | PMADRL2 | PMADRL1 | PMADRL0             | 0000 0000 | 0000 0000                |
| 193h   | PMADRH                 | —                                     | —                  | —       | —               | PMADRH3         | PMADRH2 | PMADRH1 | PMADRH0             | ---- 0000 | ---- 0000                |
| 194h   | PMDATL                 | PMDATL7                               | PMDATL6            | PMDATL5 | PMDATL4         | PMDATL3         | PMDATL2 | PMDATL1 | PMDATL0             | 0000 0000 | 0000 0000                |
| 195h   | PMDATH                 | —                                     | —                  | PMDATH5 | PMDATH4         | PMDATH3         | PMDATH2 | PMDATH1 | PMDATH0             | --00 0000 | --00 0000                |
| 196h   | —                      | 未实现                                   |                    |         |                 |                 |         |         |                     | —         | —                        |
| 197h   | —                      | 未实现                                   |                    |         |                 |                 |         |         |                     | —         | —                        |
| 198h   | OSCCAL                 | —                                     | FCALT6             | FCALT5  | FCALT4          | FCALT3          | FCALT2  | FCALT1  | FCALT0              | xxxx xxxx | uuuu uuuu                |
| 199h   | DOVCAL                 | —                                     | —                  | —       | —               | DOVT3           | DOVT2   | DOVT1   | DOVT0               | xxxx xxxx | uuuu uuuu                |
| 19Ah   | TTACAL                 | —                                     | —                  | —       | —               | TTA3            | TTA2    | TTA1    | TTA0                | xxxx xxxx | uuuu uuuu                |
| 19Bh   | BGRCAL                 | 保留                                    | 保留                 | 保留      | 保留              | BGRT3           | BGRT2   | BGRT1   | BGRT0               | xxxx xxxx | uuuu uuuu                |
| 19Ch   | VROCAL                 | —                                     | —                  | —       | —               | VROT3           | VROT2   | VROT1   | VROT0               | xxxx xxxx | uuuu uuuu                |
| 19Dh   | ZROCAL                 | —                                     | —                  | —       | —               | ZROT3           | ZROT2   | ZROT1   | ZROT0               | xxxx xxxx | uuuu uuuu                |
| 19Eh   | —                      | 未实现                                   |                    |         |                 |                 |         |         |                     | —         | —                        |
| 19Fh   | ATSTCON                | 保留                                    | —                  | —       | 保留              | HIDIS           | LODIS   | BNCHEN  | DRVDIS              | 1--0 0001 | 1--0 0001                |

图注： — = 未实现单元，读为 0，u = 不变，x = 未知，q = 值取决于具体条件，阴影 = 未实现

注 1： 其他（非上电）复位包括正常工作时的 MCLR 复位和看门狗定时器复位。

2： IRP 和 RP1 位为保留位，应始终保持清零。

3： 当引脚在配置字中被配置为 MCLR 时，RA3 上拉将使能。

4： MCLR 和 WDT 复位不会影响前一个值的数据锁存器。复位时，IOCF 位将清零，但是，如果存在不匹配情况，将重新置 1。

5： 仅当 DBGEN = 0 和 ICKBUG<INBUG> = 1 时可访问。



### 11.3.1 OPTION\_REG 寄存器

OPTION\_REG 寄存器是可读写的寄存器，其中包含各种控制位用于配置：

- Timer0/WDT 预分频器
- 外部 GPA2/INT 中断
- Timer0
- PORTGPA 和 PORTGPB 上的弱上拉

**注 1：** 要使 Timer0 实现 1:1 预分频器分配，可将 OPTION\_REG 寄存器的 PSA 位置 1，从而将预分频器分配给 WDT。请参见第 23.1.3 节“软件可编程预分频器”。

**寄存器 11-2: OPTION\_REG: 选项寄存器 (注 1)**

| R/W-1                    | R/W-1  | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
|--------------------------|--------|-------|-------|-------|-------|-------|-------|
| $\overline{\text{RAPU}}$ | INTEDG | T0CS  | T0SE  | PSA   | PS2   | PS1   | PS0   |
| bit 7                    |        |       |       |       |       |       | bit 0 |

图注：

R = 可读位

W = 可写位

U = 未实现位，读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 7  **$\overline{\text{RAPU}}$** : 端口 GPx 上拉使能位

1 = 禁止端口 GPx 上拉

0 = 使能端口 GPx 上拉

bit 6 **INTEDG**: 中断边沿选择位

0 = INT 引脚信号的上升沿触发中断

1 = INT 引脚信号的下降沿触发中断

bit 5 **T0CS**: TMR0 时钟源选择位

1 = T0CKI 引脚上信号的跳变

0 = 内部指令周期时钟

bit 4 **T0SE**: TMR0 时钟源边沿选择位

1 = 在 T0CKI 引脚电平发生由高到低的跳变时递增

0 = 在 T0CKI 引脚电平发生由低到高的跳变时递增

bit 3 **PSA**: 预分频器分配位

1 = 将预分频器分配给 WDT

0 = 将预分频器分配给 Timer0 模块

bit 2-0 **PS<2:0>**: 预分频器分频比选择位

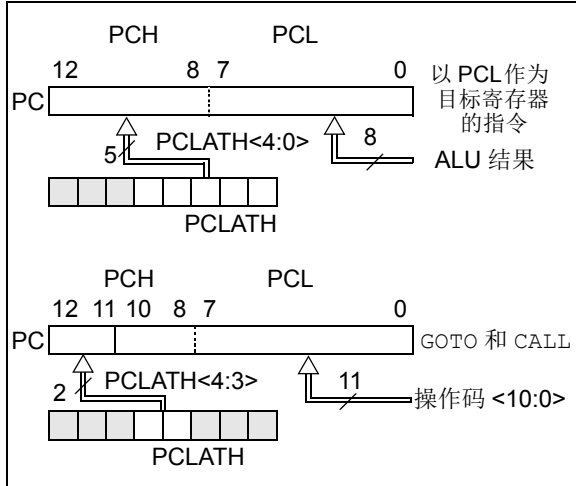
| 位值  | TMR0<br>预分频比 | WDT<br>预分频比 |
|-----|--------------|-------------|
| 000 | 1: 2         | 1: 1        |
| 001 | 1: 4         | 1: 2        |
| 010 | 1: 8         | 1: 4        |
| 011 | 1: 16        | 1: 8        |
| 100 | 1: 32        | 1: 16       |
| 101 | 1: 64        | 1: 32       |
| 110 | 1: 128       | 1: 64       |
| 111 | 1: 256       | 1: 128      |

**注 1：** 还必须使能各个 WPUx 位。

## 11.4 PCL和PCLATH

程序计数器（Program Counter, PC）为13位宽。它的低字节来自可读写的PCL寄存器。高字节（PC<12:8>）来自PCLATH，不可直接读写。执行任何复位操作后，PC将清零。图11-2给出了装载PC的两种情况。图11-2上方的示例显示了写入PCL（PCLATH<4:0> → PCH）时如何装载PC。图11-2下方的示例显示了执行CALL或GOTO指令（PCLATH<4:3> → PCH）时如何装载PC。

图11-2: 不同情形下装载PC



### 11.4.1 修改PCL

执行任何将PCL寄存器作为目标寄存器的指令的同时，会导致程序计数器PC<12:8>位（PCH）替换为PCLATH寄存器的内容。这样便可以将所需的高5位写入PCLATH寄存器，进而更改程序计数器的全部内容。在将低8位写入PCL寄存器后，程序计数器的所有13位的值将更改为PCLATH寄存器中的值以及那些写入到PCL寄存器的值。

### 11.4.2 计算GOTO

计算GOTO指令是通过向程序计数器添加偏移量（ADDWF PCL）来实现的。通过修改PCL寄存器跳转到查找表或程序跳转表（计算GOTO）时应十分小心。假设PCLATH设置为表起始地址，当表长大于255个指令或存储器地址的低8位在表的中间从0xFFh计满返回到0x00h时，对于表起始地址与表内单元之间发生的每次地址计满返回，PCLATH都必须递增1。

更多信息，请参见应用笔记AN556——“Implementing a Table Read”（DS00556）。

### 11.4.3 计算函数调用

利用计算函数CALL，程序可维护函数表并提供其他方法来执行状态机或查找表。当使用计算函数CALL执行表读操作时，应该注意表地址是否会导致PCL的值超出存储边界（每个存储区为256个字节）。

使用CALL指令时，PCH<2:0>和PCL寄存器中将装载CALL指令的操作数。PCH<6:3>将装载PCLATH<6:3>。

### 11.4.4 堆栈

MCP19118/19有8级 x 13位宽的硬件堆栈（见图11-1）。堆栈空间既不属于程序空间，也不属于数据空间，并且堆栈指针不可读写。执行CALL指令时或中断导致跳转时，PC值被压入该堆栈。当执行RETURN、RETLW或RETFIE指令时，PC值从堆栈弹出。PCLATH的值不受入栈或出栈操作的影响。

该堆栈用作循环缓冲区。也就是说，执行八次入栈操作后，第九次入栈操作将改写第一次入栈操作存储的值。第十次入栈操作将改写第二次入栈操作结果（依此类推）。

- 注 1:** 没有任何状态位用于指示堆栈溢出或堆栈下溢情况。
- 2:** 没有称为PUSH或POP的指令或助记符。这两个操作在执行CALL、RETURN、RETLW和RETFIE指令或跳转到中断地址向量时发生。

## 11.5 间接寻址、INDF和FSR寄存器

INDF寄存器不是物理寄存器。对INDF寄存器寻址将导致间接寻址。

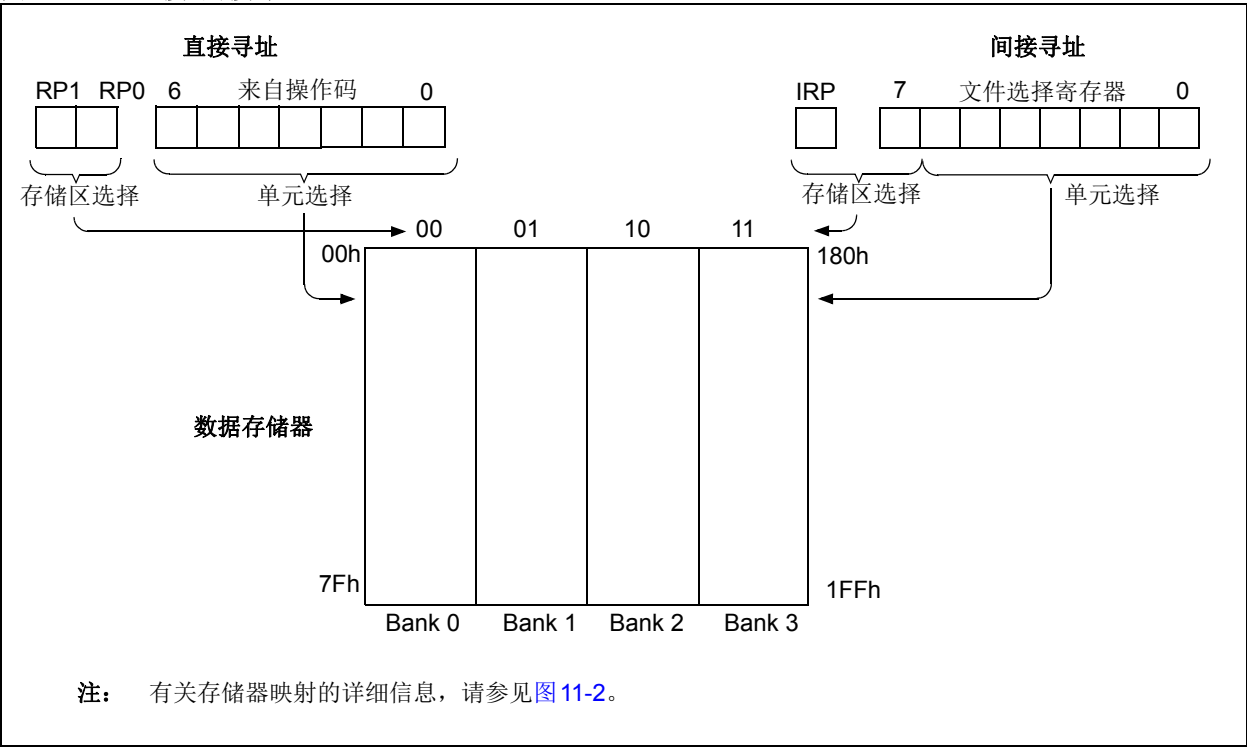
通过使用INDF寄存器可以实现间接寻址。使用INDF寄存器的任何指令实际将访问文件选择寄存器（FSR）所指向的数据。间接读取INDF本身将产生00h。直接写入INDF寄存器将导致空操作（但状态位可能受到影响）。8位FSR与STATUS寄存器中的IRP位一起构成有效的9位地址，如图11-3所示。

例11-2显示了一段可通过间接寻址来清零RAM单元40h-7Fh的简单程序。

例 11-2: 间接寻址

```
MOVLW 0x40    ;initialize pointer
MOVWF FSR     ;to RAM
NEXT    CLRF   INDF ;clear INDF register
        INCF   FSR ;inc pointer
        BTFSS  FSR,7 ;all done?
        GOTO   NEXT ;no clear next
CONTINUE                ;yes continue
```

图 11-3: 直接/间接寻址



注:

## 12.0 器件配置

器件配置包括配置字寄存器和代码保护。

**注：** 配置字寄存器中的 **DBGEN** 位由器件开发工具（包括调试器和编程器）自动管理。对于正常的器件操作，此位应保持为1。

### 12.1 配置字

有几个配置字位可用于使能不同的定时器和选择存储器保护选项。这些位实现为位于2007h处的配置字寄存器。

**寄存器 12-1: CONFIG: 配置字寄存器**

| R/P-1        | U-1 | R/P-1       | R/P-1       | U-1 | U-1 |       |  |
|--------------|-----|-------------|-------------|-----|-----|-------|--|
| <b>DBGEN</b> | —   | <b>WRT1</b> | <b>WRT0</b> | —   | —   |       |  |
| bit 13       |     |             |             |     |     | bit 8 |  |

| U-1   | R/P-1     | R/P-1       | R/P-1       | R/P-1       | U-1 | U-1 | U-1   |
|-------|-----------|-------------|-------------|-------------|-----|-----|-------|
| —     | <b>CP</b> | <b>MCLR</b> | <b>PWRT</b> | <b>WDTE</b> | —   | —   | —     |
| bit 7 |           |             |             |             |     |     | bit 0 |

**图注：**

R = 可读位

P = 可编程位

U = 未实现位，读为0

-n = POR时的值

1 = 置1

0 = 清零

x = 未知

|           |                                                                                                                                                                                     |
|-----------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| bit 13    | <b>DBGEN:</b> ICD 调试位<br>1 = 禁止ICD调试模式<br>0 = 使能ICD调试模式                                                                                                                             |
| bit 12    | <b>未实现:</b> 读为1                                                                                                                                                                     |
| bit 11-10 | <b>WRT&lt;1:0&gt;:</b> 闪存程序存储器自写使能位<br>11 = 写保护关闭<br>10 = 000h至3FFh受写保护，400h至FFFh可以由PMCON1控制寄存器修改<br>01 = 000h至7FFh受写保护，800h至FFFh可以由PMCON1控制寄存器修改<br>00 = 000h至FFFh受写保护，整个程序寄存器受写保护 |
| bit 9-7   | <b>未实现:</b> 读为1                                                                                                                                                                     |
| bit 6     | <b>CP:</b> 代码保护<br>1 = 禁止程序存储器代码保护<br>0 = 使能程序存储器代码保护                                                                                                                               |
| bit 5     | <b>MCLR:</b> MCLR引脚功能选择<br>1 = MCLR引脚是MCLR功能引脚，使能内部弱上拉<br>0 = MCLR引脚是备用功能引脚，内部禁止MCLR功能                                                                                              |
| bit 4     | <b>PWRT:</b> 上电延时定时器使能位<br>1 = 禁止PWRT<br>0 = 使能PWRT                                                                                                                                 |
| bit 3     | <b>WDTE:</b> 看门狗定时器使能位<br>1 = 使能WDT<br>0 = 禁止WDT                                                                                                                                    |
| bit 2-0   | <b>未实现:</b> 读为1                                                                                                                                                                     |

## 12.2 代码保护

代码保护用于保护器件不受未经授权的访问。任何代码保护设置都不会影响对程序存储器的内部访问。

### 12.2.1 程序存储器保护

整个程序存储空间都通过配置字寄存器中的 $\overline{\text{CP}}$ 位来防止外部读写操作。当 $\overline{\text{CP}} = 0$ 时，将禁止对程序存储器的外部读写操作，读取时将返回全0。无论保护位的设置如何，CPU都可以继续读取程序存储器。对程序存储器的写操作取决于写保护设置。更多信息，请参见[第12.3节“写保护”](#)。

## 12.3 写保护

写保护用于保护器件不受意外的自写访问。在允许修改程序存储器其他区域的同时，可以保护应用程序，例如引导加载程序软件。

配置字寄存器中的WRT<1:0>位定义了受保护的程序存储块的大小。

## 12.4 ID存储单元

有4个存储单元（2000h-2003h）被指定为ID存储单元，供用户存储校验和或其他代码标识编号。这些存储单元在正常执行期间不可访问，但在编程/校验模式下可读写。使用MPLAB集成开发环境（IDE）时，仅报告ID存储单元的低7位。

### 13.0 振荡器模式

MCP19118/19 具有一个 8 MHz 内部振荡器的振荡器配置。

#### 13.1 内部振荡器 (INTOSC)

内部振荡器模块提供了 8 MHz 的系统时钟源。可使用 OSCUNE 寄存器中的校准值微调内部振荡器的频率。

#### 13.2 振荡器校准

8 MHz 内部振荡器在出厂时已校准。出厂校准值位于只读校准字 1 寄存器中。这些值必须从校准字 1 寄存器读取并存储在 OSCCAL 寄存器中。有关从程序存储器中读取的步骤，请参见第 18.0 节“闪存程序存储器控制”。

**注 1：** 必须将校准字 1 寄存器的 FCAL<6:0> 位写入 OSCCAL 寄存器以校准内部振荡器。

### 13.3 用户模式下的频率调节

除了出厂校准外，也可在用户应用中调节基本频率。该频率调节功能允许用户偏离出厂校准的频率。用户可以通过写入 OSCUNE 寄存器（寄存器 13-1）调节频率。

**寄存器 13-1: OSCUNE: 振荡器调节寄存器**

| U-0   | U-0 | U-0 | R/W-0    | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
|-------|-----|-----|----------|-------|-------|-------|-------|
| —     | —   | —   | TUN<4:0> |       |       |       |       |
| bit 7 |     |     |          |       |       |       | bit 0 |

**图注：**

R = 可读位

W = 可写位

U = 未实现位，读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 7-5

未实现：读为 0

bit 4-0

**TUN<4:0>：** 频率调节位

01111 = 最高频率

01110 =

•

•

•

00001 =

00000 = 中心频率。振荡器模块以校准后的频率运行。

11111 =

•

•

•

10000 = 最低频率

13.3.1 上电、唤醒和改变基本频率时的振荡器延时

在OSCTUNE寄存器用于偏移内部振荡器频率的应用中，不应要求内部振荡器的频率立即稳定下来。这种情况下，频率可朝新值逐渐偏移。该频移时间不足基本频率的8个周期。

上电时，如果使能上电延时定时器，则器件在上电期间保持复位状态。

从休眠模式唤醒或POR后，将调用一段约为10 μs的内部延时使存储器偏置稳定下来，之后才开始执行程序。

表 13-1: 与时钟源相关的寄存器汇总

| 名称      | Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 | 寄存器所在页 |
|---------|-------|-------|-------|-------|-------|-------|-------|-------|--------|
| OSCTUNE | —     | —     | —     | TUN4  | TUN3  | TUN2  | TUN1  | TUN0  | 83     |

图注： — = 未实现单元，读为0。时钟源不使用阴影单元。

表 13-2: 与时钟源相关的校准字汇总

| 名称     | Bit  | Bit -/7 | Bit -/6 | Bit 13/5 | Bit 12/4 | Bit 11/3 | Bit 10/2 | Bit 9/1 | Bit 8/0 | 寄存器所在页 |
|--------|------|---------|---------|----------|----------|----------|----------|---------|---------|--------|
| CALWD1 | 13:8 | —       | —       | —        | —        | DOV3     | DOV2     | DOV1    | DOV0    | 59     |
|        | 7:0  | —       | FCAL6   | FCAL5    | FCAL4    | FCAL3    | FCAL2    | FCAL1   | FCAL0   |        |

图注： — = 未实现单元，读为0。时钟源不使用阴影单元。



## 14.0 复位

复位逻辑用于使MCP19118/19进入已知状态。可使用器件状态位确定复位源。

有多种方式可以复位此器件：

- 上电复位（Power-On Reset, POR）
- 过温复位（Overtemperature Reset, OT）
- $\overline{\text{MCLR}}$  复位
- WDT 复位

要使 $V_{DD}$ 稳定，可以使能可选的上电延时定时器，以在POR事件后延长复位时间。

一些寄存器不受任何复位的影响；在POR时它们的状态未知，而在任何其他复位时它们状态不变。在以下情况下，大多数其他寄存器复位为“复位状态”：

- 上电复位
- $\overline{\text{MCLR}}$  复位
- 休眠期间的 $\overline{\text{MCLR}}$  复位
- WDT 复位

WDT唤醒不会导致寄存器的复位方式与WDT复位相同，因为唤醒被视为恢复正常工作。 $\overline{\text{TO}}$ 和 $\overline{\text{PD}}$ 位在不同的复位情形下会置1或清零，如表14-1所示。软件可以使用这些位判断复位的性质。关于所有寄存器的复位状态的完整说明，请参见表14-2。

图14-1给出了片上复位电路的简化框图。

$\overline{\text{MCLR}}$ 复位路径上有一个噪声滤波器，可用于检测并滤除小脉冲。关于脉宽规范，请参见第5.0节“数字电气特性”。

图14-1： 片上复位电路的简化框图

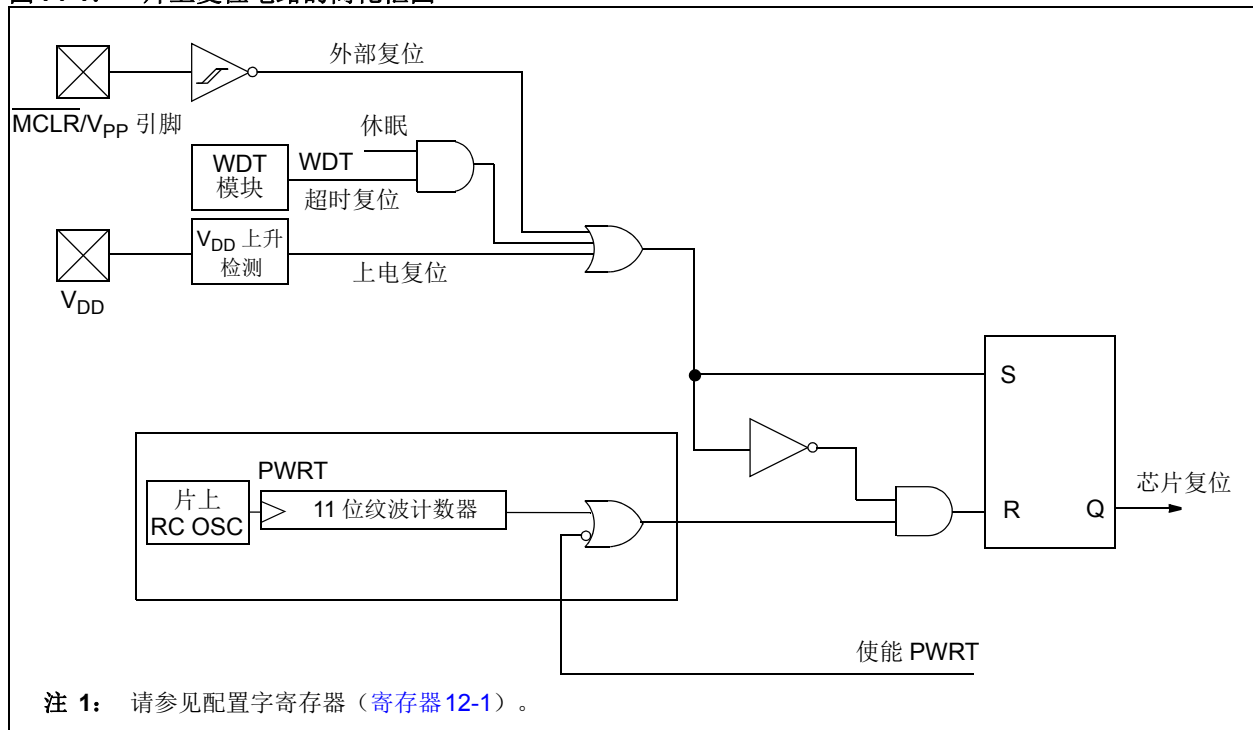


表14-1： 各种情形下的超时

| 上电                            |                               | 从休眠模式唤醒 |
|-------------------------------|-------------------------------|---------|
| $\overline{\text{PWRTE}} = 0$ | $\overline{\text{PWRTE}} = 1$ |         |
| $T_{\text{PWRT}}$             | —                             | —       |

表14-2: 状态/PCON位及其含义

| POR | TO | PD | 条件            |
|-----|----|----|---------------|
| 0   | 1  | 1  | 上电复位          |
| u   | 0  | u  | WDT复位         |
| u   | 0  | 0  | WDT唤醒         |
| u   | u  | u  | 正常工作期间的MCLR复位 |
| u   | 1  | 0  | 休眠期间的MCLR复位   |

图注: u = 不变, x = 未知

14.1 上电复位 (POR)

在V<sub>DD</sub>上升到足以正常工作的电压之前, 片上的POR电路将使芯片保持在复位状态。要使用POR电路, 只需将MCLR引脚通过一个电阻连接到V<sub>DD</sub>。这样可以省去产生上电复位通常所需的外部RC元件。

注: V<sub>DD</sub>下降时, POR电路不会产生内部复位。要重新使能POR, V<sub>DD</sub>必须达到V<sub>SS</sub>并保持至少 100 μs。

当器件开始正常工作 (退出复位状态) 时, 器件的工作参数 (即, 电压、频率和温度等) 必须得到满足, 以确保其正常工作。如果不满足这些条件, 那么器件必须保持在复位状态, 直到满足工作条件为止。

14.2 MCLR

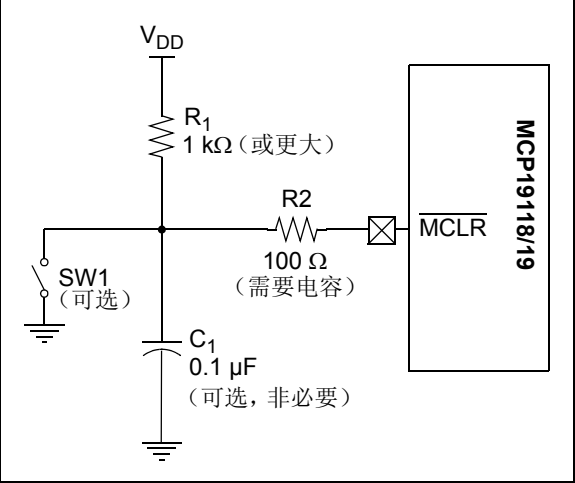
MCP19118/19 在MCLR复位路径上有一个噪声滤波器。该滤波器能检测并滤除小脉冲。

应当注意, WDT复位不会将MCLR引脚驱动为低电平。

如果施加到MCLR引脚上的电压超过其规范, 可导致在ESD事件期间产生MCLR复位以及超出器件规范的过大电流。因此, Microchip 建议不再将MCLR引脚直接连接到V<sub>DD</sub>。建议使用图14-2中所示的RC网络。

通过清零配置字寄存器中的MCLRE位使能内部MCLR选项。MCLRE = 0时, 在内部生成芯片的复位信号。MCLRE = 1时, MCLR引脚成为外部复位输入引脚。在此模式下, MCLR引脚具有到V<sub>DD</sub>的弱上拉。

图14-2: 建议的MCLR电路



### 14.3 上电延时定时器 (PWRT)

上电延时定时器仅在上电时从POR复位开始提供64 ms（标称值）的固定延时。上电延时定时器随内部RC振荡器工作。只要PWRT处于活动状态，芯片就保持在复位状态。PWRT延时使 $V_{DD}$ 上升到所需电平。控制位 $\overline{PWRT}$ 可禁止（如果置1）或使能（如果清零或编程）上电延时定时器。

由于存在以下变化，不同器件的上电延时器延时也将各不相同：

- $V_{DD}$  变化
- 温度变化
- 过程变化

**注：** 如果 $\overline{MCLR}$ 引脚上的电压尖峰低于 $V_{SS}$ ，感应电流大于80 mA，可能会引起器件锁死。因此，当 $\overline{MCLR}$ 引脚驱动为低电平时，应该串联一个50-100 $\Omega$ 的电阻，而不是直接将该引脚连接到 $V_{SS}$ 。

### 14.4 看门狗定时器 (WDT) 复位

如果固件在超时周期内未发出CLRWDT指令，看门狗定时器将产生复位。更改STATUS寄存器中的 $\overline{TO}$ 和 $\overline{PD}$ 位以指示WDT复位。更多信息，请参见第17.0节“看门狗定时器 (WDT)”。

### 14.5 上电延时定时器

上电延时定时器可以在POR事件后延迟器件执行。此定时器通常用于使 $V_{DD}$ 在器件开始运行之前稳定下来。

上电延时定时器由配置字寄存器中的 $\overline{PWRT}$ 位控制。

### 14.6 启动顺序

从POR恢复时，在器件开始执行程序之前必须发生以下事件：

- 上电延时定时器运行结束（如果被使能）
- 振荡器起振定时器运行结束
- 必须释放 $\overline{MCLR}$ （如果被使能）

总超时时间取决于 $\overline{PWRT}$ 位状态。例如，将 $\overline{PWRT}$ 位擦除（禁止PWRT）时，将完全没有超时。图14-3、图14-4和图14-5描述了超时序列。

由于超时是由POR脉冲触发的，因此如果 $\overline{MCLR}$ 保持足够长时间的低电平，超时将结束。然后，将 $\overline{MCLR}$ 电平拉高后器件将立即开始执行程序（见图14-4）。这对于测试或同步多个并行工作的MCP19118/19器件来说是非常有用的。

#### 14.6.1 电源控制 (PCON) 寄存器

电源控制 (PCON) 寄存器（地址8Eh）有两个状态位，用于指示最后发生的复位类型。

图14-3： 上电时的超时序列（延时的 $\overline{MCLR}$ ）：情形1

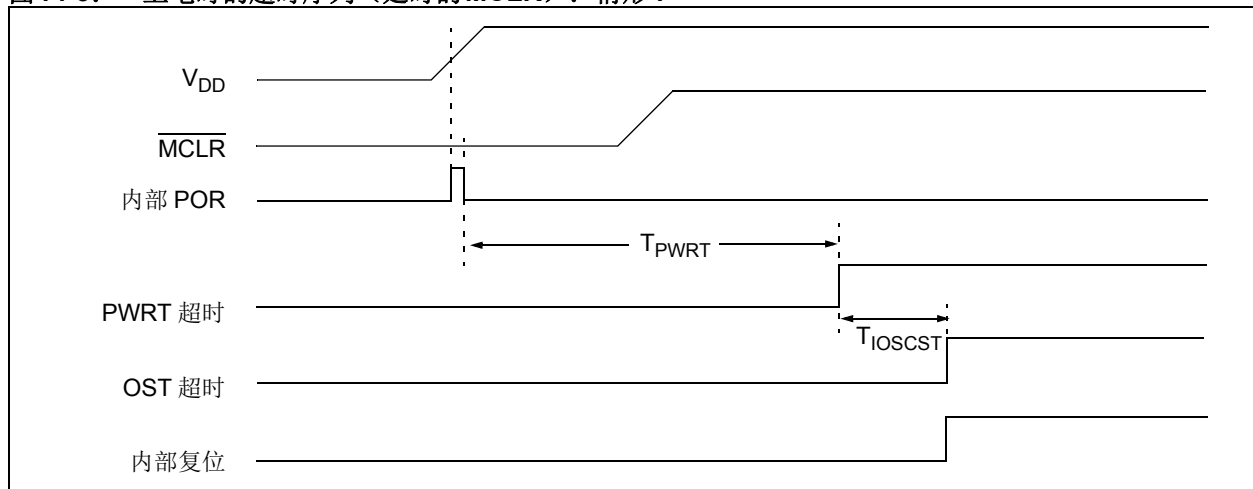


图 14-4: 上电时的超时序列 (延时的  $\overline{\text{MCLR}}$ ): 情形 2

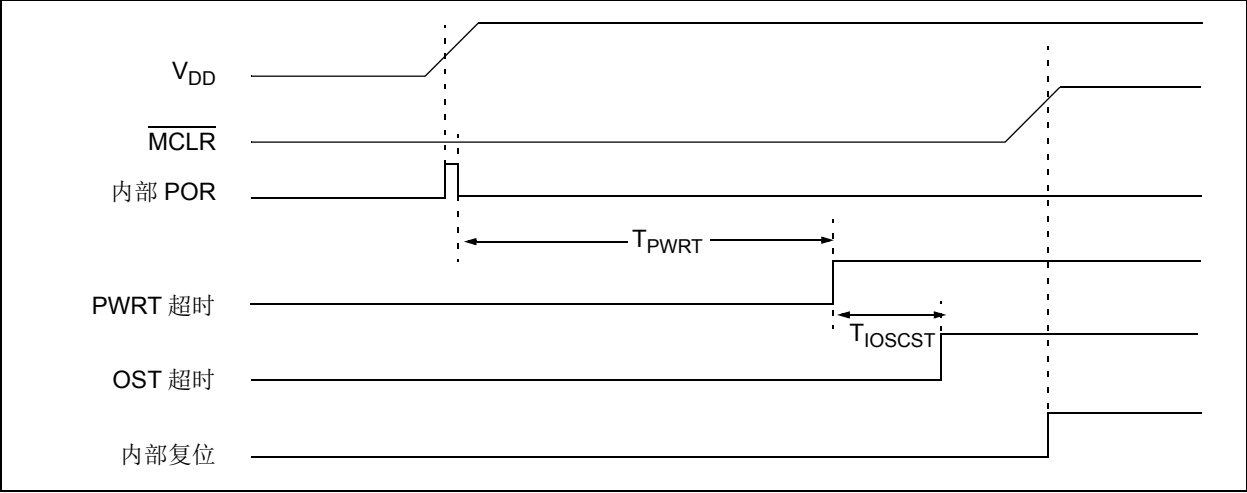


图 14-5: 上电时的超时序列 ( $\overline{\text{MCLR}}$  连接到  $V_{DD}$ )

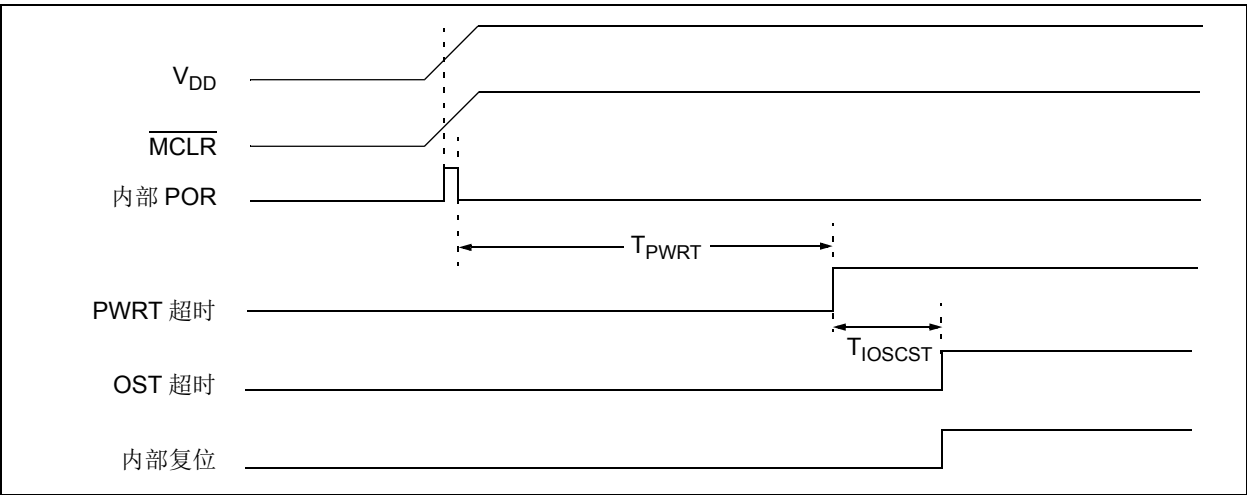


表 14-3: 寄存器的初始状态

| 寄存器                   | 地址                    | 上电复位      | MCLR复位<br>WDT复位          | 通过中断从休眠模式唤醒<br>通过 WDT 超时从休眠模式唤醒 |
|-----------------------|-----------------------|-----------|--------------------------|---------------------------------|
| W                     | —                     | xxxx xxxx | uuuu uuuu                | uuuu uuuu                       |
| INDF                  | 00h/80h/<br>100h/180h | xxxx xxxx | xxxx xxxx                | uuuu uuuu                       |
| TMR0                  | 01h/101h              | xxxx xxxx | uuuu uuuu                | uuuu uuuu                       |
| PCL                   | 02h/82h/<br>102h/182h | 0000 0000 | 0000 0000                | PC + 1 <sup>(3)</sup>           |
| STATUS                | 03h/83h/<br>103h/183h | 0001 1xxx | 000q quuu <sup>(4)</sup> | uuuq quuu <sup>(4)</sup>        |
| FSR                   | 04h/84h/<br>104h/184h | xxxx xxxx | uuuu uuuu                | uuuu uuuu                       |
| PORTGPA               | 05h                   | xxxx xxxx | uuuu uuuu                | uuuu uuuu                       |
| PORTGPB               | 06h                   | xxx- xxxx | uuu- uuuu                | uuu- uuuu                       |
| PIR1                  | 07h                   | -000 --00 | -000 --00                | -uuu --uu                       |
| PIR2                  | 08h                   | 0-00 --00 | 0-00 --00                | u-uu --uu                       |
| PCON                  | 09h                   | ---- -qq- | ---- -uu-                | ---- -uu-                       |
| PCLATH                | 0Ah/8Ah/<br>10Ah/18Ah | ---0 0000 | ---0 0000                | ---u uuuu                       |
| INTCON                | 0Bh/8Bh/<br>10Bh/18Bh | 0000 000x | 0000 000u                | uuuu uuuu <sup>(2)</sup>        |
| TMR1L                 | 0Ch                   | xxxx xxxx | uuuu uuuu                | uuuu uuuu                       |
| TMR1H                 | 0Dh                   | xxxx xxxx | uuuu uuuu                | uuuu uuuu                       |
| T1CON                 | 0Eh                   | --00 --00 | --uu --uu                | --uu --uu                       |
| TMR2                  | 0Fh                   | 0000 0000 | uuuu uuuu                | uuuu uuuu                       |
| T2CON                 | 10h                   | ---- -000 | ---- -000                | ---- -uuu                       |
| PR2                   | 11h                   | 1111 1111 | 1111 1111                | uuuu uuuu                       |
| PWMPHL                | 13h                   | xxxx xxxx | uuuu uuuu                | uuuu uuuu                       |
| PWMPHH                | 14h                   | xxxx xxxx | uuuu uuuu                | uuuu uuuu                       |
| PWMRL                 | 15h                   | xxxx xxxx | uuuu uuuu                | uuuu uuuu                       |
| PWMRH                 | 16h                   | xxxx xxxx | uuuu uuuu                | uuuu uuuu                       |
| OVCCON                | 19h                   | 0000 0000 | 0000 0000                | uuuu uuuu                       |
| OVFCON                | 1Ah                   | 0--0 0000 | 0--0 0000                | u--u uuuu                       |
| OSCTUNE               | 1Bh                   | ---0 0000 | ---0 0000                | ---u uuuu                       |
| ADRESL <sup>(1)</sup> | 1Ch                   | xxxx xxxx | uuuu uuuu                | uuuu uuuu                       |
| ADRESH <sup>(1)</sup> | 1Dh                   | ---- --xx | ---- --uu                | ---- --uu                       |
| ADCON0 <sup>(1)</sup> | 1Eh                   | -000 0000 | -000 0000                | -uuu uuuu                       |
| ADCON1 <sup>(1)</sup> | 1Fh                   | -000 ---- | -000 ----                | -uuu ----                       |
| OPTION_REG            | 81h/181h              | 1111 1111 | 1111 1111                | uuuu uuuu                       |
| TRISGPA               | 85h                   | 1111 1111 | 1111 1111                | uuuu uuuu                       |
| TRISGPB               | 86h                   | 1111 1111 | 1111 1111                | uuuu uuuu                       |

图注: u = 不变, x = 未知, - = 未实现位, 读为 0, q = 值取决于具体条件。

注 1: 如果  $V_{DD}$  过低, 上电复位将激活, 各寄存器将受到不同的影响。

2: INTCON 和/或 PIRx 寄存器中的一位或多位会受到影响 (引起唤醒)。

3: 当器件被中断唤醒且 GIE 位置 1 时, PC 装入中断向量 (0004h)。

4: 有关特定条件下的复位值, 请参见表 14-5。

# MCP19118/19

表14-3: 寄存器的初始状态 (续)

| 寄存器      | 地址   | 上电复位      | MCLR复位<br>WDT复位 | 通过中断从休眠模式唤醒<br>通过WDT超时从休眠模式唤醒 |
|----------|------|-----------|-----------------|-------------------------------|
| PIE1     | 87h  | -000 --00 | -000 --00       | -uuu --uu                     |
| PIE2     | 88h  | 0-00 --00 | 0-00 --00       | u-uu --uu                     |
| APFCON   | 89h  | ---- ---0 | ---- ---0       | ---- ---u                     |
| VINLVL   | 90h  | 0-xx xxxx | 0-uu uuuu       | u-uu uuuu                     |
| OCCON    | 91h  | 0xxx xxxx | 0uuu uuuu       | uuuu uuuu                     |
| CSGSCON  | 93h  | -xxx xxxx | -uuu uuuu       | -uuu uuuu                     |
| CSDGCON  | 95h  | 0--- xxxx | 0--- uuuu       | u--- uuuu                     |
| VZCCON   | 97h  | xxxx xxxx | uuuu uuuu       | uuuu uuuu                     |
| CMPZCON  | 98h  | xxxx xxxx | uuuu uuuu       | uuuu uuuu                     |
| OUVCON   | 99h  | xxxx xxxx | uuuu uuuu       | uuuu uuuu                     |
| OOVCON   | 9Ah  | xxxx xxxx | uuuu uuuu       | uuuu uuuu                     |
| DEADCON  | 9Bh  | xxxx xxxx | uuuu uuuu       | uuuu uuuu                     |
| SLPCRCON | 9Ch  | xxxx xxxx | uuuu uuuu       | uuuu uuuu                     |
| SLVGNCON | 9Dh  | ---x xxxx | ---u uuuu       | ---u uuuu                     |
| RELEFF   | 9Eh  | 0000 0000 | 0000 0000       | uuuu uuuu                     |
| WPUGPA   | 105h | --1- 1111 | --u- uuuu       | --u- uuuu                     |
| WPUGPB   | 106h | 1111 -11- | uuuu -uu-       | uuuu -uu-                     |
| PE1      | 107h | 0000 1100 | 0000 1100       | uuuu uuuu                     |
| BUFFCON  | 108h | 000- 0000 | 000- 0000       | uuu- uuuu                     |
| ABECON   | 109h | 0000 0000 | 0000 0000       | uuuu uuuu                     |
| SSPADD   | 110h | 0000 0000 | 0000 0000       | uuuu uuuu                     |
| SSPBUF   | 111h | xxxx xxxx | uuuu uuuu       | uuuu uuuu                     |
| SSPCON1  | 112h | 0000 0000 | 0000 0000       | uuuu uuuu                     |
| SSPCON2  | 113h | 0000 0000 | 0000 0000       | uuuu uuuu                     |
| SSPCON3  | 114h | 0000 0000 | 0000 0000       | uuuu uuuu                     |
| SSPMSK   | 115h | 1111 1111 | 1111 1111       | uuuu uuuu                     |
| SSPSTAT  | 116h |           |                 |                               |
| SSPADD2  | 117h | 0000 0000 | 0000 0000       | uuuu uuuu                     |
| SSPMSK2  | 118h | 1111 1111 | 1111 1111       | uuuu uuuu                     |
| IOCA     | 185h | 0000 0000 | 0000 0000       | uuuu uuuu                     |
| IOCB     | 186h | 0000 -000 | 0000 -000       | uuuu -uuu                     |
| ANSELA   | 187h | ---- 1111 | ---- 1111       | ---- uuuu                     |
| ANSELB   | 188h | --11 -11- | --11 -11-       | --uu -uu-                     |
| PMCON1   | 190h | -0-- -000 | -0-- -000       | -u-- -uuu                     |
| PMCON2   | 191h | ---- ---- | ---- ----       | ---- ----                     |
| PMADRL   | 192h | 0000 0000 | 0000 0000       | uuuu uuuu                     |
| PMADRH   | 193h | ---- -000 | ---- -000       | ---- -uuu                     |
| PMDATL   | 194h | 0000 0000 | 0000 0000       | uuuu uuuu                     |

图注: u = 不变, x = 未知, - = 未实现位, 读为0, q = 值取决于具体条件。

注 1: 如果V<sub>DD</sub>过低, 上电复位将激活, 各寄存器将受到不同的影响。

2: INTCON和/或PIRx寄存器中的一位或多位会受到影响 (引起唤醒)。

3: 当器件被中断唤醒且GIE位置1时, PC装入中断向量 (0004h)。

4: 有关特定条件下的复位值, 请参见表14-5。

表14-3: 寄存器的初始状态 (续)

| 寄存器     | 地址   | 上电复位      | MCLR复位<br>WDT复位 | 通过中断从休眠模式唤醒<br>通过WDT超时从休眠模式唤醒 |
|---------|------|-----------|-----------------|-------------------------------|
| PMDATH  | 195h | --00 0000 | --00 0000       | --uu uuuu                     |
| OSCCAL  | 198h | -xxx xxxx | -uuu uuuu       | -uuu uuuu                     |
| DOVCAL  | 199h | ---- xxxx | ---- uuuu       | ---- uuuu                     |
| TTACAL  | 19Ah | ---- xxxx | ---- uuuu       | ---- uuuu                     |
| BGRCAL  | 19Bh | ---- xxxx | ---- uuuu       | ---- uuuu                     |
| VROCAL  | 19Ch | ---- xxxx | ---- uuuu       | ---- uuuu                     |
| ZROCAL  | 19Dh | ---- xxxx | ---- uuuu       | ---- uuuu                     |
| ATSTCON | 19F  | 1--- 0001 | 1--- 0001       | u--- uuuu                     |

图注: u = 不变, x = 未知, - = 未实现位, 读为0, q = 值取决于具体条件。

注1: 如果V<sub>DD</sub>过低, 上电复位将激活, 各寄存器将受到不同的影响。

2: INTCON和/或PIRx寄存器中的一位或多位会受到影响 (引起唤醒)。

3: 当器件被中断唤醒且GIE位置1时, PC装入中断向量 (0004h)。

4: 有关特定条件下的复位值, 请参见表14-5。

## 14.7 确定复位原因

发生任何复位时, STATUS和PCON寄存器中的多个位都会更新以指示复位原因。表14-4和表14-5给出了这些寄存器的复位条件。

表14-4: 复位状态位及其含义

| POR | TO | PD | 条件            |
|-----|----|----|---------------|
| 0   | 1  | 1  | 上电复位          |
| u   | 0  | u  | WDT复位         |
| u   | 0  | 0  | 通过WDT从休眠模式唤醒  |
| u   | 1  | 0  | 通过中断从休眠模式唤醒   |
| u   | u  | u  | 正常工作期间的MCLR复位 |
| u   | 1  | 0  | 休眠期间的MCLR复位   |
| 0   | 0  | x  | 不允许。TO在POR时置1 |
| 0   | x  | 0  | 不允许。PD在POR时置1 |

表14-5: 特殊寄存器的复位条件 (注2)

| 条件            | 程序计数器                 | STATUS寄存器 | PCON寄存器   |
|---------------|-----------------------|-----------|-----------|
| 上电复位          | 0000h                 | 0001 1xxx | ---- -u0- |
| 正常工作期间的MCLR复位 | 0000h                 | 000u uuuu | ---- -uu- |
| 休眠期间的MCLR复位   | 0000h                 | 0001 0uuu | ---- -uu- |
| WDT复位         | 0000h                 | 0000 uuuu | ---- -uu- |
| 通过WDT从休眠模式唤醒  | PC + 1                | uuu0 0uuu | ---- -uu- |
| 通过中断从休眠模式唤醒   | PC + 1 <sup>(1)</sup> | uuu1 0uuu | ---- -uu- |

图注: u = 不变, x = 未知, - = 未实现位, 读为0。

注1: 如果器件被中断唤醒且全局中断允许 (GIE) 位置1, 则执行PC + 1后, 返回地址被压入堆栈且PC装入中断向量 (0004h)。

2: 如果状态位未实现, 则该位读为0。

14.8 电源控制（PCON）寄存器

电源控制（PCON）寄存器包含区分以下复位的标志位：

- 上电复位（ $\overline{\text{POR}}$ ）
- 过温（ $\overline{\text{OT}}$ ）

PCON寄存器位如[寄存器 14-1](#)所示。

寄存器 14-1: PCON: 电源控制寄存器

|       |     |     |     |     |                        |                         |       |
|-------|-----|-----|-----|-----|------------------------|-------------------------|-------|
| U-0   | U-0 | U-0 | U-0 | U-0 | R/W-0                  | R/W-0                   | U-0   |
| —     | —   | —   | —   | —   | $\overline{\text{OT}}$ | $\overline{\text{POR}}$ | —     |
| bit 7 |     |     |     |     |                        |                         | bit 0 |

|             |         |              |        |
|-------------|---------|--------------|--------|
| 图注:         |         |              |        |
| R = 可读位     | W = 可写位 | U = 未实现位，读为0 |        |
| -n = POR时的值 | 1 = 置1  | 0 = 清零       | x = 未知 |

|         |                                                                                                   |
|---------|---------------------------------------------------------------------------------------------------|
| bit 7-3 | <b>未实现：</b> 读为0                                                                                   |
| bit 2   | <b><math>\overline{\text{OT}}</math>：</b> 过温复位状态位<br>1 = 未发生过温复位<br>0 = 发生了过温复位（在过温复位发生后必须用软件置1）  |
| bit 1   | <b><math>\overline{\text{POR}}</math>：</b> 上电复位状态位<br>1 = 未发生上电复位<br>0 = 发生了上电复位（在上电复位发生后必须用软件置1） |
| bit 0   | <b>未实现：</b> 读为0                                                                                   |

表 14-6: 与复位相关的寄存器汇总

| 名称     | Bit 7 | Bit 6 | Bit 5 | Bit 4                  | Bit 3                  | Bit 2                  | Bit 1                   | Bit 0 | 寄存器所在页             |
|--------|-------|-------|-------|------------------------|------------------------|------------------------|-------------------------|-------|--------------------|
| PCON   | —     | —     | —     | —                      | —                      | $\overline{\text{OT}}$ | $\overline{\text{POR}}$ | —     | <a href="#">92</a> |
| STATUS | IRP   | RP1   | RP0   | $\overline{\text{TO}}$ | $\overline{\text{PD}}$ | Z                      | DC                      | C     | <a href="#">71</a> |

图注： — = 未实现位，读为0。复位不使用阴影单元。  
注 1： 其他（非上电）复位包括正常工作时的 $\overline{\text{MCLR}}$ 复位和看门狗定时器复位。



## 15.0 中断

MCP19118/19具有多个中断源：

- 外部中断（INT引脚）
- 电平变化（IOC）中断
- Timer0溢出中断
- Timer1溢出中断
- Timer2匹配中断
- ADC中断
- 系统过压错误
- 系统欠压错误
- 系统过流错误
- SSP
- BCL
- 系统输入欠压错误

中断控制（INTCON）寄存器和外设中断请求（PIRx）寄存器用于记录标志位中的各个中断请求。INTCON寄存器还具有单个和全局中断允许位。

INTCON寄存器中的全局中断允许（GIE）位用于允许（置1时）所有未被屏蔽的中断或禁止（清零时）所有中断。也可以通过将INTCON寄存器和PIEx寄存器相应的中断允许位置1来禁止个别中断。GIE在复位时清零。

当中断得到响应时，自动执行以下操作：

- 将GIE清零，以禁止任何其他中断。
- 将返回地址压入堆栈。
- PC装入0004h。

中断服务程序（Interrupt Service Routine, ISR）中的固件应该通过查询中断标志位来确定中断源。在退出ISR之前必须将中断标志位清零，以避免重复的中断。由于GIE位被清零，所以执行ISR期间发生的任何中断将会通过其中断标志位进行记录，但是不会使处理器重新定向到中断向量。

**注 1：** 各中断标志位的置1不受对应的中断屏蔽位和GIE位状态的影响。

**2：** 执行清零 GIE 位的指令时，下一个周期中等待执行的任何中断都将被忽略。GIE位重新置1时，所忽略的中断仍将等待响应。

RETFIE指令通过将先前地址从堆栈中弹出、从影子寄存器恢复保存的内容并将GIE位置1来退出ISR。

如需了解关于特定中断操作的更多信息，请参见其相应的外设章节。

## 15.1 中断响应延时

对于外部中断事件（例如，INT引脚中断或者PORTGPx变化中断），中断响应延时将会是3个或4个指令周期。准确的响应延时取决于中断事件的发生时间（见图15-2）。对于单周期或双周期指令，中断响应延时相同。

## 15.2 GPA2/INT中断

GPA2/INT引脚上的外部中断为边沿触发；如果OPTION\_REG寄存器中的INTEDG位置1，则为上升沿触发；如果INTEDG位清零，则为下降沿触发。当GPA2/INT引脚上出现一个有效边沿时，INTCON寄存器的INTF位将置1。可以通过清零INTCON寄存器中的INTE控制位来禁止该中断。在重新允许该中断前，必须在中断服务程序中先用软件将INTF位清零。如果INTE位在进入休眠模式前被置1，则GPA2/INT中断可将处理器从休眠状态唤醒。有关休眠的详细信息，请参见第16.0节“掉电模式（休眠）”；有关通过GPA2/INT中断从休眠状态唤醒的时序，请参见第16.1节“从休眠模式唤醒”。

**注：** ANSELx寄存器必须经过初始化，以将模拟通道配置为数字输入。配置为模拟输入的引脚将读为0，且无法产生中断。

图 15-1： 中断逻辑

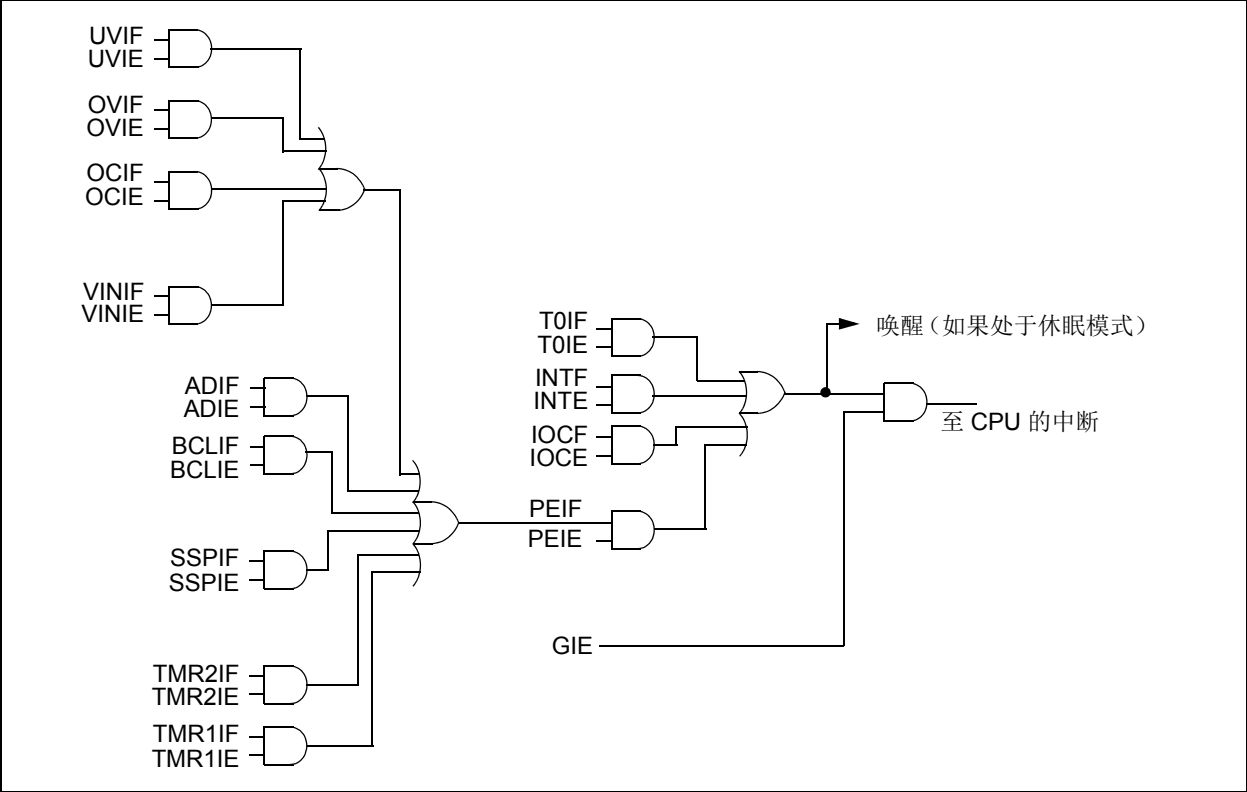
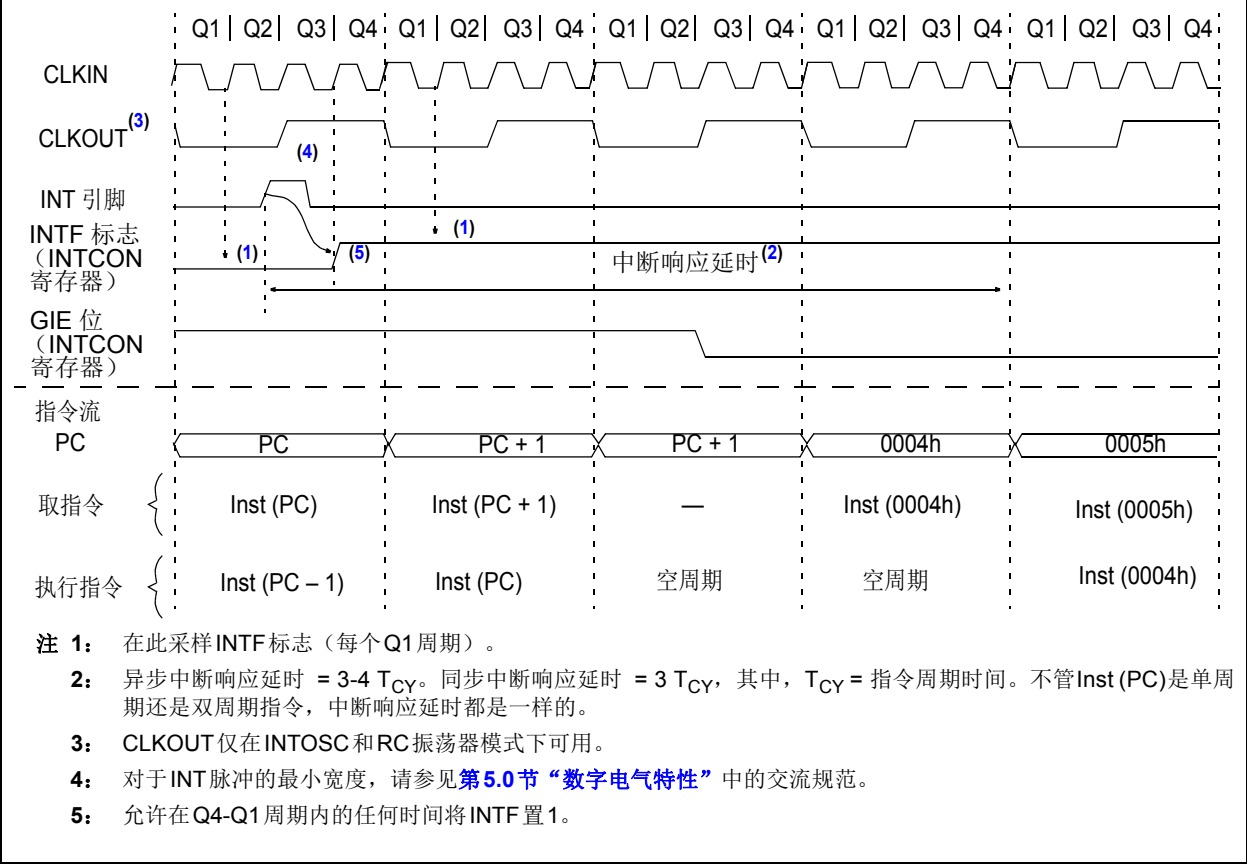


图 15-2： INT 引脚中断时序



### 15.3 中断控制寄存器

#### 15.3.1 INTCON 寄存器

INTCON 寄存器是可读写寄存器，其中包含 TMR0 寄存器溢出、电平变化中断和外部 INT 引脚中断的各个允许位和标志位。

**注：** 当有中断条件产生时，无论 INTCON 寄存器的相应允许位或全局中断允许（GIE）位的状态如何，中断标志位都将置 1。用户软件应该在允许中断之前确保将相应的中断标志位清零。

**寄存器 15-1: INTCON: 中断控制寄存器**

| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-x |
|-------|-------|-------|-------|-------|-------|-------|-------|
| GIE   | PEIE  | T0IE  | INTE  | IOCE  | T0IF  | INTF  | IOCF  |
| bit 7 |       |       |       |       |       |       | bit 0 |

**图注：**

R = 可读位

W = 可写位

U = 未实现位，读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

- bit 7      **GIE:** 全局中断允许位  
1 = 允许所有未被屏蔽的中断  
0 = 禁止所有中断
- bit 6      **PEIE:** 外设中断允许位  
1 = 允许所有未被屏蔽的外设中断  
0 = 禁止所有外设中断
- bit 5      **T0IE:** TMR0 溢出中断允许位  
1 = 允许 TMR0 中断  
0 = 禁止 TMR0 中断
- bit 4      **INTE:** INT 外部中断允许位  
1 = 允许 INT 外部中断  
0 = 禁止 INT 外部中断
- bit 3      **IOCE:** 电平变化中断允许位<sup>(1)</sup>  
1 = 允许电平变化中断  
0 = 禁止电平变化中断
- bit 2      **T0IF:** TMR0 溢出中断标志位<sup>(2)</sup>  
1 = TMR0 寄存器已溢出（必须用软件清零）  
0 = TMR0 寄存器未溢出
- bit 1      **INTF:** 外部中断标志位  
1 = 发生了外部中断（必须用软件清零）  
0 = 未发生外部中断
- bit 0      **IOCF:** 电平变化中断标志位  
1 = 至少一个电平变化中断引脚的状态发生改变  
0 = 没有一个电平变化中断引脚的状态发生改变

**注 1:** 必须同时使能 IOCx 寄存器。

**2:** 当 TMR0 计满返回时，T0IF 位置 1。TMR0 在复位时不变，而且应在清零 T0IF 位之前初始化。

# MCP19118/19

## 15.3.1.1    PIE1 寄存器

PIE1 寄存器（寄存器 15-2）包含外设中断允许位。

**注 1：** 要允许任何一个外设中断，必须将INTCON 寄存器的PEIE 位置1。

**寄存器 15-2:      PIE1: 外设中断允许寄存器 1**

|       |       |       |       |     |     |        |        |
|-------|-------|-------|-------|-----|-----|--------|--------|
| U-0   | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | R/W-0  | R/W-0  |
| —     | ADIE  | BCLIE | SSPIE | —   | —   | TMR2IE | TMR1IE |
| bit 7 |       |       |       |     |     |        | bit 0  |

图注:

R = 可读位                      W = 可写位                      U = 未实现位，读为0  
-n = POR时的值                1 = 置1                      0 = 清零                      x = 未知

- bit 7            **未实现：** 读为0
- bit 6            **ADIE:** ADC 中断允许位  
                  1 = 允许ADC中断  
                  0 = 禁止ADC中断
- bit 5            **BCLIE:** MSSP总线冲突中断允许位  
                  1 = 允许MSSP总线冲突中断  
                  0 = 禁止MSSP总线冲突中断
- bit 4            **SSPIE:** 同步串行端口（MSSP）中断允许位  
                  1 = 允许MSSP中断  
                  0 = 禁止MSSP中断
- bit 3-2          **未实现：** 读为0
- bit 1            **TMR2IE:** Timer2 中断允许  
                  1 = 允许Timer2中断  
                  0 = 禁止Timer2中断
- bit 0            **TMR1IE:** Timer1 中断允许  
                  1 = 允许Timer1中断  
                  0 = 禁止Timer1中断

## 15.3.1.2 PIE2 寄存器

PIE2 寄存器（寄存器 15-3）包含外设中断允许位。

**注 1:** 要允许任何一个外设中断，必须将 INTCON 寄存器的 PEIE 位置 1。

**寄存器 15-3: PIE2: 外设中断允许寄存器 2**

| U-0   | U-0 | R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 | U-0   |
|-------|-----|-------|-------|-----|-----|-------|-------|
| UVIE  | —   | OCIE  | OVIE  | —   | —   | VINIE | —     |
| bit 7 |     |       |       |     |     |       | bit 0 |

**图注:**

R = 可读位

W = 可写位

U = 未实现位，读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

|         |                                                                                        |
|---------|----------------------------------------------------------------------------------------|
| bit 7   | <b>UVIE:</b> 输出欠压中断允许位<br>1 = 允许 UV 中断<br>0 = 禁止 UV 中断                                 |
| bit 6   | <b>未实现:</b> 读为 0                                                                       |
| bit 5   | <b>OCIE:</b> 输出过流中断允许位<br>1 = 允许 OC 中断<br>0 = 禁止 OC 中断                                 |
| bit 4   | <b>OVIE:</b> 输出过压中断允许位<br>1 = 允许 OV 中断<br>0 = 禁止 OV 中断                                 |
| bit 3-2 | <b>未实现:</b> 读为 0                                                                       |
| bit 1   | <b>VINIE:</b> $V_{IN}$ UVLO 中断允许<br>1 = 允许 $V_{IN}$ UVLO 中断<br>0 = 禁止 $V_{IN}$ UVLO 中断 |
| bit 0   | <b>未实现:</b> 读为 0                                                                       |

15.3.1.3 PIR1寄存器

PIR1寄存器（寄存器 15-4）包含外设中断标志位。

**注 1:** 当有中断条件产生时，无论 INTCON 寄存器的相应允许位或全局中断允许（GIE）位的状态如何，中断标志位都将置1。用户软件应该在允许中断之前确保将相应的中断标志位清零。

寄存器 15-4: PIR1: 外设中断标志寄存器1

|       |       |       |       |       |     |        |        |
|-------|-------|-------|-------|-------|-----|--------|--------|
| U-0   | R/W-0 | R/W-0 | R/W-0 | U-0   | U-0 | R/W-0  | R/W-0  |
| —     | ADIF  | BCLIF | SSPIF | —     | —   | TMR2IF | TMR1IF |
| bit 7 |       |       |       | bit 0 |     |        |        |

|             |         |              |        |
|-------------|---------|--------------|--------|
| 图注:         |         |              |        |
| R = 可读位     | W = 可写位 | U = 未实现位，读为0 |        |
| -n = POR时的值 | 1 = 置1  | 0 = 清零       | x = 未知 |

- bit 7 未实现：读为0
- bit 6 **ADIF**: ADC中断标志位  
1 = ADC转换已完成  
0 = ADC转换尚未完成或尚未开始
- bit 5 **BCLIF**: MSSP总线冲突中断标志位  
1 = 中断等待响应  
0 = 没有等待响应的中断
- bit 4 **SSPIF**: 同步串行端口（MSSP）中断标志位  
1 = 中断等待响应  
0 = 没有等待响应的中断
- bit 3-2 未实现：读为0
- bit 1 **TMR2IF**: Timer2与PR2匹配中断标志  
1 = Timer2与PR2发生匹配（必须用软件清零）  
0 = Timer2与PR2未发生匹配
- bit 0 **TMR1IF**: Timer1中断标志  
1 = Timer1已计满返回（必须用软件清零）  
0 = Timer1未计满返回

## 15.3.1.4 PIR2 寄存器

PIR2 寄存器（寄存器 15-5）包含外设中断标志位。

**注 1：** 当有中断条件产生时，无论 INTCON 寄存器的相应允许位或全局中断允许（GIE）位的状态如何，中断标志位都将置1。用户软件应该在允许中断之前确保将相应的中断标志位清零。

寄存器 15-5: PIR2: 外设中断标志寄存器 2

| R/W-0 | U-0 | R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 | U-0   |
|-------|-----|-------|-------|-----|-----|-------|-------|
| UVIF  | —   | OCIF  | OVIF  | —   | —   | VINIF | —     |
| bit 7 |     |       |       |     |     |       | bit 0 |

图注:

R = 可读位

W = 可写位

U = 未实现位，读为0

-n = POR时的值

1 = 置1

0 = 清零

x = 未知

bit 7 **UVIF:** 输出欠压错误中断标志位

1 = 发生了输出欠压错误

0 = 未发生输出欠压错误

bit 6 **未实现:** 读为0

bit 5 **OCIF:** 输出过流错误中断标志位

1 = 发生了输出过流错误

0 = 未发生输出过流错误

bit 4 **OVIF:** 输出过压错误中断标志位

1 = 发生了输出过压错误

0 = 未发生输出过压错误

bit 3-2 **未实现:** 读为0

bit 1 **VINIF:**  $V_{IN}$  状态位

1 =  $V_{IN}$  低于所需电平

0 =  $V_{IN}$  达到所需电平

bit 0 **未实现:** 读为0

表 15-1: 与中断相关的寄存器汇总

| 名称         | Bit 7 | Bit 6  | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1  | Bit 0  | 寄存器所在页 |
|------------|-------|--------|-------|-------|-------|-------|--------|--------|--------|
| INTCON     | GIE   | PEIE   | T0IE  | INTE  | IOCE  | T0IF  | INTF   | IOCF   | 95     |
| OPTION_REG | RAPU  | INTEDG | T0CE  | T0SE  | PSA   | PS2   | PS1    | PS0    | 77     |
| PIE1       | —     | ADIE   | BCLIE | SSPIE | —     | —     | TMR2IE | TMR1IE | 96     |
| PIE2       | UVIE  | —      | OCIE  | OVIE  | —     | —     | VINIE  | —      | 97     |
| PIR1       | —     | ADIF   | BCLIF | SSPIF | —     | —     | TMR2IF | TMR1IF | 98     |
| PIR2       | UVIF  | —      | OCIF  | OVIF  | —     | —     | VINIF  | —      | 99     |

图注: — = 未实现单元，读为0。中断不使用阴影单元。

## 15.4 中断现场保护

在中断期间，仅PC的返回值被保存在堆栈中。通常，用户可能希望在中断期间保存关键寄存器（如，W和STATUS寄存器）。这必须用软件实现。

临时的保持寄存器W\_TEMP和STATUS\_TEMP应放置在GPR的后16个字节中（见图11-2）。这16个存储单元是所有存储区共用的，不需要分区。这使得现场保护和恢复操作更简单。例15-1中显示的代码可用于：

- 存储W寄存器
- 存储STATUS寄存器
- 执行ISR代码
- 恢复状态（以及存储区选择位）寄存器
- 恢复W寄存器

**注：** MCP19118/19 器件不需要保存PCLATH。  
但是，如果在ISR和主代码中使用经计算的GOTO，则必须在ISR中保存和恢复PCLATH。

例 15-1: 将STATUS和W寄存器的值保存在RAM中

```
MOVWF  W_TEMP      ;Copy W to TEMP register
SWAPF  STATUS,W    ;Swap status to be saved into W
                        ;Swaps are used because they do not affect the status bits
MOVWF  STATUS_TEMP ;Save status to bank zero STATUS_TEMP register
:
:(ISR)              ;Insert user code here
:
SWAPF  STATUS_TEMP,W ;Swap STATUS_TEMP register into W
                        ;(sets bank to original state)
MOVWF  STATUS      ;Move W into STATUS register
SWAPF  W_TEMP,F    ;Swap W_TEMP
SWAPF  W_TEMP,W    ;Swap W_TEMP into W
```



## 16.0 掉电模式（休眠）

器件通过执行 SLEEP 指令进入掉电模式。

进入休眠模式时，存在以下条件：

1. WDT 将清零但是保持运行（如果使能了在休眠期间工作）。
2. STATUS 寄存器中的  $\overline{PD}$  位清零。
3. STATUS 寄存器的  $\overline{TO}$  位置 1。
4. 未禁止 CPU 时钟。
5. Timer1 振荡器不受影响，并且由其提供时钟的外设可以在休眠模式下继续工作。
6. ADC 不受影响。
7. I/O 端口保持执行 SLEEP 指令之前的状态（驱动为高电平、低电平或高阻态）。
8. WDT 之外的复位不受休眠模式影响。
9. 模拟电路不受 SLEEP 指令执行的影响。

关于外设 in 休眠期间工作的更多详细信息，请参见各个章节。

要最大程度地降低电流消耗，应考虑以下条件：

- I/O 引脚不应悬空
- 来自 I/O 引脚的外部电路灌电流
- 来自 I/O 引脚的内部电路拉电流
- 从带内部弱上拉的引脚汲取的电流
- 使用 Timer1 振荡器的模块

为了避免输入引脚悬空而引入开关电流，应在外部将高阻输入的 I/O 引脚拉为  $V_{DD}$  或 GND。

SLEEP 指令不会影响模拟电路。执行 SLEEP 指令时，模拟电路的使能状态不会变化。

可以拉电流的内部电路示例包括 DAC 等模块。关于此模块的更多信息，请参见第 22.0 节“模数转换器（ADC）模块”。

## 16.1 从休眠模式唤醒

可以通过下列任一事件将器件从休眠模式唤醒：

1.  $\overline{MCLR}$  引脚上的外部复位输入（如果使能）
2. POR 复位
3. 看门狗定时器（如果使能）
4. 任何外部中断
5. 能够在休眠期间运行的外设产生的中断（更多信息，请参见各个外设）。

前 2 个事件会使器件复位。后 3 个事件认为是程序执行的延续。要确定是发生器件复位还是唤醒事件，请参见第 14.7 节“确定复位原因”。

以下外设中断可以将器件从休眠状态唤醒：

1. Timer1 中断。Timer1 必须用作异步计数器。
2. A/D 转换
3. 电平变化中断
4. INT 引脚的外部中断

当执行 SLEEP 指令时，下一条指令（PC + 1）被预先取出。如果希望通过中断事件唤醒器件，则必须置 1 相应的中断允许位。唤醒与 GIE 位的状态无关。如果 GIE 位清零，器件将继续执行 SLEEP 指令后的指令。如果 GIE 位置 1，器件先执行 SLEEP 指令后的指令，然后将调用中断服务程序。如果不想执行 SLEEP 指令后的指令，用户应该在 SLEEP 指令后面放置一条 NOP 指令。

器件从休眠模式唤醒时，WDT 清零，与唤醒的原因无关。

16.1.1 使用中断唤醒

当禁止全局中断（GIE 被清零）并且有任一中断源将其中断允许位和中断标志位置1时，将会发生下列某一事件：

- 如果在执行 SLEEP 指令之前发生中断：
  - SLEEP 指令将作为 NOP 执行
  - WDT 和 WDT 预分频器不会清零
  - STATUS 寄存器的  $\overline{TO}$  位不会置 1
  - STATUS 寄存器的  $\overline{PD}$  位不会清零

- 如果在执行 SLEEP 指令期间或之后发生中断：
  - SLEEP 指令将完全执行
  - 器件将立即从休眠模式唤醒
  - WDT 和 WDT 预分频器将清零
  - STATUS 寄存器的  $\overline{TO}$  位将置 1
  - STATUS 寄存器的  $\overline{PD}$  位将清零

即使在执行 SLEEP 指令之前，检查到标志位为0，这些标志位也可能在 SLEEP 指令执行完毕之前被置1。要确定是否执行了 SLEEP 指令，可以测试  $\overline{PD}$  位。如果  $\overline{PD}$  位置1，则说明 SLEEP 指令被作为一条 NOP 指令执行了。

图 16-1： 通过中断从休眠状态唤醒

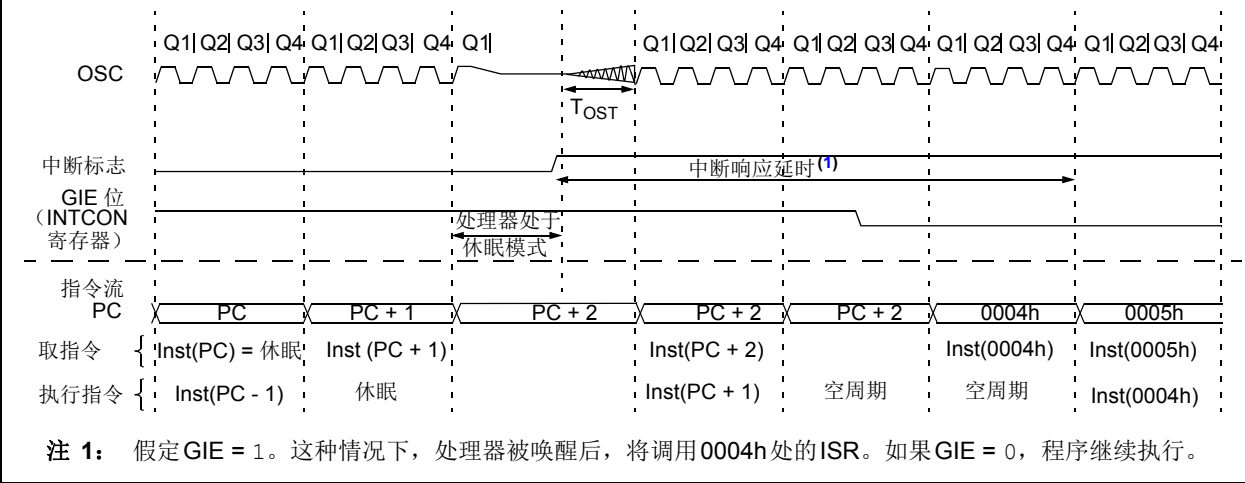


表 16-1： 与掉电模式相关的寄存器汇总

| 名称     | Bit 7 | Bit 6 | Bit 5 | Bit 4           | Bit 3           | Bit 2 | Bit 1  | Bit 0  | 寄存器所在页 |
|--------|-------|-------|-------|-----------------|-----------------|-------|--------|--------|--------|
| INTCON | GIE   | PEIE  | T0IE  | INTE            | IOCE            | T0IF  | INTF   | IOCF   | 95     |
| IOCA   | IOCA7 | IOCA6 | IOCA5 | IOCA4           | IOCA3           | IOCA2 | IOCA1  | IOCA0  | 122    |
| IOCB   | IOCB7 | IOCB6 | IOCB5 | IOCB4           | —               | IOCB2 | IOCB1  | IOCB0  | 122    |
| PIE1   | —     | ADIE  | BCLIE | SSPIE           | —               | —     | TMR2IE | TMR1IE | 96     |
| PIE2   | UVIE  | —     | OCIE  | OVIE            | —               | —     | VINIE  | —      | 97     |
| PIR1   | —     | ADIF  | BCLIF | SSPIF           | —               | —     | TMR2IF | TMR1IF | 98     |
| PIR2   | UVIF  | —     | OCIF  | OVIF            | —               | —     | VINIF  | —      | 99     |
| STATUS | IRP   | RP1   | RP0   | $\overline{TO}$ | $\overline{PD}$ | Z     | DC     | C      | 71     |

图注： — = 未实现，读为0。掉电模式不使用阴影单元。

## 17.0 看门狗定时器 (WDT)

看门狗定时器是自由运行的定时器。通过将配置字的WDTE位置1（默认设置）使能WDT。

在正常工作期间，WDT超时会产生器件复位。如果器件处于休眠模式，则WDT超时将使器件唤醒并继续正常工作。

将配置字寄存器中的WDTE位清零可永久禁止WDT。更多信息，请参见第12.1节“配置字”。

### 17.1 看门狗定时器 (WDT) 操作

在正常工作期间，WDT超时会产生器件复位。如果器件处于休眠模式，则WDT超时将使器件唤醒并继续正常工作；这称为WDT唤醒。将WDTE配置位清零可永久禁止WDT。

后分频器分配完全受软件控制，并且可在程序执行期间进行更改。

### 17.2 WDT 周期

WDT的标称超时周期为18 ms（无预分频器）。各器件的超时周期随温度、 $V_{DD}$ 和工艺的不同而有所不同（见表5-4）。如果需要较长的超时周期，则可在软件控制下通过写入OPTION\_REG寄存器来向WDT分配一个分频比最高为1:128的预分频器。因此，可实现最长2.3秒的超时周期。

如果将CLRWDT和SLEEP指令分配给WDT，这些指令会清零WDT和预分频器，并防止WDT超时和产生器件复位。

如果看门狗定时器超时，STATUS寄存器中的 $\overline{TO}$ 位将被清零。

### 17.3 WDT 编程注意事项

在最坏的情况下（即， $V_{DD}$  = 最小值，温度 = 最大值，最大WDT预分频比），发生WDT超时之前可能需要几秒钟。

图17-1：带共用预分频器的看门狗定时器框图

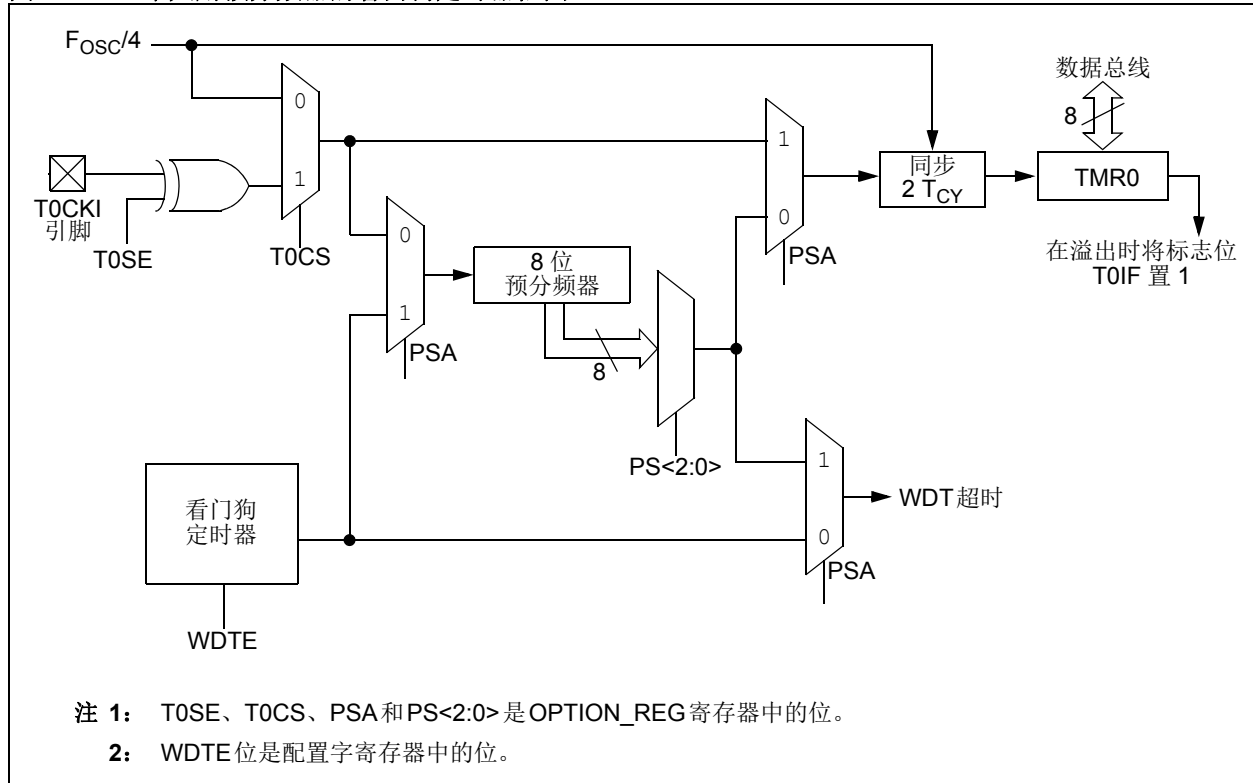


表17-1： WDT 状态

| 条件        | WDT |
|-----------|-----|
| WDTE = 0  | 已清零 |
| CLRWDT 命令 |     |
| 退出休眠模式    |     |

表17-2： 与看门狗定时器相关的寄存器汇总

| 名称         | Bit 7 | Bit 6  | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 | 寄存器所在页 |
|------------|-------|--------|-------|-------|-------|-------|-------|-------|--------|
| OPTION_REG | RAPU  | INTEDG | T0CS  | T0SE  | PSA   | PS2   | PS1   | PS0   | 77     |

图注： 看门狗定时器不使用阴影单元。

表17-3： 与看门狗定时器相关的配置字寄存器汇总

| 名称     | Bit  | Bit -/7 | Bit -/6 | Bit 13/5 | Bit 12/4 | Bit 11/3 | Bit 10/2 | Bit 9/1 | Bit 8/0 | 寄存器所在页 |
|--------|------|---------|---------|----------|----------|----------|----------|---------|---------|--------|
| CONFIG | 13:8 | —       | —       | DBGEN    | —        | WRT1     | WRT0     | —       | —       | 81     |
|        | 7:0  | —       | CP      | MCLRE    | PWRTE    | WDTE     | —        | —       | —       |        |

图注： — = 未实现单元，读为1。看门狗定时器不使用阴影单元。

## 18.0 闪存程序存储器控制

闪存程序存储器在正常工作期间（整个 $V_{IN}$ 范围内）是可读写的。此存储器不直接映射到寄存器文件空间中，而是通过特殊功能寄存器（SFR）（见[寄存器 18-1](#)至[寄存器 18-5](#)）来间接寻址。有6个用于读写此存储器的SFR：

- PMCON1
- PMCON2
- PMDATL
- PMDATH
- PMADRL
- PMADRH

当与程序存储器块连接时，PMDATL和PMDATH寄存器将组成一个存放14位读/写数据的双字节字，而PMADRL和PMADRH寄存器则将组成一个存放被访问闪存单元13位地址的双字节字。这些器件有4K字的程序闪存，地址范围为0000h到0FFFh。

程序存储器允许单字读操作和四字写操作。四字写操作会自动擦除目标单元的行并写入新数据（在写入前擦除）。

写入时间由片上定时器控制。写入/擦除电压由片上电荷泵产生，该电荷泵可以在器件的电压范围内工作（针对字节或字操作）。

当器件有代码保护时，CPU可以继续读写闪存程序存储器。

根据闪存程序存储器使能（WRT<1:0>）位的设置，器件不一定能写入程序存储器的某些块，但总能读取程序存储器。

使能闪存程序存储器代码保护（ $\overline{CP}$ ）位后，程序存储器将受代码保护，器件编程器（ICSP）将无法访问数据或程序存储器。

## 18.1 PMADRH和PMADRL寄存器

PMADRH和PMADRL寄存器可寻址最高4K字的程序存储器。

选择程序地址值时，地址的最高有效字节（Most Significant Byte, MSB）将被写入PMADRH寄存器，最低有效字节（Least Significant Byte, LSB）将被写入PMADRL寄存器。

## 18.2 PMCON1和PMCON2寄存器

PMCON1是数据程序存储器访问的控制寄存器。

控制位RD和WR分别启动读和写操作。用软件只能将这些位置1而无法清零。在读操作或写操作完成后，由硬件将其清零。WR位不能用软件清零，这有助于防止过早地意外终止写操作。

当WREN位置1时，允许进行写操作。上电时，WREN位被清零。

当校准字单元中存储的校准位需要传送到SFR微调寄存器时，CALSEL位允许用户读取测试存储器中的单元。CALSEL位仅用于读操作，如果在CALSEL = 1时尝试写操作，则不会执行写入。

PMCON2不是物理寄存器。读PMCON2时得到的将都是0。PMCON2寄存器专用于闪存存储器写序列。

## 18.3 闪存程序存储器控制寄存器

寄存器 18-1:     **PMDATL**: 程序存储器数据低字节寄存器

|             |       |       |       |       |       |       |       |
|-------------|-------|-------|-------|-------|-------|-------|-------|
| R/W-0       | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| PMDATL<7:0> |       |       |       |       |       |       |       |
| bit 7       |       |       |       |       |       |       | bit 0 |

|             |  |         |  |               |  |        |  |
|-------------|--|---------|--|---------------|--|--------|--|
| 图注:         |  |         |  |               |  |        |  |
| R = 可读位     |  | W = 可写位 |  | U = 未实现位, 读为0 |  |        |  |
| -n = POR时的值 |  | 1 = 置1  |  | 0 = 清零        |  | x = 未知 |  |

bit 7-0     **PMDATL<7:0>**: 从程序存储器读取的低8位有效数据

寄存器 18-2:     **PMADRL**: 程序存储器地址低字节寄存器

|             |       |       |       |       |       |       |       |
|-------------|-------|-------|-------|-------|-------|-------|-------|
| R/W-0       | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| PMADRL<7:0> |       |       |       |       |       |       |       |
| bit 7       |       |       |       |       |       |       | bit 0 |

|             |  |         |  |               |  |        |  |
|-------------|--|---------|--|---------------|--|--------|--|
| 图注:         |  |         |  |               |  |        |  |
| R = 可读位     |  | W = 可写位 |  | U = 未实现位, 读为0 |  |        |  |
| -n = POR时的值 |  | 1 = 置1  |  | 0 = 清零        |  | x = 未知 |  |

bit 7-0     **PMADRL<7:0>**: 用于程序存储器读/写操作的低8位有效地址

寄存器 18-3:     **PMDATH**: 程序存储器数据高字节寄存器

|       |     |             |       |       |       |       |       |
|-------|-----|-------------|-------|-------|-------|-------|-------|
| U-0   | U-0 | R/W-0       | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| —     | —   | PMDATH<5:0> |       |       |       |       |       |
| bit 7 |     |             |       |       |       |       | bit 0 |

|             |  |         |  |               |  |        |  |
|-------------|--|---------|--|---------------|--|--------|--|
| 图注:         |  |         |  |               |  |        |  |
| R = 可读位     |  | W = 可写位 |  | U = 未实现位, 读为0 |  |        |  |
| -n = POR时的值 |  | 1 = 置1  |  | 0 = 清零        |  | x = 未知 |  |

bit 7-6     **未实现**: 读为0

bit 5-0     **PMDATH<5:0>**: 从程序存储器读取的高6位有效数据

**寄存器 18-4: PMADRH: 程序存储器地址高字节寄存器**

| U-0   | U-0 | U-0 | U-0 | R/W-0       | R/W-0 | R/W-0 | R/W-0 |
|-------|-----|-----|-----|-------------|-------|-------|-------|
| —     | —   | —   | —   | PMADRH<3:0> |       |       |       |
| bit 7 |     |     |     | bit 0       |       |       |       |

**图注:**

R = 可读位

W = 可写位

U = 未实现位, 读为0

-n = POR时的值

1 = 置1

0 = 清零

x = 未知

bit 7-4 未实现: 读为0

bit 3-0 **PMADRH<3:0>**: 指定读程序存储器的高4位有效地址或高位。**寄存器 18-5: PMCON1: 程序存储器控制寄存器1**

| U-1   | R/W-0  | U-0 | U-0 | U-0   | R/W-0 | R/S-0 | R/S-0 |
|-------|--------|-----|-----|-------|-------|-------|-------|
| —     | CALSEL | —   | —   | —     | WREN  | WR    | RD    |
| bit 7 |        |     |     | bit 0 |       |       |       |

**图注:**

R = 可读位

W = 可写位

U = 未实现位, 读为0

-n = POR时的值

1 = 置1

0 = 清零

x = 未知

S = 只可置1位

bit 7 未实现: 读为1

bit 6 **CALSEL**: 程序存储器校准空间选择位

1 = 选择仅用于读操作的测试存储器区域 (用于装载校准微调寄存器)

0 = 选择用于读操作的用户区域

bit 5-3 未实现: 读为0

bit 2 **WREN**: 程序存储器写使能位

1 = 允许执行写操作

0 = 禁止对闪存程序存储器执行写操作

bit 1 **WR**: 写控制位

1 = 启动对程序存储器的写操作。(此位在写操作完成后由硬件清零。用软件只能将WR位置1, 但不能清零。)

0 = 对闪存的写操作已完成

bit 0 **RD**: 读控制位

1 = 启动程序存储器的读操作。(读操作占用一个周期。RD 由硬件清零; 用软件只能将 RD 位置 1, 但不能清零。)

0 = 不启动闪存的读操作

18.3.1 读闪存程序存储器

要读取程序存储单元，用户必须将双字节地址写入 PMADRL 和 PMADRH 寄存器，并将控制位 RD (PMCON1<0>) 置 1。一旦将读控制位置 1，闪存程序存储器控制器将使用控制位置 1 之后的第二个指令周期读取数据。这将导致紧随 “BSF PMCON1,RD” 指令的第二个指令被忽略。在紧接着的下一个周期，PMDATL 和 PMDATH 寄存器中就有数据了，可在随后的指令中将该数据作为两个字节进行读取。PMDATL 和 PMDATH 寄存器会将此值保存至下一次读操作或用户向该单元写入数据时（写操作期间）为止。

例 18-1： 闪存程序存储器读操作

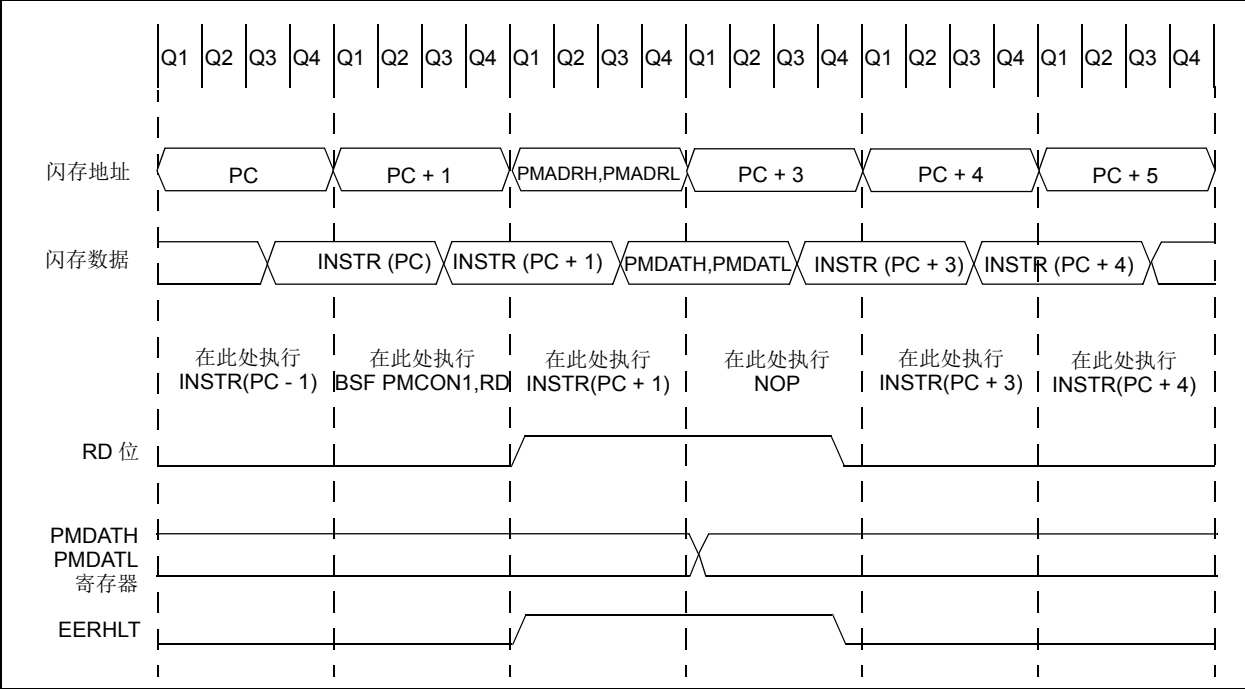
```
BANKSELPM_ADR; Change STATUS bits RP1:0 to select bank with PMADR
MOVLWMS_PROG_PM_ADDR;
MOVWFPMADRH; MS Byte of Program Address to read
MOVLWLS_PROG_PM_ADDR;
MOVWFPMADRL; LS Byte of Program Address to read
BANKSELPMCON1; Bank to containing PMCON1
BSF PMCON1, RD; EE Read

NOP      ; First instruction after BSF PMCON1,RD executes normally

NOP      ; Any instructions here are ignored as program
          ; memory is read in second cycle after BSF PMCON1,RD
          ;

BANKSELPMDATL; Bank to containing PMADRL
MOVFPMDATL, W; W = LS Byte of Program PMDATL
MOVFPMDATH, W; W = MS Byte of Program PMDATL
```

图 18-1： 闪存程序存储器读周期执行时序—正常模式





### 18.3.2 写入闪存程序存储器

闪存程序存储器的字只有在该字位于存储器的未受保护段中时才能写入，如第12.1节“配置字”（位WRT<1:0>）中定义。

**注：** 写保护位用于保护用户程序不被用户的代码修改。由ICSP执行编程时，这些位不起任何作用。当代码保护位编程为代码保护时，可防止通过ICSP接口对程序存储器执行写操作。

闪存程序存储器必须以四字块的方式写入。更多详细信息，请参见图18-2和图18-3。块由地址连续的四个字组成，其下边界由PMADRL<1:0> = 00的地址定义。程序存储器的所有块写入都通过四字写操作并以擦除十六字的形式完成。写操作是边沿对齐的，不会在边界进行。

要写入程序数据，必须将WREN位置1并先将数据装入缓冲区寄存器（见图18-2）。这可通过先将目标地址写入PMADRL和PMADRH，再将数据写入PMDATL和PMDATH来完成。设置好地址和数据后，必须执行以下事件序列：

1. 依次将55h和AAh写入PMCON2（闪存编程序列）。
2. 将PMCON1寄存器中的WR控制位置1。

所有四个缓冲区寄存器存储单元都应写入正确的数据。如果四字块中写入的内容少于4个字，则必须对未写入的程序存储单元执行读操作。这将从未写入的程序存储单元获取数据，并将数据装入PMDATL和PMDATH寄存器中。然后，必须执行将数据传送到缓冲区寄存器的事件序列。

要将数据从缓冲区寄存器传送到程序存储器，PMADRL和PMADRH寄存器必须指向四字块的最后一个单元（PMADRL<1:0> = 11）。然后，必须执行以下事件序列：

1. 依次将55h和AAh写入PMCON2（闪存编程序列）。
2. 将PMCON1寄存器的WR控制位置1，以开始写操作。

用户必须遵循同样的特定序列来启动程序块中各个字的写入，并按顺序（000，001，010，011）写入各程序字。对最后一个字（PMADRL<1:0> = 11）执行写操作后，将自动擦除十六字的块，并将四字缓冲区寄存器的内容写入程序存储器中。

执行“BSF PMCON1,WR”指令后，处理器需要两个周期来设置擦除/写操作。将WR位置1后，用户必须放置两条NOP指令。由于数据将被写入缓冲区寄存器，因此块前三个字的写入将立即发生。处理器将仅在擦除发生的周期内（即擦除十六字块的最后一个字）暂停内部操作，通常为4 ms。这不是休眠模式，因为时钟和外设将继续运行。在四字写周期之后，处理器将恢复工作并执行PMCON1写指令后的第三个指令。对于高12字，必须重复上述序列。

**注：** 仅在行边界后或者PMCON1<WR>位置1且PMADRL<3:0> = xxxx0011时，才能为四字写操作启动擦除操作。

有关测试模式下缓冲区寄存器和控制信号的框图，请参见图18-2。

### 18.3.3 防止误写操作的保护措施

在有些情况下，不应写入器件程序存储器。为防止误写操作，已内置了多种机制。上电时，WREN将被清零。此外，上电延时定时器（72 ms持续时间）还将阻止程序存储器写操作。

在电源故障或软件故障期间，写操作的启动序列以及WREN位有助于防止意外写操作的发生。

### 18.3.4 代码保护期间的操作

当器件有代码保护时，CPU能够从程序存储器读取数据，也能够将解读数据写入程序存储器。此时会禁止测试模式访问。

### 18.3.5 写保护期间的操作

当程序存储器有写保护时，CPU可以从程序存储器读取数据并执行。CPU无法通过PMCON寄存器修改受写保护的程序存储器部分。写保护在ICSP模式下不起作用。

图18-2: 对4K闪存程序存储器的块写操作

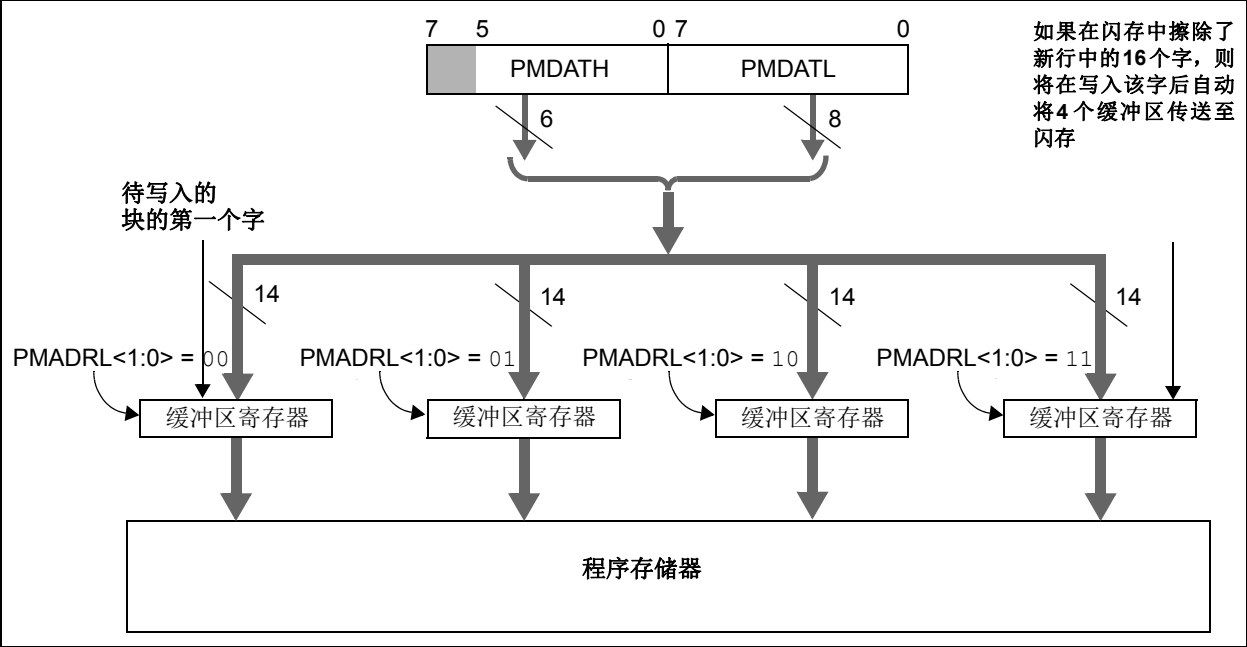
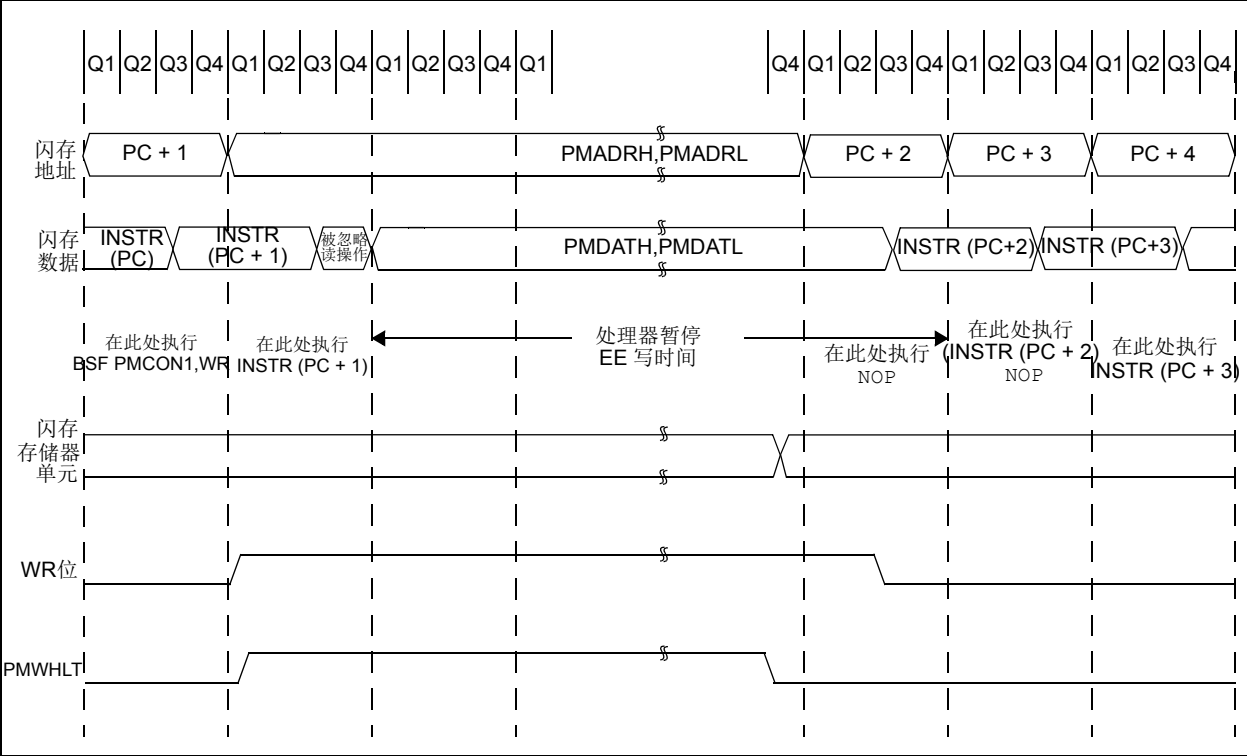


图18-3: 闪存程序存储器长写周期执行





19.1 备用引脚功能

备用引脚功能控制（APFCON）寄存器用于将特定的外设输入和输出功能配置到不同的引脚上。APFCON寄存器如寄存器19-1所示。对于MCP19119器件，以下功能可以配置到不同的引脚上：

- 频率同步时钟输入/输出

寄存器 19-1: APFCON: 备用引脚功能控制寄存器

|       |     |     |     |     |     |     |        |
|-------|-----|-----|-----|-----|-----|-----|--------|
| U-0   | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0  |
| —     | —   | —   | —   | —   | —   | —   | CLKSEL |
| bit 7 |     |     |     |     |     |     | bit 0  |

|             |         |              |        |
|-------------|---------|--------------|--------|
| 图注:         |         |              |        |
| R = 可读位     | W = 可写位 | U = 未实现位，读为0 |        |
| -n = POR时的值 | 1 = 置1  | 0 = 清零       | x = 未知 |

bit 7-1 未实现：读为0  
bit 0 CLKSEL: 引脚选择位  
1 = GPB5上具有多相或多输出时钟功能  
0 = GPA1上具有多相或多输出时钟功能

19.2 PORTGPA和TRISGPA寄存器

PORTGPA是8位宽的双向端口，由5个CMOS I/O、2个漏极开路I/O和1个仅用作输入的漏极开路引脚组成。其对应的数据方向寄存器是TRISGPA（寄存器19-3）。将TRISGPA某位置1（= 1）可以让相应PORTGPA引脚作为输入引脚（即，禁止输出驱动器）。将TRISGPA某位清零（= 0）可以让相应PORTGPA引脚作为输出引脚（即，使能输出驱动器）。惟一的例外是GPA5，其仅作为输入引脚且TRISGPA位将始终读为1。例19-1显示了如何初始化I/O端口。

读PORTGPA寄存器（寄存器19-2）将会读取引脚的状态，而写该寄存器将会写入端口锁存器。所有写操作都是读-修改-写操作。

即使在PORTGPA引脚用作模拟输入时，TRISGPA寄存器（寄存器19-3）仍然控制PORTGPA引脚的输出驱动器。在将它们用作模拟输入时，用户必须确保TRISGPA寄存器中的位保持置1状态。配置为模拟输入的I/O引脚总是读为0。如果该引脚配置为数字输出（端口功能或备用功能），则TRISGPA位必须清零以使该引脚驱动信号，读操作可反映引脚状态。

该位对任何TRIS寄存器的值都没有影响。PORT和TRIS的更改可传递给正确的引脚。未选择的引脚不受影响。

19.2.1 电平变化中断

每个PORTGPA引脚均可单独配置为电平变化中断引脚。控制位IOCA<7:0>用于允许或禁止各引脚的中断功能。上电复位时将禁止电平变化中断功能。更多信息，请参见第20.0节“电平变化中断”。

19.2.2 弱上拉

PORTGPA <3:0>和PORTGPA5具有内部弱上拉。PORTGPA<7:6>是SSP模块的特殊端口，没有弱上拉。各个控制位可以使能或禁止内部弱上拉（见寄存器19-4）。如果将端口引脚配置为输出（备用功能）或者在上电复位时将OPTION\_REG寄存器中的RAPU位置1，弱上拉会自动关闭。通过将配置字寄存器中的bit 5置1将GPA5配置为MCLR引脚时，将使能GPA5上的弱上拉；当GPA5为I/O时，将禁止该功能。MCLR的上拉不能通过软件控制。

### 19.2.3 ANSELA 寄存器

ANSELA 寄存器（寄存器 19-5）用于将 I/O 引脚的输入模式配置为模拟模式。将相应的 ANSELA 位置为高电平将使引脚上的所有数字读操作都读为 0，并允许引脚上的模拟功能正常工作。

ANSELA 位的状态不会影响数字输出功能。TRISGPA 清零且 ANSELA 置 1 的引脚将仍作为数字输出引脚工作，但输入模式将变为模拟输入模式。当在受影响的端口上执行读-修改-写指令时，这会引发意外操作。

**注：** 复位后，ANSELA 位默认为模拟模式。将任何引脚作为数字通用或者外设输入时，相应的 ANSELA 位必须由用户软件初始化为 0。

### 19.2.4 PORTGPA 功能和输出优先级

每个 PORTGPA 引脚均复用多个功能。表 19-1 显示了引脚及其组合功能和输出优先级。更多信息，请参见数据手册中的相应章节。

PORTGPA 的引脚 GPA7 和 GPA4 是真正的漏极开路引脚，未连接回  $V_{DD}$ 。

当使能多个输出时，实际引脚控制权将属于优先级最高的外设。

优先级列表中未列出模拟输入功能，例如 ADC。使用 ANSELA 寄存器将 I/O 引脚设置为模拟模式时，这些输入是有效的。当引脚处于模拟模式时，数字输出功能可以按照表 19-1 中列出的优先级控制引脚。

**表 19-1: PORTGPA 输出优先级**

| 引脚名称 | 功能优先级 <sup>(1)</sup>                        |
|------|---------------------------------------------|
| GPA0 | GPA0<br>AN0<br>ANALOG_TEST                  |
| GPA1 | GPA1<br>AN1<br>CLKPIN                       |
| GPA2 | GPA2<br>AN2<br>T0CKI<br>INT                 |
| GPA3 | GPA3<br>AN3                                 |
| GPA4 | GPA4（漏极开路输入/输出）                             |
| GPA5 | GPA5（仅漏极开路数据输入）                             |
| GPA6 | GPA6<br>ICSPDAT（仅限 MCP19118）                |
| GPA7 | GPA7（漏极开路输出）<br>SCL<br>ICSPCLK（仅限 MCP19118） |

**注 1：** 优先级按从最高到最低排列。

### 寄存器 19-2: PORTGPA: PORTGPA 寄存器

| R/W-x | R/W-x | R-x  | R-x  | R/W-x | R/W-x | R/W-x | R/W-x |
|-------|-------|------|------|-------|-------|-------|-------|
| GPA7  | GPA6  | GPA5 | GPA4 | GPA3  | GPA2  | GPA1  | GPA0  |
| bit 7 |       |      |      |       |       |       | bit 0 |

**图注：**

R = 可读位

W = 可写位

U = 未实现位，读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 7 **GPA7:** 通用漏极开路 I/O 引脚

bit 6 **GPA6:** 通用 I/O 引脚  
1 = 端口引脚电平 >  $V_{IH}$   
0 = 端口引脚电平 <  $V_{IL}$

bit 5 **GPA5/MCLR:** 通用漏极开路 I/O 引脚

bit 4 **GPA4:** 通用漏极开路 I/O 引脚

bit 3-0 **GPA<3:0>:** 通用 I/O 引脚  
1 = 端口引脚电平 >  $V_{IH}$   
0 = 端口引脚电平 <  $V_{IL}$

寄存器 19-3: TRISGPA: PORTGPA三态寄存器

|        |        |        |        |        |        |        |        |
|--------|--------|--------|--------|--------|--------|--------|--------|
| R/W-1  | R/W-1  | R-1    | R/W-1  | R/W-1  | R/W-1  | R/W-1  | R/W-1  |
| TRISA7 | TRISA6 | TRISA5 | TRISA4 | TRISA3 | TRISA2 | TRISA1 | TRISA0 |
| bit 7  |        |        |        |        |        |        | bit 0  |

|             |         |               |        |
|-------------|---------|---------------|--------|
| 图注:         |         |               |        |
| R = 可读位     | W = 可写位 | U = 未实现位, 读为0 |        |
| -n = POR时的值 | 1 = 置1  | 0 = 清零        | x = 未知 |

- bit 7-6TRISA<7:6>: PORTGPA三态控制位  
1 = PORTGPA引脚配置为输入 (三态)  
0 = PORTGPA引脚配置为输出
- bit 5TRISA5: GPA5端口三态控制位  
由于 GPA5 仅可作为输入引脚, 因此该位始终为1
- bit 4-0TRISA<4:0>: PORTGPA三态控制位  
1 = PORTGPA引脚配置为输入 (三态)  
0 = PORTGPA引脚配置为输出

寄存器 19-4: WPUGPA: 弱上拉PORTGPA寄存器

|       |     |       |     |       |       |       |       |
|-------|-----|-------|-----|-------|-------|-------|-------|
| U-0   | U-0 | R/W-1 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| —     | —   | WPUA5 | —   | WPUA3 | WPUA2 | WPUA1 | WPUA0 |
| bit 7 |     |       |     |       |       |       | bit 0 |

|             |         |               |        |
|-------------|---------|---------------|--------|
| 图注:         |         |               |        |
| R = 可读位     | W = 可写位 | U = 未实现位, 读为0 |        |
| -n = POR时的值 | 1 = 置1  | 0 = 清零        | x = 未知 |

- bit 7-6未实现: 读为0
- bit 5WPUA5: 弱上拉寄存器位  
1 = 使能上拉  
0 = 禁止上拉
- bit 4未实现: 读为0
- bit 3-0WPUA<3:0>: 弱上拉寄存器位  
1 = 使能上拉  
0 = 禁止上拉

- 注 1: 仅当使能全局 $\overline{\text{RAPU}}$ 位、该引脚处于输入模式 (TRISGPA = 1)、使能各个WPUA位 (WPUA = 1) 并且该引脚未配置为模拟输入时, 才会使能弱上拉器件。
- 2: 当引脚在配置字寄存器中被配置为MCLR时, GPA5弱上拉也将使能。

寄存器 19-5: ANSELA: 模拟选择PORTGPA 寄存器

|       |     |     |       |           |       |       |       |
|-------|-----|-----|-------|-----------|-------|-------|-------|
| U-0   | U-0 | U-0 | R/W-1 | R/W-1     | R/W-1 | R/W-1 | R/W-1 |
| —     | —   | —   | —     | ANSA<3:0> |       |       |       |
| bit 7 |     |     |       |           |       |       | bit 0 |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为0

-n = POR时的值

1 = 置1

0 = 清零

x = 未知

bit 7-4 未实现: 读为0

bit 3-0 ANSA&lt;3:0&gt;: 模拟选择PORTGPA 寄存器位

1 = 模拟输入。引脚分配为模拟输入。<sup>(1)</sup>

0 = 数字I/O。引脚分配为端口或特殊功能。

**注 1:** 将引脚设为模拟输入将自动禁止数字输入电路、弱上拉功能和电平变化中断功能（如果可用）。为了对引脚上的电压实施外部控制，必须将相应的TRIS位设置为输入模式。

表19-2: 与PORTGPA相关的寄存器汇总

| 名称         | Bit 7  | Bit 6  | Bit 5  | Bit 4  | Bit 3  | Bit 2  | Bit 1  | Bit 0  | 寄存器所在页              |
|------------|--------|--------|--------|--------|--------|--------|--------|--------|---------------------|
| ANSELA     | —      | —      | —      | —      | ANSA3  | ANSA2  | ANSA1  | ANSA0  | <a href="#">115</a> |
| APFCON     | —      | —      | —      | —      | —      | —      | —      | CLKSEL | <a href="#">112</a> |
| OPTION_REG | RAPU   | INTEDG | T0CS   | T0SE   | PSA    | PS2    | PS1    | PS0    | <a href="#">77</a>  |
| PORTGPA    | GPA7   | GPA6   | GPA5   | GPA4   | GPA3   | GPA2   | GPA1   | GPA0   | <a href="#">113</a> |
| TRISGPA    | TRISA7 | TRISA6 | TRISA5 | TRISA4 | TRISA3 | TRISA2 | TRISA1 | TRISA0 | <a href="#">114</a> |
| WPUGPA     | —      | —      | WPUA5  | —      | WPUA3  | WPUA2  | WPUA1  | WPUA0  | <a href="#">114</a> |

图注: — = 未实现单元, 读为0。PORTGPA不使用阴影单元。

## 19.3 PORTGPB和TRISGPB寄存器

PORTGPB是8位宽的双向端口，由7个通用I/O端口组成。其对应的数据方向寄存器是TRISGPB（[寄存器 19-7](#)）。将TRISGPB某位置1（= 1）可以让相应PORTGPB引脚作为输入引脚（即，禁止输出驱动器）。将TRISGPB某位清零（= 0）可以让相应PORTGPB引脚作为输出引脚（即，使能输出驱动器）。例 19-1 说明了如何初始化I/O端口。

PORTGPB的某些引脚会针对外设复用备用功能或时钟功能。通常，当使能某个外设或时钟功能时，其对应的引脚将不能用作通用I/O引脚。

读PORTGPB寄存器（[寄存器 19-6](#)）将会读取引脚的状态，而写该寄存器将会写入端口锁存器。所有写操作都是读-修改-写操作。

即使在PORTGPB引脚用作模拟输入引脚时，TRISGPB寄存器（[寄存器 19-7](#)）仍然控制PORTGPB引脚的输出驱动器。在将它们用作模拟输入引脚时，用户必须确保TRISGPB寄存器中的位保持为置1状态。配置为模拟输入的I/O引脚总是读为0。如果该引脚配置为数字输出（端口功能或备用功能），则TRISGPB位必须清零以使该引脚驱动信号，读操作可反映引脚状态。

### 19.3.1 电平变化中断

每个PORTGPB引脚均可单独配置为电平变化中断引脚。控制位IOCB<7:4>和IOCB<2:0>用于允许或禁止各引脚的中断功能。上电复位时将禁止电平变化中断功能。更多信息，请参见[第20.0节“电平变化中断”](#)。

### 19.3.2 弱上拉

每个PORTGPB引脚都具有可单独配置的内部弱上拉功能。控制位WPUB<7:4>和WPUB<2:1>可使能或禁止每个上拉功能（见[寄存器 19-8](#)）。当端口引脚被配置为输出时，各弱上拉功能会自动关闭。上电复位时，OPTION\_REG寄存器的RAPU位会禁止上拉功能。

### 19.3.3 ANSELB寄存器

ANSELB寄存器（[寄存器 19-9](#)）用于将I/O引脚的输入模式配置为模拟模式。将相应的ANSELB位设置为高电平将使引脚上的所有数字读操作都读为0，并允许引脚上的模拟功能正常工作。

ANSELB位的状态不会影响数字输出功能。TRISGPB清零且ANSELB置1的引脚将仍作为数字输出引脚工作，但输入模式将变为模拟输入模式。当在受影响的端口上执行读-修改-写指令时，这会引起意外操作。

**注：** 在发生复位之后，ANSELB位默认设为模拟模式。将任何引脚作为数字通用或者外设输入时，相应的ANSELB位必须由用户软件初始化为0。

### 19.3.4 PORTGPB功能和输出优先级

每个PORTGPB引脚均复用多个功能。[表 19-3](#)显示了引脚及其组合功能和输出优先级。更多信息，请参见数据手册中的相应章节。

PORTGPB的引脚GPB0是真正的漏极开路引脚，未连接回V<sub>DD</sub>。

当使能多个输出时，实际引脚控制权将属于优先级最高的外设。

下表中未包含模拟输入功能（例如ADC）和一些数字输入功能。使用ANSELB寄存器将I/O引脚设置为模拟模式时，这些输入是有效的。当引脚处于模拟模式时，数字输出功能可以按照[表 19-3](#)中列出的优先级控制引脚。

**表 19-3: PORTGPB输出优先级**

| 引脚名称 | 功能优先级 <sup>(1)</sup>                                                |
|------|---------------------------------------------------------------------|
| GPB0 | GPB0（漏极开路输入/输出）<br>SDA                                              |
| GPB1 | GPB1<br>AN4<br>EAPIN                                                |
| GPB2 | GPB2<br>AN5                                                         |
| GPB4 | GPB4<br>AN6<br>ICSPDAT/ICDDAT（仅限MCP19119）                           |
| GPB5 | GPB5<br>AN7<br>ICSPCLK/ICDCLK（仅限MCP19119）<br>ALT_CLKPIN（仅限MCP19119） |
| GPB6 | GPB6                                                                |
| GPB7 | GPB7                                                                |

**注 1：** 优先级按从最高到最低排列。



寄存器 19-6: PORTGPB: PORTGPB 寄存器

| R/W-x               | R/W-x               | R/W-x               | R/W-x               | U-x | R/W-x | R/W-x | R/W-x |
|---------------------|---------------------|---------------------|---------------------|-----|-------|-------|-------|
| GPB7 <sup>(1)</sup> | GPB6 <sup>(1)</sup> | GPB5 <sup>(1)</sup> | GPB4 <sup>(1)</sup> | —   | GPB2  | GPB1  | GPB0  |
| bit 7               |                     |                     |                     |     |       |       | bit 0 |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为0

-n = POR时的值

1 = 置1

0 = 清零

x = 未知

bit 7-4 **GPB<7:4>**: 通用 I/O 引脚位1 = 端口引脚电平 >  $V_{IH}$ 0 = 端口引脚电平 <  $V_{IL}$ bit 3 **未实现**: 读为0bit 2-0 **GPB<2:0>**: 通用 I/O 引脚位1 = 端口引脚电平 >  $V_{IH}$ 0 = 端口引脚电平 <  $V_{IL}$ 

注 1: MCP19118 上未实现。

寄存器 19-7: TRISGPB: PORTGPB 三态寄存器

| R/W-1                 | R/W-1                 | R/W-1                 | R/W-1                 | U-1 | R/W-1  | R/W-1  | R/W-1  |
|-----------------------|-----------------------|-----------------------|-----------------------|-----|--------|--------|--------|
| TRISB7 <sup>(1)</sup> | TRISB6 <sup>(1)</sup> | TRISB5 <sup>(1)</sup> | TRISB4 <sup>(1)</sup> | —   | TRISB2 | TRISB1 | TRISB0 |
| bit 7                 |                       |                       |                       |     |        |        | bit 0  |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为0

-n = POR时的值

1 = 置1

0 = 清零

x = 未知

bit 7-4 **TRISB<7:4>**: PORTGPB 三态控制位

1 = PORTGPB 引脚配置为输入 (三态)

0 = PORTGPB 引脚配置为输出

bit 3 **未实现**: 读为1bit 2-0 **TRISB<2:0>**: PORTGPB 三态控制位

1 = PORTGPB 引脚配置为输入 (三态)

0 = PORTGPB 引脚配置为输出

注 1: MCP19118 上未实现。

# MCP19118/19

寄存器 19-8: WPUGPB: 弱上拉PORTGPB 寄存器

| R/W-1                | R/W-1                | R/W-1                | R/W-1                | U-0 | R/W-1 | R/W-1 | U-0   |
|----------------------|----------------------|----------------------|----------------------|-----|-------|-------|-------|
| WPUB7 <sup>(2)</sup> | WPUB6 <sup>(2)</sup> | WPUB5 <sup>(2)</sup> | WPUB4 <sup>(2)</sup> | —   | WPUB2 | WPUB1 | —     |
| bit 7                |                      |                      |                      |     |       |       | bit 0 |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为0

-n = POR时的值

1 = 置1

0 = 清零

x = 未知

bit 7-4 **WPUB<7:4>**: 弱上拉寄存器位

1 = 使能上拉

0 = 禁止上拉

bit 3 **未实现**: 读为0

bit 2-1 **WPUB<2:1>**: 弱上拉寄存器位

1 = 使能上拉

0 = 禁止上拉

bit 0 **未实现**: 读为0

**注 1:** 仅当使能全局RAPU位、该引脚处于输入模式 (TRISGPA = 1)、使能各个WPUB位 (WPUB = 1) 并且该引脚未配置为模拟输入时, 才会使能弱上拉器件。

**2:** MCP19118上未实现。

寄存器 19-9: ANSELB: 模拟选择PORTGPB 寄存器

| U-0   | U-0 | R/W-1                | R/W-1                | U-0 | R/W-1 | R/W-1 | U-0   |
|-------|-----|----------------------|----------------------|-----|-------|-------|-------|
| —     | —   | ANSB5 <sup>(2)</sup> | ANSB4 <sup>(2)</sup> | —   | ANSB2 | ANSB1 | —     |
| bit 7 |     |                      |                      |     |       |       | bit 0 |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为0

-n = POR时的值

1 = 置1

0 = 清零

x = 未知

bit 7-6 **未实现**: 读为0

bit 5-4 **ANSB<5:4>**: 模拟选择PORTGPB 寄存器位

1 = 模拟输入。引脚分配为模拟输入引脚<sup>(1)</sup>。

0 = 数字I/O。引脚分配为端口或特殊功能。

bit 3 **未实现**: 读为0

bit 2-1 **ANSB<2:1>**: 模拟选择PORTGPB 寄存器位

1 = 模拟输入。引脚分配为模拟输入引脚<sup>(1)</sup>。

0 = 数字I/O。引脚分配为端口或特殊功能。

bit 0 **未实现**: 读为0

**注 1:** 将引脚设为模拟输入将自动禁止数字输入电路、弱上拉功能和电平变化中断功能 (如果可用)。为了对引脚上的电压实施外部控制, 必须将相应的TRIS位设置为输入模式。

**2:** MCP19118上未实现。

表 19-4: 与 PORTGPB 相关的寄存器汇总

| 名称         | Bit 7  | Bit 6  | Bit 5  | Bit 4  | Bit 3 | Bit 2  | Bit 1  | Bit 0  | 寄存器<br>所在页          |
|------------|--------|--------|--------|--------|-------|--------|--------|--------|---------------------|
| ANSELB     | —      | —      | ANSB5  | ANSB4  | —     | ANSB2  | ANSB1  | —      | <a href="#">118</a> |
| APFCON     | —      | —      | —      | —      | —     | —      | —      | CLKSEL | <a href="#">112</a> |
| OPTION_REG | RAPU   | INTEDG | T0CS   | T0SE   | PSA   | PS2    | PS1    | PS0    | <a href="#">77</a>  |
| PORTGPB    | GPB7   | GPB6   | GPB5   | GPB4   | —     | GPB2   | GPB1   | GPB0   | <a href="#">117</a> |
| TRISGPB    | TRISB7 | TRISB6 | TRISB5 | TRISB4 | —     | TRISB2 | TRISB1 | TRISB0 | <a href="#">117</a> |
| WPUGPB     | WPUB7  | WPUB6  | WPUB5  | WPUB4  | —     | WPUB2  | WPUB1  | —      | <a href="#">118</a> |

图注: — = 未实现单元, 读为 0。PORTGPB 不使用阴影单元。

注:

## 20.0 电平变化中断

每个PORTGPA和PORTGPB引脚均可单独配置为电平变化中断引脚。控制位IOCA和IOCB用于允许或禁止各引脚的中断功能。请参见寄存器20-1和寄存器20-2。上电复位时将禁止电平变化中断功能。

在配置字寄存器中将GPA5配置为MCLR引脚时，将禁止GPA5上的电平变化中断功能。

对于允许了电平变化中断功能的引脚，这些值会与上次读取PORTGPA或PORTGPB时锁存的旧值进行比较。上次读取的所有PORTGPA和PORTGPB引脚的不匹配输出将进行逻辑或运算，以将INTCON寄存器中的电平变化中断标志位（IOCF）置1。

### 20.1 使能模块

要允许独立的端口引脚产生中断，必须将INTCON寄存器的IOCF位置1。如果IOCF位被禁止，则仍然会对引脚上的信号进行边沿检测，但是不产生中断。

### 20.2 独立的引脚配置

要允许引脚检测电平变化中断，需要将IOCA或IOCB寄存器的相关IOCAx或IOCBx位置1。

## 20.3 清零中断标志

在中断服务程序中，用户可通过如下操作对中断清零：

a) 读PORTGPA或PORTGPB并清零标志位IOCF。这会结束不匹配条件；

或

b) 写PORTGPA或PORTGPB并清零标志位IOCF，这会结束不匹配条件。

不匹配条件会继续将标志位IOCF置1。读PORTGPA或PORTGPB将结束不匹配条件，并允许将标志位IOCF清零。保持上次读取值的锁存器不受MCLR复位的影响。此次复位后，如果存在不匹配条件，IOCF标志位将继续置1。

**注：** 如果在执行任何PORTGPA或PORTGPB操作时I/O引脚上发生电平变化，则IOCF中断标志位可能不会被置1。

## 20.4 休眠期间的操作

如果IOCF位置1的话，电平变化中断的中断序列会将器件从休眠模式唤醒。

## 20.5 电平变化中断寄存器

**寄存器 20-1: IOCA: 电平变化中断PORTGPA 寄存器**

|       |       |       |       |       |       |       |       |
|-------|-------|-------|-------|-------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| IOCA7 | IOCA6 | IOCA5 | IOCA4 | IOCA3 | IOCA2 | IOCA1 | IOCA0 |
| bit 7 |       |       |       |       |       |       | bit 0 |

图注:

R = 可读位                      W = 可写位                      U = 未实现位, 读为0  
-n = POR时的值                1 = 置1                      0 = 清零                      x = 未知

bit 7-6 **IOCA<7:6>**: 电平变化中断PORTGPA 寄存器位

1 = 允许引脚的电平变化中断  
0 = 禁止引脚的电平变化中断

bit 5 **IOCA<5>**: 电平变化中断PORTGPA 寄存器位<sup>(1)</sup>

1 = 允许引脚的电平变化中断  
0 = 禁止引脚的电平变化中断

bit 4-0 **IOCA<4:0>**: 电平变化中断PORTGPA 寄存器位

1 = 允许引脚的电平变化中断  
0 = 禁止引脚的电平变化中断

注 1: 当 GPA5 配置为 MCLR 时, 将禁止 GPA5 上的电平变化中断功能。

**寄存器 20-2: IOCB: 电平变化中断PORTGPB 寄存器**

|                      |                      |                      |                      |     |       |       |       |
|----------------------|----------------------|----------------------|----------------------|-----|-------|-------|-------|
| R/W-0                | R/W-0                | R/W-0                | R/W-0                | U-0 | R/W-0 | R/W-0 | R/W-0 |
| IOCB7 <sup>(1)</sup> | IOCB6 <sup>(1)</sup> | IOCB5 <sup>(1)</sup> | IOCB4 <sup>(1)</sup> | —   | IOCB2 | IOCB1 | IOCB0 |
| bit 7                |                      |                      |                      |     |       |       | bit 0 |

图注:

R = 可读位                      W = 可写位                      U = 未实现位, 读为0  
-n = POR时的值                1 = 置1                      0 = 清零                      x = 未知

bit 7-4 **IOCB<7:4>**: 电平变化中断PORTGPB 寄存器位

1 = 允许引脚的电平变化中断  
0 = 禁止引脚的电平变化中断

bit 3 **未实现**: 读为0

bit 2-0 **IOCB<2:0>**: 电平变化中断PORTGPB 寄存器位

1 = 允许引脚的电平变化中断  
0 = 禁止引脚的电平变化中断

注 1: MCP19119 上未实现。

**表 20-1: 与电平变化中断相关的寄存器汇总**

| 名称      | Bit 7  | Bit 6  | Bit 5  | Bit 4  | Bit 3  | Bit 2  | Bit 1  | Bit 0  | 寄存器所在页 |
|---------|--------|--------|--------|--------|--------|--------|--------|--------|--------|
| ANSELA  | —      | —      | —      | —      | ANSA3  | ANSA2  | ANSA1  | ANSA0  | 115    |
| ANSELB  | —      | —      | ANSB5  | ANSB4  | —      | ANSB2  | ANSB1  | —      | 118    |
| INTCON  | GIE    | PEIE   | T0IE   | INTE   | IOCE   | T0IF   | INTF   | IOCF   | 96     |
| IOCA    | IOCA7  | IOCA6  | IOCA5  | IOCA4  | IOCA3  | IOCA2  | IOCA1  | IOCA0  | 122    |
| IOCB    | IOCB7  | IOCB6  | IOCB5  | IOCB4  | —      | IOCB2  | IOCB1  | IOCB0  | 122    |
| TRISGPA | TRISA7 | TRISA6 | TRISA5 | TRISA4 | TRISA3 | TRISA2 | TRISA1 | TRISA0 | 114    |
| TRISGPB | TRISB7 | TRISB6 | TRISB5 | TRISB4 | —      | TRISB2 | TRISB1 | TRISB0 | 117    |

图注: — = 未实现单元, 读为0。电平中断变化不使用阴影单元。

## 21.0 内部温度指示器模块

MCP19118/19 配有一个温度电路，可用于测量硅芯片的工作温度。电路的工作温度范围在-40°C至+125°C之间。输出电压与器件温度成比例。温度指示器的输出在内部连接到器件ADC。

### 21.1 电路工作原理

将ABECON寄存器（寄存器6-15）中的TMPSEN位置1可使能内部温度测量电路。MCP19118/19的过温关断功能不由该位控制。

## 21.2 温度输出

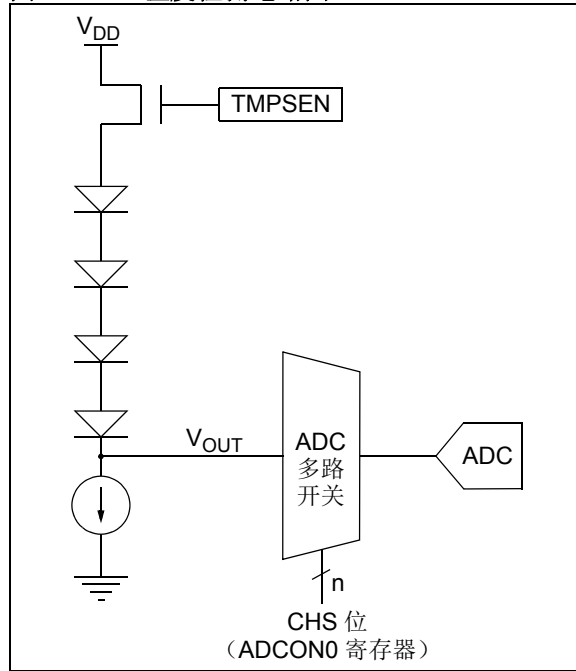
电路的输出使用内部模数转换器测量。保留通道10用于温度电路输出。详细信息，请参见第22.0节“模数转换器（ADC）模块”。

利用公式21-1进行ADC测量可计算出硅芯片的温度。

### 公式21-1： 硅芯片的温度

$$TEMP\_DIE = \frac{ADC \text{ 读数} - 1.75}{13.3 \text{ mV}/^{\circ}\text{C}}$$

图21-1： 温度检测电路图



注:



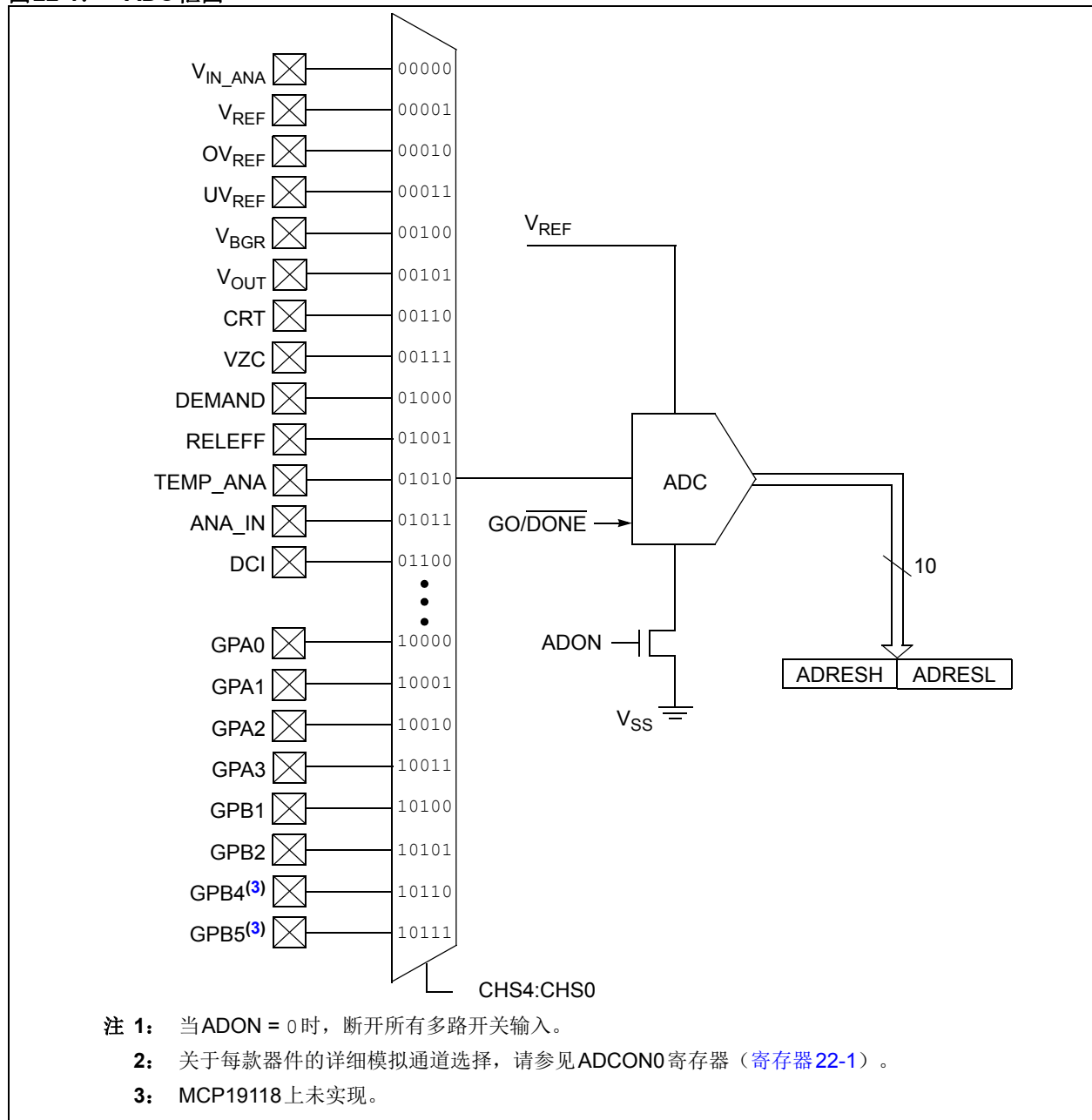
## 22.0 模数转换器（ADC）模块

模数转换器（ADC）可以将模拟输入信号转换为该信号的10位二进制表示。该器件使用模拟输入，这些输入通过多路开关连接到一个采样保持电路。采样保持电路的输出与转换器的输入相连。该转换器通过逐次逼近法产生10位二进制结果，并将右对齐的转换结果存储在ADC结果寄存器（ADRESH:ADRESL寄存器对）中。图22-1给出了ADC的框图。

内部带隙为ADC提供电压参考。

ADC可在转换完成时产生中断。此中断可用于将器件从休眠状态中唤醒。

图22-1: ADC框图



## 22.1 ADC配置

在配置和使用ADC时，必须考虑以下功能：

- 端口配置
- 通道选择
- ADC转换时钟源
- 中断控制
- 结果格式

### 22.1.1 端口配置

ADC可将模拟信号转换为数字信号。转换模拟信号时，应通过设置相关TRIS和ANSEL位来将I/O引脚配置为模拟引脚。更多信息，请参见第19.0节“I/O端口”。

**注：** 在任何定义为数字输入的引脚上施加模拟电压可能导致输入缓冲器消耗的电流过大。

### 22.1.2 通道选择

MCP19118上最多有19个通道可供使用，MCP19119上最多有21个通道可供使用：

- AN<6:0> 引脚
- VIN\_ANA：输入电压 ( $V_{IN}$ ) 的 1/13
- VREGREF:  $V_{OUT}$  参考电压
- OV\_REF: OV比较器的参考电压
- UV\_REF: UV比较器的参考电压
- VBGR: 带隙参考电压
- VOUT: 输出电压
- CRT: 与交流电感电流成比例的电压
- VZC: 内部地，即零电流电压
- DEMAND: 斜坡补偿电路的输入
- RELEFF: 相对效率测量通道
- TMP\_ANA: 与硅芯片温度成比例的电压
- ANA\_IN: 对于多相从器件，从主器件接收的误差放大器信号
- DCI: 直流电感谷值电流

ADCON0寄存器的CHS<4:0>位决定将哪一路通道与采样保持电路相连。

更换通道时需要一段时间的延时才能启动下一次转换。更多信息，请参见第22.2节“ADC工作原理”。

### 22.1.3 ADC转换时钟

可通过软件方式设置ADCON1<ADCS>位来选择转换时钟源。有以下5种时钟频率可供选择：

- $F_{OSC}/8$
- $F_{OSC}/16$
- $F_{OSC}/32$
- $F_{OSC}/64$
- $F_{RC}$ （由内部振荡器除以16得到的时钟）

转换1位所花的时间定义为 $T_{AD}$ 。一次完整的10位转换需要11个 $T_{AD}$ 周期，如图22-2所示。

为正确转换，必须满足合适的 $T_{AD}$ 规范。更多信息，请参见第5.0节“数字电气特性”中的A/D转换要求。表22-1给出了适当的ADC时钟选择的示例。

**注：** 除非使用 $F_{RC}$ ，否则系统时钟频率的任何变化都会改变ADC时钟频率，从而对ADC结果产生不利影响。

表22-1： ADC时钟周期 ( $T_{AD}$ ) 与器件工作频率的关系

| ADC时钟周期 ( $T_{AD}$ ) |           | 器件频率 ( $F_{OSC}$ )               |
|----------------------|-----------|----------------------------------|
| ADC时钟源               | ADCS<2:0> | 8 MHz                            |
| $F_{OSC}/8$          | 001       | 1.0 $\mu s$ <sup>(2)</sup>       |
| $F_{OSC}/16$         | 101       | 2.0 $\mu s$                      |
| $F_{OSC}/32$         | 010       | 4.0 $\mu s$                      |
| $F_{OSC}/64$         | 110       | 8.0 $\mu s$ <sup>(3)</sup>       |
| $F_{RC}$             | x11       | 2.0-6.0 $\mu s$ <sup>(1,4)</sup> |

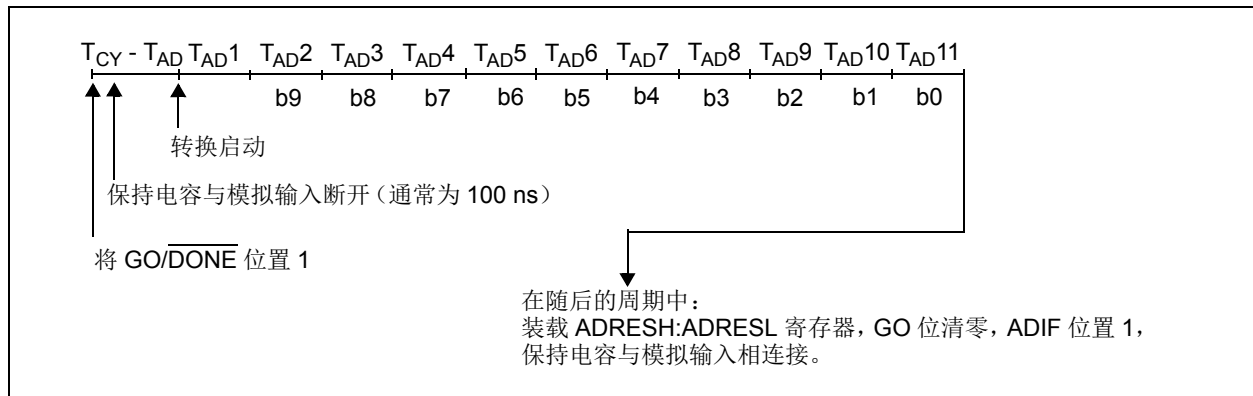
图注： 阴影单元超出了建议范围。

注 1： 当 $V_{DD} > 3.0V$ 时， $F_{RC}$ 源提供4  $\mu s$ 的典型 $T_{AD}$ 时间。

2： 这些值均违反了所需的最小 $T_{AD}$ 时间要求。

3： 为了加快转换速度，建议选用其他时钟源。

4： 仅在休眠期间执行转换时才建议使用 $F_{RC}$ 时钟源。

图22-2: 模数转换  $T_{AD}$  周期

#### 22.1.4 中断

ADC 模块可在模数转换完成时产生中断。ADC 的中断标志位是 PIR1<ADIF> 位。ADC 的中断使能位是 PIE1<ADIE> 位。必须用软件将 ADIF 位清零。

- 注 1:** 不管是否允许 ADC 中断, 每次转换完成时都会将 ADIF 位置 1。
- 2:** 仅当在选择了  $F_{RC}$  振荡器时, ADC 才能在休眠期间工作。

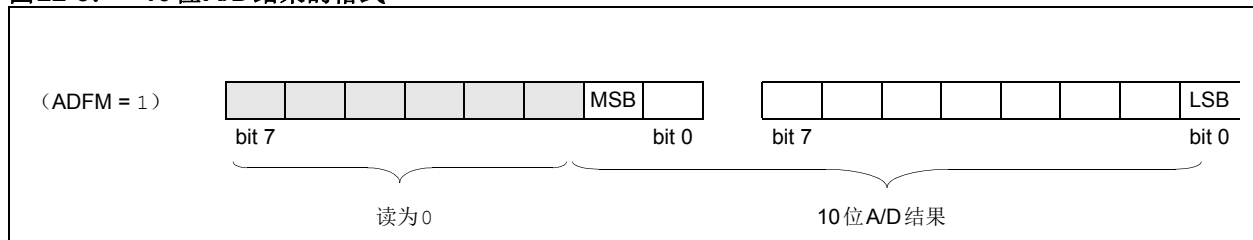
器件在工作期间或者休眠模式下都可以产生此中断。如果器件处于休眠模式, 该中断将唤醒器件。从休眠状态唤醒时, 总是执行紧跟 SLEEP 指令后的下一条指令。如果用户试图从休眠状态唤醒器件并恢复主代码执行, 必须禁止 INTCON<GIE> 和 INTCON<PEIE> 位。如果使能 INTCON<GIE> 和 INTCON<PEIE> 位, 则转为执行中断服务程序。

#### 22.1.5 结果格式

10 位 A/D 转换的结果只能采用右对齐格式。

图22-3 给出了输出格式。

图22-3: 10 位 A/D 结果的格式



## 22.2 ADC工作原理

### 22.2.1 启动转换

要启用ADC模块，必须将ADCON0<ADON>位置1。将ADCON0<GO/DONE>位置1可启动模数转换。

**注：** 不应使用启动ADC的同一指令将GO/DONE位置1。请参见第22.2.5节“A/D转换步骤”。

### 22.2.2 转换完成

当转换完成时，ADC模块将：

- 清零GO/DONE位
- 将ADIF中断标志位置1
- 用新的转换结果更新ADRESH:ADRESL寄存器

### 22.2.3 终止转换

如果必须要在转换完成前终止转换，则可用软件清零GO/DONE位。不会用部分完成的模数转换采样更新ADRESH:ADRESL寄存器。ADRESH:ADRESL寄存器对仍然保留前一次转换的值。此外，在启动另一次采集之前，需要两个 $T_{AD}$ 延时。延时之后，将在选定通道上自动开始输入采集。

**注：** 器件复位强制所有寄存器进入复位状态。所以，会关闭ADC模块并终止任何待处理的转换。

### 22.2.4 休眠期间的ADC工作

ADC模块可以工作在休眠模式下。这需要将ADC时钟源设置为 $F_{RC}$ 选项。当选择 $F_{RC}$ 时钟源时，ADC会等待一个额外的指令周期再开始转换。这允许执行一条SLEEP指令，从而降低转换期间的系统噪声。如果允许了ADC中断，则转换完成时，器件将从休眠模式下唤醒。如果禁止了ADC中断，尽管ADON位仍保持置1，但是在转换完成后ADC模块会关闭。

ADC时钟源不是 $F_{RC}$ 时，尽管ADON位仍保持置1，但SLEEP指令会导致当前转换中止，ADC模块被关闭。

### 22.2.5 A/D转换步骤

以下是使用ADC执行模数转换的示例步骤：

1. 配置端口：
  - 禁止引脚输出驱动器（见TRIS寄存器）
  - 将引脚配置为模拟引脚（见ANSEL寄存器）
2. 配置ADC模块：
  - 选择ADC转换时钟
  - 选择ADC输入通道
  - 启动ADC模块
3. 配置ADC中断（可选）：
  - 清零ADC中断标志
  - 允许ADC中断
  - 允许外设中断
  - 允许全局中断<sup>(1)</sup>
4. 等待所需的采集时间<sup>(2)</sup>。
5. 通过将GO/DONE位置1来启动转换。
6. 通过以下任一方式等待ADC转换完成：
  - 查询GO/DONE位
  - 等待ADC中断（中断被允许）
7. 读ADC结果。
8. 清零ADC中断标志（如果中断被允许的话，必须进行此操作）。

**注 1：** 如果用户尝试将器件从休眠模式下唤醒并继续执行主程序代码，则可以禁止全局中断。

**2：** 请参见第22.4节“A/D采集要求”。

### 例22-1： A/D转换

```
;This code block configures the ADC
;for polling, Frc clock and AN0 input.
;
;Conversion start & polling for completion ;
;are included.
;
BANKSEL    ADCON1        ;
MOVLW     B'01110000'    ;Frc clock
MOVWF     ADCON1         ;
BANKSEL    TRISGPA       ;
BSF       TRISGPA,0      ;Set GPA0 to input
BANKSEL    ANSELA        ;
BSF       ANSELA,0       ;Set GPA0 to analog
BANKSEL    ADCON0        ;
MOVLW     B'01000001'    ;Select channel AN0
MOVWF     ADCON0         ;Turn ADC On
CALL      SampleTime     ;Acquisition delay
BSF       ADCON0,1       ;Start conversion
BTFSC     ADCON0,1       ;Is conversion done?
GOTO      $-1            ;No, test again
BANKSEL    ADRESH        ;
MOV       ADRESH,W       ;Read upper 2 bits
MOVWF     RESULTHI       ;store in GPR space
BANKSEL    ADRESL        ;
MOV       ADRESL,W       ;Read lower 8 bits
MOVWF     RESULTLO       ;Store in GPR space
```

### 22.3 ADC 寄存器定义：

以下寄存器用于控制ADC的工作：

#### 寄存器 22-1: **ADCON0: A/D 控制寄存器0**

|       |       |       |       |       |       |         |       |
|-------|-------|-------|-------|-------|-------|---------|-------|
| U-0   | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0   | R/W-0 |
| —     | CHS4  | CHS3  | CHS2  | CHS1  | CHS0  | GO/DONE | ADON  |
| bit 7 |       |       |       |       |       |         | bit 0 |

#### 图注：

R = 可读位

W = 可写位

U = 未实现位，读为0

-n = POR时的值

1 = 置1

0 = 清零

x = 未知

bit 7 **未实现：** 读为0

bit 6-2 **CHS<4:0>:** 模拟通道选择位

00000 = VIN\_ANA (与VIN的1/13成比例的模拟电压)  
 00001 = VREGREF (VREG输出的参考电压)  
 00010 = OV\_REF (过压比较器的参考电压)  
 00011 = UV\_REF (欠压比较器的参考电压)  
 00100 = VBGR (带隙参考电压)  
 00101 = INT\_VREG (VREG负载电压的内部版本)  
 00110 = CRT (与电感中的电流成比例的电压)  
 00111 = VZC (内部地，即零电流电压)  
 01000 = DEMAND (电流回路的输入，需求多路开关的输出)  
 01001 = RELEFF (与占空比成比例的模拟电压)  
 01001 = TMP\_ANA (与温度成比例的模拟电压)  
 01011 = ANA\_IN (来自远程主器件的需求电流)  
 01100 = DCI (直流电感谷值电流)  
 01101 = 未实现  
 01110 = 未实现  
 01111 = 未实现  
 10000 = GPA0 (即，ADDR1)  
 10001 = GPA1 (即，ADDR0)  
 10010 = GPA2 (即，温度传感器输入)  
 10011 = GPA3 (即，跟踪电压)  
 10100 = GPB1  
 10101 = GPB2  
 10110 = GPB4<sup>(1)</sup>  
 10111 = GPB5<sup>(1)</sup>  
 11000 = 未实现  
 11001 = 未实现  
 11011 = 未实现  
 11100 = 未实现  
 11101 = 未实现  
 11110 = 未实现  
 11111 = 未实现

bit 1 **GO/DONE:** A/D 转换状态位

1 = A/D 转换正在进行。将该位置1可启动A/D转换周期。

A/D 转换完成后，该位由硬件自动清零。

0 = A/D 转换已完成/未进行

bit 0 **ADON:** ADC 使能位

1 = ADC 被使能

0 = ADC 被禁止且不消耗工作电流

注 1: MCP19118 上未实现。

# MCP19118/19

寄存器 22-2:     **ADCON1: A/D 控制寄存器 1**

|       |           |       |       |       |     |     |     |
|-------|-----------|-------|-------|-------|-----|-----|-----|
| U-0   | R/W-0     | R/W-0 | R/W-0 | U-0   | U-0 | U-0 | U-0 |
| —     | ADCS<2:0> |       |       | —     | —   | —   | —   |
| bit 7 |           |       |       | bit 0 |     |     |     |

图注:

R = 可读位

P = 可编程位

U = 未实现位, 读为0

-n = POR时的值

1 = 置1

0 = 清零

x = 未知

bit 7     未实现: 读为0

bit 6-4     **ADCS<2:0>**: A/D 转换时钟选择位

000 = 保留

001 =  $F_{OSC}/8$

010 =  $F_{OSC}/32$

×11 =  $F_{RC}$  (由内部振荡器除以 16 得到的时钟)

100 = 保留

101 =  $F_{OSC}/16$

110 =  $F_{OSC}/64$

bit 3-0     未实现: 读为0

寄存器 22-3:     **ADRESH: ADC 结果寄存器的高字节 (ADRESH)**

|       |     |     |     |     |     |        |        |
|-------|-----|-----|-----|-----|-----|--------|--------|
| U-0   | U-0 | U-0 | U-0 | U-0 | U-0 | R-x    | R-x    |
| —     | —   | —   | —   | —   | —   | ADRES9 | ADRES8 |
| bit 7 |     |     |     |     |     |        | bit 0  |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为0

-n = POR时的值

1 = 置1

0 = 清零

x = 未知

bit 7-2     未实现: 读为0

bit 1-0     **ADRES<9:8>**: A/D 结果的最高有效位

寄存器 22-4:     **ADRESL: ADC 结果寄存器的低字节 (ADRESL)**

|            |     |     |     |     |     |     |       |
|------------|-----|-----|-----|-----|-----|-----|-------|
| R-x        | R-x | R-x | R-x | R-x | R-x | R-x | R-x   |
| ADRES<7:0> |     |     |     |     |     |     |       |
| bit 7      |     |     |     |     |     |     | bit 0 |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为0

-n = POR时的值

1 = 置1

0 = 清零

x = 未知

bit 7-0     **ADRES<7:0>**: A/D 结果的最低有效位

## 22.4 A/D 采集要求

为了使ADC达到规定精度，必须使充电保持电容（ $C_{HOLD}$ ）充满至输入通道的电平。图22-4显示了模拟输入模型。信号源阻抗（ $R_S$ ）和内部采样开关阻抗（ $R_{SS}$ ）直接影响给电容 $C_{HOLD}$ 充电所需要的时间。采样开关阻抗（ $R_{SS}$ ）随器件电压（ $V_{DD}$ ）不同而有所不同，请参见图22-4。

模拟信号源的最大阻抗推荐值为10 k $\Omega$ 。采集时间随着信号源阻抗的减少而减少。在选择（或改变）模拟输入通道后，必须在开始转换前完成A/D采集。可以使用公式22-1计算最小采集时间。该公式假定误差为1/2 LSB（即ADC的1,024步）。1/2 LSB的误差是ADC达到规定分辨率所能允许的最大误差。

### 公式22-1：采集时间示例

**假设：** 温度 = +50°C，外部阻抗为10 k $\Omega$ ，5.0V  $V_{DD}$

$$\begin{aligned} T_{ACQ} &= \text{放大器稳定时间} + \text{保持电容充电时间} + \text{温度系数} \\ &= T_{AMP} + T_C + T_{COFF} \\ &= 2 \mu s + T_C + [( \text{温度} - 25^\circ\text{C} ) (0.05 \mu s / ^\circ\text{C})] \end{aligned}$$

利用以下公式求得 $T_C$ 的近似值：

$$V_{APPLIED} \left( 1 - \frac{1}{(2^n + 1) - 1} \right) = V_{CHOLD} \quad ; [1] \text{ 在 } 1/2 \text{ LSB 误差范围内对 } V_{CHOLD} \text{ 充电}$$

$$V_{APPLIED} \left( 1 - e^{-\frac{T_C}{RC}} \right) = V_{CHOLD} \quad ; [2] \text{ 依照 } V_{APPLIED} \text{ 对 } V_{CHOLD} \text{ 充电}$$

$$V_{APPLIED} \left( 1 - e^{-\frac{T_C}{RC}} \right) = V_{APPLIED} \left( 1 - \frac{1}{(2^n + 1) - 1} \right) \quad ; \text{ 结合 [1] 和 [2]}$$

**注：** 其中 $n$  = ADC 的位数。

对 $T_C$ 求值：

$$\begin{aligned} T_C &= -C_{HOLD} (R_{IC} + R_{SS} + R_S) \ln(1/2047) \\ &= -10 \text{ pF} (1 \text{ k}\Omega + 7 \text{ k}\Omega + 10 \text{ k}\Omega) \ln(0.0004885) \\ &= 1.37 \mu s \end{aligned}$$

因此：

$$\begin{aligned} T_{ACQ} &= 2 \mu s + 1.37 \mu s + [(50^\circ\text{C} - 25^\circ\text{C}) (0.05 \mu s / ^\circ\text{C})] \\ &= 4.67 \mu s \end{aligned}$$

**注 1：** 在每次转换后，充电保持电容（ $C_{HOLD}$ ）并不放电。

**2：** 模拟信号源的最大阻抗推荐值为10 k $\Omega$ 。要求符合引脚泄漏电流的规范。

---

\_\_\_\_\_



\_\_\_\_\_





表22-2: 与ADC相关的寄存器汇总

| 名称      | Bit 7  | Bit 6  | Bit 5  | Bit 4  | Bit 3  | Bit 2  | Bit 1   | Bit 0  | 寄存器所在页              |
|---------|--------|--------|--------|--------|--------|--------|---------|--------|---------------------|
| ADCON0  | —      | CHS4   | CHS3   | CHS2   | CHS1   | CHS0   | GO/DONE | ADON   | <a href="#">129</a> |
| ADCON1  | —      | ADCS2  | ADCS1  | ADCS0  | —      | —      | —       | —      | <a href="#">130</a> |
| ADRESH  | —      | —      | —      | —      | —      | —      | ADRES9  | ADRES8 | <a href="#">130</a> |
| ADRESL  | ADRES7 | ADRES6 | ADRES5 | ADRES4 | ADRES3 | ADRES2 | ADRES1  | ADRES0 | <a href="#">130</a> |
| ANSELA  | —      | —      | —      | —      | ANSA3  | ANSA2  | ANSA1   | ANSA0  | <a href="#">115</a> |
| ANSELB  | —      | —      | ANSB5  | ANSB4  | —      | ANSB2  | ANSB1   | —      | <a href="#">118</a> |
| INTCON  | GIE    | PEIE   | T0IE   | INTE   | IOCE   | T0IF   | INTF    | IOCF   | <a href="#">95</a>  |
| PIE1    | —      | ADIE   | BCLIE  | SSPIE  | —      | —      | TMR2IE  | TMR1IE | <a href="#">96</a>  |
| PIR1    | —      | ADIF   | BCLIF  | SSPIF  | —      | —      | TMR2IF  | TMR1IF | <a href="#">98</a>  |
| TRISGPA | TRISA7 | TRISA6 | TRISA5 | TRISA4 | TRISA3 | TRISA2 | TRISA1  | TRISA0 | <a href="#">114</a> |
| TRISGPB | TRISB7 | TRISB6 | TRISB5 | TRISB4 | —      | TRISB2 | TRISB1  | TRISB0 | <a href="#">117</a> |

图注: — = 未实现, 读为0。ADC模块不使用阴影单元。

注:

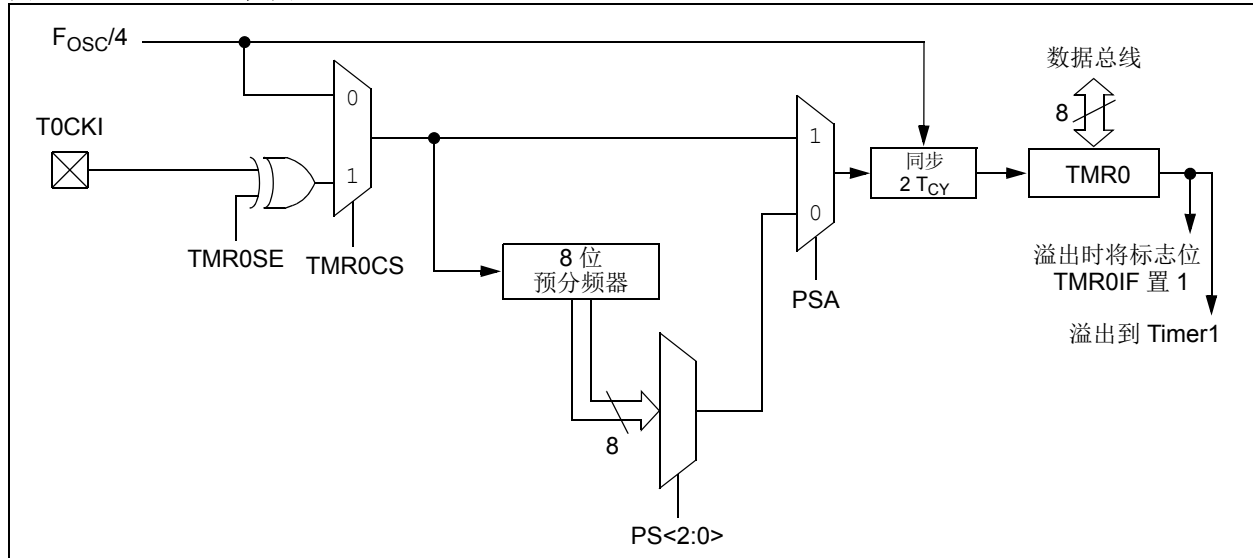
## 23.0 TIMER0 模块

Timer0 模块是具有以下功能的 8 位定时器/计数器：

- 8 位定时器/计数器寄存器（TMR0）
- 8 位预分频器（独立于看门狗定时器）
- 可编程的内部或外部时钟源
- 可编程的外部时钟边沿选择
- 溢出时中断

图 23-1 是 Timer0 模块的框图。

图 23-1: TIMER0 框图



### 23.1 Timer0 工作原理

Timer0 模块可以用作 8 位定时器或 8 位计数器。

#### 23.1.1 8 位定时器模式

如果不使用预分频器，则 Timer0 模块在每个指令周期递增 1。通过将 OPTION\_REG 寄存器的 T0CS 位清零可选择 8 位定时器模式。

如果对 TMR0 执行写操作，则在接下来的两个指令周期，它都不会递增 1。

**注：** 考虑到写入 TMR0 后两个指令周期的延时，可调整写入 TMR0 寄存器的值。

#### 23.1.2 8 位计数器模式

在 8 位计数器模式下，Timer0 模块将在 T0CKI 引脚的每个上升沿或下降沿递增。递增沿由 OPTION\_REG<T0SE> 位确定。

通过将 OPTION\_REG<T0CS> 位置 1 来选择使用 T0CKI 引脚的 8 位计数器模式。

#### 23.1.3 软件可编程预分频器

单个软件可编程预分频器可与 Timer0 或看门狗定时器（WDT）配合使用，但不能同时与两者配合使用。预分频器的分配由 OPTION\_REG<PSA> 位控制。要将预分频器分配给 Timer0，PSA 位必须清零。

Timer0 模块具有 8 种预分频比选项，范围为 1:2 至 1:256。可通过 OPTION\_REG 寄存器中的 PS<2:0> 位选择预分频值。为了让 Timer0 模块使用 1:1 预分频值，必须通过将 OPTION\_REG<PSA> 位置 1 来禁止预分频器。

该预分频器不可读写。分配给 Timer0 模块时，写入 TMR0 寄存器的所有指令都将清零预分频器。

23.1.4 在TIMER0与WDT模块之间切换预分频器

将预分频器分配给Timer0或WDT时，切换预分频值，可能会产生意外的器件复位。将预分频器的分配从Timer0切换到WDT模块时，必须执行例23-1中所示的指令序列。

例23-1: 切换预分频器（TIMER0 → WDT）

```
BANKSEL TMR0      ;
CLRWDWDT          ;Clear WDT
CLRFB    TMR0      ;Clear TMR0 and
                  ;prescaler

BANKSEL OPTION_REG ;
BSF    OPTION_REG,PSA ;Select WDT
CLRWDWDT          ;
                  ;
MOVLW   b'11111000' ;Mask prescaler
ANDWF   OPTION_REG,W ;bits
IORLW   b'00000101' ;Set WDT prescaler
MOVWF   OPTION_REG  ;to 1:32
```

将预分频器的分配从WDT切换到Timer0模块时，必须执行以下指令序列（见例23-2）。

例23-2: 切换预分频器（WDT → TIMER0）

```
CLRWDWDT          ;Clear WDT and
                  ;prescaler

BANKSEL OPTION_REG ;
MOVLW   b'11110000' ;Mask TMR0 select and
ANDWF   OPTION_REG,W ;prescaler bits
IORLW   b'00000011' ;Set prescale to 1:16
MOVWF   OPTION_REG  ;
```

表23-1: 与TIMER0 相关的寄存器汇总

| 名称         | Bit 7        | Bit 6  | Bit 5  | Bit 4  | Bit 3  | Bit 2  | Bit 1  | Bit 0  | 寄存器所在页 |
|------------|--------------|--------|--------|--------|--------|--------|--------|--------|--------|
| INTCON     | GIE          | PEIE   | T0IE   | INTE   | IOCIE  | T0IF   | INTF   | IOCIF  | 96     |
| OPTION_REG | RAPU         | INTEDG | T0CS   | T0SE   | PSA    | PS2    | PS1    | PS0    | 77     |
| TMR0       | Timer0 模块寄存器 |        |        |        |        |        |        |        | 135*   |
| TRISGPA    | TRISA7       | TRISA6 | TRISA5 | TRISA4 | TRISA3 | TRISA2 | TRISA1 | TRISA0 | 114    |

图注： — = 未实现单元，读为0。Timer0 模块不使用阴影单元。

\* 该页提供寄存器信息。

23.1.5 TIMER0 中断

当TMR0 寄存器从FFh溢出至00h时，Timer0 会产生中断。每次TMR0 寄存器溢出时，不管是否允许Timer0 中断，INTCON<T0IF>中断标志位都将置1。只能用软件将T0IF 位清零。Timer0 中断允许位是INTCON<T0IE>位。

注： 由于在休眠期间下定时器是关闭的，所以Timer0 中断无法唤醒处理器。

23.1.6 TIMER0 与外部时钟配合使用

当Timer0 处于计数器模式时，通过在内部相位时钟的Q2 和Q4 周期对预分频器输出进行采样来完成T0CKI 输入与Timer0 寄存器的同步。因此，外部时钟源的高低电平周期必须满足第5.0 节“数字电气特性”中所示的时序要求。

23.1.7 休眠期间的工作

处理器处于休眠模式时，Timer0 无法工作。当处理器处于休眠模式时，TMR0 寄存器的内容保持不变。

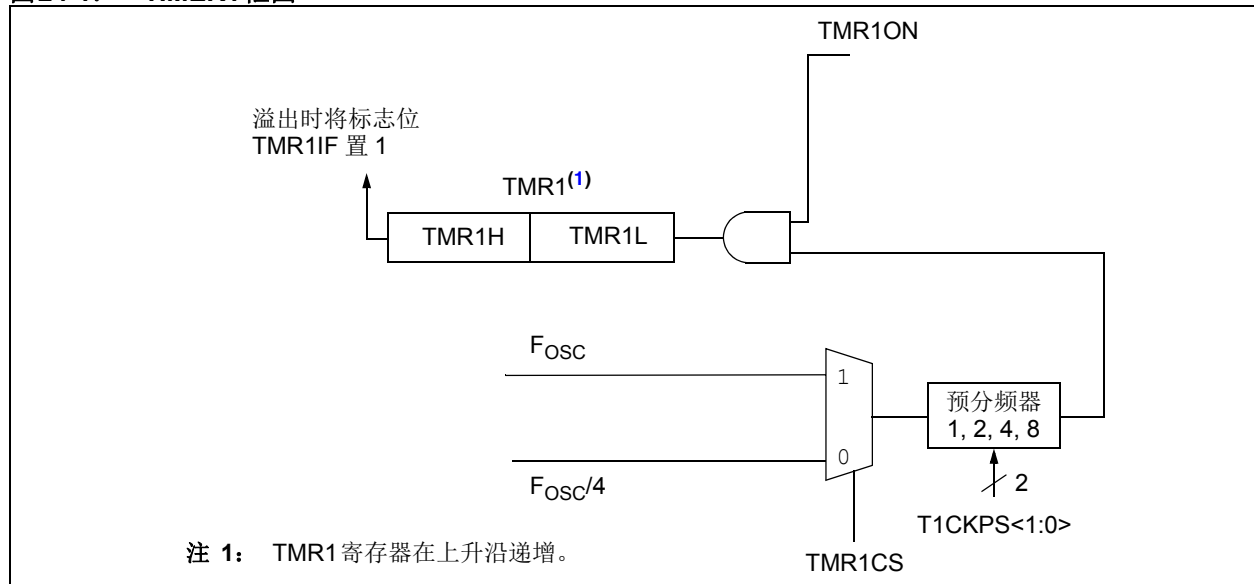
## 24.0 带门控的TIMER1模块

Timer1 模块是具有以下功能的 16 位定时器：

- 16 位定时器寄存器对（TMR1H:TMR1L）
- 可读写（所有寄存器）
- 可选的内部时钟源
- 2 位预分频器
- 溢出时中断

图 24-1 给出了 Timer1 模块的框图。

图 24-1: TIMER1 框图



### 24.1 Timer1 工作原理

Timer1 模块是 16 位递增定时器，通过 TMR1H:TMR1L 寄存器对可对该模块进行访问。通过写 TMR1H 或 TMR1L 可直接更新该计数器。该定时器在每个指令周期递增 1。

配置 T1CON<TMR1ON> 位可启用 Timer1。表 24-1 显示了 Timer1 的使能选择。

### 24.2 时钟源选择

T1CON<TMR1CS> 位用于选择 Timer1 的时钟源。表 24-1 显示了时钟源选择。

#### 24.2.1 内部时钟源

TMR1H:TMR1L 寄存器对将在  $F_{OSC}$  或  $F_{OSC}/4$  的整数倍（由 Timer1 预分频器决定）处递增。

例如，选择  $F_{OSC}$  内部时钟源时，Timer1 寄存器的值在每个指令时钟周期递增 4 个计数。

表 24-1: 时钟源选择

| TMR1CS | 时钟源                        |
|--------|----------------------------|
| 1      | 8 MHz 系统时钟 ( $F_{OSC}$ )   |
| 0      | 2 MHz 指令时钟 ( $F_{OSC}/4$ ) |

24.3 Timer1 预分频器

Timer1 具有四种预分频比选择，允许对时钟输入进行 1、2、4 或 8 分频。T1CON<T1CKPS> 位控制该预分频计数器。不能直接对预分频计数器进行读写操作；但是，通过写 TMR1H 或 TMR1L 可清零预分频计数器。

24.4 Timer1 中断

Timer1 寄存器对（TMR1H:TMR1L）递增计数到 FFFFh 并计满返回 0000h。当 Timer1 计满返回时，PIR1 寄存器的 Timer1 中断标志位置 1。要允许计满返回中断，应将以下位置 1：

- T1CON<TMR1ON> 位
- PIE1<TMR1IE> 位
- INTCON<PEIE> 位
- INTCON<GIE> 位

在中断服务程序中将 TMR1IF 清零可以清除中断。

**注：** 允许中断前，应将 TMR1H:TMR1L 寄存器对以及 TMR1IF 位清零。

寄存器 24-1: T1CON: TIMER1 控制寄存器

| U-0   | U-0 | R/W-0   | R/W-0   | U-0 | U-0 | R/W-0  | R/W-0  |
|-------|-----|---------|---------|-----|-----|--------|--------|
| —     | —   | T1CKPS1 | T1CKPS0 | —   | —   | TMR1CS | TMR1ON |
| bit 7 |     |         |         |     |     |        | bit 0  |

|              |         |               |        |
|--------------|---------|---------------|--------|
| <b>图注：</b>   |         |               |        |
| R = 可读位      | W = 可写位 | U = 未实现位，读为 0 |        |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零        | x = 未知 |

- bit 7-6  
未实现：读为 0
- bit 5-4  
**T1CKPS<1:0>**: Timer1 输入时钟预分频比选择位  
11 = 1:8 预分频比  
10 = 1:4 预分频比  
01 = 1:2 预分频比  
00 = 1:1 预分频比
- bit 3-2  
未实现：读为 0
- bit 1  
**TMR1CS**: Timer1 时钟源控制位  
1 = 8 MHz 系统时钟 (F<sub>OSC</sub>)  
0 = 2 MHz 指令时钟 (F<sub>OSC</sub>)
- bit 0  
**TMR1ON**: Timer1 使能位  
1 = 使能 Timer1  
0 = 停止 Timer1，清零 Timer1 门控触发器

24.5 休眠模式下的 Timer1

与其他标准的中档 Timer1 模块不同，MCP19118/19 的 Timer1 模块的时钟仅来自内部系统时钟，因此既不能在休眠模式下运行，也不能用于将器件从休眠模式唤醒。

24.6 Timer1 控制寄存器

Timer1 控制（T1CON）寄存器用于控制 Timer1 并选择 Timer1 模块的各种功能。

表24-2: 与TIMER1 相关的寄存器汇总

| 名称     | Bit 7                 | Bit 6 | Bit 5   | Bit 4   | Bit 3 | Bit 2 | Bit 1  | Bit 0  | 寄存器<br>所在页           |
|--------|-----------------------|-------|---------|---------|-------|-------|--------|--------|----------------------|
| INTCON | GIE                   | PEIE  | T0IE    | INTE    | IOCE  | T0IF  | INTF   | IOCF   | <a href="#">95</a>   |
| PIE1   | —                     | ADIE  | BCLIE   | SSPIE   | —     | —     | TMR2IE | TMR1IE | <a href="#">95</a>   |
| PIR1   | —                     | ADIF  | BCLIF   | SSPIF   | —     | —     | TMR2IF | TMR1IF | <a href="#">98</a>   |
| TMR1H  | 16位 TMR1 寄存器高字节的保持寄存器 |       |         |         |       |       |        |        | <a href="#">137*</a> |
| TMR1L  | 16位 TMR1 寄存器低字节的保持寄存器 |       |         |         |       |       |        |        | <a href="#">137*</a> |
| T1CON  | —                     | —     | T1CKPS1 | T1CKPS0 | —     | —     | TMR1CS | TMR1ON | <a href="#">138</a>  |

图注: — = 未实现, 读为0。Timer1 模块不使用阴影单元。

\* 该页提供寄存器信息。

25.0 TIMER2 模块

Timer2 模块是具有以下功能的 8 位定时器：

- 8 位定时器寄存器（TMR2）
- 8 位周期寄存器（PR2）
- TMR2 与 PR2 匹配时产生中断
- 软件可编程的预分频器（分频比为 1:1、1:4 和 1:16）

Timer2 框图请参见图 25-1。

25.1 Timer2 工作原理

Timer2 模块的时钟输入是系统时钟（F<sub>OSC</sub>）。时钟馈入预分频比选项为 1:1、1:4 或 1:16 的 Timer2 预分频器。然后，预分频器的输出用于使 TMR2 寄存器递增计数。

TMR2 的值与 PR2 的值不断进行比较以确定何时匹配。TMR2 将从 00h 开始递增，直至其与 PR2 中的值匹配。发生匹配时，TMR2 在下一个递增周期复位为 00h。

Timer2/PR2 比较器的匹配输出用于将 PIR1<TMR2IF> 位置 1。

TMR2 和 PR2 寄存器均可完全读写。发生任何复位时，TMR2 寄存器均会设置为 00h，PR2 寄存器设置为 FFh。

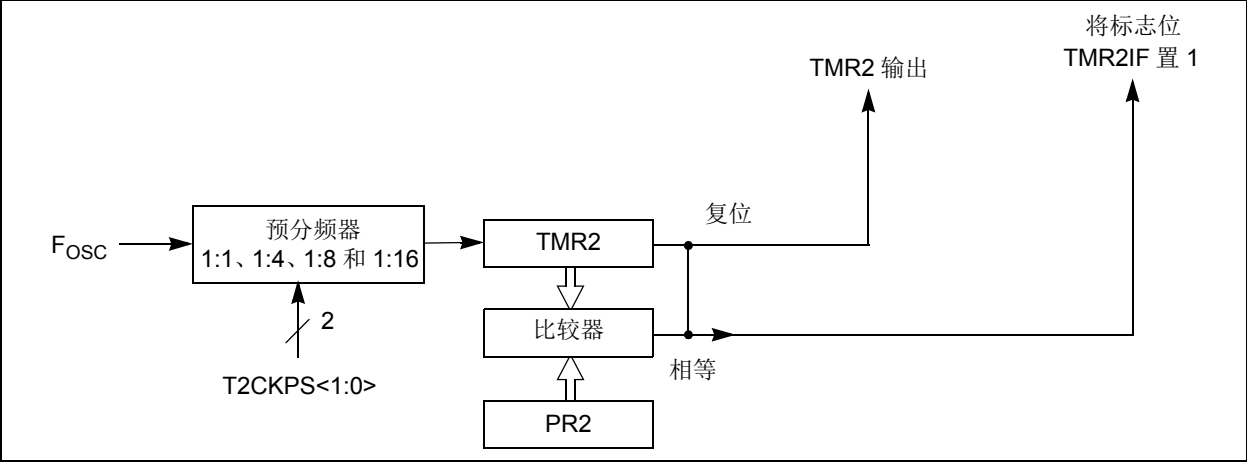
通过将 T2CON<TMR2ON> 位置 1 来使能 Timer2。通过将 TMR2ON 位清零来关闭 Timer2。

Timer2 预分频器由 T2CON<T2CKPS> 位控制。预分频器计数器在以下情况下清零：

- 对 TMR2 进行写操作
- 对 T2CON 进行写操作
- 发生任何器件复位（上电复位、MCLR 复位、看门狗定时器复位或欠压复位）

注： 写 T2CON 时 TMR2 不会清零。

图 25-1: TIMER2 框图





## 25.2 Timer2控制寄存器

寄存器 25-1: T2CON: TIMER2控制寄存器

|       |     |     |     |     |        |         |         |
|-------|-----|-----|-----|-----|--------|---------|---------|
| U-0   | U-0 | U-0 | U-0 | U-0 | R/W-0  | R/W-0   | R/W-0   |
| —     | —   | —   | —   | —   | TMR2ON | T2CKPS1 | T2CKPS0 |
| bit 7 |     |     |     |     |        | bit 0   |         |

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为0

-n = POR时的值

1 = 置1

0 = 清零

x = 未知

bit 7-3 未实现: 读为0

bit 2 **TMR2ON**: Timer2使能位

1 = 使能Timer2

0 = 关闭Timer2

bit 1-0 **T2CKPS<1:0>**: Timer2时钟预分频比选择位

00 = 预分频值为1

01 = 预分频值为4

10 = 预分频值为8

11 = 预分频值为16

表 25-1: 与TIMER2 相关的寄存器汇总

| 名称     | Bit 7          | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2  | Bit 1   | Bit 0   | 寄存器所在页 |
|--------|----------------|-------|-------|-------|-------|--------|---------|---------|--------|
| INTCON | GIE            | PEIE  | T0IE  | INTE  | IOCE  | T0IF   | INTF    | IOCF    | 95     |
| PIE1   | —              | ADIE  | BCLIE | SSPIE | —     | —      | TMR2IE  | TMR1IE  | 96     |
| PIR1   | —              | ADIF  | BCLIF | SSPIF | —     | —      | TMR2IF  | TMR1IF  | 98     |
| PR2    | Timer2 模块周期寄存器 |       |       |       |       |        |         |         | 140*   |
| T2CON  | —              | —     | —     | —     | —     | TMR2ON | T2CKPS1 | T2CKPS0 | 141    |
| TMR2   | 8位TMR2时基的保持寄存器 |       |       |       |       |        |         |         | 140*   |

图注: — = 未实现, 读为0。Timer2 模块不使用阴影单元。

\* 该页提供寄存器信息。

注:

## 26.0 PWM 模块

MCP19118/19 上实现的 CCP 模块是标准中档单片机中 CCP 模块的修改版本。在 MCP19118/19 中，PWM 模块用于生成系统时钟或系统振荡器。该系统时钟将控制 MCP19118/19 开关频率以及设置允许的最大占空比。PWM 模块不会持续调节占空比来控制输出电压。这一过程由模拟控制环路和相关电路完成。

### 26.1 标准脉宽调制（PWM）模式

PWM 模块输出信号用于设置 MCP19118/19 的工作开关频率以及允许的最大占空比。HDRV 和 LDRV 的实际占空比由模拟 PWM 控制环路控制。但是，该占空比不能大于 PWMRL 寄存器中的值。

有两种涉及系统时钟 PWM 信号的工作模式。它们分别为独立（非频率同步）模式和频率同步模式。

#### 26.1.1 独立（非频率同步）模式

MCP19118/19 在独立模式下运行时，PWM 信号用作系统时钟。它将以编程的开关频率和最大占空比（ $D_{CLOCK}$ ）工作。编程的最大占空比不会逐周期进行调整来控制 MCP19118/19 系统输出。控制输出所需的占空比（ $D_{BUCK}$ ）由 MCP19118/19 模拟控制环路和相关电路调整。但是， $D_{CLOCK}$  可用于设置允许的最大  $D_{BUCK}$ 。

#### 公式 26-1:

$$D_{BUCK} < 1 - D_{CLOCK}$$

#### 26.1.2 开关频率同步模式

MCP19118/19 可以编程为开关频率主器件或从器件。除系统时钟将同时应用于 GPA1 外，主器件的工作方式与第 26.1.1 节“独立（非频率同步）模式”中所述相同。

从器件将接收 GPA1 上的主系统时钟。该主系统时钟将与 TIMER2 模块的输出进行逻辑或运算。此逻辑或运算信号会将 PWMRL 锁存到 PWMRH，将 PWMPHL 锁存到 PWMPHH。

图 26-1 显示了 PWM 模式下 CCP 模块的简化框图。

PWMPHL 寄存器允许将相移添加到从器件系统时钟。

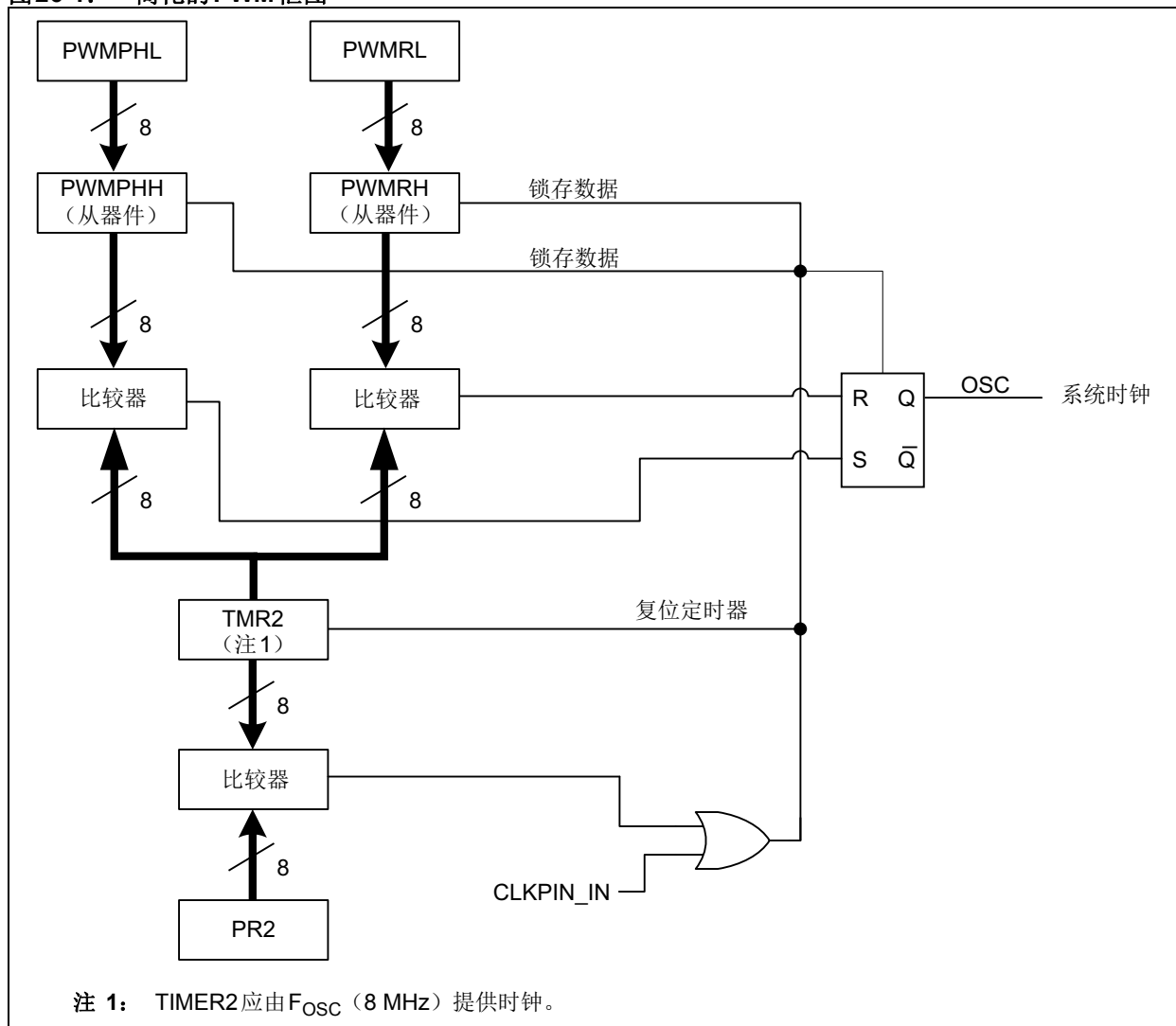
这就要求 MCP19118/19 从器件系统时钟起点与主器件系统时钟之间存在一定偏移，偏移量由编程设定。从器件相移位通过写入 PWMPHL 寄存器来指定。从器件相移位可利用下面的公式计算。

#### 公式 26-2:

$$\text{从器件相移} = PWMPHL \cdot T_{OSC}(T2 \text{ 预分频值})$$

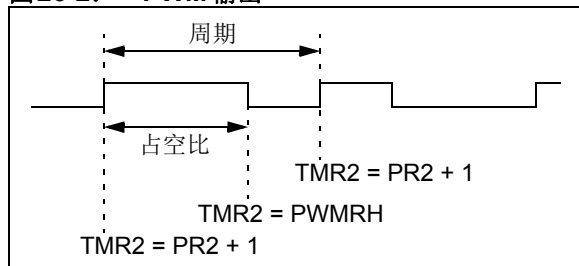
\_\_\_\_\_

**图26-1: 简化的PWM框图**



PWM输出（图26-2）具有一个时基（周期）以及一段输出保持高电平的时间（占空比）。PWM的频率是周期的倒数（1/周期）。

图 26-2: PWM 输出



### 26.1.3 PWM 周期

PWM周期通过写入PR2寄存器来指定。PWM周期可利用下面的公式计算：

**公式26-3:**

$$PWM \text{ 周期} = [(PR2) + 1] \times T_{OSC} \times (T2 \text{ 预分频值})$$

当TMR2中的值与PR2中的值相等时，在下一个递增周期将发生以下2个事件：

- TMR2 被清零
- PWM 占空比从 PWMRL 锁存到 PWMRH

#### 26.1.4 PWM 占空比 ( $D_{\text{CLOCK}}$ )

PWM 占空比 ( $D_{\text{CLOCK}}$ ) 通过写入 PWMRL 寄存器来指定。提供最高8位的分辨率。下面的公式用于计算 PWM 占空比 ( $D_{\text{CLOCK}}$ )：

##### 公式 26-4:

$$\text{PWM 占空比} = \text{PWMRL} \times T_{\text{OSC}} \times (T2 \text{ 预分频值})$$

PWMRL 位可以随时写入，但在 PR2 与 TMR2 之间发生匹配后，占空比值才会锁存到 PWMRH 中。

#### 26.2 休眠期间的工作

当器件处于休眠模式下时，分配的定时器将不会递增，模块的状态也不会改变。如果 CLKPIN 引脚正在驱动一个值，则会继续驱动该值。当器件被唤醒时，它将从该状态继续。

表 26-1: 与 PWM 模块相关的寄存器汇总

| 名称      | Bit 7          | Bit 6  | Bit 5  | Bit 4 | Bit 3 | Bit 2  | Bit 1   | Bit 0   | 寄存器所在页 |
|---------|----------------|--------|--------|-------|-------|--------|---------|---------|--------|
| APFCON  | —              | —      | —      | —     | —     | —      | —       | CLKSEL  | 112    |
| T2CON   | —              | —      | —      | —     | —     | TMR2ON | T2CKPS1 | T2CKPS0 | 141    |
| PR2     | Timer2 模块周期寄存器 |        |        |       |       |        |         |         | 140*   |
| PWMRL   | PWM 寄存器低字节     |        |        |       |       |        |         |         | 143*   |
| PWMPHL  | 从器件相移字节        |        |        |       |       |        |         |         | 143*   |
| BUFFCON | MLTPH2         | MLTPH1 | MLTPH0 | ASEL4 | ASEL3 | ASEL2  | ASEL1   | ASEL0   | 58     |

图注： — = 未实现单元，读为 0。捕捉模式不使用阴影单元。

\* 该页提供寄存器信息。

注:

## 27.0 主同步串行端口（MSSP）模块

### 27.1 主SSP（MSSP）模块概述

主同步串行端口（Master Synchronous Serial Port, MSSP）模块是用于同其他外设或单片机进行通信的串行接口。这些外设可以是串行 EEPROM、移位寄存器、显示驱动器以及A/D转换器等。MSSP模块只有I<sup>2</sup>C一种工作模式：

I<sup>2</sup>C接口支持以下模式和功能：

- 主模式
- 从模式
- 不应答字节（从模式）
- 有限多主器件支持
- 7位和10位寻址模式
- 启动和停止中断
- 中断屏蔽
- 时钟延长
- 总线冲突检测
- 广播呼叫地址匹配
- 双地址掩码
- 地址保持和数据保持模式
- 可选的SDA保持时间

图27-1给出了主模式下I<sup>2</sup>C接口模块的框图。图27-2给出了从模式下I<sup>2</sup>C接口模块的框图。

图27-1： MSSP框图（I<sup>2</sup>C™ 主模式）

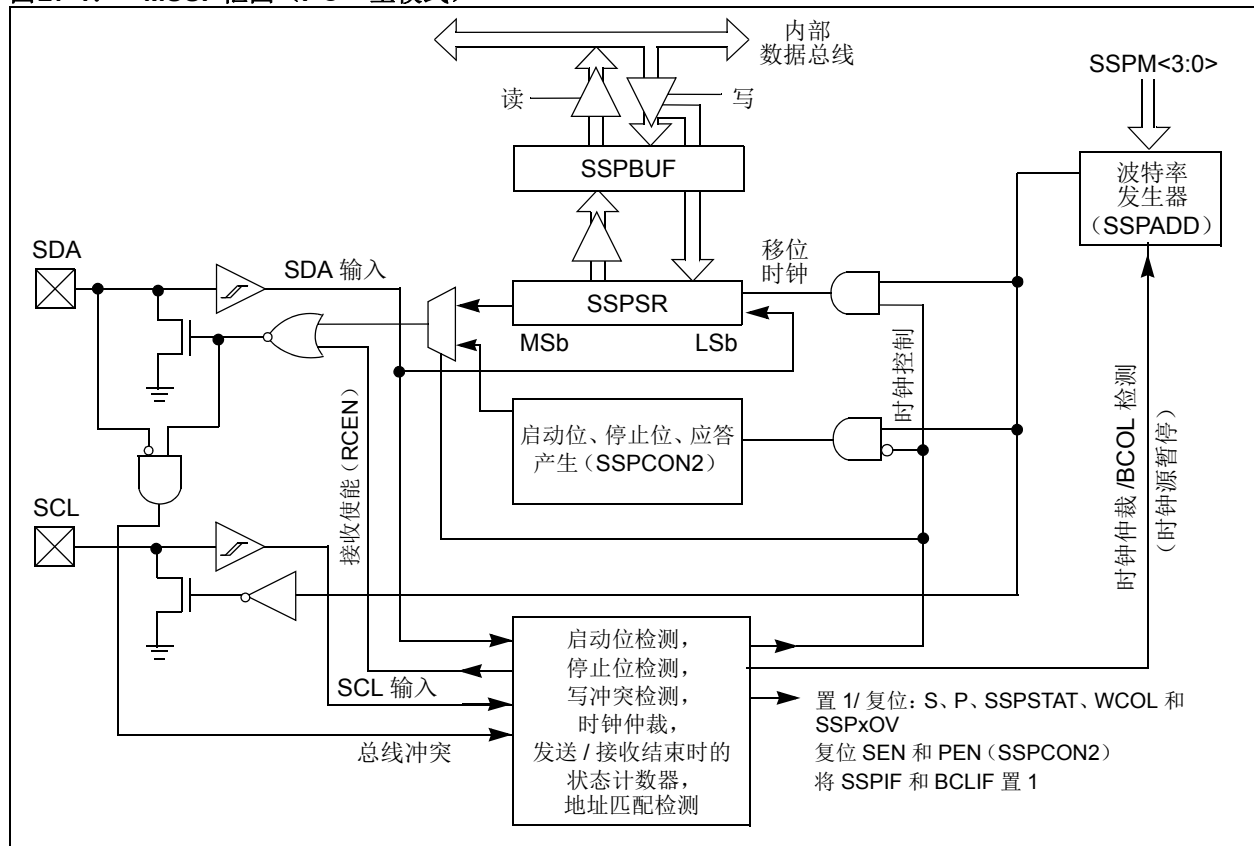
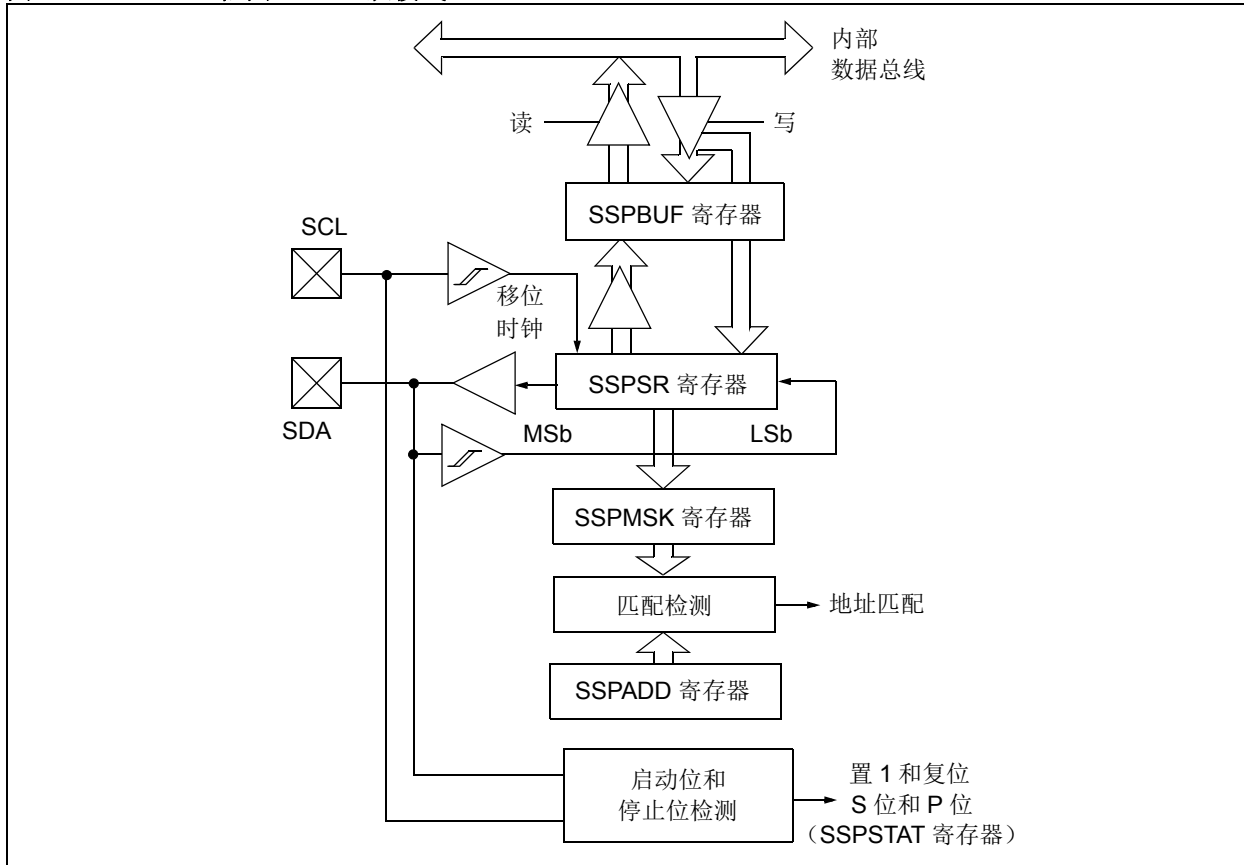


图27-2: MSSP框图 (I<sup>2</sup>C™ 从模式)



## 27.2 I<sup>2</sup>C 模式概述

I<sup>2</sup>C 总线是一种多主器件串行数据通信总线。器件可以在主/从环境下通信，在该环境下，由主器件发起通信。可通过寻址控制从器件。

MSSP 模块有 8 个寄存器用于 I<sup>2</sup>C 操作。这些寄存器是：

- MSSP 状态寄存器 (SSPSTAT)
- MSSP 控制寄存器 1 (SSPCON1)
- MSSP 控制寄存器 2 (SSPCON2)
- MSSP 控制寄存器 3 (SSPCON3)
- 串行接收/发送缓冲器 (SSPBUF)
- MSSP 移位寄存器 (SSPSR) —— 不可直接访问
- MSSP 地址寄存器 (SSPADD)
- MSSP 地址寄存器 2 (SSPADD2)
- MSSP 地址掩码寄存器 1 (SSPMSK)
- MSSP 地址掩码寄存器 2 (SSPMSK2)

SSPCON1 寄存器用于定义 I<sup>2</sup>C 的模式。四个选择位 (SSPCON1<3:0>) 允许选择以下 I<sup>2</sup>C 模式之一：

- I<sup>2</sup>C 从模式 (7 位地址)
- I<sup>2</sup>C 从模式 (10 位地址)
- I<sup>2</sup>C 主模式，时钟 = OSC/4 (SSPADD + 1)
- I<sup>2</sup>C 固件控制主模式 (从器件空闲)

SSPSTAT 寄存器提供数据传输的状态，其中包括启动位和停止位的检测、确定接收的数据字节是数据还是地址、下一个字节是否已完成 10 位地址的传送，以及数据传输是读操作还是写操作。

SSPBUF 是向其中写入数据或从中读取数据的寄存器。SSPSR 寄存器将数据移入或移出器件。在接收操作中，SSPBUF 和 SSPSR 组成了双重缓冲接收器，允许在读取已接收数据的最后一个字节前接收下一个字节。如果在读取 SSPBUF 寄存器前接收到完整的字节，则接收器会发生溢出，SSPOV 位 (SSPCON1<6>) 将置 1，并且 SSPSR 中的字节将丢失。



I<sup>2</sup>C总线指定两种信号连接：

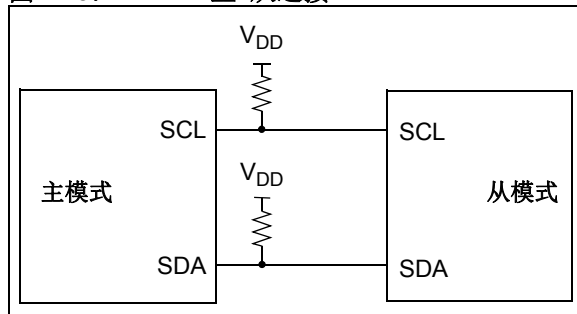
- 串行时钟（SCL）
- 串行数据（SDA）

SCL和SDA连接都是双向漏极开路线路，每个都需要通过上拉电阻连接到电源电压。线路下拉为地电压时，信号视为逻辑0；线路保持悬空时，信号视为逻辑1。

在选择任何I<sup>2</sup>C模式前，必须通过将相应的TRIS位置1将SCL和SDA引脚编程为输入引脚。选择I<sup>2</sup>C模式时，通过将SSPEN位置1可在I<sup>2</sup>C模式下将SCL和SDA引脚用作时钟线 and 数据线。

图27-3显示了配置为主器件和从器件的两个器件之间的典型连接。

图27-3： I<sup>2</sup>C™ 主/从连接



I<sup>2</sup>C总线可以允许有一个或多个主器件和一个或多个从器件同时工作。

对于给定器件，有四种可能的工作模式：

- 主发送模式（主器件向从器件发送数据）
- 主接收模式（主器件接收来自从器件的数据）
- 从发送模式（从器件向主器件发送数据）
- 从接收模式（从器件接收来自主器件的数据）

要开始通信，主器件开始应处于主发送模式。主器件发送启动位，后跟它想与之通信的从器件的地址字节。随后是单个读/写位，用于确定主器件是想发送数据还是想从从器件接收数据。

如果总线上存在请求的从器件，那么它将以应答位（也称为ACK）作为响应。然后，主器件继续处于发送模式或接收模式，从器件继续处于与其对应的模式，即处于接收模式或发送模式。

启动位定义为SCL线保持高电平时SDA线从高电平到低电平的变化。发出地址和数据字节时，首先发送最高有效位（MSb）。当主器件想从从器件读取数据时，读/写位作为逻辑1发出，当主器件想写入数据到从器件时，读/写位作为逻辑0发出。

应答位（ACK）是低电平有效的信号，它将SDA线保持为低电平以告知发送器从器件已接收到发送的数据并准备接收更多数据。

SCL线保持低电平时，始终执行数据位的转换。SCL线路保持高电平时进行的转换用于指示启动和停止位。

如果主器件想写入数据到从器件，那么它将重复发出一字节数据，同时从器件在每个字节后以ACK位作出响应。在此示例中，主器件处于主发送模式，从器件处于从接收模式。

如果主器件想从从器件读取数据，那么它将重复接收来自从器件的一个字节数据，同时每个字节后以ACK位作出响应。在此示例中，主器件处于主接收模式，从器件处于从发送模式。

在传输数据的最后一个字节时，主器件可以通过发送停止位结束发送。如果主器件处于接收模式，它将发送停止位代替最后的ACK位。停止位由SCL线保持为高电平时SDA线的由低至高跳变来指示。

在某些情况下，主器件可能想保持对总线的控制权，重新发起另一次发送。如果这样，主器件可以发送另一个启动位代替停止位或最后的ACK位（处于接收模式时）。

I<sup>2</sup>C总线指定三种报文协议：

- 主器件向从器件写入数据的单个报文
- 主器件从从器件读取数据的单个报文
- 组合报文，其中主器件至少向一个或多个从器件发起两次写入操作或两次读取操作或一次读写操作组合

一个器件发送逻辑1或将线路悬空，并且第二个器件发送逻辑0或保持线路为低电平时，第一个器件可以检测到线路上不是逻辑1。这种检测用于SCL线路时，被称为时钟延长。时钟延长为从器件提供了一种控制数据流的机制。这种检测用于SDA线路时，被称为仲裁。仲裁可以确保任一时间内只有一个主器件在传输数据。

## 27.2.1 时钟延长

从器件尚未处理完数据时，它可以通过时钟延长过程延时传输其他数据。寻址到的从器件可能在接收或发送一位后保持SCL时钟线为低电平，这表示它尚未准备好继续。与该从器件通信的主器件可以尝试拉高SCL线以传输下一位，但是将检测到时钟线尚未被释放。由于SCL连接是漏极开路，从器件可以在准备好继续通信之前保持该线为低电平。

时钟延长允许无法与发送器同步的接收器控制传入数据流。

## 27.2.2 仲裁

每个主器件必须监视总线上的启动和停止位。如果器件检测到总线繁忙，它将无法开始新的报文，直到总线返回到空闲状态为止。

但是，两个主器件可能同时或几乎同时尝试启动发送。发生这种情况时，开始仲裁过程。每个发送器都检查SDA数据线的电平，并将其与期望电平值比较。第一个发现两个电平不匹配的发送器将仲裁失败，并且必须停止SDA线路上的发送。

例如，如果一个发送器将SDA线保持为逻辑1（将其悬空），第二个发送器将SDA线保持为逻辑0（将其拉低），结果SDA线将为低电平。第一个发送器将发现线路电平与期望的电平不同，并得出结论由另一个发送器进行通信。

注意到电平不同的第一个发送器是仲裁失败并且必须停止驱动SDA线的发送器。如果此发送器还是主器件，它也必须停止驱动SCL线。然后它将监视线路上的停止条件，然后尝试再次发起发送。同时，未注意到期望电平与SDA线上的实际电平之间有任何不同的另一器件将继续其初始传输。它可以毫无困难地完成操作，因为此时，没有其他发送器干扰，报文发送如期进行。

当主器件寻址到多个从器件时，也可以对从发送模式进行仲裁，但是这不常见。

如果两个主器件发送同一个报文给两个地址不同的从器件，发送较低从器件地址的主器件将始终仲裁成功。两个主器件向同一从器件地址发送报文，并且地址可能有时指向多个从器件时，仲裁过程必须前进到数据仲裁阶段。

仲裁通常极少发生，但是它是正确支持多主器件的必需过程。

## 27.3 I<sup>2</sup>C 模式工作原理

所有MSSP I<sup>2</sup>C通信都是面向字节的，且首先移出最高有效位。该模块提供了6个SFR寄存器和2个中断标志来与PIC单片机和用户软件接口。该模块还采用了2个引脚（SDA和SCL）与其他外部I<sup>2</sup>C器件通信。

### 27.3.1 字节格式

I<sup>2</sup>C模式下的所有通信都采用9位数据段。字节可从主器件发送到从器件（或反向发送），随后返回一个应答位。在SCL线的第8个下降沿之后，器件将数据输出到SDA引脚，将该引脚变为输入引脚，然后在下一个时钟脉冲时读取应答值。

由主器件提供时钟信号SCL。当SCL信号为低电平时，更改数据有效，新数据将在时钟信号的上升沿被采样。SCL线为高电平时SDA线上的更改被定义为总线上的特殊条件，说明见下文。

### 27.3.2 I<sup>2</sup>C 术语定义

I<sup>2</sup>C通信描述中的语言和术语提供了具体的I<sup>2</sup>C定义。下面定义了所使用的术语，在本文档的后续部分中可能会用到这些术语，而不另作说明。此表摘自Phillips I<sup>2</sup>C规范。

### 27.3.3 SDA和SCL引脚

在MCP19118/19上，SCL和SDA引脚始终为漏极开路。用户应通过将相应的TRIS位置1来把这些引脚设置为输入引脚。

**注：** 使能了某种I<sup>2</sup>C模式后，将输出全零数据。

### 27.3.4 SDA 保持时间

SDA 引脚的保持时间通过 SSPCON3<SDAHT> 位进行选择。保持时间是 SCL 下降沿后 SDA 保持有效的时间。将 SDAHT 位置 1 可以选择至少长达 300 ns 的保持时间，这在总线电容较大时会有帮助。

**表 27-1: I<sup>2</sup>C™ 总线术语**

| 术语      | 说明                                                                                       |
|---------|------------------------------------------------------------------------------------------|
| 发送器     | 将数据移出到总线的器件。                                                                             |
| 接收器     | 从总线移入数据的器件。                                                                              |
| 主模式     | 发起传送、生成时钟信号和终止传送的器件。                                                                     |
| 从模式     | 被主器件寻址的器件。                                                                               |
| 多主器件    | 总线上不止一个器件可以发起数据传送。                                                                       |
| 仲裁      | 确保一个时刻只有一个主器件控制总线的过程。赢得仲裁可确保报文不被破坏。                                                      |
| 同步      | 同步总线上两个或两个以上器件的时钟的过程。                                                                    |
| 空闲      | 没有主器件控制总线，且 SDA 和 SCL 线都为高电平。                                                            |
| 工作      | 有一个或一个以上的主器件正在控制总线的时间。                                                                   |
| 寻址到的从器件 | 接收到匹配地址并使用由主器件提供的时钟的从器件。                                                                 |
| 匹配地址    | 从器件接收到的地址字节与存储在 SSPADDx 的值相匹配。                                                           |
| 写请求     | 从器件接收到 $R/\overline{W}$ 位清零的匹配地址，且准备随着时钟移入数据。                                            |
| 读请求     | 主器件发送 $R/\overline{W}$ 位置 1 的地址字节，表示要求从器件随时钟将数据移出。从器件在接收到该地址字节后会立即移出所有数据字节直到发生重复启动或停止条件。 |
| 时钟延长    | 总线上的器件保持 SCL 低电平以暂停通信的时间。                                                                |
| 总线冲突    | 当模块采样到 SDA 线为低电平，而实际期望输出高电平的任何时间。                                                        |

### 27.3.5 启动条件

I<sup>2</sup>C 规范将启动条件定义为 SCL 线为高电平时 SDA 从高电平到低电平的变化。启动条件始终由主器件产生，指示总线从空闲状态到工作状态的变化。图 27-4 给出了启动条件和停止条件的波形图。

如果模块在将 SDA 线拉为低电平之前采样到它已经是低电平状态，则表示启动条件期间发生总线冲突。这不符合 I<sup>2</sup>C 规范，该规范规定启动时不能发生总线冲突。

### 27.3.6 停止条件

停止条件指 SCL 线为高电平时 SDA 线从低电平到高电平的变化。

**注：** 必须至少出现一个 SCL 低电平信号，停止条件才有效。因此，如果 SDA 线先变为低电平，然后又变为高电平，而 SCL 线始终保持高电平，那么只能检测到启动条件。

### 27.3.7 重复启动条件

停止条件有效时，重复启动条件也有效。如果主器件希望在终止当前传送后仍占用总线，可发出一个重复启动条件。重复启动条件与启动条件对从器件来说具有相同的作用，都会复位所有的从器件逻辑并准备随着时钟移入地址。主器件可能想寻址同一从器件或其他从器件。

在 10 位寻址从模式下，主器件需要使用重复启动来将数据随着时钟移出寻址的从器件。从器件被完全寻址到（即高低地址字节都匹配）后，主器件发出重复启动条件以及  $R/\overline{W}$  位置 1 的高地址字节。然后，从器件逻辑采用该时钟并准备随着时钟移出数据。

在 10 位模式下与  $R/\overline{W}$  清零的地址字节完全匹配后，前一次匹配标志置 1 并保持置 1 状态不变。在停止条件之前， $R/\overline{W}$  清零的高地址或高地址匹配均会失败。

## 27.3.8 启动/停止条件中断屏蔽

SSPCON3<SCIE>和SSPCON3<PCIE>位可允许在从模式下发生中断（该模式通常不支持此功能）。对于已允许启动和停止检测中断的从模式，这两位没有任何作用。

图27-4: I<sup>2</sup>C™ 启动和停止条件

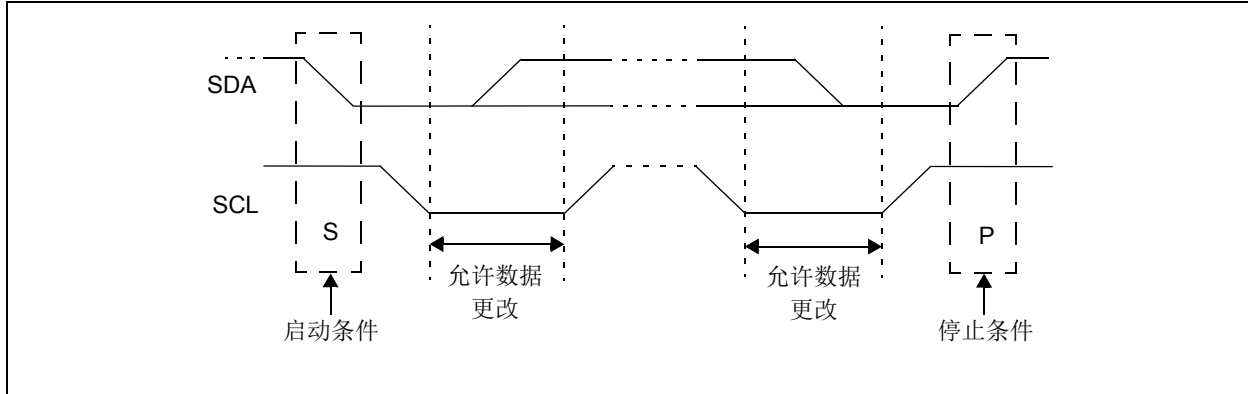
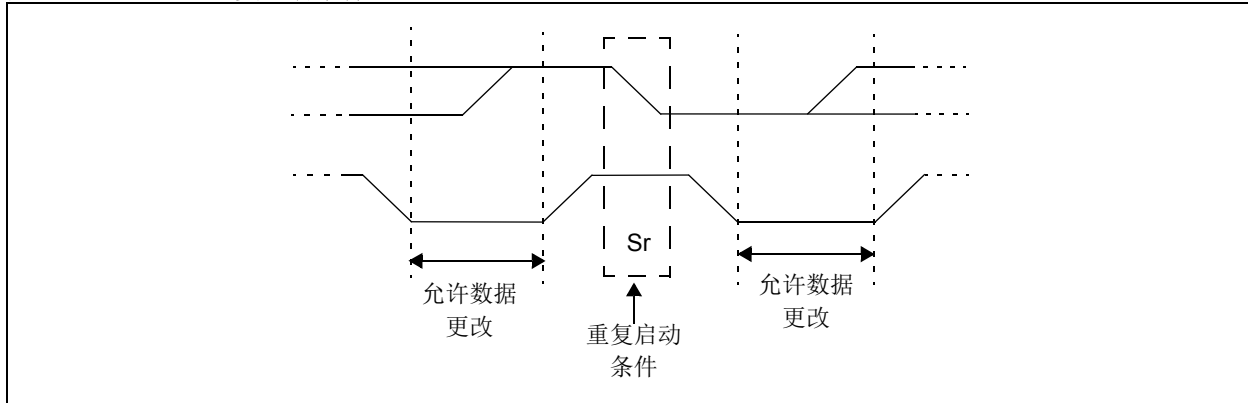


图27-5: I<sup>2</sup>C™ 重复启动条件



## 27.3.9 应答序列

I<sup>2</sup>C模式下传送的任何字节的第9个SCL脉冲都专门用作应答信号。它允许接收器件通过将SDA线拉为低电平来响应发送器。发送器在该时间内必须释放对SDA线的控制权以移入响应信号。应答（ACK）信号是低电平有效的信号，将SDA线拉为低电平是为了告知发送器该器件已接收到发送的数据并准备接收更多数据。

ACK信号的结果保存在SSPCON2<ACKSTAT>位中。

当AHEN和DHEN位置1时，从软件允许用户设置返回给发送器的ACK值。SSPCON2<ACKDT>位被置1/清零，以决定响应信号。

如果SSPCON3<AHEN>位和SSPCON3<DHEN>位清零，则从硬件产生ACK响应信号。

在某些情况下，从器件不发送ACK信号。如果在接收到数据字节时，SSPSTAT<BF>位或SSPCON1<SSPOV>置1，从器件将不发送ACK信号。

对模块进行寻址时，在总线上SCL的第8个下降沿后，SSPCON3<ACKTIM>位置1。ACKTIM位指示活动总线的应答时间。ACKTIM状态位仅在使能AHEN位或DHEN位时有效。

## 27.4 I<sup>2</sup>C从模式工作原理

MSSP从模式可以在4种模式下工作，这些模式通过SSPCON1<SSPM>位进行选择。工作模式还可划分为7位寻址模式和10位寻址模式。10位寻址模式与7位寻址模式的工作原理相同，只是在处理较大地址时需要增加系统开销。

带启动位和停止位中断的模式的工作方式与其他模式相同。只是在检测到启动、重复启动或停止条件时，会将SSPIF置1。

### 27.4.1 从模式地址，SSPADD

SSPADD寄存器包含从模式地址。启动或重复启动条件后收到的第一个字节与存储在该寄存器中的值相比较。如果该字节匹配，则将该值装入SSPBUF寄存器并产生中断。如果该值不匹配，则模块进入空闲模式，不会向软件指示发生了任何事情。

SSPMSK寄存器影响地址匹配过程。更多信息，请参见第27.4.10节“SSPMSKx寄存器”。

### 27.4.2 第二个从模式地址，SSPADD2

SSPADD2寄存器包含另一个从模式地址。要使用该从模式地址，必须将bit 0置1。启动或重复启动条件后收到的第一个字节与存储在该寄存器中的值相比较。如果该字节匹配，则将该值装入SSPBUF寄存器并产生中断。如果该值不匹配，则模块进入空闲模式，不会向软件指示发生了任何事情。

SSPMSK2寄存器影响地址匹配过程。更多信息，请参见第27.4.10节“SSPMSKx寄存器”。

#### 27.4.2.1 I<sup>2</sup>C从模式7位寻址模式

在7位寻址模式下，当确定是否发生地址匹配时忽略已接收数据字节的最低有效位。

#### 27.4.2.2 I<sup>2</sup>C从模式10位寻址模式

在10位寻址模式下，接收到的第一个字节与二进制值11110A9A80相比较。A9和A8是10位地址的高2位，分别存储在SSPADDx寄存器的bit 2和bit 1中。

在应答高字节之后，用户使用低地址字节更新SSPADDx之前，UA位置1且SCL保持低电平。低地址字节随着时钟移入，且所有8位都与SSPADDx中的低地址值相比较。即使未发生地址匹配，在SSPADDx更新以再次接收高字节之前，SSPIF和UA位置1且SCL保持低电平。SSPADDx更新时，UA位清零。这确保了模块可在下次通信时接收高地址字节。

在所有10位寻址通信开始时，需要以写请求的方式发送高低地址字节以判断地址是否匹配。在寻址到从器件后，通过发出重复启动条件并随着时钟移入R/W位置1的高地址字节来启动发送。然后，从硬件应答读请求并准备随着时钟移出数据。这只有在从器件接收到与之匹配的完整的高低地址字节后才有效。

### 27.4.3 从接收

当接收到的匹配地址字节的R/W位清零时，SSPSTAT<R/W>位也清零。接收到的地址被装入SSPBUF寄存器并产生应答信号。

当接收到的地址存在溢出条件时，不提供应答信号。溢出条件定义为SSPSTAT<BF>位或SSPCON1<SSPOV>位置1。SSPCON3<BOEN>位会修改该操作。更多信息，请参见寄存器27-5。

传送的每个数据字节都会产生MSSP中断。SSPIF标志位必须用软件清零。

当SSPCON2<SEN>位置1时，每接收一个字节SCL都会保持低电平（时钟延长）。必须通过将SSPCON1<CKP>位置1释放时钟，10位模式下的特殊情况除外。

## 27.4.3.1 7位寻址接收

本节描述了MSSP模块配置为工作在7位寻址模式下的I<sup>2</sup>C从器件时的标准事件序列，还描述了由硬件和软件做出的所有决定及其对接收的影响。图27-6和图27-7用直观的方式对此配置作了说明。

以下列出了实现I<sup>2</sup>C通信通常必须完成的步骤。

1. 检测到启动位。
2. SSPSTAT<S>位置1；如果允许在检测到启动条件时产生中断，则SSPIF位会置1。
3. 接收R/W位清零的匹配地址。
4. 从器件将SDA线拉为低电平，向主器件发送ACK信号，并将SSPIF位置1。
5. 用软件清零SSPIF位。
6. 软件从SSPBUF读接收到的地址，清零BF标志位。
7. 如果SEN = 1，从软件将CKP位置1以释放SCL线。
8. 主器件随着时钟移出数据字节。
9. 从器件将SDA线驱动为低电平，向主器件发送ACK信号，并将SSPIF位置1。
10. 软件清零SSPIF位。
11. 软件从SSPBUF读取接收到的字节，清零BF位。
12. 对于所有从主器件接收的字节，重复第8-12步。
13. 主器件发送停止条件，将SSPSTAT<P>位置1，总线进入空闲状态。

## 27.4.3.2 AHEN和DHEN位置1的7位接收

AHEN和DHEN位置1的从器件接收，与未设置这两个选项的从器件接收的工作原理相同，但在SCL信号的第8个下降沿之后添加了额外中断和时钟延长。这些额外的中断允许从软件（而不是硬件）决定它是否想要对接收地址或数据字节产生ACK信号。此功能增加了对本模块以前版本中没有的PMBus的支持。

以下列表介绍了要对I<sup>2</sup>C通信使用这些选项时，从器件软件需要执行的步骤。图27-8显示了同时使用地址和数据保持功能的模块。图27-9包含了SSPCON2<SEN>位置1时的操作。

1. SSPSTAT<S>位置1；如果允许在检测到启动条件时产生中断，则SSPIF位会置1。
2. R/W位清零的匹配地址随着时钟移入。在SCL信号的第8个下降沿之后，SSPIF位置1且CKP位清零。
3. 从器件清零SSPIF位。
4. 从器件可查看SSPCON3<ACKTIM>位，以决定SSPIF位是在ACK信号之前还是之后置1。
5. 从器件从SSPBUF读地址值，清零BF标志位。
6. 从器件通过设置ACKDT位来设置随着时钟移出到主器件的ACK值。
7. 从器件通过将CKP位置1来释放时钟。
8. SSPIF位在ACK信号（而不是NACK信号）之后置1。
9. 如果SEN = 1，则从硬件在ACK信号之后延长时钟。
10. 从器件清零SSPIF。

**注：** 即使在没有时钟延长且BF位清零的情况下，SSPIF位在SCL信号的第9个下降沿之后仍然置1。仅在向主器件发送了NACK信号的情况下，SSPIF位才不会置1。

11. 对于接收到的数据字节，在SCL信号的第8个下降沿之后，SSPIF位置1且CKP位清零。
12. 从器件查看SSPCON3<ACKTIM>位以决定中断源。
13. 从器件从SSPBUF读接收到的数据，清零BF位。
14. 对于每个接收到的数据字节，重复第7-14步。
15. 从器件发送ACK = 1，或主器件发送停止条件可结束通信。如果发送了停止条件且禁止在检测到停止条件时中断，则从器件只能通过查询SSTSTAT<P>位来了解通信是否结束。

图27-6: I<sup>2</sup>C™ 从模式接收时序 (SEN = 0, AHEN = 0, DHEN = 0, 7位地址)

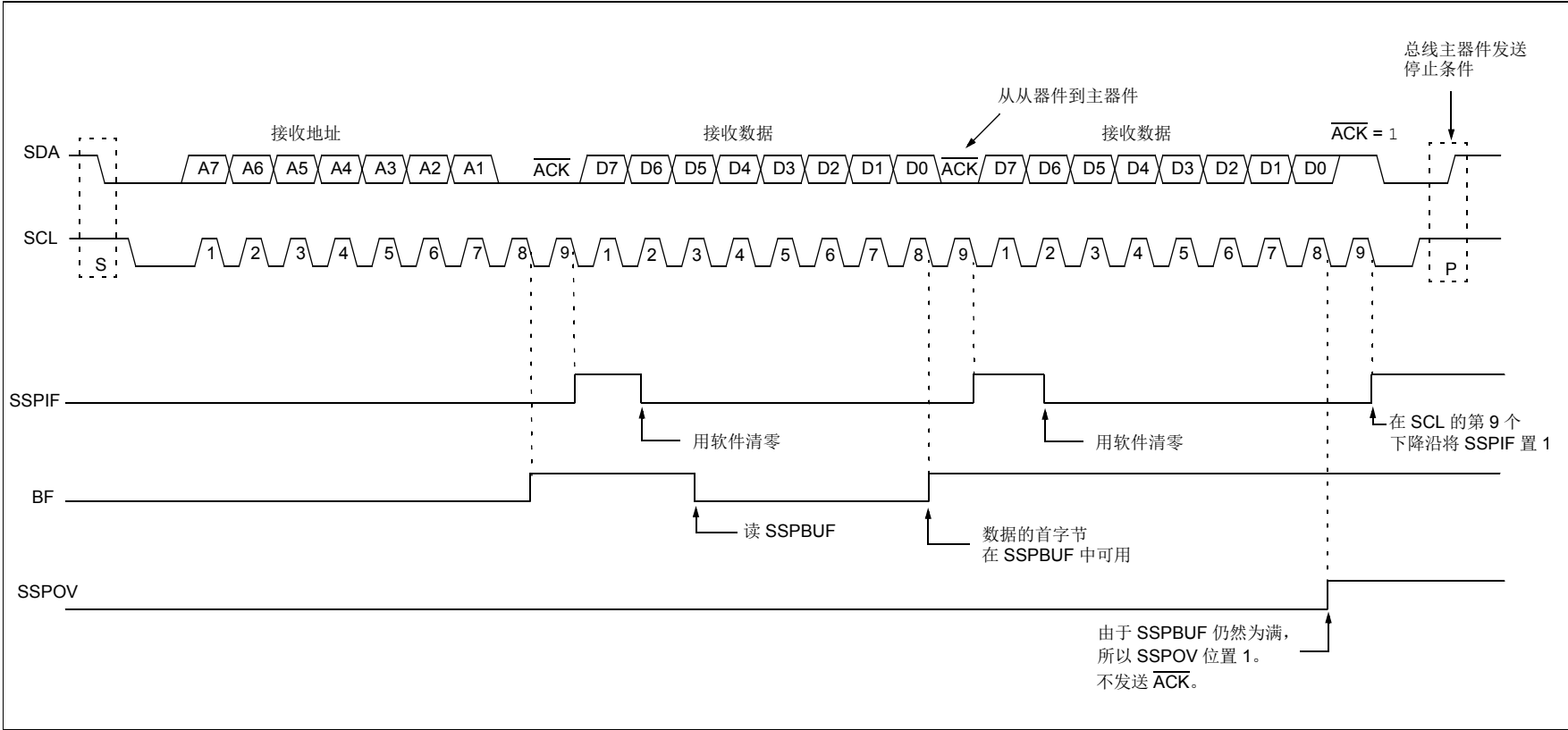


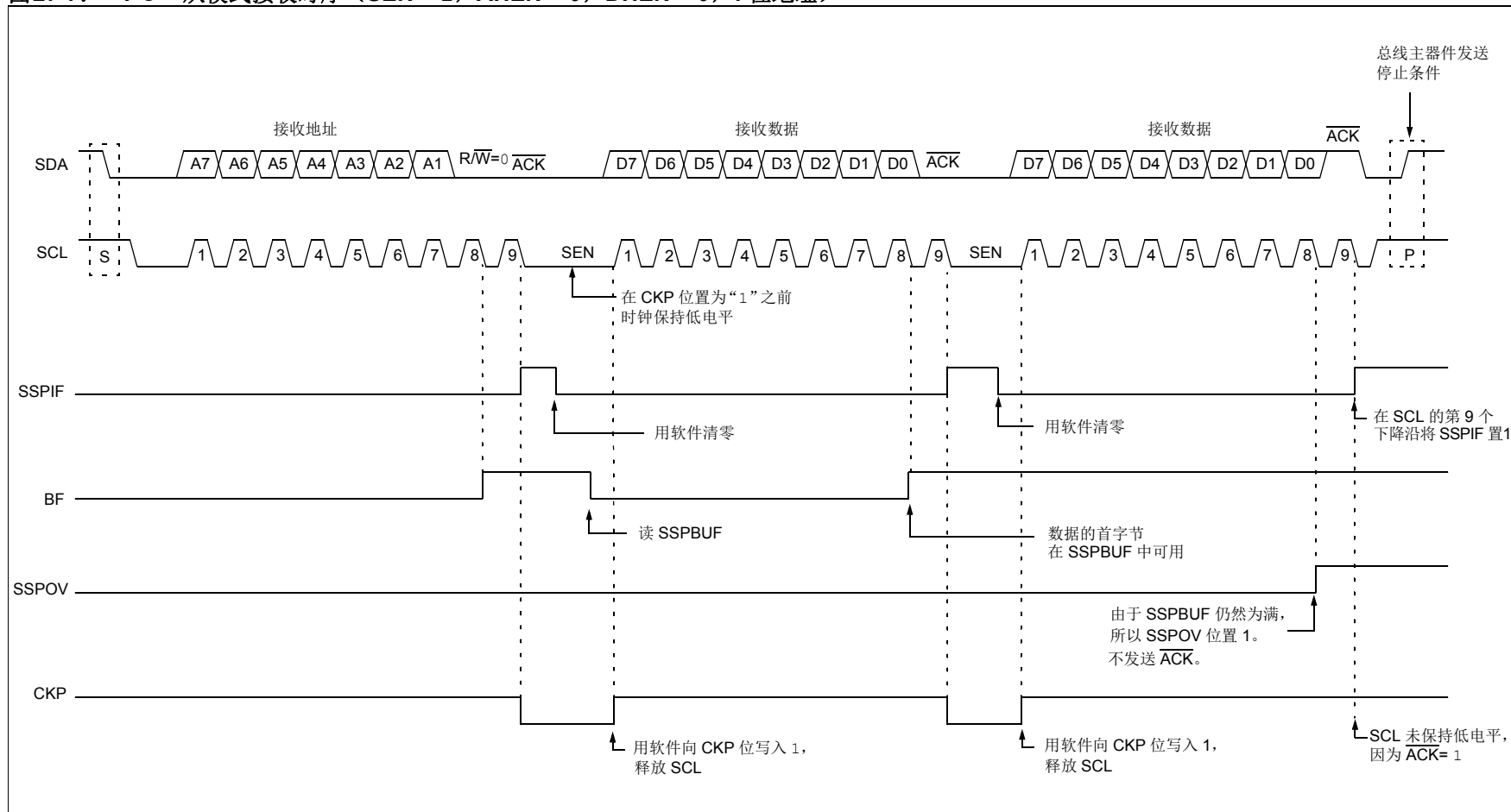
图27-7: I<sup>2</sup>C™ 从模式接收时序 (SEN = 1, AHEN = 0, DHEN = 0, 7位地址)



图27-8: I<sup>2</sup>C™ 从模式接收时序 (SEN = 0, AHEN = 1, DHEN = 1, 7 位地址)

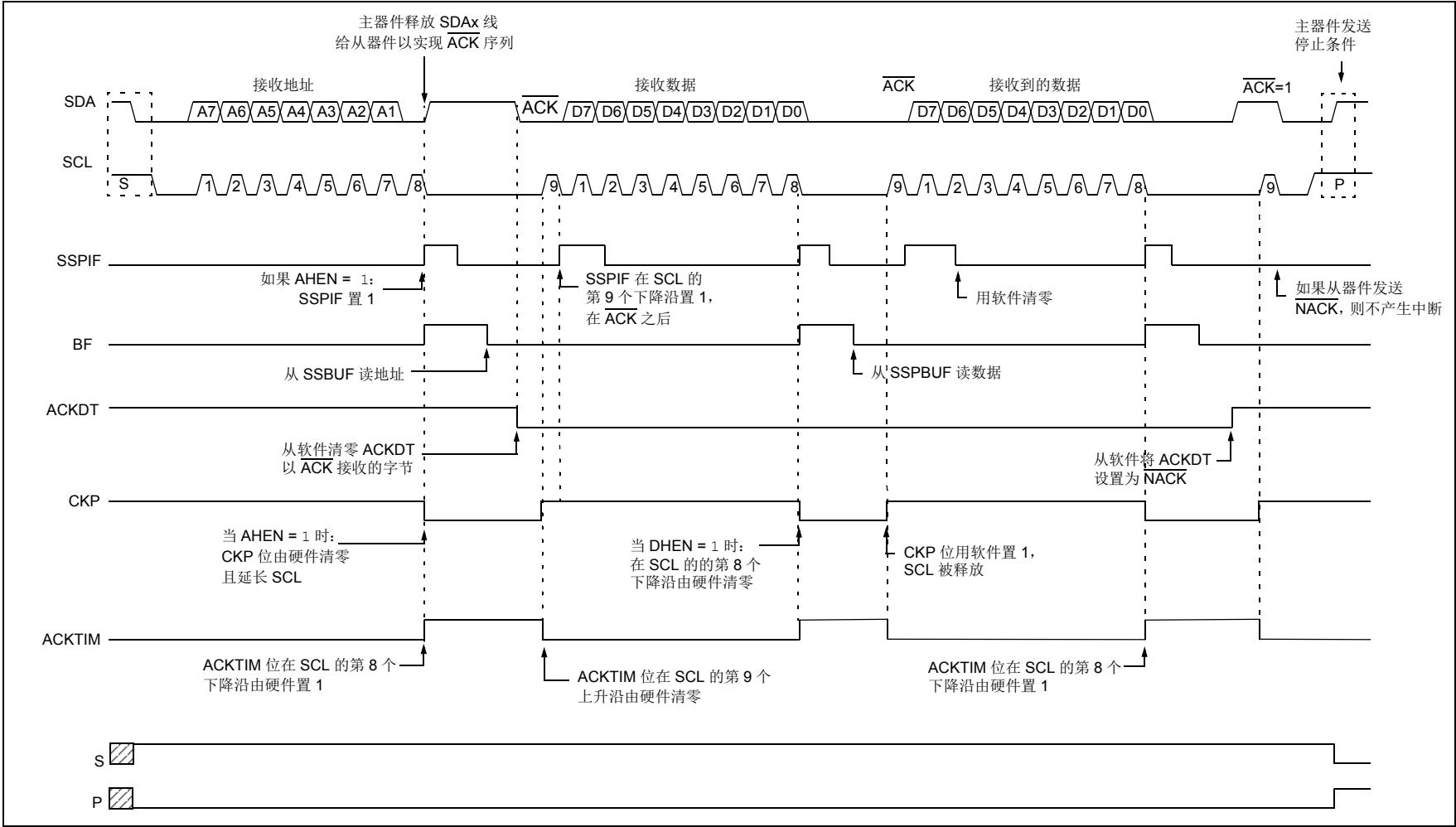
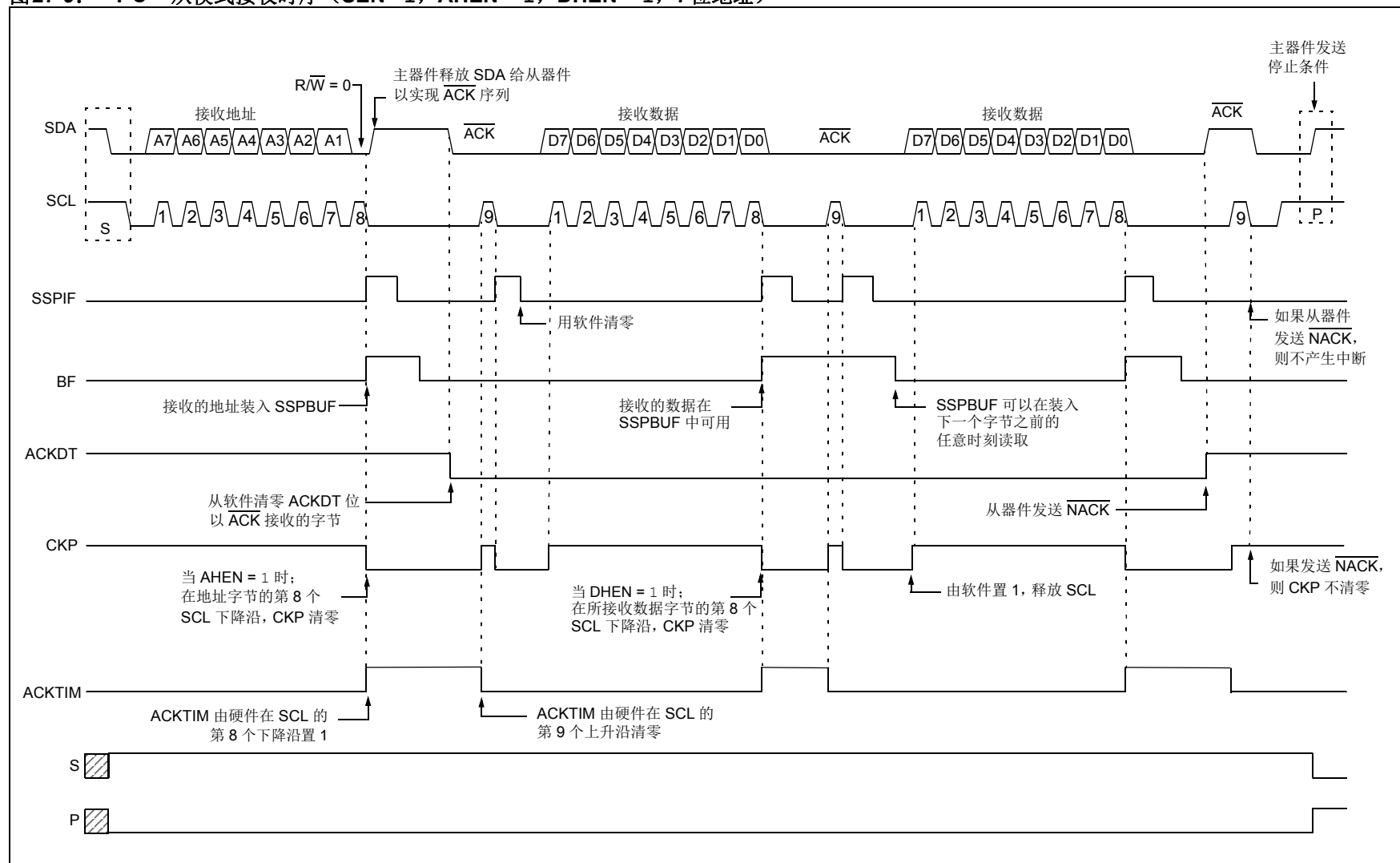


图27-9: I<sup>2</sup>C™ 从模式接收时序 (SEN = 1, AHEN = 1, DHEN = 1, 7位地址)

#### 27.4.4 从发送

当传入的地址字节的 $\overline{R/\overline{W}}$ 位置1并发生地址匹配时， $SSPSTAT<\overline{R/\overline{W}}>$ 位置1。接收到的地址将装入 $SSPBUF$ 寄存器，且在第9位由从器件发送一个 $\overline{ACK}$ 脉冲信号。

在 $\overline{ACK}$ 信号之后，从硬件清零 $CKP$ 位且 $SCL$ 引脚保持低电平（更多详细信息，请参见第27.4.7节“时钟延长”）。通过延长时钟，主器件在从器件准备发送数据之前不能发送其他时钟脉冲信号。

发送数据必须装入 $SSPBUF$ 寄存器，同时也装入 $SSPSR$ 寄存器。然后，应通过将 $SSPCON1<CKP>$ 位置1来释放 $SCL$ 引脚。8个数据位在 $SCL$ 输入信号的下降沿被移出。这可以确保在 $SCL$ 为高电平期间 $SDA$ 信号是有效的。

主接收器的 $\overline{ACK}$ 脉冲将在第9个 $SCL$ 输入脉冲的上升沿被锁存。此 $\overline{ACK}$ 值将复制到 $SSPCON2<ACKSTAT>$ 位。如果 $ACKSTAT$ 位置1（ $NACK$ ），则数据传送完成。这种情况下，当从器件锁存了 $NACK$ 值时，从器件进入空闲模式，等待出现下一个启动位。如果 $SDA$ 线为低电平（ $\overline{ACK}$ ），则将下一个发送数据装入 $SSPBUF$ 寄存器。同样，必须再次将 $CKP$ 位置1来释放 $SCL$ 引脚。

传送的每个数据字节都会产生 $MSSP$ 中断。 $SSPIF$ 位必须用软件清零， $SSPSTAT$ 寄存器用于确定字节的状态。 $SSPIF$ 位在第9个时钟脉冲的下降沿被置1。

##### 27.4.4.1 从模式总线冲突

从器件接收到读请求并开始从 $SDA$ 线上移出数据。如果检测到总线冲突， $SSPCON3<SBCDE>$ 位将置1， $PIR<BCLIF>$ 位将置1。检测到总线冲突时，从器件进入空闲状态，等待再次被寻址。用户软件可以使用 $BCLIF$ 位处理从器件总线冲突。

#### 27.4.4.2 7位发送

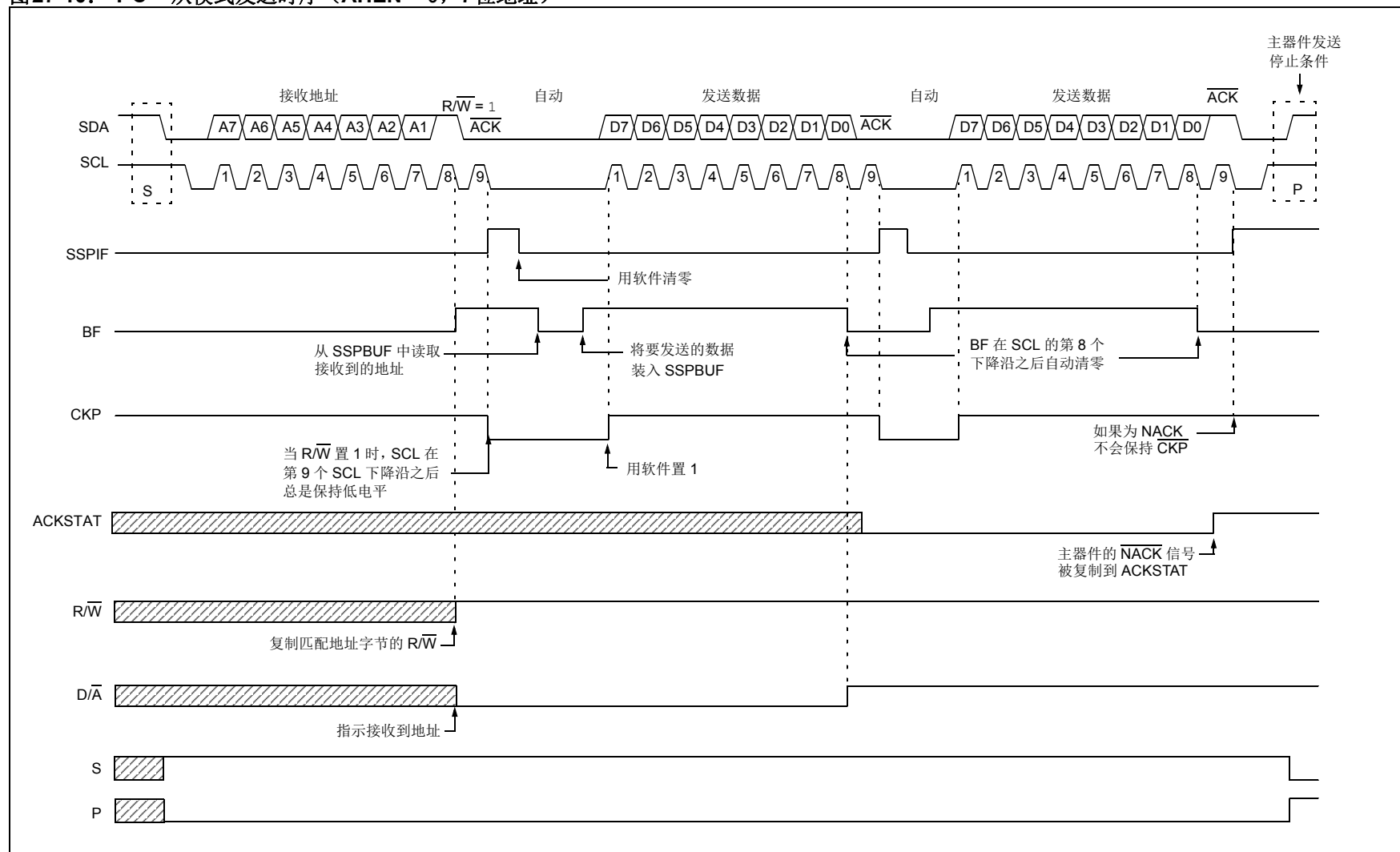
主器件可以向从器件发送读请求，然后使数据随着时钟移出从器件。下面列出了从器件完成标准发送所需的步骤。图27-10可用于辅助说明这些步骤。

1. 主器件通过 $SDA$ 和 $SCL$ 线发送启动条件。
2.  $SSPSTAT<S>$ 位置1；如果允许在检测到启动条件时产生中断，则 $SSPIF$ 位会置1。
3. 从器件接收 $\overline{R/\overline{W}}$ 位置1的匹配地址，以将 $SSPIF$ 位置1。
4. 从硬件产生 $\overline{ACK}$ 信号并将 $SSPIF$ 位置1。
5.  $SSPIF$ 位由用户清零。
6. 软件从 $SSPBUF$ 读取接收到的地址，清零 $BF$ 位。
7.  $\overline{R/\overline{W}}$ 位置1，因此 $CKP$ 位在 $\overline{ACK}$ 之后自动清零。
8. 从软件将发送数据装入 $SSPBUF$ 。
9.  $CKP$ 位置1，释放 $SCL$ 线，从而允许主器件将数据随着时钟移出从器件。
10.  $SSPIF$ 位在来自主器件的 $\overline{ACK}$ 响应装入 $ACKSTAT$ 寄存器之后置1。
11.  $SSPIF$ 位清零。
12. 从软件检查 $ACKSTAT$ 位以查看主器件是否想随着时钟移出更多的数据。

**注 1：** 如果主器件发送了 $\overline{ACK}$ 信号，则时钟被延长。

**2：**  $ACKSTAT$ 是在 $SCL$ 信号的第9个上升沿（而不是下降沿）上惟一被更新的位。

13. 对于每个发送的字节，重复第9-13步。
14. 如果主器件发送了 $NACK$ 信号，则时钟不被延长，但是 $SSPIF$ 位仍然置1。
15. 主器件发送重复启动条件或停止条件。
16. 从器件不再被寻址。

图27-10: I<sup>2</sup>C™ 从模式发送时序 (AHEN = 0, 7位地址)

#### 27.4.4.3 使能了地址保持的7位发送

将SSPCON3<AHEN>位置1可以在接收的匹配地址的第8个下降沿后增加时钟延长并产生中断。随着时钟移入匹配地址后，CKP位清零且SSPIF中断位置1。

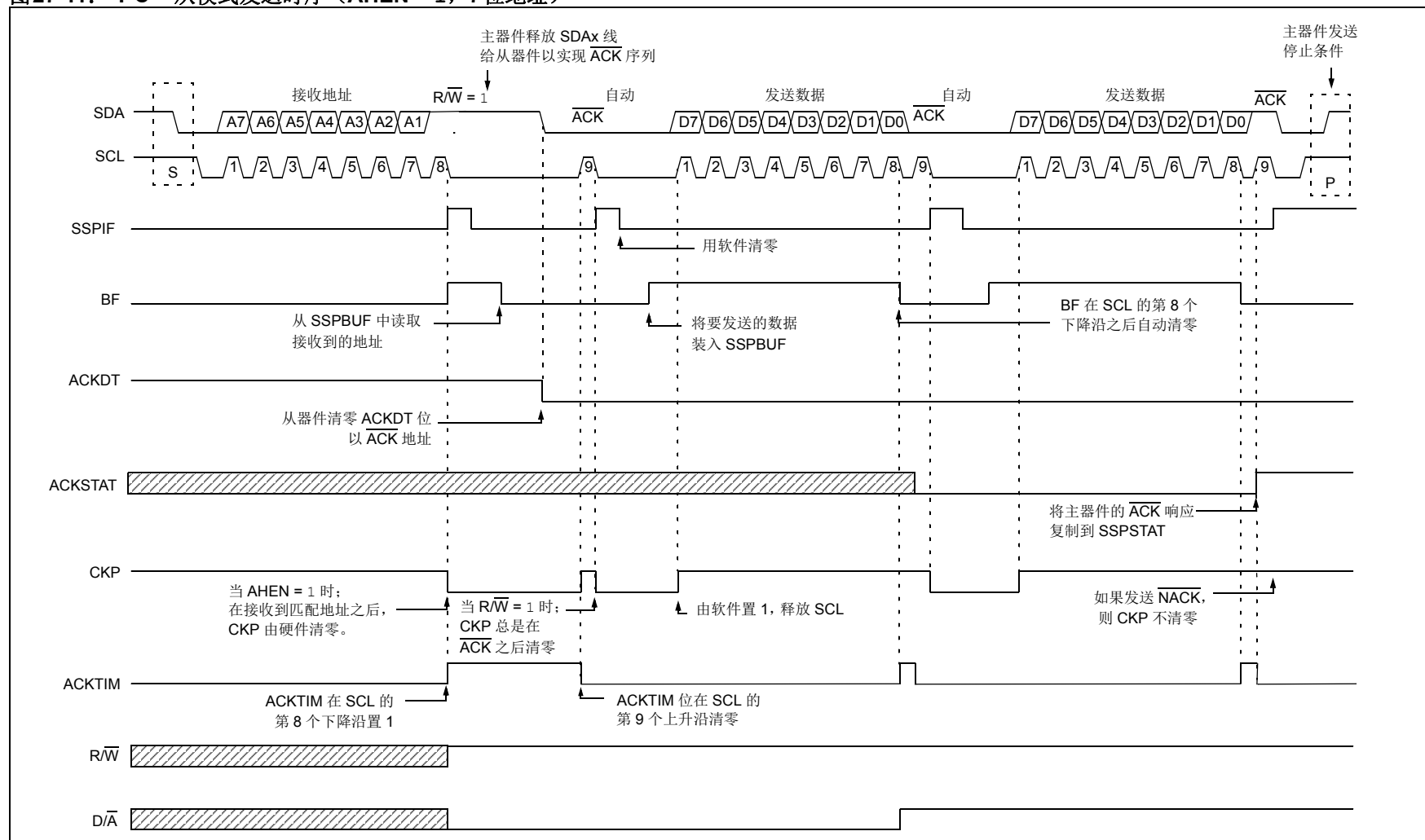
图27-11给出了使能了AHEN时7位地址从发送的标准波形。

1. 总线启动空闲模式。
2. 主器件发送启动条件；SSPSTAT<S>位置1；如果允许在检测到启动条件时中断，则SSPIF位也置1。
3. 主器件发送 $\overline{R/\overline{W}}$ 位置1的匹配地址。在SCL线的第8个下降沿后，CKP位清零，并产生SSPIF中断。
4. 从软件清零SSPIF。
5. 从软件读取SSPCON3<ACKTIM>位、SSPSTAT< $\overline{R/\overline{W}}$ >位和SSPSTAT< $\overline{D/\overline{A}}$ >位以确定中断源。
6. 从器件从SSPBUF寄存器读地址值，清零BF位。
7. 从软件根据此信息决定发送 $\overline{ACK}$ 信号还是 $\overline{NACK}$ 信号，并相应地将SSPCON2<ACKDT>位置1。
8. 从器件将CKP位置1，以释放SCL。
9. 主器件随着时钟移入来自从器件的 $\overline{ACK}$ 值。
10. 如果 $\overline{R/\overline{W}}$ 位置1，则从硬件在 $\overline{ACK}$ 之后自动清零CKP位并将SSPIF置1。
11. 从软件清零SSPIF。
12. 从器件将要发送给主器件的值装入SSPBUF，从而将BF位置1。

**注：** SSPBUF在接收到 $\overline{ACK}$ 之后才能装入数据。

13. 从器件将CKP位置1以释放时钟。
14. 主器件随着时钟将数据移出从器件，并在第9个SCL脉冲发送ACK值。
15. 从硬件将ACK值复制到SSPCON2<ACKSTAT>位。
16. 对于每个从从器件发送到主器件的字节，重复第10-15步。
17. 如果主器件发送 $\overline{NACK}$ 值，从器件将释放总线以允许主器件发送停止位并结束通信。

**注：** 主器件必须在最后一个字节发送 $\overline{NACK}$ ，以确保从器件释放SCL线以接收停止位。

图27-11: I<sup>2</sup>C™ 从模式发送时序 (AHEN = 1, 7位地址)

#### 27.4.5 从模式10位地址接收

本节描述了MSSP模块配置为工作在10位寻址模式下的I<sup>2</sup>C从器件时的标准事件序列。

图27-12用直观的方式对此配置作了说明。

这是从软件完成I<sup>2</sup>C通信所必需的步骤。

1. 总线启动空闲模式。
2. 主器件发送启动条件；SSPSTAT<S>位置1；如果允许在检测到启动条件时中断，则SSPIF位也置1。
3. 主器件发送R/W位清零的匹配高地址；SSPSTAT<UA>位置1。
4. 从器件发送ACK，SSPIF置1。
5. 用软件清零SSPIF位。
6. 软件从SSPBUF读接收到的地址，清零BF标志位。
7. 从器件将低地址字节装入SSPADDx，释放SCL。
8. 主器件将匹配的低地址字节发送给从器件，UA位置1。

**注：** 只有在ACK序列后，才允许更新SSPADDx寄存器。

9. 从器件发送ACK，SSPIF置1。

**注：** 如果低地址不匹配，SSPIF和UA仍然置1，以便从软件可以将SSPADDx设置回高地址。BF不置1，因为没有发生匹配。CKP不受影响。

10. 从器件清零SSPIF。
11. 从器件从SSPBUF读接收到的匹配地址，清零BF位。
12. 从器件将高地址字节装入SSPADD。
13. 主器件随着时钟将数据字节移入从器件，并在第9个SCL脉冲随着时钟将ACK移出从器件；SSPIF置1。
14. 如果SSPCON2<SEN>位置1，那么CKP由硬件清零且时钟被延长。
15. 从器件清零SSPIF。
16. 从器件从SSPBUF读接收到的字节，清零BF位。
17. 如果SEN置1，从器件会将CKP置1以释放SCL。
18. 对于每个接收到的字节，重复第13-17步。
19. 主器件发送停止位以结束发送。

#### 27.4.6 带地址或数据保持的10位寻址

使用AHEN或DHEN位置1的10位寻址的接收操作与7位模式下的接收相同，惟一区别是需要使用UA位更新SSPADDx寄存器。所有功能，特别在CKP位清零且SCL线保持低电平时都是相同的。图27-13可辅助说明AHEN位置1时从器件在10位寻址模式下的工作。

图27-14提供了10位寻址模式下从发送器的标准波形。

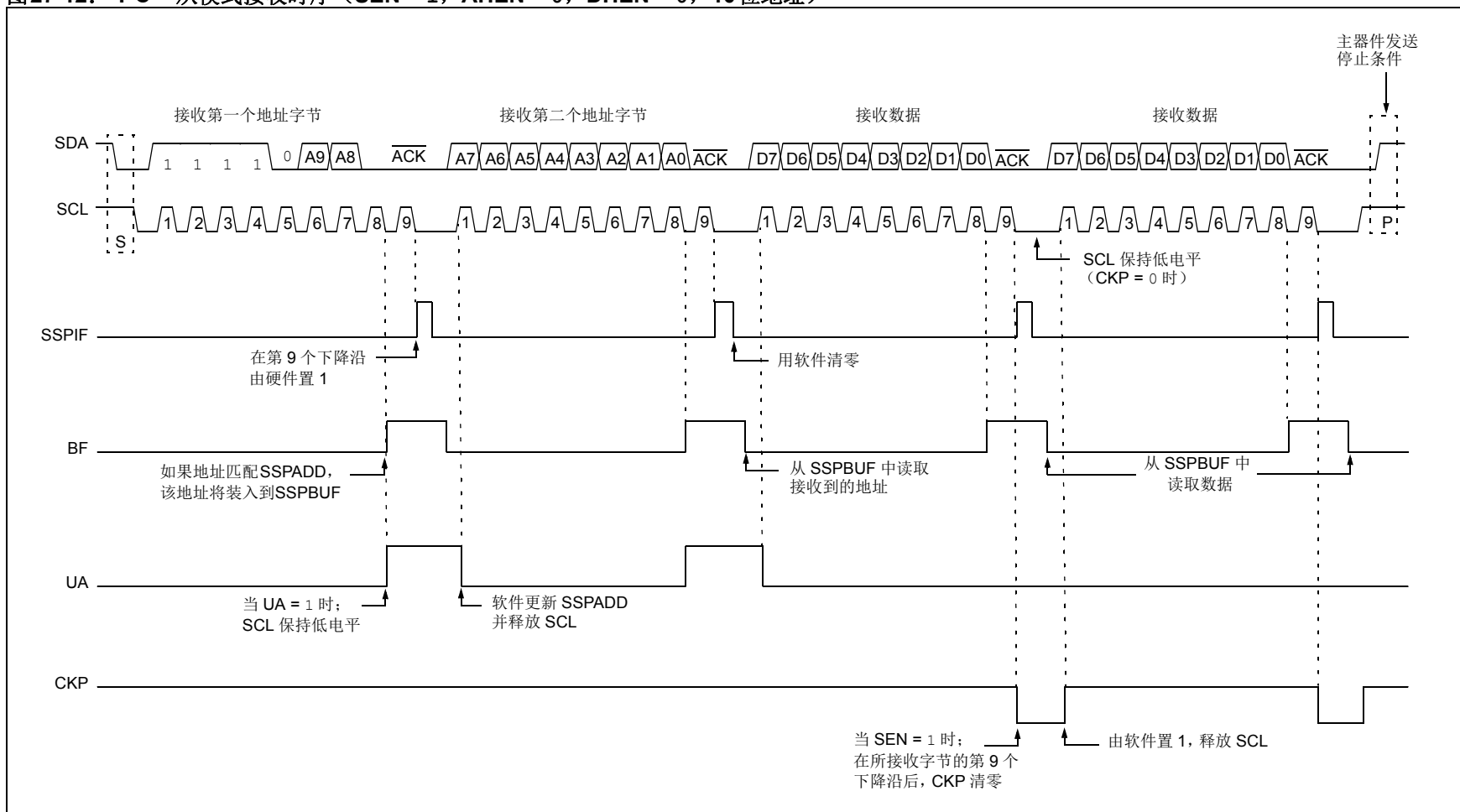
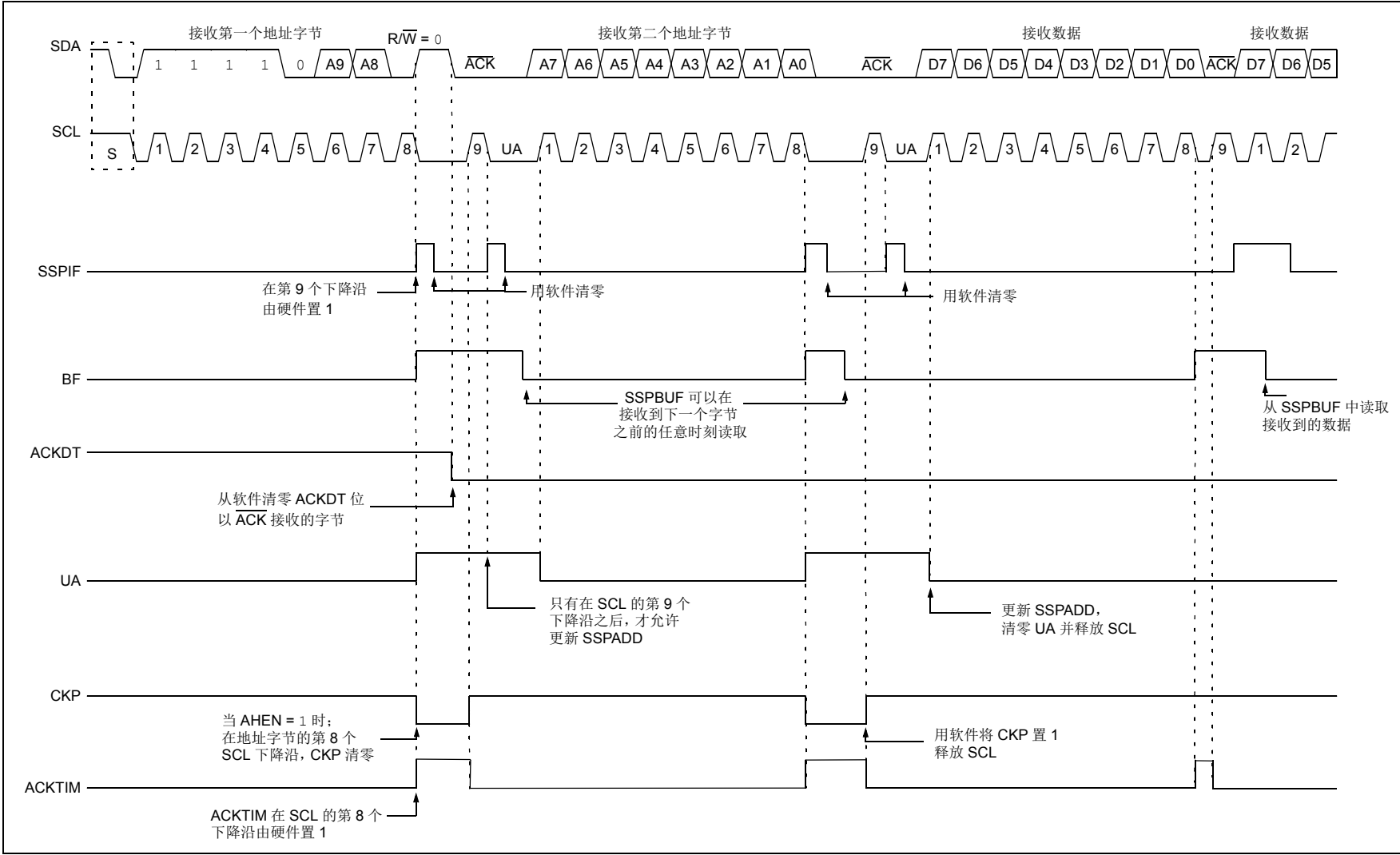
图27-12: I<sup>2</sup>C™ 从模式接收时序 (SEN = 1, AHEN = 0, DHEN = 0, 10位地址)



图 27-13: I<sup>2</sup>C™ 从模式接收时序 (SEN = 0, AHEN = 1, DHEN = 0, 10 位地址)



The diagram illustrates the timing sequence for I2C reception and transmission. It shows the interaction between the SDA (Serial Data Line) and SCL (Serial Clock Line) signals, and the internal state of the SSP (Serial Signal Processor) registers.

**Reception Sequence:**

- SDA:** Shows the reception of the address `11110A9A8` (R/W = 0), followed by the second address byte `A7A6A5A4A3A2A1A0`, and then the first address byte `11110A9A8`. The data byte `D7D6D5D4D3D2D1D0` is also received.
- SCL:** Shows the clock signal with a start condition (S) and a stop condition (P). The clock is high during the reception of the address and data bytes.
- SSPIF:** The interrupt flag is set by hardware (1) and cleared by software (0) after each successful reception of a byte.
- BF:** The Buffer Full flag is set when the SSPBUF register is full (after the first address byte) and cleared when it is empty (after the second address byte).
- UA:** The Unacknowledge flag is set when the SSPADD register is updated (after the first address byte) and cleared when the SCL line is released (after the second address byte).
- CKP:** The Clock Pulse flag is set when the SCL line is high (during the reception of the address and data bytes) and cleared when the SCL line is low (during the reception of the address and data bytes).
- ACKSTAT:** The Acknowledge Status flag is set when the SCL line is high (during the reception of the address and data bytes) and cleared when the SCL line is low (during the reception of the address and data bytes).
- R/W:** The Read/Write bit is set to 0 (reception) and cleared to 1 (transmission).
- D/A:** The Data/Address bit is set to 0 (reception) and cleared to 1 (transmission).

**Transmission Sequence:**

- SDA:** Shows the transmission of the address `11110A9A8` (R/W = 1), followed by the first address byte `11110A9A8`, and then the data byte `D7D6D5D4D3D2D1D0`. The ACK signal is `ACK = 1`.
- SCL:** Shows the clock signal with a start condition (S) and a stop condition (P). The clock is high during the transmission of the address and data bytes.
- SSPIF:** The interrupt flag is set by hardware (1) and cleared by software (0) after each successful transmission of a byte.
- BF:** The Buffer Full flag is set when the SSPBUF register is full (after the first address byte) and cleared when it is empty (after the second address byte).
- UA:** The Unacknowledge flag is set when the SSPADD register is updated (after the first address byte) and cleared when the SCL line is released (after the second address byte).
- CKP:** The Clock Pulse flag is set when the SCL line is high (during the transmission of the address and data bytes) and cleared when the SCL line is low (during the transmission of the address and data bytes).
- ACKSTAT:** The Acknowledge Status flag is set when the SCL line is high (during the transmission of the address and data bytes) and cleared when the SCL line is low (during the transmission of the address and data bytes).
- R/W:** The Read/Write bit is set to 1 (transmission) and cleared to 0 (reception).
- D/A:** The Data/Address bit is set to 1 (transmission) and cleared to 0 (reception).

### 27.4.7 时钟延长

当总线上的器件保持SCL线为低电平以有效暂停通信时，发生时钟延长。从器件必须延长时钟以允许有更多的时间来处理数据或准备响应主器件。时钟延长时不关心主器件的工作，任何时候只需总线上主器件处于活动状态但是不传输数据就可以被认为是时钟延长。从器件所执行的任何延长对于主软件都是不可见的，且由产生SCL信号的硬件进行处理。

SSPCON1<CKP> 位用于用软件控制延长。任何时候CKP位清零都会使模块等待SCL线变为低电平，然后保持低电平状态不变。将CKP置1将释放SCL并允许更多通信。

#### 27.4.7.1 正常的时钟延长

如果SSPSTAT<R/W> 位置1（读请求），则在 $\overline{\text{ACK}}$ 之后，从硬件将清零CKP。这使得从器件有时间使用传送到主器件的数据更新SSPBUF。如果SSPCON2<SEN> 位置1，从硬件将在ACK序列后始终延长时钟。从器件就绪后，CKP由软件置1，通信继续。

**注 1:** BF位对于是否延长时钟没有影响。这与模块之前的版本不同，如果在SCL的第9个下降沿之前读取SSPBUF，模块之前的版本不会延长时钟或清零CKP。

**2:** 对于发送操作，如果在SCL的第9个下降沿之前装入SSPBUF，模块之前的版本不会延长时钟。对于读请求，CKP此时将始终清零。

#### 27.4.7.2 10位寻址模式

在10位寻址模式下，UA位置1时，时钟始终延长。只有在这时才会CKP未清零时延长SCL。在写入SSPADDx后立即释放SCL。

**注:** 如果第二个地址字节不匹配，模块之前的版本不会延长时钟。

#### 27.4.7.3 不应答字节

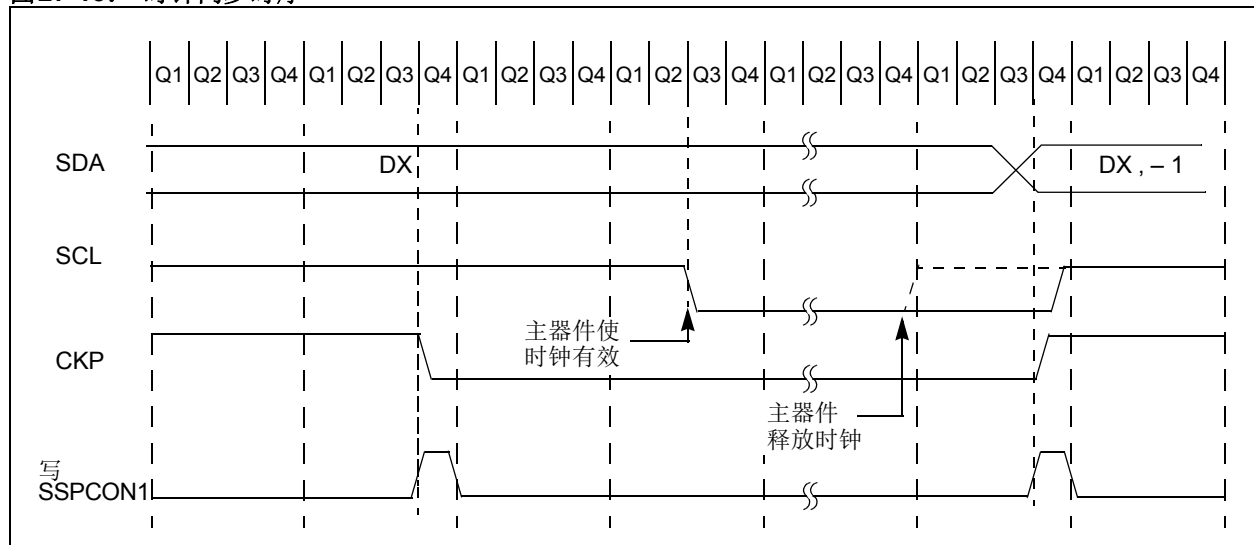
当SSPCON3<AHEN> 位置1时，在接收到的匹配地址字节的SCL信号的第8个下降沿之后CKP位由硬件清零。SSPCON3<DHEN> 位置1时，在接收到的数据的SCL信号的第8个下降沿之后清零CKP位。

在SCL信号的第8个下降沿之后延长时钟，可以使从器件能够查看接收到的地址或数据，并决定它是否应答接收的数据。

### 27.4.8 时钟同步和CKP位

任何时候CKP位清零都会使模块等待SCL线变为低电平，然后保持低电平状态不变。但是，清零CKP位不会在SCL输出已采样到低电平之前将SCL输出信号拉低。因此，CKP位不会在外部I<sup>2</sup>C主器件已拉低SCL线之前拉低SCL线。SCL输出在CKP位置1并且I<sup>2</sup>C总线上的所有其他器件已释放SCL之前将保持低电平。这可以确保对CKP位的写操作不会违反SCL的最小高电平时间要求（见图27-15）。

图27-15: 时钟同步时序



## 27.4.9 广播呼叫地址支持

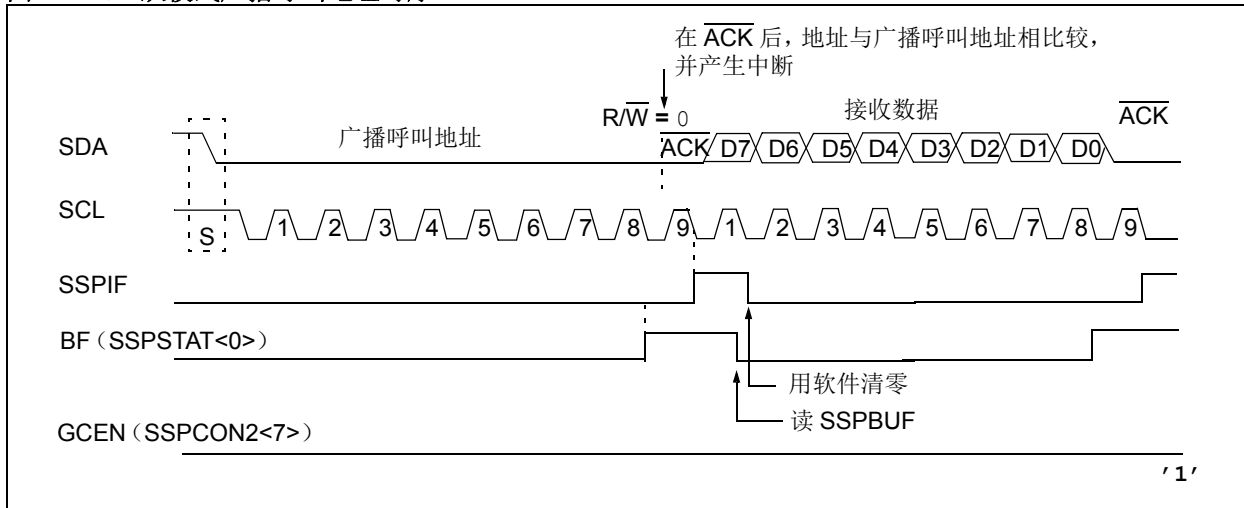
在I<sup>2</sup>C总线的寻址过程中，启动条件后的第一个字节通常确定了哪个器件是主器件寻址的从器件。但可寻址所有器件的广播呼叫地址除外。使用此地址时，理论上所有器件都应该给出一个应答信号作为响应。

在I<sup>2</sup>C协议中，广播呼叫地址是保留地址，定义为地址0x00。SSPCON2<GCEN>位置1时，则无论存储在SSPADx中的值如何，在接收到该地址时，从模块都会自动发送ACK。在从器件随着时钟移入R/W位清零的全零地址后，将产生中断，且从软件可以读取SSPBUF并做出响应。图27-16给出了广播呼叫接收序列。

在10位地址模式下，接收到广播呼叫地址时，UA位不会置1。从器件将准备接收作为数据的第二个字节，这与在7位模式下相同。

如果SSPCON3<AHEN>位置1，则与接收到任意其他地址时相同，从硬件会在SCL的第8个下降沿之后延长时钟。然后，从器件必须将其ACKDT位置1并释放时钟，通信过程恢复正常。

图27-16：从模式广播呼叫地址时序



## 27.4.10 SSPMSKx寄存器

SSP掩码 (SSPMSKx) 寄存器 (寄存器27-6和寄存器27-8) 在I<sup>2</sup>C从模式下可用，用于在地址比较操作期间屏蔽SSPSRx寄存器中保存的值。SSPMSKx寄存器中的零(0)位可使接收地址的相应位变为“无关位”。

任何复位条件都可将此寄存器复位为全1，因此在写入掩码值之前对标准SSP操作没有影响。

SSP掩码寄存器在以下模式下有效：

- 7位地址模式：用于比较地址的A<7:1>
- 10位地址模式：仅用于比较地址的A<7:0>。在接收地址的第一个（高）字节期间，SSP掩码寄存器没有影响

## 27.5 I<sup>2</sup>C主模式

主模式可通过以下方法使能：将相应的SSPCON1<SSPM>位置1和清零并将SSPEN位置1。在主模式下，SDA和SCK引脚必须配置为输入。如果需要将该引脚驱动为低电平，则MSSP外设硬件将改写由TRIS控制的输出驱动器。

主操作模式支持在检测到启动和停止条件时产生中断。停止（P）和启动（S）位在复位时或在禁止MSSP模块时被清零。在P位置1时可获得I<sup>2</sup>C总线的控制权，否则总线空闲。

在固件控制的主模式下，用户代码根据启动和停止位条件检测进行所有I<sup>2</sup>C总线操作。启动和停止条件检测是此模式下惟一工作的电路。可通过用户软件直接操作SDA和SCL线来进行所有其他通信。

以下事件将导致SSP中断标志位SSPIF置1（如果允许SSP中断，则产生中断）：

- 检测到启动条件
- 检测到停止条件
- 发送/接收到数据传送字节
- 发送/接收到应答
- 产生了重复启动条件

- 注 1：** MSSP模块配置为工作在I<sup>2</sup>C主模式下时，不允许事件排队。例如，在启动条件完成之前，不允许用户发出启动条件并立即写SSPBUF寄存器以启动发送。在这种情况下，不会写入SSPBUF且WCOL位将置1，表示未发生对SSPBUF的写操作。
- 2：** 在主模式下时，在SEN/PEN位清零时，会屏蔽启动/停止检测并将产生中断。

### 27.5.1 I<sup>2</sup>C主模式工作原理

主器件产生所有串行时钟脉冲以及启动条件和停止条件。传输以停止条件或重复启动条件结束。由于重复启动条件也是下一次串行传输的开始，所以不会释放I<sup>2</sup>C总线。

在主器件发送模式下，串行数据通过SDA输出，而SCL输出串行时钟。发送的第一个字节包含接收器件的从地址（7位）和读/写（R/W）位。在这种情况下，R/W位为逻辑“0”。每次发送8位串行数据。发送完每个字节后，将接收应答位。输出启动和停止条件以指示串行传输的开始和结束。

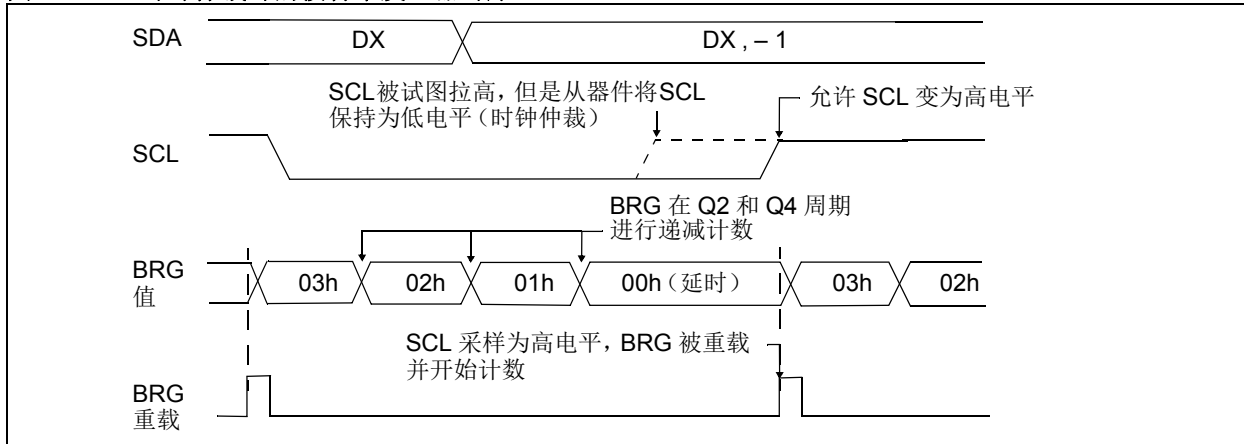
在主器件接收模式下，第一个发送的字节包含发送器件的从地址（7位）和R/W位。在这种情况下，R/W位为逻辑“1”。因此，第一个发送的字节是7位从地址以及随后用于指示接收位的“1”。通过SDA接收串行数据，而SCL输出串行时钟。每次接收8位串行数据。接收完每个字节后，将发送应答位。启动和停止条件表示发送的开始和结束。

波特率发生器用于设置SCL上输出的时钟频率。更多信息，请参见第27.6节“波特率发生器”。

### 27.5.2 时钟仲裁

如果在任何接收、发送或重复启动/停止条件期间，主器件释放了SCL引脚（SCL允许悬空为高电平时）时发生时钟仲裁。SCL引脚允许悬空为高电平时，在SCL引脚上实际采样到高电平之前，波特率发生器（Baud Rate Generator, BRG）暂停计数。在SCL引脚上采样到高电平时，波特率发生器重新装入SSPADD<7:0>的内容并开始计数。这可以确保当外部器件将时钟保持为低电平时，始终保持SCL高电平时间至少为一个BRG计满返回计数周期（图27-17）。

图27-17： 时钟仲裁时的波特率发生器时序



## 27.5.3 WCOL 状态标志

如果用户在启动、重复启动、停止、接收或发送序列过程中写入 SSPBUF，那么 WCOL 将置 1，且缓冲区的内容保持不变（未发生写操作）。任何时候 WCOL 位置 1 都表示在模块未处于空闲时尝试对 SSPBUF 执行某种动作。

**注：** 由于不允许事件排队，在启动条件完成之前，禁止写入 SSPCON2 寄存器的低 5 位。

## 27.5.4 I<sup>2</sup>C 主模式启动条件时序

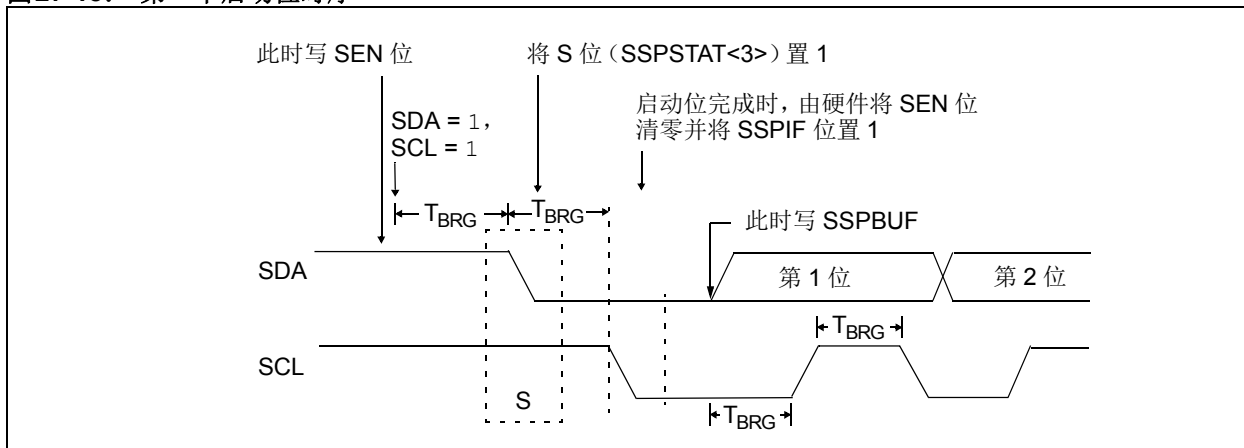
要发起启动条件，用户要将 SSPCON2 寄存器的启动使能位（SEN）置 1。如果采样到 SDA 和 SCL 引脚为高电平，则波特率发生器重新装入 SSPADD<7:0> 的内容并开始计数。如果在波特率发生器超时（T<sub>BRG</sub>）时采样到 SCL 和 SDA 引脚都为高电平，那么 SDA 引脚将驱动

为低电平。当 SCL 为高电平时驱动 SDA 为低电平的操作就是启动条件，将导致 SSPSTAT<S> 位置 1。然后，波特率发生器将重新装入 SSPADD<7:0> 的内容并继续计数。波特率发生器超时（T<sub>BRG</sub>）时，SSPCON2<SEN> 位将由硬件自动清零；波特率发生器暂停，SDA 线保持低电平且启动条件完成。

**注 1：** 如果在启动条件开始时，已采样到 SDA 和 SCL 引脚为低电平，或者如果在启动条件期间，在 SDA 线驱动为低电平之前采样到 SCL 线为低电平，将发生总线冲突，总线冲突中断标志 BCLIF 置 1，启动条件终止，且 I<sup>2</sup>C 模块复位为空闲状态。

**2：** Philips I<sup>2</sup>C 规范规定在启动时不能发生总线冲突。

图27-18： 第一个启动位时序





## 27.5.6 I<sup>2</sup>C主模式发送

数据字节、7位地址或10位地址的另一半的发送都是通过简单的写入值到SSPBUF寄存器来完成。此操作会将缓冲区满标志位（BF）置1，允许波特率发生器开始计数并开始下一次发送。地址/数据的每一位都在SCL信号的下降沿之后移出到SDA引脚。SCL保持低电平的时间为一个波特率发生器计满返回计数周期（T<sub>BRG</sub>）。数据应在SCL释放为高电平之前有效。当SCL引脚被释放为高电平时，它将在一个T<sub>BRG</sub>时间内保持不变。在此期间及SCL信号的下一个下降沿之后的一段时间内，SDA引脚上的数据必须保持稳定。在第8位被移出（第8个时钟的下降沿）后，BF标志清零，主器件释放SDA。如果发生地址匹配或数据被正确接收，则被寻址的从器件在第9个位时间以一个ACK位作为响应。ACK的状态将在第9个时钟的上升沿写入ACKSTAT位。如果主器件接收到应答，则应答状态位（ACKSTAT）将清零。否则，该位置1。在第9个时钟后，SSPIF位置1且主时钟（波特率发生器）暂停，之后在下一个数据字节装入SSPBUF，保持SCL为低电平且SDA不变（图27-20）。

在写入SSPBUF之后，地址的每一位将在SCL的下降沿移出，直到7位地址和R/W位都被移出为止。在第8个时钟的下降沿，主器件将释放SDA引脚，允许从器件发出应答信号作为响应。在第9个时钟的下降沿，主器件将采样SDA引脚，以查看地址是否被从器件识别。ACK位的状态将装入到SSPCON2<ACKSTAT>位。在发送地址的第9个时钟下降沿之后，SSPIF置1，BF标志清零，并且波特率发生器关闭直到下一次写SSPBUF，保持SCL为低电平并允许SDA悬空。

### 27.5.6.1 BF状态标志

在发送模式下，SSPSTAT<BF>位在CPU写SSPBUF时置1，在移出所有8位时清零。

### 27.5.6.2 WCOL状态标志

如果用户在发送过程中（即SSPSR仍在移出数据字节）写SSPBUF，则WCOL位将置1，且缓冲区的内容不变（未发生写操作）。

在下次发送之前，WCOL必须由软件清零。

### 27.5.6.3 ACKSTAT状态标志

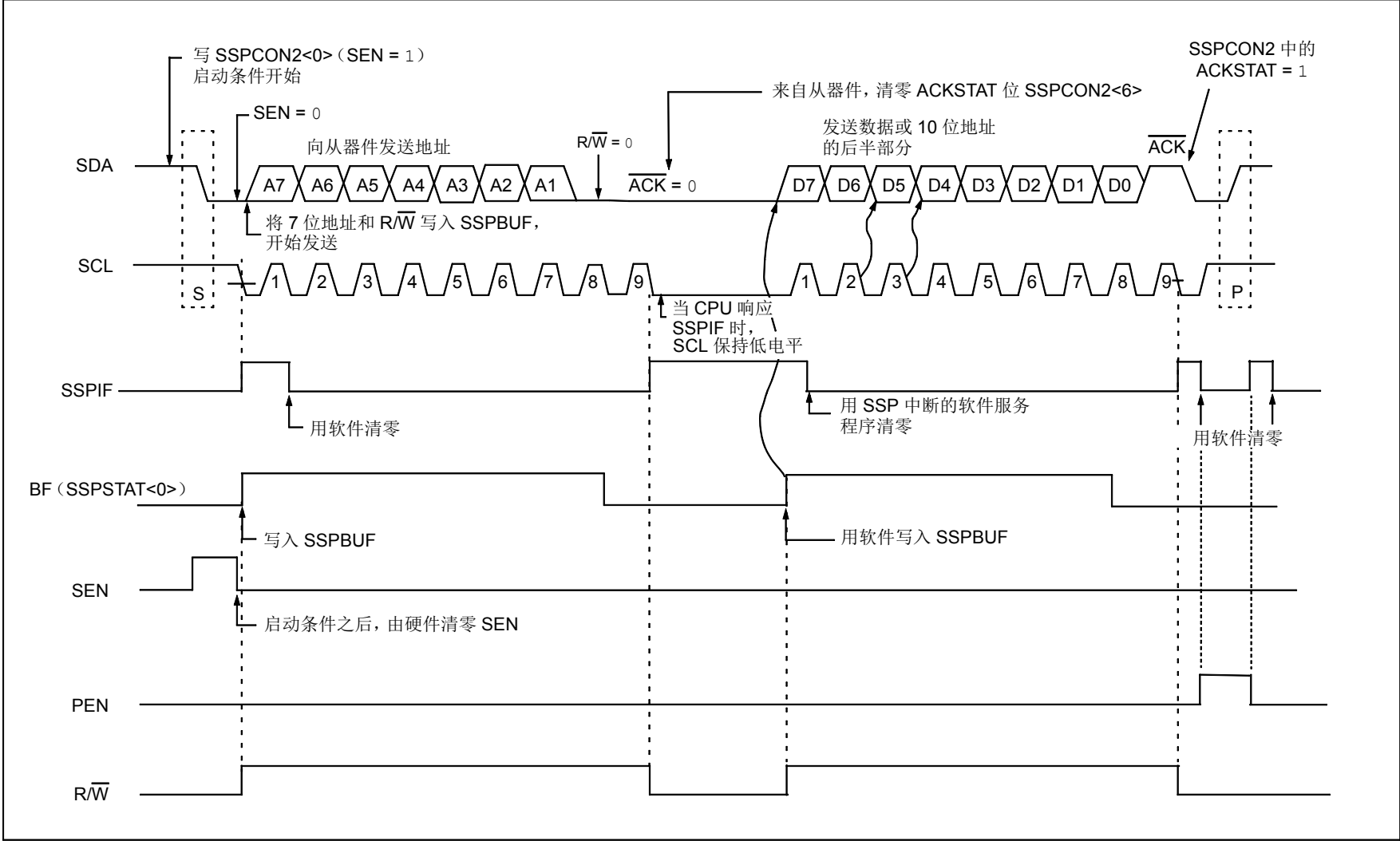
在发送模式下，当从器件已发送应答（ $\overline{\text{ACK}} = 0$ ）时清零SSPCON2<ACKSTAT>位，当从器件未应答（ $\overline{\text{ACK}} = 1$ ）时置1。从器件在已确认其地址（包括广播呼叫）或正确接收到数据时发送应答。

### 27.5.6.4 典型发送序列

1. 用户通过将SSPCON2<SEN>位置1来产生启动条件。
2. 启动条件完成时，SSPIF由硬件置1。
3. SSPIF由软件清零。
4. 在发生任何其他操作之前，MSSP模块将等待所需的启动时间。
5. 用户将要发送的从地址装入SSPBUF。
6. 地址将移出SDA引脚，直到所有8位发送完毕。写SSPBUF时便开始发送。
7. MSSP模块移入来自从器件的 $\overline{\text{ACK}}$ 位，并将其值写入SSPCON2<ACKSTAT>位。
8. 在第9个时钟周期结束时，MSSP模块通过将SSPIF位置1产生中断。
9. 用户将8位数据装入SSPBUF。
10. 数据将移出SDA引脚，直到所有8位发送完毕。
11. MSSP模块移入来自从器件的ACK位，并将其值写入SSPCON2<ACKSTAT>位。
12. 对于所有发送的数据字节，重复第8-11步。
13. 用户通过将SSPCON2<PEN>位或SSPCON2<RSEN>位置1来产生停止或重复启动条件。停止/重复启动条件完成时产生中断。



图27-20: I<sup>2</sup>C™ 主模式波形 (发送, 7位或10位地址)



## 27.5.7 I<sup>2</sup>C主模式接收

通过对SSPCON2寄存器的接收使能位（RCEN）编程可以使能主模式接收。

**注：** MSSP模块必须在RCEN位置1之前处于空闲状态，否则将忽略RCEN位。

波特率发生器开始计数，并且在每次计满返回时，SCL引脚的状态将发生改变（从高到低/从低到高），并将数据移入SSPSR。在第8个时钟的下降沿之后，接收使能标志自动清零，SSPSR的内容被装入SSPBUF，BF标志位置1，SSPIF标志位置1，且波特率发生器暂停计数，保持SCL为低电平。MSSP现在处于空闲状态，等待下一条命令。CPU读取缓冲区时，BF标志位自动清零。然后，通过将SSPCON2寄存器的应答序列使能位（ACKEN）置1，允许用户在接收结束时发送应答位。

### 27.5.7.1 BF状态标志

在接收操作中，当地址或数据字节从SSPSR装入到SSPBUF中时，BF位置1。读取SSPBUF寄存器时，该位清零。

### 27.5.7.2 SSPOV状态标志

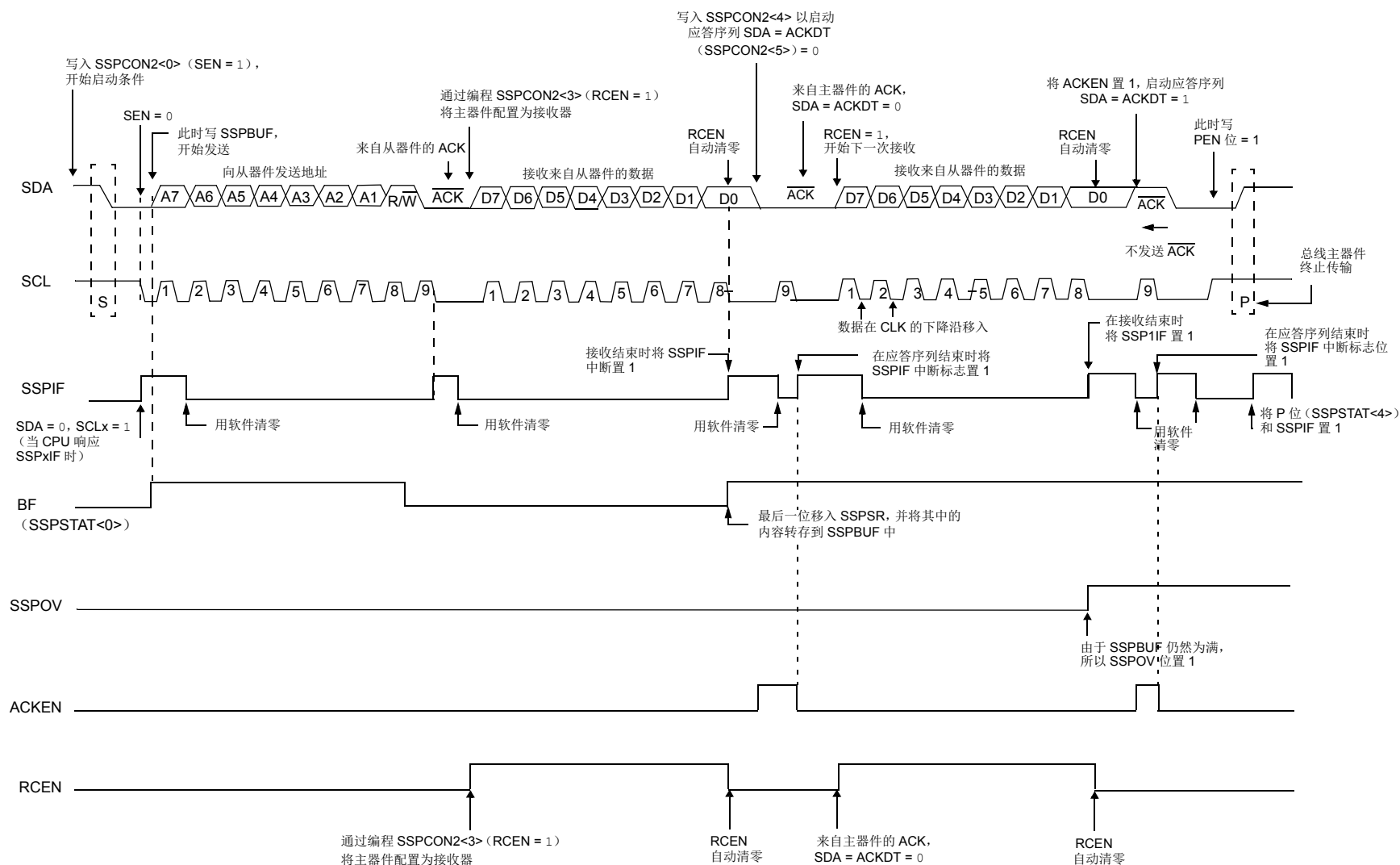
在接收操作中，当SSPSR接收到8位数据并且BF标志位已经在上一次接收时置1时，SSPOV位置1。

### 27.5.7.3 WCOL状态标志

如果用户在接收过程中（即SSPSR仍在移入数据字节）写SSPBUF，WCOL将置1，且缓冲区的内容不变（未发生写操作）。

## 27.5.7.4 典型接收序列

1. 用户通过将SSPCON2<SEN>位置1来产生启动条件。
2. 启动条件完成时，SSPIF由硬件置1。
3. SSPIF由软件清零。
4. 用户将要发送的从地址写入SSPBUF且R/W位置1。
5. 地址将移出SDA引脚，直到所有8位发送完毕。写SSPBUF时便开始发送。
6. MSSP模块移入来自从器件的ACK位，并将其值写入SSPCON2<ACKSTAT>位。
7. 在第9个时钟周期结束时，MSSP模块通过将SSPIF位置1产生中断。
8. 用户将SSPCON2<RCEN>位置1，主器件随着时钟移入来自从器件的字节。
9. 在SCL的第8个下降沿后，SSPIF和BF置1。
10. 主器件清零SSPIF，并从SSPBUF中读取接收到的字节，清零BF。
11. 主器件在SSPCON2<ACKDT>位中设置将发送给从器件的ACK值，并通过将ACKEN位置1发送ACK。
12. 主器件随着时钟将ACK移出到从器件，SSPIF置1。
13. 用户清零SSPIF。
14. 对于每个从从器件接收的字节，重复第8-13步。
15. 主器件发送NACK或停止位以结束通信。

图27-21: I<sup>2</sup>C™ 主模式波形 (接收, 7位地址)

27.5.8 应答序列时序

通过将SSPCON2寄存器的应答序列使能位（ACKEN）置1，使能应答序列。该位置1时，SCL引脚被拉低，且应答数据位的内容输出到SDA引脚。如果用户希望产生应答，那么ACKDT位应清零。否则，用户应该在启动应答序列之前将ACKDT位置1。然后，波特率发生器计数一个计满返回周期（ $T_{BRG}$ ），SCL引脚拉为高电平。当采样到SCL引脚为高电平（时钟仲裁）时，波特率发生器计数一个 $T_{BRG}$ 。然后SCL引脚被拉为低电平。随后，ACKEN位自动清零，波特率发生器关闭，MSSP模块进入空闲模式（图27-22）。

27.5.8.1 WCOL状态标志

如果用户在应答序列进行过程中写SSPBUF，那么WCOL将置1，且缓冲区的内容不变（未发生写操作）。

27.5.9 停止条件时序

将SSPCON2寄存器的停止序列使能位（PEN）置1，可在接收/发送结束后在SDA引脚上产生停止位。在接收/发送结束时，SCL线在第9个时钟的下降沿之后保持低电平。PEN位置1时，主器件将SDA线拉为低电平。当采样到SDA线为低电平时，波特率发生器重新装入数据并递减计数至“0”。波特率发生器超时时，SCL引脚将被拉为高电平，并且在1个 $T_{BRG}$ （波特率发生器计满返回计数）后，SDA引脚将被拉为高电平。如果在SCL为高电平时采样到SDA引脚为高电平，则SSPSTAT<P>位置1。另一个 $T_{BRG}$ 后，PEN位清零，同时SSPIF位置1（图27-23）。

27.5.9.1 WCOL状态标志

如果用户在停止序列进行过程中写SSPBUF，那么WCOL位将置1，且缓冲区的内容不变（未发生写操作）。

图27-22： 应答序列波形

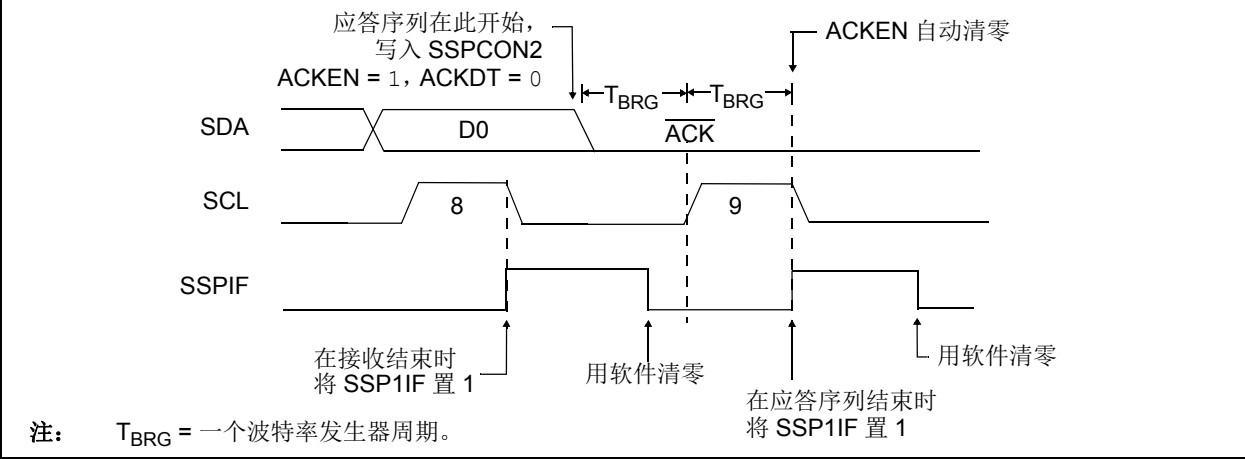
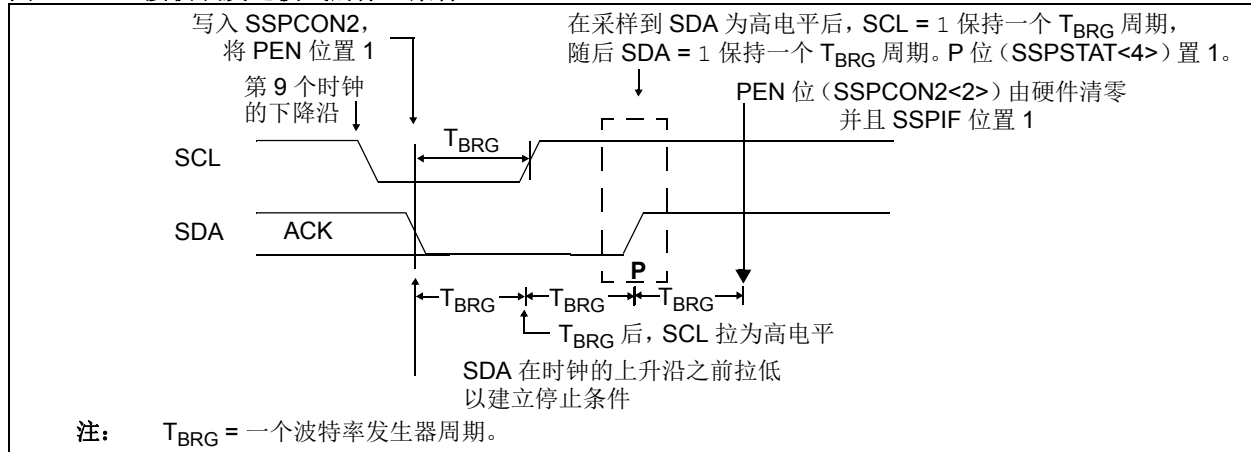


图27-23: 接收或发送模式的停止条件



### 27.5.10 休眠模式下的操作

在休眠模式下， $I^2C$  从模块可以接收地址或数据，并在发生地址匹配或完成字节传输时，将处理器从休眠模式唤醒（如果允许了 MSSP 中断）。

### 27.5.11 复位的影响

复位会禁止 MSSP 模块并终止当前的数据传输。

### 27.5.12 多主模式

在多主器件模式下，在检测到启动条件和停止条件时产生的中断可用于判断总线何时空闲。停止（P）和启动（S）位在复位或禁止 MSSP 模块时被清零。当 SSPSTAT 寄存器的 P 位置 1 时，可以获得  $I^2C$  总线的控制权；否则，S 位和 P 位都清零，总线处于空闲状态。当总线处于忙状态且允许 SSP 中断时，一旦发生停止条件便产生中断。

在多主器件操作中，必须监视 SDA 线来进行仲裁，以确认信号电平是否为期望的输出电平。此检查由硬件执行，并将结果保存在 BCLIF 位中。

可能导致仲裁失败的状态为：

- 地址传输
- 数据传输
- 启动条件
- 重复启动条件
- 应答条件

### 27.5.13 多主器件通信、总线冲突和总线仲裁

通过总线仲裁可支持多主器件工作模式。当主器件将地址/数据位输出到 SDA 引脚上时，如果主器件在 SDA 引脚上输出“1”（SDA 悬空为高电平）并且另一个主器件输出“0”，就会发生仲裁。当 SCL 引脚悬空为高电平时，数据应稳定。如果在 SDA 上期望的数据为“1”，而在 SDA 引脚上采样到的数据为“0”，那么将发生总线冲突。主器件会将总线冲突中断标志位（BCLIF）置 1，并将  $I^2C$  端口复位为空闲状态（图 27-24）。

如果在发送数据时发生总线冲突，则发送将停止，BF 标志位清零，SDA 和 SCL 线被拉高，并将数据写入 SSPBUF。当执行总线冲突中断服务程序时，如果  $I^2C$  总线空闲，则用户可以通过发出启动条件来继续通信。

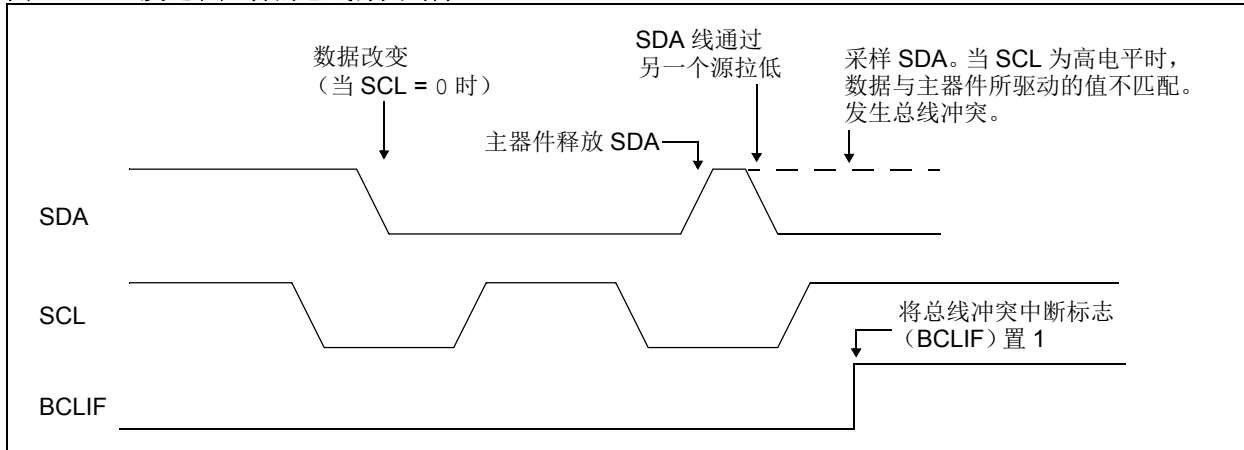
如果在执行启动、重复启动、停止或应答条件时发生总线冲突，则这种条件被中止，SDA 和 SCL 线被拉高，且 SSPCON2 寄存器中的相应控制位清零。当执行总线冲突中断服务程序时，如果  $I^2C$  总线空闲，则用户可以通过发出启动条件来继续通信。

主器件将继续监视 SDA 和 SCL 引脚。如果出现停止条件，SSPIF 位将置 1。

写 SSPBUF 将从第一个数据位开始数据发送，而与发生总线冲突时发送器的进度无关。

在多主器件模式下，在检测到启动条件和停止条件时产生的中断可用于判断总线何时空闲。当 SSPSTAT 寄存器的 P 位置 1，可以获得  $I^2C$  总线的控制权；否则，S 位和 P 位都清零，总线处于空闲状态。

图27-24：发送和应答的总线冲突时序



## 27.5.13.1 启动条件期间的总线冲突

启动条件期间，出现以下情况时发生总线冲突：

- 在启动条件开始时采样到 SDA 或 SCL 为低电平（图27-25）。
- 在 SDA 引脚被拉为低电平之前采样到 SCL 引脚为低电平（图27-26）。

启动条件期间，监视 SDA 和 SCL 引脚。

如果 SDA 引脚已为低电平，或者 SCL 引脚已为低电平，那么发生所有以下事件：

- 中止启动条件，
- BCLIF 标志置 1 并且
- MSSP 模块复位为空闲状态（图27-25）

启动条件从 SDA 和 SCL 引脚被拉高开始。当采样到 SDA 引脚为高电平时，波特率发生器装入数据并递减计数。如果在 SDA 为高电平时采样到 SCL 引脚为低电平，则发生总线冲突，这是因为它认为有另一个主器件在启动条件期间尝试驱动数据 1。

如果在此计数期间采样到 SDA 引脚为低电平，那么 BRG 复位，同时 SDA 线保持原值（图27-27）。但是，如果在 SDA 引脚上采样到“1”，那么在 BRG 计数结束时，将 SDA 引脚拉为低电平。然后，波特率发生器重新装入数据并递减计数到零；如果在此时间内采样到 SCL 引脚为“0”，则不会发生总线冲突。在 BRG 计数结束时，SCL 引脚拉为低电平。

**注：** 在启动条件期间不会发生总线冲突，这是因为不会有两个总线主器件正好同时发出启动条件。因此，一个主器件总是先于另一个主器件将 SDA 拉低。此条件不会导致总线冲突，因为两个主器件必须对启动条件后的第一个地址进行仲裁。如果地址相同，则必须对数据部分、重复启动或停止条件进行仲裁。

图27-25: 启动条件期间的总线冲突 (仅 SDA)

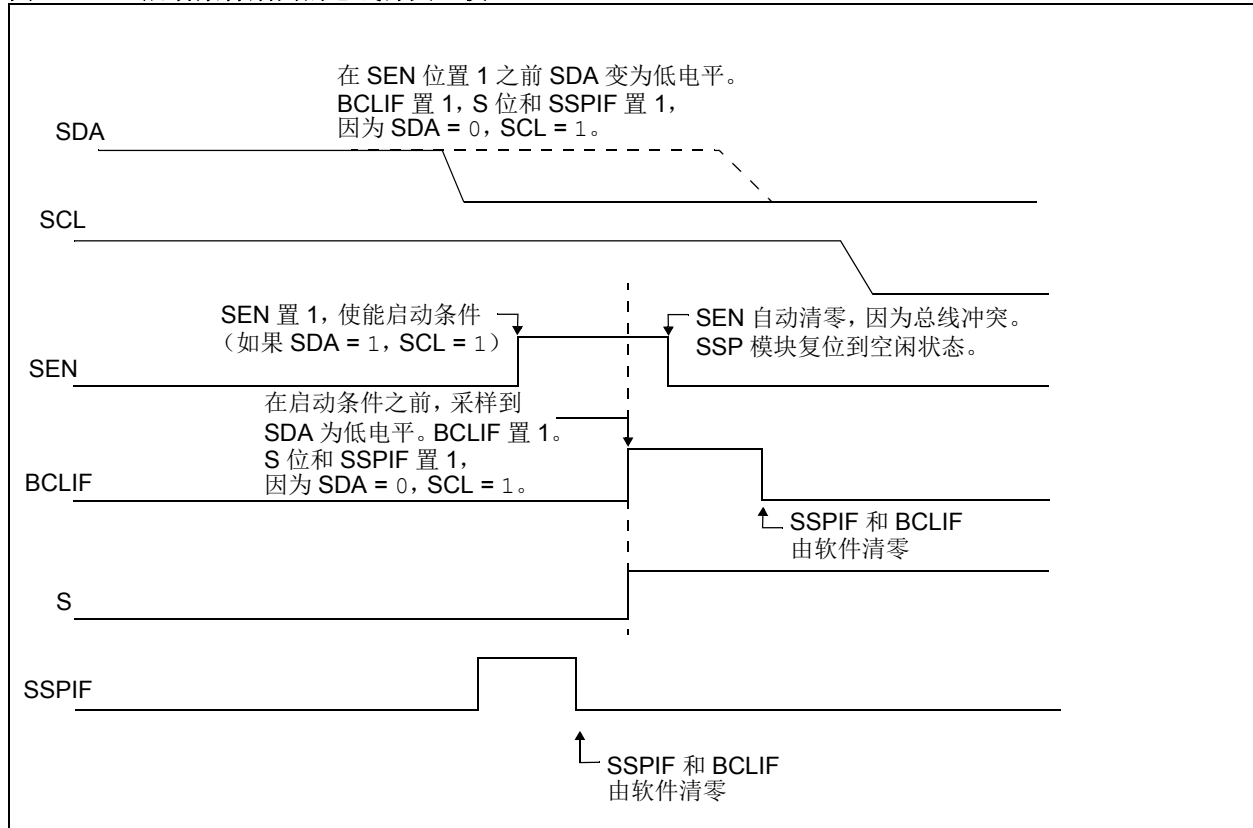


图27-26: 启动条件期间的总线冲突 (SCL = 0)

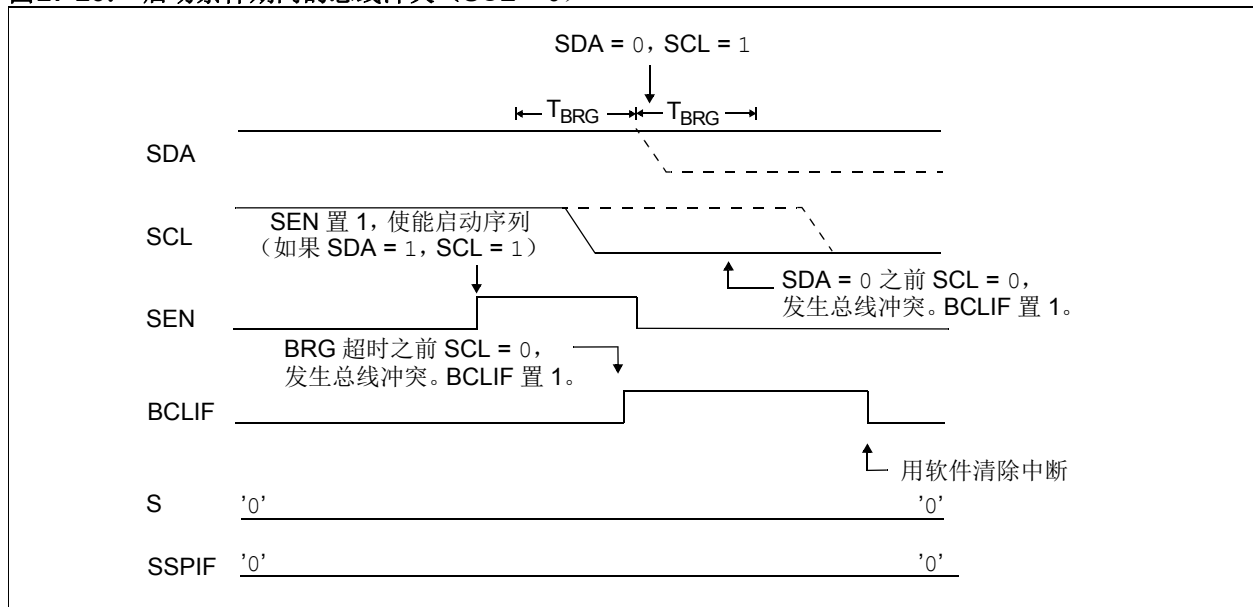
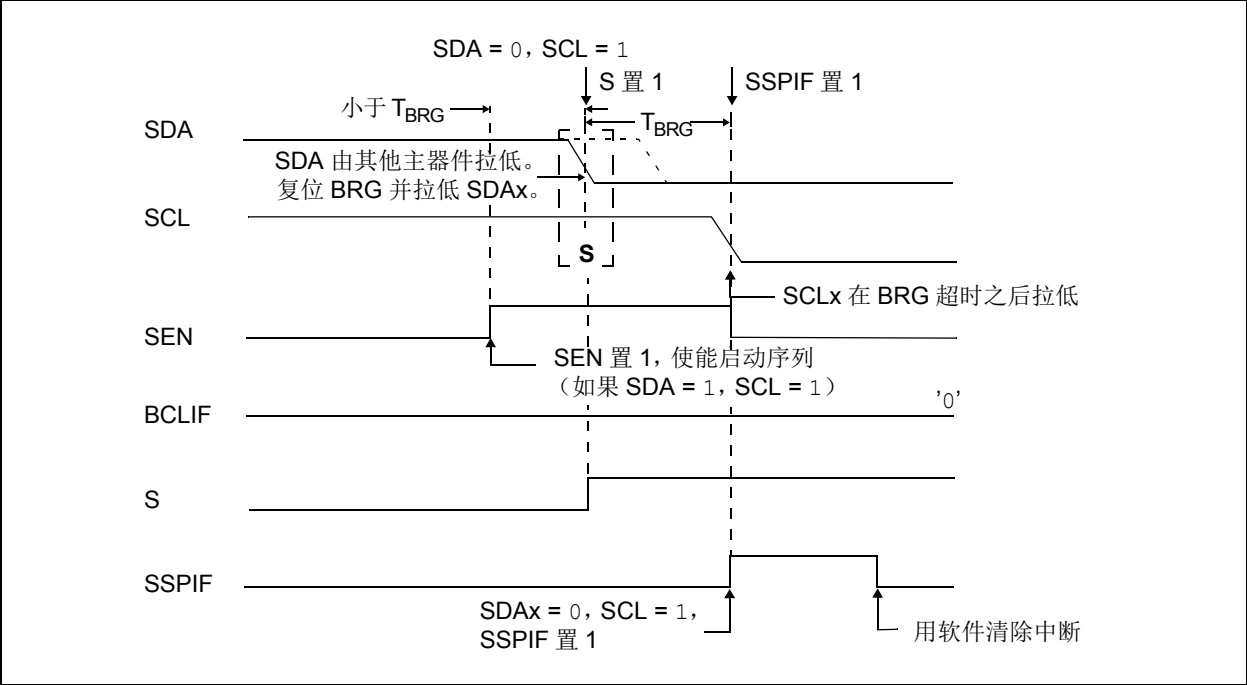


图27-27： 启动条件期间由于SDA仲裁导致的BRG复位





### 27.5.13.2 重复启动条件期间的总线冲突

在重复启动条件期间，出现以下情况时发生总线冲突：

- 当SCL从低电平变为高电平时，采样到SDA引脚为低电平。
- 在SDA被拉低之前SCL变为低电平，这表示另一个主器件正在尝试发送数据1。

用户释放SDA并且允许该引脚悬空为高电平时，BRG装入SSPAD的内容并递减计数到零。然后SCL引脚被拉高，并且在采样到SCL引脚为高电平时，采样SDA引脚。

如果SDA为低电平，则发生总线冲突（即另一个主器件正在尝试发送数据0，图27-28）。如果采样到SDA为高电平，则BRG重新装入数据并开始计数。如果在BRG超时之前，SDA从高电平变为低电平，那么不会发生总线冲突，因为不会有两个主器件正好同时拉低SDA。

如果在BRG超时之前，SCL从高电平变为低电平，而SDA尚未拉低，则发生总线冲突。这种情况下，表示另一个主器件在重复启动条件期间尝试发送数据1（见图27-29）。

如果在BRG超时结束时，SCL和SDA仍为高电平，那么SDA引脚将驱动为低电平，BRG重新装入数据并开始计数。在计数结束时，不管SCL引脚的状态如何，SCL引脚被驱动为低电平，重复启动条件完成。

图27-28： 重复启动条件期间的总线冲突（情形1）

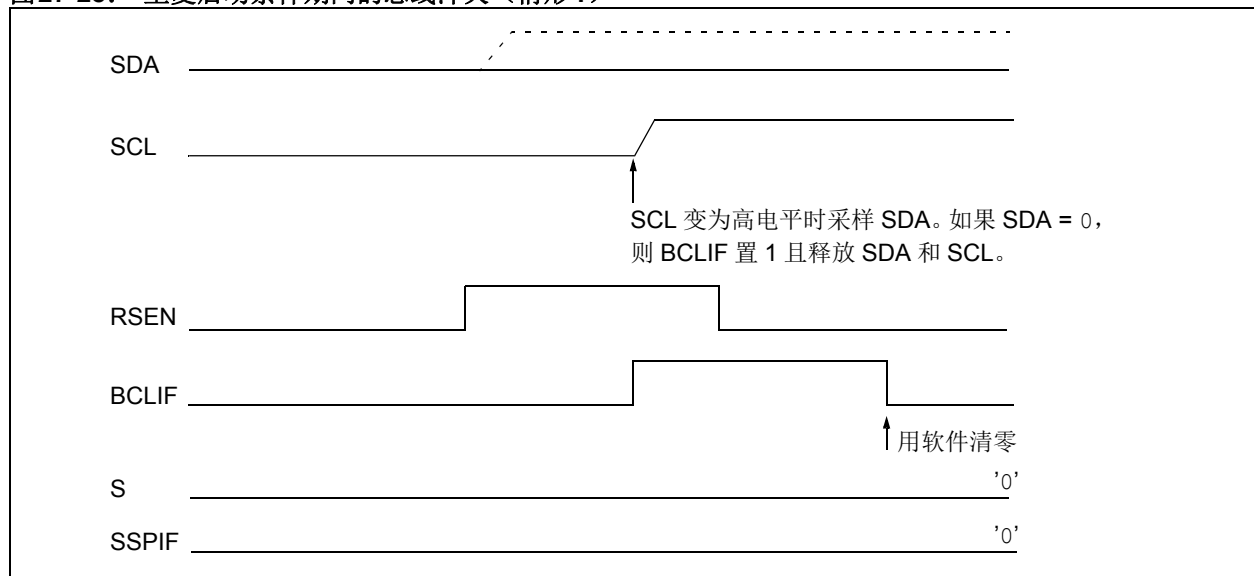
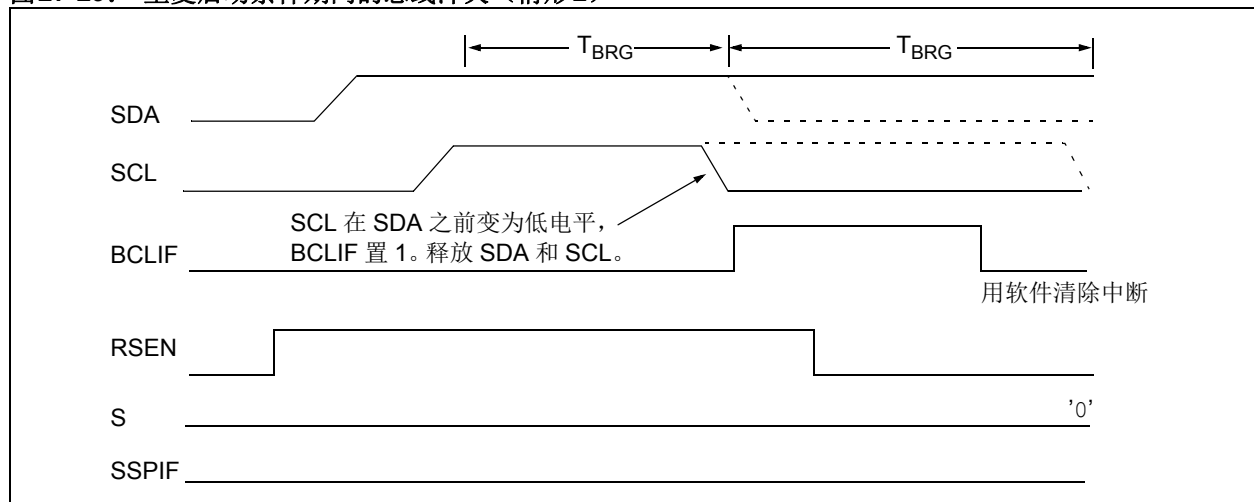


图27-29： 重复启动条件期间的总线冲突（情形2）



27.5.13.3 停止条件期间的总线冲突

在停止条件期间出现以下情况时发生总线冲突：

- a) 在 SDA 引脚已拉高并允许悬空为高电平之后，在 BRG 超时后采样到 SDA 引脚为低电平。
- b) 在 SCL 引脚被拉高后，在 SDA 变为高电平之前采样到 SCL 引脚为低电平。

停止条件从 SDA 被拉为低电平开始。当采样到 SDA 为低电平时，允许 SCL 引脚悬空。当引脚上采样到高电平（时钟仲裁）时，波特率发生器装入 SSPADD 的内容并递减计数到 0。在 BRG 超时后，采样 SDA。如果采样到 SDA 为低电平，则会发生总线冲突。这是因为另一个主器件正在尝试驱动数据 0（图 27-30）。如果在 SDA 允许悬空为高电平之前采样到 SCL 引脚为低电平，则发生总线冲突。这是有另一个主器件正在尝试驱动数据 0 的另一种情况（图 27-31）。

图 27-30： 停止条件期间的总线冲突（情形 1）

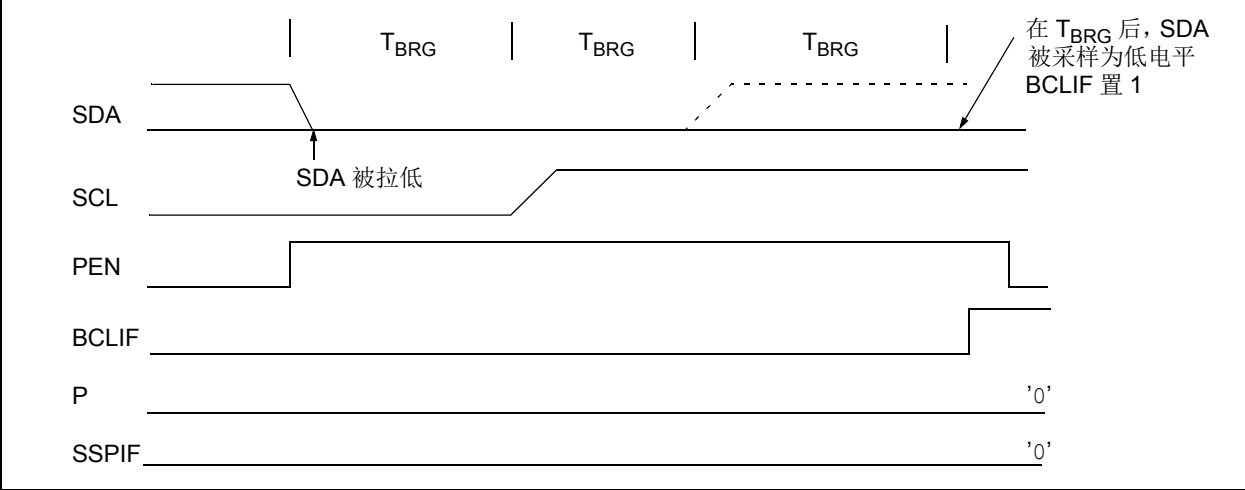


图 27-31： 停止条件期间的总线冲突（情形 2）

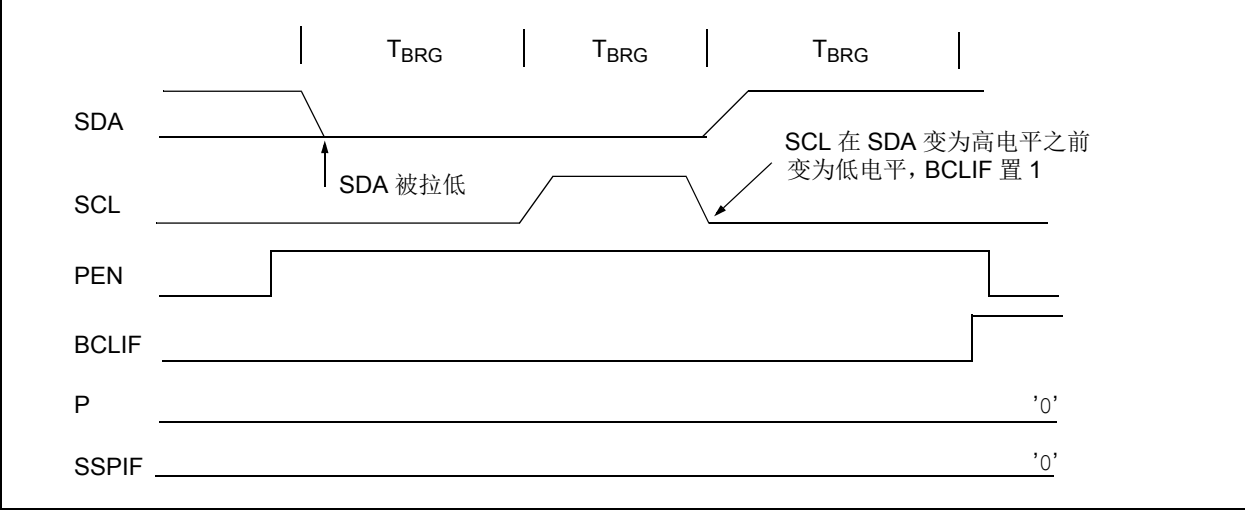


表27-1: 与I<sup>2</sup>C™ 操作相关的寄存器汇总

| 名称      | Bit 7             | Bit 6   | Bit 5  | Bit 4  | Bit 3  | Bit 2  | Bit 1  | Bit 0  | 复位值<br>所在页 |
|---------|-------------------|---------|--------|--------|--------|--------|--------|--------|------------|
| INTCON  | GIE               | PEIE    | T0IE   | INTE   | IOCE   | T0IF   | INTF   | IOCF   | 95         |
| PIE1    | —                 | ADIE    | BCLIE  | SSPIE  | —      | —      | TMR2IE | TMR1IE | 96         |
| PIR1    | —                 | ADIF    | BCLIF  | SSPIF  | —      | —      | TMR2IF | TMR1IF | 98         |
| TRISGPA | TRISA7            | TRISA6  | TRISA5 | TRISA4 | TRISA3 | TRISA2 | TRISA1 | TRISA0 | 114        |
| TRISGPB | TRISB7            | TRISB6  | TRISB5 | TRISB4 | —      | TRISB2 | TRISB1 | TRISB0 | 117        |
| SSPAD   | ADD7              | ADD6    | ADD5   | ADD4   | ADD3   | ADD2   | ADD1   | ADD0   | 189        |
| SSPBUF  | 同步串行端口接收缓冲区/发送寄存器 |         |        |        |        |        |        |        | 148*       |
| SSPCON1 | WCOL              | SSPOV   | SSPEN  | CKP    | SSPM3  | SSPM2  | SSPM1  | SSPM0  | 186        |
| SSPCON2 | GCEN              | ACKSTAT | ACKDT  | ACKEN  | RCEN   | PEN    | RSEN   | SEN    | 187        |
| SSPCON3 | ACKTIM            | PCIE    | SCIE   | BOEN   | SDAHT  | SBCDE  | AHEN   | DHEN   | 188        |
| SSPMSK  | MSK7              | MSK6    | MSK5   | MSK4   | MSK3   | MSK2   | MSK1   | MSK0   | 189        |
| SSPSTAT | SMP               | CKE     | D/Ā    | P      | S      | R/Ā    | UA     | BF     | 185        |
| SSPMSK2 | MSK27             | MSK26   | MSK25  | MSK24  | MSK23  | MSK22  | MSK21  | MSK20  | 190        |
| SSPAD2  | ADD27             | ADD26   | ADD25  | ADD24  | ADD23  | ADD22  | ADD21  | ADD20  | 190        |

图注: — = 未实现, 读为0。I<sup>2</sup>C模式下的MSSP模块不使用阴影单元。

\* 该页提供寄存器信息。

27.6 波特率发生器

MSSP 模块具有波特率发生器，用于在 I<sup>2</sup>C 主模式下生成时钟。波特率发生器 (BRG) 的重载值保存在 SSPADD 寄存器中。写 SSPBUF 时，波特率发生器将自动开始递减计数。

完成给定操作时，内部时钟将自动停止计数，时钟引脚将保持最新的状态。

图27-32中的内部“重载”信号可使 SSPADD 的值装入到 BRG 计数器中。此操作在模块时钟信号的每个振荡周期内发生两次。指示“重载”信号何时有效的逻辑取决于 MSSP 正在使用的工作模式。

表27-2 演示了不同指令周期下的时钟速率以及装入 SSPADD 的 BRG 值。

公式27-1:

$$F_{CLOCK} = \frac{F_{OSC}}{(SSPADD + 1)(4)}$$

图27-32： 波特率发生器框图

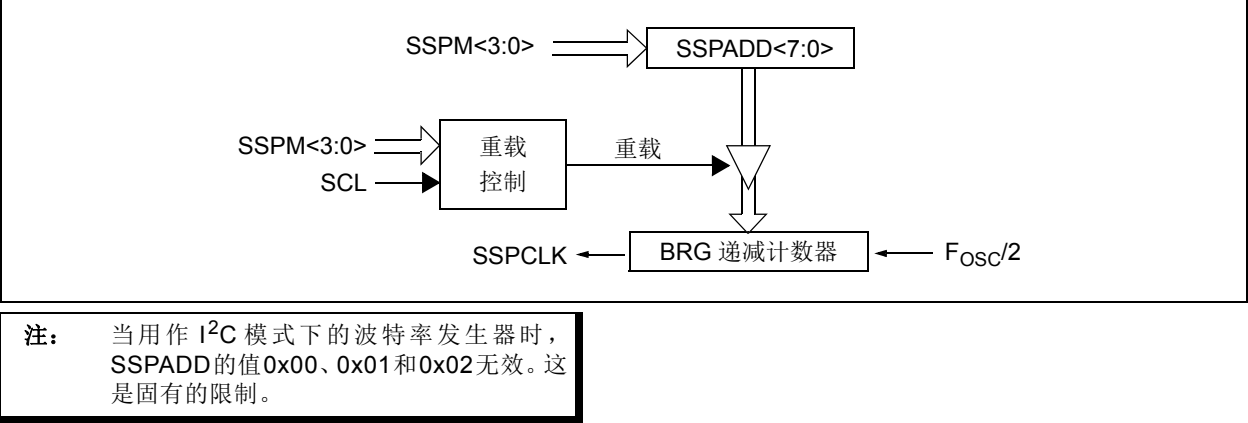


表27-2： 不同 BRG 值下的 MSSP 时钟速率

| F <sub>osc</sub> | F <sub>cy</sub> | BRG 值 | F <sub>CLOCK</sub><br>(2次BRG计满返回) |
|------------------|-----------------|-------|-----------------------------------|
| 8 MHz            | 2 MHz           | 04h   | 400 kHz <sup>(1)</sup>            |
| 8 MHz            | 2 MHz           | 0Bh   | 166 kHz                           |
| 8 MHz            | 2 MHz           | 13h   | 100 kHz                           |

注 1： I<sup>2</sup>C 接口并非在各个方面都符合 400 kHz I<sup>2</sup>C 规范（该规范适用于速率大于 100 kHz 的情况），在需要较高速率的应用场合应慎重使用。

寄存器 27-2: SSPSTAT: SSP 状态寄存器

|       |       |     |     |     |     |     |       |
|-------|-------|-----|-----|-----|-----|-----|-------|
| R/W-0 | R/W-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0   |
| SMP   | CKE   | D/A | P   | S   | R/W | UA  | BF    |
| bit 7 |       |     |     |     |     |     | bit 0 |

## 图注:

R = 可读位

W = 可写位

U = 未实现位, 读为0

-n = POR时的值

1 = 置1

0 = 清零

x = 未知

|       |                                                                                                                                                                                                                                                                       |
|-------|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| bit 7 | <b>SMP:</b> 数据输入采样位<br>1 = 标准速度模式 (100 kHz 和 1 MHz) 下禁止压摆率控制<br>0 = 高速模式 (400 kHz) 下使能压摆率控制                                                                                                                                                                           |
| bit 6 | <b>CKE:</b> 时钟边沿选择位<br>1 = 使能输入逻辑, 以便阈值符合 SMBus 规范<br>0 = 禁止 SMBus 特定输入                                                                                                                                                                                               |
| bit 5 | <b>D/A:</b> 数据/地址位<br>1 = 表示上次接收或发送的字节是数据<br>0 = 表示上次接收或发送的字节是地址                                                                                                                                                                                                      |
| bit 4 | <b>P:</b> 停止位<br>(当禁止 MSSP 模块且 SSPEN 清零时该位清零。)<br>1 = 表示上次检测到了停止位 (此位在复位时为0)<br>0 = 表示上次没有检测到停止位                                                                                                                                                                      |
| bit 3 | <b>S:</b> 启动位<br>(当禁止 MSSP 模块且 SSPEN 清零时该位清零。)<br>1 = 表示上次检测到了启动位 (此位在复位时为0)<br>0 = 表示上次没有检测到启动位                                                                                                                                                                      |
| bit 2 | <b>R/W:</b> 读/写位信息<br>该位用来保存在上次地址匹配后的 $\overline{R/W}$ 位信息。此位仅在地址匹配与遇到下一个启动位、停止位或 NACK 位之间有效。<br><u>在 I<sup>2</sup>C 从模式下:</u><br>1 = 读<br>0 = 写<br><u>在 I<sup>2</sup>C 主模式下:</u><br>1 = 发送正在进行<br>0 = 发送未进行<br>该位与 SEN、RSEN、PEN、RCEN 或 ACKEN 的或运算结果指示 MSSP 是否处于空闲状态。 |
| bit 1 | <b>UA:</b> 更新地址位 (仅 10 位 I <sup>2</sup> C 模式)<br>1 = 表示用户需要更新 SSPADD 寄存器中的地址<br>0 = 表示不需要更新地址                                                                                                                                                                         |
| bit 0 | <b>BF:</b> 缓冲区满状态位<br><u>接收:</u><br>1 = 接收完成, SSPBUF 满<br>0 = 接收未完成, SSPBUF 空<br><u>发送:</u><br>1 = 数据发送正在进行 (不包括 $\overline{ACK}$ 和停止位), SSPBUF 满<br>0 = 数据发送完成 (不包括 $\overline{ACK}$ 和停止位), SSPBUF 空                                                                 |

# MCP19118/19

## 寄存器 27-3: SSPCON1: SSP 控制寄存器 1

| R/C/HS-0 | R/C/HS-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
|----------|----------|-------|-------|-------|-------|-------|-------|
| WCOL     | SSPOV    | SSPEN | CKP   | SSPM3 | SSPM2 | SSPM1 | SSPM0 |
| bit 7    |          |       |       |       |       |       | bit 0 |

### 图注:

|             |          |               |
|-------------|----------|---------------|
| R = 可读位     | W = 可写位  | U = 未实现位, 读为0 |
| -n = POR时的值 | 1 = 置1   | 0 = 清零        |
| HS = 由硬件置1  | C = 用户清零 | x = 未知        |

- bit 7 **WCOL:** 写冲突检测位  
主模式:  
1 = 启动发送所需的 I<sup>2</sup>C 条件无效时尝试写入 SSPBUF 寄存器  
0 = 无冲突  
从模式:  
1 = 正在发送前一个字时, 又有数据写入 SSPBUF 寄存器 (必须用软件清零)  
0 = 无冲突
- bit 6 **SSPOV:** 接收溢出指示位<sup>(1)</sup>  
1 = SSPBUF 寄存器仍持有前一字节时, 又接收到一个字节。SSPOV 在发送模式下为无关位 (必须用软件清零)。  
0 = 无溢出
- bit 5 **SSPEN:** 同步串行端口使能位  
在两种模式下, 当使能时, 这些引脚必须正确配置为输入或输出引脚  
1 = 使能串行端口并将 SDA 和 SCL 配置为串行端口引脚<sup>(2)</sup>  
0 = 禁止串行端口并将这些引脚配置为 I/O 端口引脚
- bit 4 **CKP:** 时钟极性选择位  
在 I<sup>2</sup>C 从模式下:  
SCL 释放控制  
1 = 使能时钟  
0 = 保持时钟为低电平 (时钟延长)。(用于确保数据建立时间。)  
在 I<sup>2</sup>C 主模式下:  
在此模式下未使用
- bit 3-0 **SSPM<3:0>:** 同步串行端口模式选择位  
0000 = 保留  
0001 = 保留  
0010 = 保留  
0011 = 保留  
0100 = 保留  
0101 = 保留  
0110 = I<sup>2</sup>C 从模式, 7 位地址  
0111 = I<sup>2</sup>C 从模式, 10 位地址  
1000 = I<sup>2</sup>C 主模式, 时钟 = F<sub>OSC</sub>/(4 x (SSPADD+1))<sup>(3)</sup>  
1001 = 保留  
1010 = 保留  
1011 = I<sup>2</sup>C 固件控制主模式 (从器件空闲模式)  
1100 = 保留  
1101 = 保留  
1110 = I<sup>2</sup>C 从模式, 7 位地址, 并允许启动位和停止位中断  
1111 = I<sup>2</sup>C 从模式, 10 位地址, 并允许启动位和停止位中断

注 1: 在主模式下, 溢出位不会置1, 因为每次接收 (和发送) 新数据都是通过写入 SSPBUF 寄存器启动。

2: 当使能时, SDA 和 SCL 引脚必须配置为输入引脚。

3: I<sup>2</sup>C 模式不支持 SSPADD 值为 0、1 或 2 的情况。

## 寄存器 27-4: SSPCON2: SSP 控制寄存器 2

| R/W-0/0 | R-0/0   | R/W-0/0 | R/S/HS-0/0 | R/S/HS-0/0 | R/S/HS-0/0 | R/S/HS-0/0 | R/W/HS-0/0 |
|---------|---------|---------|------------|------------|------------|------------|------------|
| GCEN    | ACKSTAT | ACKDT   | ACKEN      | RCEN       | PEN        | RSEN       | SEN        |
| bit 7   |         |         |            |            |            |            | bit 0      |

## 图注:

R = 可读位

W = 可写位

U = 未实现位, 读为0

1 = 置1

0 = 清零

x = 未知

H = 由硬件置1

S = 用户置1

-n/n = POR时的值/所有其他复位时的值

- bit 7      **GCEN:** 广播呼叫使能位 (仅在 I<sup>2</sup>C 从模式下)  
 1 = 允许在 SSPSR 中接收到广播呼叫地址 (0x00 或 00h) 时中断  
 0 = 禁止广播呼叫地址
- bit 6      **ACKSTAT:** 应答状态位  
 1 = 未收到应答  
 0 = 已收到应答
- bit 5      **ACKDT:** 应答数据位  
在接收模式下:  
 当用户在接收结束后启动应答序列时发送的值  
 1 = 无应答  
 0 = 应答
- bit 4      **ACKEN:** 应答序列使能位 (仅在 I<sup>2</sup>C 主模式下)  
在主接收模式下:  
 1 = 在 SDA 和 SCL 引脚上发起应答序列并发送 ACKDT 数据位。由硬件自动清零。  
 0 = 应答序列空闲
- bit 3      **RCEN:** 接收使能位 (仅在 I<sup>2</sup>C 主模式下)  
 1 = 使能 I<sup>2</sup>C 接收模式  
 0 = 接收空闲
- bit 2      **PEN:** 停止条件使能位 (仅在 I<sup>2</sup>C 主模式下)  
SCK 释放控制:  
 1 = 在 SDA 和 SCL 引脚上发起停止条件。由硬件自动清零  
 0 = 停止条件空闲
- bit 1      **RSEN:** 重复启动条件使能位 (仅在 I<sup>2</sup>C 主模式下)  
 1 = 在 SDA 和 SCL 引脚上发起重复启动条件。由硬件自动清零  
 0 = 重复启动条件空闲
- bit 0      **SEN:** 启动条件使能位 (仅在 I<sup>2</sup>C 主模式下)  
在主模式下:  
 1 = 在 SDA 和 SCL 引脚上发起启动条件。由硬件自动清零  
 0 = 启动条件空闲  
在从模式下:  
 1 = 在从发送和从接收模式 (使能了延长功能) 下都使能时钟延长  
 0 = 禁止时钟延长

**注 1:** 对于 ACKEN、RCEN、PEN、RSEN 和 SEN 位: 如果 I<sup>2</sup>C 模块不处于空闲模式, 这些位可能不会置 1 (没有缓存), 并且可能也不会写入 SSPBUF (或禁止写入 SSPBUF)。

# MCP19118/19

## 寄存器 27-5: SSPCON3: SSP 控制寄存器 3

| R-0/0  | R/W-0/0 | R/W-0/0 | R/W-0/0 | R/W-0/0 | R/W-0/0 | R/W-0/0 | R/W-0/0 |
|--------|---------|---------|---------|---------|---------|---------|---------|
| ACKTIM | PCIE    | SCIE    | BOEN    | SDAHT   | SBCDE   | AHEN    | DHEN    |
| bit 7  |         |         |         |         |         |         | bit 0   |

### 图注:

R = 可读位                      W = 可写位                      U = 未实现位, 读为0  
-n/n = POR时的值/所有其他    1 = 置1                      0 = 清零                      x = 未知  
复位时的值

- bit 7      **ACKTIM:** 应答时间状态位<sup>(2)</sup>  
1 = 表示 I<sup>2</sup>C 总线上有应答序列, 在 SCL 时钟的第 8 个下降沿置 1  
0 = 无应答序列, 在 SCL 时钟的第 9 个上升沿清零
- bit 6      **PCIE:** 停止条件中断允许位  
1 = 允许在检测到停止条件时中断  
0 = 禁止在检测到停止条件时产生中断<sup>(1)</sup>
- bit 5      **SCIE:** 启动条件中断允许位  
1 = 允许在检测到启动或重复启动条件时中断  
0 = 禁止在检测到启动条件时产生中断<sup>(1)</sup>
- bit 4      **BOEN:** 缓冲区改写使能位  
在 I<sup>2</sup>C 主模式下:  
    该位被忽略。  
在 I<sup>2</sup>C 从模式下:  
    1 = 仅当 BF 位 = 0 时, 在接收到地址/数据字节时, 更新 SSPBUF 并生成  $\overline{\text{ACK}}$  信号, 并忽略 SSPOV 位的状态。  
    0 = 仅当 SSPOV 位清零时更新 SSPBUF
- bit 3      **SDAHT:** SDA 保持时间选择位  
1 = 在 SCL 的下降沿之后在 SDA 上至少保持 300 ns 的时间  
0 = 在 SCL 的下降沿之后在 SDA 上至少保持 100 ns 的时间
- bit 2      **SBCDE:** 从模式总线冲突检测使能位 (仅在 I<sup>2</sup>C 从模式下)  
如果在 SCL 的上升沿, 模块输出为高电平状态时采样到 SDA 为低电平, 则 PIR2 寄存器的 BCLIF 位置 1 且总线进入空闲状态  
1 = 允许从总线冲突中断  
0 = 禁止从总线冲突中断
- bit 1      **AHEN:** 地址保持使能位 (仅在 I<sup>2</sup>C 从模式下)  
1 = 在接收匹配地址字节的 SCL 的第 8 个下降沿之后, SSPCON1 寄存器的 CKP 位清零且 SCL 保持低电平。  
0 = 禁止地址保持
- bit 0      **DHEN:** 数据保持使能位 (仅在 I<sup>2</sup>C 从模式下)  
1 = 在接收数据字节的 SCL 的第 8 个下降沿之后, 从硬件清零 SSPCON1 寄存器的 CKP 位且 SCL 保持低电平。  
0 = 禁止数据保持

注 1: 在启动和停止条件检测明确列为使能的从模式下, 该位没有任何作用。

2: ACKTIM 状态位仅在 AHEN 位或 DHEN 位置 1 时有效。



**寄存器 27-6: SSPMSK: SSP掩码寄存器 1**

|       |       |       |       |       |       |       |       |
|-------|-------|-------|-------|-------|-------|-------|-------|
| R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| MSK7  | MSK6  | MSK5  | MSK4  | MSK3  | MSK2  | MSK1  | MSK0  |
| bit 7 |       |       |       |       |       |       | bit 0 |

**图注:**

R = 可读位

W = 可写位

U = 未实现位, 读为0

-n = POR时的值

1 = 置1

0 = 清零

x = 未知

bit 7-1

**MSK<7:1>:** 掩码位1 = 接收到的地址位 bit n 与 SSPADD<n> 相比较以检测 I<sup>2</sup>C 地址匹配0 = 接收到的地址位 bit n 不用于检测 I<sup>2</sup>C 地址匹配

bit 0

**MSK<0>:** 用于 I<sup>2</sup>C 从模式, 10 位地址的掩码位I<sup>2</sup>C 从模式, 10 位地址 (SSPM<3:0> = 0111 或 1111):1 = 接收到的地址位 bit 0 与 SSPADD<0> 相比较以检测 I<sup>2</sup>C 地址匹配0 = 接收到的地址位 bit 0 不用于检测 I<sup>2</sup>C 地址匹配在 I<sup>2</sup>C 从模式, 7 位地址条件下, 忽略该位**寄存器 27-7: SSPADD: MSSP 地址和波特率寄存器 1**

|       |       |       |       |       |       |       |       |
|-------|-------|-------|-------|-------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| ADD7  | ADD6  | ADD5  | ADD4  | ADD3  | ADD2  | ADD1  | ADD0  |
| bit 7 |       |       |       |       |       |       | bit 0 |

**图注:**

R = 可读位

W = 可写位

U = 未实现位, 读为0

-n = POR时的值

1 = 置1

0 = 清零

x = 未知

**主模式:**

bit 7-0

**ADD<7:0>:** 波特率时钟分频比位SCL 引脚时钟周期 = ((ADD<7:0> + 1) × 4) / F<sub>OSC</sub>**10 位从模式——高地址字节:**

bit 7-3

**未使用:** 高地址字节未使用这 5 位。寄存器中的这些位为无关位。主器件发送的位模式由 I<sup>2</sup>C 规范指定且必须等于 11110。但是, 这些位由硬件进行比较且不受该寄存器中值的影响。

bit 2-1

**ADD<2:1>:** 10 位地址的高 2 位

bit 0

**未使用:** 在此模式下未使用。该位为无关位。**10 位从模式——低地址字节:**

bit 7-0

**ADD<7:0>:** 10 位地址的低 8 位**7 位从模式:**

bit 7-1

**ADD<7:1>:** 7 位地址

bit 0

**未使用:** 在此模式下未使用。该位为无关位。

# MCP19118/19

寄存器 27-8: SSPMSK2: SSP 掩码寄存器 2

|       |       |       |       |       |       |       |       |
|-------|-------|-------|-------|-------|-------|-------|-------|
| R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| MSK27 | MSK26 | MSK25 | MSK24 | MSK23 | MSK22 | MSK21 | MSK20 |
| bit 7 |       |       |       |       |       |       | bit 0 |

|             |         |               |        |
|-------------|---------|---------------|--------|
| 图注:         |         |               |        |
| R = 可读位     | W = 可写位 | U = 未实现位, 读为0 |        |
| -n = POR时的值 | 1 = 置1  | 0 = 清零        | x = 未知 |

- bit 7-1

**MSK2<7:1>:** 掩码位  
1 = 接收到的地址位 bit n 与 SSPADD2<n> 相比较以检测 I<sup>2</sup>C 地址匹配  
0 = 接收到的地址位 bit n 不用于检测 I<sup>2</sup>C 地址匹配
- bit 0

**MSK2<0>:** 用于 I<sup>2</sup>C 从模式, 10 位地址的掩码位  
I<sup>2</sup>C 从模式, 10 位地址 (SSPM<3:0> = 0111 或 1111):  
1 = 接收到的地址位 bit 0 与 SSPADD2<0> 相比较以检测 I<sup>2</sup>C 地址匹配  
0 = 接收到的地址位 bit 0 不用于检测 I<sup>2</sup>C 地址匹配  
在 I<sup>2</sup>C 从模式, 7 位地址条件下, 忽略该位

寄存器 27-9: SSPADD2: MSSP 地址 2

|       |       |       |       |       |       |       |       |
|-------|-------|-------|-------|-------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| ADD27 | ADD26 | ADD25 | ADD24 | ADD23 | ADD22 | ADD21 | ADD20 |
| bit 7 |       |       |       |       |       |       | bit 0 |

|             |         |               |        |
|-------------|---------|---------------|--------|
| 图注:         |         |               |        |
| R = 可读位     | W = 可写位 | U = 未实现位, 读为0 |        |
| -n = POR时的值 | 1 = 置1  | 0 = 清零        | x = 未知 |

主模式:

- bit 7-0

**ADD2<7:0>:** 波特率时钟分频比位  
SCL 引脚的时钟周期 = ((ADD<7:0> + 1) \* 4) / Fosc

10 位从模式——高地址字节:

- bit 7-3

**未使用:** 高地址字节未使用这 5 位。寄存器中的这些位为无关位。主器件发送的位模式由 I<sup>2</sup>C 规范指定且必须等于 11110。但是, 这些位由硬件进行比较且不受该寄存器中值的影响。
- bit 2-1

**ADD2<2:1>:** 10 位地址的高 2 位
- bit 0

**ADD2<0>:** SSPADD2 使能位  
1 = 使能 SSPADD2 的地址匹配  
0 = 禁止 SSPADD2 的地址匹配

10 位从模式——低地址字节:

- bit 7-0

**ADD2<7:0>:** 10 位地址的低 8 位

7 位从模式:

- bit 7-1

**ADD2<7:1>:** 7 位地址
- bit 0

**ADD2<0>:** SSPADD2 使能位  
1 = 使能 SSPADD2 的地址匹配  
0 = 禁止 SSPADD2 的地址匹配

## 28.0 在线串行编程（ICSP™）

ICSP编程允许用户在生产电路板时使用未编程器件。编程可以在装配流程之后完成，从而可以使用最新版本的固件或者定制固件对器件编程。ICSP编程需要5个引脚：

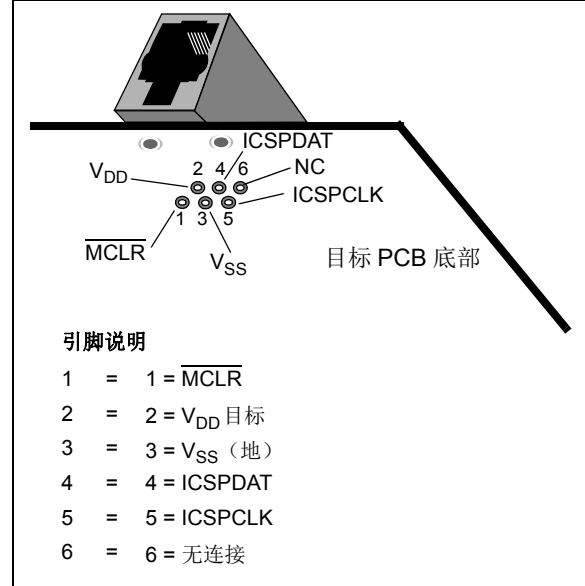
- ICSPCLK
- ICSPDAT
- $\overline{\text{MCLR}}$
- $V_{DD}$
- $V_{SS}$

在编程/校验模式下，通过串行通信对程序存储器、用户ID和配置字进行编程。ICSPDAT引脚是用于传输串行数据的双向I/O。ICSPCLK引脚是时钟输入引脚。通过将ICSPDAT和ICSPCLK引脚保持为低电平，同时将 $\overline{\text{MCLR}}$ 引脚上的电压从 $V_{IL}$ 升至 $V_{IH}$ ，可将器件置于编程/校验模式。

## 28.1 通用编程接口

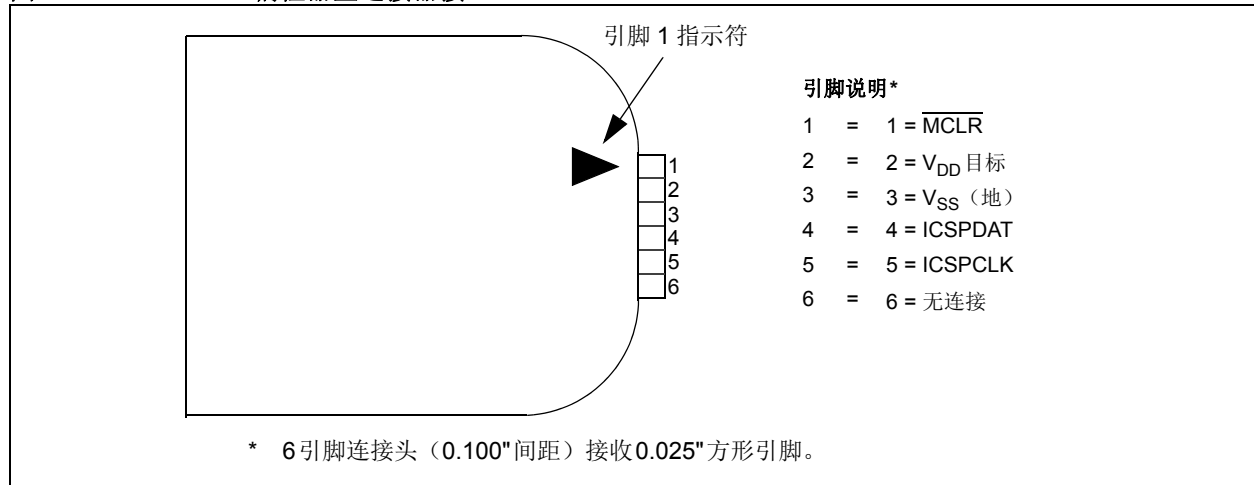
通常，与目标器件的连接通过一个ICSP连接头完成。开发工具上常见的连接器是采用6P6C（6个引脚，6个连接器）配置的RJ-11。请参见图28-1。

图28-1： ICD RJ-11型连接器接口



另一个经常与PICKit™编程器一起使用的连接器是间距为0.1英寸的标准6引脚连接头。请参见图28-2。

图28-2： PICKit™编程器型连接器接口

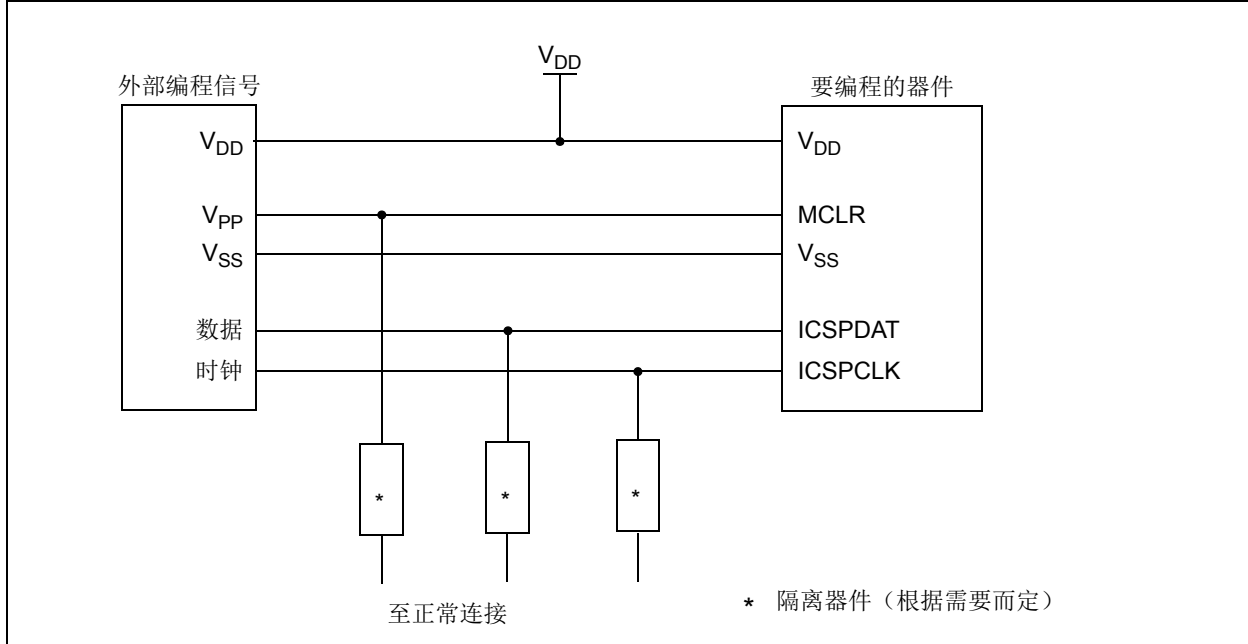


# MCP19118/19

有关其他推荐接口，在进行PCB设计之前，请参见具体的器件编程器手册。

建议使用隔离器件将编程引脚与其他电路隔离。隔离类型主要取决于具体应用，可能包括电阻、二极管甚至跳线之类的器件。更多信息，请参见图28-3。

图28-3: ICSP™ 编程的典型连接



## 28.2 在线调试器

在线调试需要使用ICDCLK、ICDDATA和MCLR引脚。这些引脚仅在MCP19119器件上提供。

## 29.0 指令集汇总

MCP19118/19 指令集具有高度的正交性，可以分为以下 3 种基本类型：

- 面向字节的操作类指令
- 面向位的操作类指令
- 立即数和控制操作类指令

每条指令都是一个 14 位字，由一个**操作码**（指定指令类型）和一个或多个**操作数**（指定指令的具体操作）组成。图 29-1 提供了各类别的格式，表 29-1 总结了各种操作码字段。

表 29-2 列出了可被 MPASM™ 汇编器识别的指令。

对于**面向字节**的操作类指令，f 代表文件寄存器标识符，d 代表目标寄存器标识符。文件寄存器标识符指定指令将会使用哪个文件寄存器。

目标寄存器标识符指定操作结果的存放位置。如果 d 为 0，则将操作结果存入 W 寄存器中。如果 d 为 1，则将操作结果存入指令指定的文件寄存器中。

对于**面向位**的操作类指令，b 代表位域标识符（用于选择操作所影响的位），f 代表位所在文件寄存器的地址。

对于**立即数和控制**操作类指令，k 代表 8 位或 11 位常数或立即数值。

一个指令周期由 4 个振荡周期组成；如果振荡器频率为 4 MHz，则正常的指令执行时间为 1 μs。除非条件测试为真或者指令执行改变了程序计数器的值，否则执行所有指令都只需要一个指令周期。上述情况发生时，执行指令需要两个指令周期，在第二个周期执行一条 NOP 指令。

所有指令示例均使用 0xhh 格式表示一个十六进制数，其中 h 表示一个十六进制数字。

### 29.1 读-修改-写操作

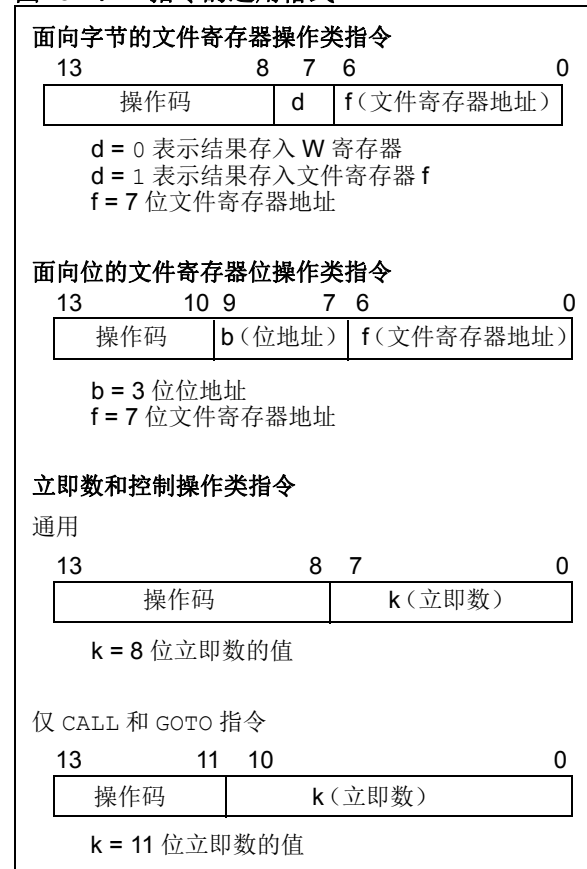
任何一条指定文件寄存器作为指令一部分的指令都进行读-修改-写（Read-Modify-Write, RMW）操作。根据指令或目标寄存器标识符 d 读取寄存器、修改数据并存储结果。即使存在对寄存器进行写操作的指令，也将先对该寄存器进行读操作。

例如，执行 CLRf PORTA 指令将读取 PORTGPA，清零所有数据位并将结果写回 PORTGPA。该示例可能会产生意想不到的后果，即清除将 IOCF 标志置 1 的条件。

表 29-1： 操作码字段说明

| 字段 | 说明                                                                 |
|----|--------------------------------------------------------------------|
| f  | 文件寄存器地址（0x00 到 0x7F）                                               |
| W  | 工作寄存器（累加器）                                                         |
| b  | 8 位文件寄存器内的位地址                                                      |
| k  | 立即数字段、常数或标号                                                        |
| x  | 忽略（= 0 或 1）。<br>编译器将生成 x = 0 的代码。为了与所有的 Microchip 软件工具兼容，建议使用这种格式。 |
| d  | 目标寄存器选择；d = 0：结果保存至 W，<br>d = 1：结果保存至文件寄存器 f。<br>默认值 d = 1。        |
| PC | 程序计数器                                                              |
| TO | 超时位                                                                |
| C  | 进位位                                                                |
| DC | 半进位位                                                               |
| Z  | 零标志位                                                               |
| PD | 掉电位                                                                |

图 29-1： 指令的通用格式



# MCP19118/19

表29-2: MCP19118/19 指令集

| 助记符, 操作数     |      | 说明             | 周期数   | 14位操作码 |      |      |      | 受影响的状态位                           | 注       |
|--------------|------|----------------|-------|--------|------|------|------|-----------------------------------|---------|
|              |      |                |       | MSb    |      | LSb  |      |                                   |         |
| 面向字节的文件寄存器操作 |      |                |       |        |      |      |      |                                   |         |
| ADDWF        | f, d | W和f相加          | 1     | 00     | 0111 | dfff | ffff | C、DC和Z                            | 1, 2    |
| ANDWF        | f, d | W和f作逻辑与运算      | 1     | 00     | 0101 | dfff | ffff | Z                                 | 1, 2    |
| CLRF         | f    | 将f清零           | 1     | 00     | 0001 | 1fff | ffff | Z                                 | 2       |
| CLRW         | —    | 将W寄存器清零        | 1     | 00     | 0001 | 0xxx | xxxx | Z                                 |         |
| COMF         | f, d | 对f取反           | 1     | 00     | 1001 | dfff | ffff | Z                                 | 1, 2    |
| DECF         | f, d | f递减1           | 1     | 00     | 0011 | dfff | ffff | Z                                 | 1, 2    |
| DECFSZ       | f, d | f递减1, 为0则跳过    | 1(2)  | 00     | 1011 | dfff | ffff |                                   | 1, 2, 3 |
| INCF         | f, d | f递增1           | 1     | 00     | 1010 | dfff | ffff | Z                                 | 1, 2    |
| INCFSZ       | f, d | f递增1, 为0则跳过    | 1(2)  | 00     | 1111 | dfff | ffff |                                   | 1, 2, 3 |
| IORWF        | f, d | W与f作逻辑或运算      | 1     | 00     | 0100 | dfff | ffff | Z                                 | 1, 2    |
| MOVF         | f, d | 传送f            | 1     | 00     | 1000 | dfff | ffff | Z                                 | 1, 2    |
| MOVWF        | f    | 将W的内容传送到f      | 1     | 00     | 0000 | 1fff | ffff |                                   |         |
| NOP          | —    | 空操作            | 1     | 00     | 0000 | 0xx0 | 0000 |                                   |         |
| RLF          | f, d | 对f执行带进位的循环左移   | 1     | 00     | 1101 | dfff | ffff | C                                 | 1, 2    |
| RRF          | f, d | 对f执行带进位的循环右移   | 1     | 00     | 1100 | dfff | ffff | C                                 | 1, 2    |
| SUBWF        | f, d | f减去W           | 1     | 00     | 0010 | dfff | ffff | C、DC和Z                            | 1, 2    |
| SWAPF        | f, d | 将f中的两个半字节进行交换  | 1     | 00     | 1110 | dfff | ffff |                                   | 1, 2    |
| XORWF        | f, d | W与f作逻辑异或运算     | 1     | 00     | 0110 | dfff | ffff | Z                                 | 1, 2    |
| 面向位的文件寄存器操作  |      |                |       |        |      |      |      |                                   |         |
| BCF          | f, b | 将f中的某位清零       | 1     | 01     | 00bb | bfff | ffff |                                   | 1, 2    |
| BSF          | f, b | 将f中的某位置1       | 1     | 01     | 01bb | bfff | ffff |                                   | 1, 2    |
| BTFSC        | f, b | 测试f中的某位, 为0则跳过 | 1 (2) | 01     | 10bb | bfff | ffff |                                   | 3       |
| BTFSS        | f, b | 测试f中的某位, 为1则跳过 | 1 (2) | 01     | 11bb | bfff | ffff |                                   | 3       |
| 立即数和控制操作类指令  |      |                |       |        |      |      |      |                                   |         |
| ADDLW        | k    | 立即数和W相加        | 1     | 11     | 111x | kkkk | kkkk | C、DC和Z                            |         |
| ANDLW        | k    | 立即数与W作逻辑与运算    | 1     | 11     | 1001 | kkkk | kkkk | Z                                 |         |
| CALL         | k    | 调用子程序          | 2     | 10     | 0kkk | kkkk | kkkk |                                   |         |
| CLRWDI       | —    | 将看门狗定时器清零      | 1     | 00     | 0000 | 0110 | 0100 | $\overline{TO}$ 和 $\overline{PD}$ |         |
| GOTO         | k    | 跳转到地址          | 2     | 10     | 1kkk | kkkk | kkkk |                                   |         |
| IORLW        | k    | 立即数与W作逻辑或运算    | 1     | 11     | 1000 | kkkk | kkkk | Z                                 |         |
| MOVLW        | k    | 将立即数传送到W       | 1     | 11     | 00xx | kkkk | kkkk |                                   |         |
| RETFIE       | —    | 从中断返回          | 2     | 00     | 0000 | 0000 | 1001 |                                   |         |
| RETLW        | k    | 返回并将立即数传送到W    | 2     | 11     | 01xx | kkkk | kkkk |                                   |         |
| RETURN       | —    | 从子程序返回         | 2     | 00     | 0000 | 0000 | 1000 |                                   |         |
| SLEEP        | —    | 进入待机模式         | 1     | 00     | 0000 | 0110 | 0011 | $\overline{TO}$ 和 $\overline{PD}$ |         |
| SUBLW        | k    | 立即数减去W         | 1     | 11     | 110x | kkkk | kkkk | C、DC和Z                            |         |
| XORLW        | k    | 立即数与W作逻辑异或运算   | 1     | 11     | 1010 | kkkk | kkkk | Z                                 |         |

注 1: 当I/O寄存器修改自身时(例如MOVF PORTA, 1), 修改时使用的值是引脚上的当前值。例如, 如果将一引脚配置为输入, 其对应数据锁存器中的值将为1, 但此时若有外部器件将该引脚驱动为低电平, 则被写回数据锁存器的数据值将是0。

2: 当对TMR0寄存器执行该指令(并且d = 1)时, 如果已为Timer0模块分配了预分频器, 则将该预分频器清零。

3: 如果程序计数器(PC)被修改或条件测试为真, 则执行该指令需要两个周期。第二个周期执行一条NOP指令。

## 29.2 指令说明

### ADDLW 立即数和W相加

|          |                             |
|----------|-----------------------------|
| 语法:      | [标号] ADDLW k                |
| 操作数:     | $0 \leq k \leq 255$         |
| 操作:      | $(W) + k \rightarrow (W)$   |
| 受影响的状态位: | C、DC和Z                      |
| 说明:      | 将W寄存器的内容与8位立即数k相加，结果存入W寄存器。 |

### BCF 将f中的某位清零

|          |                                          |
|----------|------------------------------------------|
| 语法:      | [标号] BCF f,b                             |
| 操作数:     | $0 \leq f \leq 127$<br>$0 \leq b \leq 7$ |
| 操作:      | $0 \rightarrow (f<b>)$                   |
| 受影响的状态位: | 无                                        |
| 说明:      | 将寄存器f中的位b清零。                             |

### ADDWF W和f相加

|          |                                                     |
|----------|-----------------------------------------------------|
| 语法:      | [标号] ADDWF f,d                                      |
| 操作数:     | $0 \leq f \leq 127$<br>$d \in [0,1]$                |
| 操作:      | $(W) + (f) \rightarrow (\text{目标寄存器})$              |
| 受影响的状态位: | C、DC和Z                                              |
| 说明:      | 将W寄存器的内容与寄存器f的内容相加。如果d为0，结果存放到W寄存器。如果d为1，结果存放回f寄存器。 |

### BSF 将f中的某位置1

|          |                                          |
|----------|------------------------------------------|
| 语法:      | [标号] BSF f,b                             |
| 操作数:     | $0 \leq f \leq 127$<br>$0 \leq b \leq 7$ |
| 操作:      | $1 \rightarrow (f<b>)$                   |
| 受影响的状态位: | 无                                        |
| 说明:      | 将寄存器f中的位b置1。                             |

### ANDLW 立即数与W作逻辑与运算

|          |                                 |
|----------|---------------------------------|
| 语法:      | [标号] ANDLW k                    |
| 操作数:     | $0 \leq k \leq 255$             |
| 操作:      | $(W) .AND.(k) \rightarrow (W)$  |
| 受影响的状态位: | Z                               |
| 说明:      | 将W寄存器的内容与8位立即数k进行与运算。结果存放到W寄存器。 |

### BTFSC 测试f中的某位，为0则跳过

|          |                                                                        |
|----------|------------------------------------------------------------------------|
| 语法:      | [标号] BTFSC f,b                                                         |
| 操作数:     | $0 \leq f \leq 127$<br>$0 \leq b \leq 7$                               |
| 操作:      | 如果 $(f<b>) = 0$ ，则跳过                                                   |
| 受影响的状态位: | 无                                                                      |
| 说明:      | 如果寄存器f的位b为1，则执行下一条指令。<br>如果寄存器f的位b为0，则丢弃下一条指令，转而执行一条NOP指令，使该指令成为双周期指令。 |

### ANDWF W和f作逻辑与运算

|          |                                                          |
|----------|----------------------------------------------------------|
| 语法:      | [标号] ANDWF f,d                                           |
| 操作数:     | $0 \leq f \leq 127$<br>$d \in [0,1]$                     |
| 操作:      | $(W) .AND.(f) \rightarrow (\text{目标寄存器})$                |
| 受影响的状态位: | Z                                                        |
| 说明:      | 将W寄存器的内容与寄存器f的内容进行逻辑与运算。如果d为0，结果存放到W寄存器。如果d为1，结果存放回f寄存器。 |

| BTFSS    | 测试f中的某位，为1则跳过                                                        |
|----------|----------------------------------------------------------------------|
| 语法:      | [ 标号] BTFSS f,b                                                      |
| 操作数:     | $0 \leq f \leq 127$<br>$0 \leq b < 7$                                |
| 操作:      | 如果 $(f < b) = 1$ ，则跳过                                                |
| 受影响的状态位: | 无                                                                    |
| 说明       | 如果寄存器f的位b为0，则执行下一条指令。<br>如果位 b 为 1，则丢弃下一条指令，转而执行一条NOP指令，使该指令成为双周期指令。 |

| CALL     | 调用子程序                                                                                                |
|----------|------------------------------------------------------------------------------------------------------|
| 语法:      | [ 标号] CALL k                                                                                         |
| 操作数:     | $0 \leq k \leq 2047$                                                                                 |
| 操作:      | $(PC)+1 \rightarrow TOS$ ,<br>$k \rightarrow PC<10:0>$ ,<br>$(PCLATH<4:3>) \rightarrow PC<12:11:00>$ |
| 受影响的状态位: | 无                                                                                                    |
| 说明:      | 调用子程序。首先，将返回地址 $(PC + 1)$ 压入堆栈。将11位立即数地址装入PC位 $<10:0>$ 。将PCLATH的内容装入PC的高位。<br>CALL是一条双周期指令。          |

| CLRF     | 将f清零                                       |
|----------|--------------------------------------------|
| 语法:      | [标号] CLRF f                                |
| 操作数:     | $0 \leq f \leq 127$                        |
| 操作:      | $00h \rightarrow (f)$<br>$1 \rightarrow Z$ |
| 受影响的状态位: | Z                                          |
| 说明:      | 寄存器f的内容被清零，并且Z位被置1。                        |

| CLRW     | 将W清零                                       |
|----------|--------------------------------------------|
| 语法:      | [ 标号] CLRW                                 |
| 操作数:     | 无                                          |
| 操作:      | $00h \rightarrow (W)$<br>$1 \rightarrow Z$ |
| 受影响的状态位: | Z                                          |
| 说明:      | W寄存器被清零。全零标志位 (Z) 置1。                      |

| CLRWDTC  | 将看门狗定时器清零                                                                                                                       |
|----------|---------------------------------------------------------------------------------------------------------------------------------|
| 语法:      | [ 标号] CLRWDTC                                                                                                                   |
| 操作数:     | 无                                                                                                                               |
| 操作:      | $00h \rightarrow WDT$<br>$0 \rightarrow \overline{WDT}$ 预分频器,<br>$1 \rightarrow \overline{TO}$<br>$1 \rightarrow \overline{PD}$ |
| 受影响的状态位: | $\overline{TO}$ 和 $\overline{PD}$                                                                                               |
| 说明:      | CLRWDTC指令复位看门狗定时器以及WDT的预分频器。<br>状态位 $\overline{TO}$ 和 $\overline{PD}$ 置1。                                                       |

| COMF     | 对f取反                                     |
|----------|------------------------------------------|
| 语法:      | [ 标号] COMF f,d                           |
| 操作数:     | $0 \leq f \leq 127$<br>$d \in [0,1]$     |
| 操作:      | $(\bar{f}) \rightarrow (\text{目标寄存器})$   |
| 受影响的状态位: | Z                                        |
| 说明:      | 将寄存器f的内容取反。如果d为0，结果存放到W。如果d为1，结果存放回寄存器f。 |

| DECF     | f递减1                                         |
|----------|----------------------------------------------|
| 语法:      | [ 标号] DECF f,d                               |
| 操作数:     | $0 \leq f \leq 127$<br>$d \in [0,1]$         |
| 操作:      | $(f) - 1 \rightarrow (\text{目标寄存器})$         |
| 受影响的状态位: | Z                                            |
| 说明:      | 将寄存器f的内容递减1。如果d为0，结果存放到W寄存器。如果d为1，结果存放回f寄存器。 |



| <b>DECFSZ</b> | <b>f递减1, 为0则跳过</b>                                                                                |
|---------------|---------------------------------------------------------------------------------------------------|
| 语法:           | [ 标号] DECFSZ f,d                                                                                  |
| 操作数:          | $0 \leq f \leq 127$<br>$d \in [0,1]$                                                              |
| 操作:           | $(f) - 1 \rightarrow (\text{目标寄存器})$ ;<br>结果 = 0 则跳过                                              |
| 受影响的状态位:      | 无                                                                                                 |
| 说明:           | 将寄存器f的内容递减1。如果d为0, 结果存放到W寄存器。如果d为1, 结果存放回寄存器f。如果结果为1, 则执行下一条指令。如果结果为0, 则转而执行一条NOP指令, 使该指令成为双周期指令。 |

| <b>GOTO</b> | <b>无条件跳转</b>                                                        |
|-------------|---------------------------------------------------------------------|
| 语法:         | [ 标号] GOTO k                                                        |
| 操作数:        | $0 \leq k \leq 2047$                                                |
| 操作:         | $k \rightarrow PC<10:0>$<br>$PCLATH<4:3> \rightarrow PC<12:11:00>$  |
| 受影响的状态位:    | 无                                                                   |
| 说明:         | GOTO是无条件跳转指令。将11位立即数值装入PC位<10:0>。将PCLATH<4:3>的内容装入PC的高位。GOTO是双周期指令。 |

| <b>INCF</b> | <b>f递增1</b>                                    |
|-------------|------------------------------------------------|
| 语法:         | [ 标号] INCF f,d                                 |
| 操作数:        | $0 \leq f \leq 127$<br>$d \in [0,1]$           |
| 操作:         | $(f) + 1 \rightarrow (\text{目标寄存器})$           |
| 受影响的状态位:    | Z                                              |
| 说明:         | 将寄存器f的内容递增1。如果d为0, 结果存放到W寄存器。如果d为1, 结果存放回寄存器f。 |

| <b>INCFSZ</b> | <b>f递增1, 为0则跳过</b>                                                                                |
|---------------|---------------------------------------------------------------------------------------------------|
| 语法:           | [ 标号] INCFSZ f,d                                                                                  |
| 操作数:          | $0 \leq f \leq 127$<br>$d \in [0,1]$                                                              |
| 操作:           | $(f) + 1 \rightarrow (\text{目标寄存器})$ ;<br>结果 = 0 则跳过                                              |
| 受影响的状态位:      | 无                                                                                                 |
| 说明:           | 将寄存器f的内容递增1。如果d为0, 结果存放到W寄存器。如果d为1, 结果存放回寄存器f。如果结果为1, 则执行下一条指令。如果结果为0, 则转而执行一条NOP指令, 使该指令成为双周期指令。 |

| <b>IORLW</b> | <b>立即数与W作逻辑或运算</b>             |
|--------------|--------------------------------|
| 语法:          | [ 标号] IORLW k                  |
| 操作数:         | $0 \leq k \leq 255$            |
| 操作:          | $(W) .OR. k \rightarrow (W)$   |
| 受影响的状态位:     | Z                              |
| 说明:          | 将W寄存器的内容与8位立即数k进行或运算。结果存入W寄存器。 |

| <b>IORWF</b> | <b>W与f作逻辑或运算</b>                                           |
|--------------|------------------------------------------------------------|
| 语法:          | [ 标号] IORWF f,d                                            |
| 操作数:         | $0 \leq f \leq 127$<br>$d \in [0,1]$                       |
| 操作:          | $(W) .OR. (f) \rightarrow (\text{目标寄存器})$                  |
| 受影响的状态位:     | Z                                                          |
| 说明:          | 将W寄存器的内容与寄存器f的内容进行逻辑或运算。如果d为0, 结果存放到W寄存器。如果d为1, 结果存放回寄存器f。 |

| MOVF     | 传送f                                                                                                 |
|----------|-----------------------------------------------------------------------------------------------------|
| 语法:      | [ 标号]  MOVF  f,d                                                                                    |
| 操作数:     | 0 ≤ f ≤ 127<br>d ∈ [0,1]                                                                            |
| 操作:      | (f) → ( 目标寄存器 )                                                                                     |
| 受影响的状态位: | Z                                                                                                   |
| 说明:      | 根据d的状态, 将寄存器f的内容传送到目标寄存器。如果d = 0, 则目标寄存器为W。如果d = 1, 则目标寄存器为文件寄存器f本身。由于状态标志位Z会受影响, 因此d = 1用于测试文件寄存器。 |
| 指令字数:    | 1                                                                                                   |
| 指令周期数:   | 1                                                                                                   |
| 示例:      | MOVW  FSR, 0<br><br>执行指令后<br>W  =  FSR寄存器中的值<br>Z  =  1                                             |

| MOVLW    | 将立即数传送到W                               |
|----------|----------------------------------------|
| 语法:      | [ 标号]  MOVLW  k                        |
| 操作数:     | 0 ≤ k ≤ 255                            |
| 操作:      | k → (W)                                |
| 受影响的状态位: | 无                                      |
| 说明:      | 将8位立即数k装入W寄存器。其余无关位均汇编为0。              |
| 指令字数:    | 1                                      |
| 指令周期数:   | 1                                      |
| 示例:      | MOVLW  0x5A<br><br>执行指令后<br>W  =  0x5A |

| MOVWF    | 将W的内容传送到f                                                                                                             |
|----------|-----------------------------------------------------------------------------------------------------------------------|
| 语法:      | [ 标号]  MOVWF  f                                                                                                       |
| 操作数:     | 0 ≤ f ≤ 127                                                                                                           |
| 操作:      | (W) → (f)                                                                                                             |
| 受影响的状态位: | 无                                                                                                                     |
| 说明:      | 将W寄存器中的数据传送到寄存器f。                                                                                                     |
| 指令字数:    | 1                                                                                                                     |
| 指令周期数:   | 1                                                                                                                     |
| 示例:      | MOVW  OPTION<br>F<br><br>执行指令前<br>OPTION =  0xFF<br>W       =  0x4F<br><br>执行指令后<br>OPTION =  0x4F<br>W       =  0x4F |

| NOP      | 空操作        |
|----------|------------|
| 语法:      | [ 标号]  NOP |
| 操作数:     | 无          |
| 操作:      | 空操作        |
| 受影响的状态位: | 无          |
| 说明:      | 空操作。       |
| 指令字数:    | 1          |
| 指令周期数:   | 1          |
| 示例:      | NOP        |

**RETFIE**      从中断返回

|          |                                                                                 |
|----------|---------------------------------------------------------------------------------|
| 语法:      | [标号] RETFIE                                                                     |
| 操作数:     | 无                                                                               |
| 操作:      | TOS → PC,<br>1 → GIE                                                            |
| 受影响的状态位: | 无                                                                               |
| 说明:      | 从中断返回。执行出栈操作, 将栈顶 (TOS) 的内容装入PC。可通过将全局中断使能位 GIE (INTCON<7>) 置 1 使能中断。该指令是双周期指令。 |
| 指令字数:    | 1                                                                               |
| 指令周期数:   | 2                                                                               |
| 示例:      | RETFIE                                                                          |

中断后

```
PC = TOS
GIE = 1
```

**RETLW**      返回并将立即数传送到W

|          |                                                     |
|----------|-----------------------------------------------------|
| 语法:      | [标号] RETLW k                                        |
| 操作数:     | $0 \leq k \leq 255$                                 |
| 操作:      | $k \rightarrow (W)$ ;<br>TOS → PC                   |
| 受影响的状态位: | 无                                                   |
| 说明:      | 将 8 位立即数 k 装入 W 寄存器。将栈顶内容 (返回地址) 装入程序计数器。该指令是双周期指令。 |
| 指令字数:    | 1                                                   |
| 指令周期数:   | 2                                                   |
| 示例:      | CALL TABLE; W contains<br>;table offset<br>;value   |

GOTO DONE

TABLE

```
•
•
ADDWF PC; W = offset
RETLW k1 ; Begin table
RETLW k2 ;
•
•
•
RETLW kn ; End of table
```

DONE

执行指令前

W = 0x07

执行指令后

W = k8 的值

**RETURN**      从子程序返回

|          |                                                |
|----------|------------------------------------------------|
| 语法:      | [标号] RETURN                                    |
| 操作数:     | 无                                              |
| 操作:      | TOS → PC                                       |
| 受影响的状态位: | 无                                              |
| 说明:      | 从子程序返回。执行出栈操作, 将栈顶 (TOS) 的内容装入程序计数器。该指令是双周期指令。 |

RLF对f执行带进位的循环左移

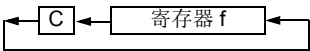
语法: [标号] RLF f,d

操作数:  $0 \leq f \leq 127$   
 $d \in [0,1]$

操作: 参见下面的说明

受影响的状态位: C

说明: 将寄存器f的内容连同进位标志位一起循环左移1位。如果d为0，结果存放到W寄存器。如果d为1，结果存放回f寄存器。



指令字数: 1

指令周期数: 1

示例: RLF REG1,0

执行指令前

|      |   |      |
|------|---|------|
| REG1 | = | 1110 |
| 0110 |   |      |
| C    | = | 0    |

执行指令后

|      |   |      |
|------|---|------|
| REG1 | = | 1110 |
| 0110 |   |      |
| W    | = | 1100 |
| 1100 |   |      |
| C    | = | 1    |

RRF对f执行带进位的循环右移

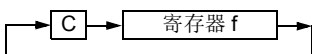
语法: [标号] RRF f,d

操作数:  $0 \leq f \leq 127$   
 $d \in [0,1]$

操作: 参见下面的说明

受影响的状态位: C

说明: 将寄存器f的内容连同进位标志位一起循环右移1位。如果d为0，结果存放到W寄存器。如果d为1，结果存放回f寄存器。



SLEEP进入睡眠模式

语法: [标号] SLEEP

操作数: 无

操作: 00h → WDT,  
0 → WDT 预分频器,  
1 →  $\overline{TO}$ ,  
0 → PD

受影响的状态位:  $\overline{TO}$ 和PD

说明: 掉电状态位PD清零。超时状态位TO置1。看门狗定时器及其预分频器被清零。振荡器停振，处理器进入睡眠模式。

SUBLW立即数减去W

语法: [标号] SUBLW k

操作数:  $0 \leq k \leq 255$

操作:  $k - (W) \rightarrow (W)$

受影响的状态位: C、DC和Z

说明: 将8位立即数k减去W寄存器（通过二进制补码方式进行运算）。结果存放到W寄存器。

| 结果     | 条件                   |
|--------|----------------------|
| C = 0  | $W > k$              |
| C = 1  | $W \leq k$           |
| DC = 0 | $W<3:0> > k<3:0>$    |
| DC = 1 | $W<3:0> \leq k<3:0>$ |

**SUBWF            f减去W**

语法:            [标号] SUBWF f,d

操作数:             $0 \leq f \leq 127$   
 $d \in [0,1]$

操作:             $(f) - (W) \rightarrow (\text{目标寄存器})$

受影响的状态位:    C、DC和Z

说明:            将寄存器f减去W寄存器的内容（通过二进制补码方式进行运算）。如果d为0，结果存放到W寄存器。如果d为1，结果存放回f寄存器。

|        |                                                  |
|--------|--------------------------------------------------|
| C = 0  | $W > f$                                          |
| C = 1  | $W \leq f$                                       |
| DC = 0 | $W\langle 3:0 \rangle > f\langle 3:0 \rangle$    |
| DC = 1 | $W\langle 3:0 \rangle \leq f\langle 3:0 \rangle$ |

**XORWF            W与f作逻辑异或运算**

语法:            [标号] XORWF f,d

操作数:             $0 \leq f \leq 127$   
 $d \in [0,1]$

操作:             $(W) .XOR. (f) \rightarrow (\text{目标寄存器})$

受影响的状态位:    Z

说明:            将W寄存器的内容与寄存器f的内容进行逻辑异或运算。如果d为0，结果存放到W寄存器。如果d为1，结果存放回f寄存器。

**SWAPF            将f中的两个半字节进行交换**

语法:            [标号] SWAPF f,d

操作数:             $0 \leq f \leq 127$   
 $d \in [0,1]$

操作:             $(f\langle 3:0 \rangle) \rightarrow (\text{目标寄存器}\langle 7:4 \rangle)$ ,  
 $(f\langle 7:4 \rangle) \rightarrow (\text{目标寄存器}\langle 3:0 \rangle)$

受影响的状态位:    无

说明:            将寄存器f的高半字节和低半字节交换。如果d为0，结果存放到W寄存器。如果d为1，结果存放回f寄存器。

**XORLW            立即数与W作逻辑异或运算**

语法:            [标号] XORLW k

操作数:             $0 \leq k \leq 255$

操作:             $(W) .XOR. k \rightarrow (W)$

受影响的状态位:    Z

说明:            将W寄存器的内容与8位立即数k进行异或运算。结果存放到W寄存器。

注:

## 30.0 开发支持

一系列软件及硬件开发工具对 PIC® 单片机（MCU）和 dsPIC® 数字信号控制器（DSC）提供支持：

- 集成开发环境
  - MPLAB® X IDE 软件
- 编译器 / 汇编器 / 链接器
  - MPLAB XC 编译器
  - MPASM™ 汇编器
  - MPLINK™ 目标链接器 / MPLIB™ 目标库管理器
  - 适用于各种器件系列的 MPLAB 汇编器 / 链接器 / 库管理器
- 模拟器
  - MPLAB X SIM 软件模拟器
- 仿真器
  - MPLAB REAL ICE™ 在线仿真器
- 在线调试器 / 编程器
  - MPLAB ICD 3
  - PICKit™ 3
- 器件编程器
  - MPLAB PM3 器件编程器
- 低成本演示 / 开发板、评估工具包及入门工具包
- 第三方开发工具

## 30.1 MPLAB X 集成开发环境软件

MPLAB X IDE 是适用于 Microchip 和第三方软硬件开发工具统一的通用图形用户界面，可以在 Windows®、Linux 和 Mac OS® X 上运行。MPLAB X IDE 是一款全新的 IDE，它基于 NetBeans IDE，包含许多免费的软件组件和插件，适用于高性能的应用程序开发和调试。通过这一无缝交互的用户界面，在不同工具之间的迁移以及从软件模拟器到硬件调试和编程工具的升级都变得极为简便。

MPLAB X IDE 具有完善的项目管理、可视化的调用图、可配置的观察窗口以及包含代码补全功能和上下文菜单的功能丰富编辑器，因此对于新用户来说非常灵活和友好。MPLAB X IDE 支持对多个项目使用多个工具和同时调试，因此也完全可以满足经验丰富用户的需求。

功能丰富的编辑器：

- 彩色高亮显示语法
- 智能代码补全功能，在输入代码时提供建议和提示
- 基于用户定义规则，代码自动格式化
- 即时解析

用户友好的可定制界面：

- 完全可定制界面：工具栏、工具栏图标、窗口和窗口放置等
- 调用图窗口

基于项目的工作空间：

- 多个项目
- 多个工具
- 多种配置
- 同时调试会话

文件历史和错误跟踪：

- 本地文件历史功能
- 内建对 Bugzilla 缺陷跟踪系统的支持

## 30.2 MPLAB XC 编译器

MPLAB XC编译器是适用于Microchip所有8位、16位和32位MCU以及DSC器件的完全ANSI C编译器。这些编译器提供强大的集成功能以及出色的代码优化功能，且易于使用。MPLAB XC编译器可在Windows、Linux或Mac OS X上运行。

为方便进行源代码级调试，编译器提供了已针对MPLAB X IDE优化的调试信息。

MPLAB XC编译器的免费版支持所有器件和命令，没有时间或存储容量限制，且为大多数应用程序提供了充分的代码优化。

MPLAB XC编译器包含汇编器、链接器和实用程序。汇编器生成可重定位目标文件，然后通过链接器将生成的可重定位目标文件与其他可重定位目标文件或归档文件归档或链接在一起，进而生成可执行文件。MPLAB XC编译器使用汇编器来生成目标文件。汇编器具有如下突出特性：

- 支持全部器件指令集
- 支持定点和浮点数据
- 命令行接口
- 丰富的伪指令集
- 灵活的宏语言
- 与MPLAB X IDE兼容

## 30.3 MPASM 汇编器

MPASM汇编器是全功能通用宏汇编器，适用于PIC10/12/16/18 MCU。

MPASM汇编器可生成用于MPLINK目标链接器的可重定位目标文件、Intel®标准HEX文件、详细描述存储器使用状况和符号参考的MAP文件、包含源代码行及生成机器码的绝对LST文件以及用于调试的COFF文件。

MPASM汇编器具有如下特性：

- 集成在MPLAB X IDE项目中
- 用户定义的宏可简化汇编代码
- 对多用途源文件进行条件汇编
- 允许完全控制汇编过程的指令

## 30.4 MPLINK 目标链接器 / MPLIB 目标库管理器

MPLINK目标链接器组合由MPASM汇编器生成的可重定位目标文件。通过使用链接器脚本中的伪指令，它还可链接预编译库中的可重定位目标文件。

MPLIB目标库管理器管理预编译代码库文件的创建和修改。当从源文件调用库中的一段子程序时，只有包含此子程序的模块被链接到应用程序。这样可使大型库在许多不同应用中被高效地利用。

目标链接器/库管理器具有如下特性：

- 高效地连接单个的库而不是许多小文件
- 通过将相关的模块组合在一起增强代码的可维护性
- 只要列出、替换、删除和抽取模块，便可灵活地创建库

## 30.5 适用于各种器件系列的 MPLAB 汇编器、链接器和库管理器

MPLAB汇编器为PIC24和PIC32 MCU以及dsPIC DSC器件从符号汇编语言生成可重定位机器码。MPLAB XC编译器使用该汇编器生成目标文件。汇编器产生可重定位目标文件之后，可将这些目标文件存档，或其他可重定位目标文件和存档链接以生成可执行文件。该汇编器有如下显著特性：

- 支持整个器件指令集
- 支持定点和浮点数据
- 命令行接口
- 丰富的指令集
- 与MPLAB X IDE兼容



## 30.6 MPLAB X SIM 软件模拟器

MPLAB X SIM 软件模拟器通过在指令级对 PIC MCU 和 dsPIC DSC 进行模拟，可在 PC 主机环境下进行代码开发。对于任何给定的指令，都可以对数据区进行检查或修改，并通过一个全面的激励控制器来施加激励。可以将各寄存器记录在文件中，以便进行进一步的运行时分析。跟踪缓冲区和逻辑分析器的显示使软件模拟器还能记录和跟踪程序的执行、I/O 的动作、大部分的外设及内部寄存器。

MPLAB X SIM 软件模拟器完全支持使用 MPLAB XC 编译器以及 MPASM 和 MPLAB 汇编器的符号调试。该软件模拟器可用于在硬件实验室环境外灵活地开发和调试代码，是一款完美且经济的软件开发工具。

## 30.7 MPLAB REAL ICE 在线仿真器系统

MPLAB REAL ICE 在线仿真器系统是 Microchip 针对其闪存 DSC 和 MCU 器件推出的新一代高速仿真器。结合 MPLAB X IDE 易于使用且功能强大的图形用户界面，该仿真器可对所有 8 位、16 位和 32 位 MCU 及 DSC 器件进行调试和编程。

该仿真器通过高速 USB 2.0 接口与设计工程师的 PC 相连，并利用与在线调试器系统兼容的连接器（RJ-11）或新型抗噪声、高速低压差分信号（LVDS）互连电缆（CAT5）与目标板相连。

可通过 MPLAB X IDE 下载将来版本的固件，对该仿真器进行现场升级。在同类仿真器中，MPLAB REAL ICE 的优势十分明显：全速仿真、运行时变量观察、跟踪分析、复杂断点、逻辑探针、耐用的探针接口及较长（长达 3 米）的互连电缆。

## 30.8 MPLAB ICD 3 在线调试器系统

MPLAB ICD 3 在线调试器系统是 Microchip 成本效益最高的高速硬件调试器 / 编程器，适用于 Microchip 的闪存 DSC 和 MCU 器件。结合 MPLAB X IDE 功能强大但易于使用的图形用户界面，该调试器可对 PIC 闪存单片机和 dsPIC DSC 进行调试和编程。

MPLAB ICD 3 在线调试器通过高速 USB 2.0 接口与设计工程师的 PC 相连，并利用与 MPLAB ICD 2 或 MPLAB REAL ICE 系统兼容的连接器（RJ-11）与目标板相连。MPLAB ICD 3 支持所有 MPLAB ICD 2 连接器。

## 30.9 PICKit 3 在线调试器 / 编程器

结合 MPLAB X IDE 功能强大的图形用户界面，MPLAB PICKit 3 可对 PIC 闪存单片机和 dsPIC 数字信号控制器进行调试和编程，且价位较低。MPLAB PICKit 3 通过全速 USB 接口与设计工程师的 PC 相连，并利用 Microchip 调试连接器（RJ-11）（与 MPLAB ICD 3 和 MPLAB REAL ICE 兼容）与目标板相连。连接器使用两个器件 I/O 引脚和复位线来实现在线调试和在线串行编程（In-Circuit Serial Programming™，ICSP™）。

PICKit 3 Debug Express 包括 PICKit 3、演示板和单片机、连接电缆和光盘（内含用户指南、课程、教程、编译器和 MPLAB IDE 软件）。

## 30.10 MPLAB PM3 器件编程器

MPLAB PM3 器件编程器是一款符合 CE 规范的通用器件编程器，在 VDDMIN 和 VDDMAX 点对其可编程电压进行校验以确保可靠性最高。它有一个用来显示菜单和错误消息的大 LCD 显示器（128 x 64），以及一个支持各种封装类型的可拆卸模块化插槽装置。编程器标准配置中带有一根 ICSP 电缆。在单机模式下，MPLAB PM3 器件编程器不必与 PC 相连即可对 PIC MCU 和 dsPIC DSC 器件进行读取、校验和编程。在该模式下它还可设置代码保护。MPLAB PM3 通过 RS-232 或 USB 电缆连接到 PC 主机上。MPLAB PM3 具备高速通信能力以及优化算法，可对具有大存储器的器件进行快速编程。它还包含了 MMC 卡，用于文件存储及数据应用。

## 30.11 演示 / 开发板、评估工具包及入门工具包

有许多演示、开发和评估板可用于各种 PIC MCU 和 dsPIC DSC，实现对全功能系统的快速应用开发。大多数的演示、开发和评估板都有实验布线区，供用户添加定制电路；还有应用固件和源代码，用于检查和修改。

这些板支持多种功能部件，包括 LED、温度传感器、开关、扬声器、RS-232 接口、LCD 显示器、电位计和附加 EEPROM 存储器。

演示和开发板可用于教学环境，在实验布线区设计定制电路，从而掌握各种单片机应用。

除了 PICDEM™ 和 dsPICDEM™ 演示 / 开发板系列电路外，Microchip 还有一系列评估工具包和演示软件，适用于模拟滤波器设计、KEELOQ® 数据安全产品 IC、CAN、IrDA®、PowerSmart 电池管理、SEEVAL® 评估系统、 $\Sigma$ - $\Delta$  ADC、流速传感器，等等。

同时还提供入门工具包，其中包含体验指定器件功能所需的所有软硬件。通常提供单个应用以及调试功能，都包含在一块电路板上。

有关演示、开发和评估工具包的完整列表，请访问 Microchip 网站 ([www.microchip.com](http://www.microchip.com))。

## 30.12 第三方开发工具

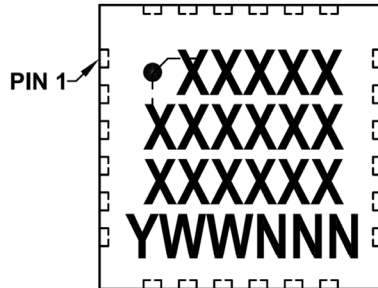
Microchip 还提供一些来自第三方供应商的优秀开发工具。这些工具均经过精心挑选，功能独特，物有所值。

- SoftLog 和 CCS 等公司提供的器件编程器和量产编程器
- Gimpel 和 Trace Systems 等公司提供的软件工具
- Saleae 和 Total Phase 等公司提供的协议分析器
- MikroElektronika、Digilent® 和 Olimex 等公司提供的演示板
- EZ Web Lynx、WIZnet 和 IPLogika® 等公司提供的嵌入式以太网解决方案

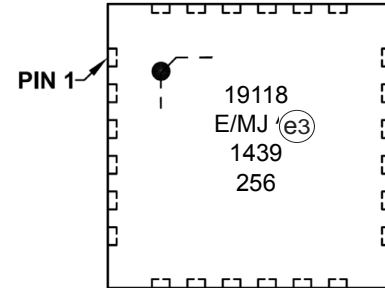
## 31.0 封装信息

### 31.1 封装标识信息

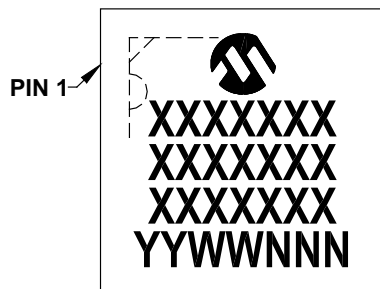
24 引脚 QFN (4x4x0.9 mm) (仅 MCP19118)



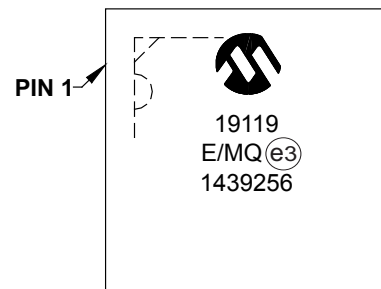
示例



28 引脚 QFN (5x5x0.9 mm) (仅 MCP19119)



示例



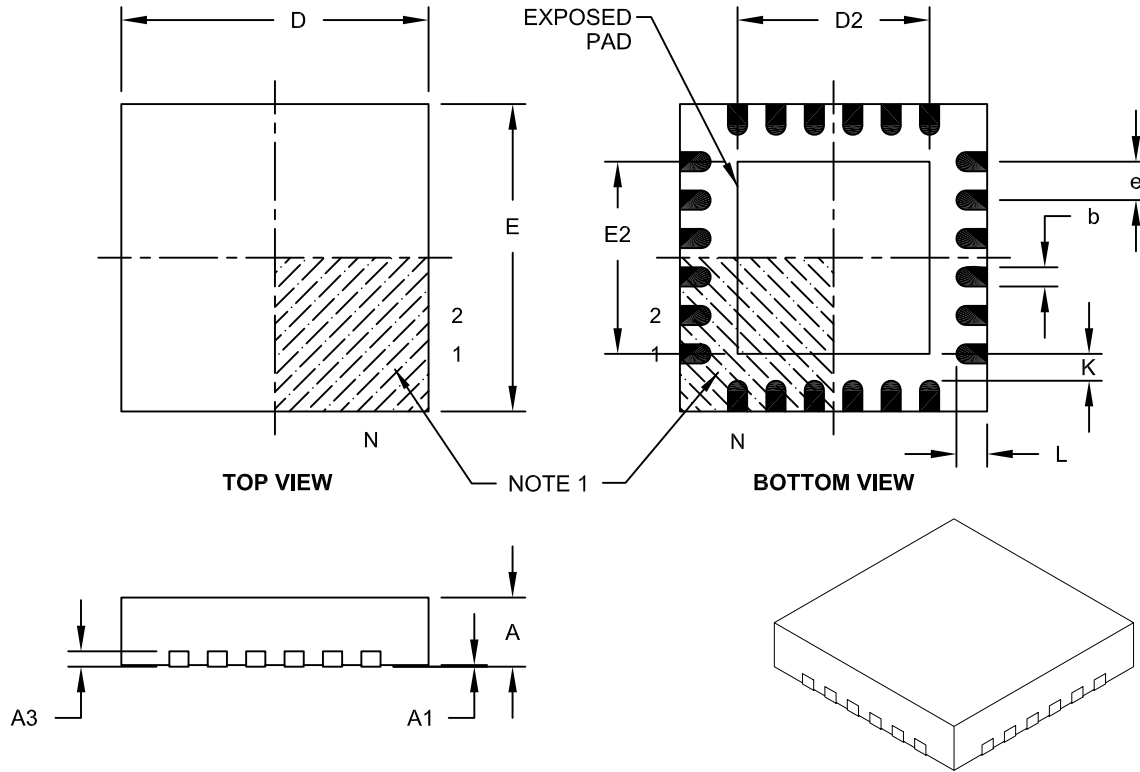
|     |        |                                      |
|-----|--------|--------------------------------------|
| 图注: | XX...X | 客户指定信息                               |
|     | Y      | 年份代码 (日历年的最后一位数字)                    |
|     | YY     | 年份代码 (日历年的最后两位数字)                    |
|     | WW     | 星期代码 (一月一日的星期代码为“01”)                |
|     | NNN    | 以字母数字排序的追踪代码                         |
|     | (e3)   | 雾锡 (Matte Tin, Sn) 的 JEDEC 无铅标志      |
|     | *      | 表示无铅封装。JEDEC 无铅标志 (e3) 标示于此种封装的外包装上。 |

注: Microchip 部件编号如果无法在同一行内完整标注, 将换行标出, 因此会限制表示客户指定信息的字符数。

# MCP19118/19

## 24引脚塑封正方扁平无脚封装（MJ）——主体4x4x0.9 mm [QFN]

注： 最新封装图请至<http://www.microchip.com/packaging>查看Microchip封装规范。



| Units                  |    | MILLIMETERS |      |      |
|------------------------|----|-------------|------|------|
| Dimension Limits       |    | MIN         | NOM  | MAX  |
| Number of Pins         | N  | 24          |      |      |
| Pitch                  | e  | 0.50 BSC    |      |      |
| Overall Height         | A  | 0.80        | 0.85 | 0.90 |
| Standoff               | A1 | 0.00        | 0.02 | 0.05 |
| Contact Thickness      | A3 | 0.20 REF    |      |      |
| Overall Width          | E  | 4.00 BSC    |      |      |
| Exposed Pad Width      | E2 | 2.40        | 2.50 | 2.60 |
| Overall Length         | D  | 4.00 BSC    |      |      |
| Exposed Pad Length     | D2 | 2.40        | 2.50 | 2.60 |
| Contact Width          | b  | 0.20        | 0.25 | 0.30 |
| Contact Length         | L  | 0.30        | 0.40 | 0.50 |
| Contact-to-Exposed Pad | K  | 0.20        | -    | -    |

### Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- Package is saw singulated.
- Dimensioning and tolerancing per ASME Y14.5M.

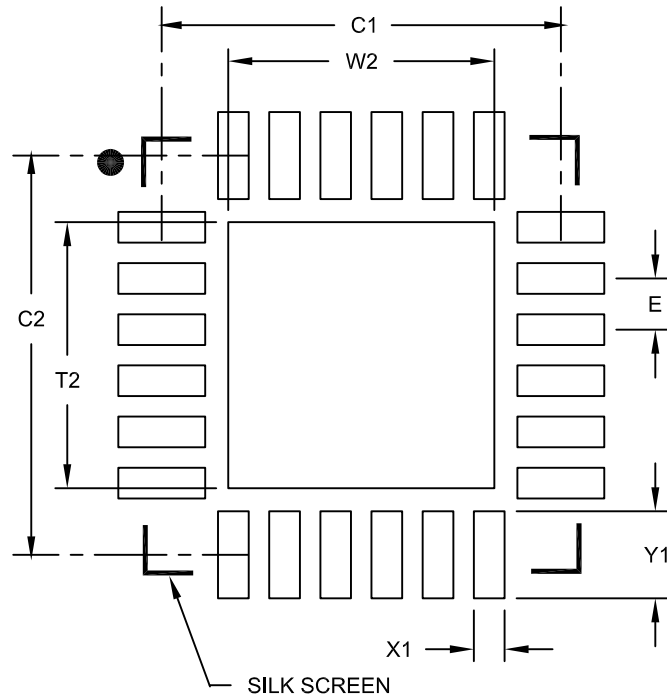
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-143A

## 24引脚塑封正方扁平无脚封装（MJ）—— 主体4x4 mm [QFN]

注： 最新封装图请至<http://www.microchip.com/packaging>查看Microchip封装规范。



RECOMMENDED LAND PATTERN

| Dimension Limits           | Units | MILLIMETERS |      |      |
|----------------------------|-------|-------------|------|------|
|                            |       | MIN         | NOM  | MAX  |
| Contact Pitch              | E     | 0.50 BSC    |      |      |
| Optional Center Pad Width  | W2    |             |      | 2.60 |
| Optional Center Pad Length | T2    |             |      | 2.60 |
| Contact Pad Spacing        | C1    |             | 3.90 |      |
| Contact Pad Spacing        | C2    |             | 3.90 |      |
| Contact Pad Width          | X1    |             |      | 0.30 |
| Contact Pad Length         | Y1    |             |      | 0.85 |

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

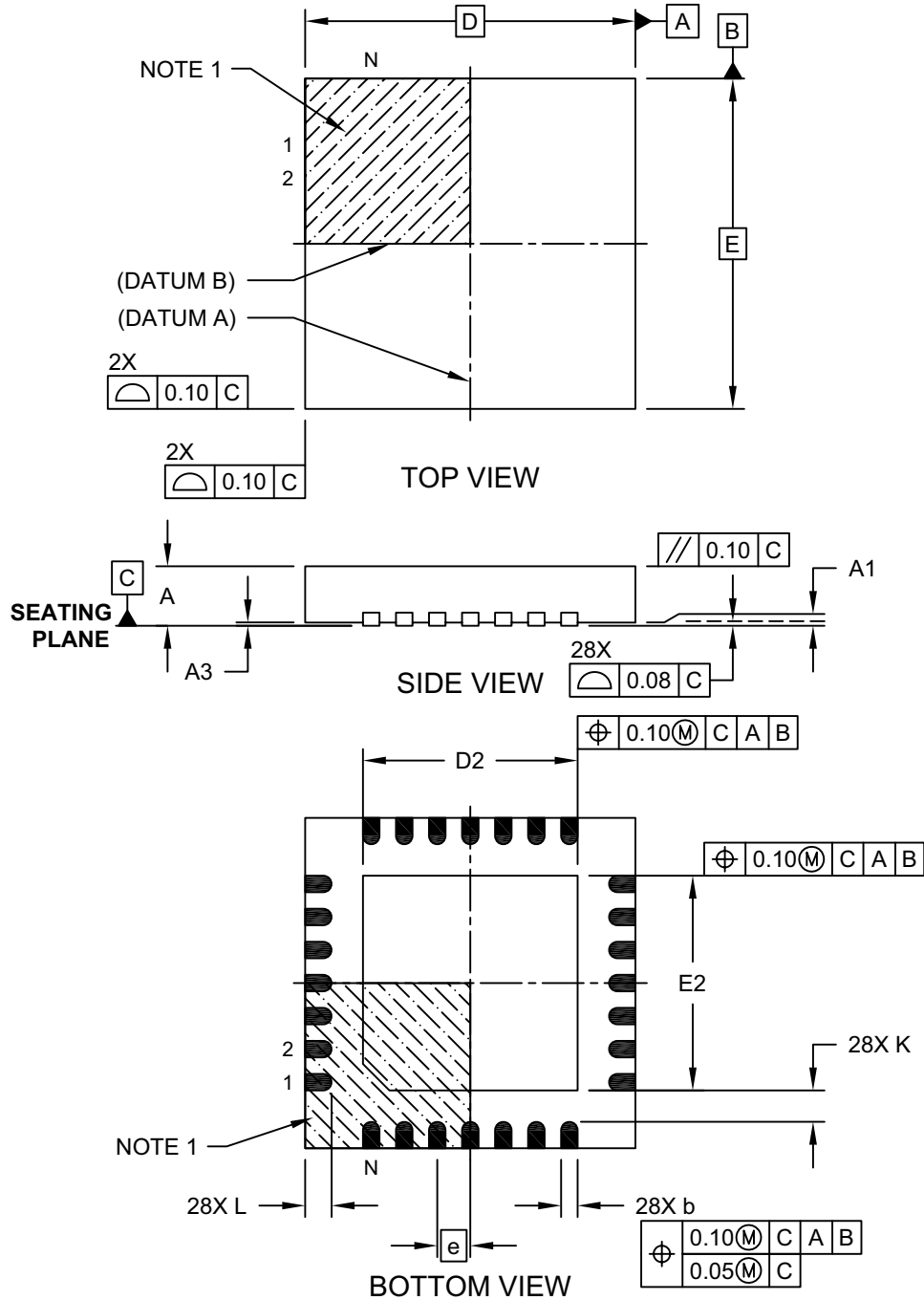
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2143B

# MCP19118/19

## 28引脚塑封正方扁平无脚封装（MQ）—— 主体5x5x0.9 mm [QFN或VQFN]

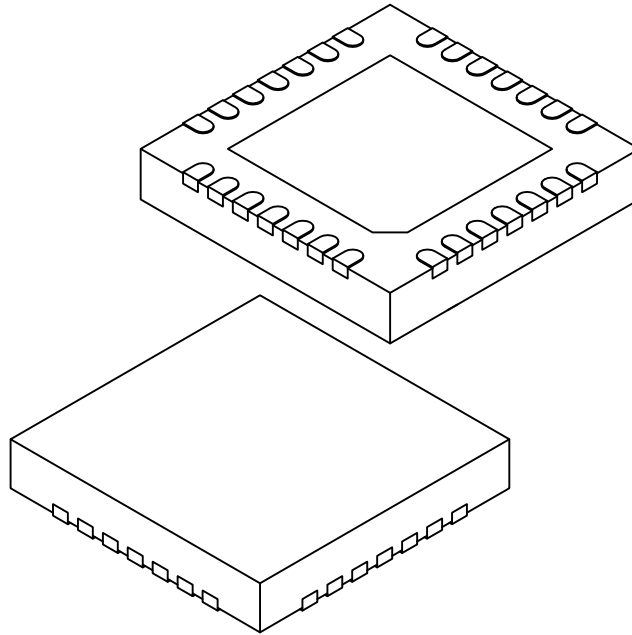
注： 最新封装图请至<http://www.microchip.com/packaging>查看Microchip封装规范。



Microchip Technology Drawing C04-140C Sheet 1 of 2

## 28 引脚塑封正方扁平无脚封装（MQY）—— 主体 5x5x0.9 mm [QFN 或 VQFN]

注： 最新封装图请至<http://www.microchip.com/packaging>查看Microchip封装规范。



| Units                  |    | MILLIMETERS |      |      |
|------------------------|----|-------------|------|------|
| Dimension Limits       |    | MIN         | NOM  | MAX  |
| Number of Pins         | N  | 28          |      |      |
| Pitch                  | e  | 0.50 BSC    |      |      |
| Overall Height         | A  | 0.80        | 0.90 | 1.00 |
| Standoff               | A1 | 0.00        | 0.02 | 0.05 |
| Contact Thickness      | A3 | 0.20 REF    |      |      |
| Overall Width          | E  | 5.00 BSC    |      |      |
| Exposed Pad Width      | E2 | 3.15        | 3.25 | 3.35 |
| Overall Length         | D  | 5.00 BSC    |      |      |
| Exposed Pad Length     | D2 | 3.15        | 3.25 | 3.35 |
| Contact Width          | b  | 0.18        | 0.25 | 0.30 |
| Contact Length         | L  | 0.35        | 0.40 | 0.45 |
| Contact-to-Exposed Pad | K  | 0.20        | -    | -    |

### Notes:

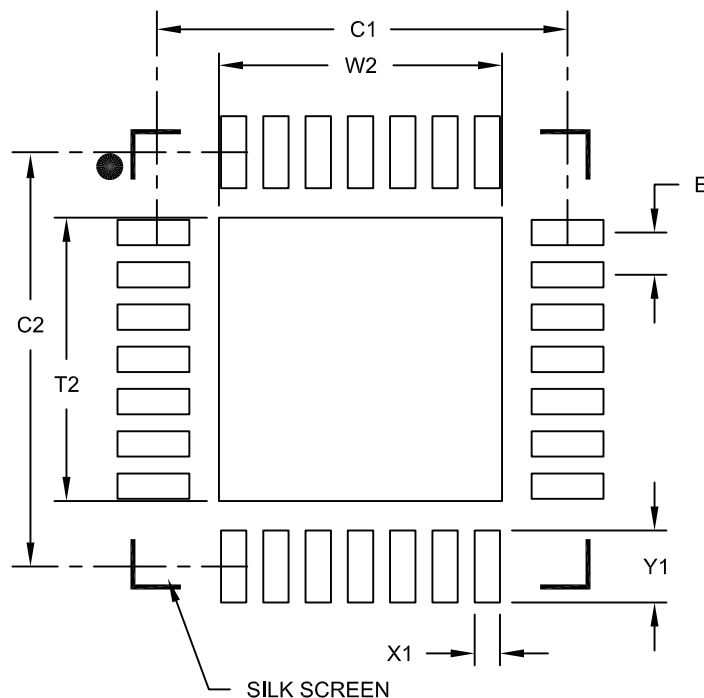
- Pin 1 visual index feature may vary, but must be located within the hatched area.
- Package is saw singulated.
- Dimensioning and tolerancing per ASME Y14.5M.  
BSC: Basic Dimension. Theoretically exact value shown without tolerances.  
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-140C Sheet 2 of 2

# MCP19118/19

**28引脚塑封正方扁平无脚封装（MQ）——主体5x5 mm [QFN]焊盘布局，触点长度0.55 mm**

注： 最新封装图请至<http://www.microchip.com/packaging>查看Microchip封装规范。



RECOMMENDED LAND PATTERN

| Units                      |    | MILLIMETERS |      |      |
|----------------------------|----|-------------|------|------|
| Dimension Limits           |    | MIN         | NOM  | MAX  |
| Contact Pitch              | E  | 0.50 BSC    |      |      |
| Optional Center Pad Width  | W2 |             |      | 3.35 |
| Optional Center Pad Length | T2 |             |      | 3.35 |
| Contact Pad Spacing        | C1 |             | 4.90 |      |
| Contact Pad Spacing        | C2 |             | 4.90 |      |
| Contact Pad Width (X28)    | X1 |             |      | 0.30 |
| Contact Pad Length (X28)   | Y1 |             |      | 0.85 |

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing C04-2140A



## 附录A： 版本历史

### 版本A（2014年10月）

- 本文档的初始版本。

注:

## 索引

## A

|                              |          |
|------------------------------|----------|
| A/D                          |          |
| 规范                           | 3, 5, 33 |
| A/D 转换                       | 127      |
| 时序                           | 34, 35   |
| 要求                           | 34       |
| ACKSTAT                      | 172      |
| ACKSTAT 状态标志                 | 172      |
| ADC                          | 125      |
| 采集要求                         | 131      |
| 操作                           | 128      |
| 端口配置                         | 126      |
| 寄存器定义                        | 129      |
| 计算采集事件                       | 131      |
| 框图                           | 125      |
| 内部采样开关 (R <sub>ss</sub> ) 阻抗 | 131      |
| 配置                           | 126      |
| 配置中断                         | 128      |
| 特殊事件触发器                      | 128      |
| 通道选择                         | 126      |
| 相关的寄存器                       | 133      |
| 信号源阻抗                        | 131      |
| 休眠期间的工作                      | 128      |
| 中断                           | 127      |
| 转换步骤                         | 128      |
| 转换时钟                         | 126      |
| ADCON0 寄存器                   | 129      |
| ADCON1 寄存器                   | 130      |
| ADRESH 寄存器 (ADFM = 0)        | 130      |
| ADRESL 寄存器 (ADFM = 0)        | 130      |
| ANSELA 寄存器                   | 115      |
| ANSELB 寄存器                   | 118      |
| APFCON 寄存器                   | 112      |

## B

|           |          |
|-----------|----------|
| BF        | 172, 174 |
| BF 状态标志   | 172, 174 |
| 版本历史      | 213      |
| 备用引脚功能    | 112      |
| 编程, 器件指令  | 193      |
| 变更通知客户服务  | 221      |
| 补偿        | 18       |
| 补偿设置      | 43       |
| 捕捉/比较/PWM | 143, 145 |

## C

|                     |     |
|---------------------|-----|
| C 编译器               |     |
| MPLAB C18           | 204 |
| 操作码字段说明             | 193 |
| 产品标识体系              | 223 |
| 程序存储器               | 69  |
| 映射和堆栈 (MCP19118/19) | 69  |
| 程序存储器保护             | 82  |
| 存储器构成               | 69  |
| 程序                  | 69  |
| 数据                  | 70  |

## D

|                             |     |
|-----------------------------|-----|
| 代码示例                        |     |
| A/D 转换                      | 128 |
| 初始化 PORTA                   | 111 |
| 将 STATUS 和 W 寄存器的值保存在 RAM 中 | 100 |
| 将预分频器分配到 WDT                | 136 |
| 将预分频器分配给 Timer0             | 136 |

|                         |            |
|-------------------------|------------|
| 单位增益缓冲器                 | 58         |
| 电流                      |            |
| 测量控制                    | 51         |
| 电流检测                    | 18, 40, 41 |
| 电平变化中断                  | 121        |
| 寄存器                     | 122        |
| 清零中断标志                  | 121        |
| 使能模块                    | 121        |
| 相关的寄存器                  | 122        |
| 休眠期间的工作                 | 121        |
| 引脚配置                    | 121        |
| 电气特性                    | 23, 24     |
| 典型性能曲线                  | 53         |
| 典型应用电路                  | 9          |
| 掉电模式 (休眠)               | 101        |
| 相关的寄存器                  | 102        |
| 定时器                     |            |
| Timer2/4/6              |            |
| TXCON                   | 141        |
| Timer1                  |            |
| T1CON                   | 138        |
| 定时器要求                   |            |
| 复位、看门狗定时器、振荡器起振定时器和上电延时 | 32         |
| 读-修改-写操作                | 193        |
| 读者反馈表                   | 222        |
| 堆栈                      | 78         |
| 多相系统                    | 22         |

## E

|                           |    |
|---------------------------|----|
| ECCP/CCP. 请参见增强型捕捉/比较/PWM |    |
| 二极管仿真模式                   | 49 |

## F

|        |     |
|--------|-----|
| 封装     | 207 |
| 标识     | 207 |
| 规范     | 208 |
| 复位     | 85  |
| 确定原因   | 91  |
| 相关的寄存器 | 92  |

## G

|       |     |
|-------|-----|
| 功能    |     |
| 其他    | 21  |
| 固件指令  | 193 |
| 过流    | 39  |
| 过压加速器 | 49  |

## H

|           |     |
|-----------|-----|
| 汇编器       |     |
| MPASM 汇编器 | 204 |

## I

|                                  |     |
|----------------------------------|-----|
| I/O                              |     |
| 端口                               | 111 |
| I <sup>2</sup> C 模式 (MSSP)       |     |
| 不同 BRG 值下的 I <sup>2</sup> C 时钟速率 | 184 |
| 操作                               | 150 |
| 从模式                              |     |
| 10 位地址接收                         | 163 |
| 操作                               | 153 |
| 读写位信息 (R/W 位)                    | 153 |
| 多主模式                             | 177 |
| 多主器件通信、总线冲突和仲裁                   | 177 |
| 复位的影响                            | 177 |
| 停止条件时序                           | 176 |

|                                   |          |
|-----------------------------------|----------|
| 相关的寄存器 .....                      | 183      |
| 休眠模式下的操作 .....                    | 177      |
| 应答序列时序 .....                      | 176      |
| 主模式 .....                         | 169      |
| 操作 .....                          | 169      |
| 发送 .....                          | 172      |
| 接收 .....                          | 174      |
| 启动条件时序 .....                      | 170, 171 |
| 时钟仲裁 .....                        | 169      |
| 总线冲突 .....                        |          |
| 重复启动条件期间 .....                    | 181      |
| 启动条件期间 .....                      | 178      |
| 停止条件期间 .....                      | 182      |
| I <sup>2</sup> C 模式 (MSSPx) ..... |          |
| 从模式 .....                         |          |
| SSPMASKx 寄存器 .....                | 168      |
| 发送 .....                          | 159      |
| 广播呼叫地址支持 .....                    | 168      |
| 时钟同步 .....                        | 167      |
| 总线冲突 .....                        | 159      |
| 概述 .....                          | 148      |
| 应答序列 .....                        | 152      |

## J

### 寄存器

|                                        |        |
|----------------------------------------|--------|
| ABECON (模拟模块使能控制) .....                | 52     |
| ADCON0 (ADC 控制寄存器 0) .....             | 129    |
| ADCON1 (ADC 控制寄存器 1) .....             | 130    |
| ADRESH (ADC 结果寄存器的高字节, ADFM = 0) ..... | 130    |
| ADRESL (ADC 结果寄存器的低字节, ADFM = 0) ..... | 130    |
| ANSELA (模拟选择 GPA) .....                | 115    |
| ANSELB (模拟选择 GPB) .....                | 118    |
| APFCON (备用引脚功能控制) .....                | 112    |
| ATSTCON (模拟基准测试控制) .....               | 57     |
| BUFFCON (单位增益缓冲器控制) .....              | 58     |
| CALWD1 (校准字 1) .....                   | 59     |
| CALWD2 (校准字 2) .....                   | 60     |
| CALWD3 (校准字 3) .....                   | 61     |
| CALWD4 (校准字 4) .....                   | 62     |
| CALWD5 (校准字 5) .....                   | 62     |
| CALWD6 (校准字 6) .....                   | 63     |
| CALWD7 (校准字 7) .....                   | 63     |
| CALWD8 (校准字 8) .....                   | 64     |
| CALWD9 (校准字 9) .....                   | 65     |
| CALWD10 (校准字 10) .....                 | 65     |
| CALWD11 (校准字 11) .....                 | 66     |
| CALWD12 (校准字 12) .....                 | 66     |
| CMPZCON (补偿设置控制) .....                 | 43     |
| CONFIG (配置字) .....                     | 81     |
| CSDGCON (零电流控制电压) .....                | 41     |
| CSGSCON (电流检测交流增益控制) .....             | 40     |
| DEADCON (驱动器死区控制) .....                | 46     |
| INTCON (中断控制) .....                    | 95     |
| IOCA (电平变化中断 PORTGPA) .....            | 122    |
| IOCB (电平变化中断 PORTGPB) .....            | 122    |
| LPCRCON (斜率补偿斜坡控制) .....               | 44     |
| OCCON (输出过流控制) .....                   | 39     |
| OOVCON (输出过压检测电平控制) .....              | 48     |
| OPTION_REG (选项) .....                  | 77     |
| OSCTUNE (振荡器调节) .....                  | 83     |
| OVCCON (输出电压设定值粗略控制) .....             | 47     |
| OVFCON (输出电压设定值精细控制) .....             | 47     |
| OUVCON (输出欠压检测电平控制) .....              | 48     |
| PCON (电源控制) .....                      | 87, 92 |

|                                                 |                |
|-------------------------------------------------|----------------|
| PE1 (模拟外设使能 1 控制) .....                         | 50             |
| PIE1 (外设中断允许 1) .....                           | 96             |
| PIE2 (外设中断允许 2) .....                           | 97             |
| PIR1 (外设中断标志) .....                             | 98             |
| PIR2 (外设中断标志) .....                             | 99             |
| PMADRL (程序存储器地址) .....                          | 106            |
| PMCON1 (程序存储器控制) .....                          | 107            |
| PMDATH (程序存储器数据) .....                          | 106            |
| PMDATL (程序存储器数据) .....                          | 106            |
| PMDRH (程序存储器地址) .....                           | 107            |
| PORTGPA .....                                   | 113            |
| PORTGPB .....                                   | 117            |
| RELEFF (相对效率测量) .....                           | 67             |
| SLVGNCON (主器件误差信号输入增益控制) .....                  | 45             |
| SSPADD (MSSP 地址和波特率, I <sup>2</sup> C 模式) ..... | 189, 190       |
| SSPCON1 (MSSPx 控制 1) .....                      | 186            |
| SSPCON1 (SSP 控制) .....                          | 186            |
| SSPCON2 (SSP 控制 2) .....                        | 187            |
| SSPCON3 (SSP 控制 3) .....                        | 188            |
| SSPMSK (SSP 掩码) .....                           | 189            |
| SSPMSK2 (SSP 掩码) .....                          | 190            |
| SSPSTAT (SSP 状态) .....                          | 185            |
| STATUS .....                                    | 71             |
| T1CON (Timer1 控制) .....                         | 138            |
| TRISA (三态 PORTA) .....                          | 114            |
| TRISGPB (PORTGPB 三态) .....                      | 117            |
| TRXCON .....                                    | 141            |
| VINLVL (输入欠压锁定控制) .....                         | 37             |
| WPUGPA (弱上拉 PORTGPA) .....                      | 114            |
| WPUGPB (弱上拉 PORTGPB) .....                      | 118            |
| VZCCON (零电流控制电压) .....                          | 42             |
| 复位值 .....                                       | 89             |
| 特殊寄存器汇总 .....                                   | 73, 74, 75, 76 |
| 计算 GOTO .....                                   | 78             |
| 计算函数调用 .....                                    | 78             |
| 基准测试 .....                                      |                |
| 模拟基准测试控制 .....                                  | 57             |
| 系统 .....                                        | 57             |
| 间接寻址 .....                                      | 78             |
| 交流特性 .....                                      | 30             |
| 校准字 .....                                       |                |
| 相关的寄存器 .....                                    | 84             |
| 绝对最大值 .....                                     | 23             |

## K

|                                   |         |
|-----------------------------------|---------|
| 开发支持 .....                        | 203     |
| 开关频率 .....                        | 18      |
| 看门狗定时器 (WDT) .....                | 87, 103 |
| 编程注意事项 .....                      | 103     |
| 操作 .....                          | 103     |
| 看门狗定时器的配置字 .....                  | 104     |
| 相关的寄存器 .....                      | 104     |
| 周期 .....                          | 103     |
| 勘误表 .....                         | 7       |
| 客户通知服务 .....                      | 221     |
| 客户支持 .....                        | 221     |
| 框图 .....                          |         |
| ADC .....                         | 125     |
| ADC 传递函数 .....                    | 132     |
| MCLR 电路 .....                     | 86      |
| MCP19118/19 同步降压框图 .....          | 10      |
| MSSP (I <sup>2</sup> C 从模式) ..... | 148     |
| MSSP (I <sup>2</sup> C 主模式) ..... | 147     |
| Timer0 .....                      | 135     |

|                                   |                            |                            |          |
|-----------------------------------|----------------------------|----------------------------|----------|
| Timer2.....                       | 140                        | PMCON1 寄存器.....            | 105, 107 |
| Timer1.....                       | 137                        | PMCON2 寄存器.....            | 105      |
| 简化的 PWM.....                      | 144                        | PMDATH 寄存器.....            | 106      |
| 看门狗定时器.....                       | 103                        | PMDATL 寄存器.....            | 106      |
| 模拟输入模型.....                       | 132                        | PMDRH 寄存器.....             | 107      |
| 片上复位电路.....                       | 85                         | PORTB.....                 |          |
| 通用 I/O 端口.....                    | 111                        | 引脚的其他功能.....               |          |
| 中断逻辑.....                         | 94                         | 弱上拉.....                   | 117      |
| <b>L</b> .....                    |                            | 引脚描述和框图.....               | 119      |
| 零电流电压.....                        | 42                         | PORTGPA.....               | 112, 121 |
| <b>M</b> .....                    |                            | ANSELA 寄存器.....            | 113      |
| MCLR.....                         | 86                         | 电平变化中断.....                | 112      |
| 内部.....                           | 86                         | 功能和输出优先级.....              | 113      |
| Microchip 因特网网站.....              | 221                        | 弱上拉.....                   | 112      |
| MOSFET.....                       | 15, 16, 17, 46, 49, 57, 67 | 相关的寄存器.....                | 115      |
| 驱动器死区.....                        | 17                         | PORTGPA 寄存器.....           | 112      |
| MOSFET 驱动器.....                   |                            | PORTGPB.....               | 116, 121 |
| 可编程死区.....                        | 46                         | ANSELB 寄存器.....            | 116      |
| 死区.....                           | 49                         | P1B/P1C/P1D。捕捉/比较/PWM..... | 116      |
| MPLAB ASM30 汇编器、链接器和库管理器.....     | 204                        | 电平变化中断.....                | 116      |
| MPLAB PM3 器件编程器.....              | 205                        | 功能和输出优先级.....              | 116      |
| MPLAB REAL ICE 在线仿真器系统.....       | 205                        | 弱上拉.....                   | 116      |
| MPLAB 集成开发环境软件.....               | 203                        | 相关的寄存器.....                | 119      |
| MPLINK 目标链接器/MPLIB 目标库管理器.....    | 204                        | PORTGPB 寄存器.....           | 116, 117 |
| MSSP.....                         | 147                        | <b>Q</b> .....             |          |
| I <sup>2</sup> C 从模式工作原理.....     | 153                        | 启动顺序.....                  | 87       |
| I <sup>2</sup> C 模式.....          | 148                        | 器件.....                    |          |
| I <sup>2</sup> C 模式工作原理.....      | 150                        | 配置.....                    | 37, 81   |
| I <sup>2</sup> C 主模式.....         | 169                        | ID 存储单元.....               | 82       |
| I <sup>2</sup> C 总线术语.....        | 151                        | 代码保护.....                  | 82       |
| 波特率发生器.....                       | 184                        | 配置字寄存器.....                | 81       |
| 模块概述.....                         | 147                        | 写保护.....                   | 82       |
| 时钟延长.....                         | 150                        | 器件概述.....                  | 9        |
| 仲裁.....                           | 150                        | 器件校准.....                  | 59       |
| 脉冲宽度调制.....                       | 33                         | 校准字 1.....                 | 59       |
| 标准模式.....                         | 143                        | 校准字 2.....                 | 60       |
| 独立模式.....                         | 143                        | 校准字 3.....                 | 61       |
| 开关频率同步模式.....                     | 143                        | 校准字 4.....                 | 62       |
| 模块.....                           | 143                        | 校准字 5.....                 | 62       |
| 相关的寄存器.....                       | 145                        | 校准字 6.....                 | 63       |
| 休眠期间的工作.....                      | 145                        | 校准字 7.....                 | 63       |
| 占空比.....                          | 145                        | 校准字 8.....                 | 64       |
| 周期.....                           | 144                        | 校准字 9.....                 | 65       |
| 模拟模块使能控制.....                     | 51                         | 校准字 10.....                | 65       |
| 模拟外设控制.....                       | 49                         | 校准字 11.....                | 66       |
| 模数转换器。请参见 ADC.....                |                            | 校准字 12.....                | 66       |
| <b>N</b> .....                    |                            | 欠压锁定.....                  |          |
| 内部采样开关 (R <sub>ss</sub> ) 阻抗..... | 131                        | 输入.....                    | 37       |
| 内部同步驱动器.....                      | 17                         | <b>R</b> .....             |          |
| 内部温度测量控制.....                     | 51                         | 热规范.....                   | 28       |
| 内部温度指示器模块.....                    | 123                        | 软件模拟器 (MPLAB SIM).....     | 205      |
| 电路工作原理.....                       | 123                        | <b>S</b> .....             |          |
| 温度输出.....                         | 123                        | SSPADD 寄存器.....            | 189, 190 |
| <b>P</b> .....                    |                            | SSPCON1 寄存器.....           | 186      |
| PCL.....                          | 78                         | SSPCON2 寄存器.....           | 187      |
| 修改.....                           | 78                         | SSPCON3 寄存器.....           | 188      |
| PCLATH.....                       | 78                         | SSPMSK2 寄存器.....           | 190      |
| PCON 寄存器.....                     | 87, 92                     | SSPMSK 寄存器.....            | 189      |
| PIR1 寄存器.....                     | 98                         | SSPOV.....                 | 174      |
| PIR2 寄存器.....                     | 99                         | SSPOV 状态标志.....            | 174      |
| PMADRH 寄存器.....                   | 105                        | SSPSTAT 寄存器.....           | 185      |
| PMADRL 寄存器.....                   | 105, 106                   | R/W 位.....                 | 153      |

|                                    |            |
|------------------------------------|------------|
| 闪存程序存储器控制.....                     | 105        |
| 代码保护期间的操作.....                     | 109        |
| 读取.....                            | 108        |
| 受保护.....                           | 109        |
| 写保护期间的操作.....                      | 109        |
| 写入.....                            | 109        |
| 闪存程序存储器控制寄存器.....                  | 106        |
| 上电复位（POR）.....                     | 86         |
| 上电延时定时器（PWRT）.....                 | 87         |
| 上桥臂驱动能力.....                       | 49         |
| 时序参数符号.....                        | 29         |
| 时序图                                |            |
| I <sup>2</sup> C停止条件接收或发送模式.....   | 177        |
| I <sup>2</sup> C主模式（7位或10位发送）..... | 173        |
| I <sup>2</sup> C主模式（7位接收）.....     | 175        |
| INT引脚中断.....                       | 94         |
| Timer0.....                        | 32         |
| Timer1.....                        | 32         |
| 捕捉/比较/PWM.....                     | 33         |
| 超时序列                               |            |
| 情形1.....                           | 87         |
| 情形2.....                           | 88         |
| 情形3.....                           | 88         |
| 重复启动条件.....                        | 171        |
| 重复启动条件期间的总线冲突（情形1）.....            | 181        |
| 重复启动条件期间的总线冲突（情形2）.....            | 181        |
| 第一个启动位时序.....                      | 170        |
| 发送和应答的总线冲突.....                    | 178        |
| 复位.....                            | 31         |
| 看门狗定时器.....                        | 31         |
| 启动条件期间的总线冲突（仅SDA）.....             | 179        |
| 启动条件期间的总线冲突（SCL = 0）.....          | 179        |
| 启动条件期间由于SDA仲裁导致的BRG复位.....         | 180        |
| 起振定时器.....                         | 31         |
| 上电延时定时器.....                       | 31         |
| 时钟同步.....                          | 167        |
| 时钟仲裁时的波特率发生器.....                  | 170        |
| 停止条件期间的总线冲突（情形1）.....              | 182        |
| 停止条件期间的总线冲突（情形2）.....              | 182        |
| 通过中断唤醒.....                        | 102        |
| 应答序列.....                          | 176        |
| 时序要求                               |            |
| CLKOUT和I/O.....                    | 31         |
| 外部时钟.....                          | 30         |
| 时钟切换.....                          | 84         |
| 输出.....                            | 49         |
| 电压.....                            | 18         |
| 跟踪.....                            | 22         |
| 软启动.....                           | 22         |
| 电压检测上拉/下拉.....                     | 49         |
| 电压配置.....                          | 47         |
| 电源正常.....                          | 22         |
| 多系统.....                           | 22         |
| 过流.....                            | 20, 38, 39 |
| 过压.....                            | 20, 25, 48 |
| 过压使能.....                          | 51         |
| 类型.....                            | 12         |
| 欠压.....                            | 20, 25, 48 |
| 欠压加速器.....                         | 49         |
| 欠压使能.....                          | 51         |
| 数据存储.....                          | 70         |
| 数据存储映射.....                        | 72         |
| 输入.....                            | 24         |
| 类型.....                            | 12         |
| 欠压锁定.....                          | 20, 37     |
| 数字电气特性.....                        | 29         |

## T

|                           |          |
|---------------------------|----------|
| T1CON寄存器.....             | 138      |
| T1CKPS1:T1CKPS0位.....     | 46       |
| Timer0.....               | 135, 141 |
| 8位定时器模式.....              | 135      |
| 8位计数器模式.....              | 135      |
| T0CKI.....                | 136      |
| 操作.....                   | 135      |
| 外部时钟.....                 | 136      |
| 相关的寄存器.....               | 136      |
| 休眠期间的工作.....              | 136      |
| Timer0模块.....             | 135      |
| Timer2.....               |          |
| 操作.....                   | 140      |
| 控制寄存器.....                | 141      |
| 相关的寄存器.....               | 141      |
| Timer2/4/6.....           |          |
| 相关的寄存器.....               | 141      |
| Timer2模块.....             | 140      |
| Timer1.....               | 137      |
| 操作.....                   | 137      |
| 控制寄存器.....                | 138      |
| 时钟源选择.....                | 137      |
| TMR1H寄存器.....             | 137      |
| TMR1L寄存器.....             | 137      |
| 相关的寄存器.....               | 139      |
| 休眠.....                   | 138      |
| 休眠期间的工作.....              | 138      |
| 预分频器.....                 | 138      |
| 中断.....                   | 138      |
| Timer1模块.....             | 137      |
| TRISA寄存器.....             | 114      |
| TRISGA.....               | 112      |
| TRISGA寄存器.....            | 112      |
| TRISGPB寄存器.....           | 116, 117 |
| TXCON（Timer2/4/6）寄存器..... | 141      |
| 特殊功能寄存器.....              | 71       |
| 特殊寄存器汇总                   |          |
| Bank 0.....               | 73       |
| Bank 1.....               | 74       |
| Bank 2.....               | 75       |
| Bank 3.....               | 76       |
| 特殊事件触发器.....              | 128      |
| 特性                        |          |
| 保护.....                   | 20       |
| 同步降压.....                 | 1        |

## W

|                |                    |
|----------------|--------------------|
| WCOL.....      | 170, 172, 174, 176 |
| WCOL状态标志.....  | 170, 172, 174, 176 |
| WPUGPA寄存器..... | 114                |
| WPUGPB寄存器..... | 118                |
| WWW地址.....     | 221                |
| WWW在线技术支持..... | 7                  |
| 外部时钟.....      | 30                 |
| 温度指示器模块.....   | 123                |

## X

|               |        |
|---------------|--------|
| 系统基准测试.....   | 22, 57 |
| 线性稳压器.....    | 17     |
| 相对效率测量.....   | 67     |
| 步骤.....       | 67     |
| 相对效率测量控制..... | 51     |
| 相对效率电路控制..... | 51     |

|              |        |
|--------------|--------|
| 斜率补偿 .....   | 18, 44 |
| 斜率补偿控制 ..... | 51     |
| 信号链控制 .....  | 51     |
| 休眠 .....     |        |
| 唤醒 .....     | 101    |
| 使用中断唤醒 ..... | 102    |

## Y

|                              |      |
|------------------------------|------|
| 引脚排列说明 .....                 |      |
| 概述 .....                     | 3, 5 |
| 引脚排列说明表 .....                | 12   |
| 引脚图 .....                    |      |
| 24 引脚 QFN .....              | 2    |
| 28 引脚 QFN .....              | 4    |
| 因特网地址 .....                  | 221  |
| 预分频器, Timer1 .....           |      |
| 选择 (T1CKPS1:T1CKPS0 位) ..... | 46   |

## Z

|                     |     |
|---------------------|-----|
| 在线串行编程 (ICSP) ..... | 191 |
| 通用编程接口 .....        | 191 |
| 在线调试器 .....         | 192 |
| 振荡器 .....           | 83  |
| 校准 .....            | 83  |
| 内部振荡器 .....         | 83  |
| 频率调节 .....          | 83  |
| 上电时的延时 .....        | 84  |
| 相关的寄存器 .....        | 84  |
| 振荡器模块 .....         | 84  |
| 指令格式 .....          | 193 |
| 指令集 .....           | 193 |
| ADDLW .....         | 195 |
| ADDWF .....         | 195 |
| ANDLW .....         | 195 |
| ANDWF .....         | 195 |
| BCF .....           | 195 |
| BSF .....           | 195 |
| BTFSC .....         | 195 |
| BTFSS .....         | 196 |
| CALL .....          | 196 |
| CLRF .....          | 196 |
| CLRWF .....         | 196 |
| CLRWDTC .....       | 196 |
| COMF .....          | 196 |
| DECF .....          | 196 |
| DECFSZ .....        | 197 |
| GOTO .....          | 197 |
| INCF .....          | 197 |
| INCFSZ .....        | 197 |
| IORLW .....         | 197 |
| IORWF .....         | 197 |
| MOVF .....          | 198 |
| MOVLW .....         | 198 |
| MOVWF .....         | 198 |
| NOP .....           | 198 |
| RETFIE .....        | 199 |
| RETLW .....         | 199 |
| RETURN .....        | 199 |
| RLF .....           | 200 |
| RRF .....           | 200 |
| SLEEP .....         | 200 |
| SWAPF .....         | 201 |
| SUBLW .....         | 200 |

|                        |     |
|------------------------|-----|
| SUBWF .....            | 201 |
| XORLW .....            | 201 |
| XORWF .....            | 201 |
| 汇总表 .....              | 194 |
| 直流和交流特性 .....          | 53  |
| 图表 .....               | 53  |
| 直流特性 .....             | 30  |
| 中断 .....               |     |
| ADC .....              | 128 |
| RA2/INT .....          | 93  |
| TMR1 .....             | 138 |
| 控制寄存器 .....            | 95  |
| 现场保护 .....             | 100 |
| 相关的寄存器 .....           | 99  |
| 主器件误差信号增益 .....        | 45  |
| 主同步串行端口。请参见 MSSP ..... |     |
| 状态寄存器 .....            | 71  |

注:



## MICROCHIP 网站

Microchip 网站 ([www.microchip.com](http://www.microchip.com)) 为客户提供在线支持。客户可通过该网站方便地获取文件和信息。只要使用常用的互联网浏览器即可访问。网站提供以下信息：

- **产品支持** —— 数据手册和勘误表、应用笔记和示例程序、设计资源、用户指南以及硬件支持文档、最新的软件版本以及归档软件
- **一般技术支持** —— 常见问题解答 (FAQ)、技术支持请求、在线讨论组以及 Microchip 顾问计划成员名单
- **Microchip 业务** —— 产品选型和订购指南、最新 Microchip 新闻稿、研讨会和活动安排表、Microchip 销售办事处、代理商以及工厂代表列表

## 变更通知客户服务

Microchip 的变更通知客户服务有助于客户了解 Microchip 产品的最新信息。注册客户可在他们感兴趣的某个产品系列或开发工具发生变更、更新、发布新版本或勘误表时，收到电子邮件通知。

欲注册，请登录 Microchip 网站 [www.microchip.com](http://www.microchip.com)。在“支持”(Support)下，点击“变更通知客户(Customer Change Notification)”服务后按照注册说明完成注册。

## 客户支持

Microchip 产品的用户可通过以下渠道获得帮助：

- 代理商或代表
- 当地销售办事处
- 应用工程师 (FAE)
- 技术支持

客户应联系其代理商、代表或应用工程师 (FAE) 寻求支持。当地销售办事处也可为客户提供帮助。本文档后附有销售办事处的联系方式。

也可通过 <http://microchip.com/support> 获得网上技术支持。

注:

产品标识体系

欲订货或获取价格、交货等信息，请与我公司生产厂或各销售办事处联系。

|        |  |                                                                                  |   |      |     |
|--------|--|----------------------------------------------------------------------------------|---|------|-----|
| 器件编号   |  | [X] <sup>(1)</sup>                                                               | - | X    | /XX |
| 器件     |  | 卷带式选项                                                                            |   | 温度范围 | 封装  |
| 器件：    |  | MCP19118：带集成同步驱动器的数字增强型电源模拟控制器<br>MCP19119：带集成同步驱动器的数字增强型电源模拟控制器                 |   |      |     |
| 卷带式选项： |  | 空白 = 标准包装（料管）<br>T = 卷带式                                                         |   |      |     |
| 温度范围：  |  | E = -40°C至+125°C（扩展级）                                                            |   |      |     |
| 封装：    |  | MJ = 24引脚塑封正方扁平无脚封装——主体4x4x0.9 mm（QFN）<br>MQ = 28引脚塑封正方扁平无脚封装——主体5x5x0.9 mm（QFN） |   |      |     |

|                                                                                         |                                                |
|-----------------------------------------------------------------------------------------|------------------------------------------------|
| 示例：                                                                                     |                                                |
| a)                                                                                      | MCP19118-E/MJ：扩展级温度，<br>24引脚QFN 4x4封装          |
| b)                                                                                      | MCP19118T-E/MJ：卷带式，<br>扩展级温度，<br>24引脚QFN 4x4封装 |
| a)                                                                                      | MCP19119-E/MQ：扩展级温度，<br>28引脚QFN 5x5封装          |
| b)                                                                                      | MCP19119T-E/MQ：卷带式，<br>扩展级温度，<br>28引脚QFN 5x5封装 |
| 注 1：卷带式标识符仅出现在产品目录的部件编号描述中。该标识符用于订货目的，不会印刷在器件封装上。关于包装是否提供卷带式选项的信息，请咨询当地的Microchip销售办事处。 |                                                |

## 客户须知

本产品已获得与 **Power-One Inc.** 拥有的数字电源技术（DPT）专利相关的许可证。此许可证未扩展至独立电源产品。

---

请注意以下有关 Microchip 器件代码保护功能的要点：

- Microchip 的产品均达到 Microchip 数据手册中所述的技术指标。
- Microchip 确信：在正常使用的情况下，Microchip 系列产品是当今市场上同类产品中最安全的产品之一。
- 目前，仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知，所有这些行为都不是以 Microchip 数据手册中规定的操作规范来使用 Microchip 产品的。这样做的人极可能侵犯了知识产权。
- Microchip 愿与那些注重代码完整性的客户合作。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是“牢不可破”的。

代码保护功能处于持续发展中。Microchip 承诺将不断改进产品的代码保护功能。任何试图破坏 Microchip 代码保护功能的行为均可视为违反了《数字器件千年版权法案（Digital Millennium Copyright Act）》。如果这种行为导致他人在未经授权的情况下，能访问您的软件或其他受版权保护的成果，您有权依据该法案提起诉讼，从而制止这种行为。

---

提供本文档的中文版本仅为了便于理解。请勿忽视文档中包含的英文部分，因为其中提供了有关 Microchip 产品性能和使用情况的有用信息。Microchip Technology Inc. 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 Microchip Technology Inc. 的英文原版文档。

本出版物中所述的器件应用信息及其他类似内容仅为您提供便利，它们可能由更新之信息所替代。确保应用符合技术规范，是您自身应负的责任。Microchip 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保，包括但不限于针对其使用情况、质量、性能、适销性或特定用途的适用性的声明或担保。Microchip 对因这些信息及使用这些信息而引起的后果不承担任何责任。如果将 Microchip 器件用于生命维持和/或生命安全应用，一切风险由买方自负。买方同意在由此引发任何一切伤害、索赔、诉讼或费用时，会维护和保障 Microchip 免于承担法律责任，并加以赔偿。除非另外声明，在 Microchip 知识产权保护下，不得暗或以其他方式转让任何许可证。

## 商标

Microchip 的名称和徽标组合、Microchip 徽标、dsPIC、FlashFlex、flexPWR、JukeBlox、KEELOQ、KEELOQ 徽标、Kleer、LANCheck、MediaLB、MOST、MOST 徽标、MPLAB、OptoLyzer、PIC、PICSTART、PIC<sup>32</sup> 徽标、RightTouch、SpyNIC、SST、SST 徽标、SuperFlash 及 UNI/O 均为 Microchip Technology Inc. 在美国和其他国家或地区的注册商标。

The Embedded Control Solutions Company 和 mTouch 为 Microchip Technology Inc. 在美国的注册商标。

Analog-for-the-Digital Age、BodyCom、chipKIT、chipKIT 徽标、CodeGuard、dsPICDEM、dsPICDEM.net、ECAN、In-Circuit Serial Programming、ICSP、Inter-Chip Connectivity、KleerNet、KleerNet 徽标、MiWi、MPASM、MPF、MPLAB Certified 徽标、MPLIB、MPLINK、MultiTRAK、NetDetach、Omniscient Code Generation、PICDEM、PICDEM.net、PICKit、PICKtail、RightTouch 徽标、REAL ICE、SQI、Serial Quad I/O、Total Endurance、TSHARC、USBCheck、VariSense、ViewSpan、WiperLock、Wireless DNA 和 ZENA 均为 Microchip Technology Inc. 在美国和其他国家或地区的商标。

SQTP 为 Microchip Technology Inc. 在美国的服务标记。

Silicon Storage Technology 为 Microchip Technology Inc. 在除美国外的国家或地区的注册商标。

GestIC 为 Microchip Technology Inc. 的子公司 Microchip Technology Germany II GmbH & Co. & KG 在除美国外的国家或地区的注册商标。

在此提及的所有其他商标均为各持有公司所有。

© 2015, Microchip Technology Inc. 版权所有。

ISBN: 978-1-63277-499-6

**QUALITY MANAGEMENT SYSTEM**  
**CERTIFIED BY DNV**  
**== ISO/TS 16949 ==**

Microchip 位于美国亚利桑那州 Chandler 和 Tempe 与位于俄勒冈州 Gresham 的全球总部、设计和晶圆生产厂及位于美国加利福尼亚州和印度的设计中心均通过了 ISO/TS-16949:2009 认证。Microchip 的 PIC® MCU 与 dsPIC® DSC、KEELOQ® 跳码器件、串行 EEPROM、单片机外设、非易失性存储器及模拟产品严格遵守公司的质量体系流程。此外，Microchip 在开发系统的设计和生产方面的质量体系也已通过了 ISO 9001:2000 认证。

## 全球销售及服务中心

### 美洲

公司总部 **Corporate Office**  
2355 West Chandler Blvd.  
Chandler, AZ 85224-6199  
Tel: 1-480-792-7200  
Fax: 1-480-792-7277

技术支持:

[http://www.microchip.com/  
support](http://www.microchip.com/support)

网址: [www.microchip.com](http://www.microchip.com)

**亚特兰大 Atlanta**  
Duluth, GA  
Tel: 1-678-957-9614  
Fax: 1-678-957-1455

**奥斯汀 Austin, TX**  
Tel: 1-512-257-3370

**波士顿 Boston**  
Westborough, MA  
Tel: 1-774-760-0087  
Fax: 1-774-760-0088

**芝加哥 Chicago**  
Itasca, IL  
Tel: 1-630-285-0071  
Fax: 1-630-285-0075

**克里夫兰 Cleveland**  
Independence, OH  
Tel: 1-216-447-0464  
Fax: 1-216-447-0643

**达拉斯 Dallas**  
Addison, TX  
Tel: 1-972-818-7423  
Fax: 1-972-818-2924

**底特律 Detroit**  
Novi, MI  
Tel: 1-248-848-4000

**休斯敦 Houston, TX**  
Tel: 1-281-894-5983

**印第安纳波利斯 Indianapolis**  
Noblesville, IN  
Tel: 1-317-773-8323  
Fax: 1-317-773-5453

**洛杉矶 Los Angeles**  
Mission Viejo, CA  
Tel: 1-949-462-9523  
Fax: 1-949-462-9608

**纽约 New York, NY**  
Tel: 1-631-435-6000

**圣何塞 San Jose, CA**  
Tel: 1-408-735-9110

**加拿大多伦多 Toronto**  
Tel: 1-905-673-0699  
Fax: 1-905-673-6509

### 亚太地区

亚太总部 **Asia Pacific Office**  
Suites 3707-14, 37th Floor  
Tower 6, The Gateway  
Harbour City, Kowloon  
Hong Kong  
Tel: 852-2943-5100  
Fax: 852-2401-3431

**中国 - 北京**  
Tel: 86-10-8569-7000  
Fax: 86-10-8528-2104

**中国 - 成都**  
Tel: 86-28-8665-5511  
Fax: 86-28-8665-7889

**中国 - 重庆**  
Tel: 86-23-8980-9588  
Fax: 86-23-8980-9500

**中国 - 东莞**  
Tel: 86-769-8702-9880

**中国 - 杭州**  
Tel: 86-571-8792-8115  
Fax: 86-571-8792-8116

**中国 - 香港特别行政区**  
Tel: 852-2943-5100  
Fax: 852-2401-3431

**中国 - 南京**  
Tel: 86-25-8473-2460  
Fax: 86-25-8473-2470

**中国 - 青岛**  
Tel: 86-532-8502-7355  
Fax: 86-532-8502-7205

**中国 - 上海**  
Tel: 86-21-5407-5533  
Fax: 86-21-5407-5066

**中国 - 沈阳**  
Tel: 86-24-2334-2829  
Fax: 86-24-2334-2393

**中国 - 深圳**  
Tel: 86-755-8864-2200  
Fax: 86-755-8203-1760

**中国 - 武汉**  
Tel: 86-27-5980-5300  
Fax: 86-27-5980-5118

**中国 - 西安**  
Tel: 86-29-8833-7252  
Fax: 86-29-8833-7256

**中国 - 厦门**  
Tel: 86-592-238-8138  
Fax: 86-592-238-8130

**中国 - 珠海**  
Tel: 86-756-321-0040  
Fax: 86-756-321-0049

### 亚太地区

**台湾地区 - 高雄**  
Tel: 886-7-213-7828

**台湾地区 - 台北**  
Tel: 886-2-2508-8600  
Fax: 886-2-2508-0102

**台湾地区 - 新竹**  
Tel: 886-3-5778-366  
Fax: 886-3-5770-955

**澳大利亚 Australia - Sydney**  
Tel: 61-2-9868-6733  
Fax: 61-2-9868-6755

**印度 India - Bangalore**  
Tel: 91-80-3090-4444  
Fax: 91-80-3090-4123

**印度 India - New Delhi**  
Tel: 91-11-4160-8631  
Fax: 91-11-4160-8632

**印度 India - Pune**  
Tel: 91-20-3019-1500

**日本 Japan - Osaka**  
Tel: 81-6-6152-7160  
Fax: 81-6-6152-9310

**日本 Japan - Tokyo**  
Tel: 81-3-6880-3770  
Fax: 81-3-6880-3771

**韩国 Korea - Daegu**  
Tel: 82-53-744-4301  
Fax: 82-53-744-4302

**韩国 Korea - Seoul**  
Tel: 82-2-554-7200  
Fax: 82-2-558-5932 或  
82-2-558-5934

**马来西亚 Malaysia - Kuala Lumpur**  
Tel: 60-3-6201-9857  
Fax: 60-3-6201-9859

**马来西亚 Malaysia - Penang**  
Tel: 60-4-227-8870  
Fax: 60-4-227-4068

**菲律宾 Philippines - Manila**  
Tel: 63-2-634-9065  
Fax: 63-2-634-9069

**新加坡 Singapore**  
Tel: 65-6334-8870  
Fax: 65-6334-8850

**泰国 Thailand - Bangkok**  
Tel: 66-2-694-1351  
Fax: 66-2-694-1350

### 欧洲

**奥地利 Austria - Wels**  
Tel: 43-7242-2244-39  
Fax: 43-7242-2244-393

**丹麦 Denmark - Copenhagen**  
Tel: 45-4450-2828  
Fax: 45-4485-2829

**法国 France - Paris**  
Tel: 33-1-69-53-63-20  
Fax: 33-1-69-30-90-79

**德国 Germany - Dusseldorf**  
Tel: 49-2129-3766400

**德国 Germany - Munich**  
Tel: 49-89-627-144-0  
Fax: 49-89-627-144-44

**德国 Germany - Pforzheim**  
Tel: 49-7231-424750

**意大利 Italy - Milan**  
Tel: 39-0331-742611  
Fax: 39-0331-466781

**意大利 Italy - Venice**  
Tel: 39-049-7625286

**荷兰 Netherlands - Drunen**  
Tel: 31-416-690399  
Fax: 31-416-690340

**波兰 Poland - Warsaw**  
Tel: 48-22-3325737

**西班牙 Spain - Madrid**  
Tel: 34-91-708-08-90  
Fax: 34-91-708-08-91

**瑞典 Sweden - Stockholm**  
Tel: 46-8-5090-4654

**英国 UK - Wokingham**  
Tel: 44-118-921-5800  
Fax: 44-118-921-5820