

HK32F030x4/HK32F030x6/HK32F030x8

数据手册

Rev0.1

目录

1	说明.....	1
2	产品综述	2
2.1	产品特点.....	2
2.2	订货代码.....	1
3	功能介绍	2
3.1	结构框图.....	2
3.2	存储器映射.....	3
3.3	内置闪存存储器.....	3
3.4	CRC 计算单元.....	3
3.5	SRAM	4
3.6	NVIC.....	4
3.7	EXTI.....	4
3.8	时钟.....	4
3.9	Boot 模式.....	1
3.10	供电方案.....	1
3.11	电源监控器.....	1
3.12	低功耗模式.....	1
3.13	DMA	1
3.14	RTC 时钟和 Backup 寄存器.....	2
3.15	独立看门狗.....	2
3.16	窗口看门狗.....	2
3.17	System Tick 定时器.....	2
3.18	定时器.....	3
3.18.1	通用定时器.....	3
3.18.2	高级定时器.....	4
3.19	IIC 总线	4
3.20	USART.....	5
3.21	SPI.....	5
3.22	GPIO	6
3.23	ADC	6
3.24	温度传感器.....	6
3.25	内部参考电压.....	6
3.26	调试接口.....	6
4	性能指标	7
4.1	最大绝对额定值.....	7
4.1.1	极限电压特性.....	7
4.1.2	极限电流特性.....	7
4.1.3	极限温度特性.....	7

4.2	工作参数.....	8
4.2.1	推荐工作条件.....	8
4.2.2	复位和低压检测.....	8
4.2.3	工作电流特性.....	8
4.2.4	外部时钟特性.....	9
4.2.5	内部时钟特性.....	10
4.2.6	PLL 特性.....	10
4.2.7	存储器特性.....	11
4.2.8	IO 引脚特性.....	11
4.2.9	TIM 计数器特性.....	12
4.2.10	ADC 特性.....	12
4.2.11	温度传感器特性.....	13
5	管脚定义.....	14
6	封装参数.....	21
6.1	LQFP48 7x7mm,0.5mm pitch.....	22
6.2	LQFP32 7x7mm,0.8mm pitch.....	23
6.3	UFQFPN32 5x5mm,0.5mm pitch.....	错误！未定义书签。
6.4	UFQFPN28 4x4mm,0.5mm pitch.....	错误！未定义书签。
6.5	TSSOP20 0.65mm pitch.....	24
7	回流焊接温升曲线.....	26
8	缩略语.....	27
9	重要提示.....	28

1 说明

本文档为 HK32F030x4/HK32F030x6/HK32F030x8 芯片数据手册。HK32F030 系列芯片是深圳市航顺芯片技术研有限公司旗下公司深圳市浩瀚天际处理器有限公司开发的低功耗 MCU 芯片，请联系深圳市浩瀚天际处理器有限公司提供更多相关文档。

2 产品综述

2.1 产品特点

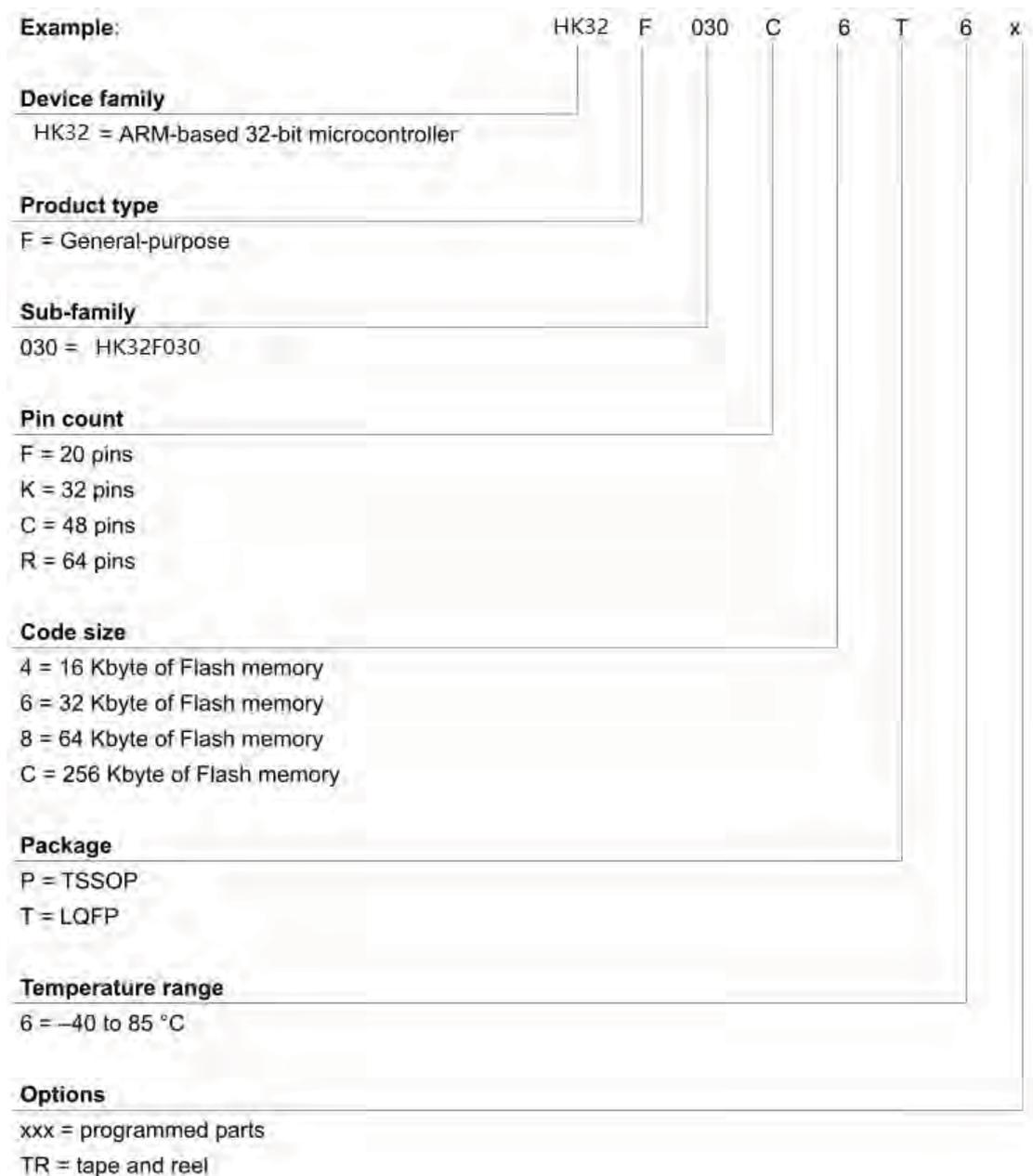
- 工作电压范围
 - 单电源域：主电源 VDD 2.0V ~ 5.5V
- 典型工作电流
 - 动态功耗:120uA/MHz
 - Stop 待机功耗:10uA@3.3V
 - Standby 待机功耗:1.6uA@3.3V
- 工作温度范围：-40°C ~ 105°C
- 时钟
 - 外部 HSE：支持 4~16MHz 晶振，典型 8MHz 晶振
 - 外部 LSE：32.768KHz 晶振
 - 芯片上的 HSI 时钟：56MHz
 - 芯片上的 LSI 时钟：40KHz
 - PLL 时钟
- 复位
 - 外部管脚复位
 - 电源上电复位
 - 软件复位
 - 看门狗（IWDG 和 WWDG）计时器复位
 - 低功耗模式复位
- 低电压检测（PVD）
 - 8 级检测电压门限可调
 - 上升沿和下降沿可配置
- ARM Cortex-M0 Core
 - 最高时钟频率：72MHz
 - 24 位 System Tick 计时器
 - 支持 CPU Event 信号输入至 MCU 引脚，实现与板级其它 SOC CPU 的联动
- 存储器
 - 高达 64KByte 的 Flash 存储器。CPU 主频不高于 24MHz 时，支持 0 等待总线周期，具有代码安全保护功能，可分别设置读保护和写保护
 - 高达 8KByte SRAM，没有 HW Parity 功能
- 一个 12 位 SAR ADC 转换器
 - 高达 18 个外部模拟信号输入通道

- 最高转换器频率：1Mbps
- 支持自动连续转换、扫描转换
- 温度传感器
 - 模拟输出内部连接到 A/D 转换器独立通道
- 调试接口
 - SWD 调试端口
- 通用串行通讯接口
 - 高达 2 个 USART，支持主同步SPI 和调制解调器控制，具有ISO7816 接口、LIN、IrDA 能力自动波特率检测和唤醒特性
 - 高达 2 个高速 SPI，有4 至16 个可编程比特帧，有复用的I²S 接口
 - 高达 2 个 I2C，支持极速模式（1 Mbit/s），SMBus/PMBus，可从停止模式唤醒
- 定时器
 - TIM1 高级控制定时器，有6 通道 PWM 输出，以及死区生成和紧急停止功能
 - TIM3/TIM14/TIM15/TIM16/TIM17 通用定时器
 - TIM6 基本定时器
- 通用输入输出 IO
 - 高达 55 个 GPIO 引脚
 - 所有 GPIO 引脚可配置为外部中断输入
 - 提供最高 20mA 驱动电流
- 五通道的 DMA 控制器，支持 Timers、ADC、SPIs、I2Cs、USARTs 等多种外设触发
- CRC 计算模块
- 日历RTC，具有闹钟，可从停止/ 待机状态周期唤醒
- 可靠性
 - 通过 HBM2000V/CDM500V/MM200V/LU 等级测试

2.2 订货代码

具体型号	包装	最小包数量
HK32F030R8T6	卷带或 Tray 盘	
HK32F030C8T6	卷带或 Tray 盘	
HK32F030C6T6	卷带或 Tray 盘	
HK32F030K6T6	卷带或 Tray 盘	
HK32F030F4P6	卷带或 Tray 盘	

命名规则如下：

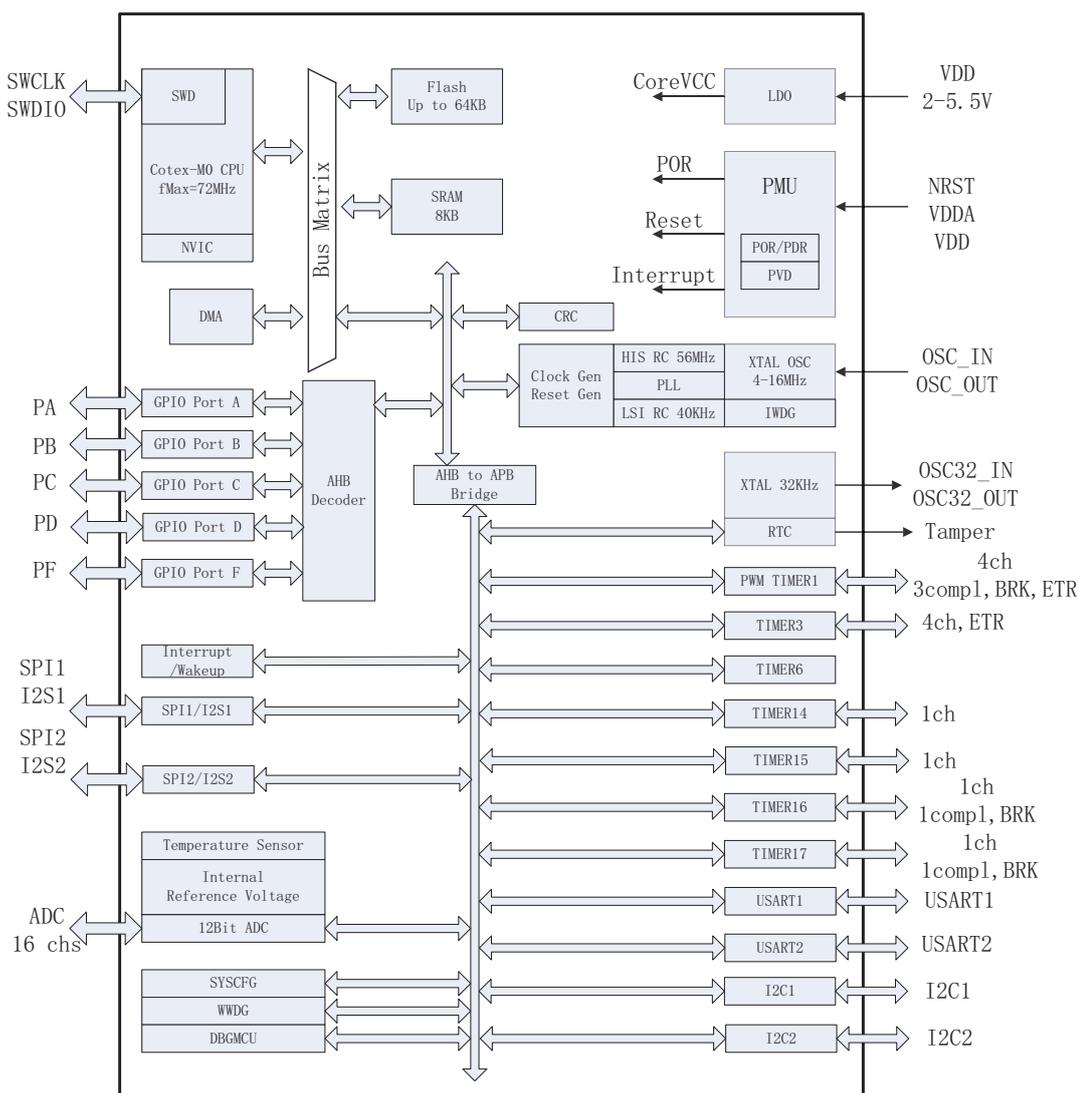


3 功能介绍

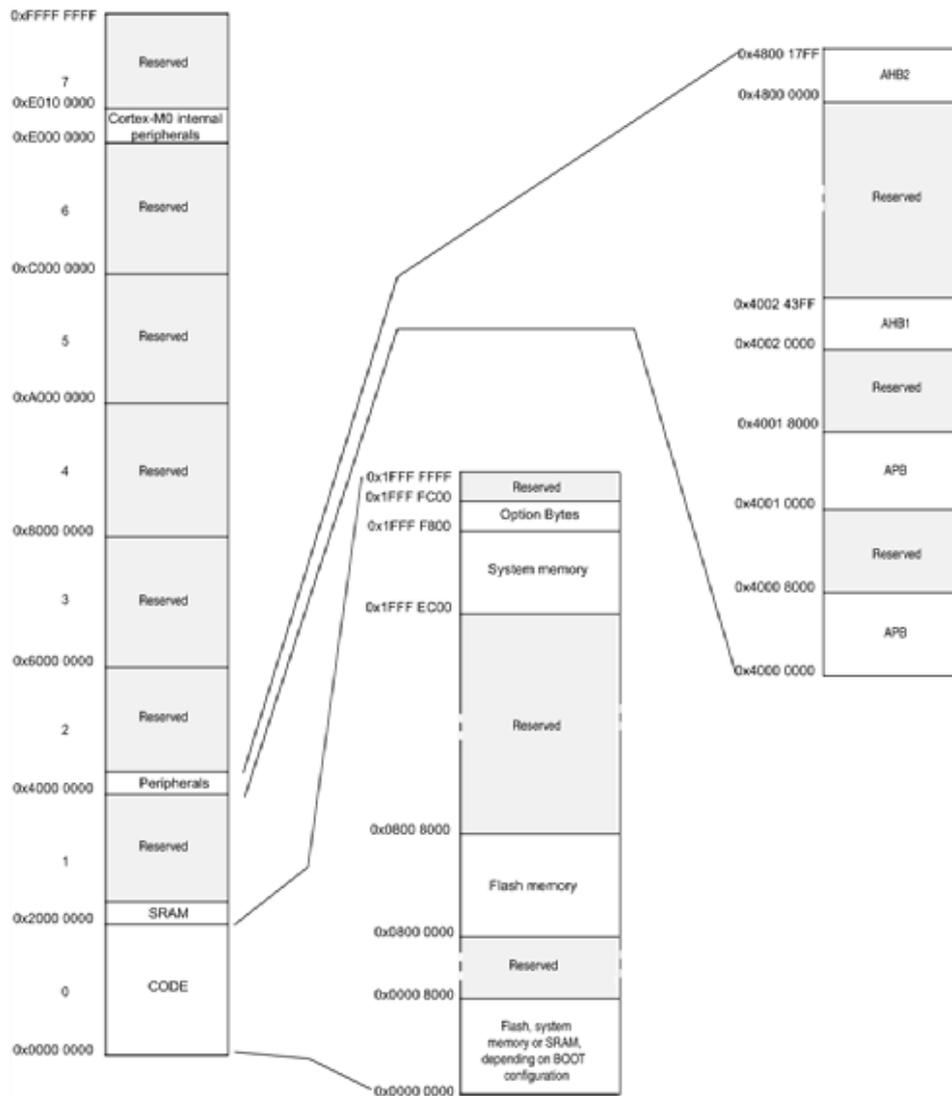
3.1 结构框图

ARM的Cortex™-M0处理器是最新一代的嵌入式32位RISC处理器,它是一个低成本、超低功耗的MCU平台,同时提供卓越的计算性能和先进的中断系统响应。HK32F030系列产品拥有内置的Cortex™-M0核心,因此它与所有的ARM工具和软件兼容。

该系列产品的功能框图如下图:



3.2 存储器映射



3.3 内置闪存存储器

内部集成高达 64KByte 的闪存存储器，用于存放程序和数据。

3.4 CRC 计算单元

内部集成了一个独立的 CRC 硬件计算单元，为用户应用减轻负担，提供加速处理的能力。

CRC（循环冗余校验）计算单元使用一个CRC-32（以太网）多项式从一个32 位的数据字中产生CRC 码。

3.5 SRAM

内部集成多达 8KByte SRAM，CPU 能以零等待周期进行快速读写访问，能够满足大多数应用的需求。

3.6 NVIC

内置嵌套的向量式中断控制器，能够处理多达 32 个可屏蔽中断通道(不包括 16 个 Cortex™-M0 的中断线)和 4 个优先级。该模块以最小的中断延迟提供灵活的中断管理功能。

- 紧耦合的 NVIC 能够达到低延迟的中断响应处理
- 中断向量入口地址直接进入内核
- 紧耦合的 NVIC 接口
- 允许中断的早期处理
- 处理晚到的较高优先级中断
- 支持中断尾部链接功能
- 自动保存处理器状态
- 中断返回时自动恢复，无需额外指令开销

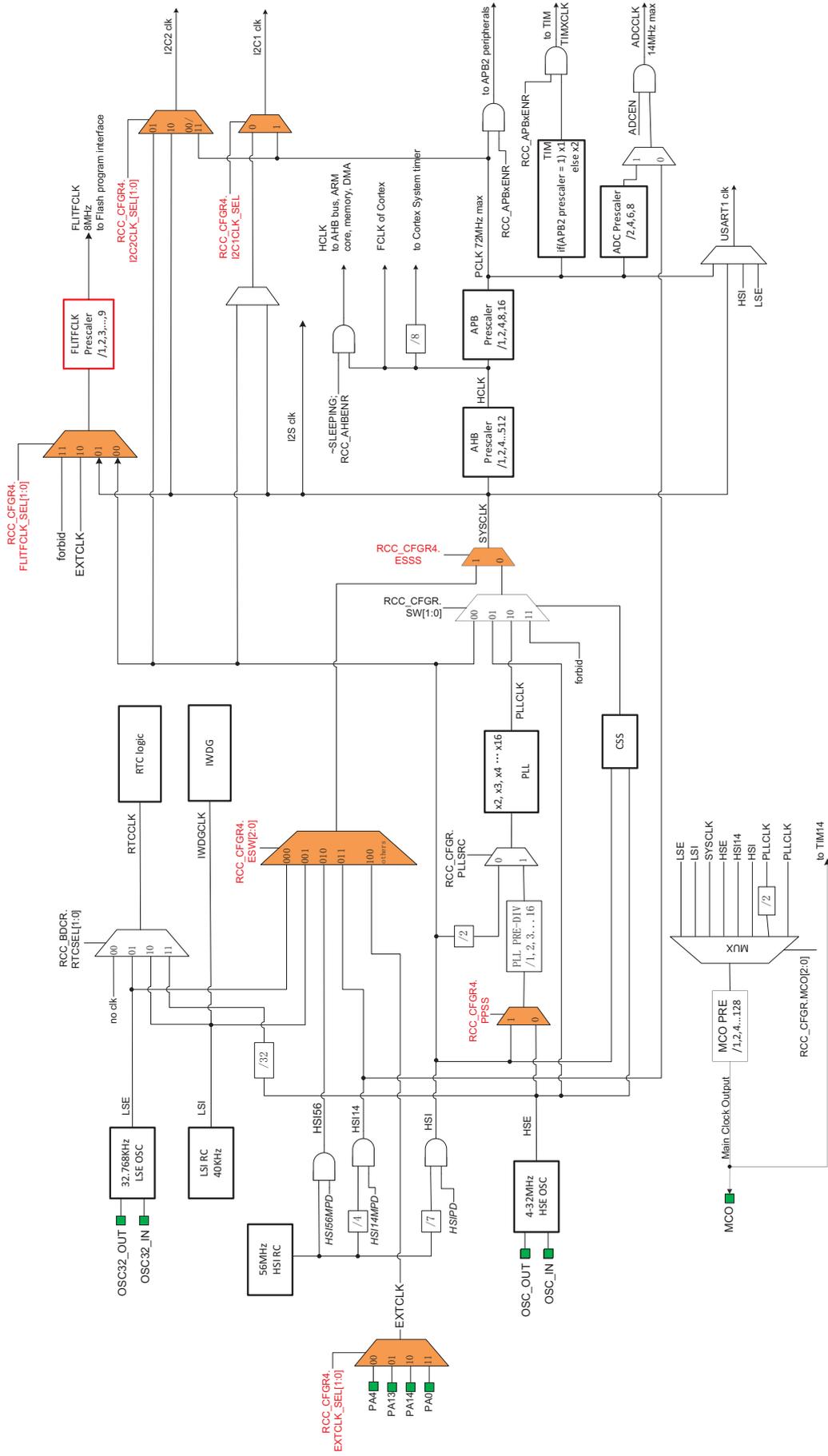
3.7 EXTI

扩展的中断/事件控制器包含 24 根用于产生中断/事件请求和唤醒系统的边沿检测中断线。每根中断线都可以独立配置以选择触发事件(上升沿触发、下降沿触发或边沿触发)，并且可以单独屏蔽。挂起寄存器用于保持中断请求的状态。EXTI 可检测到脉冲宽度小于内部时钟周期的外部中断线。外部中断线最多有 16 根，可从最多 39 个 GPIO 中选择连接。

3.8 时钟

系统时钟的选择是在启动时进行，复位时内部 56MHz 的 RC 振荡器分频到 8MHz，被选为默认的 CPU 时钟，随后可以选择外部的 4~16MHz 时钟。当外部时钟失效时，它将被隔离，同时产生相应的中断。同样，在需要时可以采取对 PLL 时钟完全的中断管理(如当一个外接的振荡器失效时)。具有多个预分频器用于配置 AHB 的频率、高速 APB(APB2)和低速 APB(APB1)区域。AHB 和 APB 的最高频率是 72MHz。

橙色部分电路为新增加功能。



3.9 Boot 模式

在启动时，自举管脚被用于选择三种自举模式中的一种

- 从用户闪存自举
- 从系统存储器自举
- 从内部 SRAM 自举

自举加载程序存放于系统存储器中，可以通过 USART1 对闪存重新编程。

3.10 供电方案

- VDD = 2.0~5.5V: VDD 管脚为 I/O 管脚和内部 LDO 供电
- VDDA = 2.0~5.5V: 为 ADC、温度传感器模拟部分提供供电

3.11 电源监控器

内部集成了上电复位(POR)/掉电复位(PDR)电路，该电路始终处于工作状态，保证系统在供电超过 2V 时工作。当 VDD 低于 POR/PDR 阈值时，置器件于复位状态，而不必使用外部复位电路。器件中还有一个可编程电压监测器(PVD)，它监视 VDD 供电并与阈值 VPVD 比较，当 VDD 低于或高于阈值 VPVD 时将产生中断，中断处理程序可以发出警告信息或将微控制器转入安全模式。PVD 功能需要通过程序使能开启。

3.12 低功耗模式

芯片支持多种功耗模式

- 睡眠模式

在睡眠模式，只有 CPU 停止，所有外设处于工作状态并可在发生中断/事件时唤醒 CPU。

- 停机模式

在保持 SRAM 和寄存器内容不丢失的情况下，停机模式可以达到最低的电能消耗。在停机模式下，所有内部时钟被关闭，PLL、HSI 和 HSE 的 RC 振荡器被关闭。可以通过任一配置成 EXTI 的信号把微控制器从停机模式中唤醒，EXTI 信号可以是 16 个外部 I/O 口之一、PVD 的输出、RTC 闹钟或 USB 的唤醒信号。

- 待机模式

在待机模式下可以达到最低的电能消耗。内部 LDO 被关闭，因此所有内部 1.5V 部分的供电被切断；PLL、HSI 和 HSE 的 RC 振荡器也被关闭；进入待机模式后，SRAM 和寄存器的内容将消失，但后备寄存器的内容仍然保留，待机电路仍工作。从待机模式退出的条件是：NRST 上的外部复位信号、IWDG 复位、WKUP 管脚上的一个上升边沿或 RTC 的闹钟到时。

3.13 DMA

灵活的 5 路通用 DMA 可以管理存储器到存储器、设备到存储器和存储器到设备的数据传输。1 个 DMA 控制器支持环形缓冲区的管理，避免了控制器传输到达缓冲区结尾时所产生的中断。

每个通道都有专门的硬件 DMA 请求逻辑,同时可以由软件触发每个通道;传输的长度、传输的源地址和目标地址都可以通过软件单独设置。DMA 可以用于主要的外设: SPI、I2C、USART、定时器 TIMx、SDIO 和 ADC。

3.14 RTC 时钟

HK32F030 系列芯片 LQFP64、LQFP48, LQFP32、TSSOP20 封装没有独立的 VBAT 管脚,只要 VDD 有电,VBAT 域仍然会正常工作,提供 StandBy 低功耗功能。

RTC 是一个独立的 BCD 定时器 / 计数器。其主要特性如下:

- 日历具有亚秒、秒、分、小时 (12 或 24 格式)、星期几、日、月、年,格式为 BCD (二进制十进数)。
- 自动调整每月是 28、29 (闰年)、30 还是 31 天。
- 可编程闹钟具有从停止和待机模式唤醒的能力。
- 可运行时纠正 1 到 32767 个 RTC 时钟脉冲。这可用于将 RTC 与主时钟同步。
- 数字校准电路具有 1 ppm 的分辨率,以补偿石英晶振的不准确性。
- 两个防篡改检测引脚具有可编程的滤波器。当检测到篡改事件时,MCU 可从停止及待机模式唤醒。
- 时间戳特性可用于保存日历内容。此功能可由时间戳引脚上的事件触发,或由篡改事件触发。当检测到时间戳事件时,MCU 可从停止及待机模式唤醒。
- 参考时钟检测:可使用更加精确的第二时钟源 (50 或 60 Hz) 来提高日历的精确度

3.15 独立看门狗

独立的看门狗是基于一个 12 位的递减计数器和一个 8 位的预分频器,它由一个内部独立的 40kHz 的 RC 振荡器提供时钟,因为这个 RC 振荡器独立于主时钟,所以它可运行于停机和待机模式。它可以被当成看门狗用于在发生问题时复位整个系统,或作为一个自由定时器为应用程序提供超时管理。通过选择字节可以配置成是软件或硬件启动看门狗。在调试模式,计数器可以被冻结。

3.16 窗口看门狗

窗口看门狗内有一个 7 位的递减计数器,并可以设置成自由运行。它可以被当成看门狗用于在发生问题时复位整个系统。它由主时钟驱动,具有早期预警中断功能。在调试模式,计数器可以被冻结。

3.17 System Tick 定时器

这个定时器是专用于操作系统,也可当成一个标准的递减计数器。它具有下述特性。

- 24 位的递减计数器
- 重加载功能
- 当计数器为 0 时能产生一个可屏蔽中断
- 可编程时钟源

3.18 定时器

HK32F030x4/x6/x8 器件包括高达五个通用定时器和一个高级控制定时器。

定时器类型	Timer	计数器分辨率	计数器类型	预分频系数	DMA 请求生成	捕获/比较通道	互补输出
先进的控制	TIM1	16 位	递增、递减、递增/递减	1 和65536 之间的任意整数	有	4	有
通用	TIM3	16 位	递增、递减、递增/递减	1 和65536 之间的任意整数	有	4	无
	TIM14	16 位	递增	1 和65536 之间的任意整数	无	1	无
	TIM15	16 位	递增	1 和65536 之间的任意整数	有	2	无
	TIM16	16 位	递增	1 和65536 之间的任意整数	有	1	有
	TIM17	16 位	递增	1 和65536 之间的任意整数	有	1	有
基本	TIM6	16 位	递增	1 和65536 之间的任意整数	有	0	无

3.18.1 基本定时器

TIM6

TIM6 是用于产生 DAC 触发信号，也可当成通用的 16 位时基计数器。

3.18.2 通用定时器

每个通用定时器都可用于生成 PWM 输出，或作为简单时间基准。

TIM3

TIM3 基于一个 16 位自动重载递增/递减计数器和一个 16 位预分频。它们都具有 4 个独立通道，用于输入捕获/输出比较、PWM、单脉冲模式输出。在最大的封装中，可提供多达 12 个输入捕捉/输出比较/PWM。

TIM3 通用定时器可通过定时器链接功能与 TIM1 高级控制定时器协同工作，提供同步或事件链接功能。TIM3 都可生成独立的 DMA 请求。这些定时器能够处理正交（增量）编码器信号，也能处理 1 到 3 个霍尔效应传感器的数字输出。在调试模式下，其计数器可被冻结。

TIM14、TIM15

该定时器基于一个 16 位自动重载递增计数器和一个 16 位预分频器。TIM14 具有一个单通道，用于输入捕获/输出比较，PWM 或单脉冲模式输出。在调试模式下，其计数器可被冻结。TIM14 可以产生 DMA 请求，TIM15 则不能。

TIM16 和 TIM17

两种定时器基于一个 16 位自动重载递增计数器和一个 16 位预分频器。它们每个都有一个单通道，用于输入捕获/输出比较，PWM 或单脉冲模式输出。TIM16 和 TIM17 有互补输出，带死区生成和独立 DMA 请求生成功能。在调试模式下，其计数器可被冻结。

3.18.3 高级定时器

高级控制定时器(TIM1)可以被看成是分配到 6 个通道的三相 PWM 发生器，还可以被当成完整的通用定时器。四个独立的通道可以用于：

- 输入捕获
- 输出比较
- 产生 PWM(边缘或中心对齐模式)
- 单脉冲输出
- 互补 PWM 输出，具程序可控的死区插入功能

配置为 16 位标准定时器时，它与 TIMx 定时器具有相同的功能。配置为 16 位 PWM 发生器时，它具有全调制能力(0~100%)。在调试模式下，计数器可以被冻结。很多功能都与标准的 TIM 定时器相同，内部结构也相同，因此高级控制定时器可以通过定时器链接功能与 TIM 定时器协同操作，提供同步或事件链接功能。

3.19 IIC 总线

2 个 I2C 总线接口，能够工作于多主和从模式，支持标准模式（最高100 kbit/s）、快速模式（最高400 kbit/s）和极速模式（最高1 Mbit/s），有20 mA 输出驱动。

I2C 接口支持 7 位或 10 位寻址，7 位从模式时支持双从地址寻址。

I2C 提供了 SMBUS 2.0 和 PMBUS 1.1 的硬件支持：ARP 能力、主机通知协议、硬件 CRC（PEC）生成/验证、超时验证、ALERT 协议管理。

I2C 还有一个独立于 CPU 时钟的时钟域，这样 I2C 可在地址匹配时从停止模式唤醒 MCU。

可编程的模拟和数字噪声滤波器。

	模拟滤波器	数字滤波器
抑制的脉冲宽度	≥ 50 ns	从 1 到 15 个 I2C 外设时钟的可编程长度
优点	停止模式中仍可用	1. 附加的滤波能力 vs 标准需求。 2. 稳定长度
缺点	随温度、电压、工艺变化	当启用数字滤波器时，无法在地址匹配时从停止唤醒。

3.20 USART

器件内置有 2 个通用同步/异步收发器 (USART1)，其通信速率高达 6 Mbit/s。它提供了对 CTS、RTS、RS485 DE 信号、多处理器通信模式、主同步通信和单线半双工通信模式的硬件管理。USART1 还支持智能卡通信 (ISO 7816)、IrDA SIR ENDEC、LIN 主/从能力、自动波特率特性，具有与 CPU 时钟独立的时钟域，可从停止模式唤醒 MCU。USART 接口可以使用 DMA 控制器。

USART 特性	USART1
调制解调器的硬件流控	支持
使用 DMA 进行连续通信	支持
多处理器通信	支持
同步模式	支持
SmartCard 模式	支持
单线半双工通信	支持
IrDA SIR ENDEC 模块	支持
LIN 模式	支持
双时钟域和从停止模式唤醒	支持
接收器超时中断	支持
Modbus 通信	支持
自动波特率检测	支持
驱动启用	支持

3.21 SPI

HK32F030 拥有 2 个 SPI 接口，高达 18 Mbit/s 通信，可为从和主模式、全双工和半双工通信模式。3 位预分频器可产生 8 种主模式频率，帧可配置为 4 位至 16 位。

标准 I2S 接口 (与 SPI 复用) 支持四种不同的音频标准，能以主或从半双工通信模式工作。它可配置为 16、24、32 位传输，有 16 位或 32 位数据分辨率，由专用信号同步。可由 8 位可编程线性预分频设置 8kHz 至 192kHz 的音频采样频率。当工作于主模式时，它可为外部音频元件输出采样频率 256 倍的时钟。

SPI 特性	SPI
硬件 CRC 计算	支持
Rx/Tx FIFO	支持
NSS 脉冲模式	支持
I2S 模式	支持
TI 模式	支持

3.22 GPIO

每个 GPIO 管脚都可以由软件配置成输出(推拉或开路)、输入(带或不带上拉或下拉)或其它的外设功能端口。多数 GPIO 管脚都与数字或模拟的外设共用。所有的 GPIO 管脚都有大电流通过能力。在需要的情况下, I/O 管脚的外设功能可以通过一个特定的操作锁定, 以避免意外的写入 I/O 寄存器。

3.23 ADC

内嵌 1 个 12 位的模拟/数字转换器(ADC), 每个 ADC 共用多达 16 个外部通道, 可以实现单次或扫描转换。在扫描模式下, 在选定的一组模拟输入上的转换自动进行。

ADC 接口上额外的逻辑功能包括:

- 同时采样和保持
- 交叉采样和保持
- 单次采样

ADC 可以使用 DMA 操作。模拟看门狗功能允许非常精准地监视一路、多路或所有选中的通道, 当被监视的信号超出预置的阈值时, 将产生中断。由标准定时器(TIMx)和高级控制定时器(TIM1)产生的事件, 可以分别内部级联到 ADC 的开始触发和注入触发, 应用程序能使 AD 转换与时钟同步。

3.24 温度传感器

温度传感器产生一个随温度线性变化的电压。温度传感器在内部被连接到 ADC1_IN16 的输入通道上, 用于将传感器的输出转换到数字数值。

3.25 内部参考电压

内部参考电压 (VREFINT) 为 ADC 和比较器提供了一个稳定的电压输出。VREFINT 内部连接到 ADC_IN17 输入通道。访问模式为只读。

3.26 调试接口

内嵌 ARM 的 SWJ-DP 接口, 可以实现串行线 SWDIO/SWCLK 调试接口。

4 性能指标

4.1 最大绝对额定值

最大额定值只是短时间的压力值。并且芯片在该值或者其他任何超出该推荐值的条件下工作是不可取的。超出下列最大额定值可能会给芯片造成永久性的损坏。长时间工作在最大额定值下可能影响芯片的可靠性。

4.1.1 极限电压特性

符号	描述	最小值	最大值	单位
$V_{DD}-V_{SS}$	外部主供电电压（包含 V_{DDA} 和 V_{DD} ）	-0.5	6.0	V
V_{IN}	引脚上的输入电压	$V_{SS}-0.3$	$V_{DD}+4.0$	
$ \Delta V_{DDx} $	不同供电引脚之间的电压差	-	50	mV
$ V_{SSX}-V_{SS} $	不同接地引脚之间的电压差	-	50	

4.1.2 极限电流特性

符号	描述	最大值	单位
I_{VDD}	经过 V_{DD}/V_{DDA} 电源线的总电流（供应电流） ¹	150	mA
I_{VSS}	经过 V_{SS} 地线的总电流（流出电流） ¹	150	
I_{IO}	任意 I/O 和控制引脚上的输出灌电流	25	
	任意 I/O 和控制引脚上的输出拉电流	-25	
$I_{INJ(PIN)}^2$	引脚上的注入电流 ³	± 5	
$\Sigma I_{INJ(PIN)}$	所有 I/O 和控制引脚上的总注入电流 ⁴	± 25	

Note1: 所有的电源 (V_{DD} , V_{DDA}) 和地 (V_{SS} , V_{SSA}) 引脚必须始终连接到外部允许范围内的供电系统上。

Note2: 反向注入电流会干扰器件的模拟性能。

Note3: 当 $V_{IN} > V_{DD}$ 时, 有一个正向注入电流; 当 $V_{IN} < V_{SS}$ 时, 有一个反向注入电流, 注入电流绝对不可以超过规定范围。

Note4: 当几个 I/O 口同时有注入电流时, $\Sigma I_{INJ(PIN)}$ 的最大值为正向注入电流与反向注入电流的即时绝对值之和。

4.1.3 极限温度特性

符号	描述	参数值	单位
T_{STG}	储存温度范围	-45 to +150	°C
T_J	最大结温度	125	

4.2 工作参数

4.2.1 推荐工作条件

符号	描述	最小值	最大值	单位
f_{HCLK}	内部 AHB 时钟频率	0	72	MHz
f_{PCLK1}	内部 APB1 时钟频率	0	72	
f_{PCLK2}	内部 APB2 时钟频率	0	72	
V_{DD}	标准工作电压	2	5.5	V
V_{DDA}^1	模拟工作电压	2	5.5	V
T	工作温度	-40	105	°C

Note1: 建议使用相同的电源为 VDD 和 VDDA 供电, 在上电和正常操作期间, VDD 和 VDDA 之间最多允许有 300mV 的差别。

4.2.2 复位和低压检测

Table 4-1 上电复位特性

符号	参数	条件	最小值	典型值	最大值	单位
T_{delay}	rstn 建立时间	-	-	40		us
$V_{Threshold}$	复位门限	-	-	1.75		V

Table 4-7 PVD 特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{PVD}	可编程电压检测器的 检测电平选择 (上升沿)	PLS[2:0]=000	2.183	2.188	2.196	V
		PLS[2:0]=001	2.286	2.289	2.298	
		PLS[2:0]=010	2.393	2.399	2.407	
		PLS[2:0]=011	2.502	2.508	2.518	
		PLS[2:0]=100	2.621	2.629	2.639	
		PLS[2:0]=101	2.726	2.733	2.745	
		PLS[2:0]=110	2.839	2.846	2.855	
	PLS[2:0]=111	2.958	2.969	2.979		
	可编程电压检测器的 检测电平选择 (下降沿)	PLS[2:0]=000	2.116	2.119	2.125	
		PLS[2:0]=001	2.208	2.211	2.220	
		PLS[2:0]=010	2.305	2.310	2.320	
		PLS[2:0]=011	2.399	2.406	2.416	
		PLS[2:0]=100	2.506	2.512	2.521	
		PLS[2:0]=101	2.596	2.602	2.613	
PLS[2:0]=110		2.693	2.701	2.710		
PLS[2:0]=111	2.798	2.805	2.817			

4.2.3 工作电流特性

Table 4-2 工作电流特性

模式	条件	VDD@25°C	Unit
----	----	----------	------

		2.0V	3.3V	5.0V	
Run mode	HCLK=96MHz, FLASH 读取 3 个等待周期, APB 时钟 enable	21.505	22.63	22.85	mA
	HCLK=96MHz, FLASH 读取 3 个等待周期, APB 时钟 disable	12.908	13.232	13.301	mA
	HCLK=HSE 8MHz, FLASH 读取 0 等待周期, APB 时钟 enable	3.151	3.418	3.533	mA
	HCLK=HSE 8MHz, FLASH 读取 0 等待周期, APB 时钟 disable	2.316	2.559	2.653	mA
	HCLK=LSI 40KHz	196	208	212	uA
	HCLK=LSE 32.768KHz	190	205	215	uA
Sleep mode	HCLK= 96MHz APB 时钟 disable	5.199	5.441	5.483	mA
	HCLK=HSI 8MHz APB 时钟 disable	0.778	0.845	0.937	mA
Stop mode	LDO 全速工作状态 HSE/HSI/LSE 关闭	126	128	130	uA
	LDO 低功耗状态 HSE/HSI/LSE 关闭	9.22	10.26	12.47	uA
Standby mode	LSI and IDWG on	1.13	1.64	3.17	uA
VBAT mode	RTC 以 LSE 时钟工作	1.56	2.29	5.34	uA
	LSE 和 RTC 都停止工作	0.03	0.04	0.09	uA

4.2.4 外部时钟特性

Table 4-3 外部高速时钟特性

符号	参数	条件	最小值	典型值	最大值	单位
f_{HSE_ext}	时钟频率	-	1	8	25	MHz
V_{HSEH}	输入引脚高电平	-	$0.7V_{DD}$	-	V_{DD}	V
V_{HSEL}	输入引脚低电平		V_{SS}	-	$0.3V_{DD}$	
$T_{W(HSE)}$	有效高/低电平时间		5	-	-	
$T_{r(HSE)}$	上升/下降时间	-	-	-	20	ns
$T_{f(HSE)}$						
$C_{in(HSE)}$	输入容抗	-	-	5	-	pF
$DuCy_{(HSE)}$	占空比	-	45	-	55	%

Table 4-4 外部低速时钟特性

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
F_{LSE_ext}	时钟频率	-	-	32.76 8	1000	kHz

V_{LSEH}	输入引脚高电平		$0.7V_{DD}$	-	V_{DD}	V
V_{LSEL}	输入引脚低电平		V_{SS}	-	$0.3V_{DD}$	V
$T_{W(LSE)}$	有效高/低电平时间		450	-	-	Ns
$T_{r(LSE)}$	上升/下降时间		-	-	50	
$T_{f(LSE)}$			-	-	50	
$C_{in(LSE)}$	输入容抗	-	-	5	-	pF
$DuCy_{(LSE)}$	占空比	-	30	-	70	%

4.2.5 内部时钟特性

Table 4-5 内部快速时钟特性

Symbol	Parameter	Conditions	Min	Typ	Max	Unit	
f_{HSI}	时钟频率	-	-	8	-	MHz	
$DuCy_{(HSI)}$	占空比	-	45	-	55	%	
ACC_{HSI}	振荡器精度	RCC_CR 寄存器校准后	-	-	1		
		工厂校准	$T_A = -40$ to 105 °C	-2	-	2.5	%
			$T_A = -40$ to 85 °C	-1.5	-	2.2	%
			$T_A = 0$ to 70 °C	-1.3	-	2	%
		$T_A = 25$ °C	-1.1	-	1.8	%	
$T_{su(HSI)}$	振荡器启动时间	$V_{SS} \leq V_{IN} \leq V_{DD}$	1	-	2	us	
$I_{DD(HSI)}$	振荡器功耗		-	80	100	uA	

Table 4-6 内部慢速时钟特性

Symbol	Parameter	Min	Typ	Max	Unit
f_{LSI}	时钟频率	30	40	60-	kHz
$t_{su(LSI)}$	振荡器启动时间	-	-	85	us
$I_{DD(LSI)}$	振荡器功耗		0.65	1.2	uA

4.2.6 PLL 特性

Table 4-7 PLL 特性

Symbol	Parameter	Value			Unit
		Min	Typ	Max	
f_{PLL_IN}	输入时钟频率	1	8.0	25	MHz
	输入时钟占空比	40	-	60	%
f_{PLL_OUT}	输出时钟频率	16	-	72	MHz
t_{LOCK}	锁相时间	-	-	200	us
Jitter	循环抖动	-	-	300	ps

4.2.7 存储器特性

Table 4-8 存储器特性

Symbol	Parameter	Min	Typ	Max	Unit
T _{PROG}	单字节写入时间	6	-	7.5	μs
T _{ERASE}	页擦除时间	4	-	5	ms
	整片擦除时间	30	-	40	ms
IDD _{PROG}	单字节写入电流	-	-	5	mA
IDD _{ERASE}	页/片擦除电流	-	-	2	mA
IDD _{READ}	读电流@24MHz	-	2	3	mA
	读电流@1MHz	-	0.25	0.4	mA
V _{IL}	输入低电压	-		0.1V _{DD}	
V _{IH}	输入高电压	0.9V _{DD}			
V _{OL}	输出低电压			0.1V _{DD}	
V _{OH}	输出高电压	0.9V _{DD}			
N _{END}	擦写寿命	20			千次
t _{RET}	数据保存时间	20			年

1. 典型值是指 1.5V, TT 工艺和温度 25 °C 的条件下。

4.2.8 IO 引脚特性

Table 4-9 IO 引脚直流特性

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
V _{IH}	输入高电平	V _{DD} >2V	0.42*(V _{DD} -2V)+1V		5.5	V
		V _{DD} ≤2V		5.2		
V _{IL}	输入低电平		-0.3		0.32*(V _{DD} -2V)+0.75V	V
V _{hys}	施密特触发器电压迟滞		5%V _{DD}	-	-	mV
I _{lk}	输入漏电流	V _{IN} =5V	-	-	3	uA
R _{PU}	weak pull-up equivalent resistor	V _{IN} =V _{SS}	30	40	50	KΩ
R _{PD}	weak pull-down equivalent resistor	V _{IN} =V _{DD}	30	40	50	KΩ
C _{IO}	I/O pin capacitance		-	5	-	pF

Table 4-10 IO 引脚交流特性

Mode	Symbol	Parameter	Conditions	Min	Max	Unit
10	f _{max(IO)out}	Maximum frequency	C _L =50pF, V _{DD} =2V to 5.5V	-	2	MHz
	t _{f(IO)out}	output high to low level fall time		-	125	ns
	t _{r(IO)out}	output low to high level rise time		-	125	
01	f _{max(IO)out}	Maximum frequency	C _L =50pF, V _{DD} =2V to 5.5V	-	10	MHz

	$t_{f(10)out}$	output high to low level fall time		-	25	ns
	$t_{r(10)out}$	output low to high level rise time		-	25	
11	$f_{max(10)out}$	Maximum frequency	$C_L=30pF, V_{DD}=2.7V \text{ to } 5.5V$	-	50	MHz
			$C_L=50pF, V_{DD}=2.7V \text{ to } 5.5V$		30	
			$C_L=50pF, V_{DD}=2V \text{ to } 2.7V$		20	
	$t_{f(10)out}$	output high to low level fall time	$C_L=30pF, V_{DD}=2.7V \text{ to } 5.5V$	-	5	ns
			$C_L=50pF, V_{DD}=2.7V \text{ to } 5.5V$		8	
			$C_L=50pF, V_{DD}=2V \text{ to } 2.7V$		12	
	$t_{r(10)out}$	output high to low level rise time	$C_L=30pF, V_{DD}=2.7V \text{ to } 5.5V$	-	5	ns
			$C_L=50pF, V_{DD}=2.7V \text{ to } 5.5V$		8	
			$C_L=50pF, V_{DD}=2V \text{ to } 2.7V$		12	

4.2.9 TIM 计数器特性

Table 4-11 TIM 计数器特性

Symbol	Conditions	Min	Max	Unit
Tres(TIM)	Timer resolution time	1	-	$T_{TIM \times CLK}$
FEXT	Timer external clock frequency on CH1 to CH4	0	$F_{TIM \times CLK}/2$	MHz
RESTIM	Timer resolution	-	16	bit
Tcounter	16-bit counter clock period when internal clock is selected	1	65536	$T_{TIM \times CLK}$
TMAX_COUNT	Maximum possible count	-	65536×65536	$T_{TIM \times CLK}$

1. $f_{TIM \times CLK} = 72 \text{ MHz}$

4.2.10 ADC 特性

Table 4-12 ADC 特性

Parameter	Conditions	Min	Typ	Max	Unit
Full scale range	SDIF=0	vrefn	-	vrefp	V
	SDIF=1	$2 \times (vrefp - vrefn)$			V
Input signal common mode		$(vrefp - vrefn)/2$			V
Input sample capacitance	-	-	5	-	pF
Input switch equivalent impedance(R_s)	-	-	-	1000	Ohm
Positive reference voltage(vrefp)	-	AVDD	AVDD	AVDD	V
Negative reference voltage(vrefn)	-	0	0	0.1	V
Analog Supply voltage	-	2.0	3.3	5.5	V
Digital Supply voltage	-	1.35	1.5	1.65	V
Current Consumption AVDD	SDIF=1, @ 1Msps	-	110	-	uA
Current Consumption VDD		-	40	-	uA

Current Consumption vrefp		-	35	-	uA
Clock period(t_{clkp})		3333	71.4	23.8	Ns
The high level time of clock(t_{clkh})	-	40%	50%	60%	T_{clkp}
The time delay from rising edge of clock to rising edge of EOC(t_{eocr})	-	0.8	-	3	ns
The time delay from rising edge of clock to falling edge of EOC (t_{eocf})	-	0.8	-	3	ns
The time delay from rising edge of EOC to the data is valid at data bus B(t_{data})	-	1.2	-	4	ns
The setup time of SOC(t_{socs})	-	-	0.7	-	ns
The hold time of SOC(t_{soch})	-	-	0.7	-	ns
The time of Sampling and converting (t_{sp+con})	-	-	14	-	t_{clkp}
The time of sample(t_s)	-	-	1.5	-	t_{clkp}
THD	-	-	-72	-	db
SNDR	-	-	68	-	db
DNL	-	-1	-	+1	LSB
INL	-	-1.5	-	+1.5	LSB
Offset error	-	-16	-	16	LSB

4.2.11 温度传感器特性

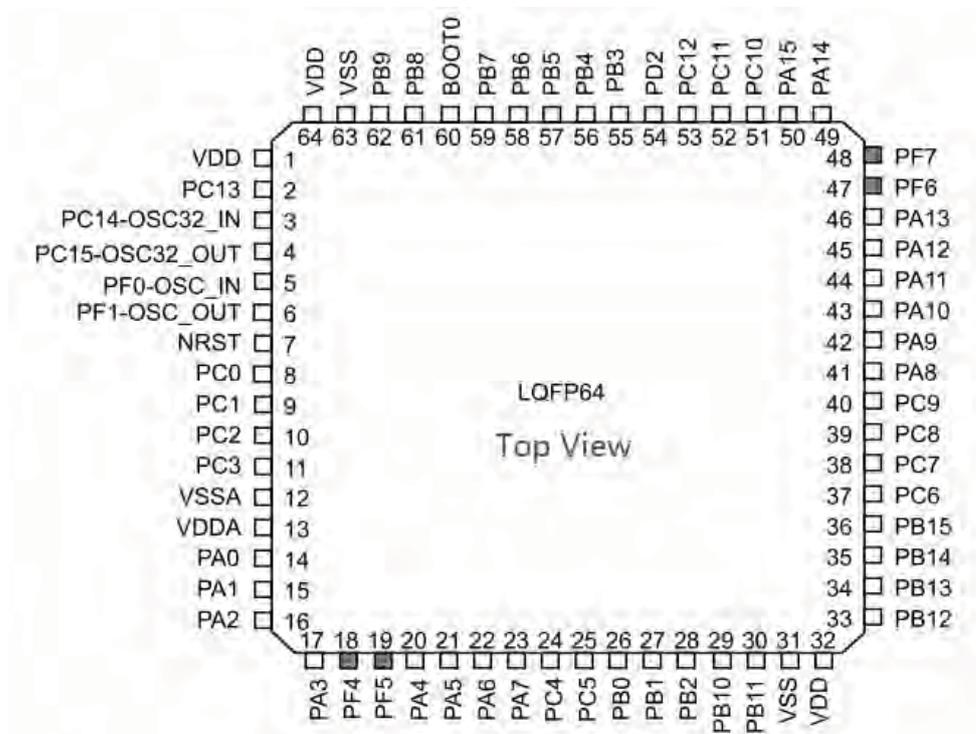
Table 4-13 温度传感器特性

Parameter	Conditions	Min	Typ	Max	Unit
Analog Supply voltage	-	2.2	3.3	5	V
Digital Supply voltage	-	1.35	1.5	1.65	
Current Consumption	AVDD	-	150	-	uA
Power down leakage current	en='0'	-	-	1	
Power switch control voltage (Ven)	Power down	-	0	-	V
	Power on	-	1	-	Vddl
Sensor linearity with temperature	-	-	±1	±2	°C
Sensor output voltage	at 25°C	1.34	1.43	1.52	V
Sensor Gain	-	4.0	4.3	4.6	mV/°C
Output load capacitor	-	-	-	20	Pf
Output current	-	-40	-	+40	uA
Power up time(t_{START})	-	4	-	10	us

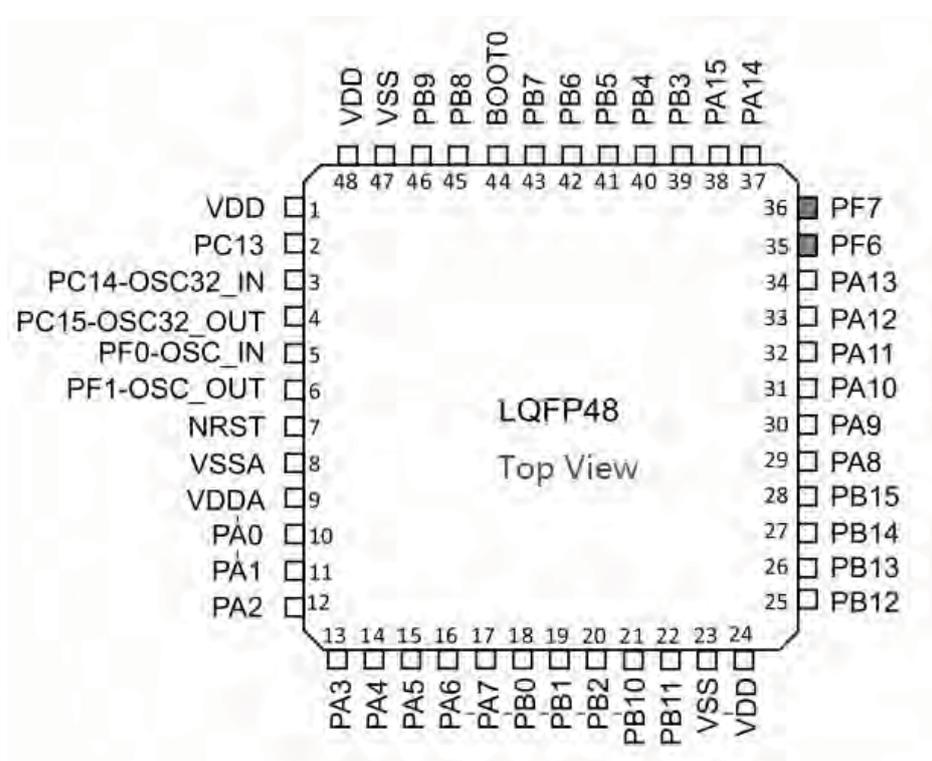
5 管脚定义

HK32F030 定义了 LQFP64/LQFP48/LQFP32/TSSOP20 四种封装，管脚定义如下。

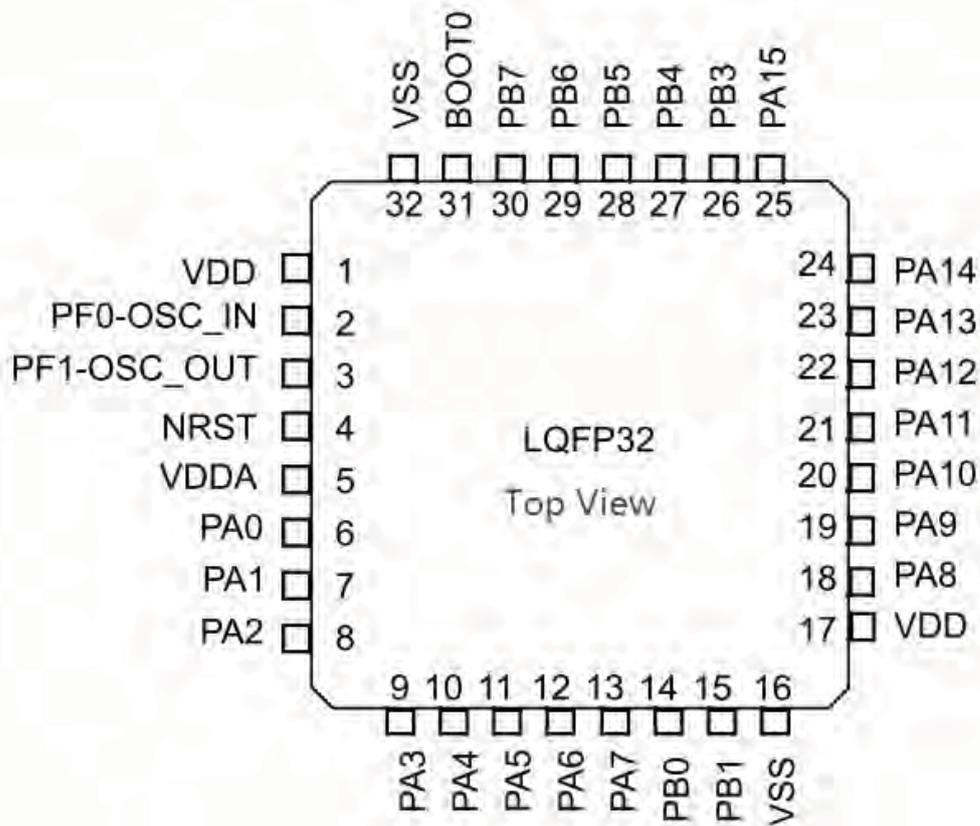
LQFP64 封装 Pin-out



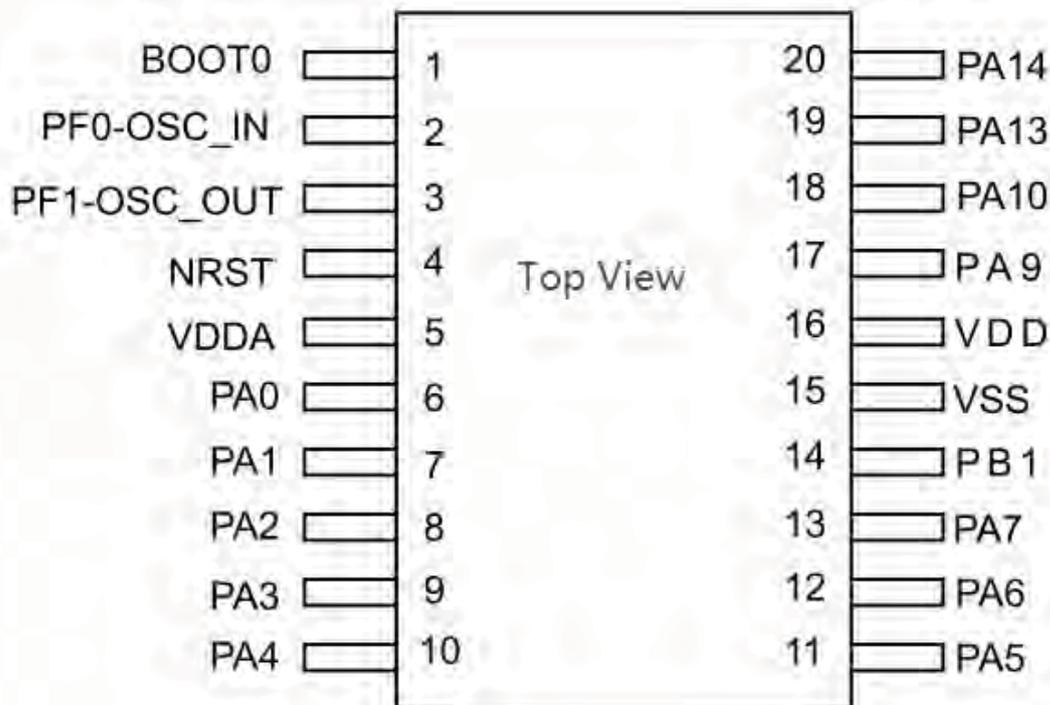
LQFP48 封装 Pin-out



LQFP32 封装 Pin-out



TSSOP20 封装 Pin-out



引脚定义如下表

Pin number				Pin name (function after reset)	Pin type	I/O structure	Notes	Pin functions	
LQFP64	LQFP48	LQFP32	TSSOP20					Alternate functions	Additional functions
1	1	-	-	VDD	S	-	-	Complementary power supply	
2	2	-	-	PC13	I/O	TC	(1)	-	RTC_TAMP1, RTC_TS, RTC_OUT, WKUP2
3	3	-	-	PC14-OSC32_IN (PC14)	I/O	TC	(1)	-	OSC32_IN
4	4	-	-	PC15-OSC32_OUT (PC15)	I/O	TC	(1)	-	OSC32_OUT
5	5	2	2	PF0-OSC_IN (PF0)	I/O	FT	-	I2C1_SDA ⁽⁵⁾	OSC_IN
6	6	3	3	PF1-OSC_OUT (PF1)	I/O	FT	-	I2C1_SCL ⁽⁵⁾	OSC_OUT
7	7	4	4	NRST	I/O	RST	-	Device reset input / internal reset output (active low)	

8	-	-	-	PC0	I/O	TTa	-	EVENTOUT, USART6_TX ⁽⁵⁾	ADC_IN10
9	-	-	-	PC1	I/O	TTa	-	EVENTOUT, USART6_RX ⁽⁵⁾	ADC_IN11
10	-	-	-	PC2	I/O	TTa	-	SPI2_MISO ⁽⁵⁾ , EVENTOUT	ADC_IN12
11	-	-	-	PC3	I/O	TTa	-	SPI2_MOSI ⁽⁵⁾ , EVENTOUT	ADC_IN13
12	8	-	-	VSSA	S	-	-	Analog ground	
13	9	5	5	VDDA	S	-	-	Analog power supply	
14	10	6	6	PA0	I/O	TTa	-	USART1_CTS ⁽²⁾ , USART2_CTS ⁽³⁾⁽⁵⁾ , USART4_TX ⁽⁵⁾	ADC_IN0, RTC_TAMP2, WKUP1
15	11	7	7	PA1	I/O	TTa	-	USART1_RTS ⁽²⁾ , USART2_RTS ⁽³⁾⁽⁵⁾ , EVENTOUT, USART4_RX ⁽⁵⁾	ADC_IN1
16	12	8	8	PA2	I/O	TTa	-	USART1_TX ⁽²⁾ , USART2_TX ⁽³⁾⁽⁵⁾ , TIM15_CH1 ⁽³⁾⁽⁵⁾	ADC_IN2, WKUP4 ⁽⁵⁾
17	13	9	9	PA3	I/O	TTa	-	USART1_RX ⁽²⁾ , USART2_RX ⁽³⁾⁽⁵⁾ , TIM15_CH2 ⁽³⁾⁽⁵⁾	ADC_IN3
18 ⁽⁴⁾	-	-	-	PF4	I/O	FT	(4)	EVENTOUT	-

19 ⁽⁴⁾	-	-	-	PF5	I/O	FT	(4)	EVENTOUT	-
19 ⁽⁵⁾	-	-	-	VDD	-	-	(5)	Complementary power supply	
20	14	10	10	PA4	I/O	TTa	-	SPI1_NSS, USART1_CK ⁽²⁾ , USART2_CK ⁽³⁾⁽⁵⁾ , TIM14_CH1, USART6_TX ⁽⁵⁾	ADC_IN4
21	15	11	11	PA5	I/O	TTa	-	SPI1_SCK, USART6_RX ⁽⁵⁾	ADC_IN5
22	16	12	12	PA6	I/O	TTa	-	SPI1_MISO, TIM3_CH1, TIM1_BKIN, TIM16_CH1, EVENTOUT, USART3_CTS ⁽⁵⁾	ADC_IN6
23	17	13	13	PA7	I/O	TTa	-	SPI1_MOSI, TIM3_CH2, TIM14_CH1, TIM1_CH1N, TIM17_CH1, EVENTOUT	ADC_IN7
24	-	-	-	PC4	I/O	TTa	-	EVENTOUT, USART3_TX ⁽⁵⁾	ADC_IN14
25	-	-	-	PC5	I/O	TTa	-	USART3_RX ⁽⁵⁾	ADC_IN15, WKPU5 ⁽⁵⁾
26	18	14	-	PB0	I/O	TTa	-	TIM3_CH3, TIM1_CH2N, EVENTOUT, USART3_CK ⁽⁵⁾	ADC_IN8
27	19	15	14	PB1	I/O	TTa	-	TIM3_CH4, TIM14_CH1, TIM1_CH3N, USART3_RTS ⁽⁵⁾	ADC_IN9
28	20	-	-	PB2	I/O	FT	(6)	-	-
29	21	-	-	PB10	I/O	FT	-	SPI2_SCK ⁽⁵⁾ , I2C1_SCL ⁽²⁾ , I2C2_SCL ⁽³⁾⁽⁵⁾ , USART3_TX ⁽⁵⁾	-
30	22	-	-	PB11	I/O	FT	-	I2C1_SDA ⁽²⁾ , I2C2_SDA ⁽³⁾⁽⁵⁾ , EVENTOUT, USART3_RX ⁽⁵⁾	-
31	23	16	-	VSS	S	-	-	Ground	
32	24	17	16	VDD	S	-	-	Digital power supply	
33	25	-	-	PB12	I/O	FT	-	SPI1_NSS ⁽²⁾ , SPI2_NSS ⁽³⁾⁽⁵⁾ , TIM1_BKIN, EVENTOUT, USART3_CK ⁽⁵⁾	-

34	26	-	-	PB13	I/O	FT	-	SPI1_SCK ⁽²⁾ , SPI2_SCK ⁽³⁾⁽⁵⁾ , I2C2_SCL ⁽⁵⁾ , TIM1_CH1N, USART3_CTS ⁽⁵⁾	-
35	27	-	-	PB14	I/O	FT	-	SPI1_MISO ⁽²⁾ , SPI2_MISO ⁽³⁾⁽⁵⁾ , I2C2_SDA ⁽⁵⁾ , TIM1_CH2N, TIM15_CH1 ⁽³⁾⁽⁵⁾ , USART3_RTS ⁽⁵⁾	-
36	28	-	-	PB15	I/O	FT	-	SPI1_MOSI ⁽²⁾ , SPI2_MOSI ⁽³⁾⁽⁵⁾ , TIM1_CH3N, TIM15_CH1N ⁽³⁾⁽⁵⁾ , TIM15_CH2 ⁽³⁾⁽⁵⁾	RTC_REFIN, WKPU7 ⁽⁵⁾
37	-	-	-	PC6	I/O	FT	-	TIM3_CH1	-
38	-	-	-	PC7	I/O	FT	-	TIM3_CH2	-
39	-	-	-	PC8	I/O	FT	-	TIM3_CH3	-
40	-	-	-	PC9	I/O	FT	-	TIM3_CH4	-
41	29	18	-	PA8	I/O	FT	-	USART1_CK, TIM1_CH1, EVENTOUT, MCO	-
42	30	19	17	PA9	I/O	FT	-	USART1_TX, TIM1_CH2, TIM15_BKIN ⁽³⁾⁽⁵⁾ , I2C1_SCL ⁽²⁾⁽⁵⁾	-
43	31	20	18	PA10	I/O	FT	-	USART1_RX, TIM1_CH3, TIM17_BKIN, I2C1_SDA ⁽²⁾⁽⁵⁾	-
44	32	21	-	PA11	I/O	FT	-	USART1_CTS, TIM1_CH4, EVENTOUT, I2C2_SCL ⁽⁵⁾	-
45	33	22	-	PA12	I/O	FT	-	USART1_RTS, TIM1_ETR, EVENTOUT, I2C2_SDA ⁽⁵⁾	-
46	34	23	19	PA13 (SWDIO)	I/O	FT	(7)	IR_OUT, SWDIO	-
47 ⁽⁴⁾	35 ⁽⁴⁾	-	-	PF6	I/O	FT	(4)	I2C1_SCL ⁽²⁾ , I2C2_SCL ⁽³⁾	-
47 ⁽⁵⁾	35 ⁽⁵⁾	-	-	VSS	S	-	(5)	Ground	
48 ⁽⁴⁾	36 ⁽⁴⁾	-	-	PF7	I/O	FT	(4)	I2C1_SDA ⁽²⁾ , I2C2_SDA ⁽³⁾	-
48 ⁽⁵⁾	36 ⁽⁵⁾	-	-	VDD	S	-	(5)	Complementary power supply	
49	37	24	20	PA14 (SWCLK)	I/O	FT	(7)	USART1_TX ⁽²⁾ , USART2_TX ⁽³⁾⁽⁵⁾ , SWCLK	-

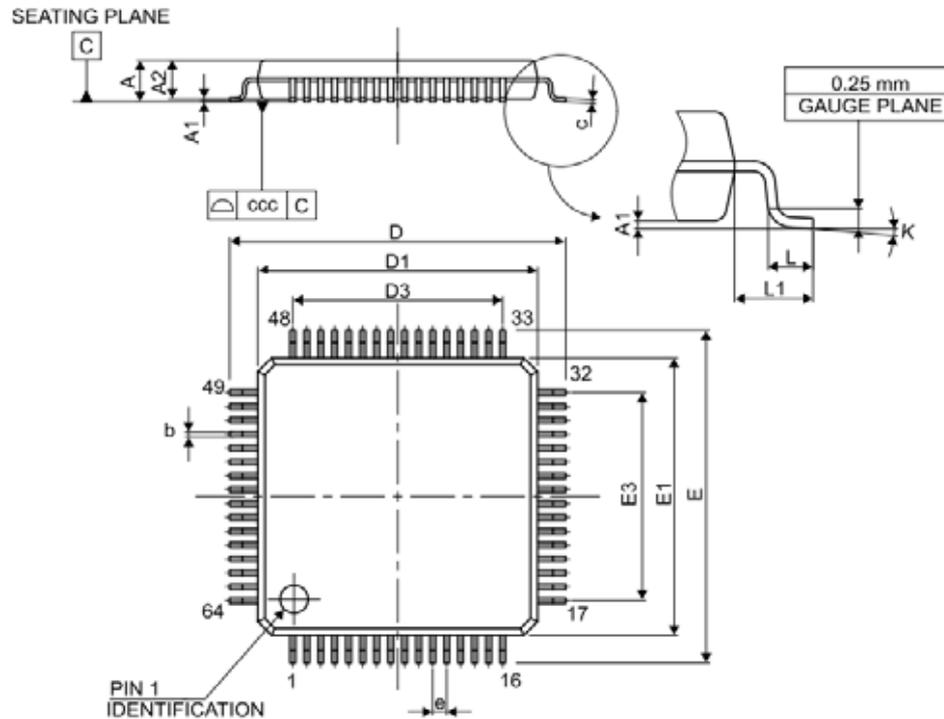
50	38	25	-	PA15	I/O	FT	-	SPI1_NSS, USART1_RX ⁽²⁾ , USART2_RX ⁽³⁾⁽⁵⁾ , USART4_RTS ⁽⁵⁾ , EVENTOUT	-
51	-	-	-	PC10	I/O	FT	-	USART3_TX ⁽⁵⁾ , USART4_TX ⁽⁵⁾	-
52	-	-	-	PC11	I/O	FT	-	USART3_RX ⁽⁵⁾ , USART4_RX ⁽⁵⁾	-
53	-	-	-	PC12	I/O	FT	-	USART3_CK ⁽⁵⁾ , USART4_CK ⁽⁵⁾ , USART5_TX ⁽⁵⁾	-
54	-	-	-	PD2	I/O	FT	-	TIM3_ETR, USART3_RTS ⁽⁵⁾ , USART5_RX ⁽⁵⁾	-
55	39	26	-	PB3	I/O	FT	-	SPI1_SCK, EVENTOUT, USART5_TX ⁽⁵⁾	-
56	40	27	-	PB4	I/O	FT	-	SPI1_MISO, TIM3_CH1, EVENTOUT, TIM17_BKIN ⁽⁵⁾ , USART5_RX ⁽⁵⁾	-
57	41	28	-	PB5	I/O	FT	-	SPI1_MOSI, I2C1_SMBA, TIM16_BKIN, TIM3_CH2, USART5_CK_RTS ⁽⁵⁾	WKPU6 ⁽⁵⁾
58	42	29	-	PB6	I/O	FTf	-	I2C1_SCL, USART1_TX, TIM16_CH1N	-
59	43	30	-	PB7	I/O	FTf	-	I2C1_SDA, USART1_RX, TIM17_CH1N, USART4_CTS ⁽⁵⁾	-
60	44	31	1	BOOT0	I	B	-	Boot memory selection	
61	45	-	-	PB8	I/O	FTf	⁽⁶⁾	I2C1_SCL, TIM16_CH1	-
62	46	-	-	PB9	I/O	FTf	-	I2C1_SDA, IR_OUT, SPI2_NSS ⁽⁵⁾ , TIM17_CH1, EVENTOUT	-
63	47	32	15	VSS	S	-	-	Ground	
64	48	1	16	VDD	S	-	-	Digital power supply	

Notes:

名称	缩写	定义
引脚名称	除非在引脚名下面的括号中特别说明，复位期间和复位后的引脚功能与实际引脚名相同	
引脚类型	S	电源引脚
	I	仅输入引脚
	I/O	输入 / 输出引脚
I/O 结构	FT	5 V 容限 I/O
	FTf	5 V 容限 I/O, FM+ 能力
	TTa	3.3 V 容限 I/O 直接连至 ADC
	TC	标准 3.3V I/O
	B	专用 BOOT0 引脚
	RST	配有内置弱上拉电阻的双向复位引脚
注释	除非特别注释说明，否则在复位期间和复位后所有 I/O 都设为浮空输入	
引脚功能	复用功能	通过 GPIOx_AFR 寄存器选择的功能
	其他函数	通过外设寄存器直接选择 / 启用的功能

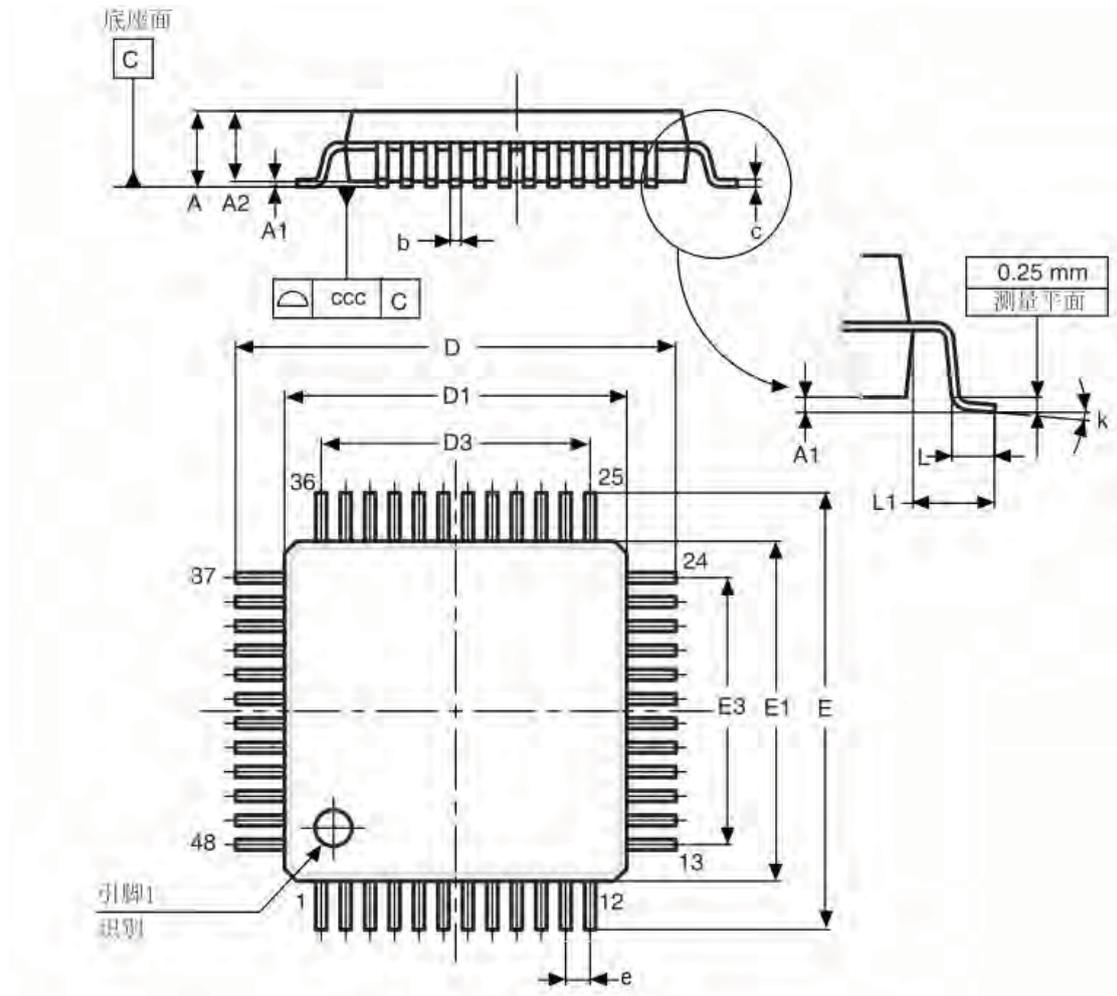
6 封装参数

6.1 LQFP64 10x10mm,0.5mm pitch



Symbol	millimeters			inches ⁽¹⁾		
	Min	Typ	Max	Min	Typ	Max
A	-	-	1.600	-	-	0.0630
A1	0.050	-	0.150	0.0020	-	0.0059
A2	1.350	1.400	1.450	0.0531	0.0551	0.0571
b	0.170	0.220	0.270	0.0067	0.0087	0.0106
c	0.090	-	0.200	0.0035	-	0.0079
D	-	12.000	-	-	0.4724	-
D1	-	10.000	-	-	0.3937	-
D3	-	7.500	-	-	0.2953	-
E	-	12.000	-	-	0.4724	-
E1	-	10.000	-	-	0.3937	-
E3	-	7.500	-	-	0.2953	-
e	-	0.500	-	-	0.0197	-
K	0°	3.5°	7°	0°	3.5°	7°
L	0.450	0.600	0.750	0.0177	0.0236	0.0295
L1	-	1.000	-	-	0.0394	-
ccc	-	-	0.080	-	-	0.0031

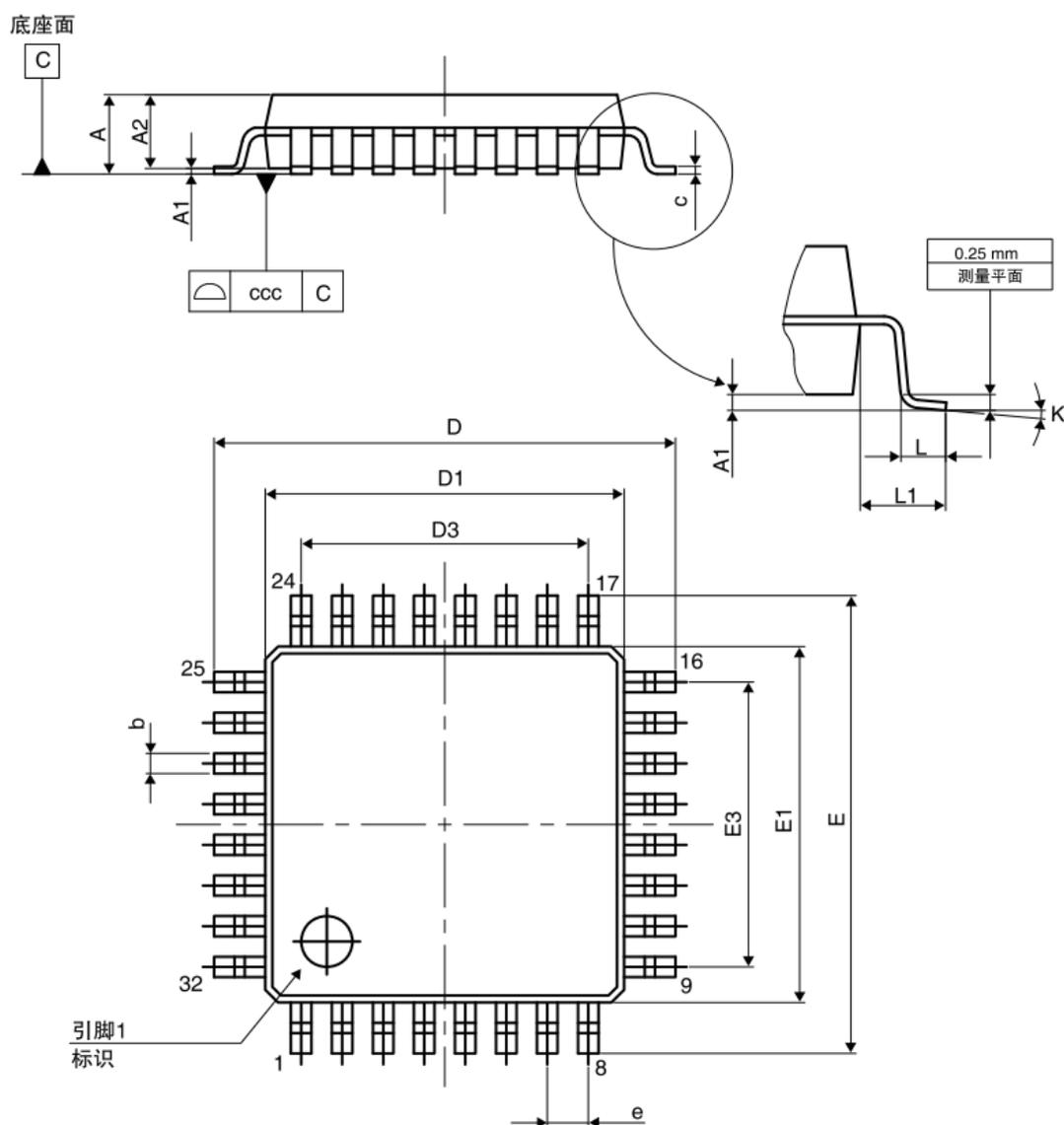
6.2 LQFP48 7x7mm,0.5mm pitch



符号	毫米			英寸 ⁽¹⁾		
	最小值	典型值	最大值	最小值	典型值	最大值
A			1.600			0.0630
A1	0.050		0.150	0.0020		0.0059
A2	1.350	1.400	1.450	0.0531	0.0551	0.0571
b	0.170	0.220	0.270	0.0067	0.0087	0.0106
c	0.090		0.200	0.0035		0.0079
D	8.800	9.000	9.200	0.3465	0.3543	0.3622
D1	6.800	7.000	7.200	0.2677	0.2756	0.2835
D3		5.500			0.2165	
E	8.800	9.000	9.200	0.3465	0.3543	0.3622
E1	6.800	7.000	7.200	0.2677	0.2756	0.2835

符号	毫米			英寸 ⁽¹⁾		
	最小值	典型值	最大值	最小值	典型值	最大值
E3		5.500			0.2165	
e		0.500			0.0197	
L	0.450	0.600	0.750	0.0177	0.0236	0.0295
L1		1.000			0.0394	
k	0°	3.5°	7°	0°	3.5°	7°
ccc		0.080			0.0031	

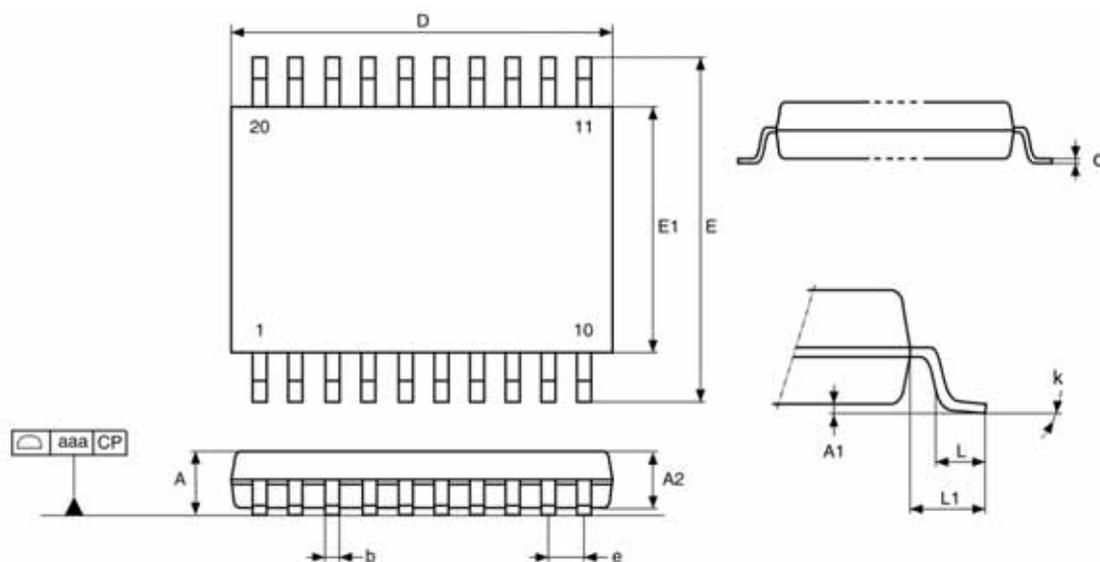
6.3 LQFP32 7x7mm,0.8mm pitch



符号	毫米			英寸 ⁽¹⁾		
	最小值	典型值	最大值	最小值	典型值	最大值
A	-	-	1.600	-	-	0.0630
A1	0.050	-	0.150	0.0020	-	0.0059
A2	1.350	1.400	1.450	0.0531	0.0551	0.0571
b	0.300	0.370	0.450	0.0118	0.0146	0.0177
c	0.090	-	0.200	0.0035	-	0.0079
D	8.800	9.000	9.200	0.3465	0.3543	0.3622

符号	毫米			英寸 ⁽¹⁾		
	最小值	典型值	最大值	最小值	典型值	最大值
D1	6.800	7.000	7.200	0.2677	0.2756	0.2835
D3	-	5.600	-	-	0.2205	-
E	8.800	9.000	9.200	0.3465	0.3543	0.3622
E1	6.800	7.000	7.200	0.2677	0.2756	0.2835
E3	-	5.600	-	-	0.2205	-
e	-	0.800	-	-	0.0315	-
L	0.450	0.600	0.750	0.0177	0.0236	0.0295
L1	-	1.000	-	-	0.0394	-
k	0.0°	3.5°	7.0°	0.0°	3.5°	7.0°
ccc	-	-	0.100	-	-	0.0039

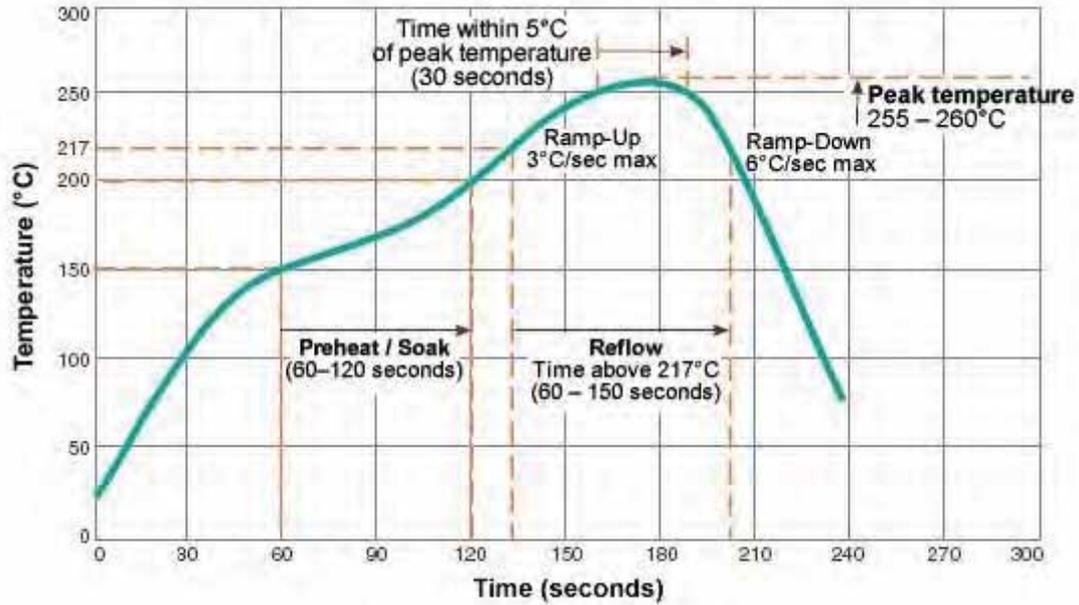
6.4 TSSOP20 0.65mm pitch



符号	毫米			英寸 ⁽¹⁾		
	最小值	典型值	最大值	最小值	典型值	
A			1.2			0.0472
A1	0.05		0.15	0.002		0.0059
A2	0.8	1	1.05	0.0315	0.0394	0.0413
b	0.19		0.3	0.0075		0.0118
c	0.09		0.2	0.0035		0.0079
D ⁽²⁾	6.4	6.5	6.6	0.252	0.2559	0.2598
E	6.2	6.4	6.6	0.2441	0.252	0.2598
E1 ⁽³⁾	4.3	4.4	4.5	0.1693	0.1732	0.1772
e		0.65			0.0256	
L	0.45	0.6	0.75	0.0177	0.0236	0.0295
L1		1			0.0394	
k	0.0°		8.0°	0.0°		8.0°
aaa			0.1			0.0039

7 回流焊接温升曲线

为了进行可靠的 SMT 焊接，HK32F030 系列产品推荐温升曲线如下图：



8 缩略语

Term	Definition
RTC	Real time clock
IIC	Inter-Integrated Circuit Interface
CPU	Center process unit
PLL	Phase lock loop
LDO	Low voltage drop output
RISC	Reduced Instruction-Set Computer
UART	Universal Asynchronous Receiver Transmitter
SPI	Serial peripheral interface
USB	Universal Serial Bus
GPIO	General purpose input output
CAN	Controller Area Network
I/O	Input output
ADC	Analogue to digital converter
MCU	Micro controller unit
HSE	High-speed external
HSI	High-speed internal
LSE	Low-speed external
LSI	Low-speed internal
SAR	Successive Approximation Analog-to-Digital Converter
USART	Universal Synchronous Asynchronous Receiver Transmitter
PVD	Power voltage detect
SOC	System on chip
JTAG	Joint Test Action Group
PWM	Pulse Width Modulation
DMA	Direct Memory Access
SDIO	Secure Digital Input Output
POR	Power on reset
PDR	Power down reset
CRC	Cyclic Redundancy Check

9 重要提示

在未经深圳市航顺芯片技术研发有限公司同意下不得以任何形式或途径修改本公司产品规格和数据表中的任何部分以及子部份。深圳市航顺芯片技术研发有限公司在以下方面保留权利：修改数据单和/或产品、停产任一产品或者终止服务不做通知；建议顾客获取最新版本的相关信息，在下定订单前进行核实以确保信息的及时性和完整性。所有的产品都依据订单确认时所提供的销售合同条款出售，条款内容包括保修范围、知识产权和责任范围。

深圳市航顺芯片技术研发有限公司保证在销售期间，产品的性能按照本公司的标准保修。公司认为有必要维持此项保修，会使用测试和其他质量控制技术。除了政府强制规定外，其他仪器的测量表没有必要进行特殊测试。

顾客认可本公司的产品的设计、生产的目的是不涉及与生命保障相关或者用于其他危险的活动或者环境的其他系统或产品中。出现故障的产品会导致人身伤亡、财产或环境的损伤（统称高危活动）。人为在高危活动中使用本公司产品，本公司据此不作保修，并且不对顾客或者第三方负有责任。

深圳市航顺芯片技术研发有限公司将会提供与现在一样的技术支持、帮助、建议和信
息，（全部包括关于购买的电路板或其他应用程序的设计，开发或调试）。特此声明，对于所有的技术支持、可销性或针对特定用途，及在支持技术无误下，电路板和其
他应用程序可以操作或运行的，本公司将不作任何有关此类支持技术的担保，并对您在使用这项支持服务不负任何法律责任。

所有版权归深圳市航顺芯片技术研发有限公司 2015 - 2018