

## 1 概述

- 内核
  - 32-bit Cortex-M0
  - 最高主频 48MHz
  - 单周期乘法器 (32bit\*32bit=32bit)
  - 支持单线烧录 SWE 和双线 SWD
- 存储
  - 32~128K 字节的 FLASH, 支持 ISP/ICP/IAP
  - 4K 字节的 SRAM
  - 2K 字节 DATA FLASH
  - 默认从 FLASH 启动, 支持寄存器更改为从 SRAM 启动
- 电源及系统复位
  - 工作电压范围为 2.4V~5.5V
  - 集成上电复位、软件复位、看门狗复位、外部复位、低压复位
  - 集成 32 档低压检测电路
- 时钟
  - 可外接 1~16MHz 晶振
  - 可外接 32.768KHz 晶振
  - 内置 48MHz 高频时钟
  - 内置 32KHz 低频时钟, 可供看门狗使用
  - 内置外振时钟监控模块
- 低功耗
  - 典型运行功耗 150uA/MHz
  - sleep 模式 <200uA (时钟关闭; SRAM 保持, 端口保持)
- 12bit SAR-ADC
  - 26+1 个输入通道
  - 单端采样
  - 1Msps 采样速率
- 通用定时器
  - 3 个独立 16 bit 自动重载计数器
  - 输入捕捉、输出比较、PWM (边缘或中心对齐模式)、单脉冲输出
  - 支持与其他定时器级联, 实现 6 路 PWM 同步输出
  - 支持互补带死区的 PWM 输出



- 2路基本定时器，带蜂鸣器驱动输出
- 1路 WatchTimer（支持 0.25 秒、0.5 秒、1 秒、1 分钟间隔中断@f=32.768KHz）
- 通信接口
  - 1路独立 I2C
  - 3路独立 UART 模块
  - 1路 SPI
- 内置 8 COM x 8 SEG LED 驱动
  - 1/1~1/8 占空比电压驱动方式
  - 支持共阴/共阳模式切换
  - 支持闪烁模式
  - 支持调光
  - 8 COM 口支持大电流驱动
- LCD 驱动器
  - 8 X 24 段
  - 6 X 26 段
  - 5 X 27 段
  - 4 X 28 段
  - 支持单点，多点和全屏闪烁
- 内置 CRC 计算单元
  - 支持 32 位多项式
  - 支持 8bit/32bit 数据单元
- 128 bit 芯片唯一标识码
- 封装：SOP28, LQFP32, LQFP44, LQFP48, LQFP64

## 2 系统框图

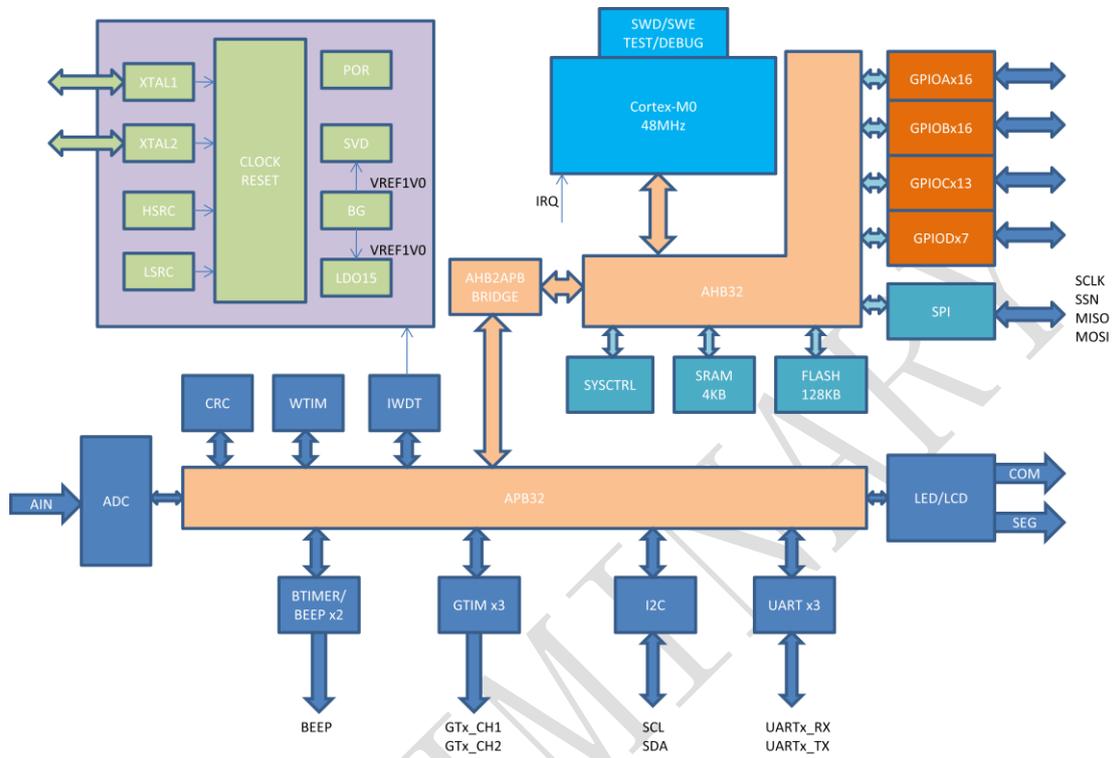
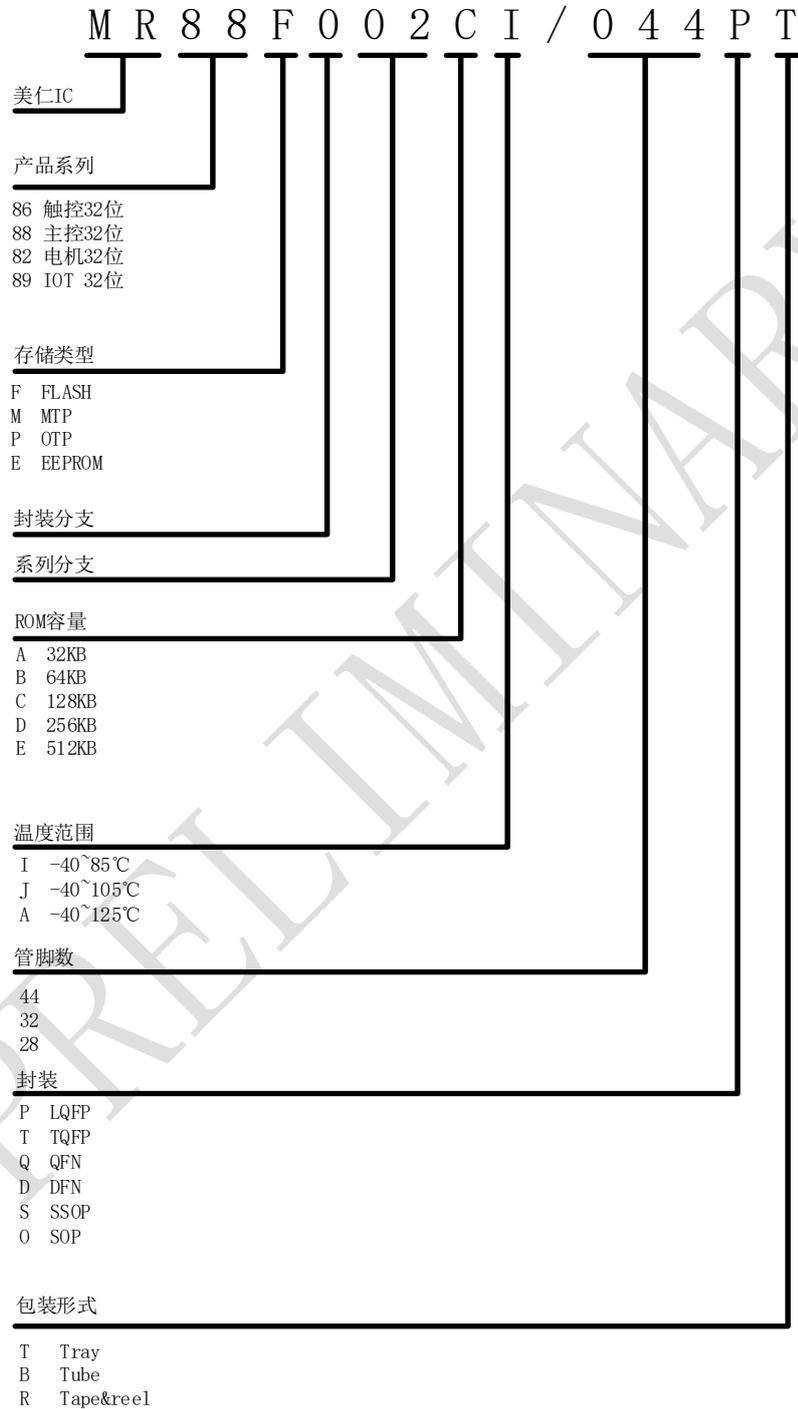


图 1 系统框图

### 3 产品说明



## 4 产品列表

### 4.1 28PINS

FeatureList	MR88F002CI/028OT	MR88FC02CI/028OT
Package	SOP28	SOP28
CPU	Cortex-M0	Cortex-M0
MaxFreq	48MHz	48MHz
EXTI	Up to 16	Up to 16
GPIO	26	26
Code Flash	128KB	128KB
RAM	4KB	4KB
UART	3	3
I2C	1	1
SPI	1	1
LED	7x2	7x2
LCD	7x7 4x10	7x7 4x10
Low Power Detect (SVD)	Y	Y
BSTIM/BEEP	2	2
ADC	12bit	12bit
16bit GTimer	3	3
20bit Watch timer	1	1
24bit Systick	1	1
SWE	YES	YES
SWD	--	--

## 4.2 32PINS

FeatureList	<u>MR88F002B(CI)/03</u>	<u>MR88F102CI/032P</u>	<u>MR88F202CI/032P</u>	<u>MR88F302BI/032P</u>	<u>MR88FA02CI/032P</u>	<u>MR88FB02CI/032P</u>
	2PI	I	I	I	I	I
Package	LQFP32	LQFP32	LQFP32	LQFP32	LQFP32	LQFP32
CPU	Cortex-M0	Cortex-M0	Cortex-M0	Cortex-M0	Cortex-M0	Cortex-M0
MaxFreq	48MHz	48MHz	48MHz	48MHz	48MHz	48MHz
EXTI	Up to 16	Up to 16	Up to 16	Up to 16	Up to 16	Up to 16
GPIO	30	29	30	30	30	30
Code Flash	BI:64KB CI:128KB	128KB	128KB	64KB	128KB	128KB
RAM	4KB	4KB	4KB	4KB	4KB	4KB
UART	3	3	3	3	3	3
I2C	1	1	1	1	1	1
SPI	1	1	1	1	1	1
LED	3x3	6x5	NA	3x3	6x5	3x3
LCD	3x13	6x12 3x15	4x15	3x13	6x12 3x15	3x13
Low Power Detect (SVD)	Y	Y	Y	Y	Y	Y
BSTIM/BEEP	2	2	2	2	2	2
ADC	12bit	12bit	12bit	12bit	12bit	12bit
16bit GTimer	3	3	3	3	3	3
20bit Watch timer	1	1	1	1	1	1
24bit SysTick	1	1	1	1	1	1
SWE	YES	YES	YES	YES	YES	YES
SWD	---	---	---	---	---	---
VDD15		YES				

### 4.3 44PINS

FeatureList	<u>MR88F002CI/044PT</u>	<u>MR88F102CI/044PT</u>	<u>MR88F202CI/044PT</u>	<u>MR88F302CI/044PT</u>
<b>Package</b>	LQFP44	LQFP44	LQFP44	LQFP44
<b>CPU</b>	Cortex-M0	Cortex-M0	Cortex-M0	Cortex-M0
<b>MaxFreq</b>	48MHz	48MHz	48MHz	48MHz
<b>EXTI</b>	Up to 16	Up to 16	Up to 16	Up to 16
<b>GPIO</b>	41	42	42	42
<b>Code Flash</b>	128KB	128KB	128KB	128KB
<b>RAM</b>	4KB	4KB	4KB	4KB
<b>UART</b>	3	3	3	3
<b>I2C</b>	1	1	1	1
<b>SPI</b>	1	1	1	1
<b>LED</b>	8x8	6x8	8x8	8x5
<b>LCD</b>	8x20 4x24	6x23 3x26	8x18 4x22	8x21 4x25
<b>Low Power Detect (SVD)</b>	Y	Y	Y	Y
<b>BSTIM/BEEP</b>	2	2	2	2
<b>ADC</b>	12bit	12bit	12bit	12bit
<b>16bit GTimer</b>	3	3	3	3
<b>20bit Watch timer</b>	1	1	1	1
<b>24bit Systick</b>	1	1	1	1
<b>SWE</b>	YES	YES	YES	YES
<b>SWD</b>	YES	--	--	
<b>VDD15</b>	YES			

FeatureList	MR88F502CI/044PT	MR88F602CI/044PT	MR88F702CI/044PT	MR88F802CI/044PT
<b>Package</b>	LQFP44	LQFP44	LQFP44	LQFP44
<b>CPU</b>	Cortex-M0	Cortex-M0	Cortex-M0	Cortex-M0
<b>MaxFreq</b>	48MHz	48MHz	48MHz	48MHz
<b>EXTI</b>	Up to 16	Up to 16	Up to 16	Up to 16
<b>GPIO</b>	42	41	41	42
<b>Code Flash</b>	128KB	128KB	128KB	128KB
<b>RAM</b>	4KB	4KB	4KB	4KB
<b>UART</b>	3	3	3	3
<b>I2C</b>	1	1	1	1
<b>SPI</b>	1	1	1	1
<b>LED</b>	8x8	7x5	7x8	8x8
<b>LCD</b>	8x18 4x22	7x18 4x21	7x18 4x21	8x20 4x24
<b>Low Power Detect (SVD)</b>	Y	Y	Y	Y
<b>BSTIM/BEEP</b>	2	2	2	2
<b>ADC</b>	12bit	12bit	12bit	12bit
<b>16bit GTimer</b>	3	3	3	3
<b>20bit Watch timer</b>	1	1	1	1
<b>24bit Systick</b>	1	1	1	1
<b>SWE</b>	YES	YES	YES	YES
<b>SWD</b>	--	--	--	YES
<b>VDD15</b>		YES		

#### 4.4 48PINS

FeatureList	MR88FD02CI/048PT
Package	LQFP48
CPU	Cortex-M0
MaxFreq	48MHz
EXTI	Up to 16
GPIO	44
Code Flash	128KB
RAM	4KB
UART	3
I2C	1
SPI	1
LED	7x6
LCD	7x22 3x26
Low Power Detect (SVD)	Y
BSTIM/BEEP	2
ADC	12bit
16bit GTimer	3
20bit Watch timer	1
24bit Systick	1
SWE	YES
SWD	—
VDD15	YES

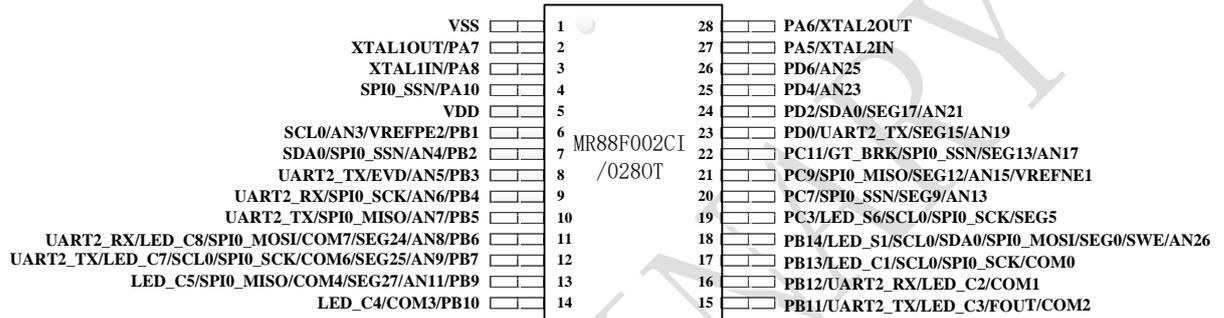
#### 4.5 64PINS

FeatureList	MR88FE02CI/064PT
Package	LQFP64
CPU	Cortex-M0
MaxFreq	48MHz
EXTI	Up to 16
GPIO	50
Code Flash	128KB
RAM	4KB
UART	3
I2C	1
SPI	1
LED	8x8
LCD	8x24 4x28
Low Power Detect (SVD)	Y
BSTIM/BEEP	2
ADC	12bit
16bit GTimer	3
20bit Watch timer	1
24bit Systick	1
SWE	YES
SWD	YES
VDD15	YES

## 5 管脚分配

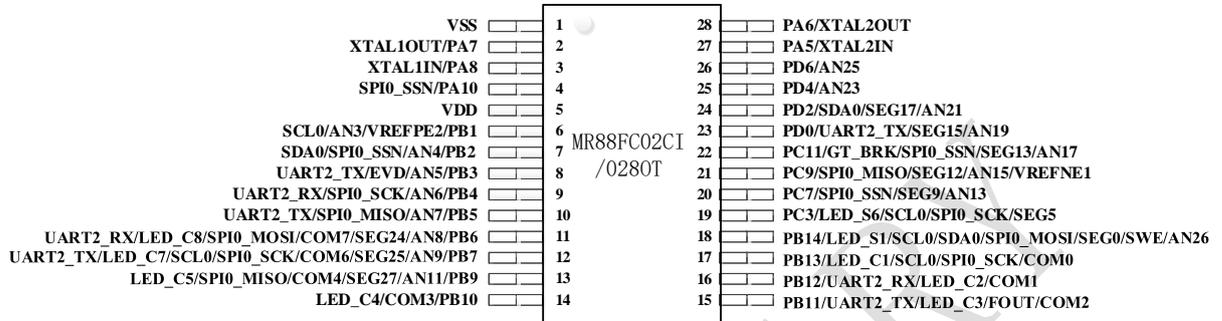
### 5.1 管脚分配图

#### 5.1.1 MR88F002CI/0280T



所有管脚支持全映射功能：  
 GTO\_CH1/GTO\_CH2/GT1\_CH1/GT1\_CH2/GT2\_CH1/GT2\_CH2  
 UART0\_RX/UART0\_TX/UART1\_RX/UART1\_TX/BEEP0/BEEP1  
 其中PB14不支持BEEP1

### 5.1.2 MR88FC02CI/0280T



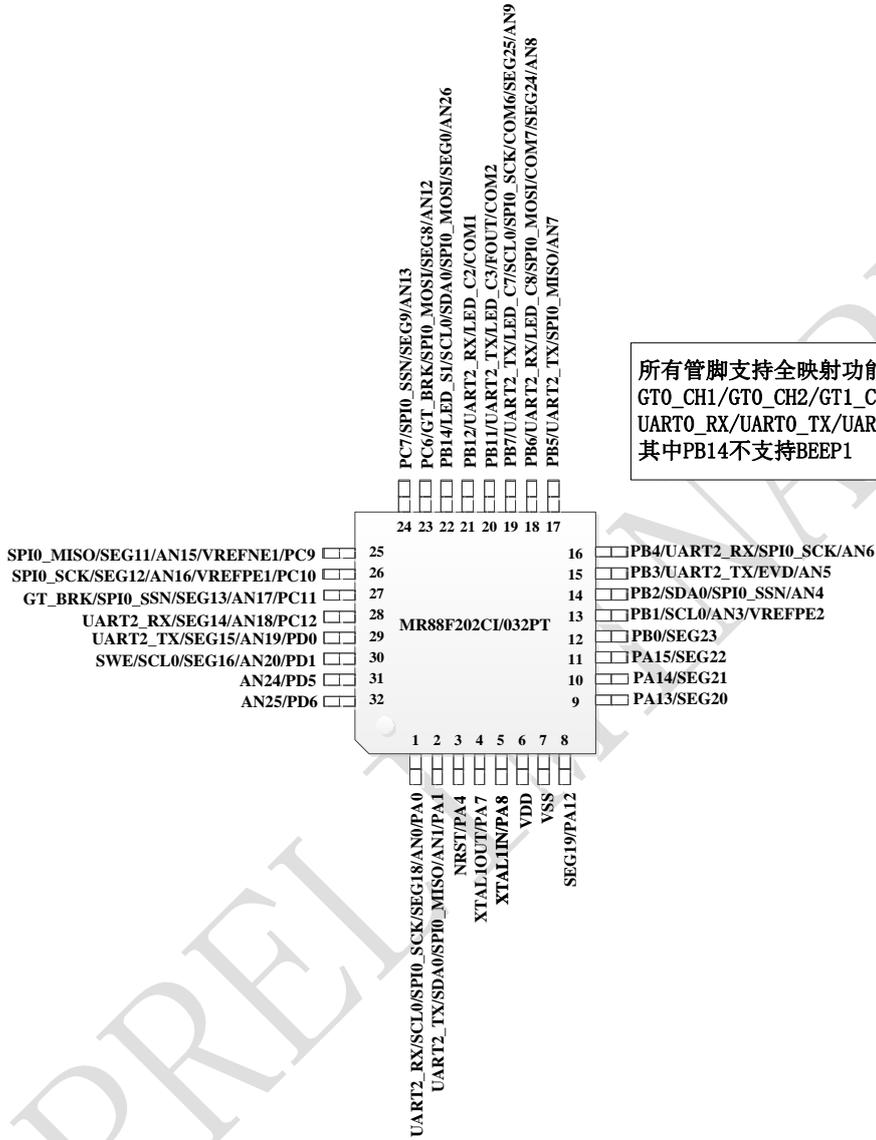
所有管脚支持全映射功能：  
 GT0\_CH1/GT0\_CH2/GT1\_CH1/GT1\_CH2/GT2\_CH1/GT2\_CH2  
 UART0\_RX/UART0\_TX/UART1\_RX/UART1\_TX/BEEP0/BEEP1  
 其中PB14不支持BEEP1

5.1.3 MR88F002B(C)I/032PT





5.1.5 MR88F202CI/032PT



所有管脚支持全映射功能:  
 GT0\_CH1/GT0\_CH2/GT1\_CH1/GT1\_CH2/GT2\_CH1/GT2\_CH2  
 UART0\_RX/UART0\_TX/UART1\_RX/UART1\_TX/BEEP0/BEEP1  
 其中PB14不支持BEEP1

5.1.6 MR88F302BI/032PT





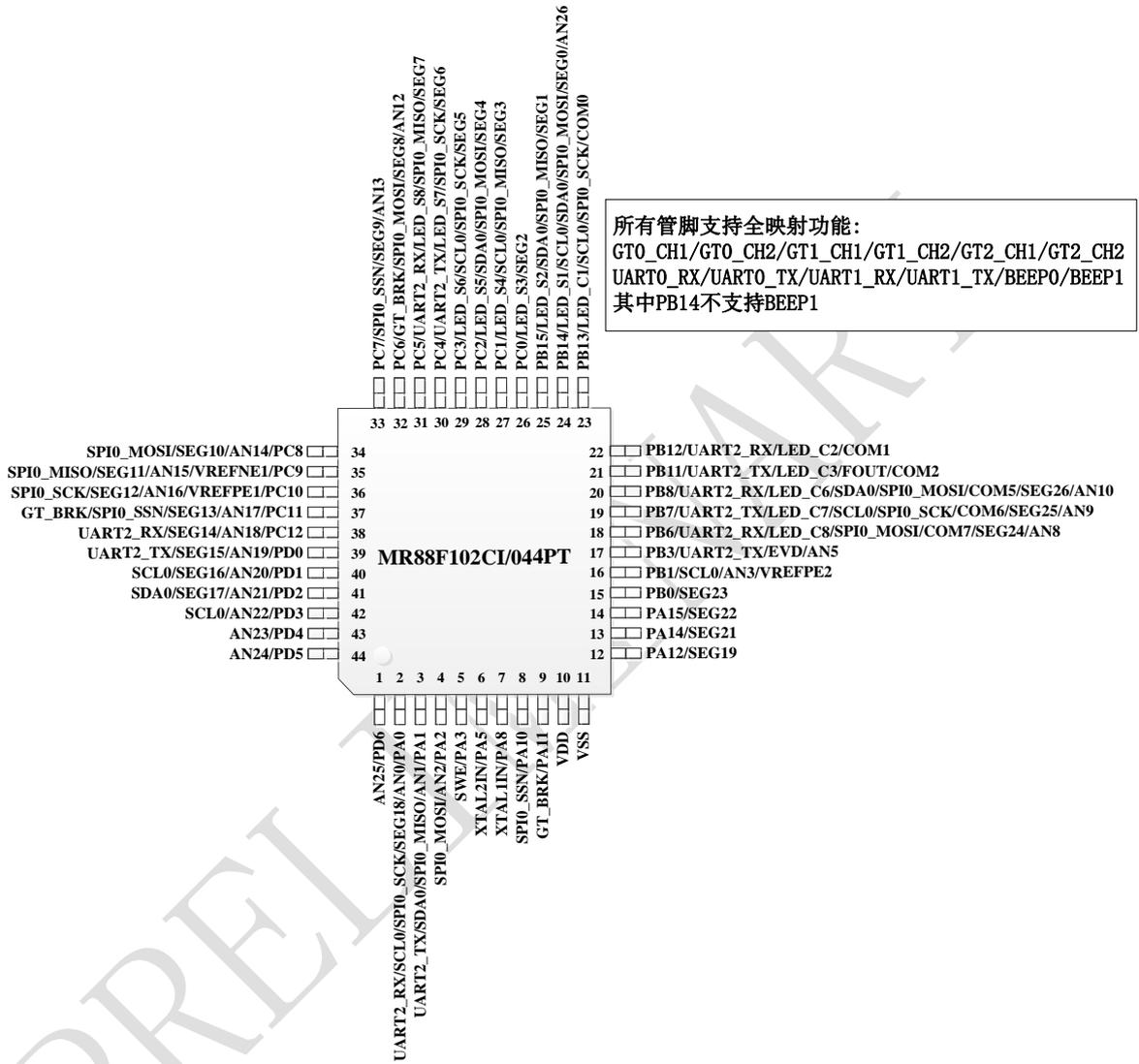
5.1.8 MR88FB02CI/032PT



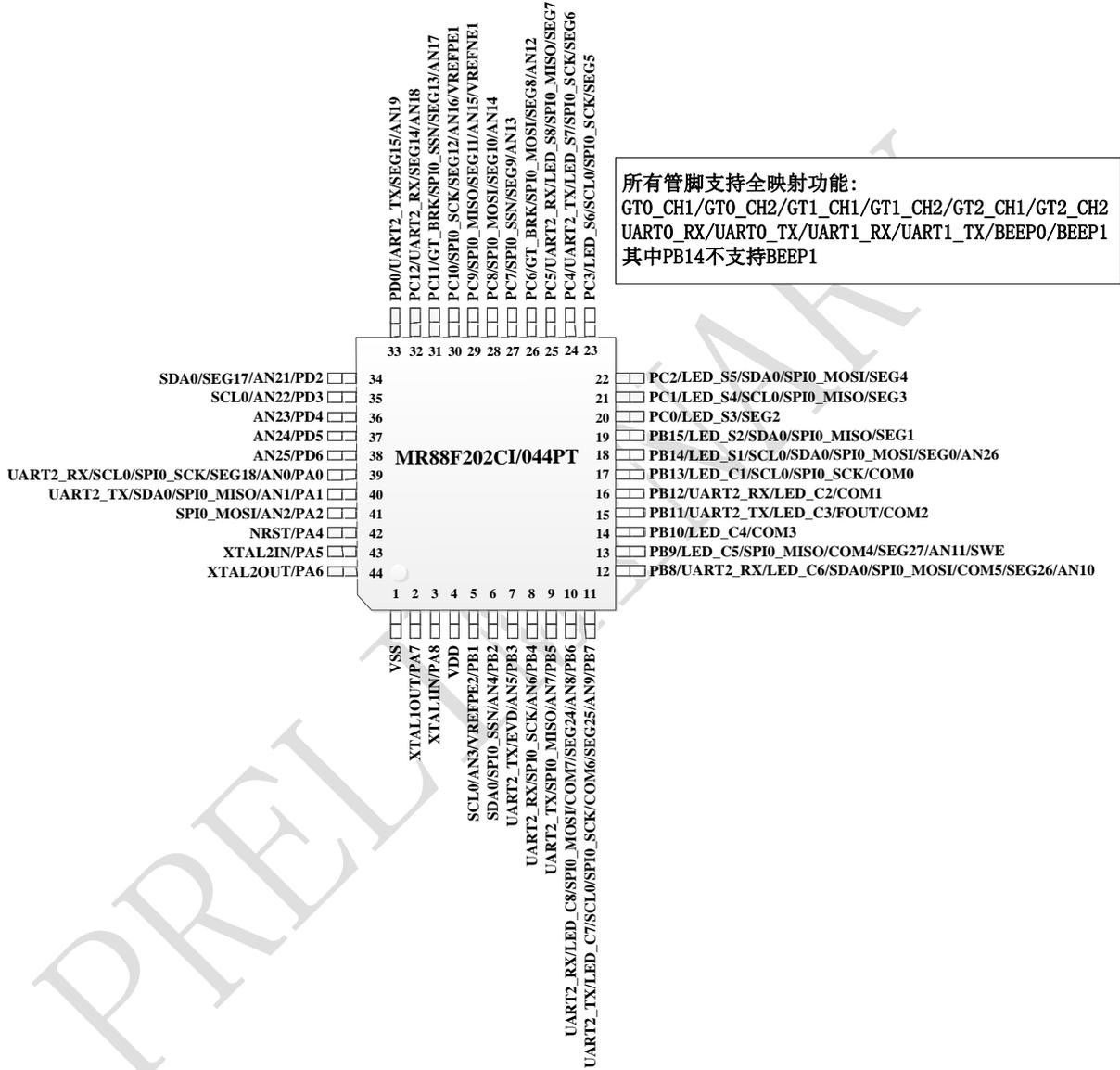
5.1.9 MR88F002CI/044PT



5.1.10 MR88F102CI/044PT



5.1.11 MR88F202CI/044PT

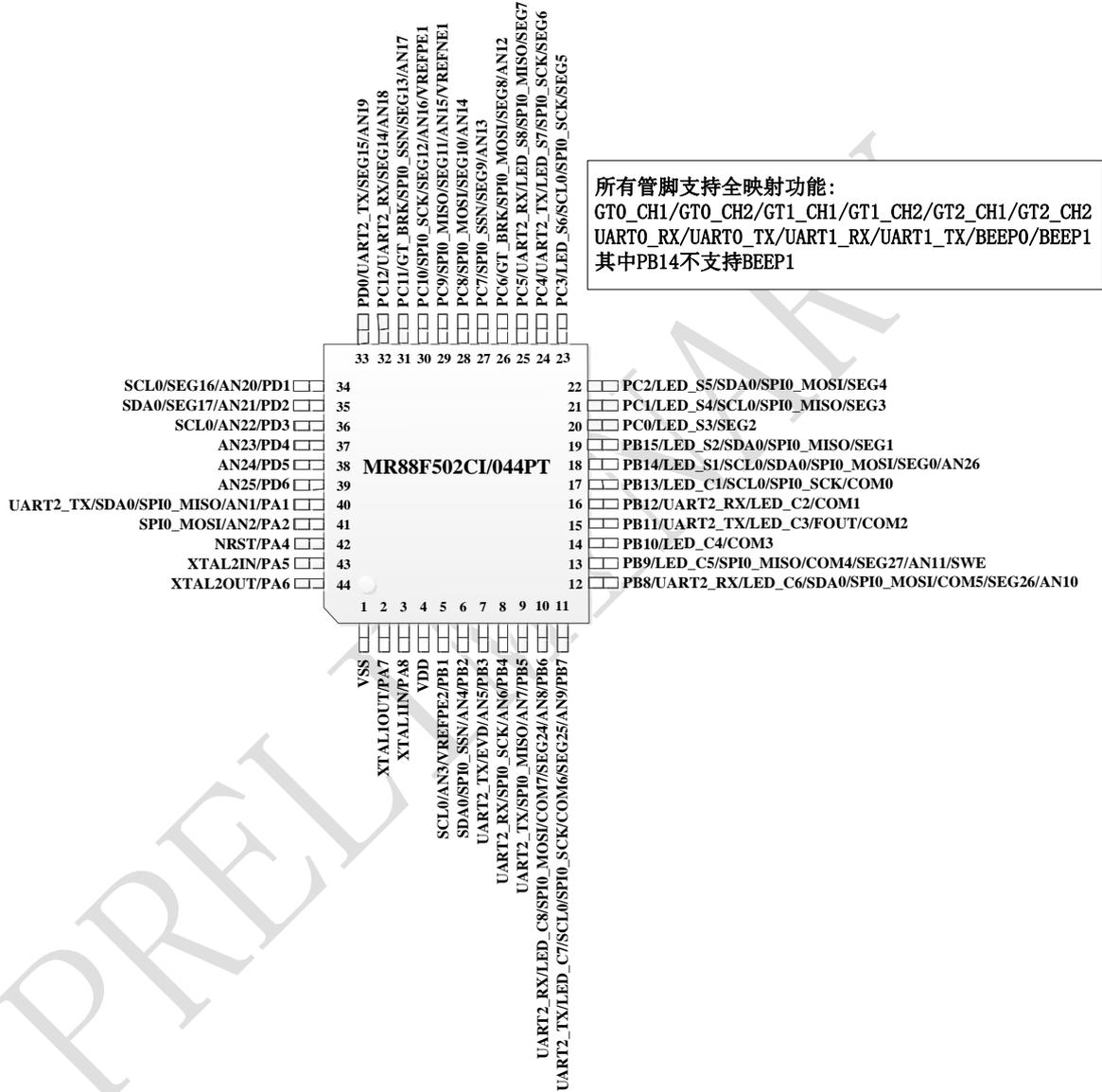


所有管脚支持全映射功能：  
 GTO\_CH1/GTO\_CH2/GT1\_CH1/GT1\_CH2/GT2\_CH1/GT2\_CH2  
 UART0\_RX/UART0\_TX/UART1\_RX/UART1\_TX/BEEP0/BEEP1  
 其中PB14不支持BEEP1

5.1.12 MR88F302CI/044PT



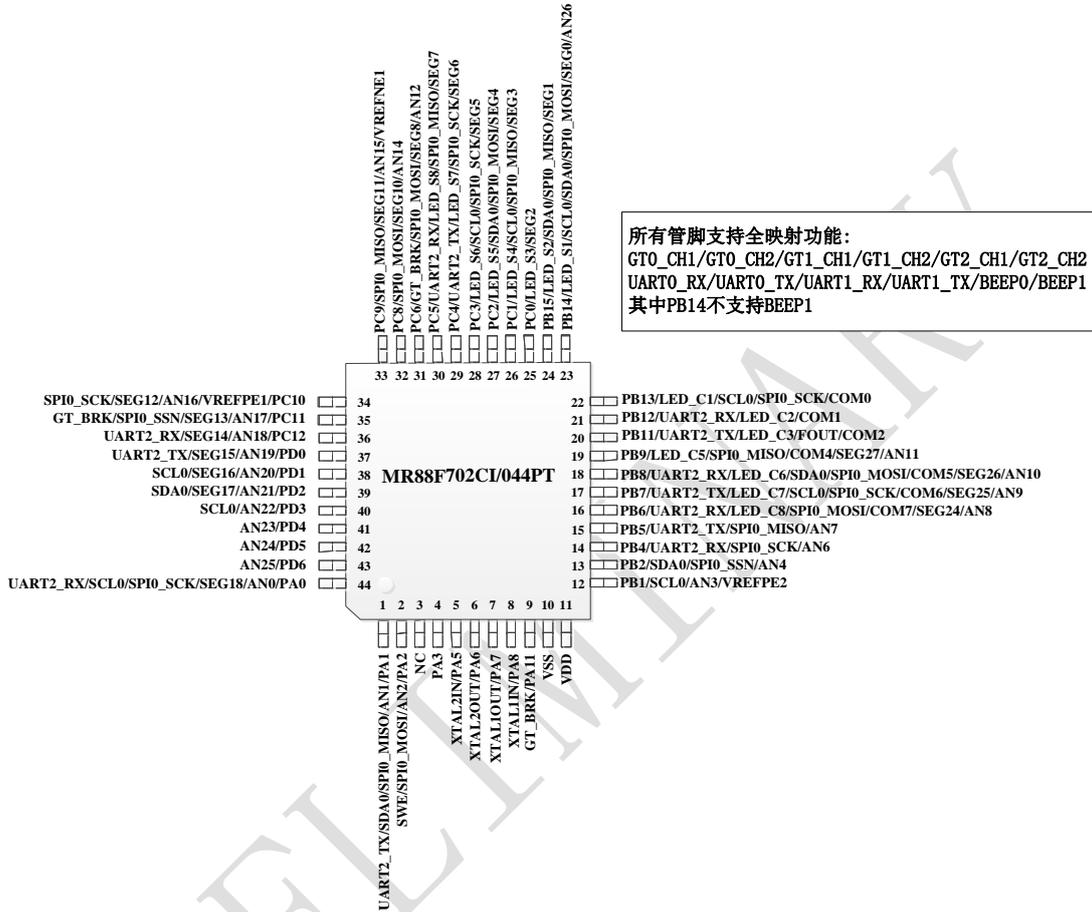
5.1.13 MR88F502CI/044PT



5.1.14 MR88F602CI/044PT



5.1.15 MR88F702CI/044PT



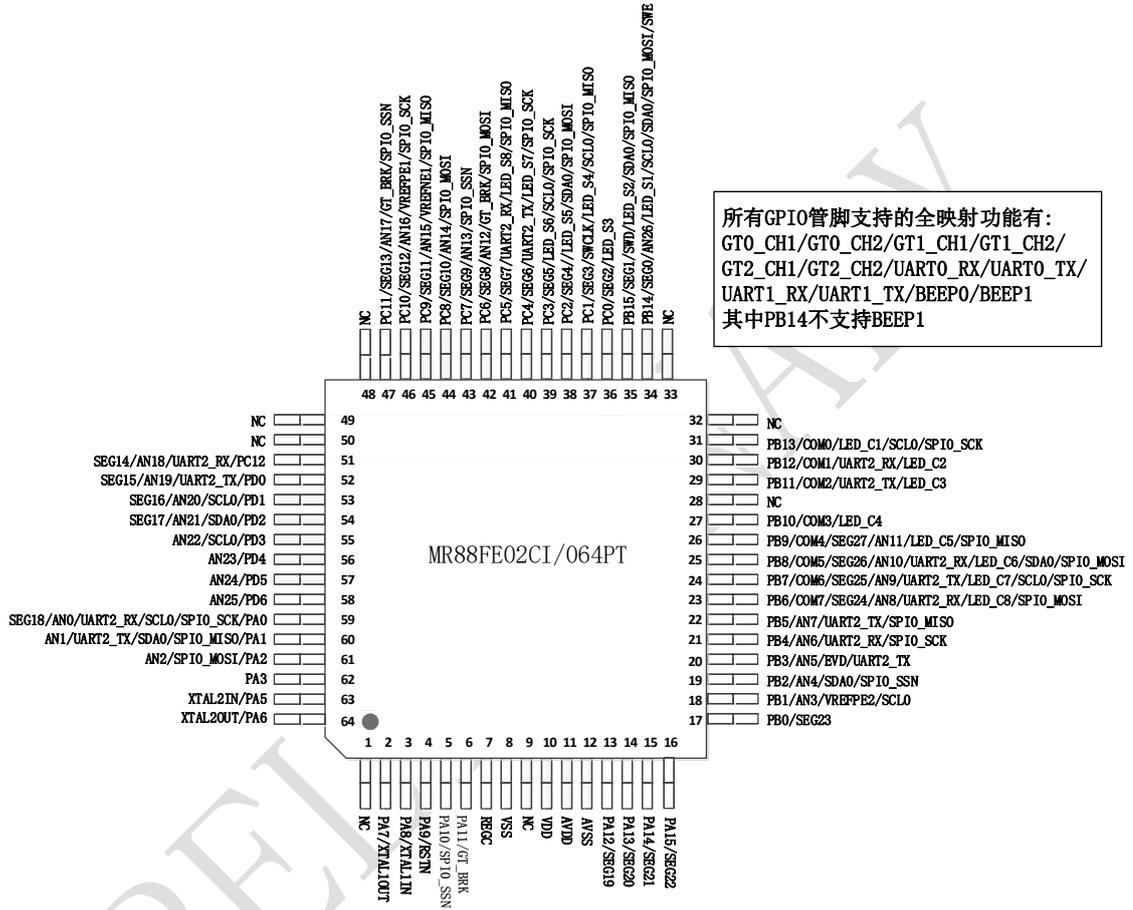
5.1.16 MR88F802CI/044PT



5.1.17 MR88FD02CI/048PT



5.1.18 MR88FE02CI/064PT



## 5.2 数字功能全管脚映射表

表格 1 芯片管脚定义

I/O	12 个数字功能
PB14	GTIM0_CH1 / GTIM0_CH2 / GTIM1_CH1 / GTIM1_CH2 / GTIM2_CH1 / GTIM2_CH2 / UART0_RX / UART0_TX / UART1_RX / UART1_TX / BEEP0 / SCL0
其他 IO	GTIM0_CH1 / GTIM0_CH2 / GTIM1_CH1 / GTIM1_CH2 / GTIM2_CH1 / GTIM2_CH2 / UART0_RX / UART0_TX / UART1_RX / UART1_TX / BEEP0 / BEEP1

## 5.3 管脚描述

表格 2 管脚描述

管脚名称	管脚类型	描述
PA0~PA15	I/O	输入或输出口
PB0~PB15	I/O	输入或输出口
PC0~PC12	I/O	输入或输出口
PD0~PD6	I/O	输入或输出口
SWDIO	I/O	SWD 调试时的数据输入输出口
SWCLK	O	SWD 调试时的时钟输出口
SWE	I/O	单线仿真烧录脚
SPI0_SSN	I/O	SPI 接口, 片选脚
SPI0_SCK	I/O	SPI 接口, 时钟脚
SPI0_MISO	I/O	SPI 接口, 作为主机时为数据输入脚, 从机时为数据输出脚
SPI0_MOSI	I/O	SPI 接口, 作为主机时为数据输出脚, 从机时为数据输入脚
SEG0~SEG27	O	LCD 显示段驱动脚
COM0~COM7	O	LCD 显示公共端驱动脚
LED_S1~LED_S8	O	LED 显示段驱动脚
LED_C1~LED_C8	O	LED 显示公共端驱动脚
BEEP <sub>x</sub>	O	基本定时器 x 的 PWM 输出脚
GTIM <sub>x</sub> _CH1	I/O	通用定时器 GTIM <sub>x</sub> 的输入/输出脚
GTIM <sub>x</sub> _CH2	I/O	通用定时器 GTIM <sub>x</sub> 的输入/输出脚

UARTx_RX	I	UARTx 的数据接收脚
UARTx_TX	O	UARTx 的数据发送脚
XTALTxOUT	A <sup>(1)</sup>	外接高频晶振输出脚
XTALTxIN	A	外接高频晶振输入脚
SCL0	I/O	I2C 接口，时钟输入或输出脚
SDA0	I/O	I2C 接口，数据输入或输出脚
GT_BRKx	I	刹车信号输入通道 x
ANx	A	ADC 输入通道 x
VREFNEx	A	ADC 参考电压输入负端
VREFPEx	A	ADC 参考电压输入正端
EVD	A	外部电压检测

备注：

1、A：模拟通道

2、XTAL1OUT / XTAL1IN 支持 32.768KHz 和 1~16MHz 频率的晶振，XTAL2OUT / XTAL2IN 只支持 1~16MHz 频率的晶振

## 6 外设资源

### 6.1 存储架构

本芯片的存储系统是基于 ARM Cortex-M0 处理器的存储架构定义的。内置 128 Kbytes Flash 和 4Kbytes SRAM，采用 Little endian 编码形式，对于没有地址对齐的访问会导致 HardFault 异常中断。

表格 3 外设模块地址映射表

地址	外设
0x0000 0000 ~ 0x0001 FFFF	CPU default boot area
0x0002 0000 ~ 0x07FF FFFF	Reserved
0x0800 0000 ~ 0x0801 FFFF	128 Kbytes Code Flash
0x0802 0000 ~ 0x1FFF EFFF	Reserved
0x1FFF F000 ~ 0x1FFF FFFF	NVR0~NVR7 of Flash
0x2000 0000 ~ 0x2000 0FFF	4Kbytes SRAM
0x2000 1000 ~ 0x3FFF FFFF	Reserved
0x4000 0000 ~ 0x4000 FFFF	APB peripherals
0x4001 0000 ~ 0x4001 4FFF	AHB peripherals
0x4001 5000 ~ 0xDFFF FFFF	Reserved
0xE000 0000 ~ 0xE00F FFFF	Private peripheral bus
0xE010 0000 ~ 0xFFFF FFFF	Reserved

**表格 4 APB 总线外设地址映射表**

Address Range	Size	Peripherals
0x4000 0000 ~ 0x4000 0FFF	4K	CRC
0x4000 1000 ~ 0x4000 1FFF	4K	GTIM0
0x4000 2000 ~ 0x4000 2FFF	4K	GTIM1
0x4000 3000 ~0x4000 3FFF	4K	GTIM2
0x4000 4000 ~0x4000 4FFF	4K	Reserved
0x4000 5000 ~0x4000 5FFF	4K	Reserved
0x4000 6000 ~ 0x4000 6FFF	4K	Watch Dog Timer (IWDT)
0x4000 7000 ~0x4000 7FFF	4K	I2C
0x4000 8000 ~ 0x4000 8FFF	4K	SAR ADC
0x4000 9000 ~ 0x4000 9FFF	4K	UART0/1/2
0x4000 A000 ~ 0x4000 AFFF	4K	LCD
0x4000 B000 ~ 0x4000 BFFF	4K	LED
0x4000C000 ~ 0x4000CFFF	4K	ANACTL
0x4000D000 ~ 0x4000DFFF	4K	RAMBIST

0x4000E000 ~ 0x4000EFFF	4K	Watch TIMER (WTIM)
0x4000F000 ~ 0x4000FFFF	4K	BEEPERO/1 (BSTIM)

**表格 5 AHB 总线外设地址映射表**

Address Range	Size	Peripherals
0x4001 0000 ~ 0x4001 0FFF	4K	SYSCTRL
0x4001 1000 ~ 0x4001 1FFF	4K	Reserved
0x40012000 ~ 0x40012FFF	4K	SPI
0x4001 3000 ~ 0x40013FFF	4K	High Speed GPIO
0x40014000 ~ 0x40014FFF	4K	Code FLCTRL

### 6.1.1 SRAM

SRAM 地址空间范围是 0x2000\_0000~0x2000\_0FFF，软件可以对 SRAM 进行字节、半字、字访问，CPU 可以以最大系统频率对 SRAM 实现无等待的单周期读写。CPU 也可以从 SRAM 取指执行程序，因此在对程序效率要求高的场合，可以将部分代码导入 SRAM 中，实现最高频率下无等待的执行。

### 6.1.2 FLASH

本芯片内置 128Kbytes Flash，地址空间范围是 0x0800\_0000~0x0801\_FFFF，系统通过 AHB 总线读取，可配置访问等待周期。支持 ICP、ISP、IAP 功能。

对于 Flash 内容的保护，本芯片设计了两种保护方式：SWD 接口读保护和代码分块保护。SWD 接口读保护开启后，不能再通过 SWD 接口读取 Flash 内容，SWD 接口只允许进行全片擦除动作。代码分块保护是指 CPU 只能对指定的 Flash 区域进行取指操作，不能进行读数据操作，也不能擦写，代码分块保护以 8Kbytes 为一个区块，不能从任一地址开始，需以 8Kbytes 为单位的地址对齐开始。

## 6.2 CRC

### 6.2.1 概述

CRC 计算单元可以用来计算生产一个 CRC 值，可编程 CRC 的初值和固定 32 位多项式。其输入数据可以设定为按字节反转或者按半字反转或者按字执行反转或者不反转（默认值），输出结果也可以设置为位反转或者不反转（默认值）输出。

PRELIMINARY

## 6.3 中断系统

### 6.3.1 概述

本芯片基于 ARM Cortex-M0 的嵌套向量中断控制器 NVIC，有 32 个可屏蔽中断和 1 个不可屏蔽中断（NMI），4 级优先级可配。对于除复位外的异步处理，CPU 会在异常触发后继续执行当前指令，在当前指令执行完成后再进入异常处理程序。这里说的异常是指任何打断程序顺序执行的事件，即中断事件。

表格 6 是从《Cortex-M0 Devices Generic User Guide (ARM DUI 0497A)》的 "Table 2-11 Properties of the different exception types" 改编而来。

表格 6 中断向量表

事件编号	中断号	中断源	优先级	入口地址	描述
0	-16	-	-	0x0000 0000	堆栈初始指针值
1	-	Reset	-3	0x0000 0004	复位 PC 值
2	-14	NMI	-2	0x0000 0008	不可屏蔽中断
3	-13	HardFault	-1	0x0000 000C	访问非法地址等原因导致的故障
4 ~ 10	-12 ~ -6	保留	-	-	
11	-5	SVCall	可配	0x0000 002C	通过指令调用系统服务
12 ~ 13	-4 ~ -3	保留	-	-	
14	-2	PendSV	可配	0x0000 0038	可挂起的系统服务
15	-1	SysTick	可配	0x0000 003C	系统滴答定时器
16	0	-	-	0x0000 0040	
17	1	SVD	可配	0x0000 0044	电源电压检测中断

18	2	停振 LFDET	可配	0x0000 0048	外置晶振停振检测中断
19	3	FLASH	可配	0x0000 004C	Flash 中断
20	4	UART_0	可配	0x0000 0050	UART0 中断
21	5	UART_1	可配	0x0000 0054	UART1 中断
22	6	UART_2	可配	0x0000 0058	UART2 中断
23	7	IWDT	可配	0x0000 005C	看门狗中断
24	8	ADC	可配	0x0000 0060	ADC 中断
25	9	I2C	可配	0x0000 0064	I2C0 中断
26	10	SPI	可配	0x0000 0068	SPI0 中断
27	11	LCD	可配	0x0000 006C	LCD 控制器中断
28	12	GTIM_0	可配	0x0000 0070	GTIMO 中断
29	13	GTIM_1	可配	0x0000 0074	GTIM1 中断
30	14	GTIM_2	可配	0x0000 0078	GTIM2 中断
31	15	BSTIMO/BEEPO	可配	0x0000 007C	基本定时器 0 中断
32	16	BSTIM1/BEEP1	可配	0x0000 0080	基本定时器 1 中断
33	17	Watch TIMER (WTIM)	可配	0x0000 0084	Watch 时钟中断
34	18	LED	可配	0x0000 0088	LED 中断
35	19	WKUP	可配	0x0000 008C	调试唤醒中断
36	20	EXTIA	可配	0x0000 0090	GPIOA 外部中断
37	21	EXTIB	可配	0x0000 0094	GPIOB 外部中断
38	22	EXTIC	可配	0x0000 0098	GPIOC 外部中断
39	23	EXTID	可配	0x0000 009C	GPIOD 外部中断

## 6.4 外部中断 EXTI

### 6.4.1 概述

本芯片 GPIO 共分为四组，且都具有外部中断功能，但同时最多产生 16 个外部中断信号。外部中断信号支持输入数字滤波功能，数字滤波可以由软件使能或禁止，默认关闭。数字滤波的实现方法是由 IO 采样时钟连续采样到 3 次相同电平才认为是合法电平输入。外部中断触发源可配置为上升沿、下降沿或者双边沿触发。

PRELIMINARY

## 6.5 电源管理

### 6.5.1 电源

本芯片采用单电源供电，主电源 VDD 工作在 2.4V~5.5V 之间，电源电压 VDD 可直接作为 ADC 模块的参考电压。芯片内部设计一个 5V 转 1.5V 的稳压器，给内核供电。

电源结构如图 2 所示。

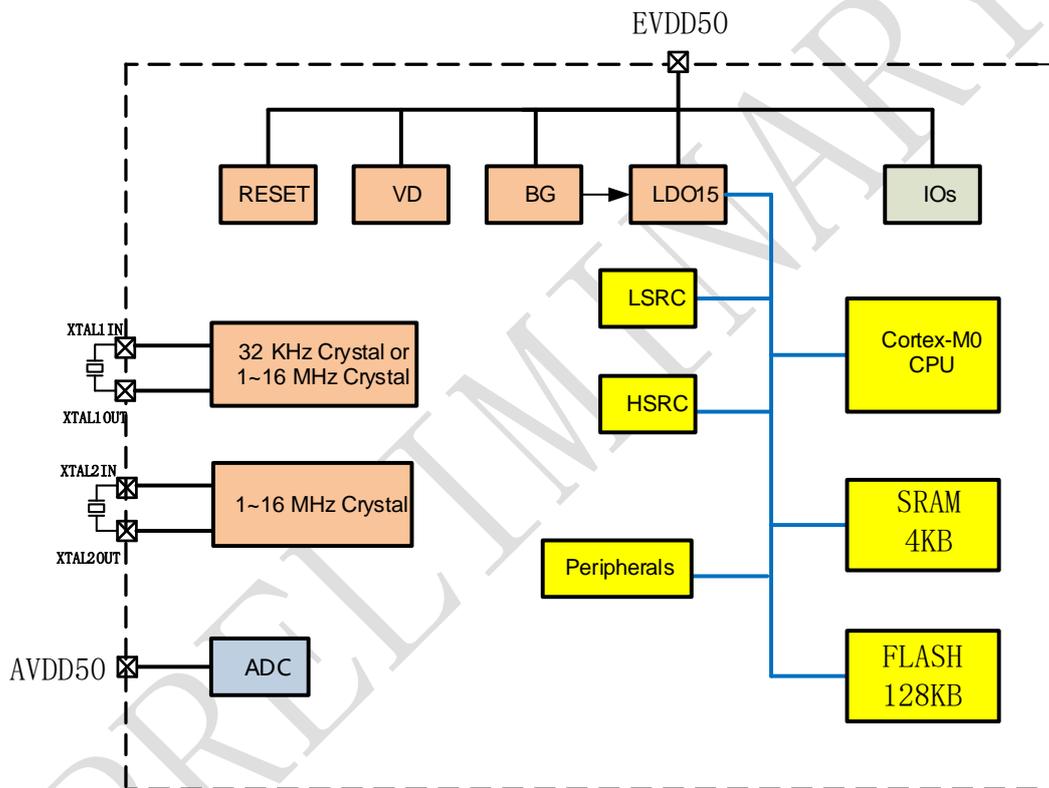


图 2 电源结构图

## 6.5.2 低压检测(LVD)与低压复位 (BOR)

本芯片设计了一个电压检测模块,比较电压点有两种:内置 32 档电压点和外置 EVD 管脚。当待检测电压低于检测点,可通过寄存器配置成是产生中断或产生系统复位。电压检测模块工作时钟源是 LSRC。

低压检测/低压复位迟滞电压最大 100mV。

当检测电压点(寄存器 SVDCON[4:0])选择这 32 个档位中的一个,且外部电压检测禁止(寄存器 SVDCON[9] = 0),则实现电源电压 VDD 与检测点之间的比较。

EVD 管脚使用有两种方式:

方式 i) 当外部电压检测使能(寄存器 SVDCON[9] = 1)时,寄存器 SVDCON[4:0]的值不能设置为 0x1F,寄存器 SVDCON[4:0]的值选择内部基准(1.8V~4.8V),此时实现的是 EVD 管脚上的电压与寄存器 SVDCON[4:0]指定的电压比较。

方式 ii) 当外部电压检测禁止(寄存器 SVDCON[9] = 0),且寄存器 SVDCON[4:0]的值为 0x1F。此时实现的是 EVD 管脚上的电压与内部 1V 电压基准比较。

## 6.6 时钟管理

### 6.6.1 概述

芯片内共有 4 个独立时钟源，4 个时钟源均可作为系统时钟：

- ◆ 外接 1~16MHz 晶振时钟
- ◆ 外接 32.768KHz 晶振
- ◆ 内置 48MHz 振荡时钟（HSRC）
- ◆ 内置 32KHz 振荡时钟（LSRC），供看门狗以及上电控制逻辑使用

当选中时钟源后，再通过设置分频系统 1-256 来设置具体的系统时钟。系统时钟默认是 8MHz（内部 48MHz 时钟，6 分频）在使用时。

外接晶振能为 MCU 提供更高精度的时钟源，晶振和负载电容应尽可能靠近芯片 XTHOUT/XTHIN（XTLOUT/XTLIN）管脚。XTHOUT/XTHIN（XTLOUT/XTLIN）管脚默认为 IO 功能，在使用外置晶振时，在软件初始化前应先把 XTHOUT/XTHIN（XTLOUT/XTLIN）管脚设置为模拟功能。

外接晶振管脚共有两组：XTAL1OUT / XTAL1IN 和 XTAL2OUT / XTAL2IN，其中 XTAL1OUT / XTAL1IN 支持 32.768KHz 和 1~16MHz 频率的晶振，XTAL2OUT / XTAL2IN 只支持 1~16MHz 频率的晶振。

**系统时钟监控模块**，监控外振是否存在异常，当外振作为系统时钟且出现异常时，系统将自动把时钟切换为内部时钟 HSRC 或 LSRC，待外振恢复正常后，再切回外振。

### 6.6.2 时钟树

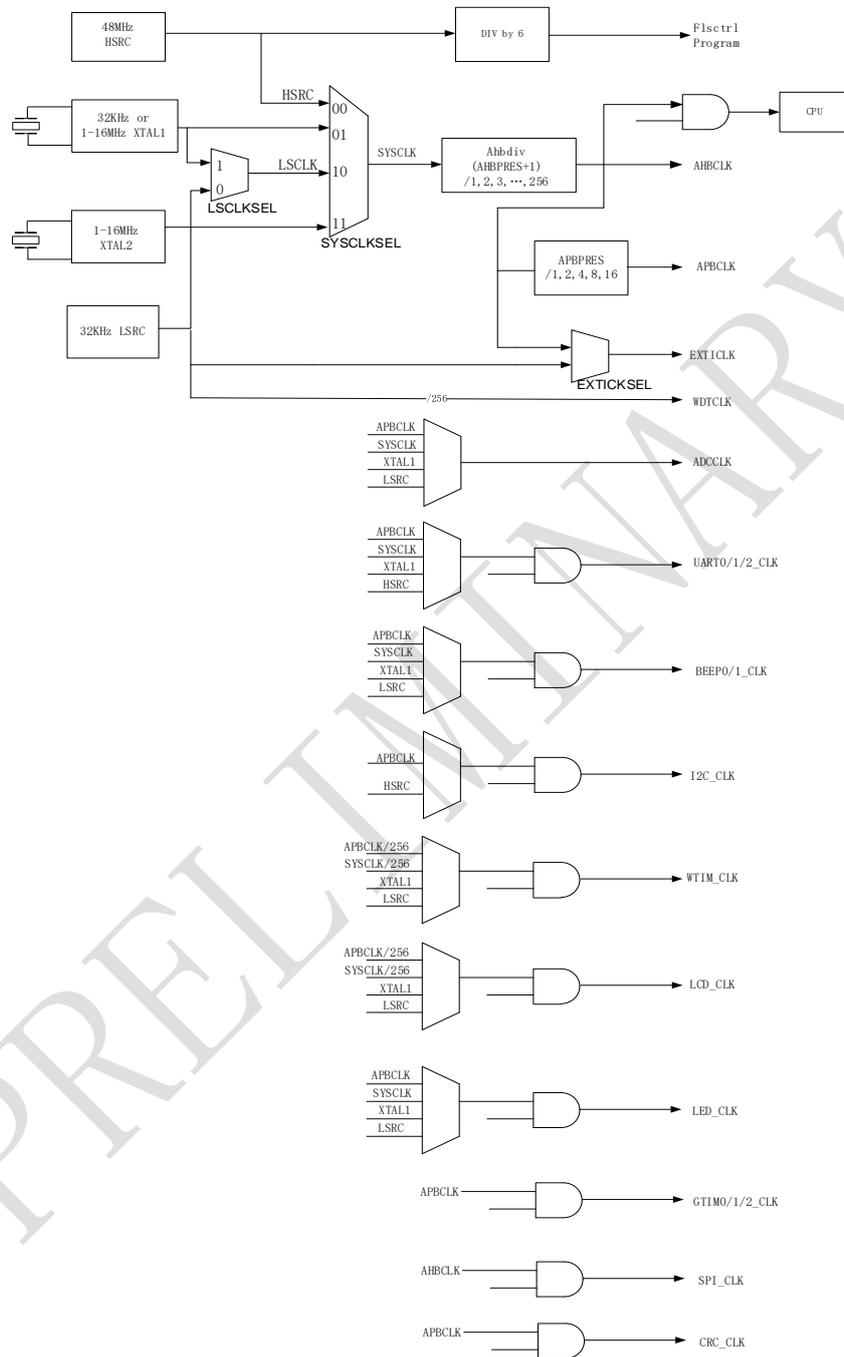


图 3 时钟树

## 6.7 复位管理

### 6.7.1 概述

芯片内部集成了 6 路复位源，系统复位后，可通过寄存器读出复位源标志，以此来判断是哪个复位源引起的复位。复位源有：上电复位 POR、看门狗复位、软件复位、外部复位 NRST、LOCKUP 复位、SYSRESETREQ 复位。

表格 7 复位源作用域

复位源	作用域
上电复位 POR	全芯片
看门狗复位	全芯片（除 Debugger 外）
软件复位	全芯片（除 Debugger 外）
外部复位 NRST	全芯片（除 Debugger 外）
LOCKUP 复位	CPU
SYSRESETREQ 复位	CPU

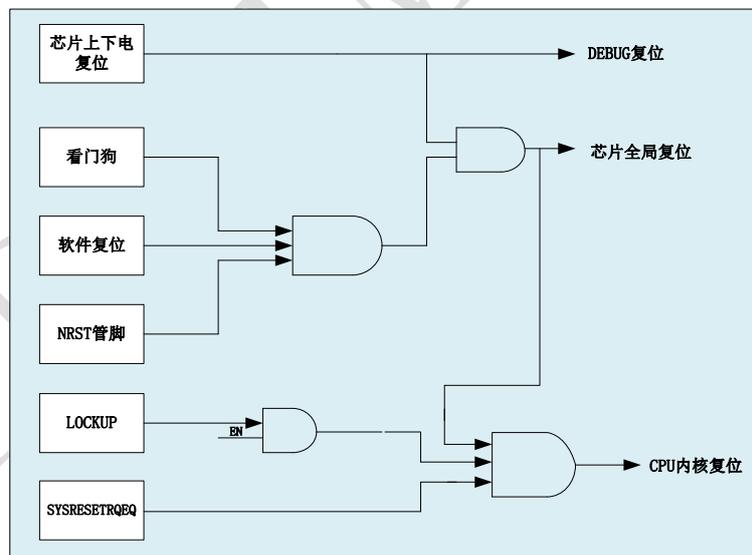


图 4 总体复位源组织

## 6.8 启动管理

### 6.8.1 概述

芯片复位后的入口地址以及中断向量表的地址都是在地址 0x0000 0000~0x0000 1FFF 区间内。系统上电后默认把 Flash 的地址 0x0800 0000 映射到地址 0x0000 0000 上（寄存器 MEM\_MODE = 0/1）。

为方便系统升级，可通过寄存器切换映射地址。

当寄存器 MEM\_MODE = 2 时，可实现把 Flash 地址 0x0800 0800 映射到地址 0x0000 0000 上；

当寄存器 MEM\_MODE = 3 时，可实现把 SRAM 的地址 0x2000 0000 映射到地址 0x0000 0000 上。

所有的复位源复位后，系统都会把 FLASH 的地址 0x0800 0000 映射到地址 0x0000 0000 上。

## 6.9 看门狗 IWDT

### 6.9.1 概述

芯片内置独立看门狗模块,其时钟源来自内部的低频 RC 晶振,看门狗启动后,不能再关闭,只有低功耗 (sleep) 模式下可选择是否关闭。当看门狗打开后,只有上电复位 (POR) 才能复位看门狗模块,其他复位源复位后,看门狗还是维持之前的状态。

看门狗有一个 7/8 的溢出时间的中断功能,可选择是否开启。

PRELIMINARY

## 6.10 通用定时器

### 6.10.1 概述

芯片集成 3 路通用定时器，3 个定时器，可实现 6 路 PWM 同步输出，同时，每个定时器可单独输出 2 路互补的 PWM。

- ◆ 16bit 向上、向下、双向计数自动重载计数器
- ◆ 时钟源为内部 48MHz 或外振
- ◆ 16bit 可编程预分频器，支持实时调整计数时钟分频
- ◆ 通道可用于输入捕捉、输出比较、单脉冲输出
- ◆ 支持互补带死区输出的 PWM，每一路输出极性都可配置
- ◆ 支持刹车，刹车信号到来时，PWM 输出极性可配
- ◆ 支持与其他定时器级联

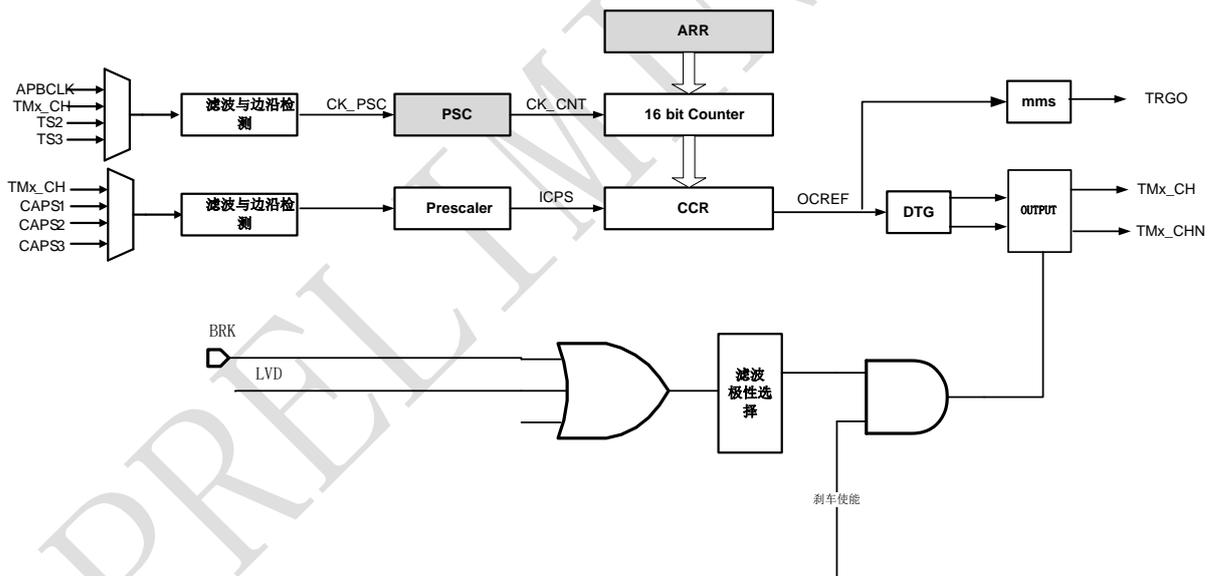


图 5 通用定时器计数/定时框图

## 6.11 基本定时器

### 6.11.1 概述

基本定时器包含一个 16bit 自动重载计数器及一个可编程预分频器。

其主要特性：

- ◆ 16bit 向上计数自动重载计数器
- ◆ 16bit 可编程预分频器，支持实时调整计数时钟分频
- ◆ 计数器溢出时产生中断
- ◆ 支持比较中断和 PWM 输出
- ◆ 支持蜂鸣器驱动

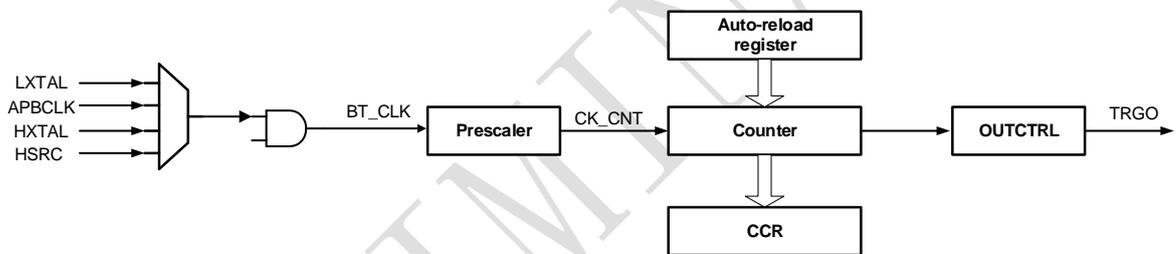


图 6 基本定时器结构框图

## 6.12 WT 定时器

### 6.12.1 概述

基本定时器包含一个 20bit 自动重载计数器。时钟源可选择外振或 APBCLK

其主要特性:

- ◆ 支持时钟模式和定时/计数模式
- ◆ 计数器溢出时产生中断
- ◆ 时钟模式下支持 0.25 秒、0.5 秒、1 秒、1 分钟间隔中断@f=32.768KHz
- ◆ Sleep 模式下可工作，其中断可作为唤醒 Sleep 的源。

## 6.13 I2C

### 6.13.1 概述

- ◆ 独立 I2C，具有 MASTER 和 SLAVE 功能。
- ◆ 三个速度：
  - 标准模式 (0 ~ 100Kb/s)
  - 快速模式 ( $\leq 400\text{Kb/s}$ )
  - 高速模式 ( $\leq 1\text{Mb/s}$ )
- ◆ 7-bit 或者 10-bit 寻址

PRELIMINARY

## 6.14 UART

### 6.14.1 概述

UART 串行通信模块特点如下：

- ◆ 波特率软件可配置
- ◆ 3 路独立通道
- ◆ 全双工通信口
- ◆ 数据接收完成/接收错误中断，并提示错误类型
- ◆ 可配置数据长度，支持 7、8、9bits
- ◆ 可配置的停止位，支持 1 个或 2 个停止位
- ◆ 可配置为红外调制输出功能，且载波频率可设置，及载波占空比可设置
- ◆ 支持接收超时，发送延时机制

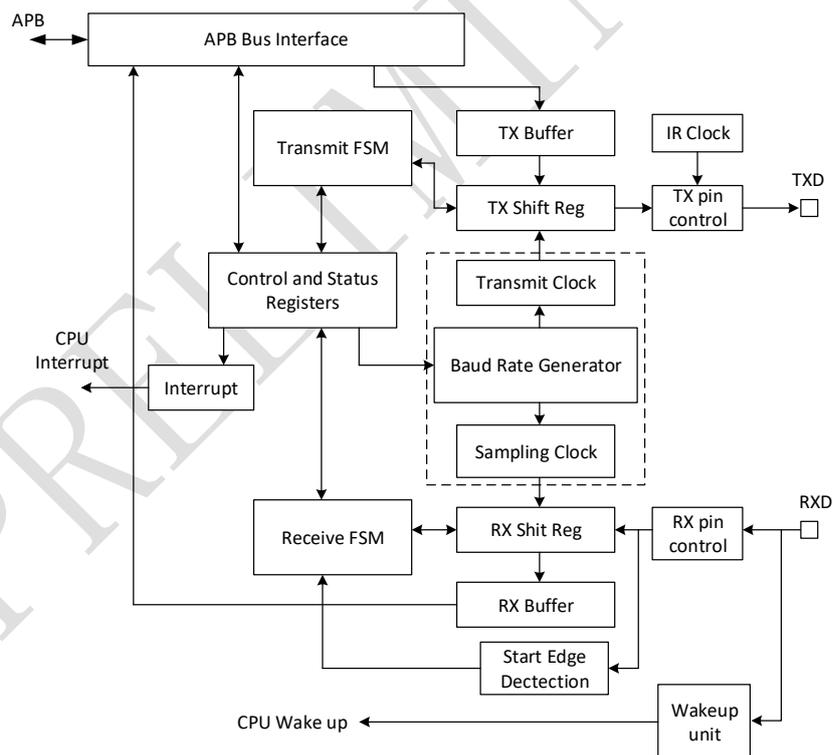


图 7 UART 功能框图

## 6.15 SPI

### 6.15.1 概述

串行外设接口（Serial Peripheral Interface, SPI）是外部设备通过 3/4 线交换数据的串行同步通讯手段。芯片提供了一个 SPI 接口模块，可配置为主设备或从设备，实现与外部的 SPI 通信。

其特点：

- ◆ 全双工 3 或 4 线串行同步收发
- ◆ 主从模式
- ◆ 可编程时钟极性和相位
- ◆ 可编程比特速率
- ◆ 传输结束中断标志
- ◆ 写冲突错标志
- ◆ 主模式错误检测、保护和中断标志

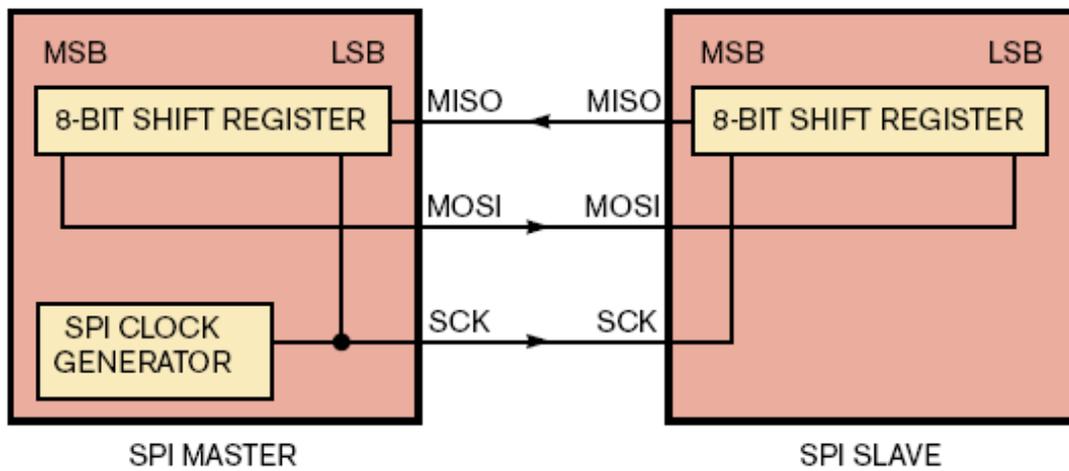


图 8 SPI 功能描述

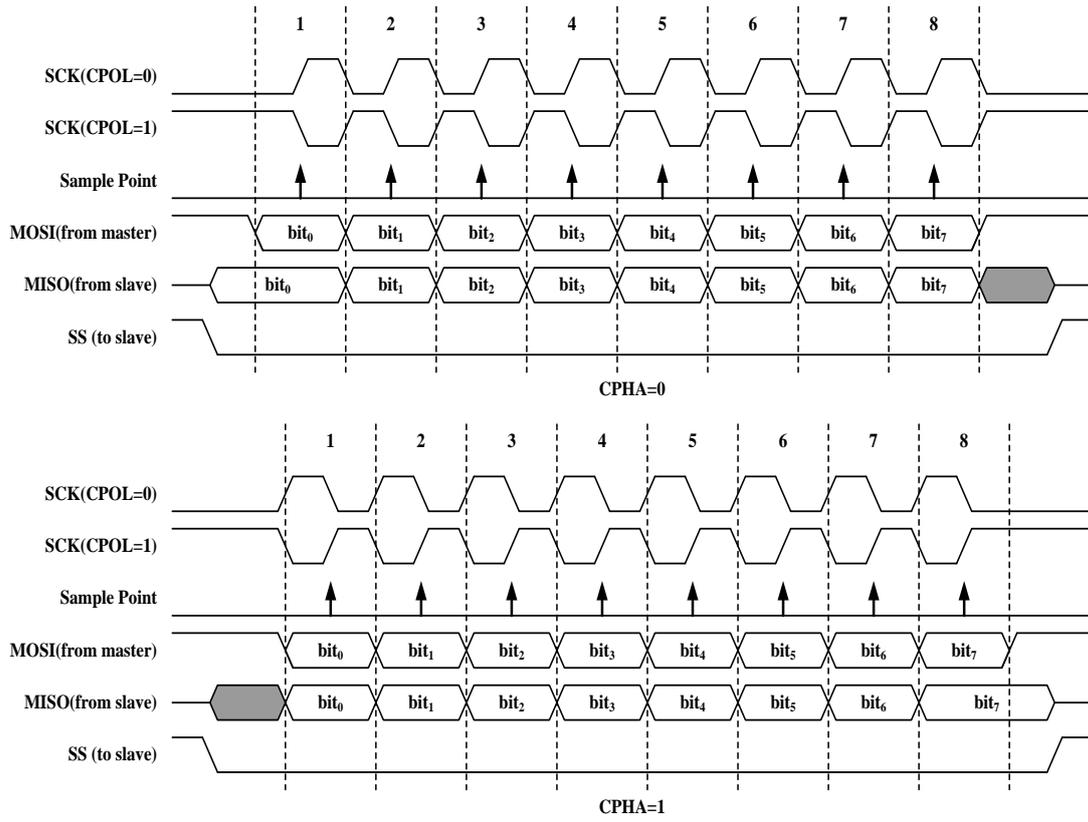


图9 SPI配置时序图

## 6.16 GPIO

### 6.16.1 概述

I/O 端口的主要功能特性：

- ◆ 端口引脚最高耐 5.5V 电压
- ◆ 所有 GPIO 数字输入有施密特特性
- ◆ 所有 GPIO 可配置为上拉输入、下拉输入、浮空输入、开漏输出、推挽输出
- ◆ 所有 GPIO 都具有外部中断功能
- ◆ GTIMx 通道、BSTIM 通道、UART 等具有全管脚映射功能。

## 6.17 LCD 驱动

### 6.17.1 概述

MR88Fx02 集成一个电阻串分压的 LCD 驱动模块，其功能特性有：

- 可支持 8COM，24SEG 驱动，其中 4 路 COM 与 4 路 SEG 共用。8 个 COM 口具有独立的使能的控制位，实现更灵活的布板需求
- 内置分压电阻电阻串，可通过寄存器控制位选择分压电阻阻值总和是 60K/220K/900K 电阻
- 16 级对比度可调。具有单点，多点，全屏闪烁功能。
- 偏置电压支持 1/3、1/4 二挡可选。
- LCD 时钟可选择内部 32K 时钟、内部高频 RC 的 256 分频、外部 32.768KHz 低频晶振时钟。
- 扫描频率支持 1024Hz、512Hz、256Hz、128Hz 四挡可选。
- 支持智能功耗模式（兼顾亮度与功耗）
- 当时钟源选择外置低频时钟或内部 LSRC 时，LCD 驱动模块可工作在 Sleep 模式下。

## 6.18 LED 驱动

### 6.18.1 概述

LED 驱动器包含一个控制器，需要发送的数据按一定规律存储在显示数据寄存器中，当配置好相应的控制寄存器后，控制器会按照特定的时序显示期望的字符。

主要特点：

最大可支持 8 个 COM 输出和 8 个 SEG 输出

1/1~1/8 占空比电压驱动方式

支持共阴/共阳模式

支持调光 LED 模式，SEG 从 1/256~256/256 共 256 种占空比可调

### 6.18.2 LED 结构框图

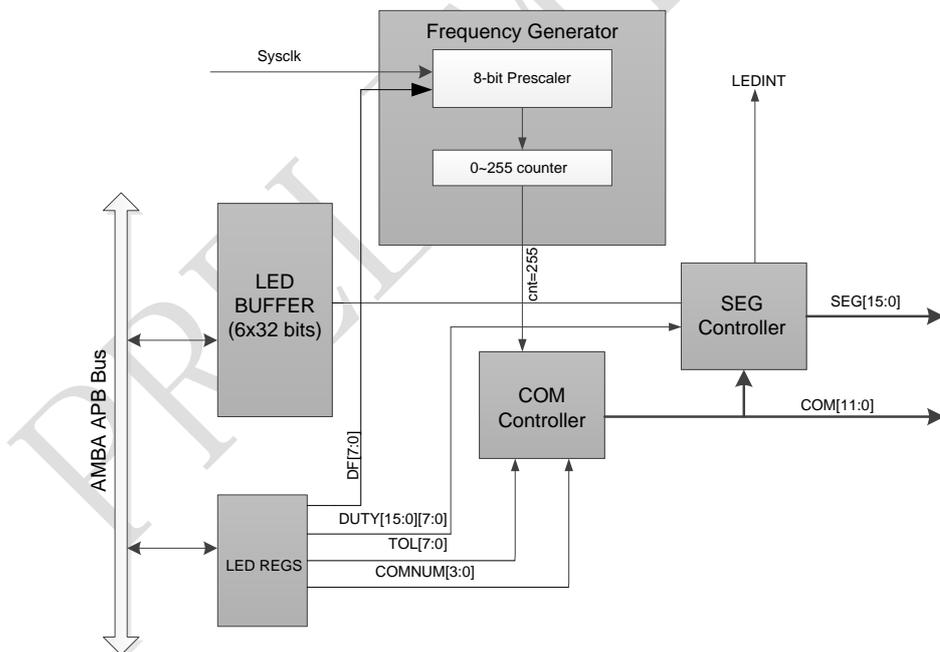


图 10 LED 结构框图

## 6.19 ADC

### 6.19.1 概述

本芯片内置 12bit SAR-ADC，其主要特点为：

- ◆ 工作电压 2.4~5.5V
- ◆ 输入信号幅度 0~VREF（ADC 参考电压）
- ◆ 最高采样率 1Msps
- ◆ 26+1 个输入通道
- ◆ 可配置的采样保持时间
- ◆ 支持单次转换

### 6.19.2 ADC 结构框图

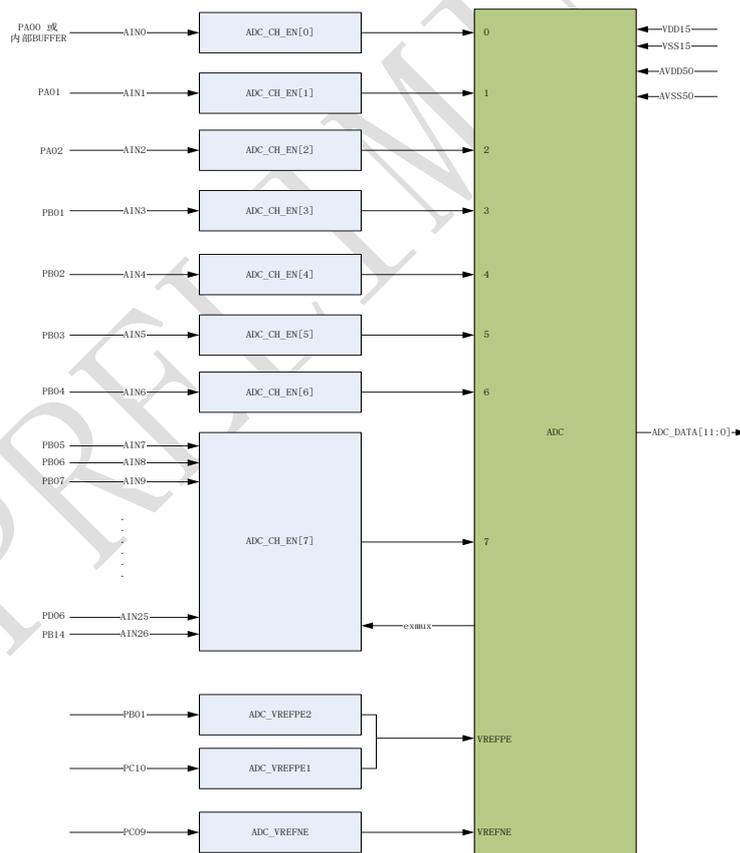


图 11 ADC 结构框图

专有及保密信息：文件本身以及文件所涉及到的知识产权均是上海美仁半导体有限公司的独有财产，未经上海美仁半导体有限公司书面同意，不得复制任何部分或者全部的内容。

## 6.20 调试接口

### 6.20.1 概述

本芯片集成了串行调试接口(SWD)和单线仿真接口(SWE)。

SWD 是标准的 ARM CoreSight 调试接口，串行调试接口(SW-DP)为 AHP-AP 模块提供 2 针(时钟+数据)接口。

表格 8 管脚分配

SW-DP	SW 端口描述	类型	分配引脚
SWDIO	串行数据输入输出 口	I/O	PB15
SWCLK	串行时钟口	I	PC01
SWE	单线仿真口	I/O	PA02/PA03/PB09/PB14/PD01 根据配置选择其中一个

## 6.21 128 BIT 芯片唯一标识码

### 6.21.1 概述

每一颗芯片在出厂时都会写入一个 128bit 的唯一编码（一次性写入，不能更改），用户可以通过应用程序直接读取，方便在后续方案做到追溯。

PRELIMINARY

## 7 极限参数

表格 9 极限参数表

参数	符号	值	单位
电源电压	VDD	-0.3~6.0	V
输入电压	V <sub>in</sub>	-0.3~VDD+0.3	V
总灌电流	$\Sigma I_{OL}$	220	mA
总拉电流	$\Sigma I_{OH}$	-100	mA
储存温度	T <sub>STG</sub>	-40~+125	°C
工作温度	T <sub>OPR</sub>	-40~+85	°C

## 8 电气参数（除非特指，典型值在 25°C 下获取）

### 8.1 工作电压及电流

表格 10 工作电压

符号	说明	测试条件	最小值	典型值	最大值	单位
VDD	工作电压		2.4		5.5	V
EVDD0	IO 供电电压			VDD		V
VREFPE/VREFNE	ADC 参考电压		2.4		5.5	V

表格 11 工作电流（打开所有外设，全速运行）

符号	说明	时钟源	主频(MHz)	工作电压 (V)	最小值	典型值	最大值	单位
I <sub>RUN</sub>	工作电流@ (-40~85°C)	内置 RC HSRC 6 分频	8	5.0		2.34		mA
				3.3		2.29		mA
		内置 RC HSRC 3 分频	16	5.0		3.62		mA
				3.3		3.56		mA
		内置 RC HSRC 2 分频	24	5.0		4.62		mA
				3.3		4.58		mA
		内置 RC HSRC	48	5.0		8.15		mA
				3.3		8.12		mA
		外接晶振 2 分频	8	5.0		2.84		mA
				3.3		2.43		mA
		外接晶振	16	5.0		4.22		mA
				3.0		3.77		mA
		内置 RC LSRC	0.032	5.0		0.88		mA
				3.3		0.8		mA

## 8.2 IO 特性

**表格 12 IO 特性**

符号	说明	测试条件	最小值	典型值	最大值	单位
典型值是在环境温度为 25°C 下测得						
V <sub>IH</sub>	高电平输入电压	VDD=5.0V	3.5			V
		VDD=3.3V	2			V
V <sub>IL</sub>	低电平输入电压	VDD=5.0V			1.5	V
		VDD=3.3V			0.8	V
V <sub>OH</sub>	输出高电平	VDD=5.0V, I <sub>SOURCE</sub> =8mA DREN=1	4.2			V
		VDD=5.0V, I <sub>SOURCE</sub> =16mA DREN=0	4.2			V
V <sub>OL</sub>	输出低电平	VDD=5.0V, I <sub>SINK</sub> =8mA DREN=1			0.5	V
		VDD=5.0V, I <sub>SINK</sub> =16mA DREN=0			0.5	V
V <sub>OL</sub> 大 电流 IO	DREN=1	VDD=5.0V, ODEN=1 I <sub>SINK</sub> =8mA		0.5		V
V <sub>OL</sub> 大 电流 IO	DREN=0	VDD=5.0V, ODEN=1 I <sub>SINK</sub> =120mA		1.5		V
R <sub>IPU</sub>	内置上拉电阻	VDD=5V	20	50	100	kΩ
		VDD=3.3V				
R <sub>IPD</sub>	内置下拉电阻	VDD=5V	20	50	100	kΩ
		VDD=3.3V				
I <sub>IH</sub>	输入高漏电流	VDD=5V, IO 浮空输入			1	uA
		VDD=3.3V, IO 浮空输入				
I <sub>IL</sub>	输入低漏电流	VDD=5V, IO 浮空输入	-1			uA
		VDD=3.3V, IO 浮空输入				

### 8.3 芯片上下电速率

表格 13 芯片上下电速率

符号	说明	测试条件	最小值	最大值	单位
t <sub>VDD</sub>	VDD 上电速率	-	0	∞	us/V
	VDD 下电速率	-	10	∞	

PRELIMINARY

## 8.4 上电复位及电压检测

表格 14 电压检测档位表

符号	说明	测试条件	最小值	典型值	最大值	单位
V <sub>PVD</sub>	可编程电压检测	下降沿	-	-	-	-
				2.3		V
				2.4		V
				2.5		V
				2.6		V
				2.7		V
				2.8		V
				2.9		V
				3.0		V
				3.1		V
				3.2		V
				3.3		V
				3.4		V
				3.5		V
				3.6		V
				3.7		V
				3.8		V
	3.9		V			
	4.0		V			
	4.1		V			
	4.2		V			
	4.3		V			
	4.4		V			
	4.5		V			

符号	说明	测试条件	最小值	典型值	最大值	单位
				4.6		V
				4.7		V
				4.8		V
V <sub>PVD</sub>	可编程电压检测	上升沿	-	-	-	-
				2.4		V
				2.5		V
				2.6		V
				2.7		V
				2.8		V
				2.9		V
				3.0		V
				3.1		V
				3.2		V
				3.3		V
				3.4		V
				3.5		V
				3.6		V
				3.7		V
				3.8		V
				3.9		V
				4.0		V
				4.1		V
	4.2		V			
	4.3		V			
	4.4		V			
	4.5		V			
	4.6		V			

符号	说明	测试条件	最小值	典型值	最大值	单位
				4.7		V
				4.8		V
$V_{PVD}$	可编程电压检测	上升沿		4.9		V
$V_{PVDHYST}$	PVD 迟滞电压	-		100		mV
$V_{POR}$	上电掉电复位电压	上升沿		1.9		V
		下降沿		1.8		V
$V_{PORHYST}$	上电复位迟滞电压	-		100		mV
$t_{PORD}$	上电复位延时时间	-		1		ms

## 8.5 时钟特性

**表格 15 内部 RC 时钟特性**

符号	说明	测试条件	最小值	典型值	最大值	单位
所有数据是在 VDD=5.0V (±20%) 取得						
$f_{HSRC}$	内部高频 RC 振荡频率	-40~85°C	47.52	48	48.48	MHz
$f_{LSRC}$	内部低频 RC 振荡频率	-40~85°C	25	32	39	KHz
$t_{HSRCSTR}$	内部高频 RC 起振时间	-		250		us
$T_{LSRCSTR}$	内部低频 RC 起振时间	-		1000		us

**表格 16 外接晶振 1 特性**

$f_{HSE\_EXT}$	外接高频晶振频率		1		16	MHz
$V_{HSEH}$	晶振输入脚高电平电压		0.7VDD		VDD	V
$V_{HSEL}$	晶振输入脚低电平电压		VSS		0.3VDD	V
$D_{HSE}$	占空比		45		55	%

$f_{LSE\_EXT}$	外接低频晶振频率			32.768		KHz
$V_{HSEH}$	晶振输入脚高电平电压		0.7VDD		VDD	V
$V_{HSEL}$	晶振输入脚低电平电压		VSS		0.3VDD	V
$D_{HSE}$	占空比		45		55	%

表格 17 外接晶振 2 特性

$f_{HSE\_EXT}$	外接高频晶振频率		1		16	MHz
$V_{HSEH}$	晶振输入脚高电平电压		0.7VDD		VDD	V
$V_{HSEL}$	晶振输入脚低电平电压		VSS		0.3VDD	V
$D_{HSE}$	占空比		45		55	%

PRELIMINARY

## 8.6 ADC 特性

**表格 18 ADC 特性**

符号	说明	测试条件	最小值	典型值	最大值	单位
典型值是在 25°C 下取得						
NR	分辨率		-	12	-	Bit
V <sub>DD</sub>	工作电压范围	-	2.4		5.5	V
I <sub>ADC</sub>	工作电流			0.55		mA
V <sub>REF</sub>	参考电压		2.4		V <sub>DD</sub>	V
V <sub>ADIN</sub>	模拟通道输入电压		0		V <sub>REF</sub>	V
C <sub>ADIN</sub>	采样保持电容			15		pF
R <sub>ADIN</sub>	模拟通道输入阻抗			1		MΩ
f <sub>CONV</sub>	转换速率				2	MSPS
DNL	微分非线性误差			2.5		LSB
INL	积分非线性误差			3		LSB
E <sub>OF</sub>	失调误差			2		LSB
E <sub>GAIN</sub>	增益误差			4		LSB
ENOB	有效位数	10Ksps@ V <sub>REF+</sub> =V <sub>DD</sub> =5.0V V <sub>REF-</sub> =V <sub>SS</sub> =0V		10		bits
		30Ksps@ V <sub>REF+</sub> =V <sub>DD</sub> =5.0V V <sub>REF-</sub> =V <sub>SS</sub> =0V		9		bits
		10Ksps@ V <sub>REF+</sub> =V <sub>REFPE</sub> =5.0V V <sub>REF-</sub> =V <sub>REFNE</sub> =0V		10		bits
		30Ksps@ V <sub>REF+</sub> =V <sub>REFPE</sub> =5.0V V <sub>REF-</sub> =V <sub>REFNE</sub> =0V		9		bits

## 8.7 FLASH 特性

表格 19 FLASH 特性

符号	说明	最小值	典型值	最大值	单位
Tcycle	擦写次数	100000			次
T <sub>RETENTION</sub>	数据保存时间		20		年
T <sub>SE</sub>	扇区擦写时间		5		ms
T <sub>BP</sub>	每个 Byte 烧写时间		40		us
T <sub>WP</sub>	每个 Word 烧写时间		60		us
V <sub>P</sub>	擦写时的工作电压	2.4		5.5	V

## 8.8 ESD/LATCHUP 特性

表格 20 ESD/LATCHUP 特性

符号	说明	测试条件	最小值	典型值	最大值	单位
$V_{ESDHBM}$	ESD @ Human Body Mode			5		KV
$V_{ESDCDM}$	ESD @ Charge Device Mode			2		KV
$V_{ESDMM}$	ESD @ Machine Mode			500		V
$I_{LATCHUP}$	Latchup Current			200		mA

## 9 封装图纸

### 9.1 LQFP44 封装信息

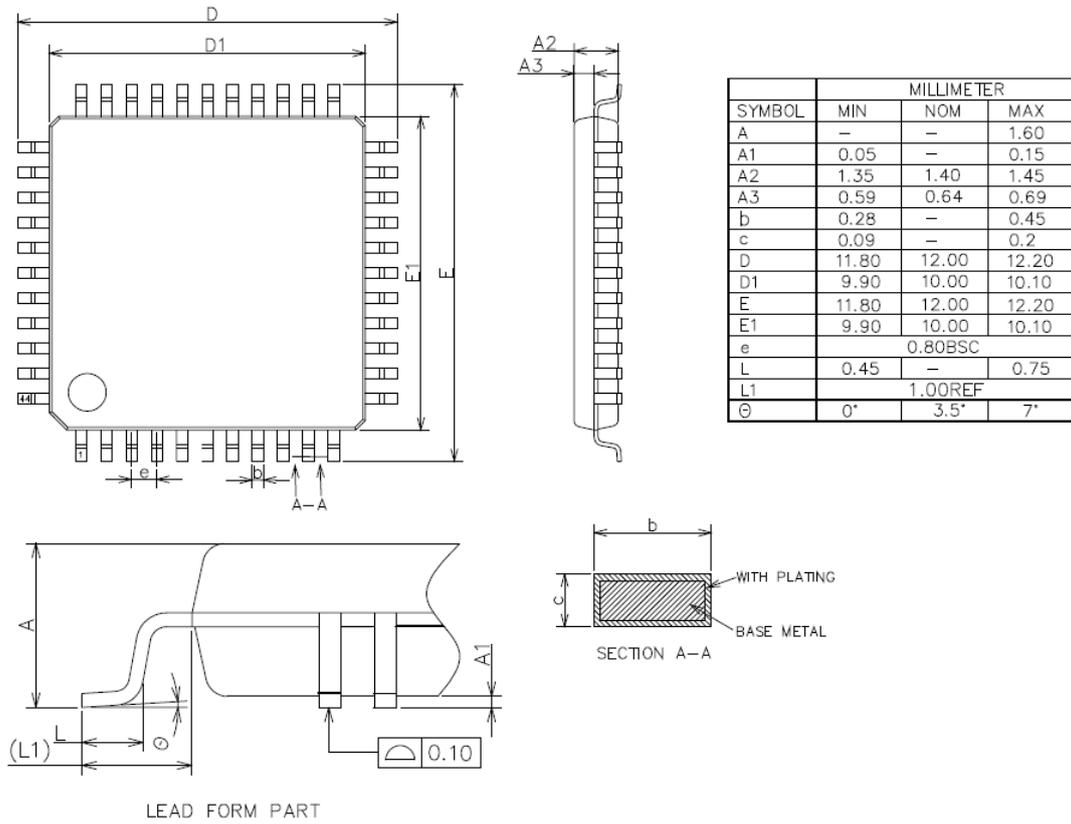


图 12 LQFP44 封装图

## 9.2 LQFP32 封装信息

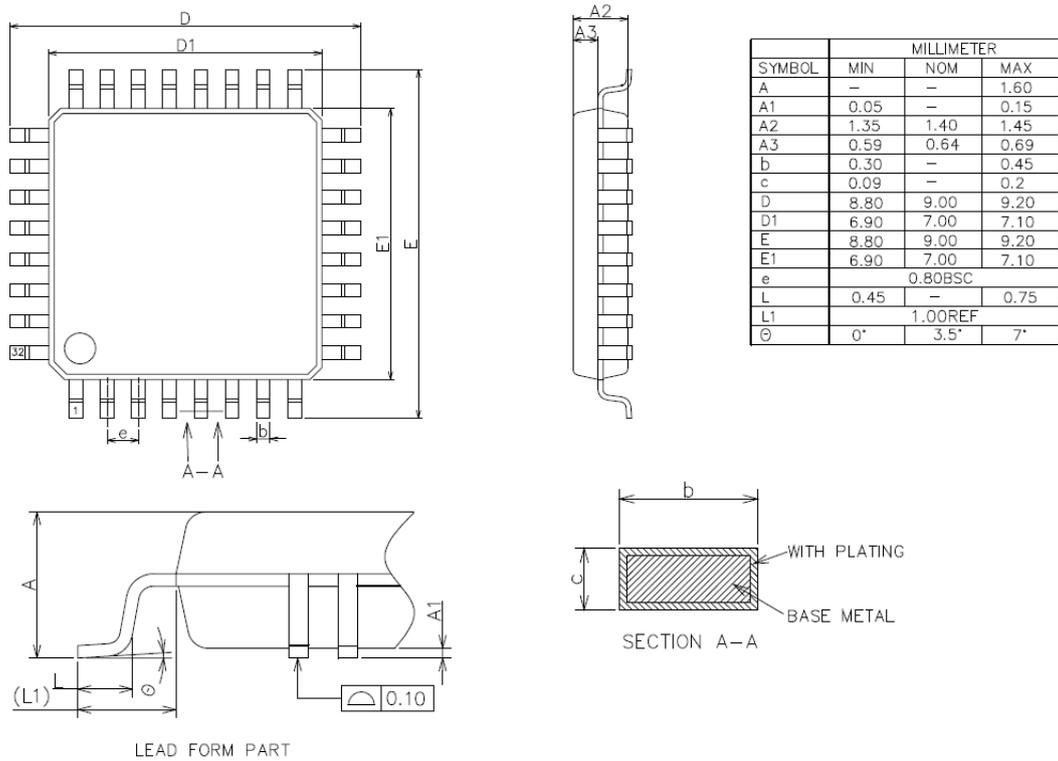


图 13 LQFP32 封装

### 9.3 SOP28 封装信息

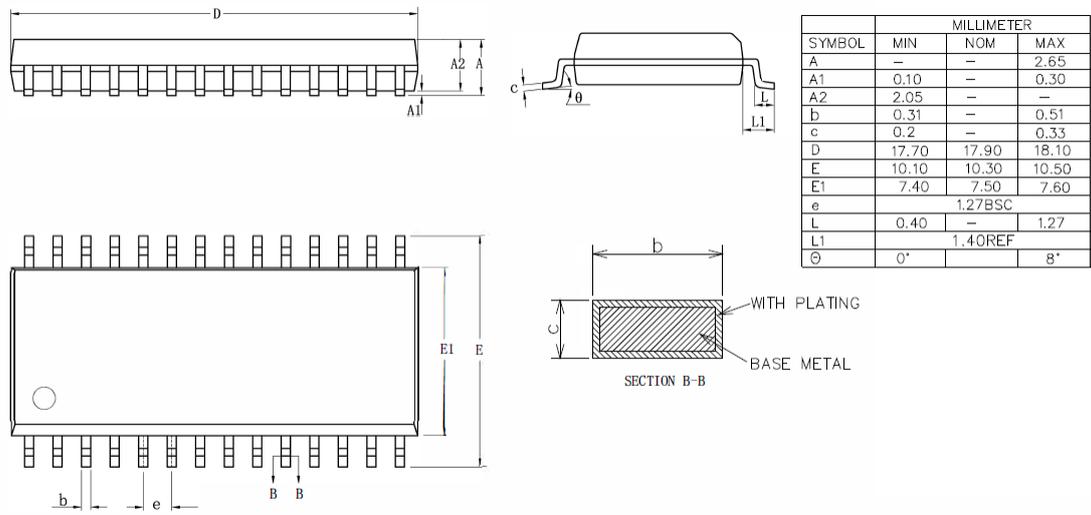


图 14 SOP28 封装

PRELIMINARY

### 9.4 LQFP48 封装信息

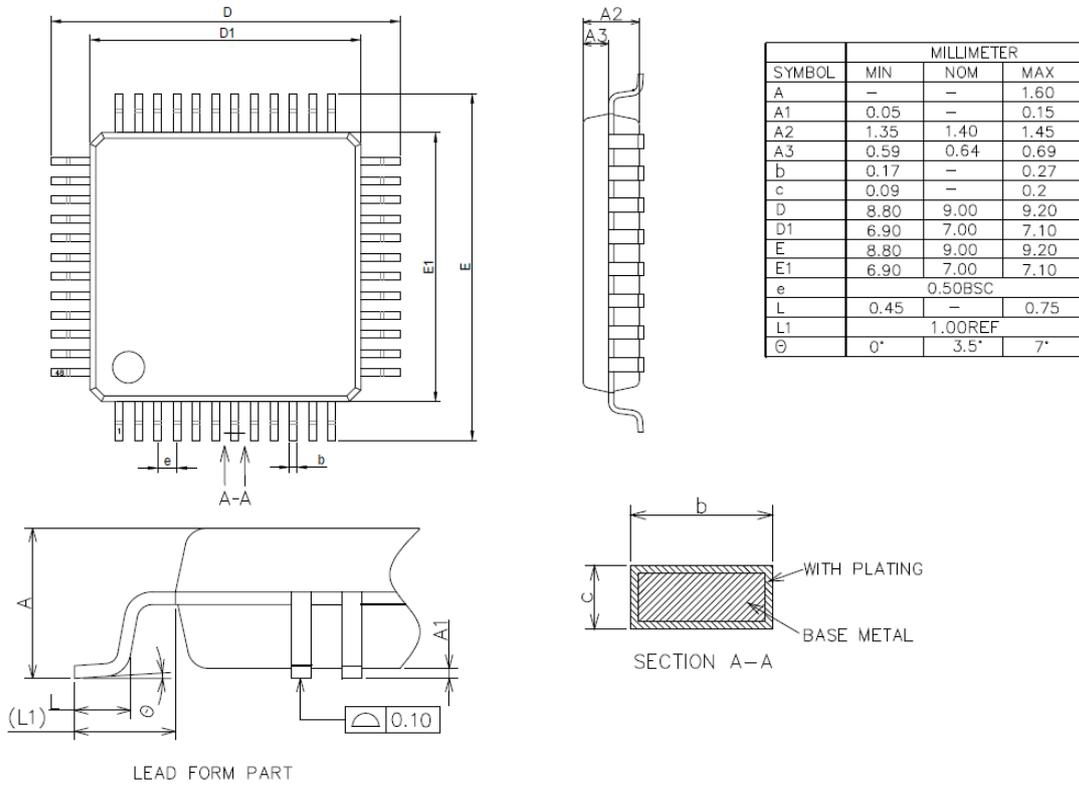


图 15 LQFP48 封装

### 9.5 LQFP64 封装信息

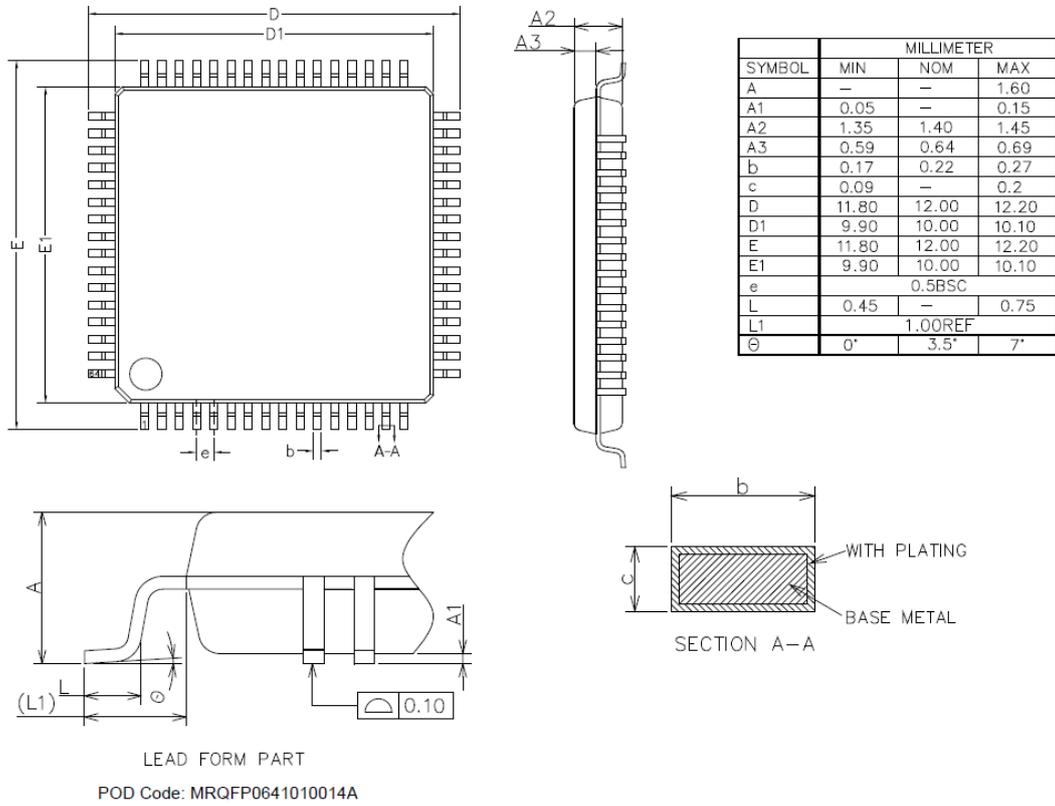
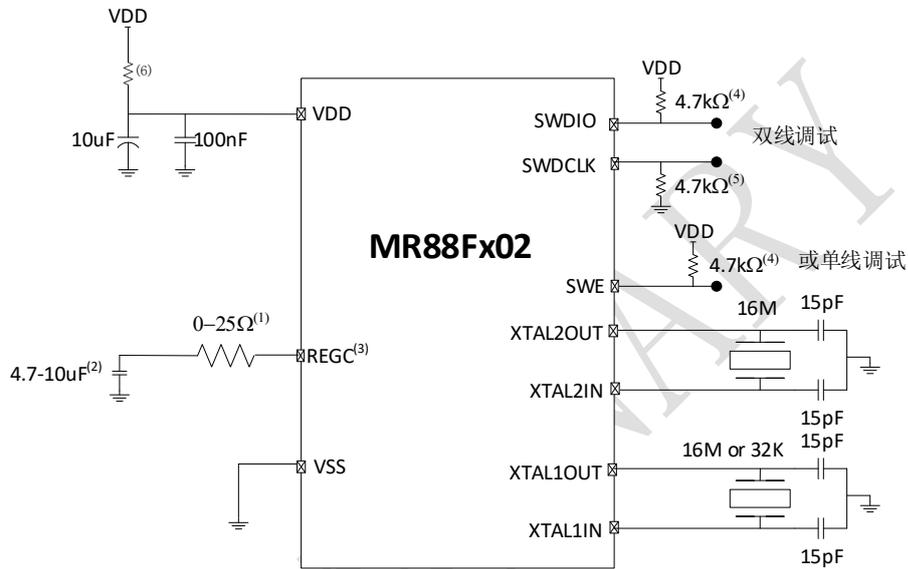


图 16LQFP64 封装

## 10 典型应用图



注(1):电阻值建议为0-25欧姆, 典型值为10欧姆。

(正常情况下, 不需要串此电阻, 串电阻是为了提升抗干扰性能, 具体阻值依照系统板级调试来定)

注(2):电容值范围4.7-10uF

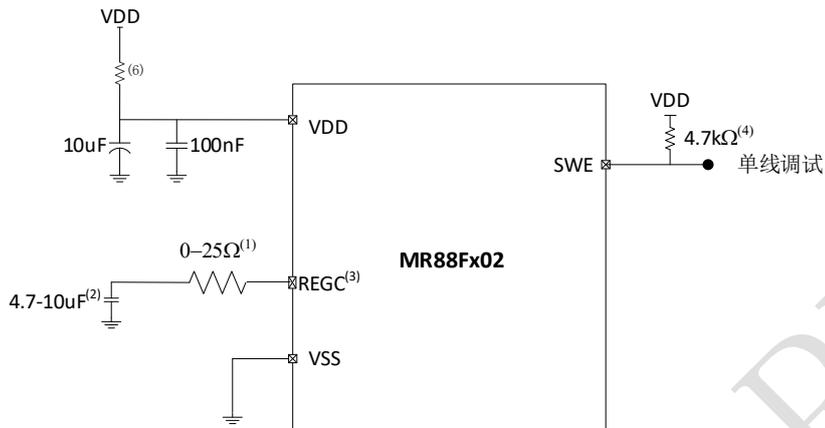
注(3):REGC芯片内部为VDD15

注(4):芯片内部有上拉电阻, 正常工作条件下, 不需要此上拉电阻; 外部上拉4.7kΩ电阻可增强驱动能力, 防止调试、烧录时接线太长导致驱动能力不足的情况发生

注(5):芯片内部有下拉电阻, 正常工作条件下, 不需要此下拉电阻; 外部下拉4.7kΩ电阻可增强驱动能力, 防止调试、烧录时接线太长导致驱动能力不足的情况发生

注(6):此器件为电阻或者电感。当为电阻时, 数值为1~5欧姆; 当为电感时, 数值为10uH~500uH

图 16 封装 44/32/28pin 典型应用图



- 注(1):电阻值建议为0-25欧姆，典型值为10欧姆。  
 正常情况下，不需要串此电阻，串电阻是为了提升抗干扰性能，具体阻值依照系统板级调试来定。
- 注(2):电容值范围4.7-10uF
- 注(3):REGC芯片内部为VDD15
- 注(4):芯片内部有上拉电阻，正常工作条件下，不需要此上拉电阻；外部上拉4.7kΩ电阻可增强驱动能力，防止调试、烧录时接线太长导致驱动能力不足的情况发生
- 注(6):此器件为电阻或者电感。当为电阻时，数值为1~5欧姆；当为电感时，数值为10uH~500uH

图 16 最小系统电路图

## 11 修改记录

表格 21 文档版本修改记录

日期	版本	内容
2020.4.2	0	初稿
2020.8.10		1、外振同时支持 1~32M（最低 1~16M 要满足）和 32.768K 晶振看 2、狗增加中断功能 3、删减低压复位、低压检测档位 4、GPIO 部分增加数字功能全映射说明
2021.03.17	1.2	更新管脚分配图
2021.03.31	1.3	整理中断向量表等
2021.04.01	1.4	移除 402
2021.08.23	1.6.1	更新 LQFP44 的封装图
2021.08.31	1.6.2	更新 102CI/032PT 封装的 PIN6 为 VDD15
2021.09.07	1.6.3	统一最小电压 2.4，修改 LCD SEG 数量，增加 802CI/044PT
2021.09.14	1.6.4	002CI/028OT->028OB
2021.09.15	1.6.5	IO 内置上下拉电阻典型值 50kΩ
2021.09.22	1.6.6	添加 A02CI/B02CI 032PT
2021.10.26	1.6.7	更新 LQFP32 封装信息，002CI/028OT，102CI/044PT 7 脚移除复位功能
2021.11.17	1.6.8	更新 LQFP44 POD b，更新 IO 驱动能力
2021.11.26	1.6.9	添加产品说明，更新封装图纸信息，更新 LSRC 参数
2022.01.06	1.7.0	添加 MR88FC02CI/028OT 封装
2022.02.18	1.7.1	应用图电容 100nF
2022.02.22	1.7.2	添加 MR88FD02CI/048PT 和 MR88FE02CI/064PT
2022.03.02	1.7.3	修改 PA12-PA15,PB00 对应 SEG 名字 PA12/SEG19,PA13/SEG20,PA14/SEG21,PA15/SEG22,PB0/SEG23
2022.03.14	1.7.5	D02/E02 改接 REGC，内部为接 VDD15
2022.03.17	1.7.6	602/044PT 修改脚 9 为 REGC 002/044PT 修改脚 10 为 PA10，脚 11 为 REGC 更新应用图说明 SRAM 最大 4KB，地址空间为 0x2000_0000-0x2000_0FFF
2022.04.25	1.7.7	E02/064PT PB14 添加 SWE，支持 REGC
2022.05.17	1.7.8	封装脚位图中 LED 的 COM，SEG 下标统一从 1 开始，最大为 8
2022.05.30	1.7.9	晶振 XTAL1/2 最大支持到 16MHz
2022.06.04	1.8.0	102CI/032PT VDD15 管脚重新命名为 REGC
2022.06.20	1.8.1	SPI 模块时钟源为 AHBCLK



2022.07.20	1.8.2	WT 定时器 cnt 为 20bit
2022.09.05	1.8.3	典型应用图添加电阻或电感

PRELIMINARY