

产品特性

输入电压: 4.5 V至20 V
 集成MOSFET: 44 mΩ/11 mΩ
 基准电压: 0.6 V ± 1%
 连续输出电流: 6 A
 可编程开关频率: 200 kHz至1.4 MHz
 同步至外部时钟: 200 kHz至1.4 MHz
 180°反相时钟同步
 精密使能和电源良好指示
 外部补偿
 提供外部可调选项的内部软启动
 启动后进入预充电输出
 ADIsimPower设计工具支持

应用

通信基础设施
 网络和服务
 工业和仪器仪表
 医疗保健
 中间供电轨转换
 DC-DC负载点应用

概述

ADP2386是一款同步降压DC-DC调节器，集成了一个44 mΩ 高端功率MOSFET和一个11 mΩ同步整流MOSFET，采用紧凑型4 mm × 4 mm LFCSP封装，可提供高效解决方案。该器件使用峰值电流模式、恒频脉冲宽度调制(PWM)控制方案，具备出色的稳定性和瞬态响应。ADP2386的开关频率可在200 kHz至1.4 MHz范围内进行编程。为了将系统噪声降至最低，同步功能允许开关频率与外部时钟同步。

ADP2386只需极少的外部元件，输入电压范围为4.5 V至20 V。输出电压可在0.6 V至输入电压的90%范围内进行调整，提供高达6 A的连续电流。此IC在禁用时从输入源汲取的电流不到110 μA。

Rev. 0

Document Feedback

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

典型应用电路

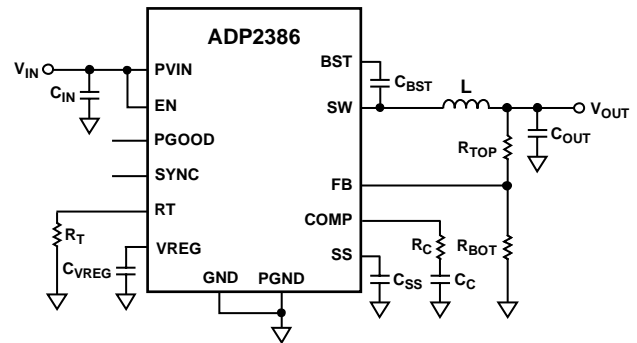


图1.

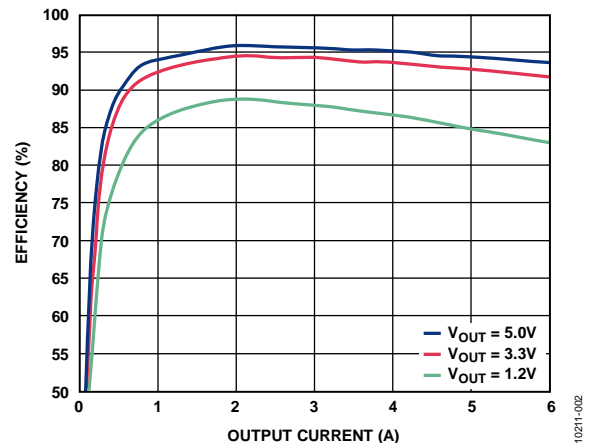


图2.效率与输出电流的关系($V_{IN} = 12 V$, $f_{SW} = 300 kHz$)

该调节器针对需要高效率和设计灵活性的高性能应用。外部补偿和可调软启动功能提供设计灵活性。电源良好输出和精密使能输入提供简单可靠的电源时序。

其它重要特性包括欠压闭锁(UVLO)、过压保护(OVP)、过流保护(OCP)、短路保护(SCP)和热关断(TSD)。

ADP2386在-40°C至+125°C的结温范围内工作，采用24引脚4 mm × 4 mm LFCSP封装。

目录

特性.....	1	热关断	14
应用.....	1	应用信息.....	15
典型应用电路.....	1	输入电容选择.....	15
概述.....	1	输出电压设置.....	15
修订历史.....	2	电压转换限制.....	15
技术规格.....	3	电感选择.....	15
绝对最大额定值.....	5	输出电容选择.....	16
热阻	5	输入电压UVLO编程.....	17
ESD警告.....	5	补偿设计.....	17
引脚配置和功能描述.....	6	ADIsimPower设计工具.....	17
典型性能参数.....	7	设计示例.....	18
功能框图.....	11	输出电压设置.....	18
工作原理.....	12	频率设置.....	18
控制方案.....	12	电感选择.....	18
精密使能/关断	12	输出电容选择.....	19
内部调节器(VREG)	12	补偿器件.....	19
自举电路.....	12	软启动时间编程.....	19
振荡器.....	12	输入电容选择.....	19
同步	12	推荐外部器件.....	20
软启动	13	电路板布局建议.....	21
电源良好.....	13	典型应用电路.....	22
峰值限流和短路保护.....	13	外形尺寸.....	23
过压保护(OVP)	14	订购指南.....	23
欠压闭锁(UVLO)	14		

修订历史

2012年11月—修订版0：初始版

技术规格

除非另有说明，对于最小/最大规格， $V_{PVIN} = 12\text{ V}$ ， $T_J = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$ ；对于典型规格， $T_A = 25^\circ\text{C}$ 。

表1.

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
PVIN						
PVIN电压范围	V_{PVIN}		4.5		20	V
静态电流	I_Q	无开关切换	2.4	2.9	3.6	mA
关断电流	I_{SHDN}	EN = GND	50	80	110	μA
PVIN欠压闭锁阈值	UVLO	PVIN上升		4.3	4.4	V
		PVIN下降	3.6	3.8		V
FB						
FB调节电压	V_{FB}	$-40^\circ\text{C} < T_J < 85^\circ\text{C}$	0.594	0.6	0.606	V
		$-40^\circ\text{C} < T_J < 125^\circ\text{C}$	0.591	0.6	0.609	V
FB偏置电流	I_{FB}			0.01	0.1	μA
误差放大器(EA)						
跨导	g_m		380	480	580	μS
EA源电流	I_{SOURCE}		45	60	75	μA
EA吸电流	I_{SINK}		45	60	75	μA
内部调节器(VREG)						
VREG电压	V_{VREG}	$V_{PVIN} = 12\text{ V}$, $I_{VREG} = 50\text{ mA}$	7.6	8	8.4	V
压差		$V_{PVIN} = 12\text{ V}$, $I_{VREG} = 50\text{ mA}$		340		mV
调节器限流			62	100	137	mA
SW						
高端导通电阻 ¹		$V_{BST} - V_{SW} = 5\text{ V}$		44	70	$\text{m}\Omega$
低端导通电阻 ¹		$V_{VREG} = 8\text{ V}$		11	18	$\text{m}\Omega$
高端峰值限流			7.2	9.6	11.5	A
低端负限流 ²				2.5		A
SW最小导通时间	t_{MIN_ON}			125	165	ns
SW最小关断时间	t_{MIN_OFF}			200	260	ns
BST						
自举电压	V_{BOOT}		4.6	5	5.4	V
振荡器(RT引脚)						
开关频率	f_{SW}	$R_T = 100\text{ k}\Omega$	540	600	660	kHz
开关频率范围	f_{SW}		200		1400	kHz
SYNC						
同步范围			200		1400	kHz
SYNC最小脉冲宽度			100			ns
SYNC正脉冲最大占空比	D_{MAX_SYNC}				50	%
SYNC输入高电压			1.3			V
SYNC输入低电压					0.4	V
SS						
内部软启动				1600		时钟周期
SS引脚上拉电流	I_{SS_UP}		2.3	3.2	3.9	μA

ADP2386

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
PGOOD						
电源良好范围						
FB上升阈值		PGOOD由低电平至高电平		95		%
FB上升迟滞		PGOOD由高电平至低电平		5		%
FB下降阈值		PGOOD由低电平至高电平		105		%
FB下降迟滞		PGOOD由高电平至低电平		11.7		%
电源良好去毛刺时间		PGOOD由低电平至高电平		1024		时钟周期
		PGOOD由高电平至低电平		16		时钟周期
电源良好漏电流		$V_{\text{PGOOD}} = 5\text{ V}$		0.01	0.1	μA
电源良好输出低电压		$I_{\text{PGOOD}} = 1\text{ mA}$		125	190	mV
EN						
EN上升阈值				1.17	1.25	V
EN下降阈值			0.97	1.07		V
EN源电流		EN电压低于下降阈值		5		μA
		EN电压高于上升阈值		1		μA
热关断						
热关断阈值				150		$^{\circ}\text{C}$
热关断迟滞				25		$^{\circ}\text{C}$

¹ 引脚对引脚测量。

² 通过设计保证。

绝对最大额定值

表2.

参数	额定值
PVIN, EN, PGOOD	-0.3 V至+22 V
SW	-1 V至+22 V
BST	$V_{SW} + 6 V$
FB, SS, COMP, SYNC, RT	-0.3 V至+6 V
VREG	-0.3 V至+12 V
PGND至GND	-0.3 V至+0.3 V
工作结温范围	-40°C至+125°C
存储温度范围	-65°C至+150°C
焊接条件	JEDEC J-STD-020

注意，超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值，并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下，推断器件能否正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

热阻

θ_{JA} 针对最差条件，即器件焊接在4层JEDEC标准电路板上以实现表贴封装。

表3. 热阻

封装类型	θ_{JA}	单位
24引脚LFCSP_WQ	42.6	°C/W

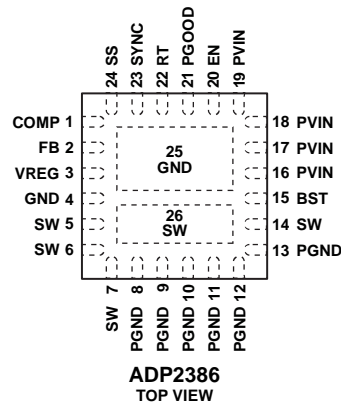
ESD警告



ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

引脚配置和功能描述



NOTES

1. THE EXPOSED GND PAD MUST BE SOLDERED TO A LARGE, EXTERNAL, COPPER GND PLANE TO REDUCE THERMAL RESISTANCE.
2. THE EXPOSED SW PAD MUST BE CONNECTED TO THE SW PINS OF THE ADP2386 BY USING SHORT, WIDE TRACES, OR ELSE SOLDERED TO A LARGE, EXTERNAL, COPPER SW PLANE TO REDUCE THERMAL RESISTANCE.

10211-003

图3. 引脚配置

表4. 引脚功能描述

引脚编号	引脚名称	描述
1	COMP	误差放大器输出。在COMP和GND之间连接一RC网络。
2	FB	反馈电压检测输入。输出电压 V_{OUT} 处连接电阻分压器。
3	VREG	内部8 V调节器输出。控制电路通过该电压供电。 在此引脚和GND之间放置一个1 μ F、X7R或X5R陶瓷电容。
4	GND	模拟地。内部控制电路的返回路径。
5, 6, 7, 14	SW	开关节点输出引脚。连接到输出电感上。
8, 9, 10, 11, 12, 13	PGND	电源地。低端功率MOSFET的返回路径。
15	BST	高端栅极驱动的供电轨。在SW和BST之间放置一个0.1 μ F、X7R或X5R电容。
16, 17, 18, 19	PVIN	电源输入。连接至输入电源并在此引脚和PGND之间连接一个旁路电容。
20	EN	精密使能引脚。可使用外部电阻分压器来设定启动阈值。 若要自动使能器件，则将EN引脚连接至PVIN引脚。
21	PGOOD	电源正常输出(开漏)。建议的上拉电阻值介于10 k Ω 和100 k Ω 之间。
22	RT	频率设置。 在RT与GND之间连接一个电阻，将开关频率编程设定在200 kHz与1.4 MHz之间。
23	SYNC	同步输入。 将此引脚连接至外部时钟，以便同步200 kHz至1.4 MHz范围的开关频率。 详情参见“振荡器”和“同步”部分。
24	SS	软启动控制。在SS与GND之间连接一个电容，对软启动时间进行编程。 若此引脚开路，则调节器使用内部软件启动时间。
25	EP, GND	裸露焊盘GND必须焊接至大面积外部铜层GND，以降低热阻。
26	EP, SW	裸露焊盘SW必须利用短而宽的走线连接ADP2386的SW引脚， 或者焊接至大面积外部铜层SW，以降低热阻。

典型性能参数

除非另有说明, $T_A = 25^\circ\text{C}$, $V_{IN} = 12\text{ V}$, $V_{OUT} = 3.3\text{ V}$, $L = 2.2\ \mu\text{H}$, $C_{OUT} = 100\ \mu\text{F} + 47\ \mu\text{F}$, $f_{SW} = 600\ \text{kHz}$ 。

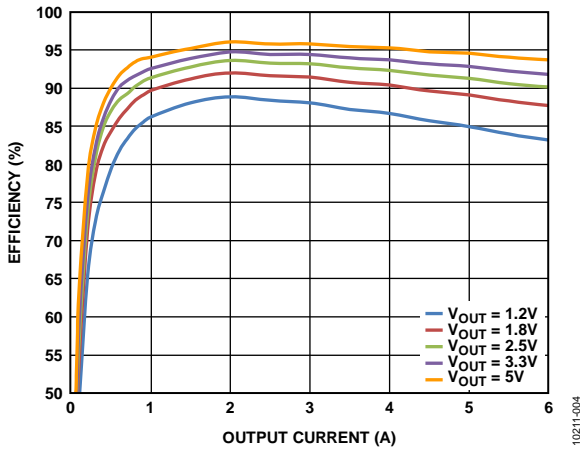


图4. 效率 ($V_{IN} = 12\text{ V}$, $f_{SW} = 600\ \text{kHz}$)

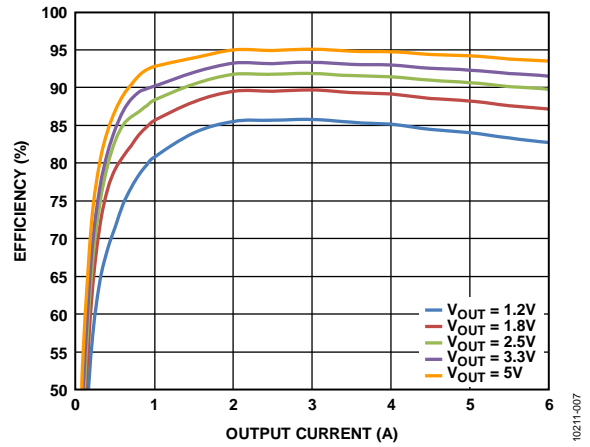


图7. 效率 ($V_{IN} = 12\text{ V}$, $f_{SW} = 300\ \text{kHz}$)

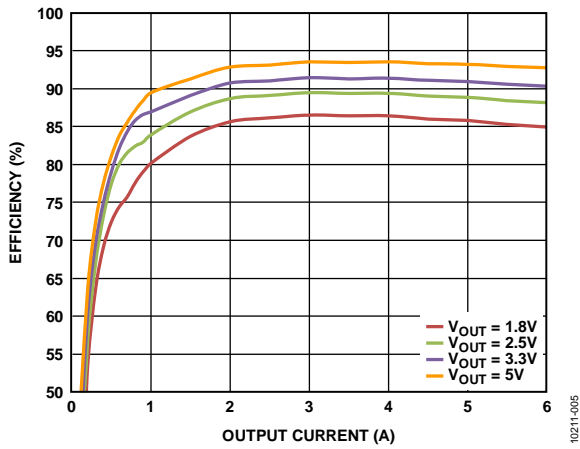


图5. 效率 ($V_{IN} = 18\text{ V}$, $f_{SW} = 600\ \text{kHz}$)

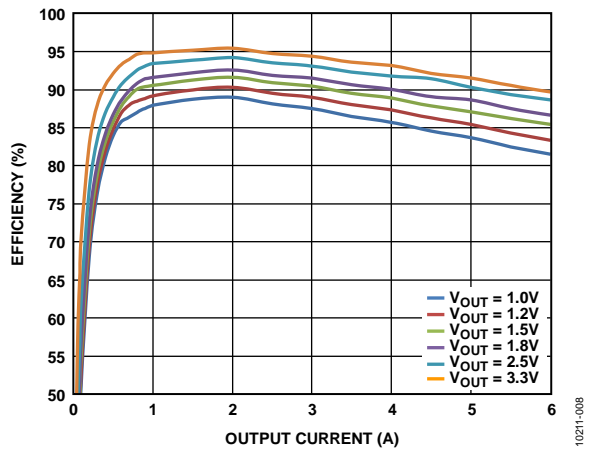


图8. 效率 ($V_{IN} = 5\text{ V}$, $f_{SW} = 600\ \text{kHz}$)

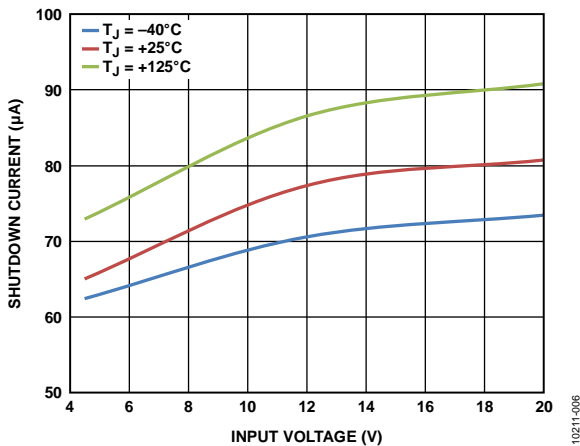


图6. 关断电流与输入电压 (V_{IN}) 的关系

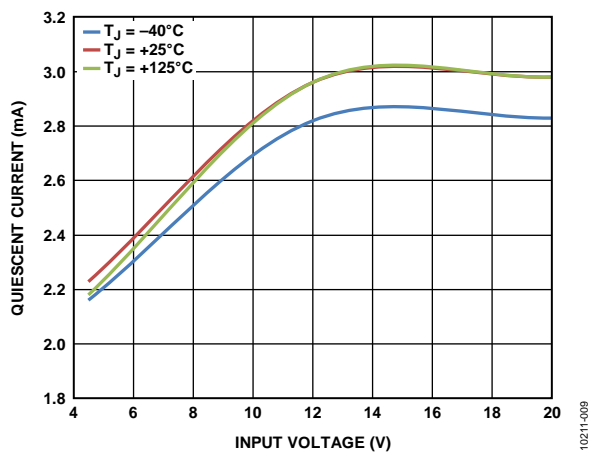


图9. 静态电流与 V_{IN} 的关系

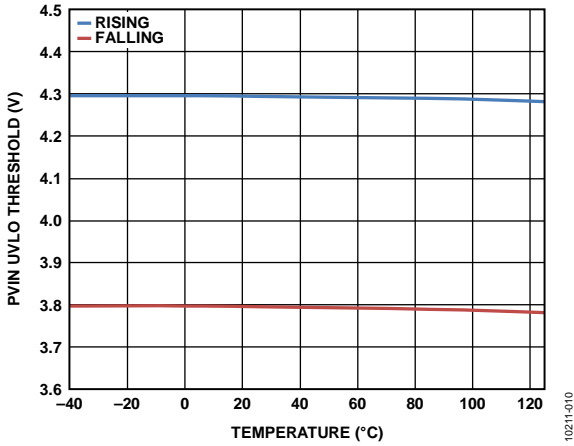


图10. PVIN UVLO阈值与温度的关系

10211-010

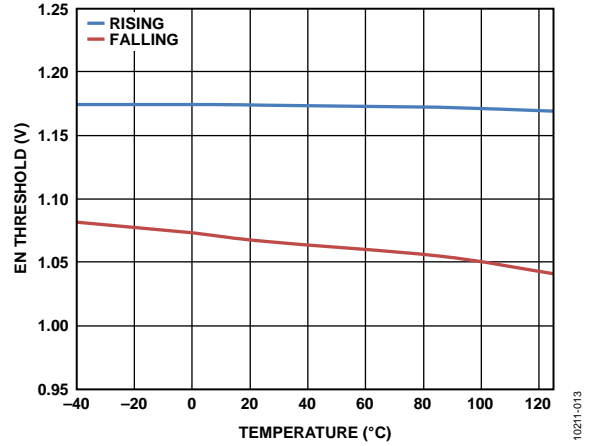


图13. EN阈值与温度的关系

10211-013

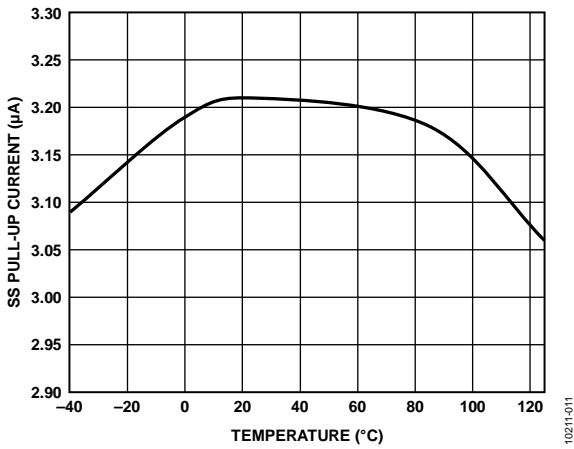


图11. SS引脚上拉电流与温度的关系

10211-011

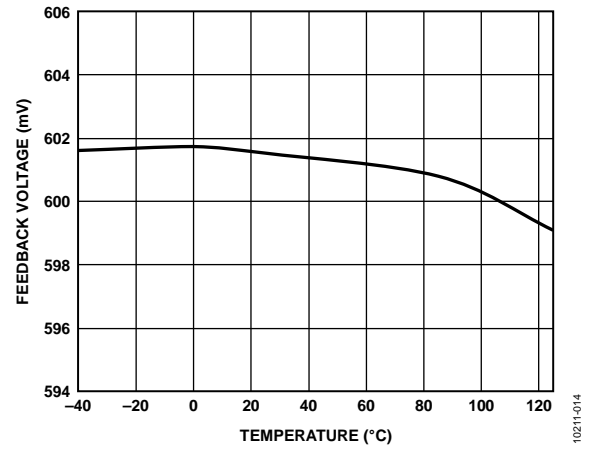


图14. 反馈电压与温度的关系

10211-014

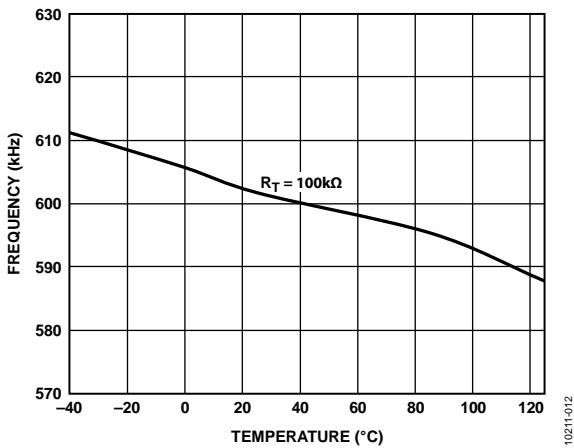


图12. 频率与温度的关系

10211-012

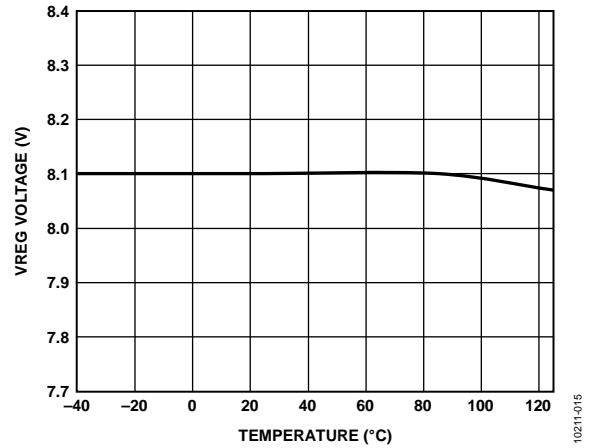


图15. VREG电压与温度的关系

10211-015

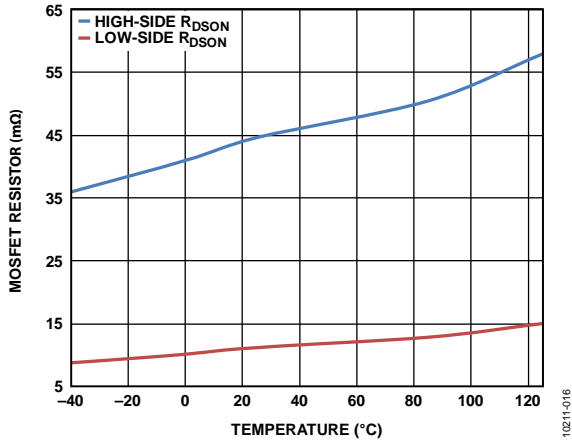


图16. MOSFET $R_{DS(on)}$ 与温度的关系

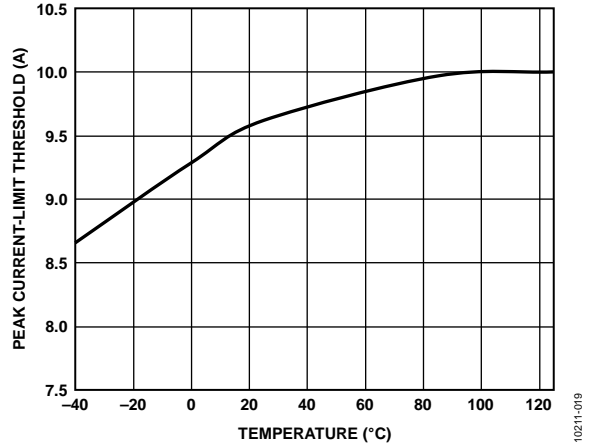


图19. 限流阈值与温度的关系

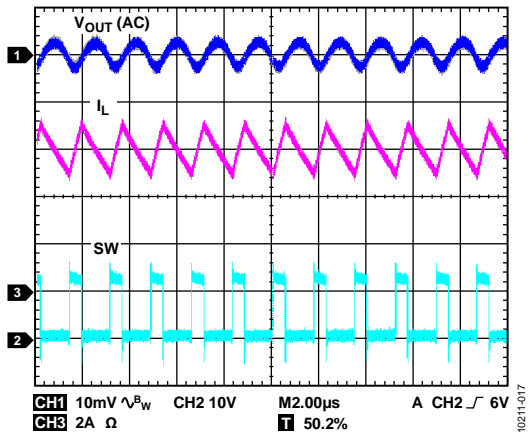


图17. 工作模式的波形

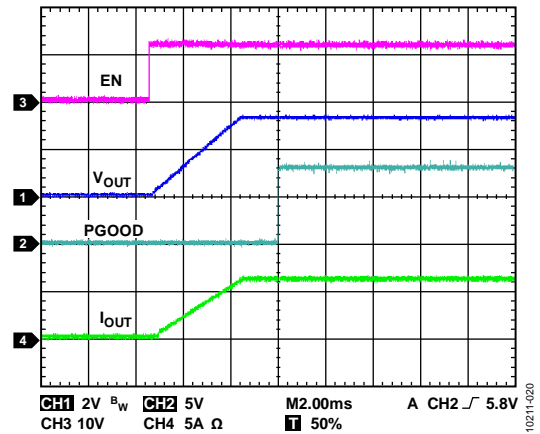


图20. 满载软启动

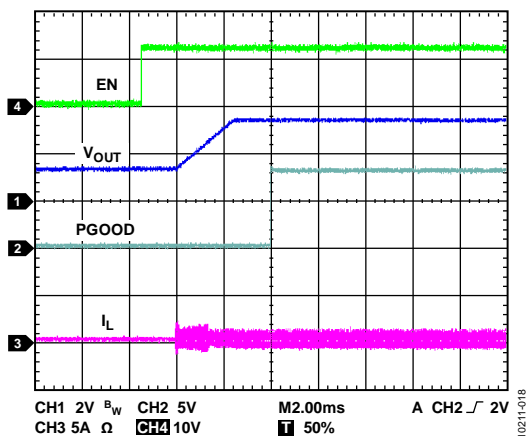


图18. 电压预充电输出

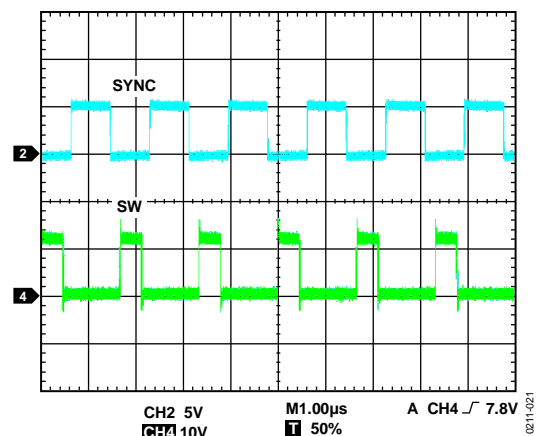


图21. 外部同步

ADP2386

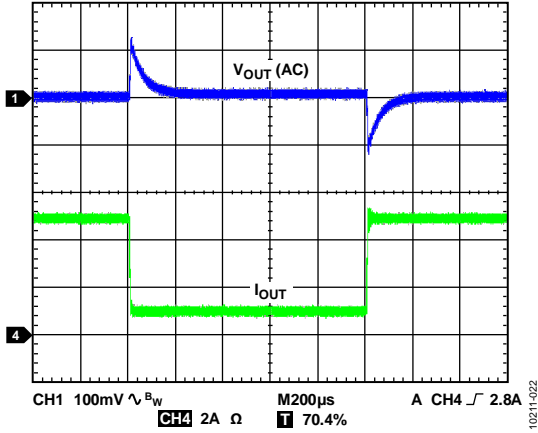


图22. 负载瞬态响应, 1 A至5 A

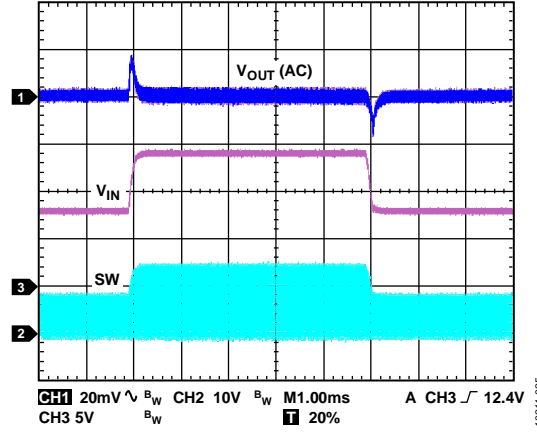


图25. 线路瞬态响应, V_{IN} 范围从8 V到14 V, $I_{OUT} = 6 A$

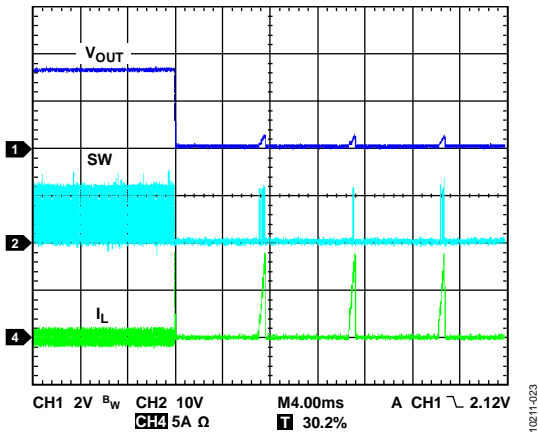


图23. 输出短路保护

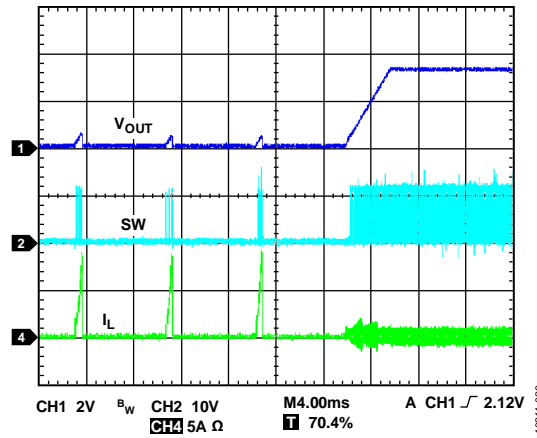


图26. 输出短路恢复

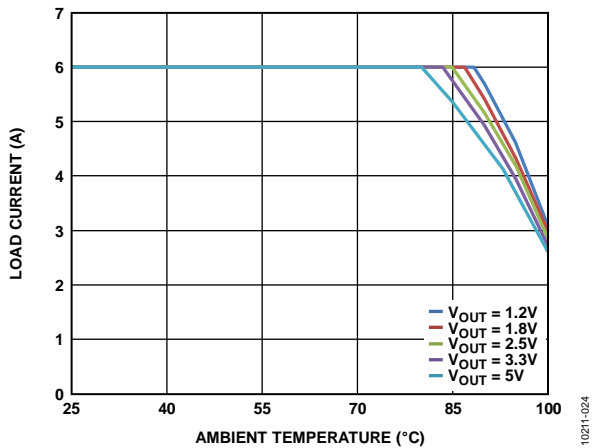


图24. 负载电流与环境温度的关系
($V_{IN} = 12 V$, $f_{SW} = 600 kHz$)

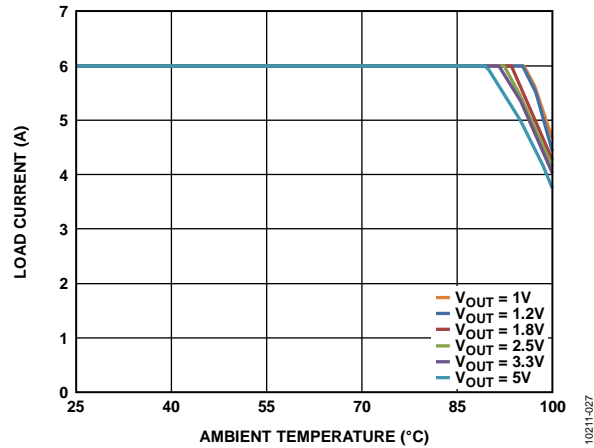


图27. 负载电流与环境温度的关系
($V_{IN} = 12 V$, $f_{SW} = 300 kHz$)

功能框图

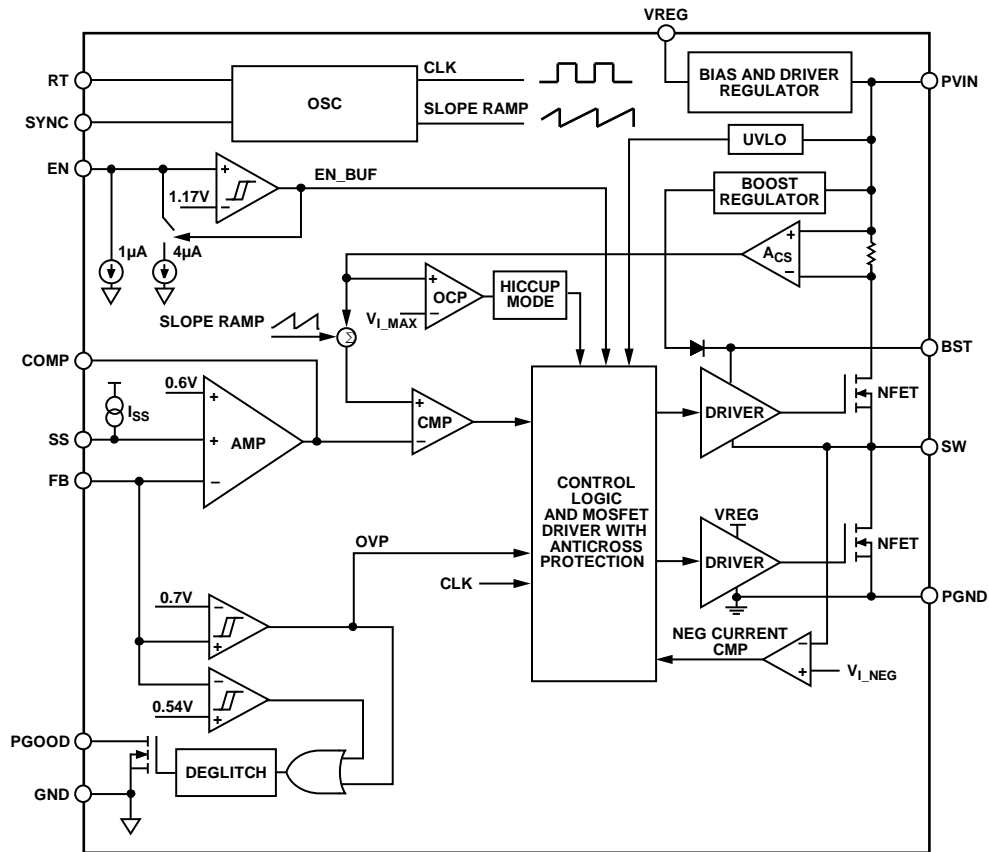


图28.

10211-028

工作原理

ADP2386是同步降压DC-DC调节器，采用电流模式结构并集成高端电源开关和低端同步整流器。该调节器针对需要高效率和设计灵活性的高性能应用。

ADP2386工作电压范围为4.5 V至20 V，调节后输出电压范围为0.6 V至90%的输入电压。最大程度使设计更灵活的其它特性包括：可编程开关频率、可编程软启动、外部补偿、精确使能和电源良好输出。

控制方案

ADP2386采用固定频率、峰值电流模式PWM控制结构。每个振荡器周期开始时，高端N沟道MOSFET开启，给电感两端施加一个正向电压。当电感电流超过峰值电感电流阈值时，高端N-MOSFET关闭，低端N-MOSFET开启。这使得电感两端产生一个负向电压，使电感电流下降。低端N-MOSFET在周期的剩余时间内保持开启(见图17)。

精密使能/关断

当迟滞电压为100 mV时，EN输入引脚具有典型值为1.17 V的精确模拟阈值。当使能电压超出1.17 V时，调节器开启；当该电压低于1.07 V(典型值)时，调节器关断。为强制调节器在施加输入电压时自动启动，可将EN引脚连接至PVIN。

精密EN引脚具有一个内部下拉电流源(5 μ A)，当EN引脚开启时会默认关断。

当EN引脚电压超过1.17 V(典型值)时，ADP2386使能，EN引脚上的内部下拉电流源降低至1 μ A，以使用户编程PVIN UVLO和迟滞。

内部调节器(VREG)

板上调节器为内部电路提供稳定电源。建议在VREG和GND引脚之间放置一个1 μ F陶瓷电容。内部调节器集成一个限流电路，可在电流超出最大外部负载电流时提供输出保护。

自举电路

ADP2386集成调节器，为高端N-MOSFET提供栅极驱动电压。它使用差分检测，在BST和SW引脚之间产生5 V自举电压。

建议在BST和SW引脚之间放置一个0.1 μ F、X7R或X5R陶瓷电容。

振荡器

ADP2386开关频率由RT引脚控制。RT与GND之间的电阻根据以下等式对开关频率进行编程：

$$f_{sw} \text{ (kHz)} = \frac{69120}{R_T \text{ (k}\Omega) + 15}$$

100 k Ω 电阻将频率设置为600 kHz，42.2 k Ω 电阻将频率设置为1.2 MHz。图29显示了 f_{sw} 与 R_T 之间的典型关系。

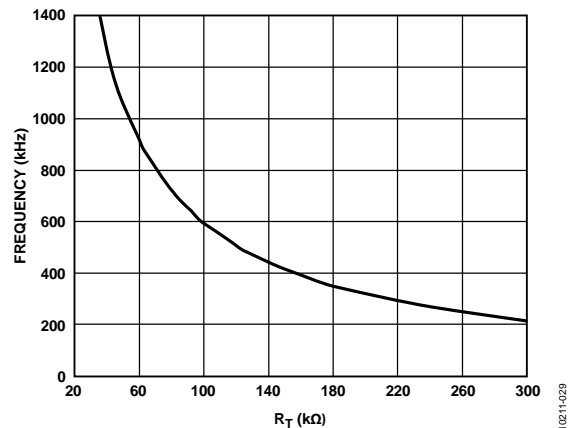


图29. 开关频率与RT的关系

同步

若要同步ADP2386，需将外部时钟连接至SYNC引脚。外部时钟频率范围为200 kHz至1.4 MHz。同步时，调节器工作在连续导通模式(CCM)下，并且开关波形的上升沿与外部时钟上升沿相位相差180°。

当ADP2386工作在同步模式时，RT引脚和GND之间必须放置一个电阻，以便对内部振荡器编程，使其运行在90%至110%外部同步时钟的范围内。

软启动

ADP2386集成软启动电路，用于限制输出电压上升时间并减少启动时的浪涌电流。内部软启动时间计算公式如下：

$$t_{SS_INT} = \frac{1600}{f_{SW}} \text{ (ms)}$$

可通过SS引脚，将其编程为更长的启动时间。在SS引脚和GND之间放置电容后，内部电流对电容充电，从而建立软启动斜坡。软启动时间计算公式如下：

$$t_{SS_EXT} = \frac{0.6 \text{ V} \times C_{SS}}{I_{SS_UP}}$$

其中：

C_{SS} 为软启动电容。

I_{SS_UP} 为软启动上拉电流(3.2 μ A)。

内部误差放大器包括三个正向输入：内部基准电压、内部数字软启动电压和SS引脚电压。误差放大器将FB电压调节到三个电压中最低的一个。

如果输出电压在开启前已充电，ADP2386可防止反向电感电流(该电流会导致输出电容放电)。此功能在软启动电压超过FB引脚电压之前保持激活。

电源良好

电源良好引脚(PGOOD)为高电平有效、开漏输出，需要通过一个外部电阻拉高至某个电压。PGOOD引脚逻辑高电平表示FB引脚电压(和输出电压)在调节范围内。

电源良好电路可监控FB引脚上的输出电压，并与表1所列的上升、下降阈值进行比较。若上升输出电压超过目标值，则PGOOD引脚被拉低。PGOOD引脚在下降输出电压达到目标值前，始终保持低电平。

若输出电压低于目标值，则PGOOD引脚被拉低。PGOOD引脚在上升输出电压达到目标值前，始终保持低电平。

电源良好上升和下降阈值如图30所示。PGOOD引脚从低电平拉高至高电平前，有一个1024个周期的等待期(去毛刺)；PGOOD引脚从高电平拉低至低电平前，有一个16个周期的等待期(去毛刺)。

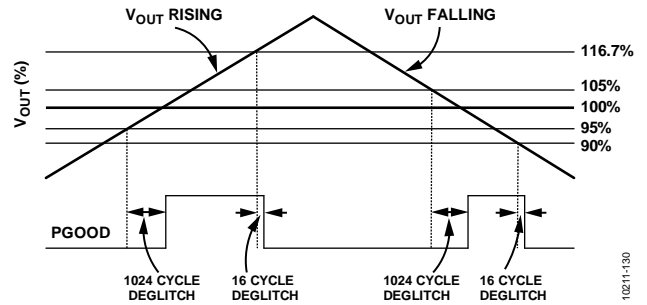


图30. PGGOOD上升和下降阈值

峰值电流限制和短路保护

ADP2386内置峰值限流保护电路，可防止电流失控。在初始软启动期间，ADP2386使用折频技术防止输出电流失控。开关频率根据FB引脚电压而降低，为电感留出更多时间进行放电。表5显示了开关频率与FB引脚电压之间的相关关系。

表5. FB引脚电压和开关频率

FB引脚电压	开关频率
$V_{FB} \geq 0.4 \text{ V}$	f_{SW}
$0.4 \text{ V} > V_{FB} \geq 0.2 \text{ V}$	$f_{SW}/2$
$V_{FB} < 0.2 \text{ V}$	$f_{SW}/4$

为具有更好的高负载保护性能，ADP2386利用打嗝模式实现过流保护。当电感峰值电流达到限流值时，高端MOSFET关断，低端MOSFET开启，直到进入下一个周期。此过程中，过流计数器增加。如果过流计数器达到10，或者FB引脚电压在软启动后降低至0.4 V，则调节器将进入打嗝模式。高端和低端MOSFET同时关断。调节器在4096个时钟周期内保持打嗝模式，然后尝试重启。如果电流故障已清除，调节器将恢复正常工作。否则，它将再次进入打嗝模式。

ADP2386还提供吸电流限制，以防低端MOSFET从负载吸取过多电流。当低端MOSFET电压超过吸电流阈值(典型值为2.5 A)时，低端MOSFET立即关断，并保持关断直到该周期结束。在进入下一个周期之前，高端和低端MOSFET同时关闭。

在某些情况下，输入电压(V_{PVIN})斜坡率过低或者输出电容过大，无法使软启动期间输出达到调节电压，导致调节器进入打嗝模式。为了避免此类情况发生，可在EN引脚处放置一个电阻分压器，对输入电压UVLO进行编程，或者使用更长的软启动时间。

ADP2386

过压保护(OVP)

ADP2386集成过压保护功能，可保护调节器，防止对较高的电源电压输出短路或者发生强烈的负载断路瞬变。如果反馈电压增加至0.7 V，则内部高端和低端MOSFET将关断，直到FB引脚的电压降至0.63 V。此时，ADP2386将恢复正常工作。

欠压闭锁(UVLO)

ADP2386集成欠压闭锁电路，防止出现上电毛刺。如果 V_{PVIN} 电压低于3.8 V典型值，则器件将关断，电源开关和同

步整流器也将关断。当 V_{PVIN} 电压升到4.3 V典型值以上时，开始软启动并使能器件。

热关断

ADP2386的结温上升到150°C以上时，内部热关断电路会关闭调节器，达到自我保护的目的。极端的结温可能由工作电流高、电路板散热设计欠佳和/或环境温度高等原因引起。热关断电路有25°C的迟滞，因此过温事件发生后，片内温度必须低于125°C，ADP2386才会恢复正常工作。恢复后，在正常工作前开始软启动过程。

应用信息

输入电容选择

输入电容用于降低PVIN上因开关电流引起的输入电压纹波。尽可能靠近PVIN引脚放置输入电容。建议使用范围为10 μF至47 μF之间的陶瓷电容。该输入电容、高端N-MOSFET和低端N-MOSFET组成的环路必须尽可能小。

输入电容的电压额定值必须大于最大输入电压。确保输入电容的电流有效值额定值大于下式计算值：

$$I_{C_{IN-RMS}} = I_{OUT} \times \sqrt{D \times (1 - D)}$$

输出电压设置

ADP2386的输出电压可通过外部电阻分压器进行设置。电阻值计算公式为：

$$V_{OUT} = 0.6 \times \left(1 + \frac{R_{TOP}}{R_{BOT}} \right)$$

FB偏置电流(最大0.1 μA)会引起输出电压精度降低，要将降幅限制在0.5%(最大值)以内，应确保 $R_{BOT} < 30 \text{ k}\Omega$ 。

表6列出针对各种输出电压推荐的电阻分压器。

表6. 适用于各种输出电压的电阻分压器

V _{OUT} (V)	R _{TOP} ± 1% (kΩ)	R _{BOT} ± 1% (kΩ)
1.0	10	15
1.2	10	10
1.5	15	10
1.8	20	10
2.5	47.5	15
3.3	10	2.21
5.0	22	3

电压转换限制

输入电压和开关频率给定时的最小输出电压受最短导通时间的限制。ADP2386的最小导通时间通常为125 ns。给定输入电压和开关频率，则最小输出电压的计算公式如下：

$$\begin{aligned} V_{OUT_MIN} &= V_{IN} \times t_{MIN_ON} \times f_{SW} - (R_{DSON_HS} - R_{DSON_LS}) \times \\ &I_{OUT_MIN} \times t_{MIN_ON} \times f_{SW} - (R_{DSON_LS} + R_L) \times I_{OUT_MIN} \end{aligned} \quad (1)$$

其中：

V_{OUT_MIN} 为最小输出电压。

V_{IN} 为输入电压。

t_{MIN_ON} 为最小导通时间。

f_{SW} 为开关频率。

R_{DSON_HS} 为高端MOSFET的导通电阻。

R_{DSON_LS} 为低端MOSFET的导通电阻。

I_{OUT_MIN} 为最小输出电流。

R_L 为输出电感的等效串联电阻。

输入电压和开关频率给定时的最大输出电压受最短关断时间和最大占空比的限制。ADP2386的最小关断时间通常为200 ns，最大占空比通常为90%。

输入电压和频率给定时，受限于最短关断时间的最大输出电压计算公式如下：

$$\begin{aligned} V_{OUT_MAX} &= V_{IN} \times (1 - t_{MIN_OFF} \times f_{SW}) - (R_{DSON_HS} - R_{DSON_LS}) \times \\ &I_{OUT_MAX} \times (1 - t_{MIN_OFF} \times f_{SW}) - (R_{DSON_LS} + R_L) \times I_{OUT_MAX} \end{aligned} \quad (2)$$

其中：

V_{OUT_MAX} 为最大输出电压。

V_{IN} 为输入电压。

t_{MIN_OFF} 为最小关断时间。

f_{SW} 为开关频率。

R_{DSON_HS} 为高端MOSFET的导通电阻。

R_{DSON_LS} 为低端MOSFET的导通电阻。

I_{OUT_MAX} 为最大输出电流。

R_L 为输出电感的串联电阻。

输入电压给定时，受限于最大占空比的最大输出电压的计算公式如下：

$$V_{OUT_MAX} = D_{MAX} \times V_{IN} \quad (3)$$

其中， D_{MAX} 为最大占空比； V_{IN} 为输入电压。

如公式1至公式3所示，降低开关频率可减少最短导通时间和最短关断时间限制。

电感选择

电感值取决于工作频率、输入电压、输出电压和电感纹波电流。使用小电感会产生更快的瞬态响应，但会因电感电流纹波较大而降低效率。使用大电感值可获得较小的纹波电流和较高的效率，但瞬态响应会变慢。

原则上讲，电感纹波电流 ΔI_L 通常设置为最大负载电流的1/3。可通过如下公式计算电感值：

$$L = \frac{(V_{IN} - V_{OUT}) \times D}{\Delta I_L \times f_{SW}}$$

其中：

V_{IN} 为输入电压。

V_{OUT} 为输出电压。

D 为占空比($D = V_{OUT}/V_{IN}$)。

ΔI_L 为电感电流纹波。

f_{SW} 为开关频率。

ADP2386在电流环路中使用自适应斜率补偿，以防止当占空比大于50%时产生次谐波振荡。内部斜率补偿限制了最小电感值。

ADP2386

当占空比大于50%时，最小电感值可通过以下公式确定：

$$L(\text{Minimum}) = \frac{V_{OUT} \times (1-D)}{2 \times f_{SW}}$$

峰值电感电流计算公式如下：

$$I_{PEAK} = I_{OUT} + \frac{\Delta I_L}{2}$$

电感的饱和电流必须大于峰值电感电流。对于具有快速饱和特性的铁氧体磁芯电感，电感饱和电流额定值必须大于开关的限流阈值，以防止电感达到饱和点。

电感的电流有效值计算公式如下：

$$I_{RMS} = \sqrt{I_{OUT}^2 + \frac{\Delta I_L^2}{12}}$$

建议使用屏蔽铁氧体磁芯材料，以实现低铁损、低EMI。表7列出了部分推荐电感。

输出电容选择

输出电容的选择影响到输出纹波电压、负载阶跃瞬态和调节器的环路稳定性。

例如，在负载阶跃瞬态期间，输出电容向负载供电，直到控制环可以提高电感电流。控制环路引起的延迟导致输出欠冲。满足压降要求的输出电容可通过以下公式计算：

$$C_{OUT_UV} = \frac{K_{UV} \times \Delta I_{STEP}^2 \times L}{2 \times (V_{IN} - V_{OUT}) \times \Delta V_{OUT_UV}}$$

其中：

K_{UV} 为系数，通常设置 $K_{UV} = 2$ 。

ΔI_{STEP} 为负载阶跃。

ΔV_{OUT_UV} 为容许的输出电压欠冲。

另一种情况是负载突然从输出端移除，存储在电感中的能量冲入输出电容，从而导致输出过冲。

可通过以下公式计算达到过冲要求所需的输出电容：

$$C_{OUT_OV} = \frac{K_{OV} \times \Delta I_{STEP}^2 \times L}{(V_{OUT} + \Delta V_{OUT_OV})^2 - V_{OUT}^2}$$

其中：

ΔV_{OUT_OV} 为容许的输出电压过冲。

K_{OV} 为系数，通常设置 $K_{OV} = 2$ 。

输出纹波由ESR和电容值决定。使用以下公式选择能达到输出纹波要求的电容：

$$C_{OUT_RIPPLE} = \frac{\Delta I_L}{8 \times f_{SW} \times \Delta V_{OUT_RIPPLE}}$$

$$R_{ESR} = \frac{\Delta V_{OUT_RIPPLE}}{\Delta I_L}$$

其中：

ΔI_L 为电感电流纹波。

ΔV_{OUT_RIPPLE} 为容许的输出纹波电压。

R_{ESR} 为输出电容的等效串联电阻，单位为欧姆(Ω)。

选择 C_{OUT_UV} 、 C_{OUT_OV} 和 C_{OUT_RIPPLE} 给定的最大输出电容，以同时满足负载瞬态和输出纹波性能。

表7. 推荐电感

供应商	产品型号	值(μH)	I_{SAT} (A)	I_{RMS} (A)	DCR (m Ω)
Toko	FDVE0630-R47M	0.47	15.6	14.1	3.7
	FDVE0630-R75M	0.75	10.9	10.7	6.2
	FDVE0630-1R0M	1.0	9.5	9.5	8.5
	FDVE1040-1R5M	1.5	13.7	14.6	4.6
	FDVE1040-2R2M	2.2	11.4	11.6	6.8
	FDVE1040-3R3M	3.3	9.8	9.0	10.1
	FDVE1040-4R7M	4.7	8.2	8.0	13.8
Vishay	IHLP3232DZ-R47M-11	0.47	14	25	2.38
	IHLP3232DZ-R68M-11	0.68	14.5	22.2	3.22
	IHLP3232DZ-1R0M-11	1.0	12	18.2	4.63
	IHLP4040DZ-1R5M-01	1.5	27.5	15	5.8
	IHLP4040DZ-2R2M-01	2.2	25.6	12	9
	IHLP4040DZ-3R3M-01	3.3	18.6	10	14.4
	IHLP4040DZ-4R7M-01	4.7	17	9.5	16.5
Würth Elektronik	744 325 120	1.2	25	20	1.8
	744 325 180	1.8	18	16	3.5
	744 325 240	2.4	17	14	4.75
	744 325 330	3.3	15	12	5.9
	744 325 420	4.2	14	11	7.1

所选的输出电容电压额定值必须大于输出电压。输出电容的电流有效值额定值必须大于下式计算值：

$$I_{C_{OUT_RMS}} = \frac{\Delta I_L}{\sqrt{12}}$$

输入电压UVLO编程

ADP2386具有精密使能输入，可用于编程输入电压的UVLO阈值(如图31所示)。

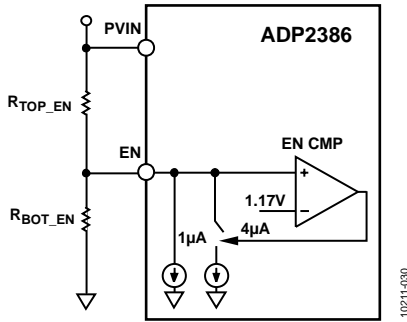


图31. 输入电压UVLO编程

R_{TOP_EN} 和 R_{BOT_EN} 的计算公式如下：

$$R_{TOP_EN} = \frac{1.07V \times V_{IN_RISING} - 1.17V \times V_{IN_FALLING}}{1.07V \times 5\mu A - 1.17V \times 1\mu A}$$

$$R_{BOT_EN} = \frac{1.17V \times R_{TOP_EN}}{V_{IN_RISING} - R_{TOP_EN} \times 5\mu A - 1.17V}$$

其中：

V_{IN_RISING} 为 V_{IN} 上升阈值。

$V_{IN_FALLING}$ 为 V_{IN} 下降阈值。

补偿设计

对于峰值电流模式控制，可将功率级简化为向输出电容和负载电阻供应电流的压控电流源。它包括由输出电容ESR造成的起主导作用的极点和零点。控制到输出传递函数如下公式所示：

$$G_{VD}(s) = \frac{V_{OUT}(s)}{V_{COMP}(s)} = A_{VI} \times R \times \frac{\left(1 + \frac{s}{2 \times \pi \times f_Z}\right)}{\left(1 + \frac{s}{2 \times \pi \times f_P}\right)}$$

$$f_Z = \frac{1}{2 \times \pi \times R_{ESR} \times C_{OUT}}$$

$$f_P = \frac{1}{2 \times \pi \times (R + R_{ESR}) \times C_{OUT}}$$

其中：

$A_{VI} = 8.7 A/V$ 。

R 为负载电阻。

C_{OUT} 为输出电容。

R_{ESR} 是该输出电容的等效串联电阻。

ADP2386对于误差放大器使用跨导放大器来补偿该系统。图32显示了简化的峰值电流模式控制小信号电路。

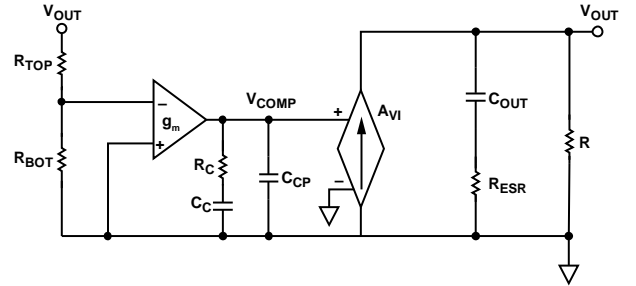


图32. 简化的峰值电流模式控制小信号电路

补偿器件 R_C 和 C_C 形成零点，可选的 R_C 和 C_{CP} 形成可选极点。

闭环传递公式如下所示：

$$R_C = \frac{2 \times \pi \times V_{OUT} \times C_{OUT} \times f_C}{0.6V \times g_m \times A_{VI}}$$

以下设计准则说明对于陶瓷输出电容应用，如何选择补偿器件 R_C 、 C_C 和 C_{CP} ：

1. 确定截止频率 f_C 。通常情况下， f_C 介于 $f_{SW}/12$ 和 $f_{SW}/6$ 之间。
2. R_C 的计算公式如下：
$$C_C = \frac{(R + R_{ESR}) \times C_{OUT}}{R_C}$$
3. 将补偿零点放置在主极点 f_p 处，然后通过下式计算 C_{CP} ：
$$C_{CP} = \frac{R_{ESR} \times C_{OUT}}{R_C}$$
4. C_{CP} 是可选的。它可用于取消输出电容的ESR引起的零点。

ADIsimPOWER设计工具

ADIsimPower设计工具集支持ADP2386。ADIsimPower是一个工具集合，可以根据特定设计目标产生完整的电源设计。利用这些工具，用户只需几分钟就能生成完整原理图、物料清单并计算性能。ADIsimPower可以考虑IC和所有真实外部元件的工作条件与限制，并针对成本、面积、效率和器件数量优化设计。欲了解有关ADIsimPower设计工具的更多信息，请访问www.analog.com/ADIsimPower。该工具集可通过此网站获得，用户也可以申请未填充的电路板。

设计示例

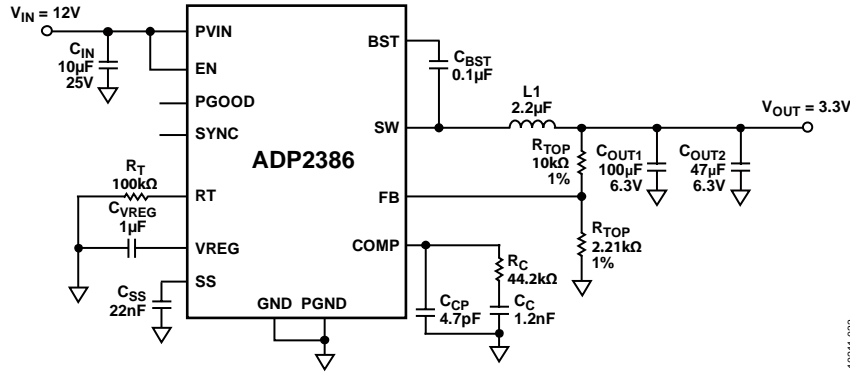


图33. 设计示例原理图

本节根据表8所列示例规格，说明了选择外部元件的步骤。图33为此设计示例的原理图。

表8. 降压DC-DC调节器要求

参数	技术规格
输入电压	$V_{IN} = 12.0\text{ V} \pm 10\%$
输出电压	$V_{OUT} = 3.3\text{ V}$
输出电流	$I_{OUT} = 6\text{ A}$
输出电压纹波	$\Delta V_{OUT_RIPPLE} = 33\text{ mV}$
负载瞬变	$\pm 5\%$, 1 A至5 A, 2 A/ μs
开关频率	$f_{SW} = 600\text{ kHz}$

输出电压设置

选择10 kΩ电阻作为上端反馈电阻 R_{TOP} ，通过以下公式计算下端反馈电阻 R_{BOT} ：

$$R_{BOT} = R_{TOP} \times \left(\frac{0.6}{V_{OUT} - 0.6} \right)$$

若要将输出电压设置为3.3 V，则电阻值为： $R_{TOP} = 10\text{ k}\Omega$ ， $R_{BOT} = 2.21\text{ k}\Omega$ 。

频率设置

若要将开关频率设置为600 kHz，则在RT引脚与GND之间连接一个100 kΩ电阻。

电感选择

将峰峰值电感纹波电流 ΔI_L 设置为最大输出电流的30%。使用以下公式估算电感值：

$$L = \frac{(V_{IN} - V_{OUT}) \times D}{\Delta I_L \times f_{SW}}$$

其中：

$$V_{IN} = 12\text{ V}。$$

$$V_{OUT} = 3.3\text{ V}。$$

$$D = 0.275。$$

$$\Delta I_L = 1.8\text{ A}。$$

$$f_{SW} = 600\text{ kHz}。$$

计算得： $L = 2.215\text{ }\mu\text{H}$ 。选择标准电感值2.2 μH 。

峰峰值电感纹波电流的计算公式如下：

$$\Delta I_L = \frac{(V_{IN} - V_{OUT}) \times D}{L \times f_{SW}}$$

计算得： $\Delta I_L = 1.81\text{ A}$ 。

使用以下公式计算峰值电感电流：

$$I_{PEAK} = I_{OUT} + \frac{\Delta I_L}{2}$$

计算得： $I_{PEAK} = 6.905\text{ A}$ 。

使用以下公式计算流过电感的电流有效值：

$$I_{RMS} = \sqrt{I_{OUT}^2 + \frac{\Delta I_L^2}{12}}$$

计算得： $I_{RMS} = 6.023\text{ A}$ 。

根据计算得到的电流值，选择最小电流有效值额定值为6.03 A、最小饱和电流额定值为6.91 A。

然而，在限流的情况下，为了防止电感到饱和点，电感额定的饱和电流值至少为9.6 A才能可靠工作。

根据前文提到的要求，选择2.2 μH 电感(比如Toko公司的FDVE1040-2R2M，具有6.8 mΩ DCR和11.4 A饱和电流)。

输出电容选择

输出电容需要同时达到输出电压纹波和负载瞬态响应要求。

要满足输出电压纹波要求，可使用以下公式计算ESR和输出电容值：

$$C_{OUT_RIPPLE} = \frac{\Delta I_L}{8 \times f_{SW} \times \Delta V_{OUT_RIPPLE}}$$

$$R_{ESR} = \frac{\Delta V_{OUT_RIPPLE}}{\Delta I_L}$$

通过该计算，可得： $C_{OUT_RIPPLE} = 11.4 \mu\text{F}$ ， $R_{ESR} = 18 \text{ m}\Omega$ 。

要满足 $\pm 5\%$ 的过冲和欠冲瞬态要求，可使用以下公式计算电容：

$$C_{OUT_OV} = \frac{K_{OV} \times \Delta I_{STEP}^2 \times L}{(V_{OUT} + \Delta V_{OUT_OV})^2 - V_{OUT}^2}$$

$$C_{OUT_UV} = \frac{K_{UV} \times \Delta I_{STEP}^2 \times L}{2 \times (V_{IN} - V_{OUT}) \times \Delta V_{OUT_UV}}$$

其中：

$K_{OV} = K_{UV} = 2$ 是系数，用于估算。

$\Delta I_{STEP} = 4 \text{ A}$ ，表示负载瞬态阶跃。

$\Delta V_{OUT_OV} = 5\% V_{OUT}$ ，表示过冲电压。

$\Delta V_{OUT_UV} = 5\% V_{OUT}$ ，表示欠冲电压。

通过该计算，可得： $C_{OUT_OV} = 63.1 \mu\text{F}$ ， $C_{OUT_UV} = 24.5 \mu\text{F}$ 。

根据计算，输出电容必须大于 $63 \mu\text{F}$ ，输出电容的ESR值必须小于 $18 \text{ m}\Omega$ 。建议使用一个 $100 \mu\text{F}/\text{X5R}/6.3 \text{ V}$ 陶瓷电容和一个 $47 \mu\text{F}/\text{X5R}/6.3 \text{ V}$ 陶瓷电容，比如Murata公司的GRM32ER60J107ME20和GRM32ER60J476ME20，具有 $2 \text{ m}\Omega$ 的ESR。

补偿器件

为了获得更好的负载瞬态和稳定性能，应将截止频率 f_C 设置为 $f_{SW}/10$ 。这种情况下， f_{SW} 的工作频率为 600 kHz ；因此，将 f_C 设置为 60 kHz 。

$100 \mu\text{F}$ 和 $47 \mu\text{F}$ 的陶瓷输出电容分别具有 $62 \mu\text{F}$ 和 $32 \mu\text{F}$ 的降容值。

$$R_C = \frac{2 \times \pi \times 3.3 \text{ V} \times 94 \mu\text{F} \times 60 \text{ kHz}}{0.6 \text{ V} \times 480 \mu\text{s} \times 8.7 \text{ A/V}} = 46.7 \text{ k}\Omega$$

$$C_C = \frac{(0.55 \Omega + 0.002 \Omega) \times 94 \mu\text{F}}{46.7 \text{ k}\Omega} = 1111 \text{ pF}$$

$$C_{CP} = \frac{0.002 \Omega \times 94 \mu\text{F}}{46.7 \text{ k}\Omega} = 4.0 \text{ pF}$$

根据以下数值选择标准器件： $R_C = 44.2 \text{ k}\Omega$ ， $C_C = 1200 \text{ pF}$ ， $C_{CP} = 4.7 \text{ pF}$ 。

图34显示了 6 A 时的波特图。截止频率为 58 kHz ，相位裕量为 61° 。

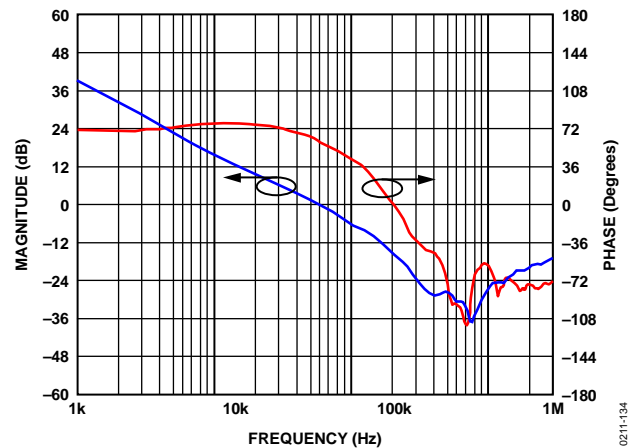


图34. 6 A时的波特图

软启动时间编程

软启动特性允许输出电压以受控方式缓慢提高，从而避免软启动期间出现输出电压过冲现象，同时限制浪涌电流。将软启动时间设置为 4 ms 。

$$C_{SS} = \frac{t_{SS_EXT} \times I_{SS_UP}}{0.6} = \frac{4 \text{ ms} \times 3.2 \mu\text{A}}{0.6 \text{ V}} = 21.3 \text{ nF}$$

根据以下数值选择标准器件： $C_{SS} = 22 \text{ nF}$ 。

输入电容选择

在PVIN引脚附近放置一个最小 $10 \mu\text{F}$ 的陶瓷电容。本应用中，建议使用一个 $10 \mu\text{F}$ 、X5R、 25 V 陶瓷电容。

ADP2386

推荐外部元件

表9.6 A输出电流典型应用中推荐的外部器件

f_{SW} (kHz)	V_{IN} (V)	V_{OUT} (V)	L (μ H)	C_{OUT} (μ F) ¹	R_{TOP} (k Ω)	R_{BOT} (k Ω)	R_C (k Ω)	C_C (pF)	C_{CP} (pF)	
300	12	1	1.5	680 + 2 × 100	10	15	57.6	2200	150	
	12	1.2	2.2	680 + 2 × 100	10	10	68.1	2200	120	
	12	1.5	2.2	680	15	10	73.2	2200	100	
	12	1.8	3.3	680	20	10	88.7	2200	82	
	12	2.5	3.3	470	47.5	15	84.5	2200	47	
	12	3.3	4.7	3 × 100	10	2.21	44.2	2200	8.2	
	12	5	4.7	100 + 47	22	3	33	2200	4.7	
	5	1	1.5	680 + 2 × 100	10	15	57.6	2200	150	
	5	1.2	1.5	680	10	10	57.6	2200	120	
	5	1.5	2.2	680	15	10	73.2	2200	100	
	5	1.8	2.2	470	20	10	61.9	2200	82	
	5	2.5	2.2	3 × 100	47.5	15	33	2200	10	
	5	3.3	2.2	3 × 100	10	2.21	44.2	2200	8.2	
	600	12	1.5	1	3 × 100	15	10	39	1200	10
12		1.8	1.5	3 × 100	20	10	47	1200	8.2	
12		2.5	2.2	2 × 100	47.5	15	44.2	1200	4.7	
12		3.3	2.2	100 + 47	10	2.21	44.2	1200	4.7	
12		5	3.3	100	22	3	44.2	1200	2.2	
5		1	1	680	10	15	97.6	1200	68	
5		1.2	1	470	10	10	82	1200	47	
5		1.5	1	3 × 100	15	10	39	1200	10	
5		1.8	1	2 × 100	20	10	33	1200	8.2	
5		2.5	1	100	47.5	15	22	1200	4.7	
5		3.3	1	100 + 47	10	2.21	44.2	1200	4.7	
1000		12	2.5	1	100	47.5	15	37.4	680	3.3
		12	3.3	1.5	100	10	2.21	47	680	2.2
	12	5	1.5	100	22	3	73.2	680	2.2	
	5	1	0.47	3 × 100	10	15	44.2	680	8.2	
	5	1.2	0.47	2 × 100	10	10	34.8	680	6.8	
	5	1.5	0.68	100 + 47	15	10	33	680	4.7	
	5	1.8	0.68	100 + 47	20	10	39	680	4.7	
	5	2.5	0.68	100	47.5	15	37.4	680	3.3	
	5	3.3	0.68	100	10	2.21	47	680	2.2	

¹ 680 μ F: 4 V, Sanyo 4TPF680M; 470 μ F: 6.3 V, Sanyo 6TPF470M; 100 μ F: 6.3 V, X5R, Murata GRM32ER60J107ME20; 47 μ F: 6.3 V, X5R, Murata GRM32ER60J476ME20.

电路板布局建议

为使ADP2386获得最佳性能，良好的印刷电路板(PCB)布局至关重要。不良的PCB布局会降低输出调节性，以及电磁干扰(EMI)和电磁兼容(EMC)性能。图36显示了ADP2386的良好PCB布局示例。以下是关于最佳布局的指导性建议：

- 使用独立的模拟接地层和电源接地层。将敏感模拟电路(如输出分压元件)的接地基准端连接至模拟地。另外，将电源元件(如输入电容和输出电容)的接地基准端连接至电源地。将两个接地层与ADP2386的裸露GND焊盘相连。
- 使用较短走线，尽量靠近IC放置输入电容、电感和输出电容。
- 确保高电流环路走线尽可能短而宽。高电流路径的出发点和终点均为输入电容；电流从输入电容流出，流经电感、输出电容和电源接地层，再返回输入电容；走线越短越好。为达到上述的目的，应确保输入电容和输出电容共用同一电源接地层。

另外，为确保从电源接地层，经电感和输出电容，返回电源接地层的高电流路径尽可能短，可将ADP2386的PGND引脚与PGND层相连，并尽可能靠近输入和输出电容。

- 将ADP2386的裸露GND焊盘与一个较大的外部铜层相连，以便最大程度发挥其散热性能，降低结点温度。另外，使用短而宽的走线将裸露SW焊盘与ADP2386的SW引脚相连，或针对高电流，将裸露SW焊盘连接至开关节点上较大的铜层。
- 将反馈电阻分压网络尽可能靠近FB引脚配置，以免受噪声影响。应尽量缩短反馈电阻分压器顶部与输出端之间的走线，同时确保走线远离高电流走线和开关节点，以免噪声影响。为进一步降低噪声影响，应在FB走线的两侧各放置一个模拟接地层，并确保走线的长度尽可能最短，以便降低寄生电容。

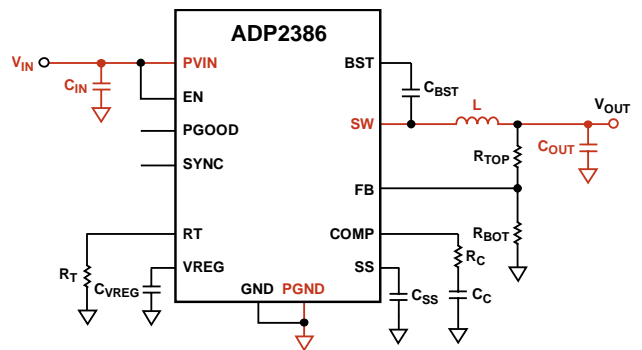


图35. PCB电路中的高电流路径

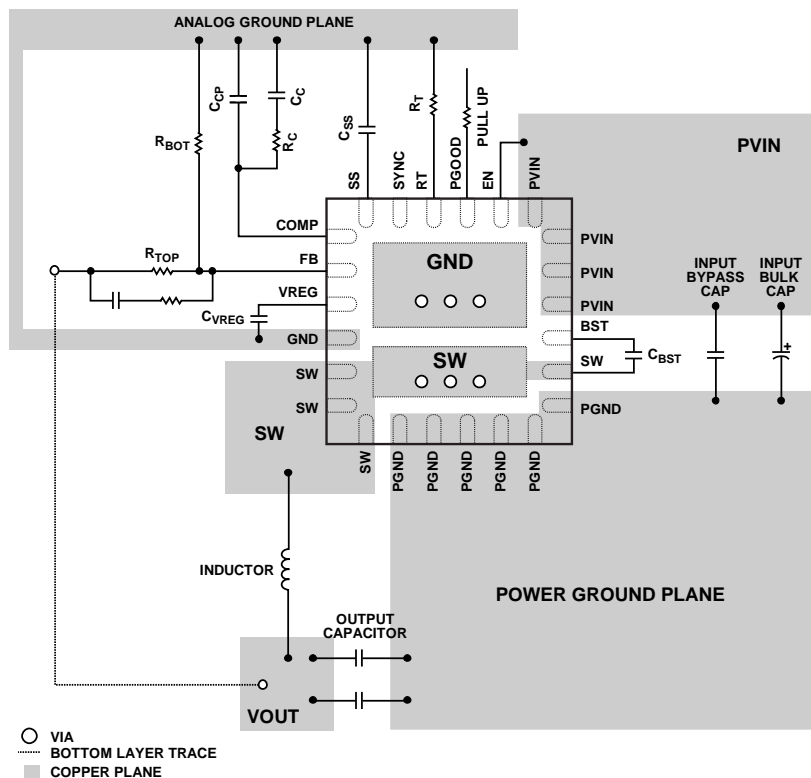


图36. 推荐的PCB布局

典型应用电路

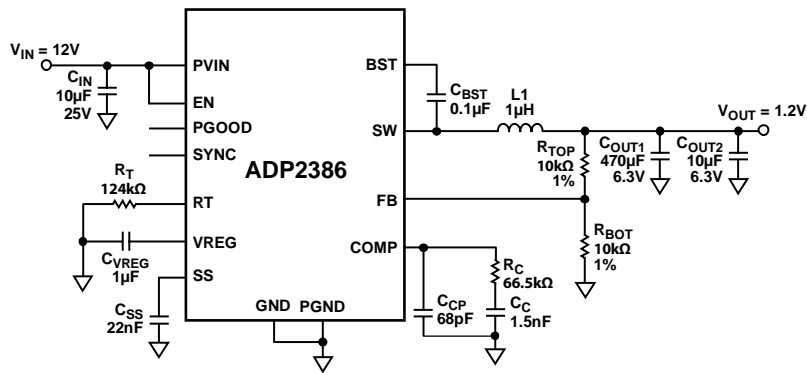


图37. 典型应用电路 ($V_{IN} = 12\text{ V}$, $V_{OUT} = 1.2\text{ V}$, $I_{OUT} = 6\text{ A}$, $f_{SW} = 500\text{ kHz}$)

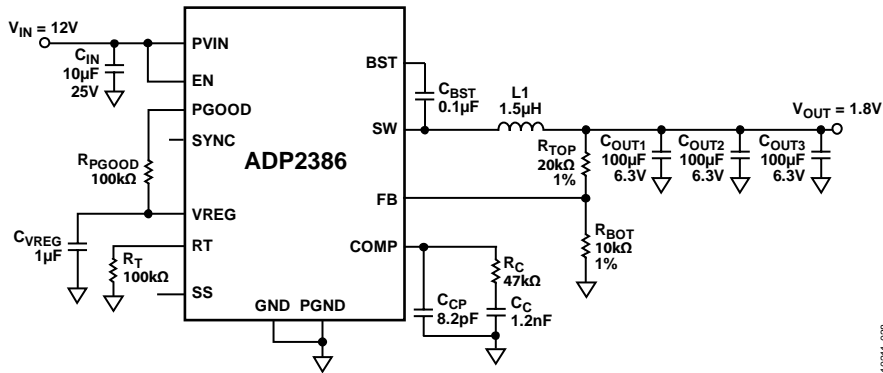


图38. 使用内部软启动的典型应用电路 ($V_{IN} = 12\text{ V}$, $V_{OUT} = 1.8\text{ V}$, $I_{OUT} = 6\text{ A}$, $f_{SW} = 600\text{ kHz}$)

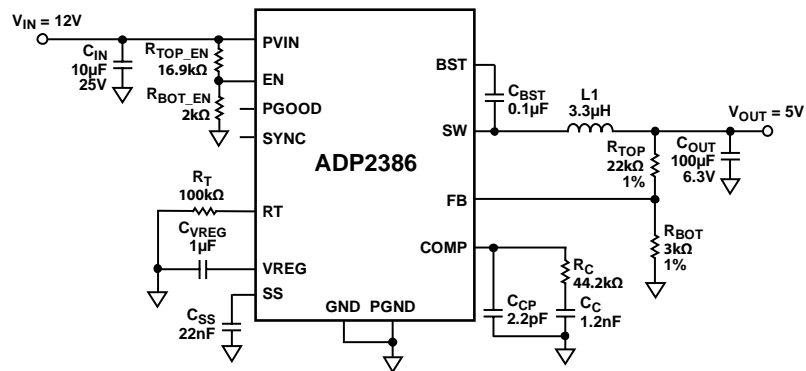
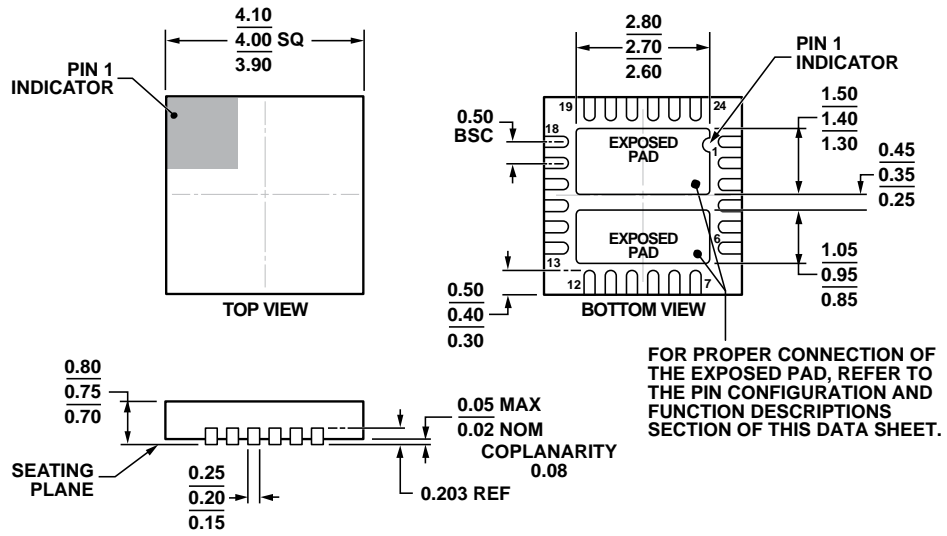


图39. 将输入电压的UVLO上升阈值编程为11V时, 下降阈值编程为10V时 ($V_{IN} = 12\text{ V}$, $V_{OUT} = 5\text{ V}$, $I_{OUT} = 6\text{ A}$, $f_{SW} = 600\text{ kHz}$)

外形尺寸



COMPLIANT TO JEDEC STANDARDS MO-220-WGGD .

图40. 24引脚引脚架芯片级封装[LFCSP_WQ]
4 mm x 4 mm, 超薄体
(CP-24-12)
尺寸单位: mm

06-24-2010-A

订购指南

型号 ¹	温度范围	封装描述	封装选项
ADP2386ACPZN-R7 ADP2386-EVALZ	-40°C至+125°C	24引脚 LFCSP_WQ, 7"卷带和卷盘 评估板	CP-24-12

¹ Z = 符合RoHS标准的器件。

注释