

### 产品特性

输入电压范围：3.3 V至20 V

最大输出电流：500 mA

低噪声：15 (固定输出型)

PSRR性能：60 dB(10 kHz,  $V_{OUT} = 3.3 V$ )

反向电流保护

低压差：350 mV (500 mA)

初始精度：0.8%

在整个线路、负载与温度范围内的精度：-2%至+1%

低静态电流：900  $\mu A$  ( $V_{IN} = 10 V$ ,  $I_{OUT} = 500 mA$ )

低关断电流：<50

$\mu A$  ( $V_{IN} = 12 V$ 时)，利用1  $\mu F$ 小型陶瓷输出电容实现稳定工作

3种固定输出电压选项：1.8 V、3.3 V和5 V

可调输出电压：1.22 V至19 V

可编程软启动：控制浪涌电流

折返型限流和热过载保护

用户可编程的精密UVLO/使能功能

电源良好指示

8引脚LFCSP和8引脚SOIC封装

### 应用

适应噪声敏感应用：ADC和DAC电路、精密放大器、高频振荡器、时钟和PLL

通信和基础设施

医疗和保健

工业和仪器仪表

### 概述

ADP7105是一款CMOS、低压差(LDO)线性稳压器，采用3.3 V至20 V电源供电，最大输出电流为500 mA。这款高输入电压LDO适用于调节采用1.22 V至19 V电轨供电的高性能模拟和混合信号电路。该器件采用先进的专有架构，提供高电源抑制、低噪声特性，仅需一个1  $\mu F$ 小型陶瓷输出电容，便可实现出色的线路与负载瞬态响应性能。

ADP7105提供3个固定输出电压选项和可调输出版本，可通过外置反馈分压器，将输出电压调节至1.22 V至19 V。ADP7105可以连接外部软启动电容，对启动进行编程设置。

### 典型应用电路

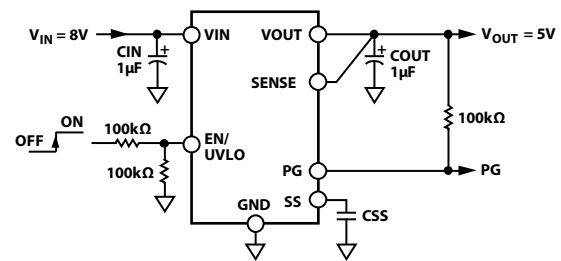


图1. 提供5 V固定输出电压的ADP7105

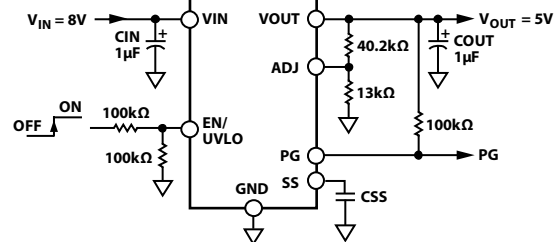


图2. 提供5 V可调输出电压的ADP7105

请注意，在本数据手册中，SENSE/ADJ引脚的检测功能(SENSE)仅应用于固定输出电压模式，而可调输入功能(ADJ)仅应用于可调输出电压模式。例如，图1显示检测功能，图2显示可调输入功能。

ADP7105输出噪声电压为15  $\mu V$  rms，并不受输出电压影响。该器件具有一个“电源良好指示”数字输出引脚，允许电源系统监控器检查输出电压是否正常。用户可编程精密欠压闭环功能则便于控制多个电源的时序。

ADP7105提供8引脚3 mm 3 mm LFCSP和8引脚SOIC两种封装。LFCSP不仅提供一种超紧凑的解决方案，而且散热性能出色，在小尺寸薄型电路板空间中满足高达500 mA输出电流的应用需求。

Rev. 0

Document Feedback

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.  
Tel: 781.329.4700 ©2013 Analog Devices, Inc. All rights reserved.  
Technical Support [www.analog.com](http://www.analog.com)

ADI中文版数据手册是英文版数据手册的译文，敬请谅解翻译中可能存在的语言组织或翻译错误，ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性，请参考ADI提供的最新英文版数据手册。

## 目录

产品特性 .....	1	工作原理 .....	17
应用 .....	1	应用信息 .....	18
典型应用电路 .....	1	电容选择 .....	18
概述 .....	1	可编程欠压闭锁(UVLO) .....	19
修订历史 .....	2	软启动功能 .....	19
技术规格 .....	3	电源良好特性 .....	20
推荐规格：输入和输出电容 .....	4	ADP7105可调型号的降噪特性 .....	20
绝对最大额定值 .....	5	限流与热过载保护 .....	21
热数据 .....	5	散热考虑 .....	21
热阻 .....	5	印刷电路板布局考虑 .....	24
ESD警告 .....	5	外形尺寸 .....	25
引脚配置和功能描述 .....	6	订购指南 .....	26
典型性能参数 .....	7		

## 修订历史

**2013年7月—修订版0：初始版**

## 技术规格

除非另有说明,  $V_{IN} = (V_{OUT} + 1\text{ V})$  或  $3.3\text{ V}$  (取较大者),  $EN = V_{IN}$ ,  $I_{OUT} = 10\text{ mA}$ ,  $C_{IN} = C_{OUT} = 1$ ,  $T_A = 25$ 。

表1.

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
输入电压范围	$V_{IN}$		3.3		20	V
工作电源电流	$I_{GND}$	$I_{OUT} = 100\ \mu\text{A}$ , $V_{IN} = 10\text{ V}$ $I_{OUT} = 100\ \mu\text{A}$ , $V_{IN} = 10\text{ V}$ , $T_J = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$ $I_{OUT} = 10\text{ mA}$ , $V_{IN} = 10\text{ V}$ $I_{OUT} = 10\text{ mA}$ , $V_{IN} = 10\text{ V}$ , $T_J = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$ $I_{OUT} = 300\text{ mA}$ , $V_{IN} = 10\text{ V}$ $I_{OUT} = 300\text{ mA}$ , $V_{IN} = 10\text{ V}$ , $T_J = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$ $I_{OUT} = 500\text{ mA}$ , $V_{IN} = 10\text{ V}$ $I_{OUT} = 500\text{ mA}$ , $V_{IN} = 10\text{ V}$ , $T_J = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$		400	900	$\mu\text{A}$ $\mu\text{A}$ $\mu\text{A}$ $\mu\text{A}$ $\mu\text{A}$ $\mu\text{A}$ $\mu\text{A}$
关断电流	$I_{GND-SD}$	$EN = GND$ , $V_{IN} = 12\text{ V}$ $EN = GND$ , $V_{IN} = 12\text{ V}$ , $T_J = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$		40	50	$\mu\text{A}$ $\mu\text{A}$
输入反向电流	$I_{REV-INPUT}$	$EN = GND$ , $V_{IN} = 0\text{ V}$ , $V_{OUT} = 20\text{ V}$ $EN = GND$ , $V_{IN} = 0\text{ V}$ , $V_{OUT} = 20\text{ V}$ , $T_J = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$		0.3	5	$\mu\text{A}$ $\mu\text{A}$
输出电压精度	$V_{OUT}$	$I_{OUT} = 10\text{ mA}$	-0.8		+0.8	%
固定输出电压精度		$1\text{ mA} < I_{OUT} < 500\text{ mA}$ , $V_{IN} = (V_{OUT} + 1\text{ V})$ 至 $20\text{ V}$ , $T_J = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$	-2		+1	%
可调输出电压精度	$V_{ADJ}$	$I_{OUT} = 10\text{ mA}$	1.21	1.22	1.23	V
		$1\text{ mA} < I_{OUT} < 500\text{ mA}$ , $V_{IN} = (V_{OUT} + 1\text{ V})$ 至 $20\text{ V}$ , $T_J = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$	1.196		1.232	V
电压调整率	$\Delta V_{OUT}/\Delta V_{IN}$	$V_{IN} = (V_{OUT} + 1\text{ V})$ 至 $20\text{ V}$ , $T_J = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$	-0.015		+0.015	%/V
负载调整率 <sup>1</sup>	$\Delta V_{OUT}/\Delta I_{OUT}$	$1\text{ mA} < I_{OUT} < 500\text{ mA}$		0.2		%/A
		$1\text{ mA} < I_{OUT} < 500\text{ mA}$ , $T_J = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$			0.75	%/A
ADJ输入偏置电流 <sup>2</sup>	$I_{ADJ-BIAS}$	$1\text{ mA} < I_{OUT} < 500\text{ mA}$ , $V_{IN} = (V_{OUT} + 1\text{ V})$ 至 $20\text{ V}$ , ADJ连接到VOUT		10		nA
检测输入偏置电流 <sup>2</sup>	$I_{SENSE-BIAS}$	$1\text{ mA} < I_{OUT} < 500\text{ mA}$ , $V_{IN} = (V_{OUT} + 1\text{ V})$ 至 $20\text{ V}$ , SENSE连接到VOUT, $V_{OUT} = 1.5\text{ V}$		1		$\mu\text{A}$
压差 <sup>3</sup>	$V_{DROPOUT}$	$I_{OUT} = 10\text{ mA}$ $I_{OUT} = 10\text{ mA}$ , $T_J = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$ $I_{OUT} = 150\text{ mA}$ $I_{OUT} = 150\text{ mA}$ , $T_J = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$ $I_{OUT} = 300\text{ mA}$ $I_{OUT} = 300\text{ mA}$ , $T_J = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$ $I_{OUT} = 500\text{ mA}$ $I_{OUT} = 500\text{ mA}$ , $T_J = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$	20		40	mV mV mV mV mV mV mV
					100	mV
					175	mV
					200	mV
					325	mV
					350	mV
					550	mV
启动时间 <sup>4</sup>	$t_{START-UP}$	$C_{SS} = 0\text{ nF}$ , $I_{OUT} = 10\text{ mA}$ $C_{SS} = 10\text{ nF}$ , $I_{OUT} = 10\text{ mA}$		625		$\mu\text{s}$ ms
				11.5		
限流阈值 <sup>5</sup>	$I_{LIMIT}$		625	775	1000	mA
PG输出逻辑电平						
PG输出逻辑高电平	$PG_{HIGH}$	$I_{OH} < 1\ \mu\text{A}$	1.0			V
PG输出逻辑低电平	$PG_{LOW}$	$I_{OL} < 2\text{ mA}$			0.4	V
PG输出阈值						
输出电压下降	$PG_{FALL}$			-9.2		%
输出电压上升	$PG_{RISE}$			-6.5		%
热关断						
热关断阈值	$TS_{SD}$	$T_J$ 上升		150		$^\circ\text{C}$
热关断迟滞	$TS_{SD-HYS}$			15		$^\circ\text{C}$

# ADP7105

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
软启动源电流	SS <sub>I-SOURCE</sub>	SS = GND	1			μA
可编程EN/UVLO						
UVLO阈值上升	UVLO <sub>RISE</sub>	3.3 V ≤ V <sub>IN</sub> ≤ 20 V, T <sub>J</sub> = -40°C至+125°C	1.18	1.23	1.28	V
UVLO阈值下降	UVLO <sub>FALL</sub>	3.3 V ≤ V <sub>IN</sub> ≤ 20 V, T <sub>J</sub> = -40°C至+125°C, 10 kΩ电阻与使能输入引脚串联		1.13		V
UVLO迟滞电流	UVLO <sub>HYS</sub>	V <sub>EN</sub> > 1.25 V, T <sub>J</sub> = -40°C至+125°C	7.5	9.8	12	μA
使能下拉电流	I <sub>EN-IN</sub>	EN = V <sub>IN</sub>		500		nA
启动阈值	V <sub>START</sub>	T <sub>J</sub> = -40°C至+125°C			3.2	V
关断阈值	V <sub>SHUTDOWN</sub>	T <sub>J</sub> = -40°C至+125°C	2.45			V
迟滞				250		mV
输出噪声	OUT <sub>NOISE</sub>	10 Hz至100 kHz, V <sub>IN</sub> = 5.5 V, V <sub>OUT</sub> = 1.8 V	15			μV rms
		10 Hz至100 kHz, V <sub>IN</sub> = 6.3 V, V <sub>OUT</sub> = 3.3 V	15			μV rms
		10 Hz至100 kHz, V <sub>IN</sub> = 8 V, V <sub>OUT</sub> = 5 V	15			μV rms
		10 Hz至100 kHz, V <sub>IN</sub> = 12 V, V <sub>OUT</sub> = 9 V	15			μV rms
		10 Hz至100 kHz, V <sub>IN</sub> = 5.5 V, V <sub>OUT</sub> = 1.5 V, 可调模式	18			μV rms
		10 Hz至100 kHz, V <sub>IN</sub> = 12 V, V <sub>OUT</sub> = 5 V, 可调模式	30			μV rms
		10 Hz至100 kHz, V <sub>IN</sub> = 20 V, V <sub>OUT</sub> = 15 V, 可调模式	65			μV rms
电源抑制比	电源抑制比 (PSRR)	100 kHz, V <sub>IN</sub> = 4.3 V, V <sub>OUT</sub> = 3.3 V	50			dB
		100 kHz, V <sub>IN</sub> = 6 V, V <sub>OUT</sub> = 5 V	50			dB
		10 kHz, V <sub>IN</sub> = 4.3 V, V <sub>OUT</sub> = 3.3 V	60			dB
		10 kHz, V <sub>IN</sub> = 6 V, V <sub>OUT</sub> = 5 V	60			dB
		100 kHz, V <sub>IN</sub> = 3.3 V, V <sub>OUT</sub> = 1.8 V, 可调模式	50			dB
		100 kHz, V <sub>IN</sub> = 6 V, V <sub>OUT</sub> = 5 V, 可调模式	60			dB
		100 kHz, V <sub>IN</sub> = 16 V, V <sub>OUT</sub> = 15 V, 可调模式	60			dB
		10 kHz, V <sub>IN</sub> = 3.3 V, V <sub>OUT</sub> = 1.8 V, 可调模式	60			dB
		10 kHz, V <sub>IN</sub> = 6 V, V <sub>OUT</sub> = 5 V, 可调模式	80			dB
		10 kHz, V <sub>IN</sub> = 16 V, V <sub>OUT</sub> = 15 V, 可调模式	80			dB

<sup>1</sup> 基于使用1 mA和500 mA负载的端点计算。1 mA以下负载的典型负载调整性能见图6。

<sup>2</sup> SENSE/ADJ引脚的可调输入功能(ADJ)仅适用于可调输出电压模式；而检测功能(SENSE)仅适用于固定输出电压模式。

<sup>3</sup> 压差定义为将输入电压设置为标称输出电压时的输入至输出电压差。该规格仅适用于高于3.0 V的输出电压。

<sup>4</sup> 启动时间定义为EN的上升沿到V<sub>OUT</sub>达到其标称值90%的时间。

<sup>5</sup> 限流阈值定义为输出电压降至额定典型值90%时的电流。例如，5.0 V输出电压的电流限值定义为引起输出电压降至5.0 V的90%或4.5 V的电流。

## 推荐规格：输入和输出电容

表2.

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
最小输入和输出电容 <sup>1</sup>	C <sub>MIN</sub>	T <sub>A</sub> = -40至+125	0.7			μF
电容ESR	R <sub>ESR</sub>	T <sub>A</sub> = -40至+125	0.001		0.2	Ω

<sup>1</sup> 确保在所有工作条件下，输入和输出电容至少大于0.7 μF。选择器件时必须考虑应用的所有工作条件，确保达到最小电容要求。与任何LDO稳压器配合使用时，建议使用X7R型和X5R型电容，而不建议使用Y5V和Z5U电容。

## 绝对最大额定值

表3.

参数	额定值
VIN至GND	-0.3 V至+22 V
VOUT至GND	-0.3 V至+20 V
EN/UVLO至GND	-0.3 V至VIN
PG至GND	-0.3 V至VIN
SENSE/ADJ至GND	-0.3 V至VOUT
SS至GND	-0.3 V至+3.6 V
存储温度范围	-65°C至+150°C
工作结温范围	-40°C至+125°C
焊接条件	JEDEC J-STD-020

注意，超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值，不表示在这些条件下或者在任何其它超出本技术规范操作章节中所列规格的条件下，器件能够正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

### 热数据

各绝对最大额定值只能单独应用，而不能一起应用。如果温度超过结温( $T_J$ )限值，ADP7105可能会受损。监控环境温度并不能保证 $T_J$ 不会超出额定温度限值。在功耗高、印刷电路板(PCB)热阻差的应用中，可能需要降低最大环境温度。

在功耗适中、PCB热阻较低的应用中，只要结温处于额定限值以内，最大环境温度可以超过最大限值。器件的结温( $T_J$ )取决于环境温度( $T_A$ )、器件的功耗( $P_D$ )和封装的结至环境热阻( $\theta_{JA}$ )。

最高结温( $T_J$ )由环境温度( $T_A$ )和功耗( $P_D$ )通过下式计算：

$$T_J = T_A + (P_D \times \theta_{JA})$$

封装的结至环境热阻( $\theta_{JA}$ )基于使用4层板的建模和计算方法，主要取决于应用和板布局。在最大功率较高的应用中，需要特别注意热板设计。 $\theta_{JA}$ 的值可能随PCB材料、布局和环境条件不同而异。 $\theta_{JA}$ 的额定值基于4"×3"的4层电路板。有关

板结构的详细信息，请参考JEDEC JESD51-7和JESD51-9。欲了解更多信息，请参阅应用笔记AN-772“引线框芯片级封装(LFCSP)设计与制造指南”(www.analog.com)。

$\Psi_{JB}$ 是结至板热特性参数，单位为°C/W。封装的 $\Psi_{JB}$ 基于使用4层板的建模和计算方法。JEDEC JESD51-12——“报告和使用电子封装热信息指南”中声明，热特性参数与热阻不是一回事。 $\Psi_{JB}$ 衡量沿多条热路径流动的器件功率，而 $\theta_{JB}$ 只涉及一条路径。因此， $\Psi_{JB}$ 热路径包括来自封装顶部的对流和封装的辐射，这些因素使得 $\Psi_{JB}$ 在现实应用中更有用。最高结温( $T_J$ )由板温度( $T_B$ )和功耗( $P_D$ )通过下式计算：

$$T_J = T_B + (P_D \times \Psi_{JB})$$

有关 $\Psi_{JB}$ 的更多详细信息，请参考JESD51-8和JESD51-12。

### 热阻

$\theta_{JA}$ 和 $\Psi_{JB}$ 针对最差条件，即器件焊接在电路板上以实现表贴封装。 $\theta_{JC}$ 是带顶部安装散热器的表贴封装的参数，这里提供的 $\theta_{JC}$ 仅供参考。

表4. 热阻

封装类型	$\theta_{JA}$	$\theta_{JC}$	$\Psi_{JB}$	单位
8引脚 LFCSP	40.1	27.1	17.2	°C/W
8引脚 SOIC	48.5	58.4	31.3	°C/W

### ESD警告

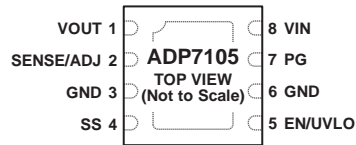


#### ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

# ADP7105

## 引脚配置和功能描述

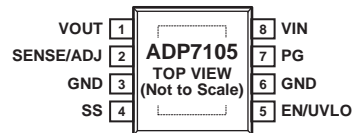


### NOTES

1. IT IS HIGHLY RECOMMENDED THAT THE EXPOSED PAD ON THE BOTTOM OF THE PACKAGE BE CONNECTED TO THE GROUND PLANE ON THE BOARD.

11641-003

图3. 引脚配置, LFCSP封装



### NOTES

1. IT IS HIGHLY RECOMMENDED THAT THE EXPOSED PAD ON THE BOTTOM OF THE PACKAGE BE CONNECTED TO THE GROUND PLANE ON THE BOARD.

11641-004

图4. 引脚配置, 窄体SOIC封装

表5. 引脚功能描述

引脚编号	引脚名称	说明
1	VOUT	输出电压。使用1 $\mu$ F或更大的电容旁路VOUT至GND。
2	SENSE/ADJ	检测(SENSE)。SENSE测量负载上的实际输出电压, 并将其馈入误差放大器。应使SENSE引脚尽可能靠近负载, 以使稳压器输出与负载之间的IR压降的影响最小。此功能仅适用于固定电压模式。调整输入(ADJ)。外部电阻分压器设置输出电压。此功能仅适用于可调电压模式。
3	GND	地。
4	SS	地。
5	EN/UVLO	使能输入(EN)。将EN接到高电平时, 稳压器启动; 将EN接到低电平时, 稳压器关闭。若要实现自动启动, 请将EN接VIN。 可编程欠压闭锁(UVLO)。使用可编程UVLO功能时, 阈值上下限由编程电阻决定。
6	GND	地。
7	PG	电源良好指示。此开漏输出需要一个外部上拉电阻连接至VIN或VOUT。如果器件处于关断模式、限流模式或热关断, 或者如果 $V_{OUT}$ 降至标称输出电压的90%以下, PG将立即变为低电平。如果不用电源良好功能, 可将此引脚悬空或连接到地。
8	VIN EPAD	稳压器输入电源。使用1 $\mu$ F或更大的电容旁路VIN至GND。 裸露焊盘。封装底部的裸露焊盘可增强散热性能, 它与封装内部的GND之间存在电气连接。强烈建议将裸露焊盘连接到板上的接地层。

## 典型性能参数

除非另有说明,  $V_{IN} = 7.5\text{ V}$ ,  $V_{OUT} = 5\text{ V}$ ,  $I_{OUT} = 10\text{ mA}$ ,  $C_{IN} = C_{OUT} = 1$ ,  $T_A = 25$ 。

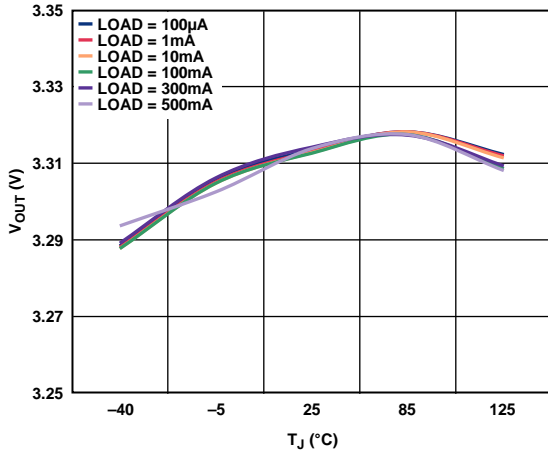


图5. 输出电压与结温的关系 ( $V_{OUT} = 3.3\text{ V}$ )

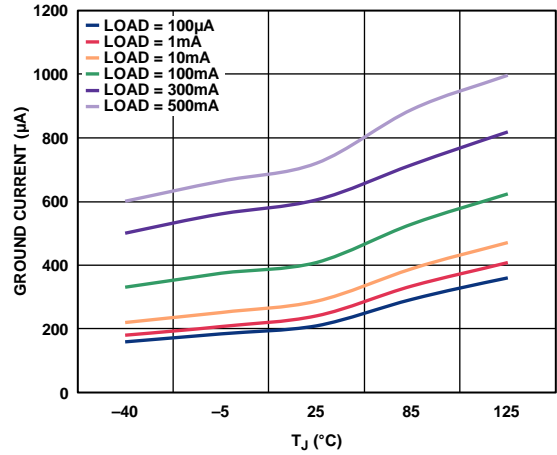


图8. 接地电流与结温的关系 ( $V_{OUT} = 3.3\text{ V}$ )

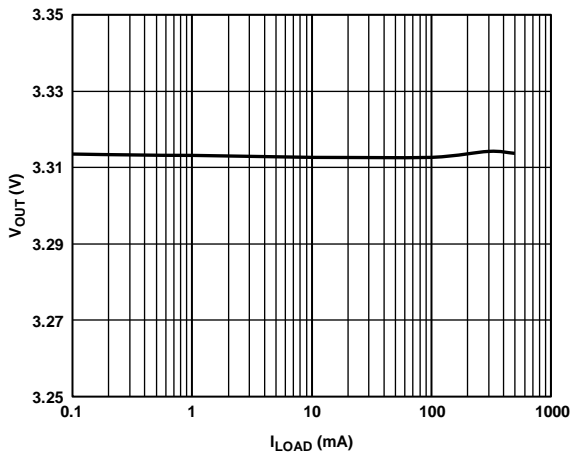


图6. 输出电压与负载电流的关系 ( $V_{OUT} = 3.3\text{ V}$ )

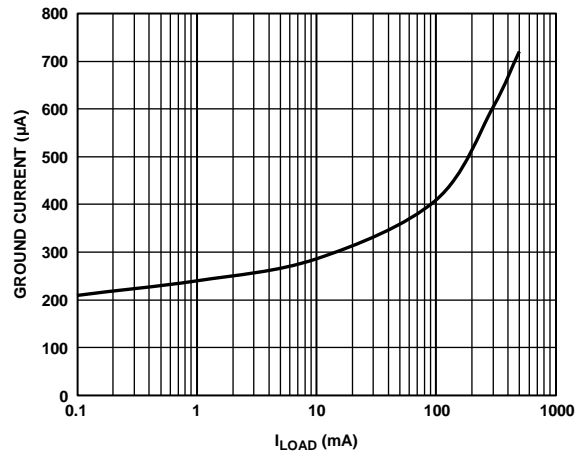


图9. 接地电流与负载电流的关系 ( $V_{OUT} = 3.3\text{ V}$ )

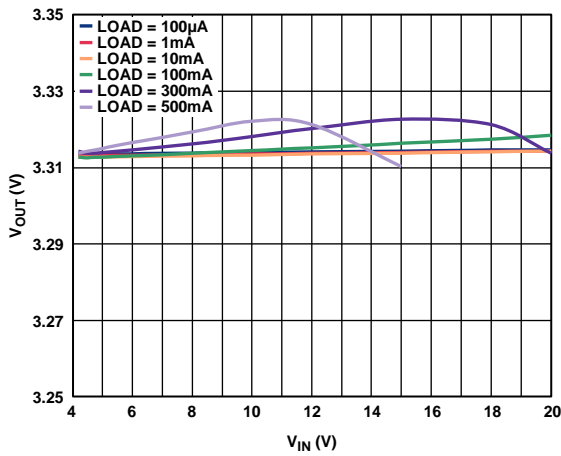


图7. 输出电压与输入电压的关系 ( $V_{OUT} = 3.3\text{ V}$ )

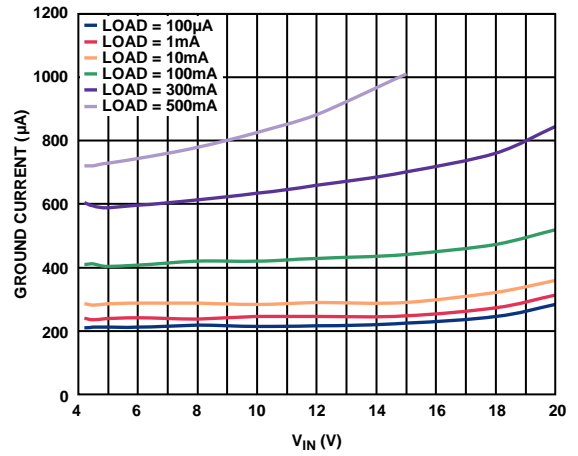


图10. 接地电流与输入电压的关系 ( $V_{OUT} = 3.3\text{ V}$ )

# ADP7105

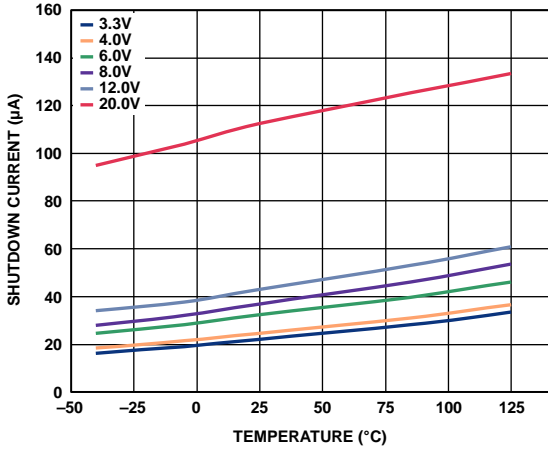


图11. 不同输入电压下关断电流与温度的关系

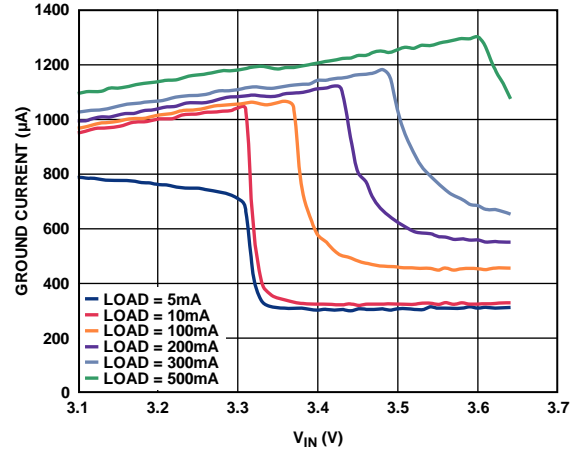


图14. 低压差下接地电流与输入电压的关系( $V_{OUT} = 3.3\text{ V}$ )

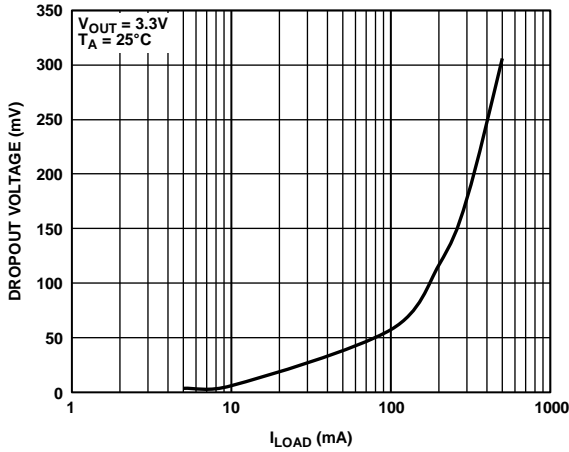


图12. 压差与负载电流的关系( $V_{OUT} = 3.3\text{ V}$ )

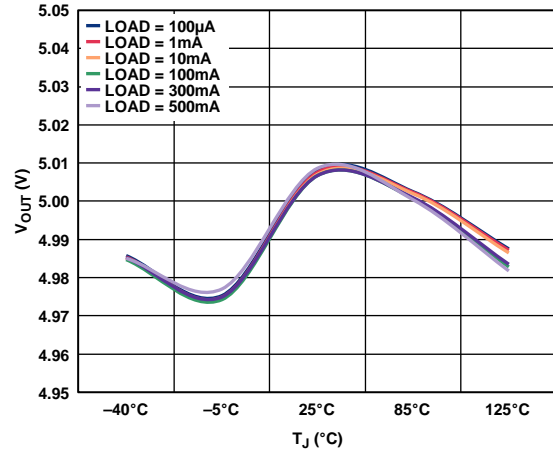


图15. 输出电压与结温的关系( $V_{OUT} = 5\text{ V}$ )

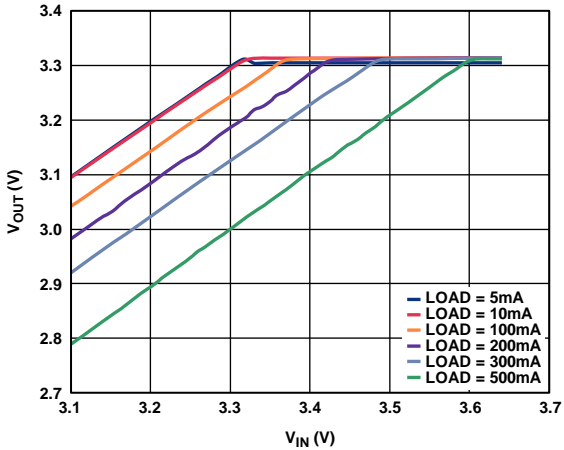


图13. 低压差下输出电压与输入电压的关系( $V_{OUT} = 3.3\text{ V}$ )

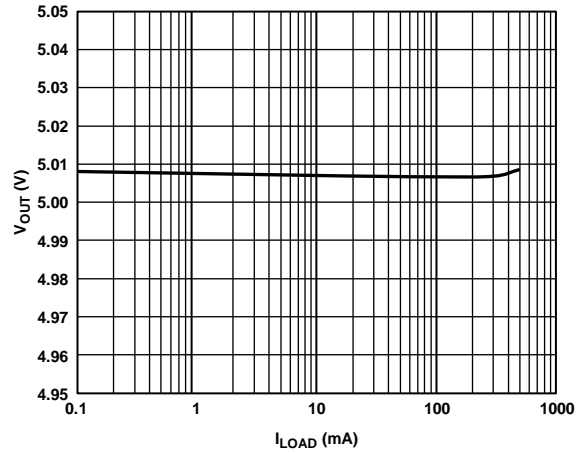


图16. 输出电压与负载电流的关系( $V_{OUT} = 5\text{ V}$ )



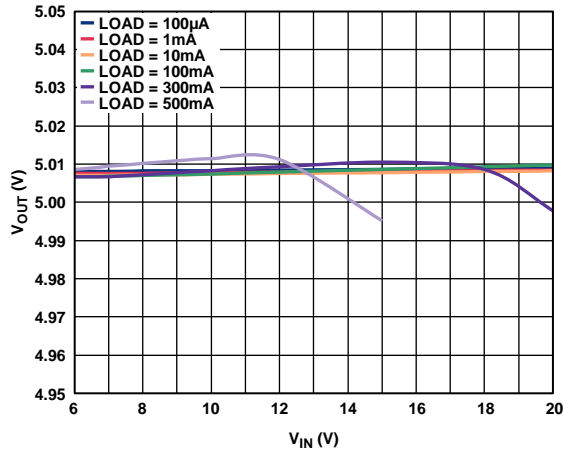


图17. 输出电压与输入电压的关系( $V_{OUT} = 5\text{ V}$ )

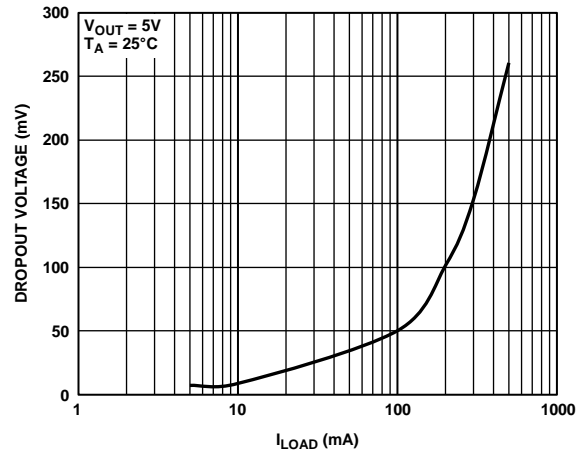


图20. 压差与负载电流的关系( $V_{OUT} = 5\text{ V}$ )

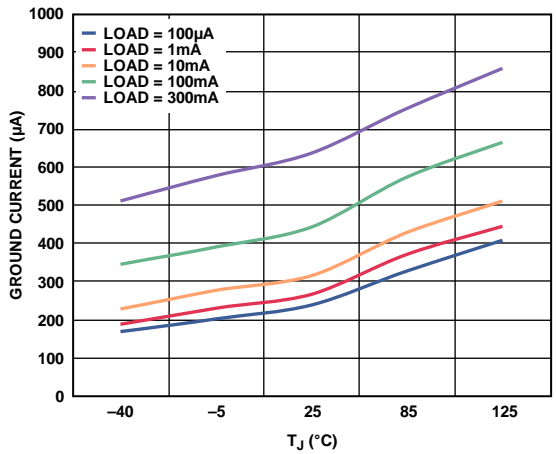
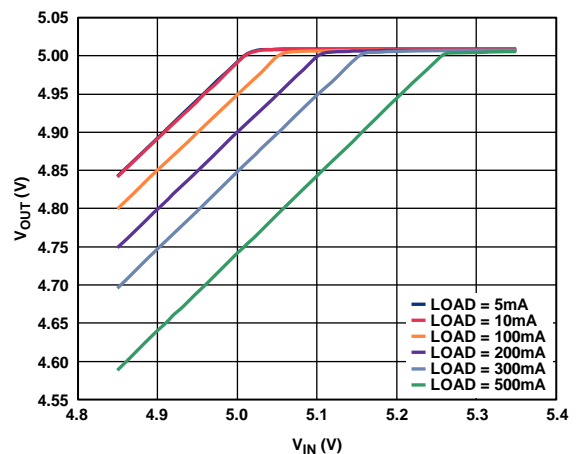


图18. 接地电流与结温的关系( $V_{OUT} = 5\text{ V}$ )



21. 低压差下输出电压与输入电压的关系( $V_{OUT} = 5\text{ V}$ )

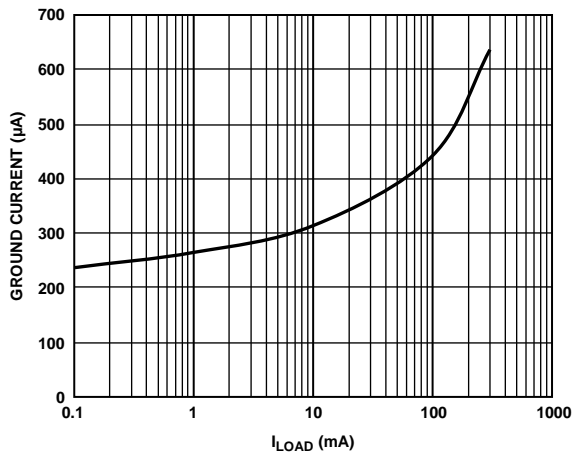


图19. 接地电流与负载电流的关系( $V_{OUT} = 5\text{ V}$ )

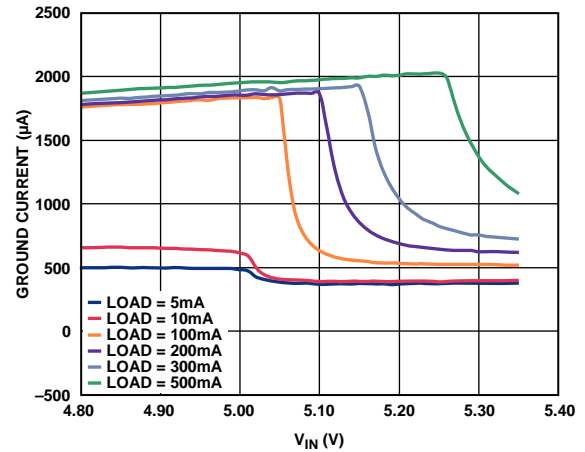


图22. 低压差下接地电流与输入电压的关系( $V_{OUT} = 5\text{ V}$ )

# ADP7105

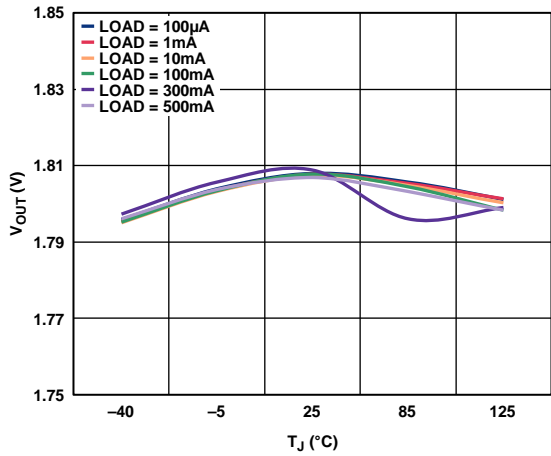


图23. 输出电压与结温的关系( $V_{OUT} = 1.8\text{ V}$ )

11641-021

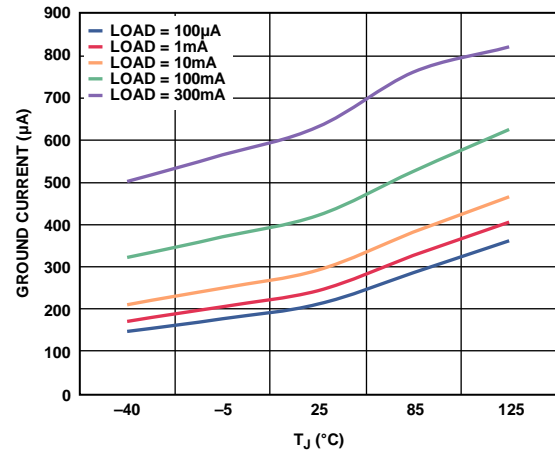


图26. 接地电流与结温的关系( $V_{OUT} = 1.8\text{ V}$ )

11641-126

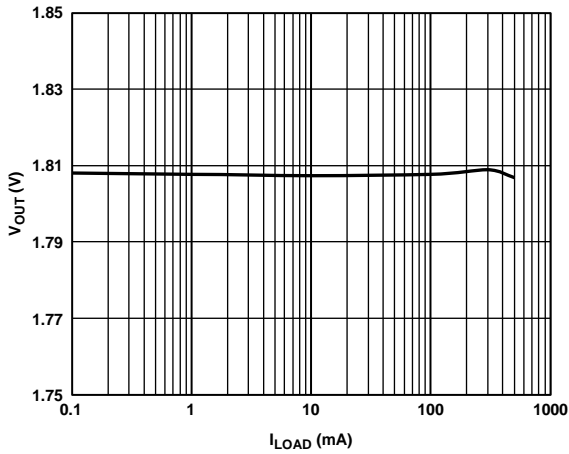


图24. 输出电压与负载电流的关系( $V_{OUT} = 1.8\text{ V}$ )

11641-022

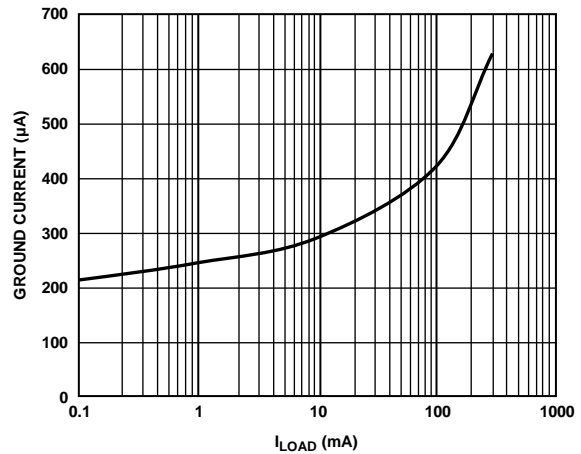


图27. 接地电流与负载电流的关系( $V_{OUT} = 1.8\text{ V}$ )

11641-127

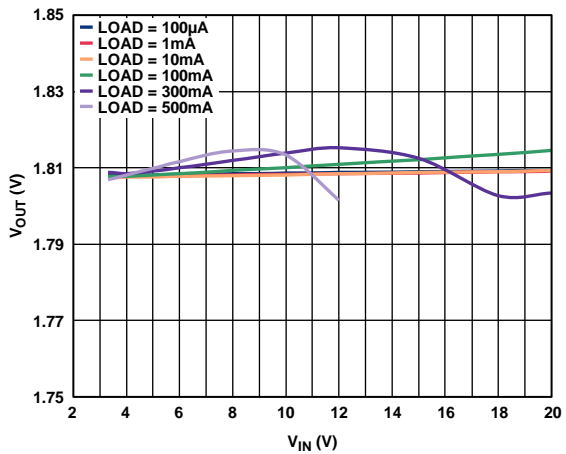


图25. 输出电压与输入电压的关系( $V_{OUT} = 1.8\text{ V}$ )

11641-023

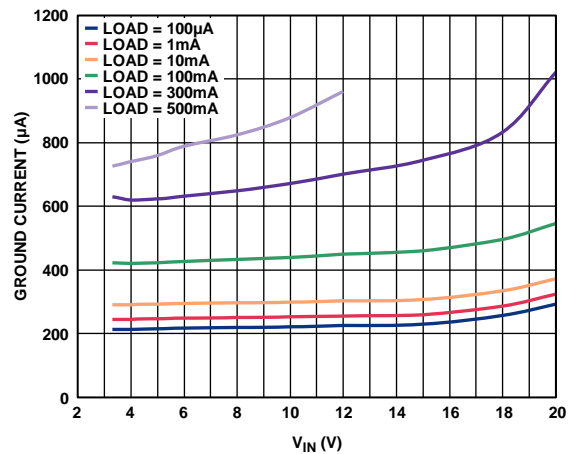


图28. 接地电流与输入电压的关系( $V_{OUT} = 1.8\text{ V}$ )

11641-024

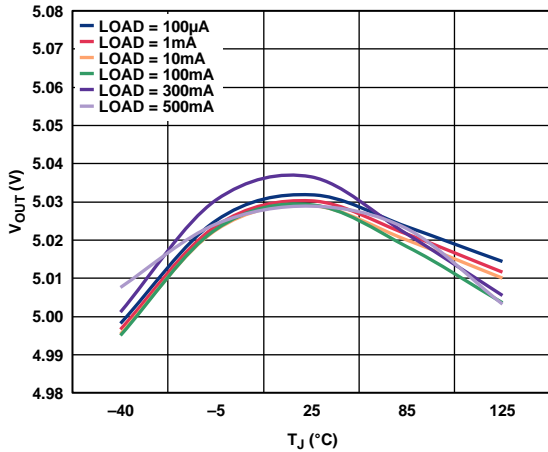


图29. 输出电压与结温的关系( $V_{OUT} = 5\text{ V}$ , 可调)

11641-025

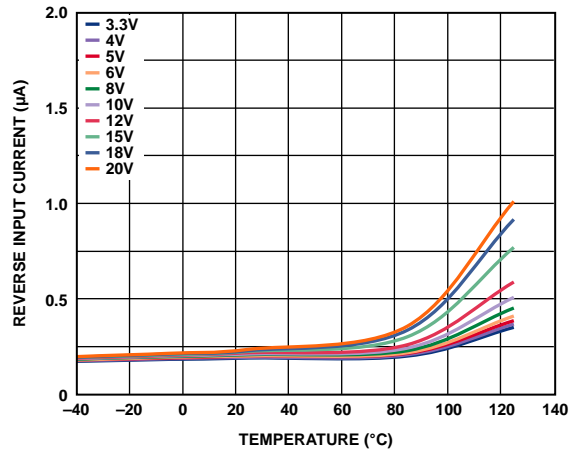


图32. 反相输入电流与温度的关系( $V_{IN} = 0\text{ V}$ ,  $V_{OUT}$ 为差分电压)

11641-054

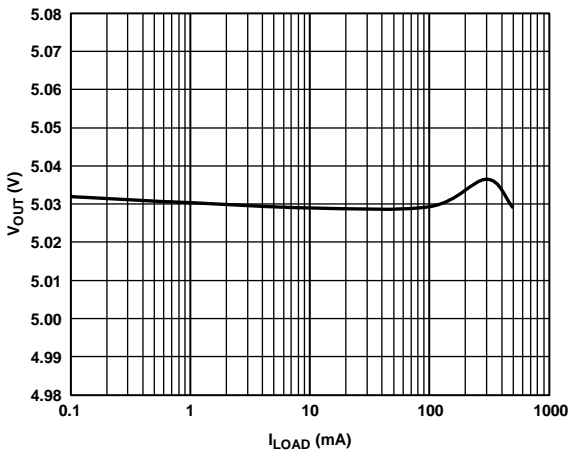


图30. 输出电压与负载电流的关系( $V_{OUT} = 5\text{ V}$ , 可调)

11641-026

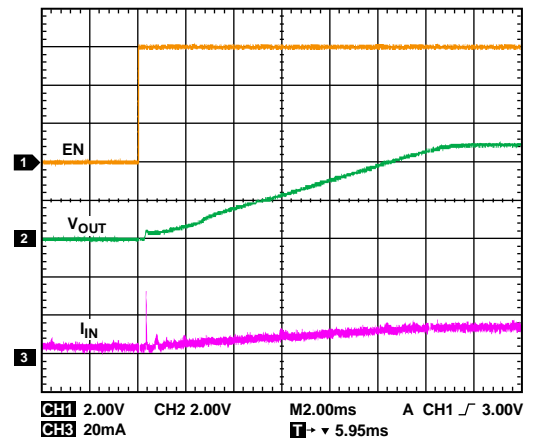


图33. 启动时间( $V_{EN}$ 和 $V_{IN} = 6\text{ V}$ ,  $C_{IN}$ 和 $C_{OUT} = 1$ ,  $C_{SS} = 10\text{ nF}$ ,  $I_{OUT} = 10\text{ mA}$ ,  $V_{OUT} = 5\text{ V}$ )

11641-133

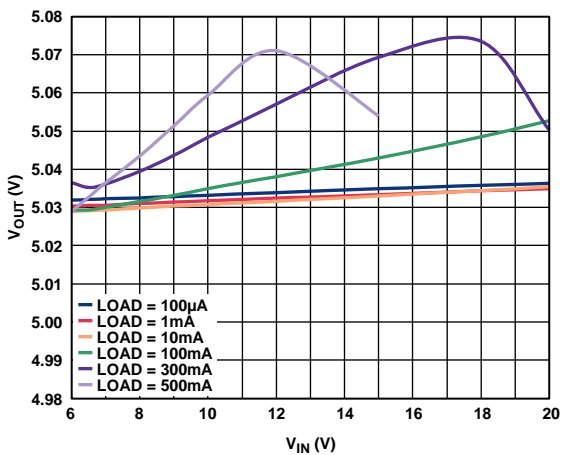


图31. 输出电压与输入电压的关系( $V_{OUT} = 5\text{ V}$ , 可调)

11641-027

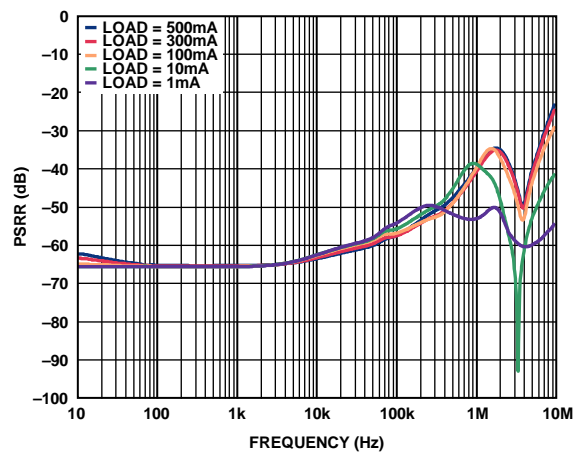


图34. 电源抑制比与频率的关系( $V_{OUT} = 1.8\text{ V}$ ,  $V_{IN} = 3.3\text{ V}$ )

11641-028

# ADP7105

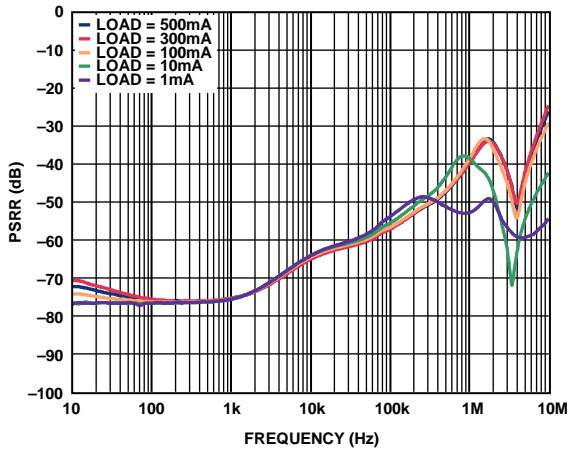


图35. 电源抑制比与频率的关系( $V_{OUT} = 3.3\text{ V}$ ,  $V_{IN} = 4.8\text{ V}$ )

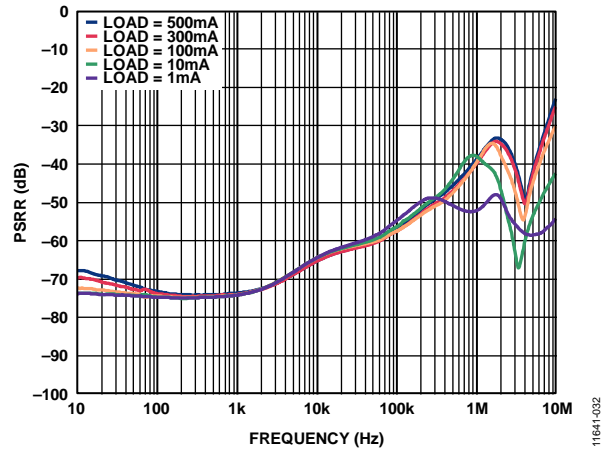


图38. 电源抑制比与频率的关系( $V_{OUT} = 5\text{ V}$ ,  $V_{IN} = 6.5\text{ V}$ )

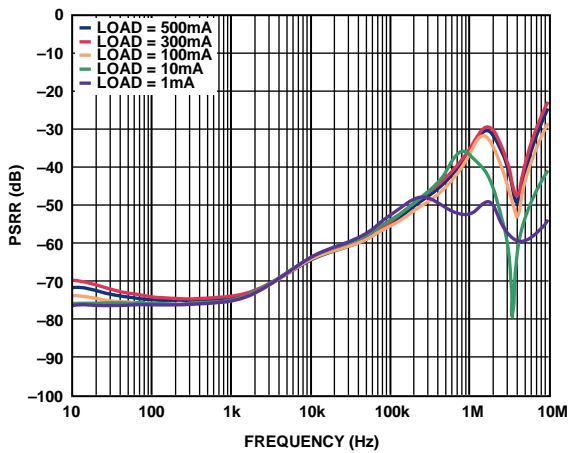


图36. 电源抑制比与频率的关系( $V_{OUT} = 3.3\text{ V}$ ,  $V_{IN} = 4.3\text{ V}$ )

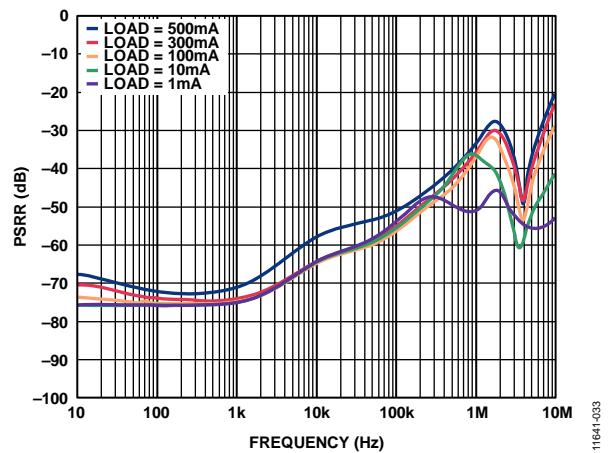


图39. 电源抑制比与频率的关系( $V_{OUT} = 5\text{ V}$ ,  $V_{IN} = 6\text{ V}$ )

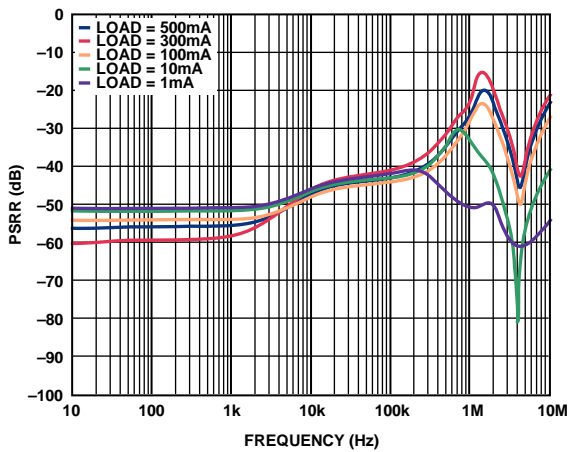


图37. 电源抑制比与频率的关系( $V_{OUT} = 3.3\text{ V}$ ,  $V_{IN} = 3.8\text{ V}$ )

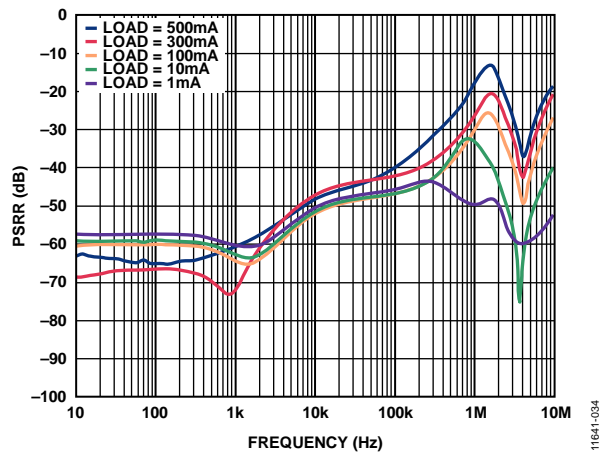


图40. 电源抑制比与频率的关系( $V_{OUT} = 5\text{ V}$ ,  $V_{IN} = 5.5\text{ V}$ )

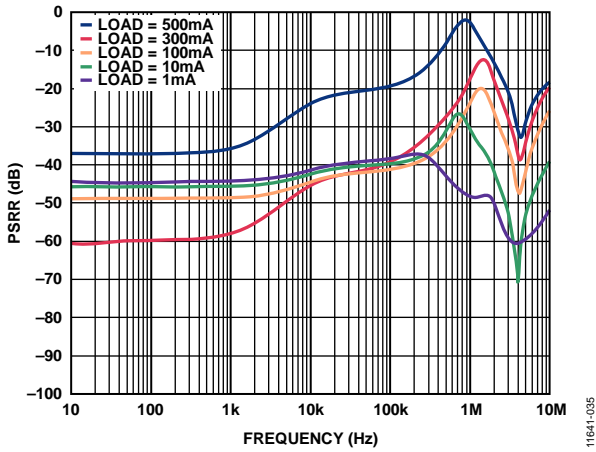


图41. 电源抑制比与频率的关系( $V_{OUT} = 5\text{ V}$ ,  $V_{IN} = 5.3\text{ V}$ )

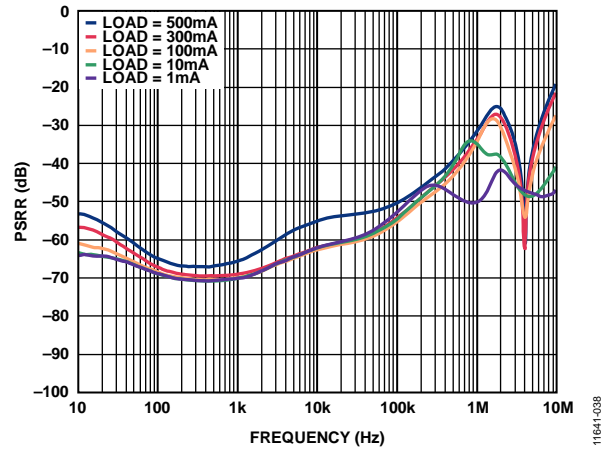


图44. 电源抑制比与频率的关系( $V_{OUT} = 5\text{ V}$ ,  $V_{IN} = 6\text{ V}$ , 可调并带降噪电路)

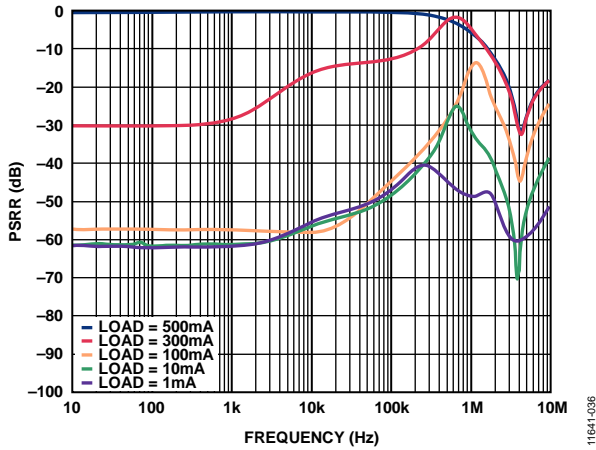


图42. 电源抑制比与频率的关系( $V_{OUT} = 5\text{ V}$ ,  $V_{IN} = 5.2\text{ V}$ )

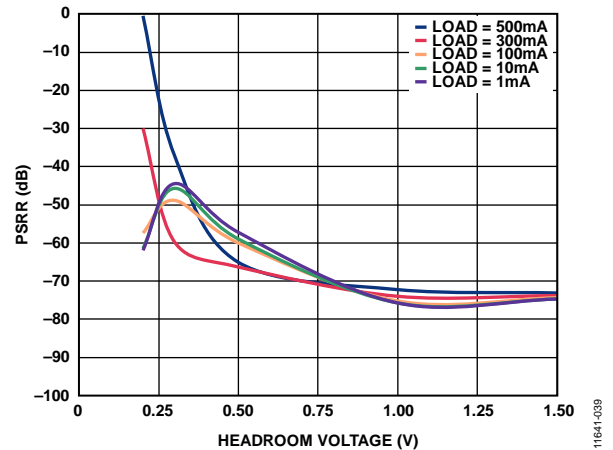


图45. 电源抑制比与裕量电压的关系(100 Hz,  $V_{OUT} = 5\text{ V}$ )

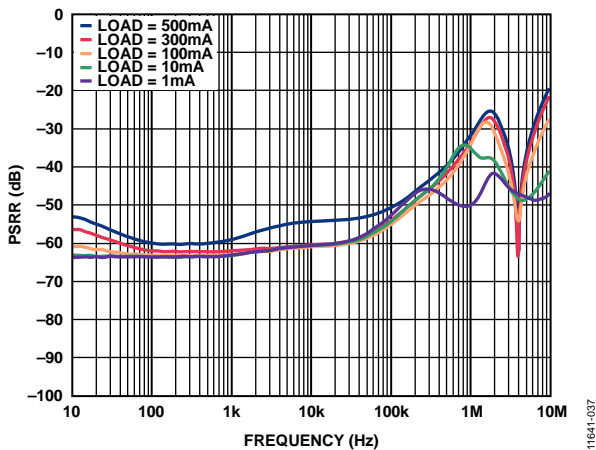


图43. 电源抑制比与频率的关系( $V_{OUT} = 5\text{ V}$ ,  $V_{IN} = 6\text{ V}$ , 可调)

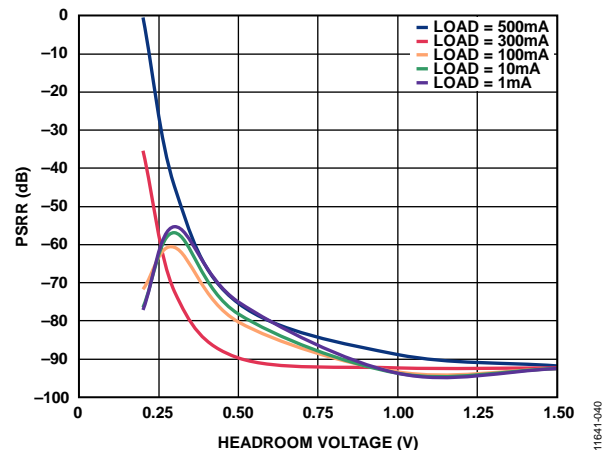


图46. 电源抑制比与裕量电压的关系(1 kHz,  $V_{OUT} = 5\text{ V}$ )

# ADP7105

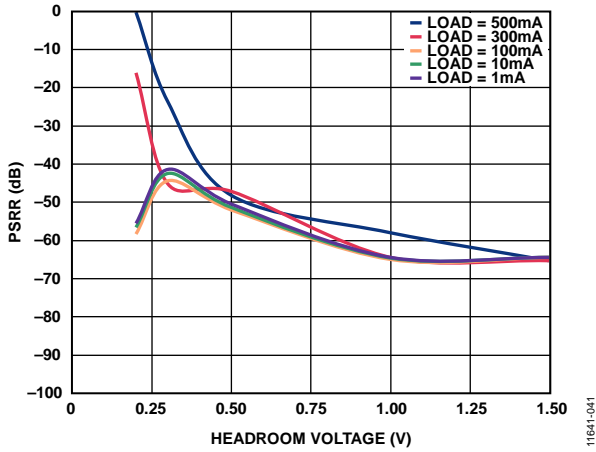


图47. 电源抑制比与裕量电压的关系(10 kHz,  $V_{OUT} = 5\text{ V}$ )

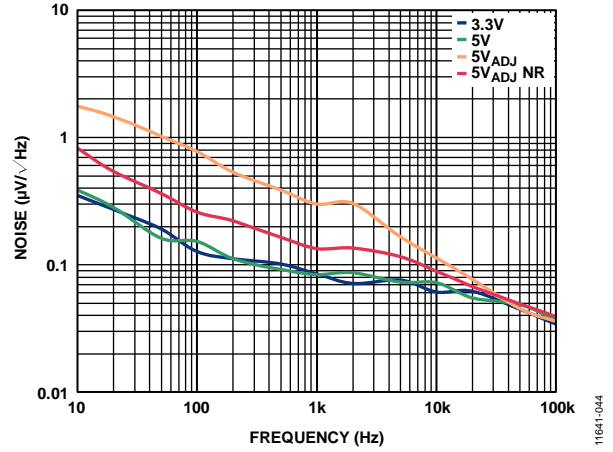


图50. 输出噪声频谱密度( $I_{LOAD} = 10\text{ mA}$ ,  $C_{OUT} = 1\text{ }\mu\text{F}$ )

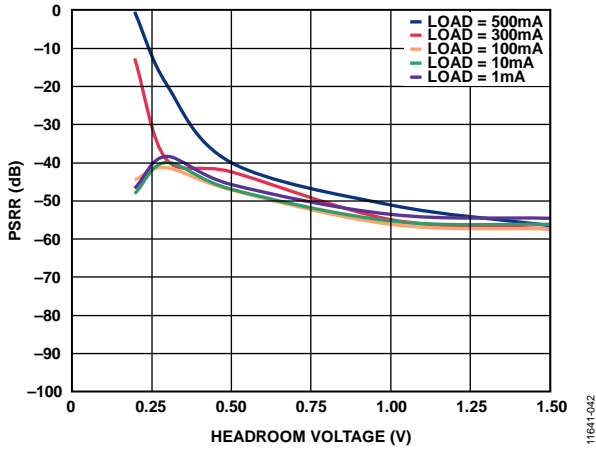


图48. 电源抑制比与裕量电压的关系(100 kHz,  $V_{OUT} = 5\text{ V}$ )

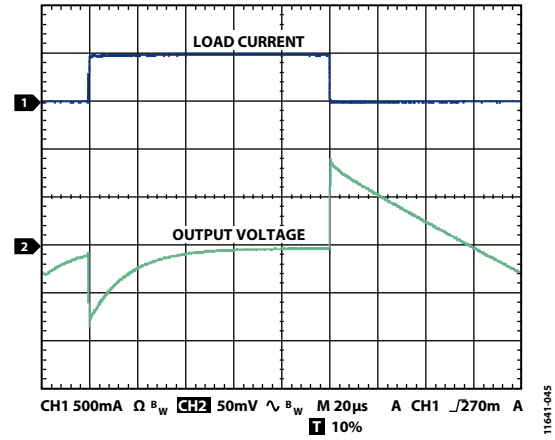


图51. 负载瞬态响应( $C_{IN} = C_{OUT} = 1\text{ }\mu\text{F}$ ,  $I_{LOAD} = 1\text{ mA至}500\text{ mA}$ ,  $V_{OUT} = 1.8\text{ V}$ ,  $V_{IN} = 5\text{ V}$ )

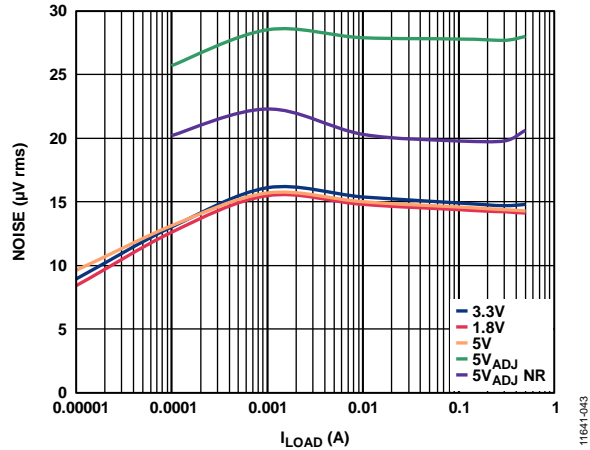


图49. 输出噪声与负载电流和输出电压的关系( $C_{OUT} = 1\text{ }\mu\text{F}$ )

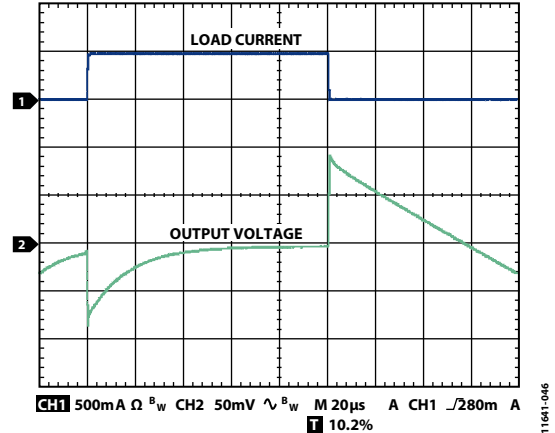


图52. 负载瞬态响应( $C_{IN} = C_{OUT} = 1\text{ }\mu\text{F}$ ,  $I_{LOAD} = 1\text{ mA至}500\text{ mA}$ ,  $V_{OUT} = 3.3\text{ V}$ ,  $V_{IN} = 5\text{ V}$ )

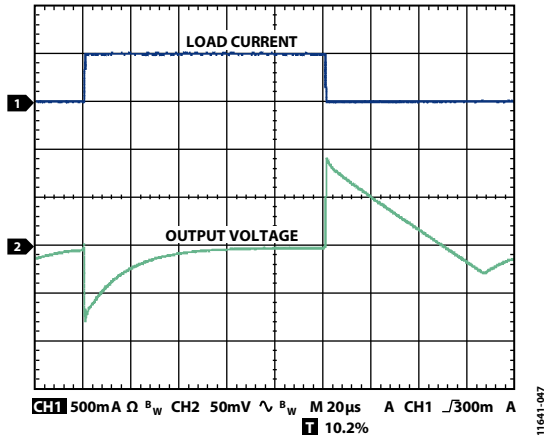


图53. 负载瞬态响应( $C_{IN} = C_{OUT} = 1 \mu F$ ,  $I_{LOAD} = 1 \text{ mA}$ 至 $500 \text{ mA}$ ,  $V_{OUT} = 5 \text{ V}$ ,  $V_{IN} = 7 \text{ V}$ )

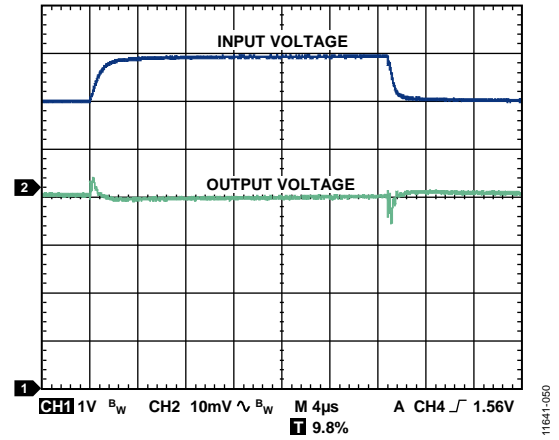


图56. 线路瞬态响应( $C_{IN} = C_{OUT} = 1 \mu F$ ,  $I_{LOAD} = 500 \text{ mA}$ ,  $V_{OUT} = 5 \text{ V}$ )

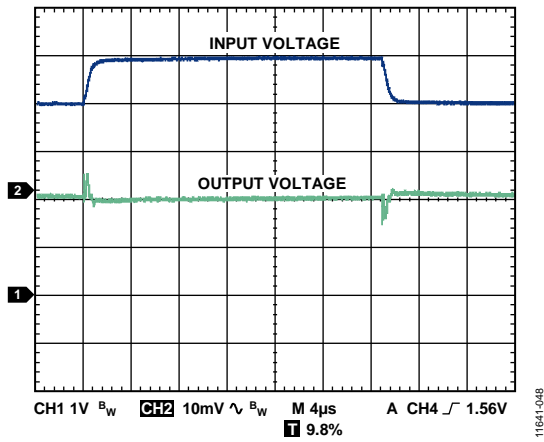


图54. 线路瞬态响应( $C_{IN} = C_{OUT} = 1 \mu F$ ,  $I_{LOAD} = 500 \text{ mA}$ ,  $V_{OUT} = 1.8 \text{ V}$ )

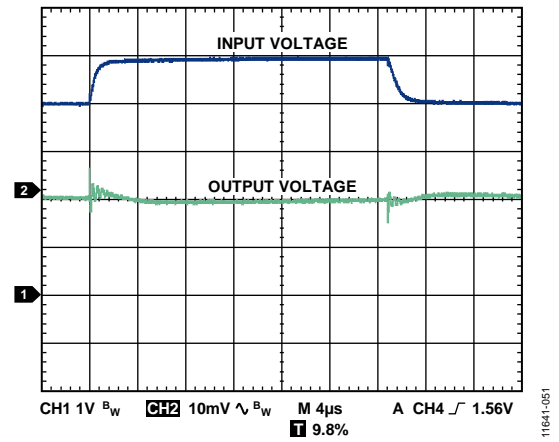


图57. 线路瞬态响应( $C_{IN} = C_{OUT} = 1 \mu F$ ,  $I_{LOAD} = 1 \text{ mA}$ ,  $V_{OUT} = 1.8 \text{ V}$ )

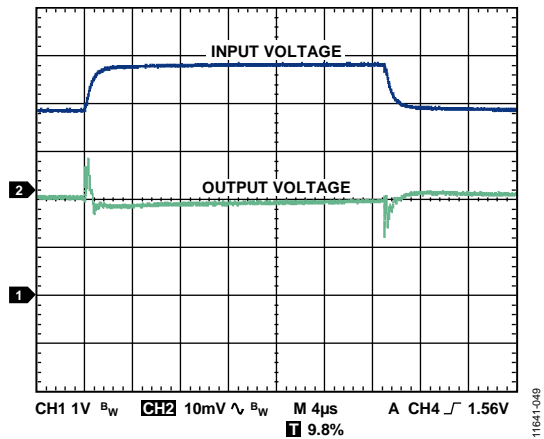


图55. 线路瞬态响应( $C_{IN} = C_{OUT} = 1 \mu F$ ,  $I_{LOAD} = 500 \text{ mA}$ ,  $V_{OUT} = 3.3 \text{ V}$ )

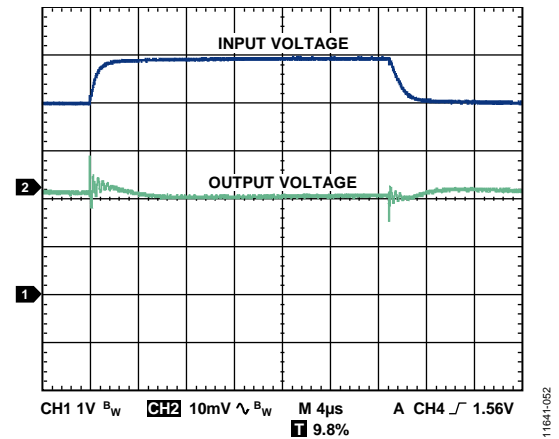


图58. 线路瞬态响应( $C_{IN} = C_{OUT} = 1 \mu F$ ,  $I_{LOAD} = 1 \text{ mA}$ ,  $V_{OUT} = 3.3 \text{ V}$ )

# ADP7105

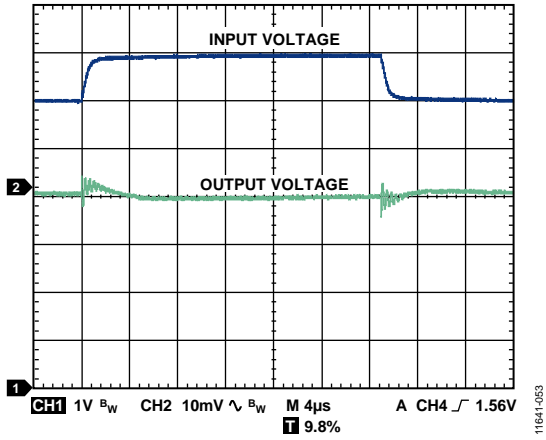


图59. 线路瞬态响应( $C_{IN} = C_{OUT} = 1 \mu F$ ,  $I_{LOAD} = 1 mA$ ,  $V_{OUT} = 5 V$ )



## 工作原理

ADP7105是一款低静态电流、LDO线性稳压器，采用3.3 V至20 V电源供电，最大输出电流为500 mA。ADP7105满载时静态电流典型值低至900  $\mu$ A，非常适合电池供电的便携式设备使用。室温时，关断模式下的功耗典型值为40  $\mu$ A。

ADP7105经过优化，利用1  $\mu$ F陶瓷电容可实现出色的瞬态性能。

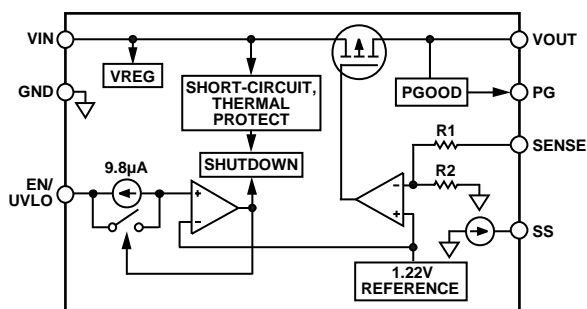


图60. 固定输出电压型号内部框图

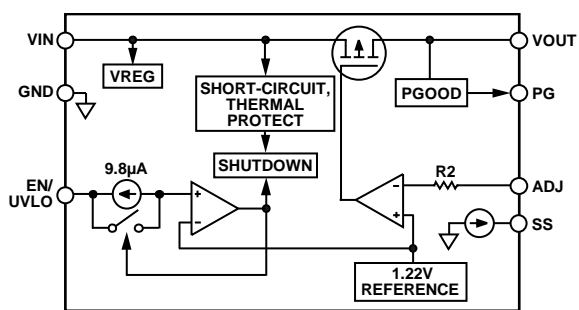


图61. 可选输出电压型号内部框图

ADP7105内置一个基准电压源、一个误差放大器、一个反馈分压器和一个PMOS调整管。输出电流经由PMOS调整管提供，其受误差放大器控制。误差放大器比较基准电压与输出端的反馈电压，并放大该差值。如果反馈电压低于基准电压，PMOS器件的栅极将被拉低，以便通过更多电

流，提高输出电压。如果反馈电压高于基准电压，PMOS器件的栅极将被拉高，以便通过较少电流，降低输出电压。

ADP7105提供3种固定输出电压选项：1.8 V、3.3 V和5 V，以及可调输出版本，可通过外部分压器在1.22 V至19 V范围内设置输出电压。输出电压可根据下式设置：

$$V_{OUT} = 1.22 \text{ V} (1 + R1/R2)$$

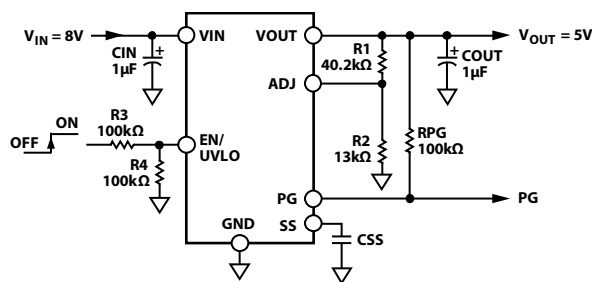


图62. 典型可调输出电压应用原理图

确保R2的值低于200 k $\Omega$ ，以便将ADJ输入电流引起的输出电压误差降至最低。例如，当R1和R2都是200 k $\Omega$ 时，输出电压为2.46 V。假设25 $^{\circ}$ C时ADJ输入电流典型值为10 nA，则ADJ输入电流引起的输出电压误差为2 mV或0.08%。

在正常工作条件下，ADP7105利用EN/UVLO引脚使能和禁用VOUT引脚。EN/UVLO为高电平时，VOUT开启；EN/UVLO为低电平时，VOUT关闭。若要实现自动启动，可将EN/UVLO接至VIN。

ADP7105内置反向电流保护电路，当输出电压高于输入电压时，它可防止电流通过调整元件回流。比较器检测输入电压与输出电压之间的差值。当该差值超过55 mV时，PFET的本体切换到V<sub>OUT</sub>并关闭或开路。换言之，栅极连接到V<sub>OUT</sub>。

## 应用信息

### 电容选择

#### 输出电容

ADP7105设计采用节省空间的小型陶瓷电容，不过只要注意等效串联电阻(ESR)值要求，也可以采用大多数常用电容。输出电容的ESR会影响LDO控制环路的稳定性。为了确保ADP7105稳定工作，推荐使用至少1  $\mu\text{F}$ 、ESR为1  $\Omega$ 或更小的电容。输出电容还会影响负载电流变化的瞬态响应。采用较大的输出电容值可以改善ADP7105对大负载电流变化的瞬态响应。图63显示了输出电容值为1时的瞬态响应。

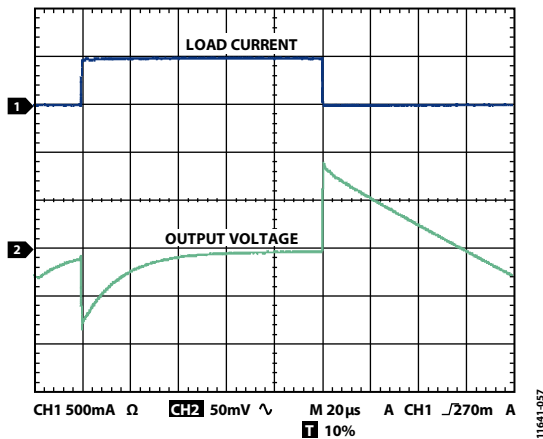


图63. 输出瞬态响应( $V_{OUT} = 1.8\text{ V}$ ,  $C_{OUT} = 1$ )

#### 输入旁路电容

在VIN至GND之间连接一个1  $\mu\text{F}$ 电容可以降低电路对PCB布局布线的敏感性，特别是遇到长输入走线或高信号源阻抗时。如果要求输出电容大于1  $\mu\text{F}$ ，可选用更高的输入电容来与其相匹配。

#### 输入和输出电容特性

只要符合最小电容和最大ESR要求，ADP7105可以采用任何质量优良的陶瓷电容。陶瓷电容可采用各种各样的电介质制造，温度和所施加的电压不同时其特性也不相同。电容必须具有足以在必要的温度范围和直流偏置条件下确保最小电容的电介质。推荐使用额定电压为6.3 V至25 V的X5R或X7R电介质。Y5V和Z5U电介质的温度和直流偏置特性不佳，建议不要使用。

图64所示为0402、1  $\mu\text{F}$ 、10 V、X5R电容的电容与电压偏置特性关系图。电容的电压稳定性受电容尺寸和电压额定值影响极大。一般而言，封装较大或电压额定值较高的电容具有较好的稳定性。X5R电介质的温度变化率在-40至+85温度范围内约为 $\sim\pm 15\%$ ，与封装或电压额定值没有函数关系。

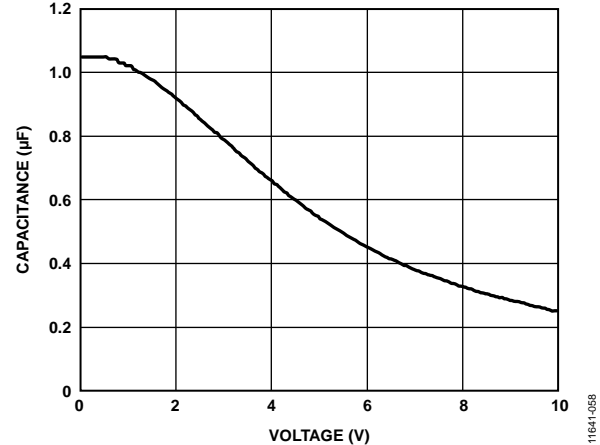


图64. 电容与电压偏置特性的关系

考虑电容随温度、元件容差和电压的变化时，可以利用公式1确定最差情况下的电容。

$$C_{EFF} = C_{BIAS} \times (1 - TEMPCO) \times (1 - TOL) \quad (1)$$

其中：

$C_{BIAS}$ 为工作电压下的有效电容。 $TEMPCO$ 是最差情况下的电容温度系数。 $TOL$ 是最差情况下的元件容差。

本例中，假定X5R电介质在-40至+85范围内的最差条件温度系数(TEMPCO)为15%。如图64所示，在1.8 V电压下，假定电容容差(TOL)为10%， $C_{BIAS} = 0.94\ \mu\text{F}$ 。

将这些值代入公式1中可得到：

$$C_{EFF} = 0.94\ \mu\text{F} \times (1 - 0.15) \times (1 - 0.1) = 0.719\ \mu\text{F}$$

因此，在选定输出电压条件下，本例中所选电容满足LDO稳压器在温度和容差方面的最小电容要求。

为了保证ADP7105的性能，必须针对每一种应用来评估直流偏置、温度和容差对电容性能的影响。

## 可编程欠压闭锁(UVLO)

在正常工作条件下，ADP7105利用EN/UVLO引脚使能和禁用VOUT引脚。如图65所示，当EN/UVLO上的上升电压越过上阈值时，VOUT开启。当EN/UVLO上的下降电压越过下阈值时，VOUT关闭。EN/UVLO阈值的迟滞由与EN/UVLO引脚串联的戴维宁等效电阻决定。

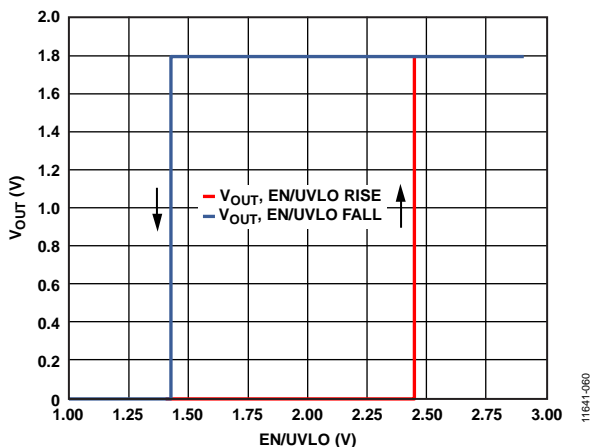


图65. 对EN/UVLO引脚工作方式的典型VOUT响应

上下阈值是用户可编程的，可以利用两个电阻来设置。当EN/UVLO引脚电压低于1.23 V时，LDO禁用。当EN/UVLO引脚电压跃迁至1.23 V以上时，LDO使能，该引脚提供10 μA迟滞电流以提升电压，从而提供阈值迟滞。通常由两个外部电阻设置LDO的最小工作电压。R1和R2电阻的值可通过下式确定：

$$R1 = V_{HYS}/10 \mu A$$

$$R2 = 1.23 V \times R1 / (V_{IN} - 1.23 V)$$

其中：

$V_{HYS}$ 为所需的EN/UVLO迟滞电平。

$V_{IN}$ 为所需的开启电压。

迟滞也可以通过在EN/UVLO引脚上串联一个电阻来实现。

在图66所示的例子中，使能阈值为2.46 V，迟滞为1 V。

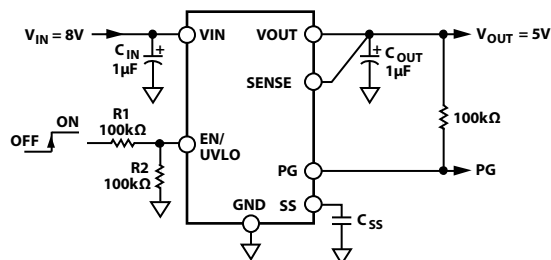


图66. EN/UVLO引脚的典型分压器

图65显示了EN/UVLO引脚的典型迟滞，这可以防止EN/UVLO引脚上的噪声在经过阈值点时引起开关振荡。

## 软启动功能

针对要求受控启动的应用，ADP7105提供可编程软启动功能。可编程软启动可以降低启动时的涌入电流并提供电压时序控制。若要实现软启动，应在SS与GND之间连接一个小型陶瓷电容。启动时，1 μA 电流源对此电容充电。ADP7105的启动输出电压受SS引脚电压的限制，平稳地上升至标称输出电压。软启动时间计算公式如下：

$$t_{SS} = V_{REF} \times (C_{SS}/I_{SS})$$

其中：

$t_{SS}$ 为软启动延迟。

$V_{REF}$ 为1.22 V基准电压。

$C_{SS}$ 为SS和GND之间的软启动电容。

$I_{SS}$ 为SS提供的电流(1 μA)。

当ADP7105禁用(通过将EN驱动至低电平)时，软启动电容通过内部5 Ω电阻放电至GND。

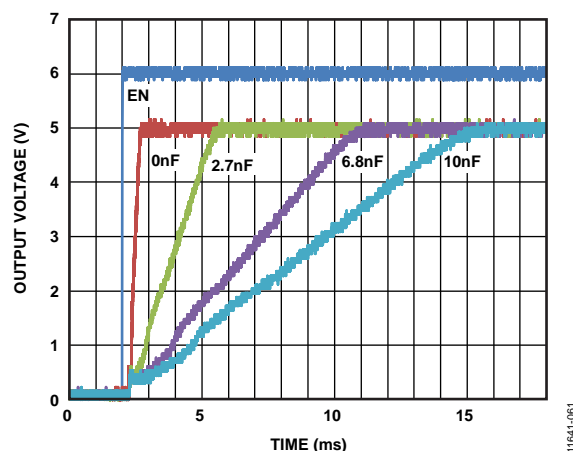


图67. 典型启动性能

# ADP7105

## 电源良好特性

ADP7105提供一个电源良好引脚(PG)来指示输出的状态。此开漏输出需要一个外部上拉电阻连接至VIN或VOUT。如果器件处于关断模式、限流模式或热关断，或者如果V<sub>OUT</sub>降至标称输出电压的90%以下，电源良好引脚(PG)将立即变为低电平。软启动期间，电源良好信号的上升阈值为标称输出电压的93.5%。

当ADP7105有足够的输入电压来开启内部PG晶体管时，此开漏输出保持低电平。PG晶体管通过一个上拉电阻端接至VOUT或VIN。

当此电压上升时，电源良好精度为稳压器标称输出电压的93.5%；当此电压下降时，跳变点为标称输出电压的90.8%。如果V<sub>OUT</sub>降至标称输出电压的90.8%以下，则表明稳压器输入电压关断或受到干扰，从而触发电源不良信号。

当V<sub>OUT</sub>降至90.8%以下时，正常关断将导致电源良好信号变为低电平。

图68和图69显示了整个温度范围内的典型电源良好上升和下降阈值。

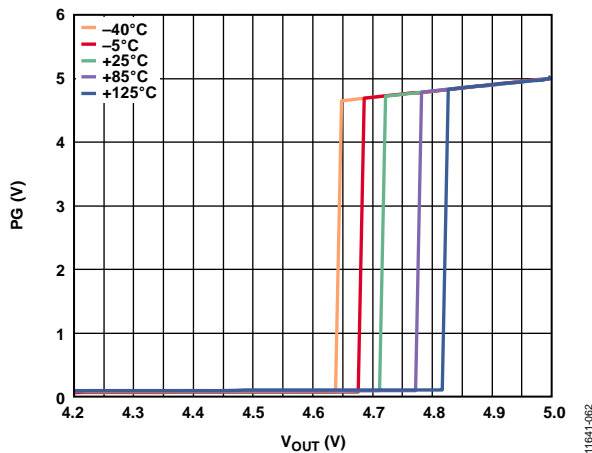


图68. 典型电源良好阈值与输出电压和温度的关系(V<sub>OUT</sub>上升)

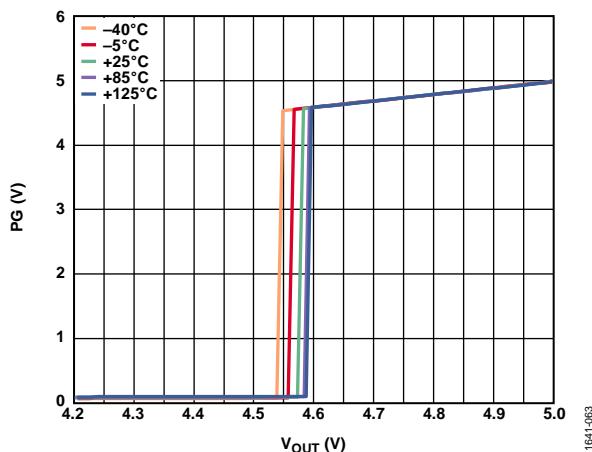


图69. 典型电源良好阈值与输出电压和温度的关系(V<sub>OUT</sub>下降)

## ADP7105可调型号的降噪特性

固定输出ADP7105的超低输出噪声特性是通过如下方法实现的：LDO误差放大器保持单位增益，并设置基准电压等于输出电压。这种架构不适用于可调输出电压LDO稳压器。可调输出ADP7105采用更为传统的架构，其中基准电压为固定值，误差放大器增益与输出电压成函数关系。传统LDO架构的缺点是输出电压噪声与输出电压成比例。

可以对可调LDO电路稍加修改，以将输出电压噪声降低到与固定输出ADP7105接近的水平。图70所示的电路在输出电压设置电阻分压器上增加了2个元件：C<sub>NR</sub>和R<sub>NR</sub>，它们与R<sub>FB1</sub>并联，用以降低误差放大器的交流增益。选择R<sub>NR</sub>等于R<sub>FB2</sub>，从而将误差放大器的交流增益限制在约6 dB。实际增益为R<sub>NR</sub>和R<sub>FB1</sub>的并联组合除以R<sub>FB2</sub>，这可以确保误差放大器始终以大于1的增益工作。

选择的C<sub>NR</sub>应使得在频率为50 Hz至100 Hz时，C<sub>NR</sub>的电抗等于R<sub>FB1</sub> - R<sub>NR</sub>。此电容值设置的频率将使得误差放大器的交流增益比直流增益低3 dB。

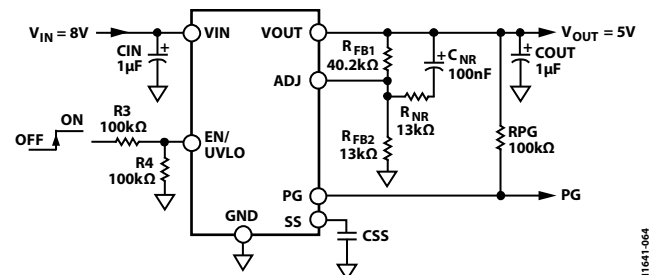


图70. 更改可调输出LDO稳压器以降低噪声

可调LDO稳压器的噪声可通过下式计算，计算时假定固定输出LDO的噪声约为15 μV：

$$15\mu\text{V} \times \sqrt{1 + \left( \frac{1}{1/13\text{k}\Omega + 1/40.2\text{k}\Omega} \right) / 13\text{k}\Omega}$$

基于图70所示的元件值，ADP7105具有下列特性：

- 直流增益：4.09 (12.2 dB)
- 3 dB滚降频率：59 Hz
- 高频交流增益：1.76 (4.89 dB)
- 降噪系数：1.33 (2.59 dB)
- 无降噪功能的ADP7105可调LDO的RMS噪声：27.8
- 有降噪功能的ADP7105可调LDO的RMS噪声(假定固定电压选项为15)：19.95

## 限流和热过载保护

ADP7105内置限流和热过载保护电路，可防止功耗过大导致受损。当输出负载达到775 mA(典型值)时，限流电路就会起作用。当输出负载超过775 mA时，输出电压会被降低，以保持恒定的电流限制。随着输出电压下降，电流折返至大约50 mA，以最大程度降低LDO稳压器内部的发热量。

热过载保护电路将结温限制在150 °C(典型值)以下。在极端条件下(即高环境温度和/或高功耗)，当结温开始升至150 °C以上时，输出就会关闭，从而将输出电流降至0。当结温降至135 °C以下时，输出又会开启，输出电流恢复为正常工作值。

考虑V<sub>OUT</sub>至地发生负载短路的情况。首先，ADP7105的限流功能起作用，因此，仅有775 mA电流传导至短路电路。如果结的自发热量足够大，使其温度升至150 °C以上，热关断功能就会激活，输出关闭，输出电流降至0。当结温冷却下来并降至135以下时，输出开启，将775 mA电流传导至短路路径中，再次导致结温升至150 °C以上。结温在135 °C至150 °C范围内的热振荡导致电流在775 mA和0 mA之间振荡；只要输出端存在短路，振荡就会持续下去。

限流和热过载保护旨在保护器件免受偶然过载条件影响。为保证器件稳定工作，必须从外部限制器件的功耗，使结温不会超过125 °C。

## 散热考虑

在输入至输出电压差很小的应用中，ADP7105不会产生很多热量。然而，在环境温度很高和/或输入电压很大的应用中，封装发出的热量可能非常大，导致芯片结温超过最高结温125 °C。

当结温超过150 °C时，稳压器进入热关断模式。只有当结温降至135 °C以下时，它才会恢复，以防永久性受损。因此，为了保证器件在所有条件下具有可靠性能，必须对具体应用进行热分析。芯片的结温为环境温度与功耗所引起的封装温升之和，如公式2所示。

为保证器件可靠工作，ADP7105的结温不得超过125 °C。为确保结温低于此最高结温，用户需要注意会导致结温变化

的参数。这些参数包括环境温度、功率器件的功耗、结与周围空气之间的热阻( $\theta_{JA}$ )。 $\theta_{JA}$ 值取决于所用的封装填充物和将封装GND引脚焊接到PCB所用的覆铜数量。

表6给出了各种PCB覆铜尺寸时8引脚SOIC和8引脚LFCSP封装的典型 $\theta_{JA}$ 值。表7给出了8引脚SOIC和8引脚LFCSP封装的典型 $\Psi_{JB}$ 值(含PCB面积)。

表6. 典型 $\theta_{JA}$ 值

覆铜面积(mm <sup>2</sup> )	$\theta_{JA}$ (°C/W)	
	LFCSP	SOIC
25 <sup>1</sup>	165.1	167.8
100	125.8	111
500	68.1	65.9
1000	56.4	56.1
6400	42.1	45.8

<sup>1</sup> 器件焊接在最小尺寸引脚走线上。

表7. 典型 $\Psi_{JB}$ 值(含PCB面积)

模型	$\Psi_{JB}$ (°C/W)
8引脚 LFCSP <sup>1</sup>	15.1
8引脚 SOIC	31.3

<sup>1</sup> 注意，LFCSP封装的 $\Psi_{JB}$ 值包括PCB面积，该PCB面积通过裸露焊盘用作散热器，而表4中的数值依据JEDEC标准。

ADP7105的结温可通过下式计算：

$$T_J = T_A + (P_D \times \theta_{JA}) \quad (2)$$

其中：

$T_A$  是环境温度。

$\theta_{JA}$  为结至环境热阻。

$P_D$  为芯片的功耗，计算公式如下：

$$P_D = [(V_{IN} - V_{OUT}) \times I_{LOAD}] + (V_{IN} \times I_{GND}) \quad (3)$$

其中：

$V_{IN}$  和  $V_{OUT}$  分别为输入和输出电压。

$I_{LOAD}$  为负载电流。

$I_{GND}$  为接地电流。

接地电流引起的功耗相当小，可忽略不计。因此，结温的计算公式可简化为：

$$T_J = T_A + \{[(V_{IN} - V_{OUT}) \times I_{LOAD}] \times \theta_{JA}\} \quad (4)$$

如公式4所示，针对给定的环境温度、输入与输出电压差和连续负载电流，需满足PCB的最小覆铜尺寸要求，以确保结温不升至125 °C以上。图71至图76显示了不同环境温度、功耗和PCB覆铜面积下的结温计算结果。

# ADP7105

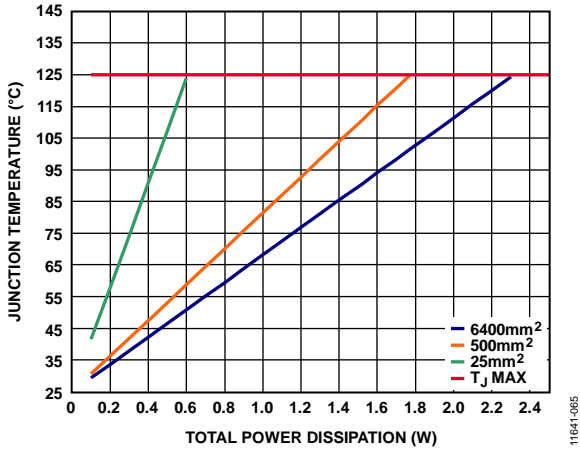


图71. LFCSP, T<sub>A</sub> = 25°C

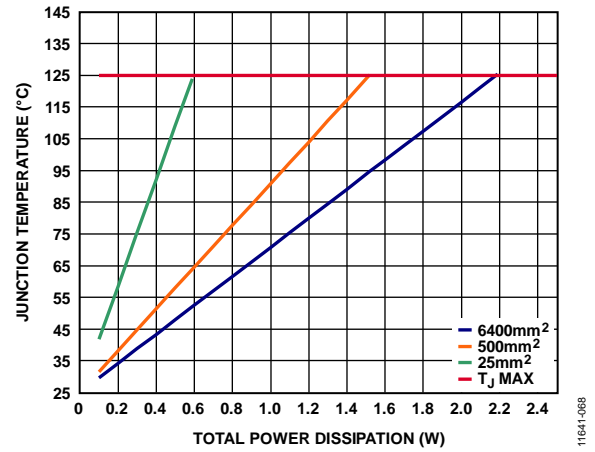


图74. SOIC, T<sub>A</sub> = 25°C

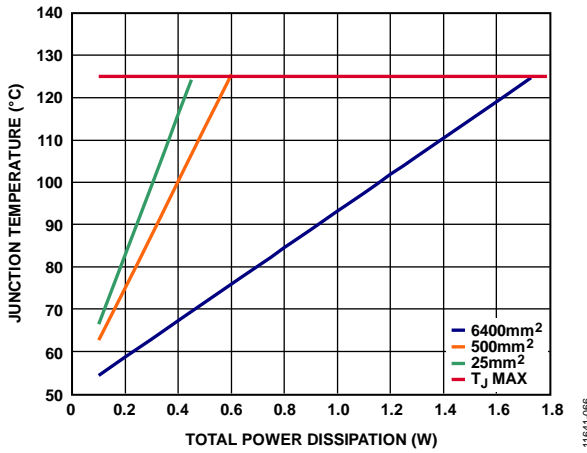


图72. LFCSP, T<sub>A</sub> = 50°C

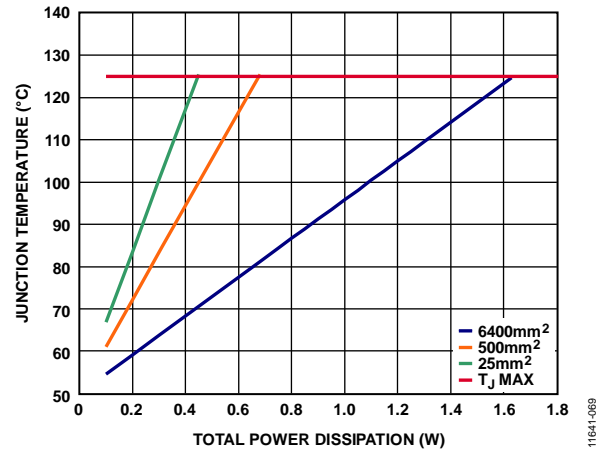


图75. SOIC, T<sub>A</sub> = 50°C

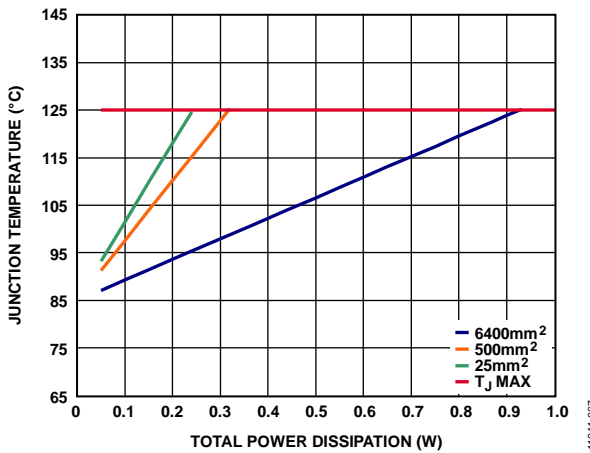


图73. LFCSP, T<sub>A</sub> = 85°C

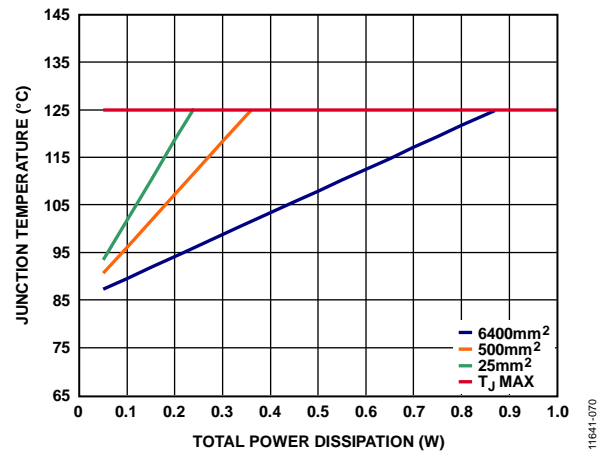


图76. SOIC, T<sub>A</sub> = 85°C

在已知板温的情况下，可以利用热特性参数( $\Psi_{JB}$ )来估算结温上升情况(见图77和图78)。最高结温( $T_J$ )可由板温度( $T_B$ )和功耗( $P_D$ )通过下式计算：

$$T_J = T_B + (P_D \times \Psi_{JB}) \quad (5)$$

8引脚LFCSP封装的 $\Psi_{JB}$ 典型值为15.1°C/W，8引脚SOIC封装则为31.3°C/W(见表7)。

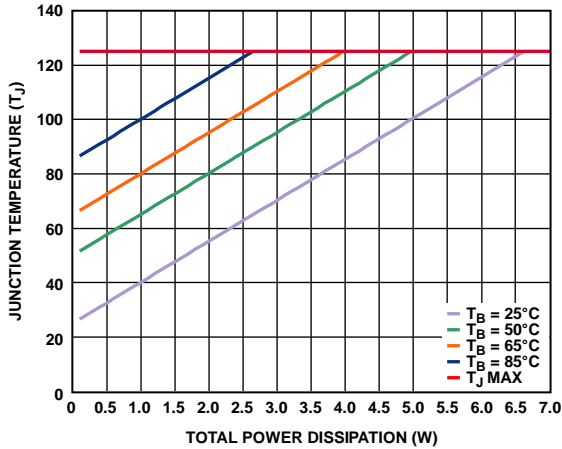


图77. LFCSP封装

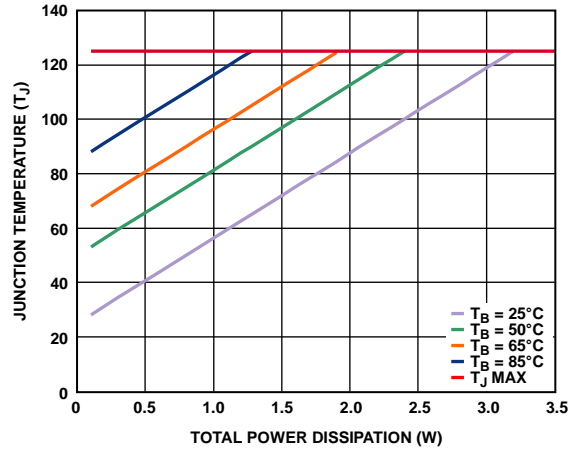


图78. SOIC封装

## 印刷电路板布局考虑

通过增加ADP7105引脚处的覆铜用量，可改善封装的散热性能。但是，如表6所示，这种增加存在效益递减的现象，当覆铜量达到某一数量点后，再继续增加覆铜的用量并不会带来明显的散热效益。

输入电容应尽可能靠近VIN和GND引脚放置。输出电容应尽可能靠近VOUT和GND引脚放置。在板面积受限的情况下，采用0805或0603尺寸的电容和电阻可实现最小尺寸解决方案。

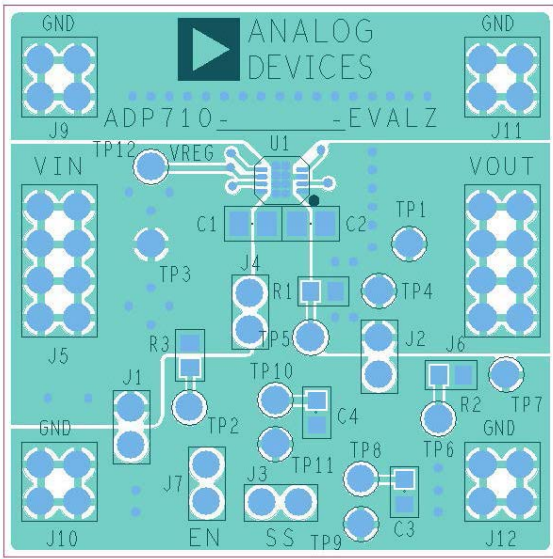


图79. LFCSP PCB布局示例

11641-073

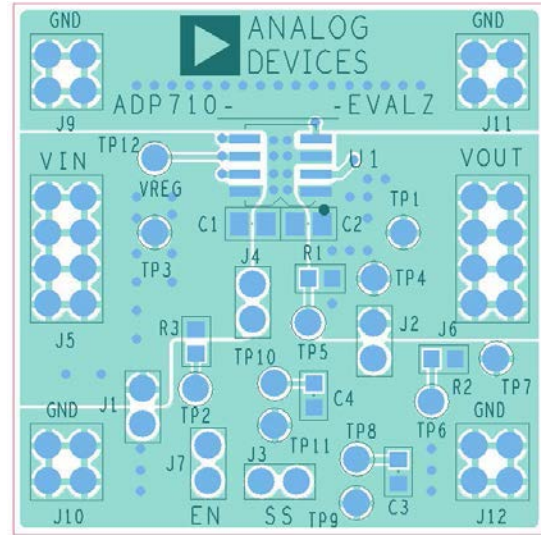
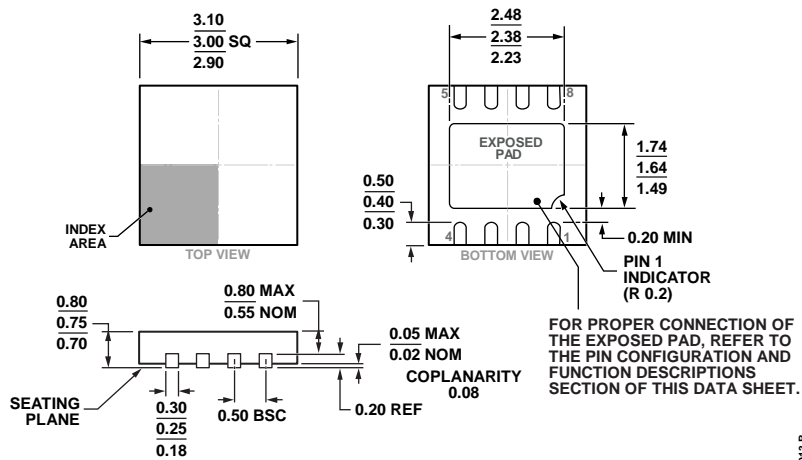


图80. SOIC PCB布局示例

11641-074



外形尺寸



COMPLIANT TO JEDEC STANDARDS MO-229-WEED-4

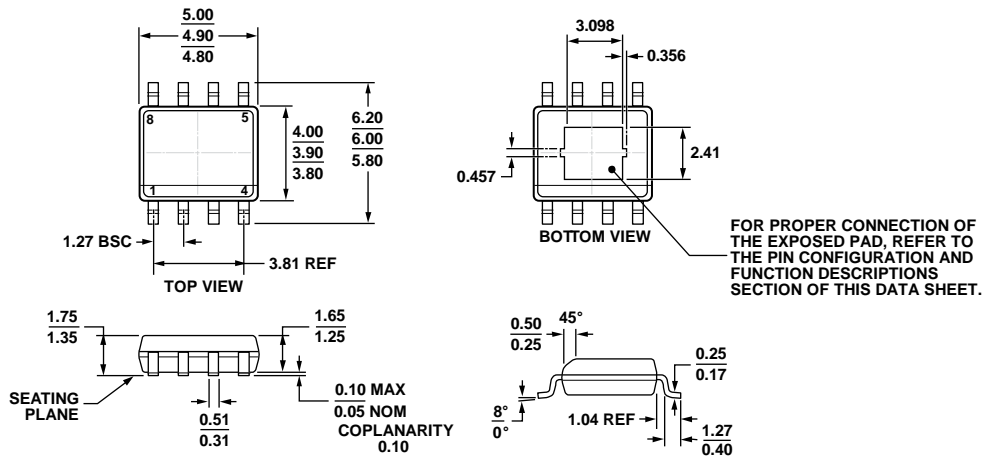
图81. 8引脚引线框芯片级封装[LFCSP\_WD]

3 mm x 3 mm, 超薄体, 双列引脚

(CP-8-5)

图示尺寸单位: mm

02-05-2013-B



COMPLIANT TO JEDEC STANDARDS MS-012-AA

图82. 8引脚标准小型封装, 带裸露焊盘[SOIC\_N\_EP]

窄体(RD-8-2)

图示尺寸单位: mm

06-03-2011-B

# ADP7105

## 订购指南

型号 <sup>1</sup>	温度范围	输出电压(V)	封装描述	封装选项	标识
ADP7105ACPZ-1.8-R7	-40°C至+125°C	1.8	8引脚 LFCSP_WD	CP-8-5	LNS
ADP7105ACPZ-3.3-R7	-40°C至+125°C	3.3	8引脚 LFCSP_WD	CP-8-5	LNT
ADP7105ACPZ-5.0-R7	-40°C至+125°C	5	8引脚 LFCSP_WD	CP-8-5	LNU
ADP7105ACPZ-R2	-40°C至+125°C	可调	8引脚 LFCSP_WD	CP-8-5	LNV
ADP7105ACPZ-R7	-40°C至+125°C	可调	8引脚 LFCSP_WD	CP-8-5	LNV
ADP7105ARDZ-1.8	-40°C至+125°C	1.8	8引脚 SOIC_N_EP	RD-8-2	
ADP7105ARDZ-1.8-R7	-40°C至+125°C	1.8	8引脚 SOIC_N_EP	RD-8-2	
ADP7105ARDZ-3.3	-40°C至+125°C	3.3	8引脚 SOIC_N_EP	RD-8-2	
ADP7105ARDZ-3.3-R7	-40°C至+125°C	3.3	8引脚 SOIC_N_EP	RD-8-2	
ADP7105ARDZ-5.0	-40°C至+125°C	5	8引脚 SOIC_N_EP	RD-8-2	
ADP7105ARDZ-5.0-R7	-40°C至+125°C	5	8引脚 SOIC_N_EP	RD-8-2	
ADP7105ARDZ	-40°C至+125°C	可调	8引脚 SOIC_N_EP	RD-8-2	
ADP7105ARDZ-R7	-40°C至+125°C	可调	8引脚 SOIC_N_EP	RD-8-2	

<sup>1</sup>Z = 符合RoHS标准的器件。

注释

**注释**