

产品特性

- 压控增益范围: 0dB至80dB
- 增益为40dB时, 电源电流为3 mA
- 工作频率范围: 低频(LF)至18 MHz
- 电源电压范围: 3.0 V至5.0 V
- 可调增益范围
- 低噪声: 4.5 nV/√Hz
- 全差分信号路径
- 失调校正(调零)功能
- 带宽可调
- 1.5 V内部基准电压源
- 16引脚LFCSP
- 自动增益控制功能
- 对高动态范围信号具有宽增益范围

应用

- 电感遥测系统前端
- 超声信号接收器
- RF基带信号调理

概述

AD8338是一款可变增益放大器(VGA), 适合要求全差分信号路径、低功耗、低噪声和在LF至18 MHz频段内具有精确增益的应用。如果需要的话, 该器件也可以单端输入工作。

基本增益函数为线性的, 标称增益范围为0 dB至80 dB; 标称增益范围与增益引脚上0.1 V至1.1 V的控制电压相对应。增益范围可以通过直接连接至内部求和结点的INPD和INMD引脚进行上下调节。例如, 如果将两个47 Ω的电阻分别连接在INPD和INMD引脚上, 增益范围设定为20 dB至100 dB, 并且折合到输入端的噪声为1.5 nV√Hz。

AD8338包含额外的电路来实现失调校正和自动增益控制(AGC)功能。直流失调电压通过表现为高通滤波器的失调校正电路来消除。高通滤波器的转折频率由一个外部电阻设置。AGC功能可以改变AD8338的增益来维持恒定的均方根输出电压。用户可以通过电压控制目标输出均方根电压。而加在DETO引脚的接地电容则控制AGC电路的响应时间。

功能框图

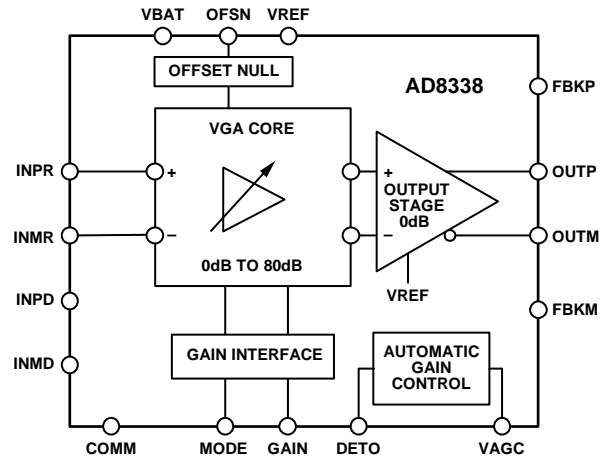


图1.

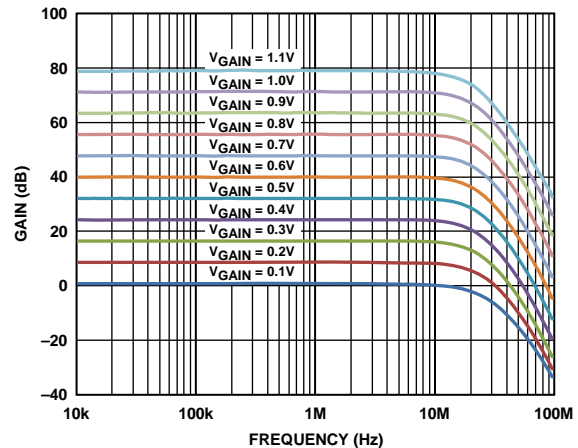


图2. 增益与频率的关系

AD8338还允许用户访问内部求和结点, 籍此提供额外的多功能性。只需几个分立器件, 用户就可以自定义该器件的增益、带宽、输入阻抗及噪声性能, 以满足自身应用的需求。

AD8338采用3.0 V至5.0 V的单电源供电, 能效极高, 仅消耗低至3 mA的静态电流。AD8338采用符合RoHS标准的3 mm x 3 mm、16引脚LFCSP封装, 额定温度范围为-40°C至+85°C工业温度范围。

Rev. 0

Document Feedback

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 ©2013 Analog Devices, Inc. All rights reserved.
Technical Support www.analog.com

目录

产品特性	1	工作原理	12
应用	1	开始使用AD8338	12
概述	1	失调校正电路	12
功能框图	1	增益功能说明	12
修订历史	2	AGC电路	13
技术规格	3	调整输出共模电压	14
交流规格	3	应用信息	15
绝对最大额定值	4	简单的开关键控(OOK)接收机	15
热阻	4	AD8338与ADC接口	15
ESD警告	4	外形尺寸	16
引脚配置和功能描述	5	订购指南	16
典型工作特性	6		

修订历史

2013年4月—修订版0：初始版

技术规格

交流规格

除非另有说明, $V_{BAT} = 3.0\text{ V}$, $T_A = 25^\circ\text{C}$, $C_L = 2\text{ pF}$ (OUTP和OUTM上), $R_L = \infty$, MODE引脚高电平, $R_{IN} = 2 \times 500\ \Omega$, $V_{GAIN} = 0.6\text{ V}$, 差分工作。

表1.

参数	测试条件/注释	最小值	典型值	最大值	单位
输入接口					
增益范围	使用INPR和INMR输入的标准配置	0		80	dB
增益范围			80		dB
输入电压范围			3		V p-p
输入1 dB压缩	差分输入, $V_{CM} = 1.5\text{ V}$, 增益 = 0.1 V/0 dB $f = 400\text{ kHz}$		2.2		V p-p
	$f = 1\text{ MHz}$		2		V p-p
	$f = 4\text{ MHz}$		1.6		V p-p
	$f = 10\text{ MHz}$		0.75		V p-p
-3 dB带宽			18		MHz
增益精度	使用INPR和INMR输入的标准配置; $0.1\text{ V} < V_{GAIN} < 1.1\text{ V}$	-2	+0.5	+2	dB
输入电阻	使用INPR和INMR输入的标准配置	0.8	1	1.2	k Ω
输入电容			2		pF
输出接口	OUTP和OUTM引脚				
小信号带宽	$V_{GAIN} = 0.6\text{ V}$		18		MHz
峰值压摆率	$V_{GAIN} = 0.6\text{ V}$		50		V/ μs
峰峰值输出摆幅	差分输出		2.8		V p-p
共模电压			1.5		V
折合到输入端电压噪声	使用INPR和INMR输入的标准配置 驱动连接到INPD和INMD的外部 47 Ω 输入电阻		4.5		nV/ $\sqrt{\text{Hz}}$
			1.5		nV/ $\sqrt{\text{Hz}}$
失调电压	RTO, $V_{GAIN} = 0.1\text{ V}$, 失调零点校准开启	-10		+10	mV
	RTO, $V_{GAIN} = 0.6\text{ V}$, 失调零点校准开启	-10		+10	mV
	RTO, $V_{GAIN} = 0.1\text{ V}$, 失调零点校准关闭	-50		+50	mV
	RTO, $V_{GAIN} = 0.6\text{ V}$, 失调零点校准关闭	-200		+200	mV
电源					
VBAT		3.0		5.0	V
I _{VBAT}	最小增益, $V_{GAIN} = 0.1\text{ V}$		6.0	8.0	mA
	中间增益, $V_{GAIN} = 0.6\text{ V}$		3.0	3.8	mA
	最大增益, $V_{GAIN} = 1.1\text{ V}$		4.5	6.0	mA
增益控制					
增益电压		0.1		1.1	V
增益斜率		77	80	83	dB/V
			12.5		mV/dB
VREF精度	VREF = 1.5 V		2		%
DETO输出电流			± 10		μA
AGC控制	MODE = 0 V				
最大目标幅度	目标 = $V_{AGC} - V_{REF} = 1.0\text{ V}$ 的预期 均方根输出值		1.0		V rms

绝对最大额定值

表2.

参数	额定值
VBAT至COMM	-0.3 V至+5.5 V
INPR、INPD、INMD、INMR、MODE、GAIN、FBKM、FBKP、OUTM、OUTP、VAGC、VREF、OFSN	COMM至VBAT
工作温度范围	-40°C至+85°C
存储温度范围	-65°C至+150°C
最高结温	150°C
引脚温度(焊接, 10秒)	300°C

注意，超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值，并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下，推断器件能否正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

热阻

表3. 热阻

封装类型	θ_{JA}	单位
16引脚LFCSP	48.75	°C/W

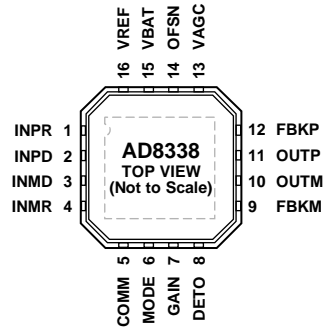
ESD警告



ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

引脚配置和功能描述



NOTES
1. THE EXPOSED PAD SHOULD BE TIED TO A QUIET ANALOG GROUND.

11275-002

图3. 引脚配置

表4. 引脚功能描述

引脚编号	引脚名称	说明
0	EPAD	裸露焊盘。裸露焊盘应与低噪声模拟地相连。
1	INPR	电压输入应用的正500 Ω电阻输入。
2	INPD	电流输入应用的正输入。
3	INMD	电流输入应用的负输入。
4	INMR	电压输入应用的负500 Ω电阻输入。
5	COMM	地。
6	MODE	增益模式。此引脚选择增益控制的正或负增益斜率。当此引脚连接到VBAT时，AD8338的增益随着GAIN引脚电压的提高而成比例提高。当此引脚连接到COMM时，增益随着GAIN引脚电压的提高而降低。
7	GAIN	增益控制输入，12.5 mV/dB或80 dB/V。
8	DETO	检波器输出引脚，±10 μA。若不使用AGC特性，则将此引脚连接到COMM。
9	FBKM	负反馈节点。更多信息参见“调整输出共模电压”部分。
10	OUTM	负输出。
11	OUTP	正输出。
12	FBKP	正反馈节点。更多信息参见“调整输出共模电压”部分。
13	VAGC	自动增益控制电路的电压。此引脚控制AGC电路的目标均方根输出电压。更多信息参见“AGC电路”部分。
14	OFSN	失调零点校准引脚。更多信息参见“失调校正电路”部分。
15	VBAT	正电源电压。
16	VREF	内部1.5 V基准电压源。

典型工作特性

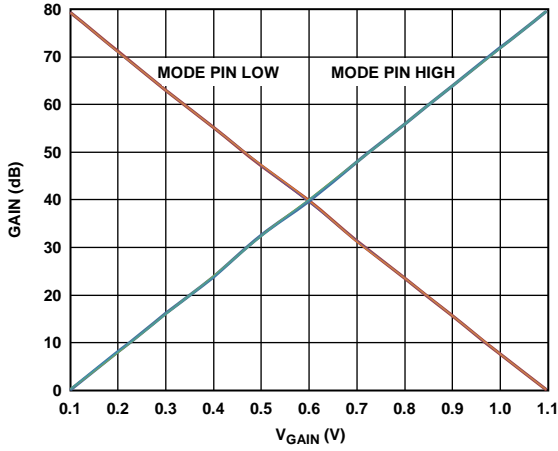


图4. 增益与 V_{GAIN} 的关系

11279-003

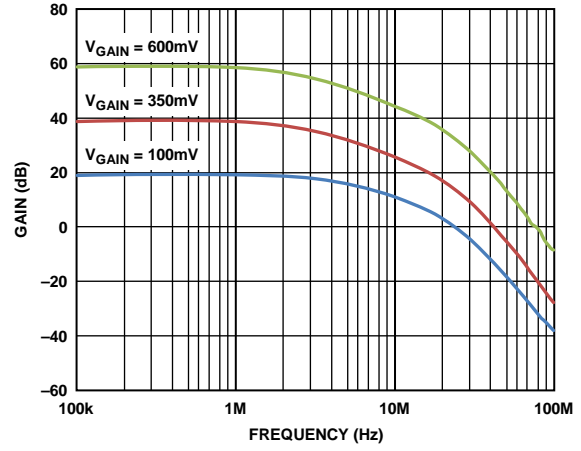


图7. 增益与频率的关系, $R_{IN} = 50 \Omega$

11279-109

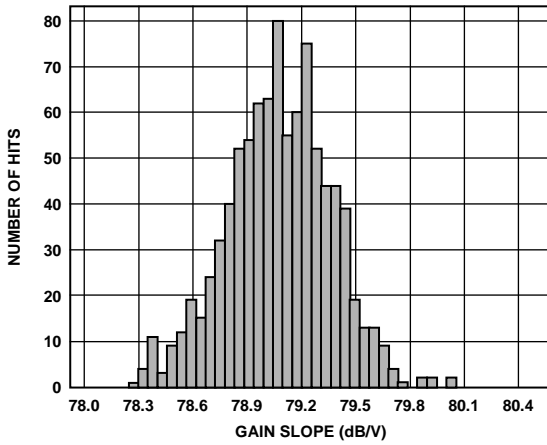


图5. 增益斜率直方图

11279-105

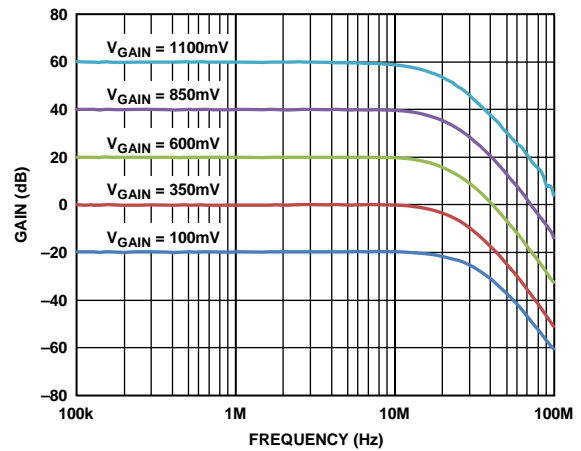


图8. 增益与频率的关系, $R_{IN} = 5 \text{ k}\Omega$

11279-107

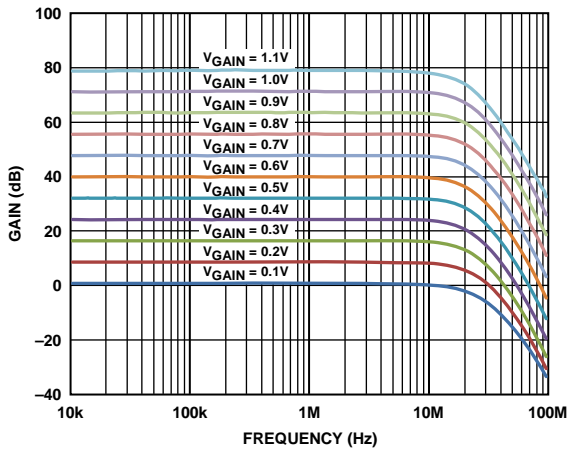


图6. 增益与频率的关系

11279-106

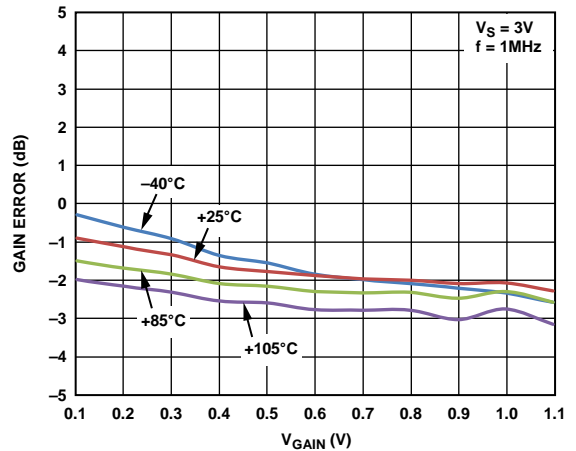


图9. 不同温度下增益误差与 V_{GAIN} 的关系

11279-006

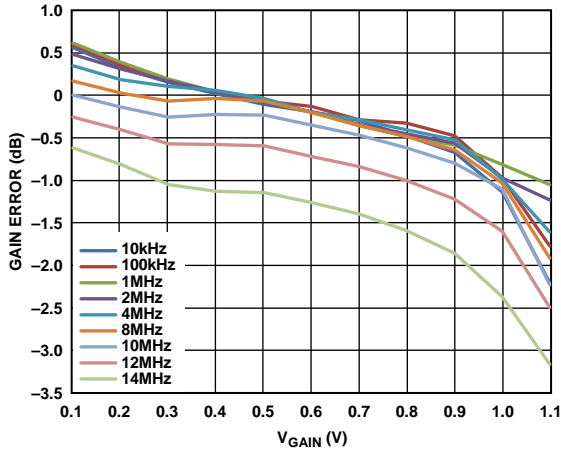


图10. 不同频率下增益误差与V_{GAIN}的关系

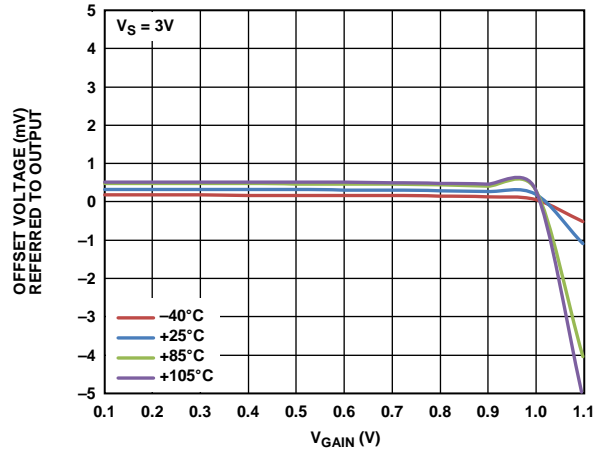


图13. 差分失调电压与V_{GAIN}的关系, 失调零点校准开启

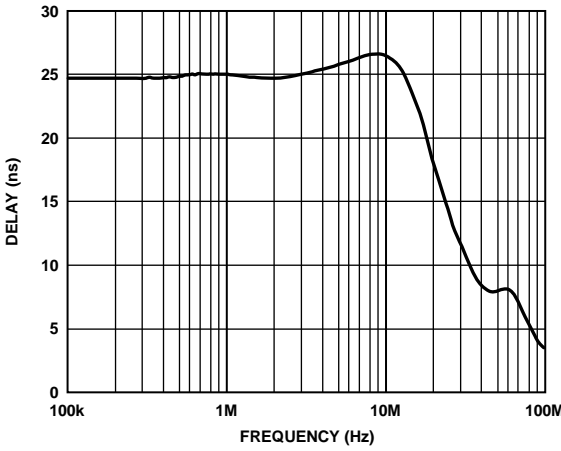


图11. 群延迟与频率的关系

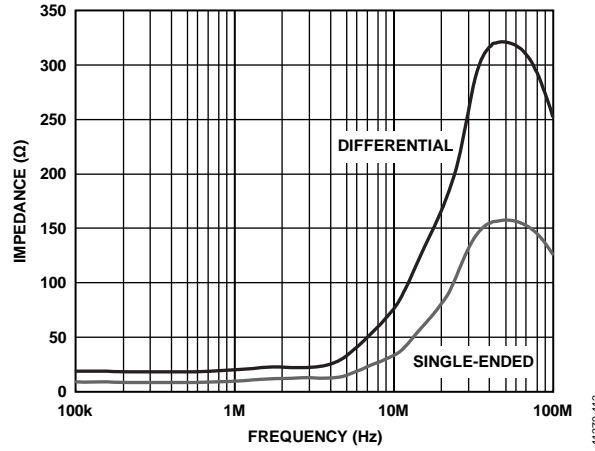


图14. 输出阻抗与频率的关系

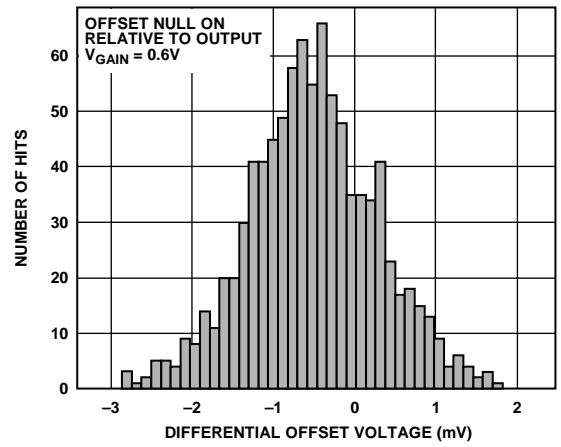


图12. 差分失调电压直方图

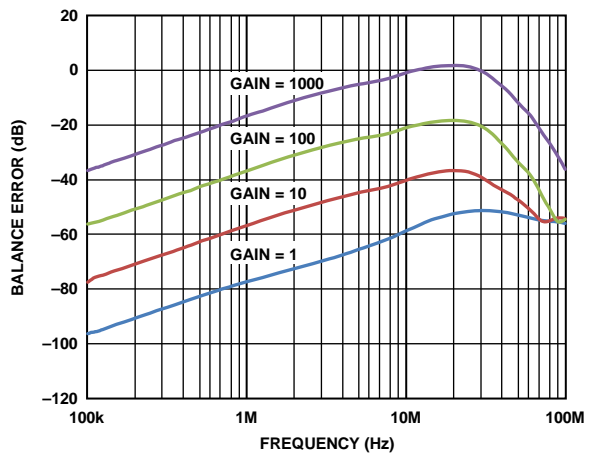


图15. 输出平衡误差与频率的关系

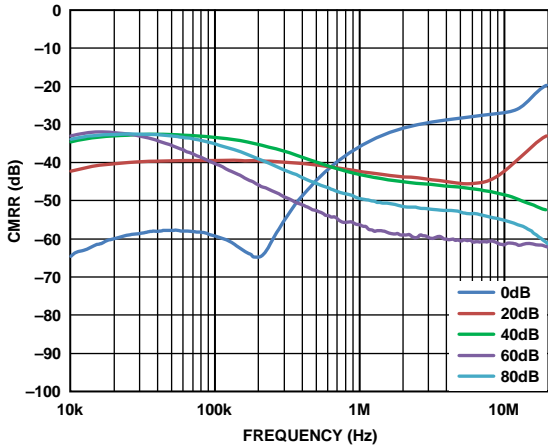


图16. 不同增益下CMRR与频率的关系, 失调零点校准开启, 折合到输入端

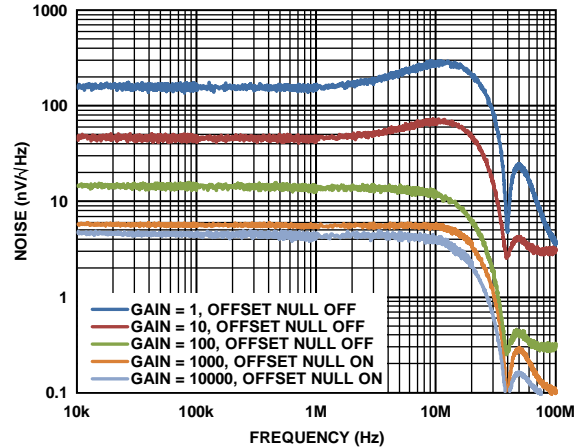


图19. 折合到输入端的噪声与频率的关系, VBAT = 3 V

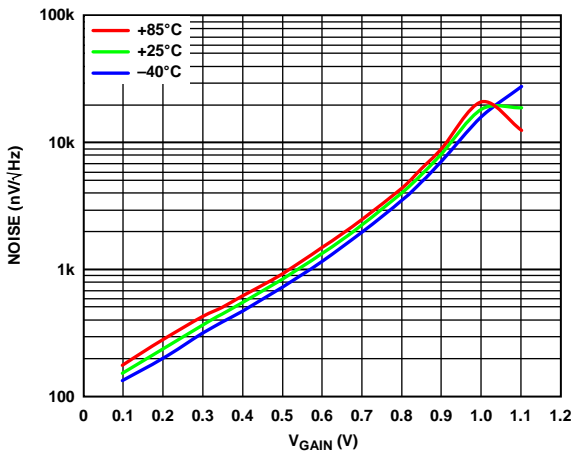


图17. 折合到输出端的噪声与V_GAIN的关系

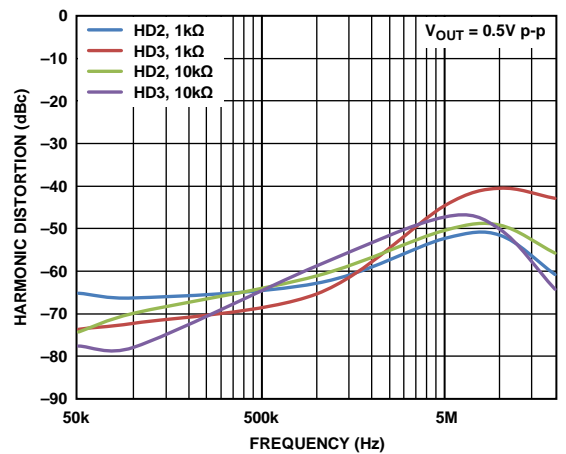


图20. 谐波失真与频率的关系

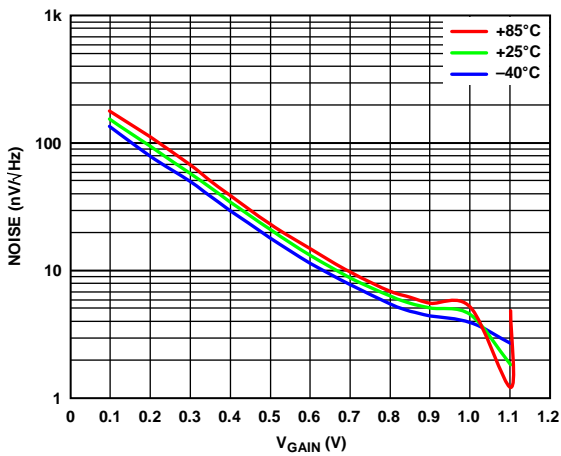


图18. 折合到输入端的噪声与V_GAIN的关系

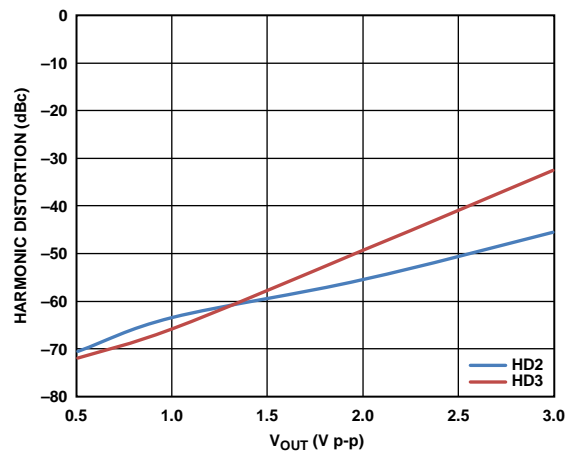


图21. 谐波失真与输出幅度的关系

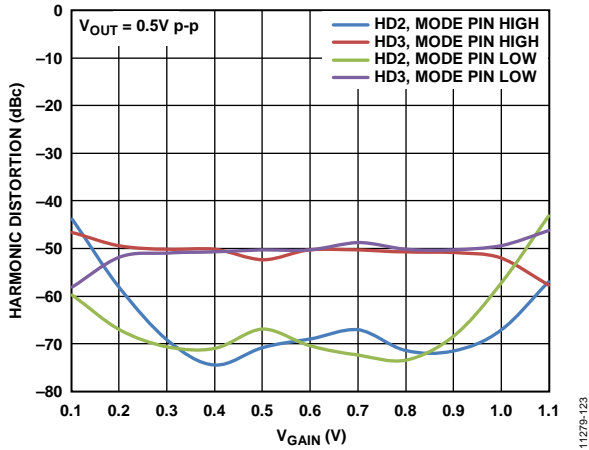


图22. 谐波失真与 V_{GAIN} 的关系

11279-123

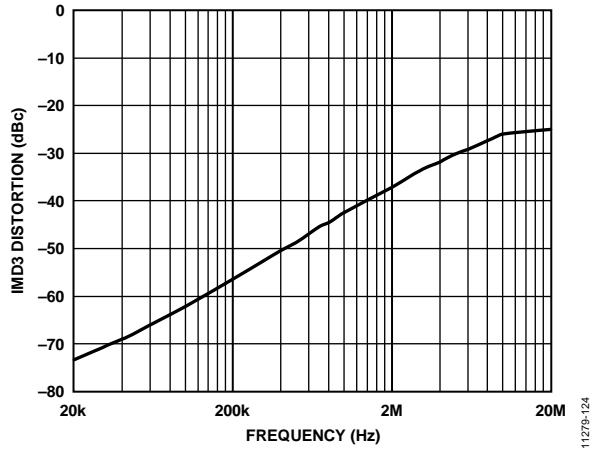


图25. IMD3失真与频率的关系

11279-124

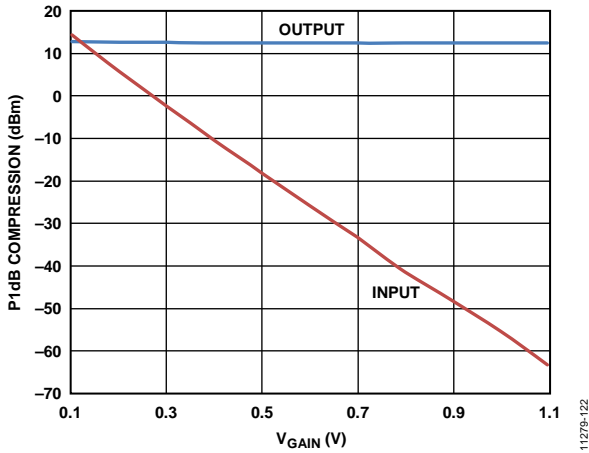


图23. 输入和输出1 dB压缩与 V_{GAIN} 的关系

11279-122

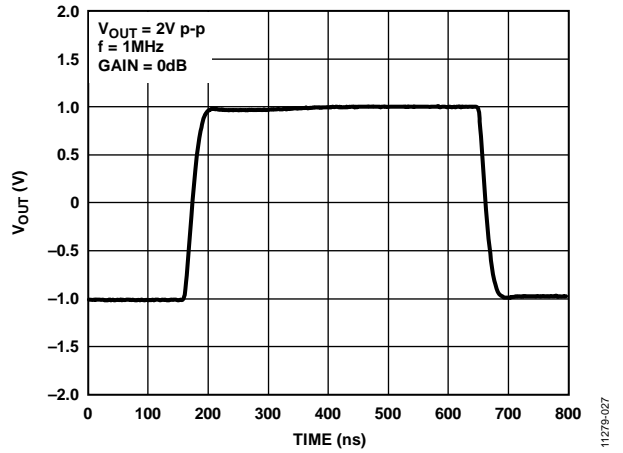


图26. 大信号脉冲响应与时间的关系, $V_{GAIN} = 0 V$

11279-027

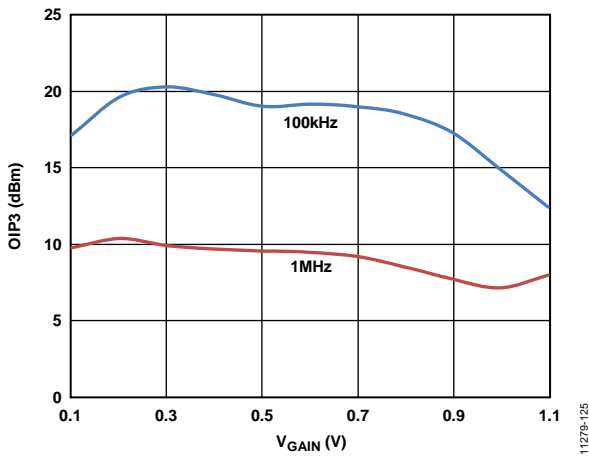


图24. OIP3与 V_{GAIN} 的关系

11279-125

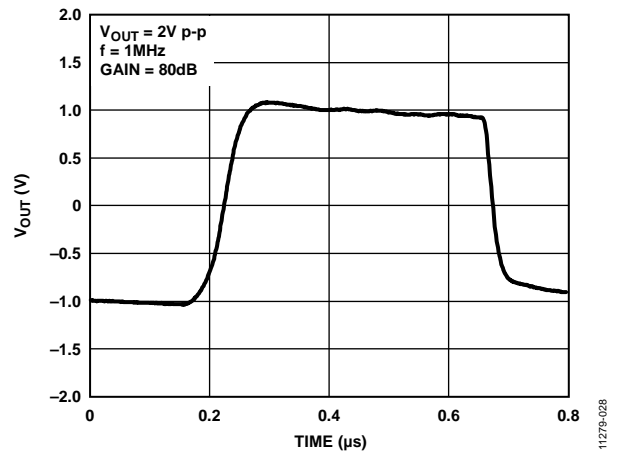


图27. 大信号脉冲响应与时间的关系, $V_{GAIN} = 1.0 V$

11279-028

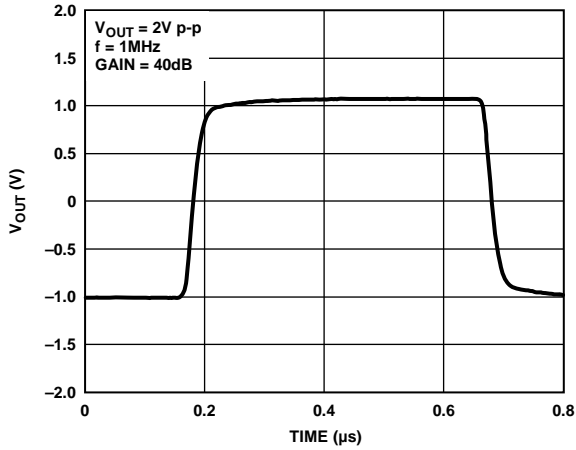


图28. 大信号脉冲响应与时间的关系, $V_{GAIN} = 0.6V$

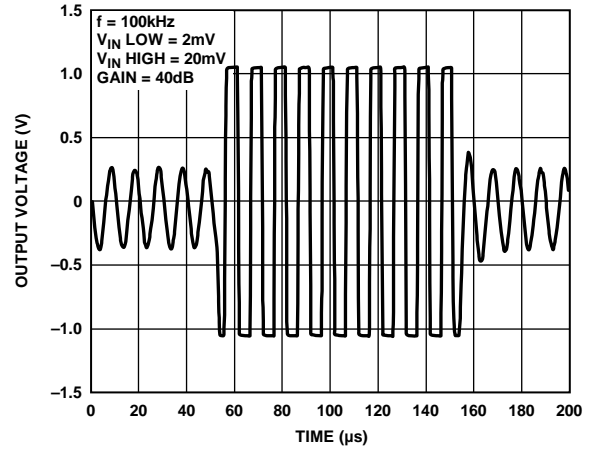


图31. 过驱恢复与时间的关系

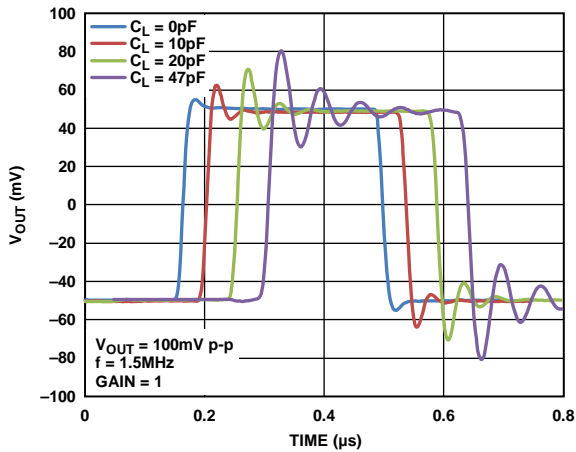


图29. 小信号脉冲响应与时间的关系(不同容性负载)

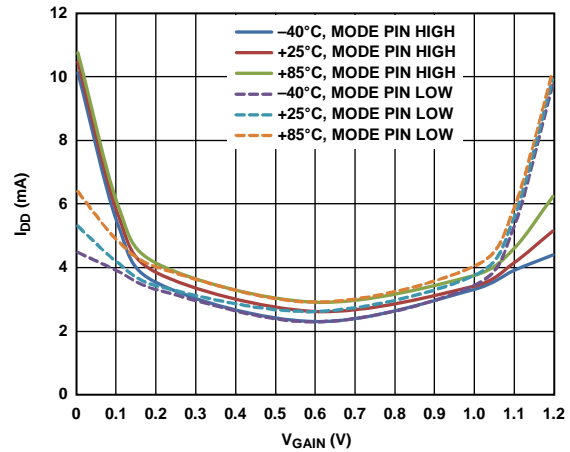


图32. 电源电流与 V_{GAIN} 的关系

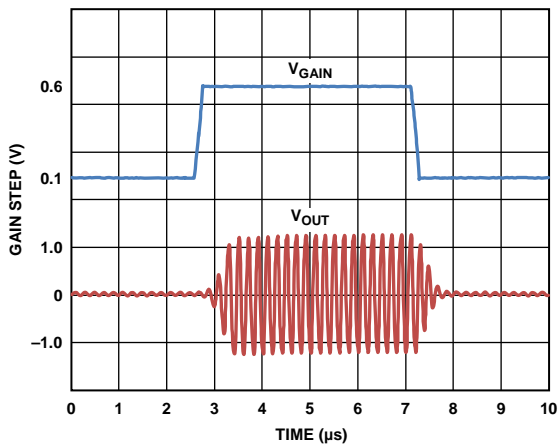


图30. 增益阶跃响应与时间的关系

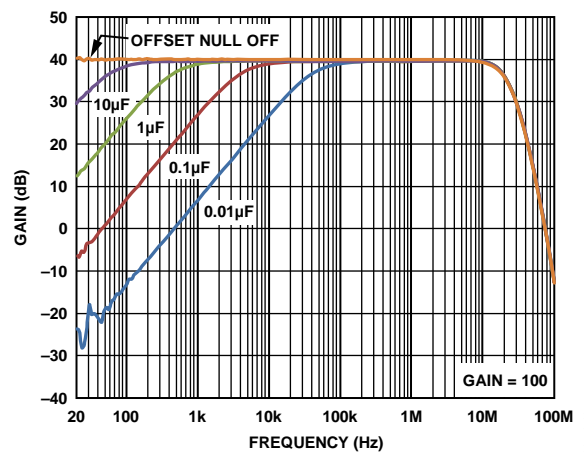


图33. 失调零点校准带宽与失调零点校准电容

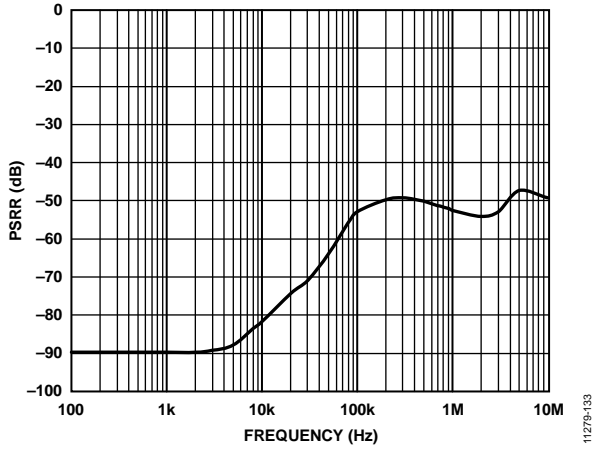


图34. PSRR与频率的关系

11279-133

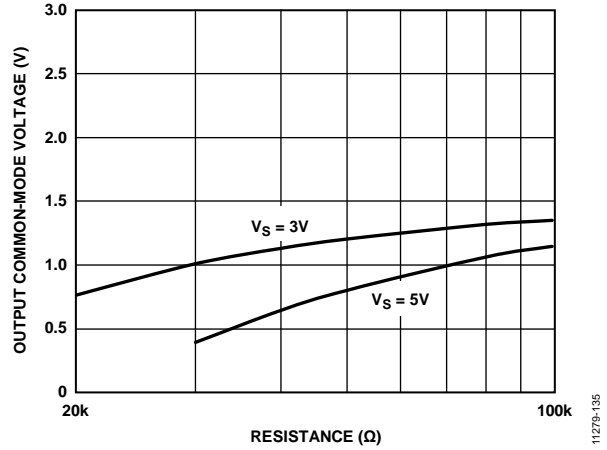


图37. 输出共模电压与 R_{CM} (连接到VBAT)的关系

11279-135

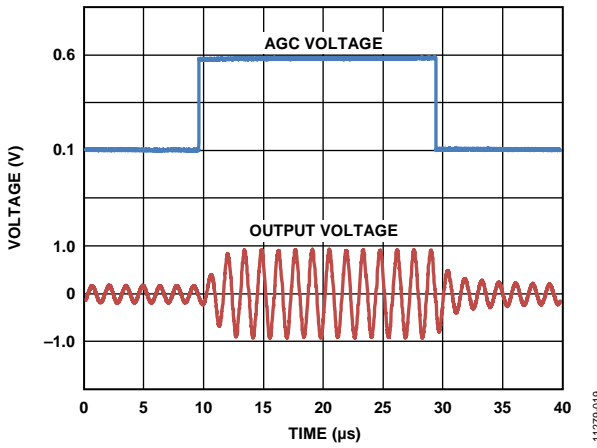


图35. AGC响应与时间的关系(空载)

11279-019

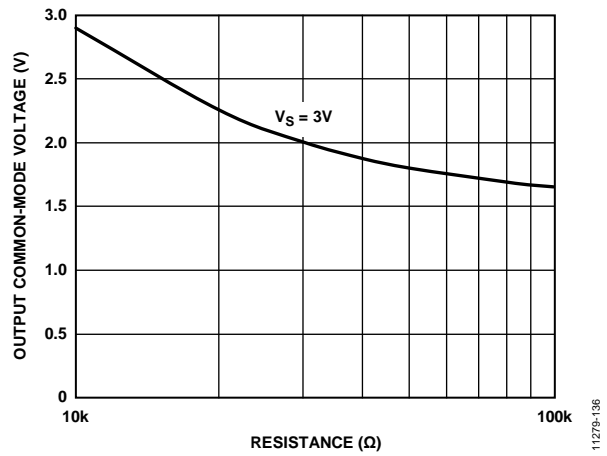


图38. 输出共模电压与 R_{CM} (连接到COMM)的关系

11279-136

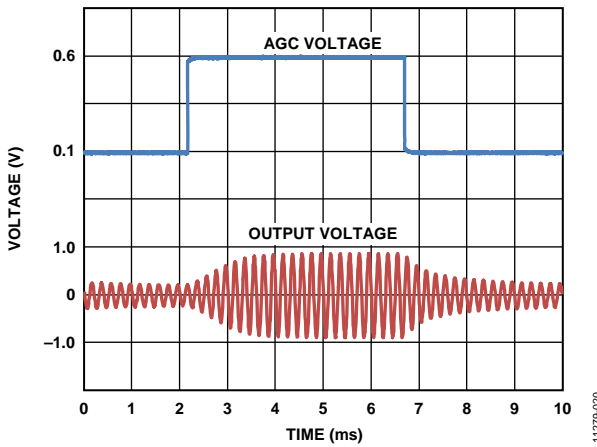


图36. AGC响应与时间的关系($C_L = 0.01 \mu F$)

11279-020

工作原理

开始使用AD8338

AD8338是一款可变增益放大器(VGA)，提供80 dB的可变增益范围。所有增益下的-3 dB带宽均为恒定值18 MHz；在最高增益时，仅使用4.5 mA的电源电流，便可实现180 GHz的增益带宽积。差分输出使得AD8338可以直接驱动ADC输入，从而简化电路板设计，节省空间和功耗。

除了增益、带宽和功耗性能以外，AD8338还有一系列其它特性来增强其灵活性。

- 单电源供电：3.0 V至5.0 V
- 内置失调校正电路可消除直流失调
- 自动增益控制(AGC)电路可控制增益并使输出保持稳定的均方根电平

用户可以接触输入端和输出端的内部节点，便于调整增益范围、输出共模电压和带宽。

标准配置中的INPR和INMR引脚

增益由用户施加于GAIN引脚的电压控制。使用默认内部电阻时，增益调整范围是0 dB至80 dB；GAIN引脚的电压调整范围是0.1 V至1.1 V。将输入电压施加于INPR和INMR引脚(引脚1和引脚4；参见图39)，可使用默认内部电阻。

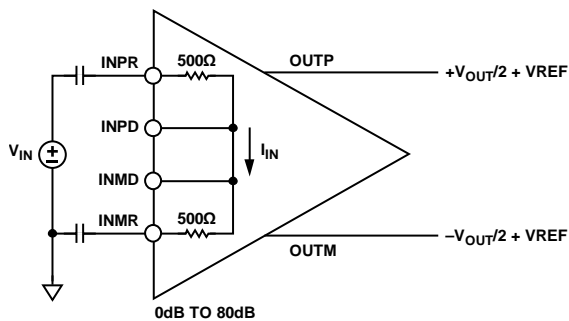


图39. 施加于INPR和INMR引脚的输入电压

在标准配置中，施加于INPR和INMR的差分输入电压被放大，输出电压以差分形式出现在OUTP和OUTM上。输出具有默认共模电压VREF，它等于1.5 V。

GAIN和MODE引脚

AD8338的增益由GAIN和MODE引脚控制。将GAIN引脚的电压从0.1 V调整到1.1 V，增益将从最小值调整到最大值。

MODE引脚控制增益调整的极性。当MODE引脚连接到VBAT时，AD8338的增益随着GAIN引脚电压的提高而成比例提高。当MODE引脚连接到COMM时，增益随着GAIN引脚电压的提高而降低。

失调校正电路

AD8338提供一个失调校正电路来消除任何可能存在的直流失调。将一个0.2 μF电容连接在OFSN引脚与VREF之间，可以让400 Hz以上的频率通过，但是会消除直流失调。对于直流耦合操作，将OFSN引脚直接连到COMM引脚，可以禁用失调校正电路。当器件在不使用失调校正的情况下工作时，应慎重使用较大的增益，因为任何失调都会在输出端表现为较大的误差。

不同于高通滤波器，失调校正电路允许低于转折频率的信号通过，但交越失真很高。如果输入端可能存在一个低于目标频段的频率，为了实现最佳性能，应在VGA前方应用一个滤波器。

对于低频操作，较大的 C_{OFSN} 值会导致不可预测的结果。如果器件的工作频率低于400 Hz，应禁用失调校正电路，并在外部补偿失调。

转折频率可以通过下式近似计算：

$$f_c = \frac{1}{2\pi \times 600 \times C_{OFSN}} \quad (1)$$

增益功能说明

从设计工程师的角度看，AD8338的增益可以模拟为三个级联增益级。第一级可以看作是一个差分输入跨导级，输入电流与施加于输入电阻的差分输入电压成正比，如下式所示：

$$I_{IN} = \frac{INPx - INMx}{R_p + R_N} \quad (2)$$

然后将此电流馈入理论上的第二级，即电流输入电流输出VGA，其增益范围是从-26 dB到+54 dB。该理论输出电流由公式3给出：

$$I_{OUT_VGA} = I_{IN} \times 10^{-26 + 80 \times ((V_{GAIN} - 0.1)/20)} \quad (3)$$

当 $V_{GAIN} = 0.1$ V，输出电流比输入电流低-26 dB；当 $V_{GAIN} = 1.1$ V时，输出电流比输入电流高+54 dB。

第三级(最后一级)可以模拟为一个跨阻级，表示如下：

$$V_{OP} = I_{OUT_VGA} \times R_{FEEDBACK} \quad (4a)$$

$$V_{ON} = -I_{OUT_VGA} \times R_{FEEDBACK} \quad (4b)$$

$$V_{OUT} = V_{OP} - V_{ON} = 2 \times I_{OUT_VGA} \times R_{FEEDBACK} \quad (4c)$$

例如，如果使用500 Ω输入电阻和9.5 kΩ反馈电阻，施加1 V p-p信号， V_{GAIN} 设置为0.1 V，则输出值如下：

$$I_{IN} = 1 / (500 + 500) = 1 \text{ mA} \quad (5a)$$

$$I_{OUT_VGA} = 1 \text{ mA} \times 10^{-26/20} = 50 \text{ } \mu\text{A} \quad (5b)$$

$$V_{OUT} = 2 \times 50 \text{ } \mu\text{A} \times 9.5 \text{ k}\Omega = 0.95 \text{ V p-p} \quad (5c)$$

在额定条件下，公式5的计算得出总增益约为-0.4 dB。压缩公式2到公式4可产生以下的简化增益公式：

$$\text{Gain (dB)} = (V_{GAIN} - 0.1) \times 80 + 20\log(R_{FEEDBACK}/R_{IN}) - 26 \quad (6)$$

其中， $R_{FEEDBACK}$ 和 R_{IN} 是从单路输入到单路输出的电阻值。

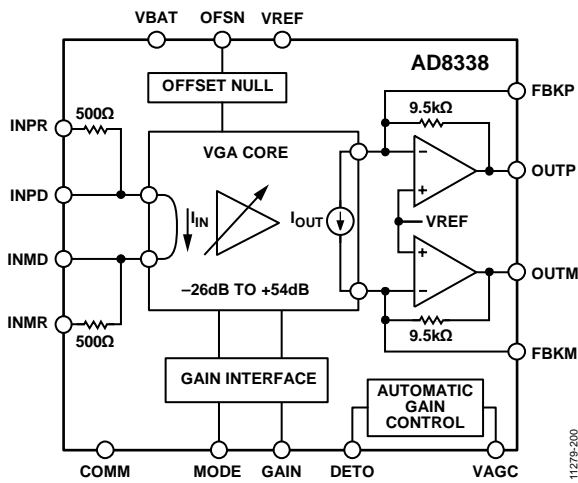


图40. 功能框图

例如，假设设计使用若干附加元件来实现最小20 dB的增益，公式6表明：将一个47 Ω电阻应用于INPD和INMD引脚(覆盖 R_{IN} 值)可设置20 dB到100 dB的增益(见图41)。

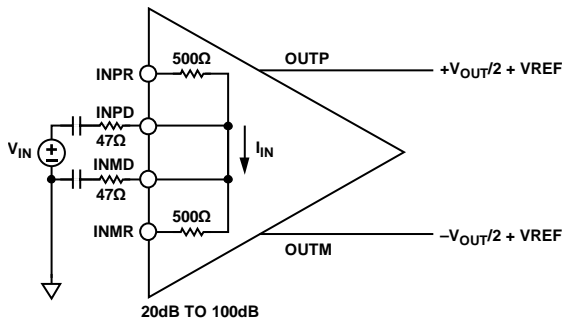


图41. INPD和INMD引脚使用外部电阻

同样，如果用户需要最小-10 dB的增益，则将一个1.5 kΩ电阻应用于INPD和INMD引脚即可设置-10 dB到+70 dB的增益范围。

使用外部电阻的影响

通过外部电阻来改变增益时，必须考虑多方面影响。例如，输入端应用47 Ω电阻时，输入噪声降至大约1.5 nV/√Hz，比使用500 Ω内部电阻时的噪声4.5 nV/√Hz要低。但是，-3 dB带宽从18 MHz降至大约3 MHz。

AGC电路

自动增益控制(AGC)电路将器件的均方根输出与VAGC引脚需要的均方根输出相比较。基于比较结果，DETO引脚或者流出电流，或者流入电流。将DETO和GAIN引脚连在一起，并将MODE引脚接地，便可使用AGC电路来使输出均方根电压保持恒定。

为确保AGC电路反应足够迅速以及时调整增益，同时足够慢以允许信号通过，应将一个电容连接在DETO与地之间。例如，在载波频率为6.795 MHz、比特率为10 kbps的开关键控(OOK)应用中，推荐使用0.01 μF的电容值。该值可确保增益对比特能量做出反应，但不对载波信号做出反应。

要设置目标均方根输出电压，请将一个电压施加于VAGC。当VAGC设为1.5 V时，目标输出电压最低；施加的电压偏离1.5 V基准电压时，目标输出电压提高。为使VAGC引脚逐渐变大的电压能够提高均方根输出电压，应使用公式7。

$$V_{ORMS} = 1.7 \times VAGC - 2.264 \quad (7)$$

为使VAGC引脚逐渐变小的电压能够提高均方根输出电压，应使用公式8。

$$V_{ORMS} = -1.7 \times VAGC + 2.864 \quad (8)$$

若不使用AGC特性，则将DETO连接到COMM。

AD8338

调整输出共模电压

与任何差分输出一样，AD8338的输出也是一个以共模电压为中心的差分电压。AD8338的标称输出共模电压(V_{OCM})是利用内部基准电压设置为1.5 V(见图42)。

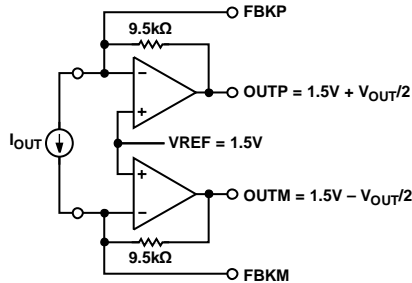


图42. 设为1.5 V(默认设置)的输出共模电压

可以调整AD8338的输出共模电压以直接驱动输入共模要求不同的ADC。为了调整输出共模电压，应在各反馈节点(FBKP和FBKM)与COMM或VBAT之间增加一个电阻。在各反馈节点与VBAT之间增加一个电阻可降低输出共模电压；在各反馈节点与COMM之间增加一个电阻可提高输出共模电压(见图43和图44)。

表5和表6给出了用于降低或提高输出共模电压的电阻值示例。

表5. 用于降低输出共模电压的电阻值 (电阻连接到VBAT)

VBAT (V)	目标 V_{OCM} (V)	电阻值(Ω)	接至
5.0	0.9	55,417	VBAT
3.3	0.9	28,500	VBAT
3.0	0.9	23,750	VBAT

表6. 用于提高输出共模电压的电阻值 (电阻连接到COMM)

VBAT (V)	目标 V_{OCM} (V)	电阻值(Ω)	接至
任何	1.8	47,500	COMM
任何	2.0	28,500	COMM
任何	2.5	14,250	COMM

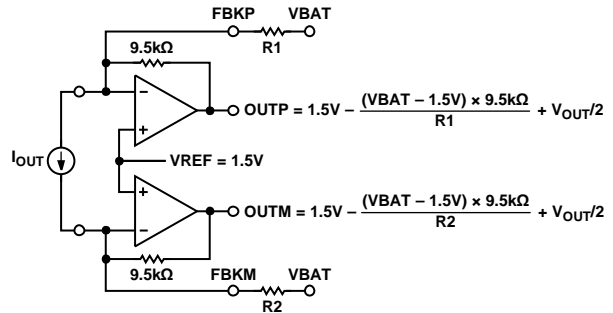


图43. 降低输出共模电压(电阻连接在FBKP和FBKM引脚与VBAT引脚之间)

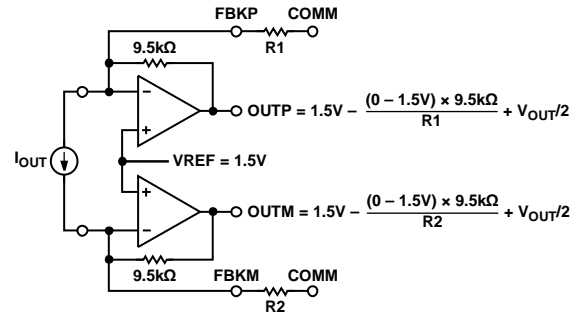


图44. 提高输出共模电压(电阻连接在FBKP和FBKM引脚与COMM引脚之间)

AD8338的所有信号处理均使用内部基准电压。因此，虽然输出共模电压可通过应用外部电阻来改变，但VREF信号无法改变。对于需要直流耦合到ADC的应用，必须使用差分放大器。

应用信息

AD8338性能出色，可在不同增益下提供平坦的响应，具有轨到轨输出信号摆幅、高驱动能力和极高的动态范围，功耗低至12 mW。这些特性使得AD8338非常适合电池供电设备、低频和基带应用以及许多其它应用。

简单的开关键控(OOK)接收机

对于低复杂度、低功耗数据通信，利用开/关状态的调制载波信号构建的简单链路可为设计人员提供一种快速且具性价比的解决方案。这种设计可用于许多应用，包括非干扰机械系统之间的近场通信、低数据速率传感器、RFID 标签等。

图45所示的原理图显示了一个完整的电感调谐开关键控(OOK)前端。晶体针对目标接收频率进行切割，形成一个超窄带滤波器，通常在6.78 MHz ISM频段。

AD8338放大信号(增益由外部控制器设置)并驱动一个全波整流桥。此桥的输出经过低通滤波，进入100 Ω终端电阻。此设计可提供出色的RF抑制，并且还能随后的决策级提供出色的基带信息恢复。

无功滤波器元件(电容C1至C4和电感L1、L2)设置基带恢复性能。设计权衡是利用基带响应来换取RF衰减。

表7给出了两种数据速率下这些元件的典型值。注意，电容C1至C4的值相等，电感L2和L1的值相等。

表7. 无功滤波器元件的典型值

数据速率	C1至C4	L1和L2	载波衰减, f = 6.78 MHz
19,200 bps	12 nF	240 μH	-101 dB
57,600 bps	3.9 nF	82 μH	-73 dB

AD8338与ADC接口

AD8338非常适合驱动高速模数转换器(ADC)，与ADI公司的许多ADC兼容。本例说明AD8338与AD7451的接口。AD7451是一款低功耗3.0 V ADC，价格极具竞争力，同样适合低成本整体解决方案。

图46显示了AD8338与AD7451的基本连接。AD8338提供的共模电压在AD7451的额定范围内。

AD8338可以直接耦合到AD7451以实现最高性能水平的完全DC至18 MHz操作，工作功耗很低(典型值为160 mW)。利用该无缝接口可实现小尺寸、高性能的数据采集系统，这是许多现场仪表的理想选择。VGA之前放置一个滤波器可提供抗混叠功能并限制噪声。

对于调制信息并非在信号幅度中编码的应用，使用AD8338的AGC特性可降低采样信号的误码率。

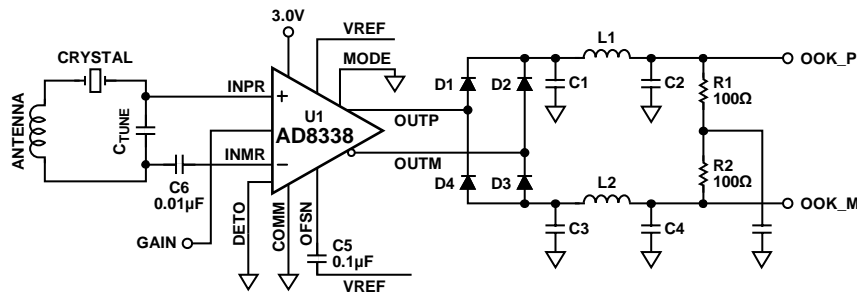


图45. 完整的低功耗OOK接收机

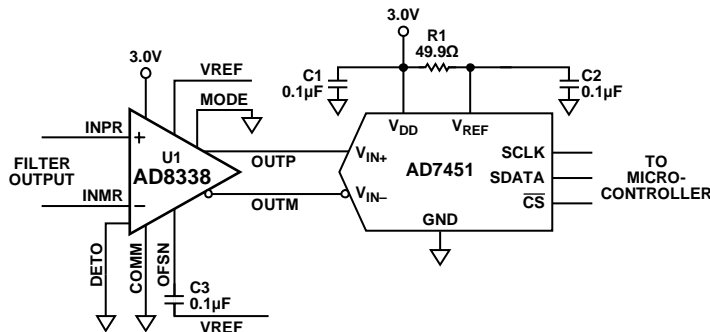
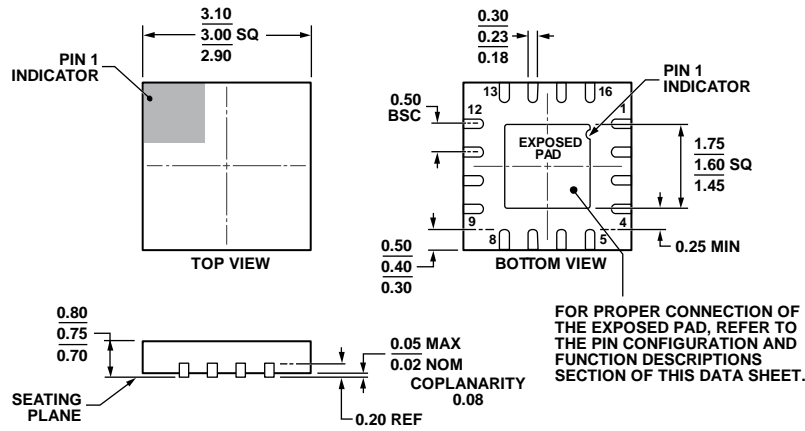


图46. AD7451 ADC的基本连接

外形尺寸



COMPLIANT TO JEDEC STANDARDS MO-220-WEED-6.

图47. 16引脚引线框架芯片级封装[LFCSP_WQ]
3 mm x 3 mm, 超薄四方体
(CP-16-22)
尺寸单位: mm

08-16-2010-E

订购指南

型号 ¹	温度范围	封装描述	封装选项	标识
AD8338ACPZ-R7	-40°C至+85°C	16引脚引线框架芯片级封装[LFCSP_WQ]	CP-16-22	Y4K
AD8338ACPZ-RL	-40°C至+85°C	16引脚引线框架芯片级封装[LFCSP_WQ]	CP-16-22	Y4K

¹ Z = 符合RoHS标准的器件。