

特性

针对所有输入电流优化，响应速度极快

输入大于1 μA 时，整体带宽大于4 MHz

带宽：25 kHz(输入1 nA)，350 kHz(输入10 nA)

100倍输入范围：1 pA至10 mA

法则一致性： ± 0.25 dB(100 pA至100 μA)

对数比或固定截点运算

精确基准电压和基准电流

自适应光电二极管(PD)偏置，低暗电流

可编程对数斜率和截距

VLOG引脚默认对数斜率为10 mV/dB

单电源或双电源供电

应用

高精度光功率测量

宽范围基带对数压缩

针对高速APC环路的多功能检波器

概述

ADL5304是高速对数转换器，在整个200 dB(1 pA至10 mA)测量范围内具有快速响应和低噪声。ADL5304的对数斜率标称值为10 mV/dB(200 mV/十倍)；其他的数值也很容易配置。可在宽范围内通过内部100 nA电流源对对数截距进行编程，或者针对对数比应用在外部分编程。3.162 fA的默认截距使100 nA测量范围的中点定于 $V_{\text{LOG}} = 1.5$ V。

仅需一个5 V单正电源便可在额定的1 pA至3 mA输入范围内工作。双电源供电可将额定输入电流范围扩展至10 mA。

ADL5304支持对数自变量的双电流输入。分子输入 I_{NUM} 流经NPN晶体管的集电极，于低失调JFET放大器附近连入反馈路径。分母电流 I_{DEN} 以同样方式处理，允许对数比值运算。输入求和节点(INUM和IDEN)在1.5 V的恒定默认电压下工作。VSM1至VSM4引脚位于INUM和IDEN输入的侧面以提供守护电压，从而使漏电流降至最低。

自适应光电二极管偏置专为光学测量而提供。监控电流是INUM的1.1倍，在IMON引脚输出，外部电阻 R_{MNTR} 是光电二极管串联电阻(R_s)的10倍，在光电二极管两端施加电压，通过一阶将内部PD结保持在0 V，从而使暗电流降至最低。

VLOG输出被缓冲，并且可通过内部增益设置电阻重新调整。随着 I_{NUM} 从1 pA至10 mA的10倍变化，内部 I_{LOG} 可在-400 μA 至+400 μA 范围内变化。这对应于图1所示默认配置中VLOG引脚上的0.5 V至2.5 V电压变化。

准确的1.5 V(1P5V引脚)和2.0 V(2VLT引脚)基准输出允许使用外部电阻对截点精确进行重新定位。

ADL5304采用32引脚5mm \times 5 mm LFCSP封装，额定工作温度范围为-40°C至+85°C。

简化功能框图

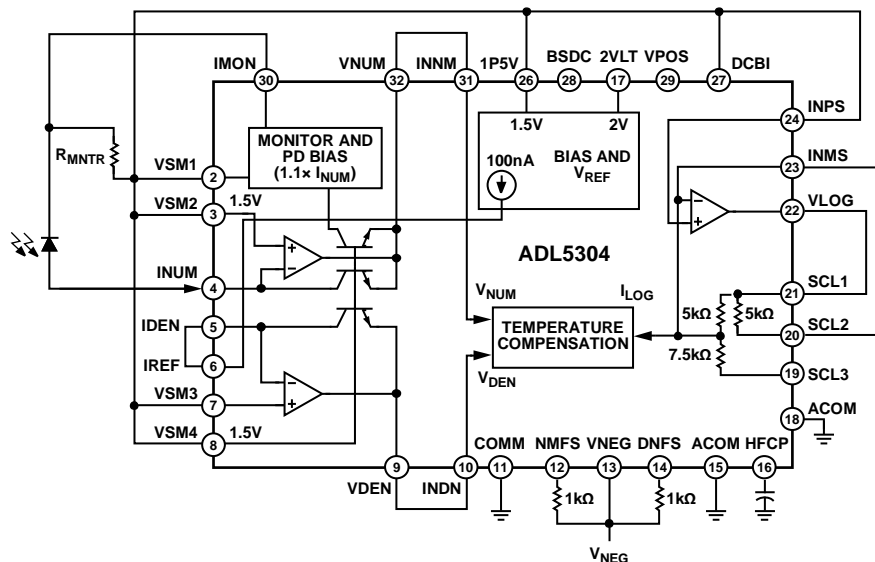


图1.

Rev. 0

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700
Fax: 781.461.3113

www.analog.com

©2011 Analog Devices, Inc. All rights reserved.

ADI中文版数据手册是英文版数据手册的译文，敬请谅解翻译中可能存在的语言组织或翻译错误，ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性，请参考ADI提供的最新英文版数据手册。

目录

特性.....	1	术语.....	16
应用.....	1	工作原理.....	17
概述.....	1	基本概念.....	17
简化功能框图.....	1	光学测量.....	17
修订历史.....	2	电路描述.....	18
技术规格.....	3	应用信息.....	25
绝对最大额定值.....	5	使用ADL5304.....	25
ESD警告.....	5	使用负电源.....	26
引脚配置和功能描述.....	6	评估板原理图和丝印图.....	27
典型工作特性.....	7	外形尺寸.....	29
测试电路.....	13	订购指南.....	29

修订历史

2011年9月—修订版0：初始版

技术规格

除非另有说明, $V_{POS} = 5\text{ V}$, $V_{NEG} = 0\text{ V}$, $T_A = 25^\circ\text{C}$; IDEN = IREF; VSM1至VSM4、1P5V、DCBI和INPS连在一起; SCL1 = VLOG; SCL2 = INMS; SCL3 = 开路; 比例 = 200 mV/10倍; VLOG输出负载 $R_L > 2\text{ k}\Omega$ 。全大写表示引脚名称(例如VLOG), 下标表示信号名称(例如 V_{LOG})。

表1.

参数	测试条件/注释	最小值	典型值	最大值	单位
输入接口	INUM、IDEN、VSMx引脚				
额定电流范围	流向各输入引脚(INUM和IDEN), $-5\text{ V} \leq V_{NEG} \leq -2\text{ V}$ $V_{NEG} = 0\text{ V}$	1 ⁻¹²		10 ⁻³	A
温漂(INUM和IDEN)	$-40^\circ\text{C} < T_A < +85^\circ\text{C}$	1 ⁻¹²	0.01	3 ⁻³	A
输入守护失调电压	$V_{INUM} - V_{SUM}$	-2	±0.6	+2	mV
对数输出	VLOG引脚, 参考ACOM; 输入施加于INUM ¹				
对数斜率, V_y	25°C $-40^\circ\text{C} < T_A < +85^\circ\text{C}$	195	200	205	mV/dec
对数截距, I_z^2	VLOG = 0 V时的外推输入电流	-2	3.162	+3	mV/dec
对数失调	$I_{NUM} = I_{DEN}$ 时 V_{LOG} 与 V_{SUM} 之间的差异 $-40^\circ\text{C} < T_A < +85^\circ\text{C}$	-8		+5	fA
对数法则一致性误差	1 nA至100 µA范围内相对于最佳拟合线的最大偏差	-0.7	±0.2	+0.7	mV
VLOG输出	INPS、INMS、VLOG、SCL1、SCL2、SCL3引脚				
输出缓冲器失调电压		-3	+0.1	+3	mV
输出缓冲器偏置电流	流出INPS引脚		-1.3		µA
增量输入电阻	引脚INPS		12		MΩ
输出范围	R_L 开路	$V_{NEG} + 0.2$		$V_{POS} - 0.2$	V
输出噪声频谱密度 ³	$I_{NUM} > 1\text{ nA}$		<6		µV/√Hz
小信号带宽	$I_{NUM} = 1\text{ nA}$		25		kHz
	$I_{NUM} = 10\text{ nA}$		350		kHz
	$I_{NUM} = 100\text{ nA}$		1.2		MHz
	$I_{NUM} > 1\text{ µA}$		4		MHz
下降沿建立时间 ⁴	$I_{NUM} = 100\text{ nA}$ 至10 nA		10		µs
	$I_{NUM} = 1\text{ µA}$ 至100 nA		2.2		µs
	$I_{NUM} = 10\text{ µA}$ 至1 µA		0.5		µs
	$I_{NUM} > 10\text{ µA}$		<0.5		µs
标称电压摆幅	1 pA至10 mA输入电流范围	0.5		2.5	V
输出阻抗	频率 < 1 MHz		<2		Ω
基准输出	1P5V、2VLT、IREF引脚				
1P5V(参考ACOM)	25°C $-40^\circ\text{C} < T_A < +85^\circ\text{C}$	1.495	1.500	1.505	V
输出电流			30		µV/°C
2VLT(参考ACOM)	25°C $-40^\circ\text{C} < T_A < +85^\circ\text{C}$	-10		+5	mA
输出电流		1.995	2.000	2.005	V
IREF ⁵	仅源电流	0		20	µV/°C
	$-40^\circ\text{C} < T_A < +85^\circ\text{C}$		100		mA
			-70		nA
					pA/°C
光电二极管偏置	IMON引脚; $I_{MON} = 1.1 \times I_{NUM}$				
中量程值	光电二极管电流 = $I_{NUM} = 100\text{ nA}$		110		nA
最大值	$I_{NUM} = 1\text{ mA}$ ($R_S \leq 100\text{ }\Omega$), $R_{MNTR} = 10 \times R_S$ (R_S = 光电二极管串联电阻)	10.5	11	11.5	mA
IMON顺从电压		0	3.0		V

ADL5304

参数	测试条件/注释	最小值	典型值	最大值	单位
电源	VPOS, VNEG				
VPOS		4.5	5.0	5.5	V
静态电流	INUM = IDEN = 10 μ A; VPOS = 5 V, VNEG = 0 V		13.5	16	mA
	4.5 V \leq VPOS \leq 5.5 V	10		17	mA
VNEG ⁶	标称值 0 V(单电源)	0		-5	V
静态电流	INUM = IDEN = 10 μ A; VPOS = 5 V, VNEG = 0 V	-8.5	-7.3		mA
	VNEG = -5 V	-10.5		-6	mA

¹ 对于施加到IDEN的输入，斜率幅度相同，但符号相反。

² $I_z = I_{REF} / 10^{(V_{OFS}/V_V)}$ 。注意， I_z 的误差取决于三个参数： I_{REF} 、 V_{OFS} 和 V_V 。所有这些参数都经过调整。

³ 输出噪声和小信号带宽是输入电流(从INUM输入至VLOG输出)的函数。参见典型工作特性部分。

⁴ 高电平转低电平电流(下降沿)代表最差建立条件。低电平转高电平电流(上升沿)建立比下降沿建立快2倍。建立时间的测量误差为1 dB (10 mV/dB; V_{LOG} 稳定在最终值的10 mV范围内)。

⁵ 施加于IDEN的IREF与1P5V一起决定对数截点电流 I_z ，从而决定截点的精度。

⁶ 使用双电源供电并将VSMx、DCBI和INPS引脚接地时，为使器件正常工作，VNEG必须在-2 V至-5 V范围内。

绝对最大额定值

表2.

参数	额定值
V_{POS}	+6 V
V_{NEG}	-6 V
INUM、IDEN的输入电流 热数据, 2层JEDEC板, 无气流 (裸露焊盘焊接至PCB)	20 mA
θ_{JA}	61.6°C/W
θ_{JC}	1.2°C/W
最大功耗(裸露焊盘焊接至PCB)	0.6 W
最高结温	125°C
工作温度范围	-40°C至+85°C
存储温度范围	-65°C至+150°C
引脚温度(焊接60秒)	300°C

注意, 超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值, 并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下, 推断器件能否正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

ESD警告



ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路, 但在遇到高能量ESD时, 器件可能会损坏。因此, 应当采取适当的ESD防范措施, 以避免器件性能下降或功能丧失。

引脚配置和功能描述

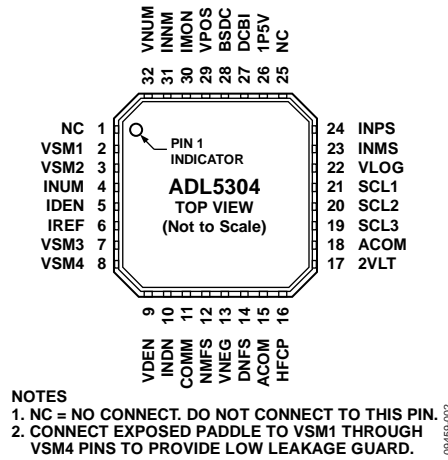


图2. 32引脚LFCSP的引脚配置

表3. 引脚功能描述

引脚编号	引脚名称	描述
1, 25	NC	不连接。请勿连接到这些引脚。
2, 3, 7, 8	VSM1至VSM4	INUM和IDEN输入的守护引脚。针对默认单电源设置，应将这些引脚连接到1P5V、DCBI和INPS引脚；如果要求INUM(光电二极管偏置)处于地电位，则应将这些引脚接地(必须满足以下条件： $-5\text{ V} < \text{VNEG} < -2\text{ V}$)。
4	INUM	分子电流输入。
5	IDEN	分母电流输入。大多数应用中，应将其连接到IREF引脚。
6	IREF	100 nA调整基准电流输出。大多数应用中，应将其连接到IDEN引脚。
9	VDEN	分母对数放大器的电压输出。应将其引脚连接到INDN引脚，并利用一个外部0.1 μF 电容将其去耦至地。
10	INDN	温度补偿电路的分母电压输入。
11	COMM	主接地引脚。
12	NMFS	分子速度偏置(通过标称1 k Ω 电阻接VNEG引脚)。
13	VNEG	负电源。
14	DNFS	分母速度偏置(通过标称1 k Ω 电阻接VNEG引脚)。
15, 18	ACOM	模拟公共地，低噪声参考地。两个引脚都必须接地。
16	HFCE	高频补偿。
17	2VLT	2.0 V基准电压输出。
19	SCL3	7.5 k Ω 调整电阻(见图1)。默认为NC。
20	SCL2	5 k Ω 调整电阻(见图1)。默认连接到INMS引脚。
21	SCL1	5 k Ω 调整电阻(见图1)。默认连接到VLOG引脚。
22	VLOG	主要对数输出。 $I_{\text{NUM}} = I_{\text{DEN}}$ 时，VLOG引脚电压等于施加于INPS引脚的电压。
23	INMS	输出缓冲放大器反相输入。
24	INPS	输出缓冲放大器同相输入。INPS、DCBI和VSM1至VSM4引脚必须连接在一起。
26	1P5V	1.5 V基准电压输出。对于单电源供电，应将其连接到INPS、DCBI和VSM1至VSM4引脚。
27	DCBI	约1.3 mA偏置电流。应将其引脚连接到VSM1至VSM4引脚。参见引脚2、引脚3、引脚7和引脚8描述。
28	BSDC	内部偏置节点。利用4 Ω 电阻和1 μF 电容的串联组合去耦至地。
29	VPOS	正电源。
30	IMON	光电二极管监控输出。 $I_{\text{MON}} = 1.1 \times I_{\text{NUM}}$
31	INNMM	温度补偿电路的分子电压输入。
32	VNMM	分子对数放大器的电压输出。应将其引脚连接到INNMM引脚。若要响应最快，请勿增加外部电容。
EPAD	PAD	裸露焊盘。应将裸露焊盘连接到VSM1至VSM4引脚以确保低漏电流。

典型工作特性

除非另有说明, $V_{POS} = 5\text{ V}$, $V_{NEG} = 0\text{ V}$, $T_A = 25^\circ\text{C}$; $IDEN = I_{REF}$; VSM1至VSM4、1P5V、DCBI和INPS连在一起; SCL1 = VLOG; SCL2 = INMS; SCL3 = 开路; 比例 = 200 mV/10倍; VLOG输出负载 $R_L > 2\text{ k}\Omega$ 。

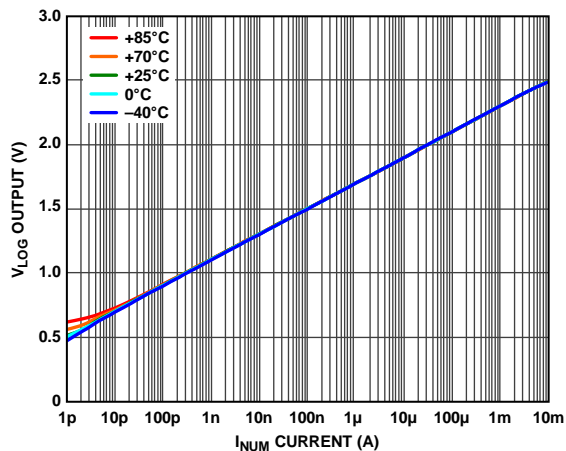


图3. 不同温度下 V_{LOG} 与 I_{NUM} 的关系

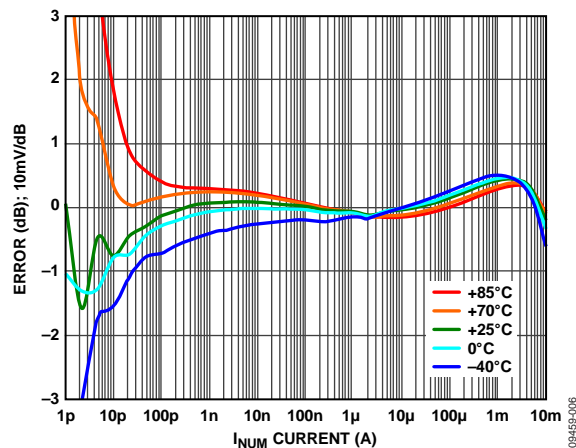


图6. 不同温度下法则一致性误差与 I_{NUM} 的关系(归一化到 25°C)

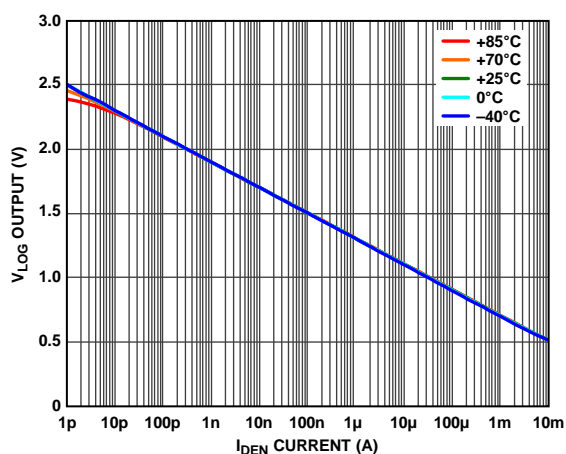


图4. 不同温度下 V_{LOG} 与 I_{DEN} 的关系 ($I_{NUM} = 100\text{ nA}$)

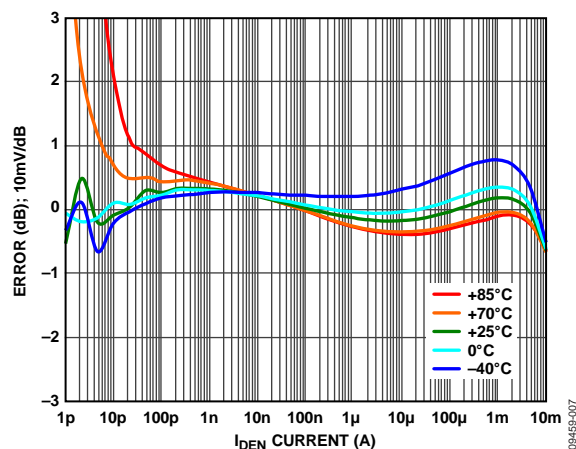


图7. 不同温度下法则一致性误差与 I_{DEN} 的关系 ($I_{NUM} = 100\text{ nA}$, 归一化到 25°C)

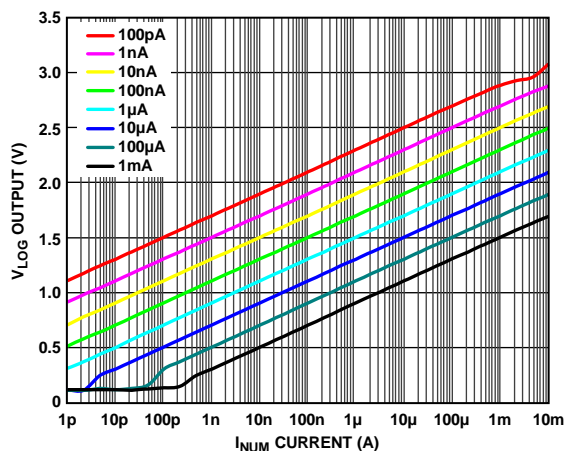


图5. 不同 I_{DEN} 值下 V_{LOG} 与 I_{NUM} 的关系 (从 100 pA 到 1 mA 的10倍步进)

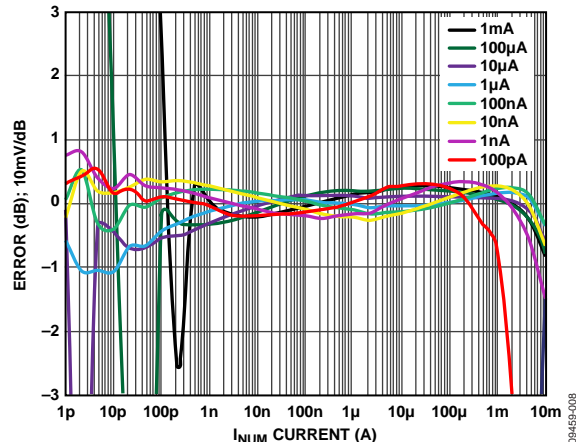


图8. 不同 I_{DEN} 值下法则一致性误差与 I_{NUM} 的关系 (从 100 pA 到 1 mA 的10倍步进)

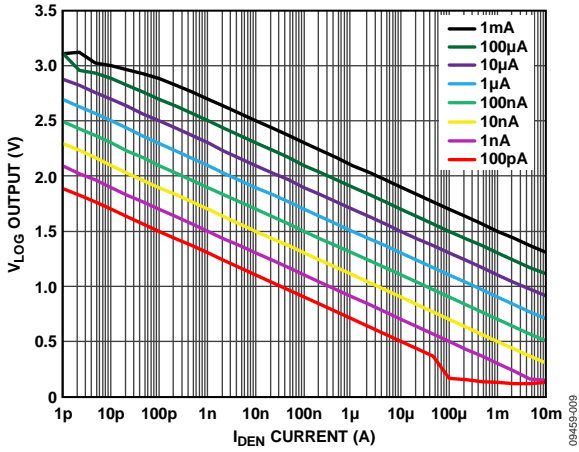


图9. 不同 I_{NUM} 值下 V_{LOG} 与 I_{DEN} 的关系 (从100 pA到1 mA的10倍步进)

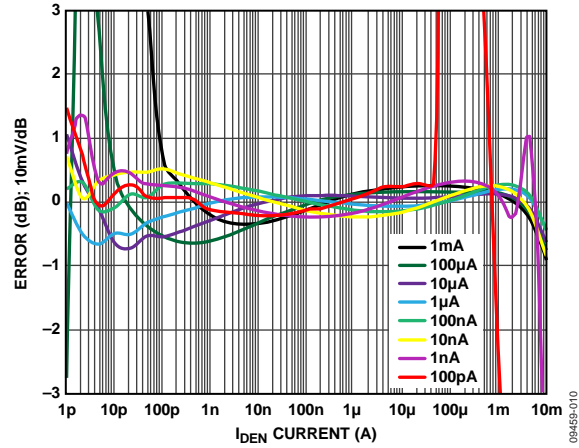


图12. 不同 I_{NUM} 值下法则一致性误差与 I_{DEN} 的关系 (从100 pA到1 mA的10倍步进)

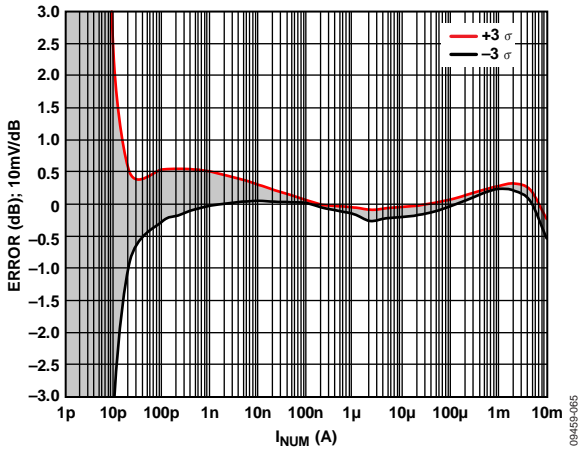


图10. 法则一致性误差分布与 I_{NUM} 的关系(均值任一侧3σ)

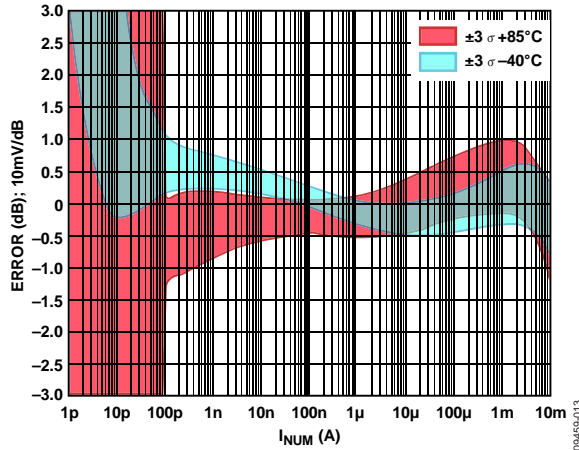


图13. -40°C和+85°C下法则一致性误差分布与 I_{NUM} 的关系 (均值任一侧3σ)

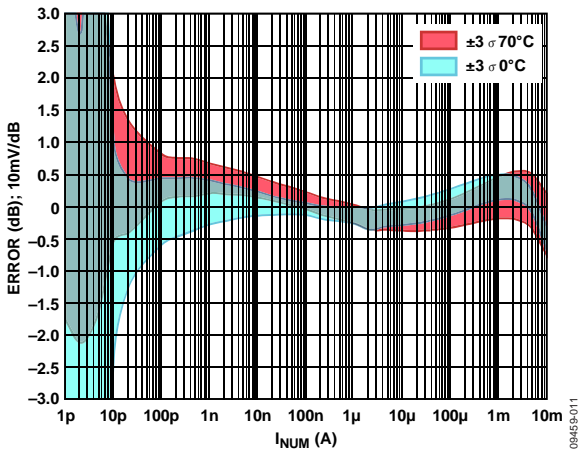


图11. 0°C和70°C下法则一致性误差分布与 I_{NUM} 的关系 (均值任一侧3σ)

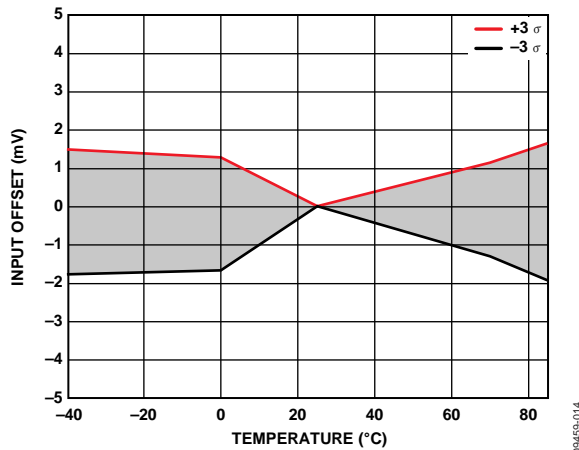


图14. 不同温度下 $(V_{INUM} - V_{SUM})$ 与 I_{NUM} 的关系

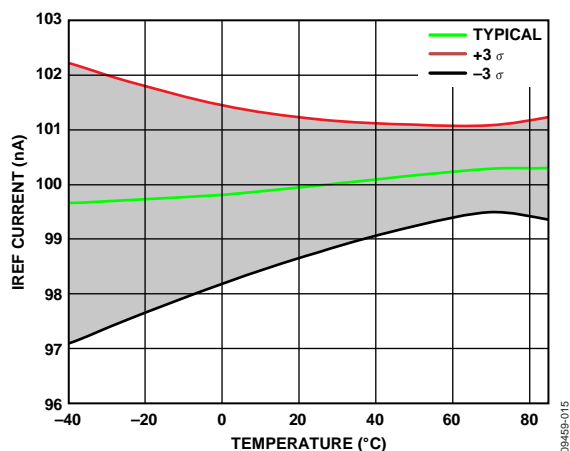


图15. IREF电流与温度的关系

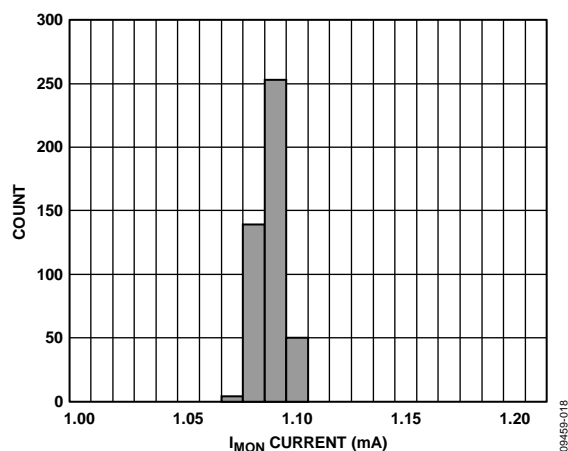


图18. I_{MON}直方图(I_{NUM} = 1 mA)

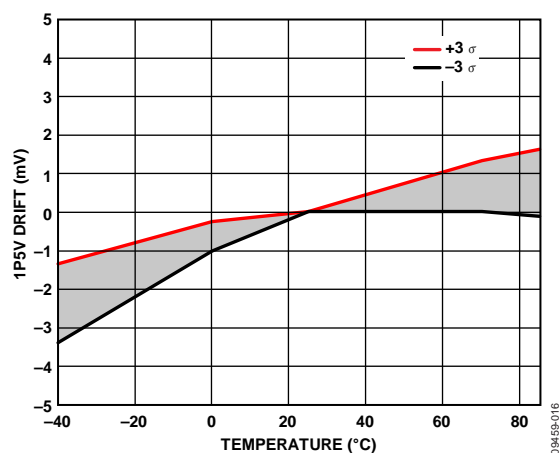


图16. 1P5V漂移与温度的关系

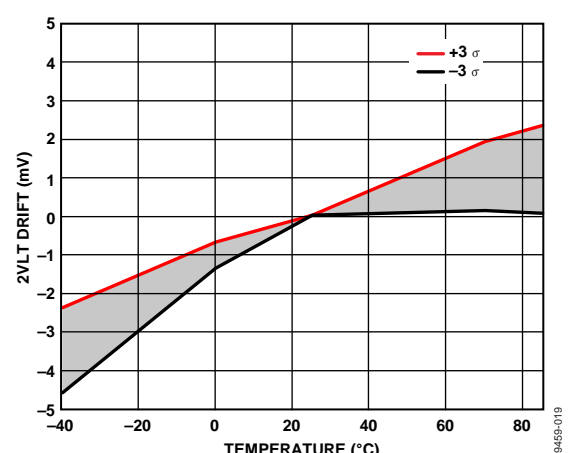


图19. 2VLT漂移与温度的关系

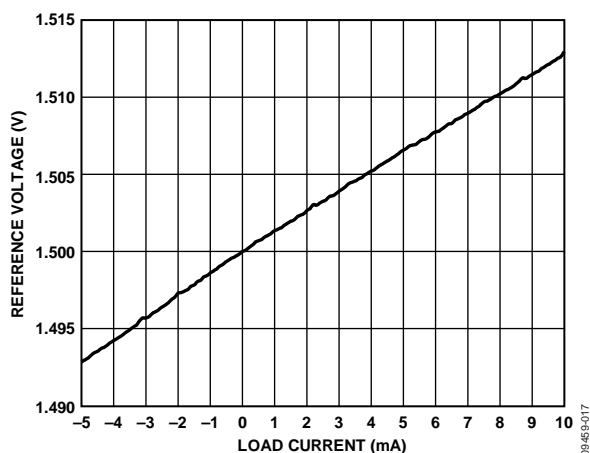


图17. 1P5V与I_{LOAD}的关系(1P5V引脚定义为流入正电流)

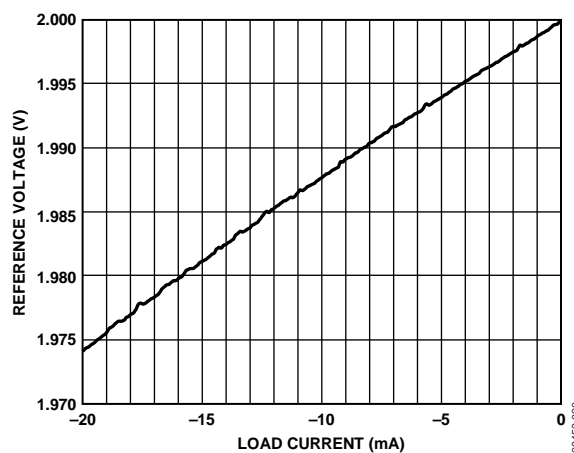


图20. 2VLT与I_{LOAD}的关系(2VLT引脚定义为流入正电流)

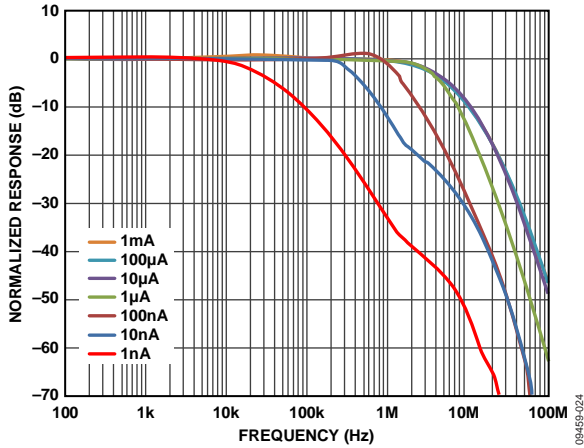


图21. 从 I_{NUM} 到 V_{LOG} 的小信号交流响应
(I_{NUM} 从1 nA到1 mA的10倍步进, $I_{DEN} = 100$ nA)

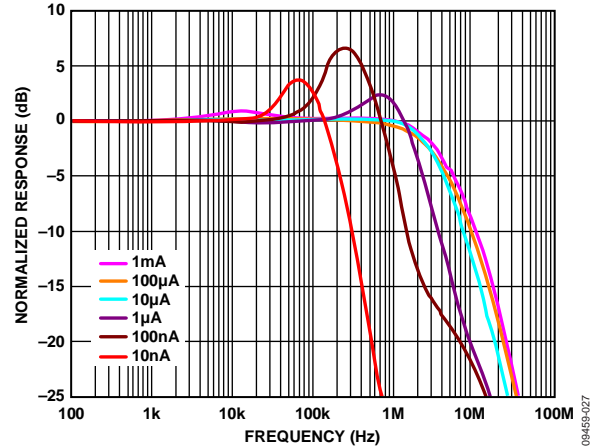


图24. 从 I_{DEN} 到 V_{LOG} 的小信号交流响应
(I_{DEN} 从10 nA到1 mA的10倍步进, $I_{NUM} = 100$ nA)

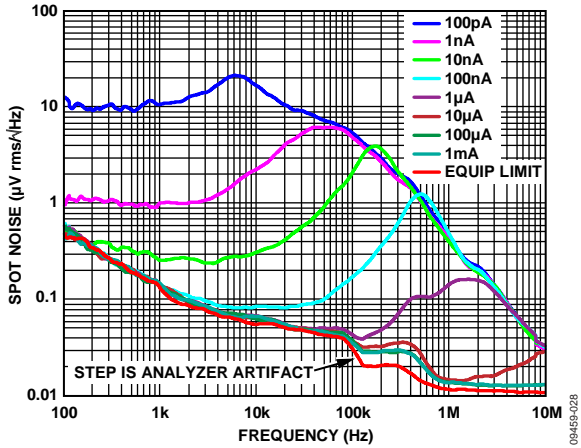


图22. V_{LOG} 散粒噪声频谱密度与频率的关系
(I_{NUM} 从1 nA到1 mA的10倍步进。
低频(NSD平坦)时的噪声受限于用以产生 I_{NUM} 直流电流的电阻,
详细说明参见“噪声与电流”部分。)

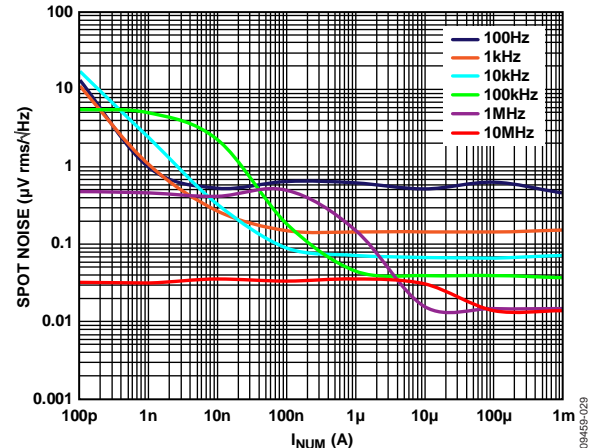


图25. V_{LOG} 散粒噪声频谱密度与 I_{NUM} 的关系
(从100 Hz到10 MHz的10倍频率步进)

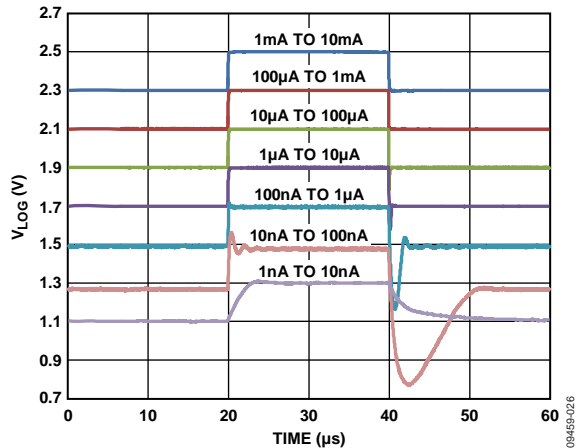


图23. 脉冲响应(I_{NUM} 从1 nA到1 mA的10倍步进, $I_{DEN} = 100$ nA)

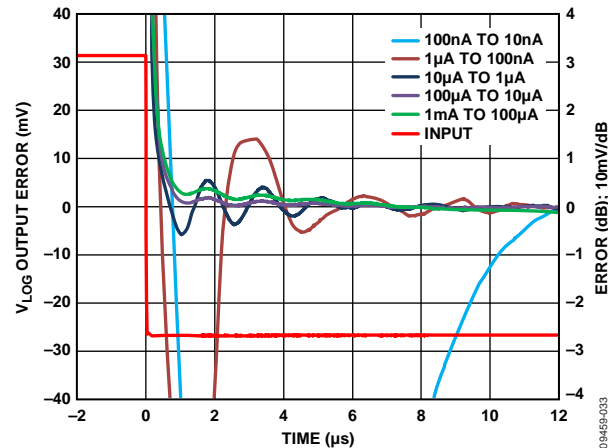


图26. I_{NUM} 下降沿归一化建立时间(1 dB范围, 误差 = 10 mV/dB)

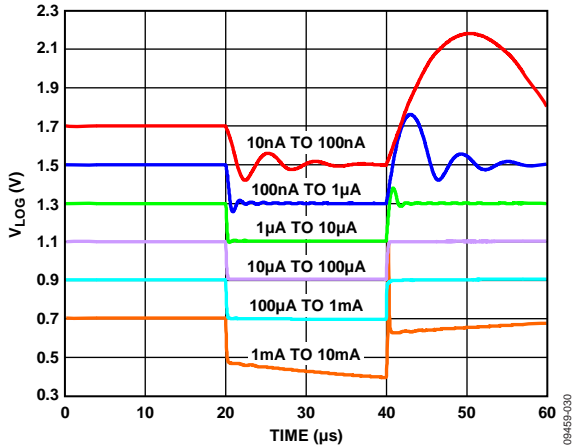


图27. 脉冲响应(I_{DEN} 从1 nA到1 mA的10倍步进, $I_{NUM} = 100$ nA)

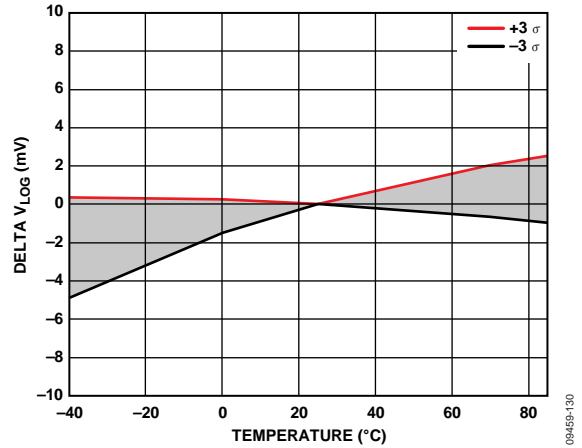


图30. 对数失调漂移与温度的关系(均值任一侧3σ)

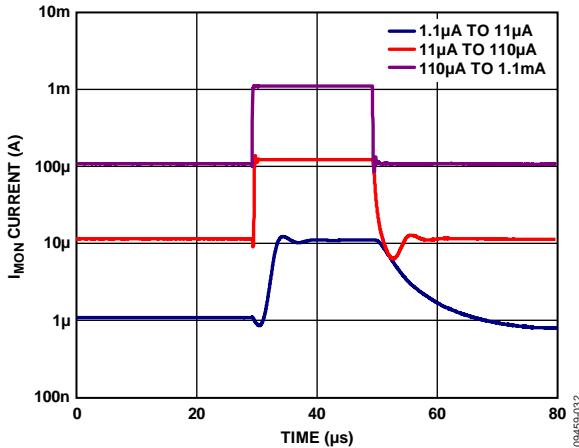


图28. I_{MON} 脉冲响应与 I_{NUM} 的关系

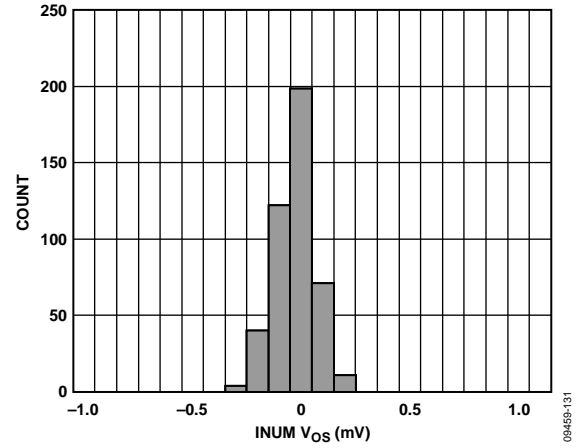


图31. 25°C时($V_{NUM} - V_{SUM}$)直方图

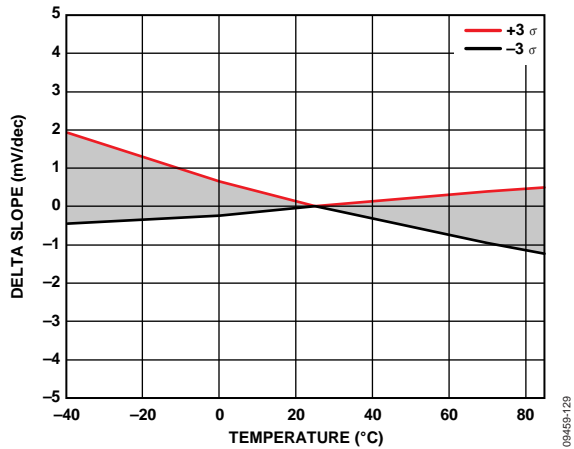


图29. 斜率漂移与温度的关系(200 mV/10倍; 均值任一侧3σ)

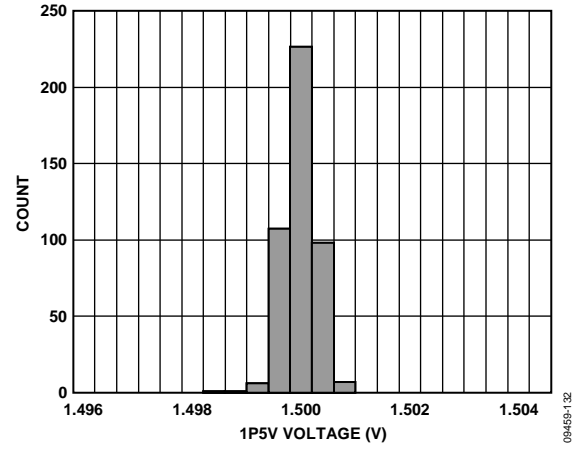


图32. 1P5V直方图

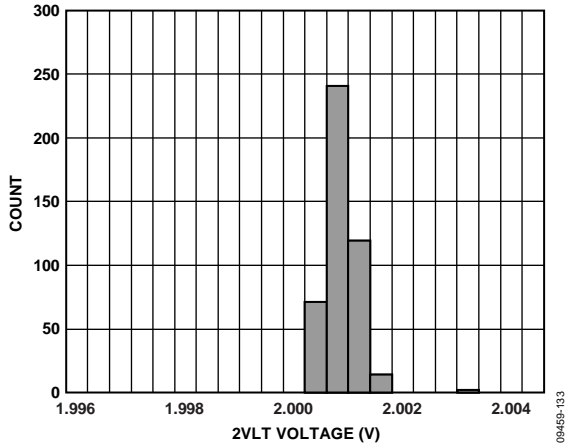


图33. 2VLT直方图

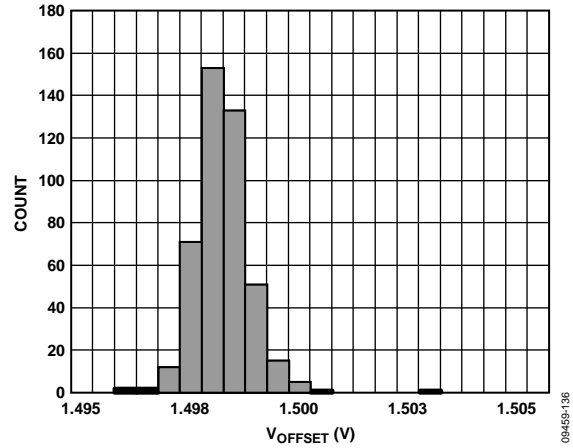


图36. V_{LOG} 的分布 ($I_{NUM} = I_{DEN} = 100$ nA, 标称值1.500 V)

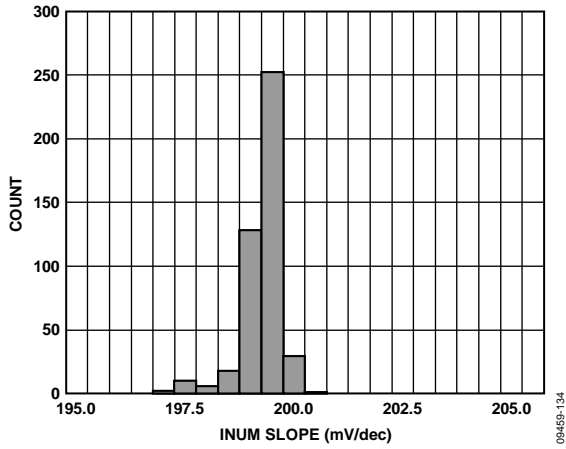


图34. 对数斜率的分布(标称值200 mV/10倍)

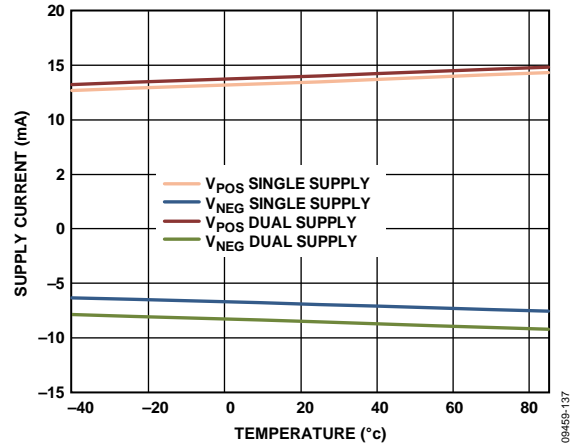


图37. 电源电流与温度的关系 ($|V_{POS}|, |V_{VNEG}|$)

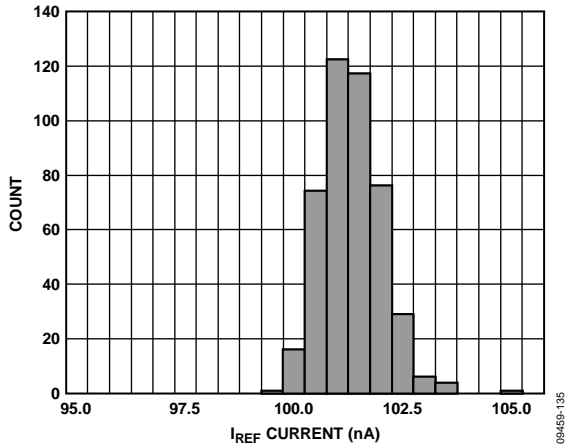


图35. I_{REF} 的分布(标称值100 nA)

测试电路

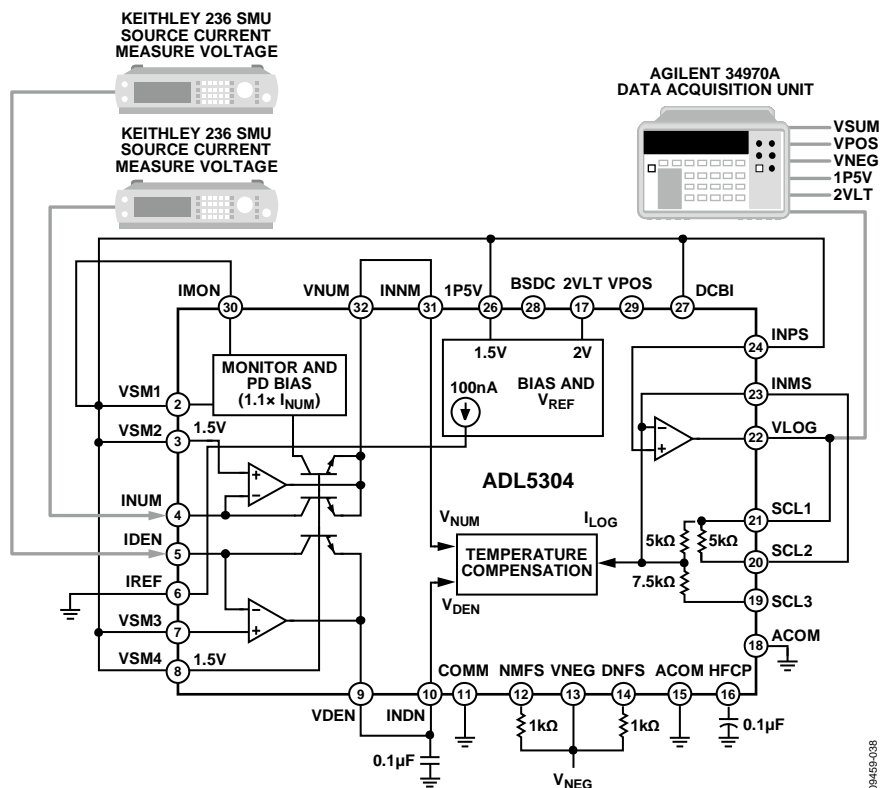


图38. 用于测量对数/斜率/失调一致性的设置

09459-038

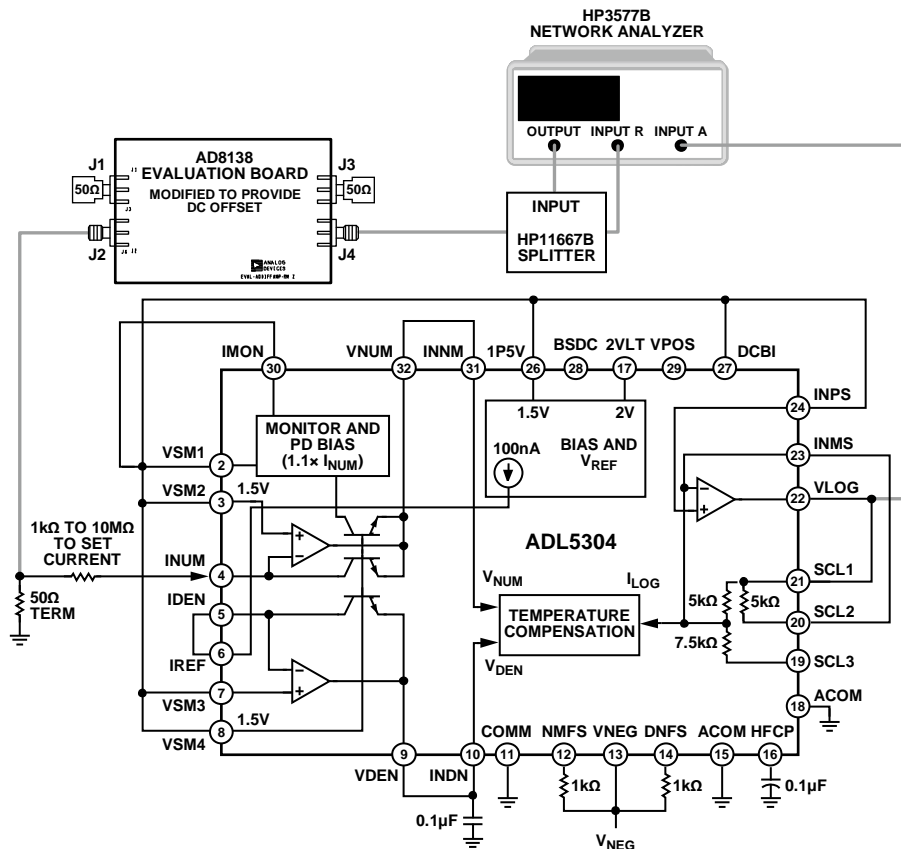


图39. 用于测量带宽的设置

09459-039

ADL5304

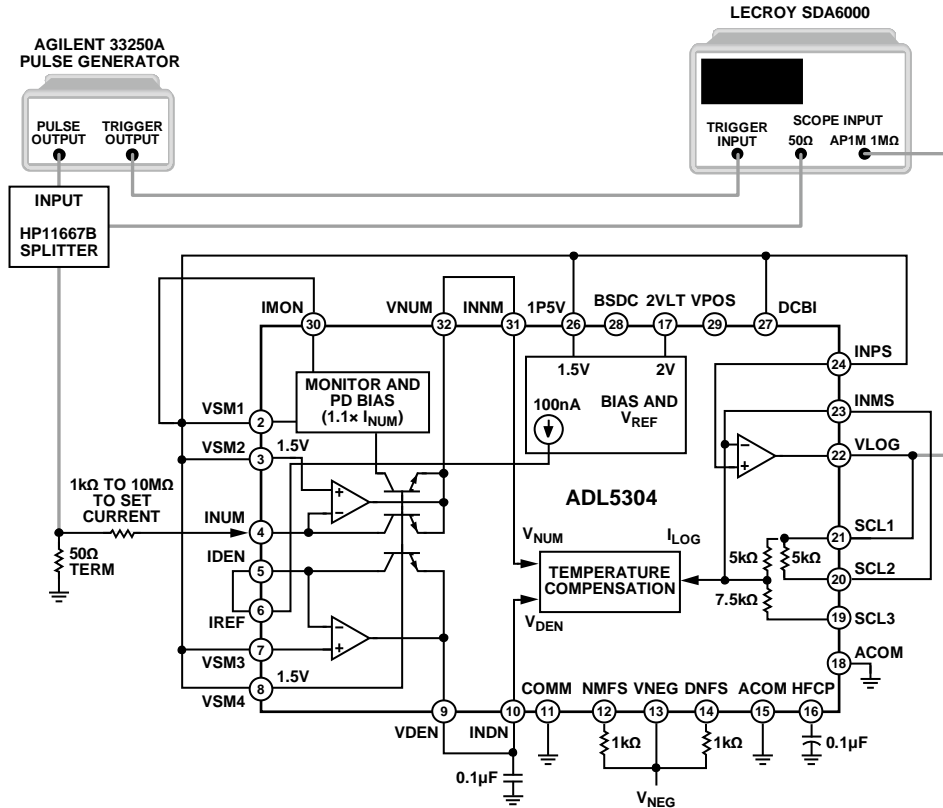


图40. 用于测量脉冲建立时间的设置

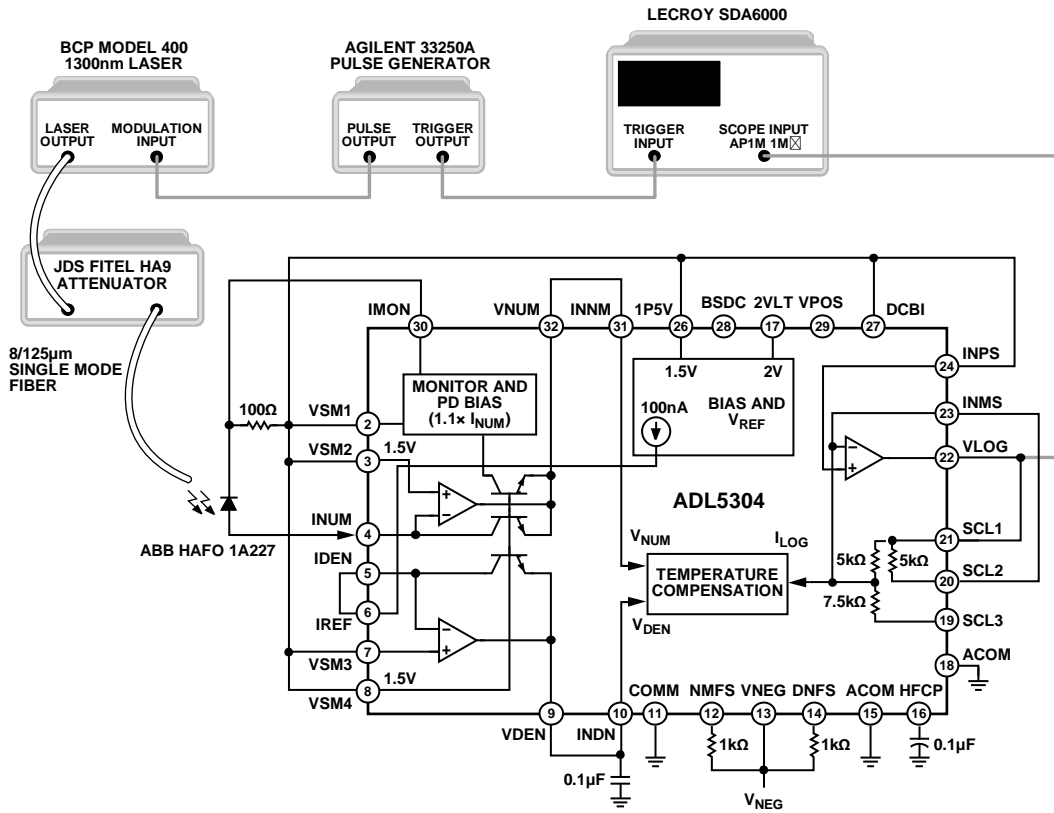


图41. 用于测量光电二极管脉冲响应的设置

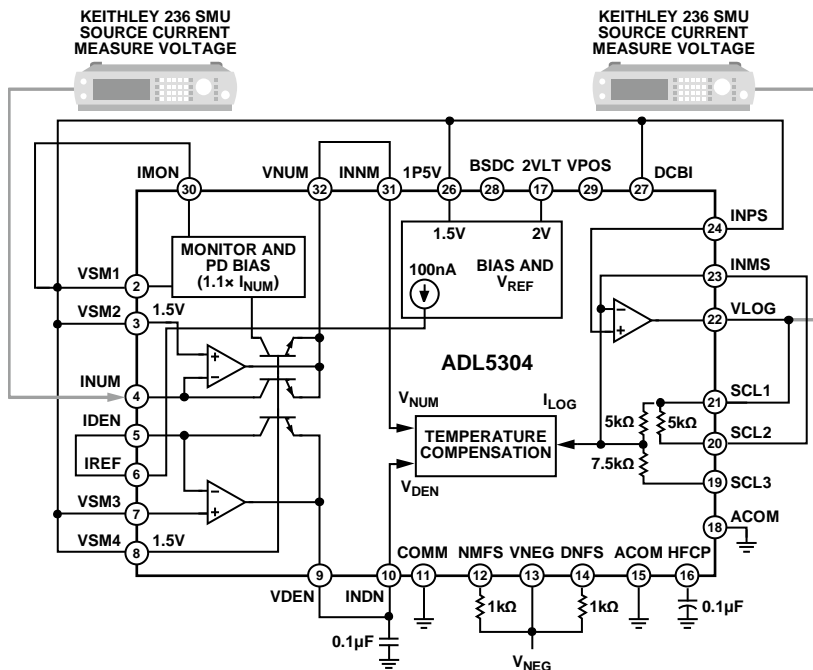


图42. 用于测量输出的设置

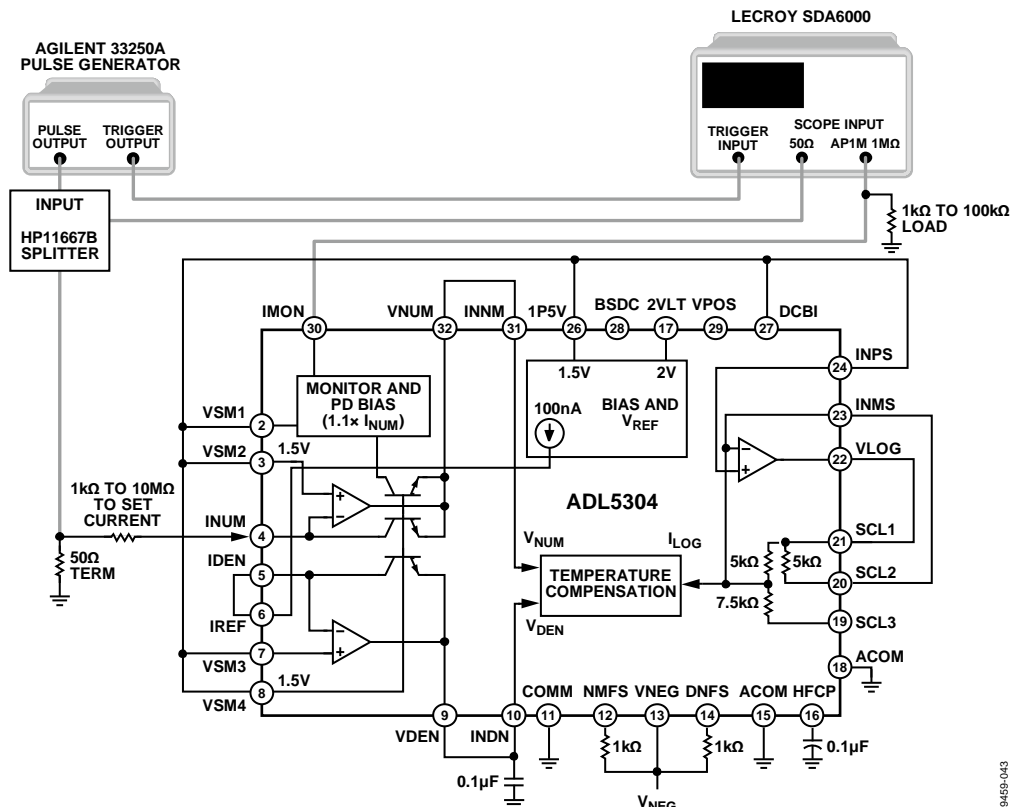


图43. 用于测量IMON脉冲响应的设置

术语

光功率

光功率定义为单位时间的光子能量，通过辐射通量(Φ)或辐射功率——单位时间的辐射能量(Q)来测量。

光电二极管响应度

光电二极管(PD)响应度 ρ 是一个将光功率(P_{OPT})与PD电流

$$I_{PD} = \rho \times P_{OPT} \quad (1)$$

InGaAs p-本征-n (PIN)光电二极管的典型 ρ 值在0.6 A/W到1 A/W范围。1 A/W的意思是：对于1 mW的入射光功率 P_{OPT} ，PD输出1 mA的电流 I_{PD} 。

当ADL5304的光电二极管电流输入除以响应度时，斜率对数直接表示输入光功率 P_{OPT} 的变化。

暗电流

由于空乏区会随机生成电子/空穴，所有反向偏置二极管都会产生电流。对于光电二极管，此电流不需要入射光照射二极管就能产生，称为暗电流 I_{DK} 。暗电流会限制能够被可靠检测的最小信号。对于高速InGaAs PIN光电二极管， I_{DK} 典型值在5 nA左右。对于响应度为1 A/W的光电二极管，5 nA I_{DK} 将可测量的光功率限制在-53 dBm。

对数函数

对数函数为：

$$V_{LOG} = V_Y \times \log_{10} \left(\frac{I_{NUM}}{I_Z} \right) \quad (2)$$

对数斜率

对数斜率反映输出电压(V_{LOG})的变化与输入电流的变化之间的关系，通常显示为半对数图，即一个输入电流(I_{NUM} 或 I_{DEN})以对数刻度显示，输出电压(V_{LOG})以线性刻度显示，另一个输入电流是固定值。斜率通常用 V_Y 表示，单位为mV/10倍或mV/dB。对于ADL5304，默认配置下 $V_Y = 200$ mV/10倍(10 mV/dB)。

对数截距

对数截距 I_Z 是一个外推值，代表 $V_{LOG} = 0$ V时的输入电流。单电源供电时(VSMx引脚 = DCBI = INPS = 1P5V)， V_{LOG} 始终为正，当ADL5304以 $I_{DEN} = I_{REF} = 100$ nA的默认配置工作时，对数截距出现在 $I_{NUM} = 3.162$ fA时。

对于双电源供电，截距可以偏移到其他值，具体取决于VSM1至VSM4、DCBI和INPS引脚的偏置；推荐值为1.5 V(连接到1P5V引脚，像单电源供电一样)或地电压。

例如，如果接地，则截距 $I_Z = I_{DEN} = I_{NUM}$ ， $\log(I_{NUM}/I_{DEN}) = 0$ ，这是大多数人对函数 $\log(x)$ 的解释。

定义截距的最实用方法是使用 $\log_{10}(I_{NUM}/I_{DEN}) = 0$ 作为参考点。由此产生的唯一影响是需要根据输出缓冲器的增益和失调设置来引入 V_{OFS} 。

$$V_{LOG} = V_Y \times \log_{10} \left(\frac{I_{NUM}}{I_{DEN}} \right) + V_{OFS} \quad (3)$$

对于默认的单电源设置，如图1所示， $V_Y = 0.2$ V/10倍， $V_{OFS} = 1.5$ V(从1P5V引脚获得)， I_{DEN} 由片内调整的 $I_{REF} = 100$ nA提供。

I_Z 与 V_{OFS} 的关系如下：

$$I_Z = \frac{I_{DEN}}{10^{\left(\frac{V_{OFS}}{V_Y}\right)}} = \frac{I_{REF}}{10^{\left(\frac{V_{1P5V}}{V_Y}\right)}} = \frac{100 \text{ nA}}{10^{\left(\frac{1.5 \text{ V}}{0.2 \text{ V/dec}}\right)}} \quad (4)$$

由于 I_{REF} 和 V_Y 针对 $V_{OFS} = 1.500$ V的默认设置进行了调整，因此 I_Z 也应是一个稳定的量；然而，它是一个由 I_{REF} 、 V_{1P5V} 和 V_Y 参数决定的计算值，所以其分布是这三个参数的组合，比原始参数要宽。

ADL5304的理想单电源和双电源响应如图44所示。

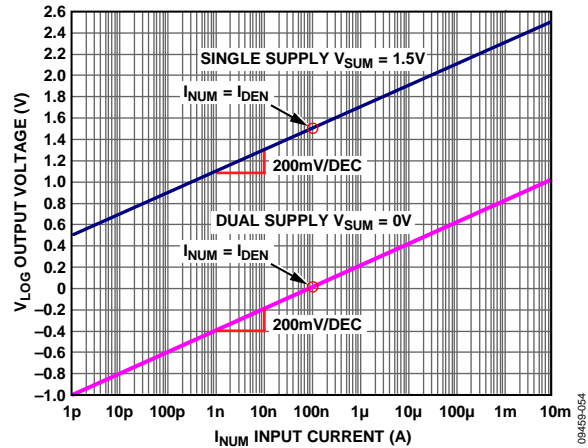


图44. 理想传递函数

工作原理

基本概念

ADL5304利用了双极性晶体管的基极-发射极电压(V_{BE})与集电极电流(I_C)之间的对数关系(见公式5),这是众多跨导线性电路的基础。基于双极性晶体管的这种独有特性的对数放大器称为跨导线性对数放大器,以区别于针对RF应用而设计的对数放大器,后者虽然具有相似的目标,但采用不同的原理。

$$V_{BE} = V_T \log(I_C/I_S) \quad (5)$$

公式5包含两个比例量:热电压 $V_T = kT/q$ 和饱和电流 I_S 。热电压对于确定跨导线性对数放大器的对数斜率至关重要。 V_T 在 $T = 25^\circ\text{C}$ 时具有工艺不变值25.69 mV,并与绝对温度成比例(PTAT)。饱和电流则不同于 V_T ,是一个与工艺和器件相关的参数。饱和电流在 25°C 时的典型值约为 10^{-16}A ,但随着温度改变,它会发生极大的变化,幅度超过10亿倍。

在ADL5304中,饱和电流的温度相依性通过第二参考晶体管来补偿,它具有相同的变化,从而利用两个 V_{BE} s的差值来使截距稳定。

输入电流 I_{NUM} 和 I_{DEN} 分别是对数自变量的分子和分母:

$$\Delta V_{BE} = V_T \log(I_{NUM}/I_{DEN}) \quad (6)$$

在对数比例应用中, I_{NUM} 和 I_{DEN} 均可在1 pA到10 mA的完整额定范围内变化。然而,在默认工作模式中, I_{DEN} 等于内部预设的电流 $I_{REF} = 100\text{ nA}$ 。

公式6显示 ΔV_{BE} 仍为PTAT,但所需的对数斜率必须不随温度而变化,这就需要利用专有电路技术来校正。通过校正,施加于 I_{NUM} 的光电二极管电流 I_{PD} 与出现在VLOG输出端的电压之间的关系如下:

$$V_{LOG} = V_Y \log_{10}(I_{PD}/I_Z) \quad (7)$$

其中:

V_Y 为对数斜率电压(对于以10为底的对数,它也等于每10倍的电压V值)。

I_Z 是外推的对数截距。

在默认配置中,从($V_{NUM} - V_{DEN}$)到VLOG输出, V_Y 与 ΔV_{BE} 的比例系数接近3.333。输入电流比发生10倍变化时, ΔV_{BE} 发生大约60 mV/10倍的变化,乘以3.333便得到0.2 V/10倍。制造过程中, V_Y 调整为0.2 V/10倍(10 mV/dB), I_{REF} 调整为100 nA, V_{OFS} 调整为1.500 V, I_Z 调整为3.162 fA。当 $I_{PD} = 1\text{ pA}$ 时,输出 V_{LOG} 的值为0.5 V(见图44)。 I_Z 很小,因为 V_{LOG} 始终高于地电位,即使在动态范围的最低端(使用 $V_{OFS} = 1.500\text{ V}$ 时)。如果使用负电源,此电压会在截距值时过零。

针对 I_{PD} 值的输出可以利用公式8计算。例如,当输入电流为100 nA时,

$$V_{LOG} = 0.2\text{ V} \log_{10}(100\text{ nA}/3.162\text{ fA}) = 1.500\text{ V} \quad (8)$$

斜率和截距可以根据应用调整到更高或更低的值,校准精度不会有明显损失。

光学测量

解读光电二极管电流与入射光功率之间的关系时,了解光电二极管的传感器方面特性非常重要。

在纯电性电路中,电流作用于阻性负载时,会产生与电流的平方成比例的功率。但是,光电二极管接口具有不同的比例关系,因为光子产生的光电二极管电流(I_{PD})是在偏置电压固定的元件中流动。 I_{PD} 等于检测器吸收的光功率(P_{OPT})乘以光电二极管的响应度(ρ)。

$$I_{PD} = \rho \times P_{OPT} \quad (9)$$

截点电流 I_Z 与有效截点功率 P_Z 之间存在类似的关系:

$$I_Z = \rho \times P_Z \quad (10)$$

因此,ADL5304的 V_{OUT} 可以表示为:

$$V_{LOG} = V_Y \log_{10}(P_{OPT}/P_Z) \quad (11)$$

对于默认工作模式下的ADL5304,如果二极管的响应度为0.8 A/W,那么3.162 fA的 I_Z 对应于3.95 fW的 P_Z 。因此,12.5 μW 的光功率产生

$$V_{LOG} = 0.2\text{ V} \log_{10}(12.5\ \mu\text{W}/3.95\ \text{fW}) = 1.900\text{ V} \quad (12)$$

在光学应用中, V_{LOG} 被解读为等效光功率,因此,用于计算的斜率仍然是10 mV/dB(无论电流或功率)。

ADL5304

分贝比例

当信号功率用相对于某一参考水平的分贝值表示时(例如 dBm 就是参考 1 mW 功率), 其实就已经执行了对数转换。因此, 上述表达式中的对数比就变为简单的差值。指定变量名称时应小心, 因为 P 常被用来表示实际的功率以及相同功率的分贝值, 但二者是完全不同的量。为了消除误解, 可以利用 D 来表示分贝功率。

V_Y (V/10 倍) 转换为分贝值时, $V_Y' = V_Y/10$ (因为在功率测量中, 每 10 倍有 10 d), 可以表示为:

$$V_{LOG} = 20 \text{ mV} (D_{OPT} - D_Z) \quad (13)$$

其中:

D_{OPT} 是以相对于参考水平的分贝值表示的光功率。

D_Z 表示相对于同一水平的等效截点功率。

借用上例并假设参考功率为 1 mW, 那么 $12.5 \mu\text{W}$ 的 P_{OPT} 对应于 $D_{OPT} = 10 \log_{10}(12.5 \mu\text{W}/1 \text{ mW}) = -19.03 \text{ dBm}$; 3.95 fW 的等效截点功率对应于 -114.03 dBm 的 D_Z 。因此,

$$V_{LOG} = 20 \text{ mV} \{-19.03 - (-114.03)\} = 1.900 \text{ V} \quad (14)$$

这与利用公式 12 计算所得结果相同。

电路描述

ADL5304 支持各种各样的接口条件, 以便满足光纤监控系统 and 许多非光学应用的需要。本部分说明这款对数放大器的一般结构。通过精湛的 FET 放大器设计, ADL5304 比 ADI 公司此前制造的所有对数放大器都要快一个数量级, 解决了低电流时速度有限这一重大问题。

图 45 是 ADL5304 前端部分的简化示意图。I_{NUM} 引脚接收分子电流 I_{NUM}。此节点的电压与两个相邻守护引脚 VSM2 和 IDEN 上的电压仅相差 JFET 运算放大器的偏移电压, 该偏移电压用于支持跨导线性器件 Q1 的操作, 并将 I_{NUM} 电流转换为对数电压。VSM2 用于提供 Q1 的集电极-射极偏置, 并通过外部连接到 1P5V 引脚预设为 1.5 V。

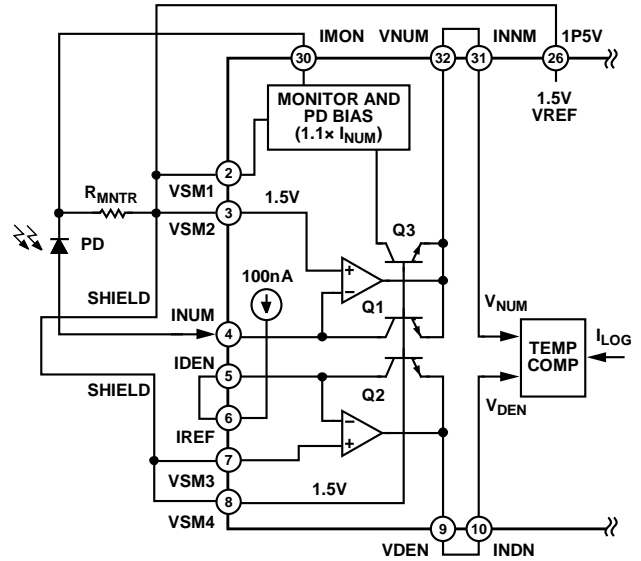


图 45. 简化前端示意图

在传统的跨导线性对数放大器中, Q1 的集电极和基极均处于地电位, 这在单电源器件中是不可能的。

第二晶体管 Q2 以集电极电流 I_{DEN} 工作。多数应用中, 这是基准电流 I_{REF} = 100 nA, 由内部提供并经过激光调整。

Q1 接收光电二极管电流 I_{NUM} = I_{PD} 时, 两个 V_{BE}s 的差值为:

$$V_{BE1} - V_{BE2} = V_T \log_{10}(I_{PD}/I_{REF}) \quad (15)$$

增加一个精确的 PTAT 幅度电压

$$V_{OFS} = V_T \log_{10}(I_{REF}/I_Z) = 1.500 \text{ V} \quad (16)$$

得到

$$\begin{aligned} V_{BE1} - V_{BE2} + V_{OFS} &= V_T [\log_{10}(I_{PD}/I_{REF}) + \log_{10}(I_{REF}/I_Z)] \\ &= (kT/q) \log_{10}(I_{PD}/I_Z) \end{aligned} \quad (17)$$

然后用一个模拟分压器消除 kT/q 的温度变化, 其原理是将一个与温度成比例的变量放在公式 17 中的 T 之下, 并将 kT/q 的幅度提高到一个稳定的值 0.2 V。因此, 对于光电二极管应用,

$$V_{LOG} = 0.2 \text{ V} \log_{10}(I_{PD}/I_Z) \quad (18)$$

当 VSM1 至 VSM4、DCBI 和 INPS 引脚接地且 V_{NEG} < -2 V 时, 偏移电压 (V_{OFS}) 便被消除, 得到一个更具一般性的公式。

$$V_{LOG} = 0.2 \text{ V} \log_{10}(I_{NUM}/I_{DEN}) \quad (19)$$

带宽与电流的关系

跨导线性对数放大器的响应时间和宽带噪声均是晶体管集电极电流 I_C 的函数，电路设计对此只能进行些许改进。 I_C 值较低时，由于Q1的结电容效应和双极性晶体管的跨导(g_m)降低，带宽会下降；其中跨导是 I_C (对于光电二极管应用则是光电流 I_{PD})的线性函数。对应的增量射极电阻为

$$r_e = 1/g_m = V_T/I_{PD} = kT/qI_{PD} \quad (20)$$

在低电流时，它会变得非常高($I_C = 100$ pA时为260 M Ω)。因此，即使很小的晶体管相关电容也可能产生非常长的时间常数。

如果用 C_j 来宽泛地表示这种电容的净效应，那么对应的低频转折频率为：

$$f_{-3dB} = qI_{PD}/2\pi kTC_j \quad (21)$$

上式显示了带宽与电流的比例关系。 C_j 为0.3 pF时，上式变为20 MHz/ μ A。因此， $I_{PD} = 100$ pA时的小信号带宽只有2 kHz。然而，虽然这一简单的模型对于确定基本点很有用，但它排除了许多其它精度限制因素。在高电流时，后续信号处理会限制最大整体带宽。

噪声与电流的关系

对于理想双极性晶体管，散粒噪声机制引起的电压噪声频谱密度 S_{NSD} (折合到 V_{BE})为：

$$S_{NSD} = 14.6/\sqrt{I_C} \text{ nV}/\sqrt{\text{Hz}} \quad (T_A = 27^\circ\text{C}) \quad (22)$$

其中 I_C 的单位为 μ A。例如， I_C 为1 nA时， S_{NSD} 约为0.5 μ V/ $\sqrt{\text{Hz}}$ 。

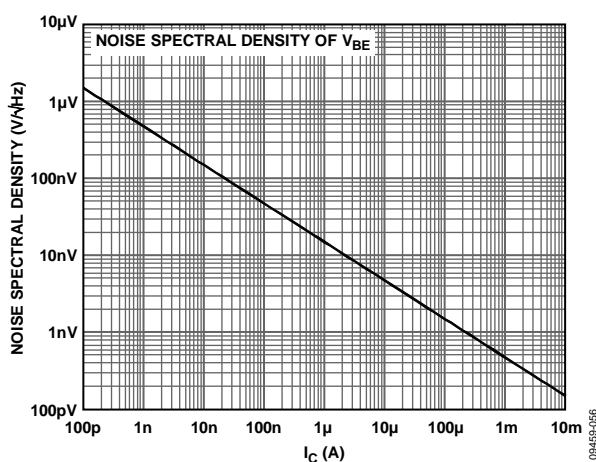


图46. V_{BE} 噪声频谱密度与 I_C 的关系

假设此电流时的净系统带宽为20 kHz，则积分噪声电压为70 μ V rms。 V_{BE} 理论噪声与 I_C 的关系如图46所示。然而， V_{BE} 的对数比例约为3 mV/dB，在ADL5304中，这提高到10 mV/dB的斜率(VLOG引脚)。因此，VLOG处的噪声(由公式22预测)乘以系数3.33。第二噪声源主要在用于对斜率进行温度补偿的模拟分压器和输入FET缓冲放大器中，它也要与基本噪声相加。测量数据如图22所示。

注意，当输入电流小于10 nA时，低频时的NSD变得平坦，此噪声受产生直流电流的电阻限制。这三个电流使用一个10 M Ω 电阻，电阻上的直流偏置电压分别为1 mV、10 mV和100 mV。

10 M Ω 电阻产生的噪声电流为40.7 fA/ $\sqrt{\text{Hz}}$ ，通过对数晶体管的跨导 g_m 转换为噪声电压。此电压与双极性晶体管本身的噪声电压相加，如图46所示。晶体管的 r_e 为 $1/g_m$ ，当 I_C 等于1 nA时，它等于25.85 M Ω 。这与源电阻的噪声电流一起，在对数晶体管(VNUM)的射极产生1.05 μ V/ $\sqrt{\text{Hz}}$ 的噪声电压，而晶体管本身的噪声电压为0.46 μ V/ $\sqrt{\text{Hz}}$ (~0.5 μ V/ $\sqrt{\text{Hz}}$)，因而总噪声约为1.15 μ V/ $\sqrt{\text{Hz}}$ 。

10 M Ω 电阻在100 pA直流电流时的效应会更显著，因为源电阻引起的VNUM处噪声为10.5 μ V/ $\sqrt{\text{Hz}}$ ，而单单晶体管贡献的噪声就达到1.46 μ V/ $\sqrt{\text{Hz}}$ ，使得总噪声为10.6 μ V/ $\sqrt{\text{Hz}}$ 。

因此，除非产生直流电流的电阻变得非常大，否则一般情况下，较低电流时的测量要受源电阻的噪声限制。使用光电二极管时，这一问题并不存在，因为光电二极管的电阻以与对数晶体管相同的速率提高(见图47)。

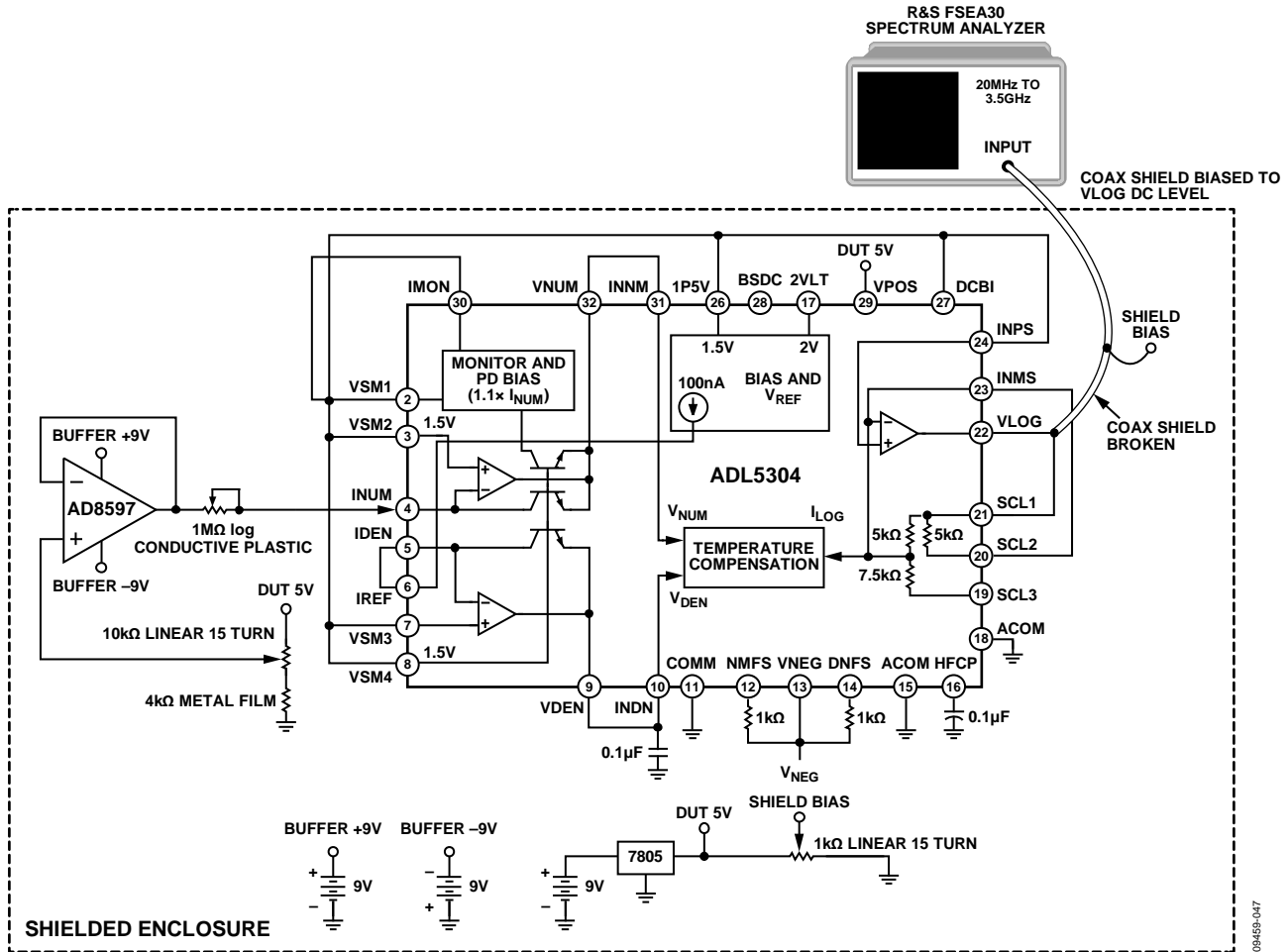


图47. 用于测量噪声的设置 ($I_{NUM} = 100 \text{ pA}$, $I_{NUM} = 1 \text{ nA}$, $I_{NUM} = 10 \text{ nA}$)

通过滤波改善噪声和动态行为

对数放大器的输出端噪声，特别是在低电流时，会导致测量的不确定性。噪声幅度受有限带宽的限制。

如果测量速度不是主要关注因素，可以通过附加滤波来降低噪声。图48显示了附加外部滤波的推荐位置。注意，ADL5304包括电流电压(跨导)转换 I_{NUM} 或 I_{DEN} 至 $V_{NUM} - V_{DEN}$ ，然后是电压电流转换($V_{NUM} - V_{DEN}$ 至 I_{LOG})，再是另一个电流电压转换(I_{LOG} 至 V_{LOG})。

通常，为使器件保持尽可能高的速度，分子侧(I_{NUM})不使用电容。在分母侧(I_{DEN})，可以利用附加滤波来降低噪声。在 I_{NUM} 用作对数公式的基准且 I_{DEN} 为变量的应用中，例如需要反向对数斜率的应用，滤波可以在分子侧(I_{NUM})实现。

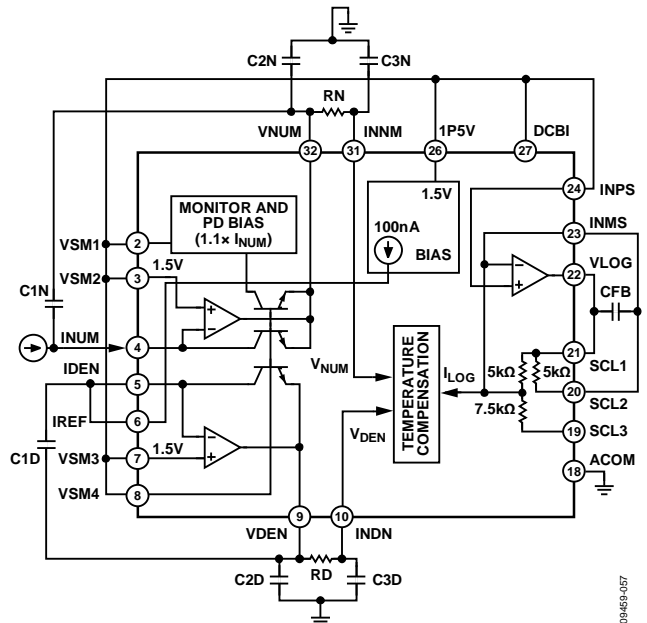


图48. 可能的外部滤波位置

电容C1D会有效降低分母输入级的带宽。对于 $1\ \mu\text{A}$ 以下的电流，几皮法的电容($<5\ \text{pF}$)就能大幅降低带宽，但对于最大 $10\ \text{mA}$ 的输入电流，一般 $1\ \text{nF}$ 至 $10\ \text{nF}$ 电容即足以降低带宽。如果测量速度非常重要，最好在FET放大器输出端之后增加滤波，此时C2D、RD和C3D是最佳位置。这种情况下，电阻不应远高于 $1\ \text{k}\Omega$ ，因为有一个约 $35\ \mu\text{A}$ 的偏置电流从温度补偿模块流入VDEN和VNUM各引脚。如图48所示，插入一个电阻会提升INN和/或INDN引脚的电压，导致温度补偿模块可能出现裕量问题。

当 I_{DEN} 用作基准时(通常如此)，建议C1D为0，C2D为 $0.1\ \mu\text{F}$ 陶瓷去耦电容，RD短路，C3D空置。

增加电容CFB即可在缓冲输出端添加滤波。此电容与反馈电阻(默认配置中为 $2.5\ \text{k}\Omega$)形成一个零点，同样有助于优化脉冲响应。起始值可以是 $22\ \text{pF}$ ，它引入一个 $2.9\ \text{MHz}$ 零点，可以改善 $100\ \mu\text{A}$ 以上输入电流的脉冲响应。

光电二极管偏置

ADL5304提供自适应光电二极管偏置。与Q1(见图49)并联的监控晶体管Q3采样输入电流 I_{NUM} 的 $1/10$ 。此采样电流乘以系数11，在IMON引脚产生一个值为 I_{NUM} 1.1倍的有效输出电流。由于光电二极管产生 I_{NUM} ，额外电流必须流入外部电阻RMNTR，它等于 $10 \times R_s$ ，其中 R_s 为光电二极管内部寄生串联电阻的值。这样可以确保光电二极管的实际结偏置尽可能接近 $0\ \text{V}$ ，从而使暗电流最小。在快速瞬变期间，电容CMON提供潜在滤波和动态电流。获得最佳偏置响应的值取决于所用的光电二极管，应结合经验确定。CMON标称值为0。

如果不使用自适应偏置，必须将IMON引脚接地。使用2VLT基准并将其连接到阴极，即可在二极管上轻松提供 $0.5\ \text{V}$ 反向偏置。由于ADL5304迫使INUM电压非常接近 $1.500\ \text{V}$ ，因此经过调整的 $2.000\ \text{V}$ 可确保PD具有 $0.5\ \text{V}$ 精密反向偏置。

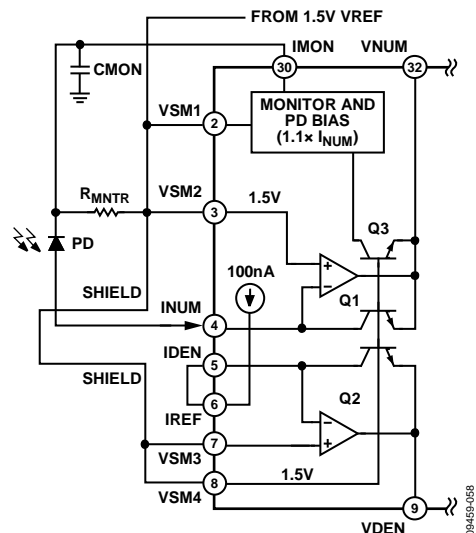


图49. 自适应光电二极管偏置

图50所示为一个双电源供电的示例，其中 $2.000\ \text{V}$ (2VLT引脚)基准电压确保PD上有一个精密控制的反向偏置电压。用户可以使用其它反向偏置电压，但需要另外提供。注意，当VSMx引脚接地时，DCBI和INPS引脚也必须接地。

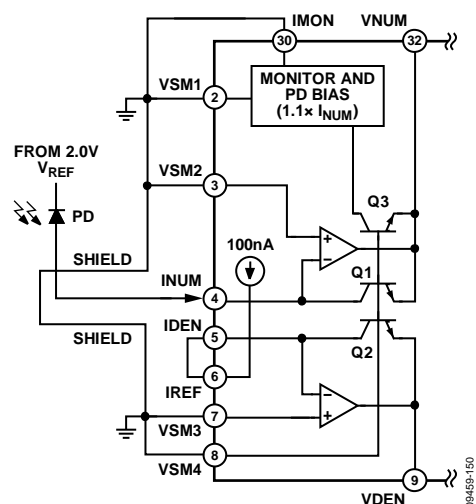


图50. V_{SUM} 接地且使用 $2.000\ \text{V}$ 基准电压时的PD偏置

ADL5304

基准输出

ADL5304具有三个经调整的精密基准源：两个电压和一个电流(I_{REF})。基准电压为1.500 V和2.000 V，分别位于1P5V和2VLT引脚。1P5V基准源用于为VSM1至VSM4、DCBI和INPS引脚提供偏置，其最大吸电流为10 mA，最大源电流约为5 mA。

2VLT基准源的最大源电流为20 mA，但不能吸收任何电流。2.0 V基准电压主要用于光电二极管偏置，或者产生100 nA (由 I_{REF} 提供)以外的基准电流。利用一个精密电阻，1.5 V和2.0 V基准源可以可靠地产生最高约5 mA的任何电流。

I_{REF} 电流标称值为100 nA，从IREF引脚流出，主要用作IDEN引脚的输入，以提供分母电流 I_{DEN} 。之所以选择100 nA，是因为它位于1 pA到10 mA范围的中间。 I_{REF} 也可以用作INUM引脚的输入，从而使ADL5304的基本对数响应发生反转。如果 $I_{DEN} = I_{REF}$ ， V_{LOG} 将随着 I_{NUM} 的提高而提高。但是，如果 $I_{NUM} = I_{REF}$ 且将输入电流施加于IDEN， V_{LOG} 将随着 I_{DEN} 的提高而降低。

缓冲放大器

信号链的最后部分是缓冲放大器，它接收温度补偿模块输出的 I_{LOG} 电流，将其转换为VLOG引脚上的电压。可以配置缓冲放大器的增益和偏移，以提供不同对数斜率和截距的 V_{LOG} 输出。片内电阻通过SCL1、SCL2和SCL3引脚提供优化的比例因子和截距。

例如，在图51中，默认设置提供0.2 V/10倍的比例和3.162 fA的截距。当内部 $I_{LOG} = 0$ A时， $V_{OFS} = V_{LOG} = 1.5$ V，对应于 $I_{NUM} = I_{DEN}$ 。 I_{LOG} 在-400 μ A至+400 μ A范围内变化，比例为80 μ A/10倍，全输入电流范围为200 dB。默认配置下， $I_{NUM} > I_{DEN}$ 时， I_{LOG} 为负； $I_{NUM} < I_{DEN}$ 时， I_{LOG} 为正。如果将输入电流施加于IDEN引脚，并将基准电流(I_{REF})施加于INUM引脚，则 V_{LOG} 的斜率为负，范围反转，即 $I_{DEN} = 1$ pA时 V_{LOG} 为2.5 V， $I_{DEN} = 10$ mA时 V_{LOG} 为0.5 V

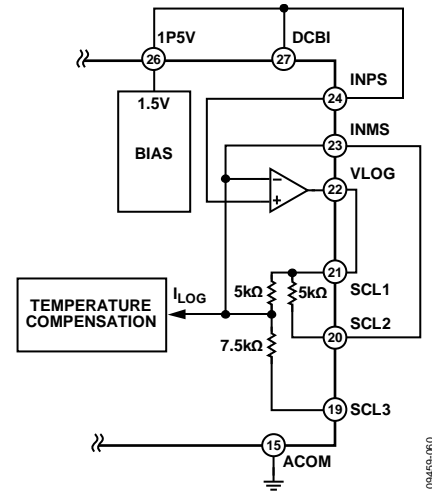


图51. 默认配置下的缓冲放大器

缓冲放大器是一个电压反馈型运算放大器，电源位于VPOS与VNEG之间。单电源供电时，VNEG引脚接地，INPS引脚(运算放大器的正输入端)接1P5V引脚。

如果希望INUM或IDEN引脚是以地为基准的输入端，则INPS和DCBI引脚以及VSMx引脚必须接地，并且VNEG小于-2 V。如果需要更大的斜率，VPOS可以提高到+5 V，VNEG可以提高到-5 V。例如，如果SCL3引脚连接到VLOG，SCL1和SCL2保持开路，那么内部7.5 k Ω 电阻和80 μ A/10倍 I_{LOG} 一起将在VLOG引脚提供0.6 V/10倍的斜率。0.2 V/10倍到0.8 V/10倍的斜率很容易实现。

设置对数斜率和截距

最佳斜率和截距的选择取决于应用和电源电压。例如，当需要小于200 dB的输入电流范围时，可以选择较高的斜率以更好地利用VLOG提供的完整电压范围，并将其放在最佳位置以适应后续模数转换器(ADC)的输入能力。可以实现非常高的斜率，如0.8 V/10倍等，从而以高灵敏度测量较小范围的 I_{PD} 。

利用外部电阻可实现任何其它截距和斜率，但这些电阻一般不会与片内电阻构成精确的比例关系。因此，结果可能存在一定的不精确性。如果SCL1、SCL2和SCL3引脚未连接，一个电阻置于INMS和VLOG引脚之间，那么 I_{LOG} 电流将被迫通过外部电阻，因而对数斜率等于80 μ A/10倍乘以 R_{EXT} ； V_{OFS} 等于施加于INPS引脚的电压。

表4. VLOG调整选项

方案	引脚SCL1	引脚SCL2	引脚SCL3	引脚INPS	引脚INMS	V _Y (V/dec)	I _Z (A)	V _{ofs} (V)
单电源供电 (VNEG = 0 V; VSMx = DCBI = INPS = 1P5V)								
1 ¹	VLOG	INMS	开路	1P5V	SCL2	0.2	3.16 f	1.5
2	VLOG	INMS	VLOG	1P5V	SCL2	0.15	0.01 f	1.5
3	VLOG	INMS	地	1P5V	SCL2	0.2	0.01 f	2.0
4	VLOG	开路	地	1P5V	开路	0.4	56.2 f	2.5
5	VLOG	开路	开路	1P5V	开路	0.4	17.8 p	1.5
6	开路	开路	VLOG	1P5V	开路	0.6	316 p	1.5
7	开路	VLOG	开路	1P5V	开路	0.8	1.33 n	1.5
8	VLOG	INMS	2VLT	1P5V	SCL2	0.2	21.6 f	1.333
双电源供电 (VNEG < -2 V; VSMx = DCBI = INPS = 地)								
9 ²	VLOG	INMS	开路	地	SCL2	0.2	100 n	0
10	VLOG	INMS	VLOG	地	SCL2	0.15	100 n	0
11	VLOG	开路	开路	地	开路	0.4	100 n	0
12	开路	开路	VLOG	地	开路	0.6	100 n	0
13	开路	VLOG	开路	地	开路	0.8	100 n	0

¹ 单电源供电的默认设置, VSMx = 1.5 V。

² 双电源供电的默认设置, VSMx = 地。

默认设置如表4所示。

其它截距可通过将不同电流注入I_{DEN}引脚来实现。例如, 如果I_{DEN} = 1 μA, 如图52所示, VLOG传递函数将右移一个10倍。一种方法是在单电源默认设置下, 将一个精密500 kΩ电阻置于2VLT和IDEN引脚之间。截距上移到31.62 fA, 对于给定的I_{NUM}, 所有输出电压降低一个10倍, 即0.2 V V_{LOG}。例如, 对于I_{NUM} = 100 nA, 新的I_{DEN} = 1 μA, V_{LOG} = 1.3 V。

当斜率符合需要, 但所需截距无法利用片内电阻实现时, 这种方法特别有用。仅右移有意义, 因为左移需要超大电阻。

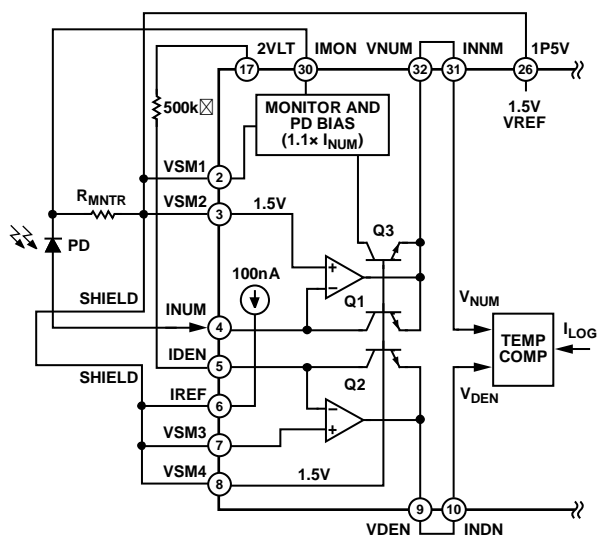


图52. 通过外部电阻将截距右移一个10倍, 基准电流I_{DEN} = 1 μA

斜率反转

表4仅列出了正的斜率, 因为这是测量模式下的预期正常工作情况。斜率可以通过两种方法反转。一种方法是使用I_{NUM} = I_{REF} = 100 nA, 这种情况下, 截距I_Z处于较大的电流, 其值为表4所示值相对于100 nA基准电流的镜像值。例如, 对于V_Y = 0.2 V/10倍且I_Z = 3.162 fA的默认设置, 交换INUM和IDEN连接将得到V_Y = -0.2 V/10倍且I_Z = 3.162 A。

第二种方法是简单地交换VNUM和VDEN引脚的连接以及温度补偿单元的输入(INNM和INDN), 如图53所示(对比图52)。如果同时需要负对数斜率和自适应光电二极管偏置(通过I_{MON}), 这种技术特别有用。

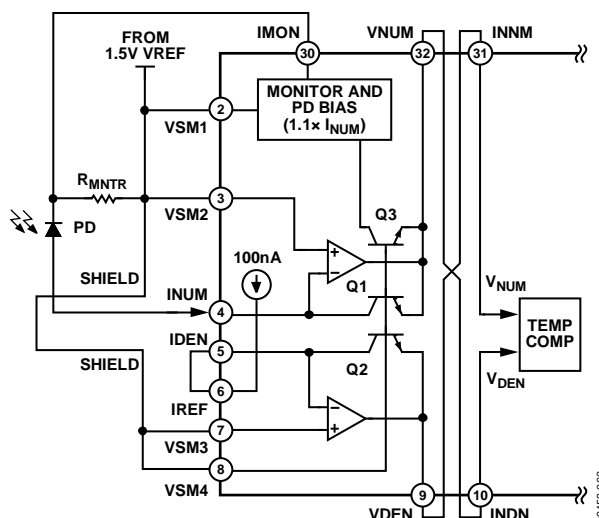


图53. 简单的斜率反转方法

ADL5304

对数比操作

由于ADL5304有两个相等输入 I_{NUM} 和 I_{DEN} ，因此可以实现对数比操作。 I_{NUM} 与 I_{DEN} 之间的唯一差别是 I_{MON} 电流从 I_{NUM} 信号获得，仅提供此输入的自适应光电二极管偏置。假设 $I_{\text{NUM}}/I_{\text{DEN}}$ 一般可以大于或小于1， V_{LOG} 可以是任何极性，某些情况下需要一个负电源。 V_{LOG} 的值取决于最小比例和根据应用选择的斜率。

例如，如果比例变化范围为1:1000至1000:1，要求斜率为20 mV/dB，那么峰值摆幅就是相对于 V_{OFS} 的 ± 1.2 V。

表4的选项5符合需要，截距IZ为17.8 pA ($V_{\text{OFS}} = 1.5$ V)， $V_{\text{LOG}} = \pm 1.2$ V(相对于 $V_{\text{OFS}} = 1.5$ V)，因此 0.3 V $\leq V_{\text{LOG}} \leq 2.7$ V。

应用信息

使用ADL5304

单电源供电的基本连接如图55所示。电源去耦不是关键，建议的值是保守值，但推荐将一个铁氧体磁珠和一个0.1 μF 去耦电容一起放在电源线中。铁氧体磁珠优于电阻，因为它不会产生压降而影响基准电平。图55中，斜率为10 mV/dB或0.2 V/10倍，截距为3.162 fA。对于200 dB的完整动态范围(100 dB光学)，当 $V_{\text{LOG}} = V_{\text{OFS}} = 1.5 \text{ V}$ 且 $I_{\text{NUM}} = I_{\text{DEN}}$ 时， V_{LOG} 变化范围为0.5 V至2.5 V(见图55中输出端的小图)。IDEN引脚连接到IREF引脚，因此 $I_{\text{DEN}} = 100 \text{ nA}$ 。图55还显示了自适应光电二极管偏置的设置。如果不需要，应将IMON引脚接地，删除 R_{MNTR} ，并向PD的阴极提供大于1.5 V的偏置电压。如“光电二极管偏置”部分所述，片内2 V基准源可用于此目的，提供精确的0.5 V反向偏置，FET放大器将1.5 V电压通过INUM引脚提供给阳极。

使用自适应偏置

光电二极管阴极上的正偏置必须足以支持峰值电流，它受内部串联电阻 R_s 的限制。 R_s 典型值为5 Ω 。图54所示为一个代表性光电二极管(JDSU EPM 605)的模型。

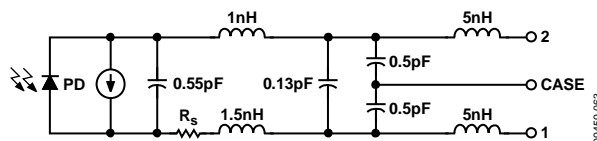


图54. 光电二极管模型

在光照度非常低时，需要使用小偏置，以便将二极管引脚上的漏电流引起的误差降至最低。通过外加10倍于 R_s 的电阻 R_{MNTR} ，即使电流较大，自适应偏置也能实现上述目的。如果 R_s 存在不确定性， R_{MNTR} 建议使用略大于 R_s 10倍的值。在 R_{MNTR} 根本不存在的极端情况下，IMON引脚的电压会一直提高，直到电流源饱和并吸收IMON输出产生的10%以上电流。然而，这会达不到自适应偏置的目的，因此，使用自适应偏置时，用户必须确保 R_{MNTR} 存在。

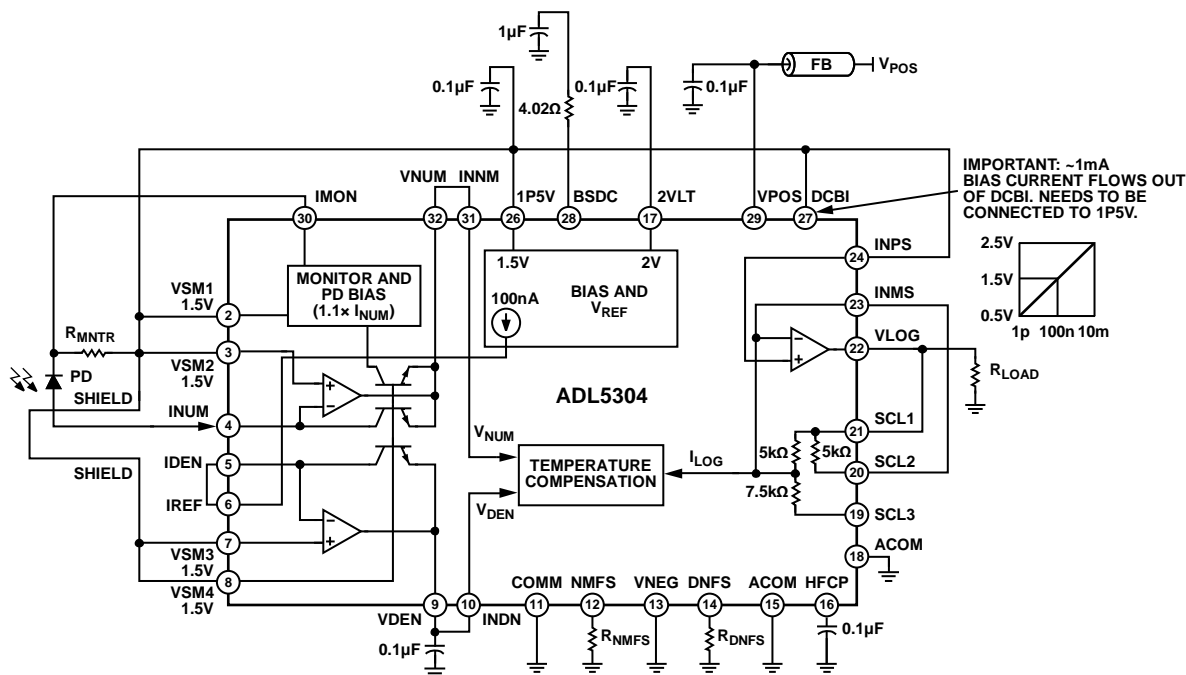


图55. 单电源操作的基本连接

ADL5304

求和节点电压

再次重申, VSM1至VSM4、DCBI和INPS引脚必须连在一起, 这点很重要。否则, VLOG输出可能不正确。

VSMx引脚必须充分去耦以提供良好的交流接地。

泄漏

VSM2和VSM3是关键节点, FET放大器利用它们确定INUM和IDEN引脚的电压。此外, 施加于VSM2和VSM3的电压也用来驱动输入周围的屏蔽; 在低电流(<1 nA)时, 为将泄漏降至最低, 该电压非常关键。如果INUM与VSM2引脚之间的电压差为1 mV, 泄漏电阻为100 M Ω , 那么漏电流将为10 pA。如果该电流流入器件, 漏电流将限制最低可测量的输入电流。

更糟糕的是, 如果电流为负(即从输入引脚吸取电流), 输入电压将拉低, FET放大器输出将变为正供电轨电压。当输入偏置1.5 V时, 很容易发生这种情况。例如, 输入引脚与地之间的1 G Ω 电阻产生1.5 nA电流, 它从输入引脚流至地, 从而将输入节点拉低。对数放大器输入端是单向性, 只能接收一个方向的电流。沿错误方向流动的电流会破坏输入偏置环路。因此, 若要测量小于约1 nA的电流, 务必采用防护措施, 并清除电路板上的任何污染, 包括焊剂。如果漏电流非常大, 输入电流无法压倒它, VLOG输出将达到输出范围的负端或正端, 具体取决于INUM还是IDEN有泄漏。

VLOG输出

VLOG输出对负载有一定的敏感性, 不适合驱动大电容或小电阻, 因此建议 $C_{LOAD} < 5$ pF且 $R_{LOAD} > 10$ k Ω 。

动态响应

ADL5304不需要使用输入补偿网络来使电路保持稳定。然而, 在正常动态工作模式下, 可能出现趋负电流, 例如当电流从较大的值逐步降低到较小的值时。如果步进较大, 输入环路可能临时断开, 导致瞬时无效VLOG输出。环路恢复时间与输入电流直接相关, 因此, 输入电流越小, ADL5304恢复所需的时间越长。通过精心设计降低INUM和IDEN输入的寄生电容, 有助于缩短恢复时间, 但这一行为无法被完全消除, 因为它是跨导线性对数放大器的特征。

针对图55所示设置, 图56和图57显示了一个实际光电二极管管(1A227、0.8 A/W、0.7 pF)的某些脉冲响应测量结果。

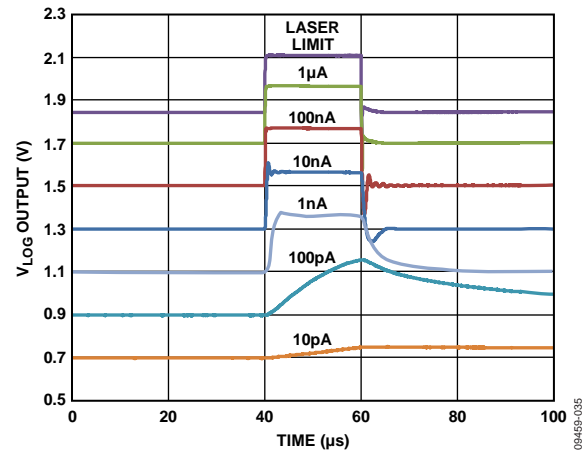


图56. 输入电流约为10 pA至1 μ A以上(达到激光限制)时的光电二极管响应

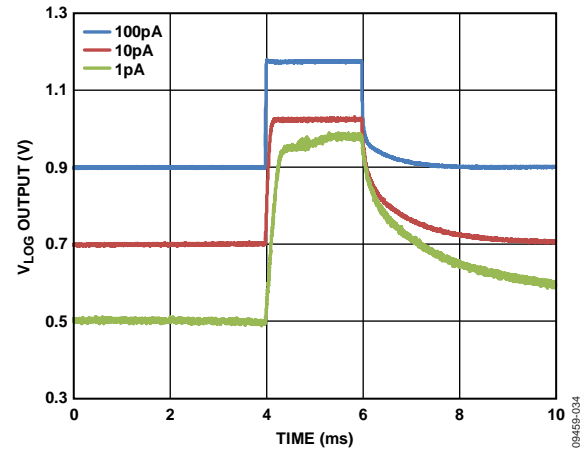


图57. 提高时间比例以显示低至INUM ~ 1 pA的测量结果 (~1.25 pW; -89.03 dBm)

使用负电源

在ADL5304的多数应用中, 单电源即足够。单电源还能实现最低的功耗。如果用户需要将光电二极管的阳极偏置到地, 则需要双电源, 如图50所示。

负电源需要吸收器件偏置电流、缓冲器的负载电流以及最大输入电流。

求和节点移至地时, 在电压源与INUM引脚之间放置一个适当比例的电阻, ADL5304就可以用作电压输入对数放大器。小电压的对数精度受JFET运算放大器失调(出现于此引脚与VSUM之间)的限制。IDEN引脚同样可以利用一个电压信号驱动。

当预期输入电流较大(INUM或IDEN大于约5 mA)且温度极低(-40 $^{\circ}$ C)时, 应在VNEG上使用负电源。

评估板原理图和丝印图

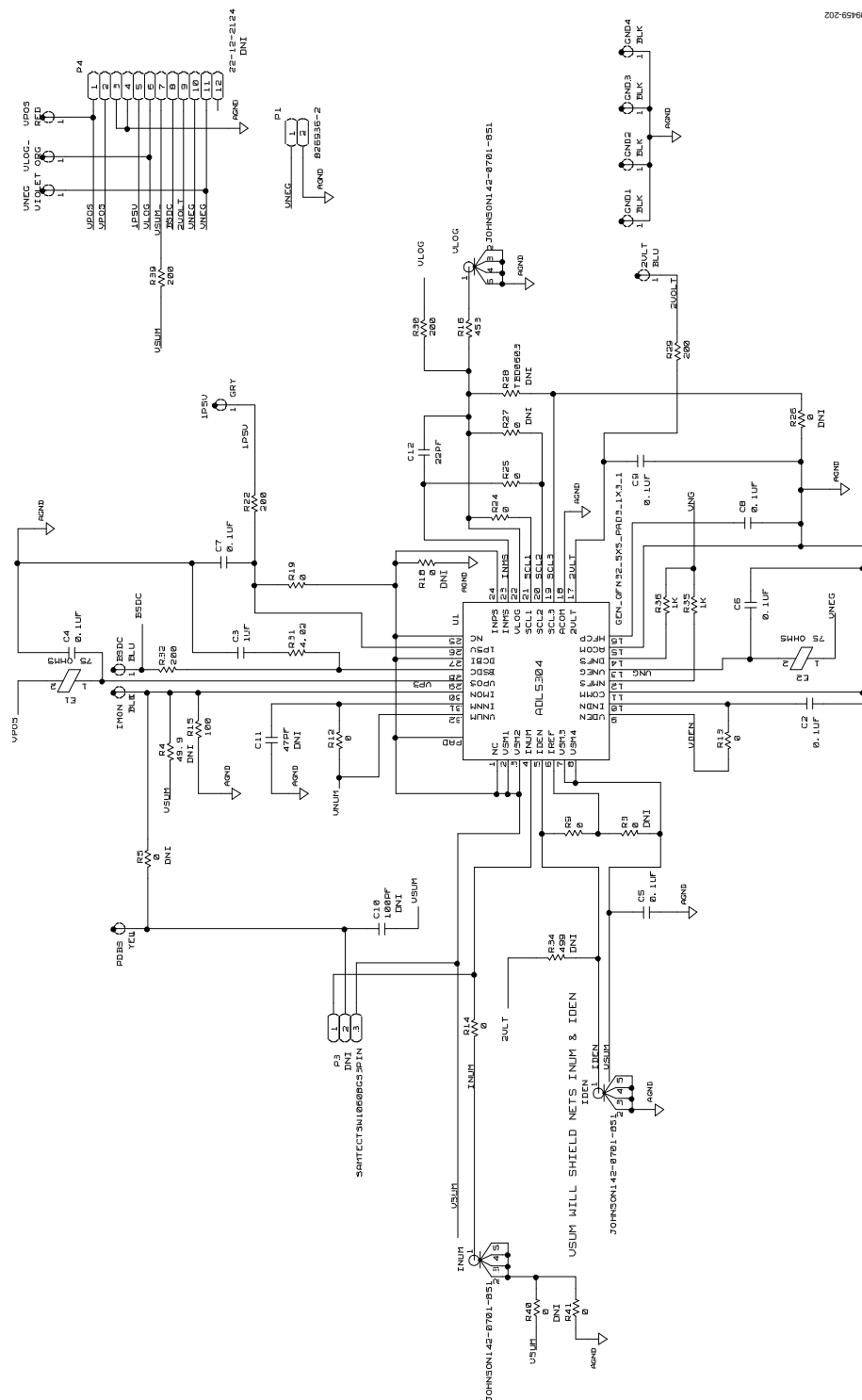


图58. 评估板原理图

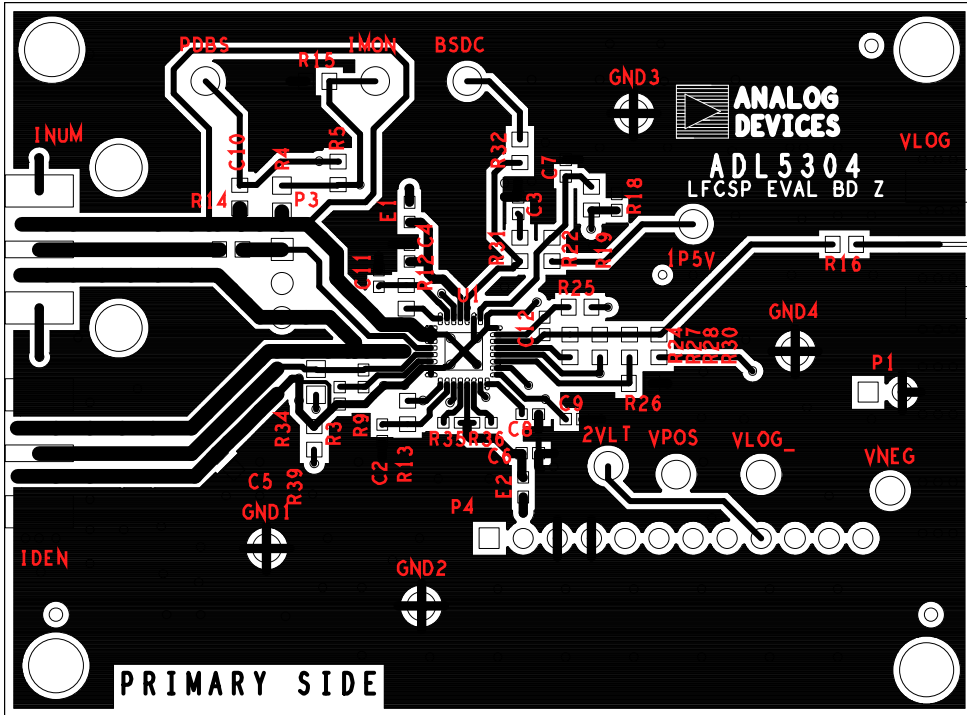


图59. 评估板主面

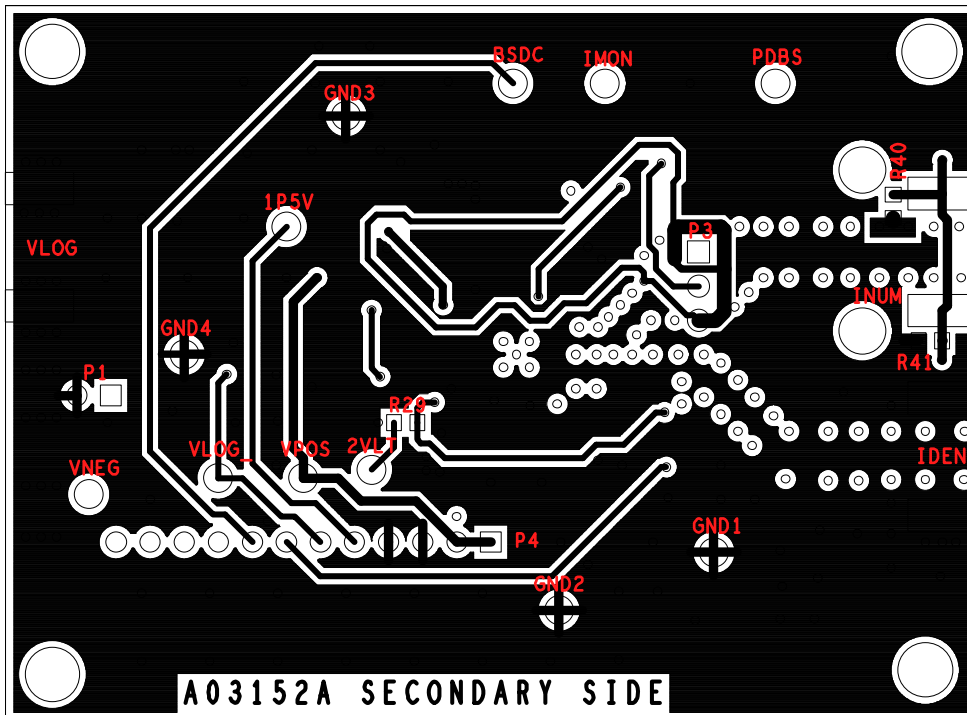
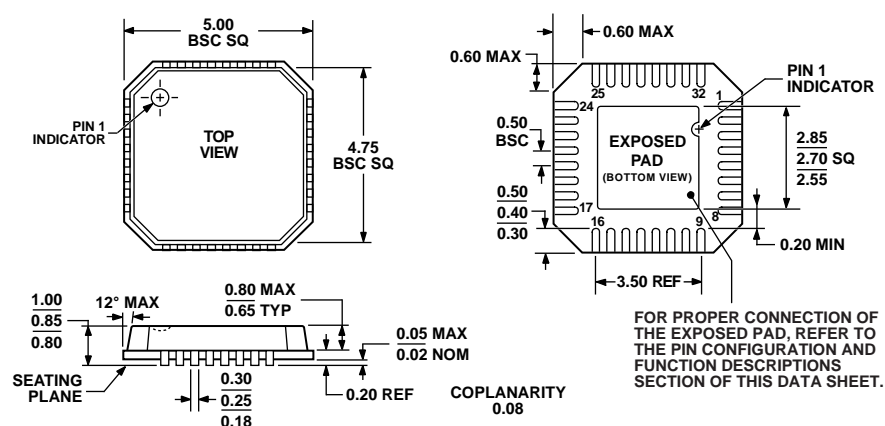


图60. 评估板辅面

外形尺寸



COMPLIANT TO JEDEC STANDARDS MO-220-VHHD-2

图61. 32引脚引脚架构芯片级封装[LFCSP_VQ]

5 mm × 5 mm, 超薄体

(CP-32-8)

图示尺寸单位: mm

032807-A

订购指南

型号 ¹	温度范围	封装描述	订购数量	封装选项
ADL5304ACPZ-R2	-40°C至+85°C	32引脚LFCSP_VQ	250	CP-32-8
ADL5304ACPZ-R7	-40°C至+85°C	32引脚LFCSP_WQ, 7"卷带和卷盘	1500	CP-32-8
ADL5304ACPZ-RL	-40°C至+85°C	32引脚LFCSP_WQ, 13"卷带和卷盘	5000	CP-32-8
ADL5304-EVALZ		评估板		

¹ Z = 符合RoHS标准的器件。

注释

注释

ADL5304

注释