

Σ-Δ ADC 上的 50 Hz/60 Hz 干扰抑制

作者：Adrian Sherry

简介

许多工业设置需要抑制 50 Hz 和 60 Hz 干扰。本应用笔记介绍如何使用 AD7708/AD7718、AD7709、AD7719、AD7782/AD7783 Σ-Δ 型 ADC 实现这些频率的最佳抑制。

电力线路频率

全球的交流电无外乎采用两种频率之一：50 Hz 或 60 Hz。通过电源变压器或来自无屏蔽电缆或电气设备的辐射，该频率会对电信号产生干扰。以上频率的谐波也可存在干扰，即 100 Hz/150 Hz 或 120 Hz/180 Hz 等等，当然这些分量一般低于基频。随着时间的变化，交流电的实际频率通常最高可偏移 ±1 Hz。

尝试以高分辨率 ADC 测量低电平信号时，交流电干扰会带来严重问题。

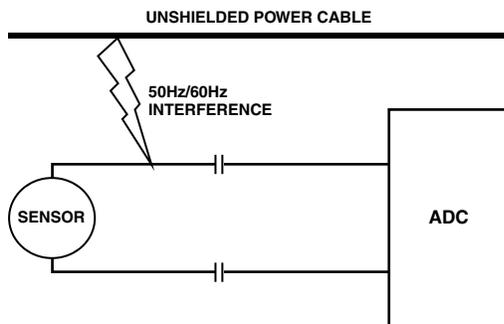


图 1. 50 Hz/60 Hz 干扰来源

抑制干扰

只要系统具有良好的共模抑制能力，使用差分信号可以抑制任何共模 50 Hz/60 Hz 干扰。不过，这并不能抑制正常模式干扰。

减少此干扰的一个解决方案是使用低通模拟滤波器。为获得对 50 Hz 和 60 Hz 干扰的良好抑制，该滤波器需要具有低截止频率和 / 或高阶。低截止频率将限制可测量的信号带宽，而高阶模拟滤波器从组件数量和电路板空间角度考虑过于昂贵。另外，截止频率容易发生漂移。

替代方法是使用数字滤波器。这种滤波器可针对一个电力线路频率下的抑制进行优化，或者可同时衰减两个频率，使设备无需重新配置便可广泛使用。需要考虑的滤波器特性是 50 Hz ±1 Hz 和 / 或 60 Hz ±1 Hz 下的抑制、这些频率的谐波抑制、滤波器建立时间和滤波器复杂度（影响功耗等等）。所需的抑制取决于干扰幅度和系统噪声电平，例如 60 dB 的抑制足以将 1 mV 干扰电平衰减至 1 μV。

Σ-Δ 型 ADC

Σ-Δ 型 ADC 包括数字滤波器，这是其架构组件之一。正确配置后，该滤波器可以有效抑制电力线路频率，同时仍保留足够带宽以测量输入信号。ADI 公司该 ADC 系列上使用的滤波器既可提供良好的电力频率抑制，又能提供合理的高刷新频率。

SINC³ 滤波器（无斩波）

以上 ADC 中所用的数字滤波器为 sinc³ 滤波器。该滤波器的响应取决于滤波器采样速率 f_s (32.768 kHz) 和寄存器值 SF。这决定了 ADC 刷新速率、频率响应中的陷波位置、ADC 转换的噪声。以下公式用于计算 sinc³ 滤波器的频率响应：

$$\left(\frac{1}{8SF} \times \frac{\sin(8SF \times \pi \times f / f_s)}{\sin(\pi \times f / f_s)} \right)^3$$

ADC 刷新速率如下：

$$\frac{f_s}{8SF}$$

AN-611

与更高阶 sinc 滤波器相比， sinc^3 滤波器的建立时间更短，因此在用于低噪声调制器时是追求转换速度的绝佳选择。该滤波器响应只能从斩波关闭模式下 ($\text{ADMODE}[7] = 1$) 的 AD7708/AD7718 获得。在此模式下，例如，通道变化后的建立时间是转换间隔的三倍。这是为了让 sinc^3 滤波器完全建立。图 2 中显示的是 $\text{SF} = 75$ (十进制) 的频率响应曲线图。

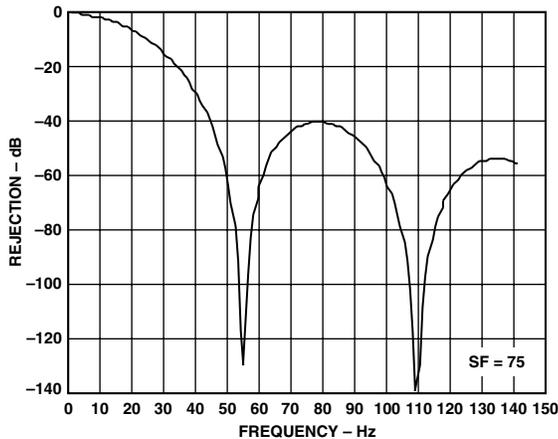


图 2. $\text{SF} = 75$ 时抑制与频率的关系

选择这一 SF 在大约 55 Hz 处产生了深陷波，正好位于 50 Hz 与 60 Hz 中间，使得 $50 \text{ Hz} \pm 1 \text{ Hz}$ 和 $60 \text{ Hz} \pm 1 \text{ Hz}$ 下的抑制至少为 57 dB，刷新速率为 55 Hz，建立时间低至 55 ms。对于 50 Hz/60 Hz 抑制的高刷新速率，该 SF 是最佳选择。

将 SF 提高至 151 可将 50Hz/60 Hz 抑制增加 3dB 至 60dB，但建立时间会倍增至 111ms。如果将 SF 设置为最大值 255，可提供 68 dB 的抑制，同时使建立时间升至 187 ms。

如果已知设备所在国家以及相应电源频率，可在此频率下获得极高抑制。对于 50 Hz 的情况，应使用值 $\text{SF} = 82$ ；对于 60 Hz 应使用 $\text{SF} = 68$ 。这些值在所选频率下提供超过 100 dB 的抑制，但在另一频率下只有 40 dB，同时建立时间为 60 ms/50 ms。

理论上，10 Hz 的刷新速率在 50 Hz 和 60 Hz 下均可提供抑制，但转换速率极低，建立时间长达 300 ms。请注意，在 AD7708/AD7718 上不可能使用 32.768 kHz 晶体获得 10Hz (斩波关闭) 速率，最低可用速率为 16Hz。

表 I 中的计算假设对 ADC 施加的是准确的 32.768 kHz 晶体 / 时钟。如果频率不准确，抑制性能可能降低；例如， $\text{SF} = 75$ 时，假设时钟误差为 $\pm 2\%$ ，抑制会降低至 52 dB 的最差值。但是应注意，32.768 kHz 晶体远比此值精确。

上述滤波器响应在 50Hz 和 60 Hz 谐波下都能提供同样甚至更好的抑制。

后置滤波

对 ADC 数据施加简单的后置滤波器便可用极小的开销改善 50 Hz/60 Hz 抑制。例如，如果 $\text{SF} = 171$ ，ADC 刷新速率为 24Hz，则 24Hz、48Hz 处存在深陷波，依此类推。在外部执行简单的 2 等份平均可实现 12Hz、36Hz、60Hz 处的一阶陷波，依此类推。此时，该方法提供 71dB 的最差 50Hz/60 Hz 抑制、4.4 Hz 的 3 dB 频率和 167 ms 的建立时间。它也不受时钟不精确的影响，时钟误差为 $\pm 2\%$ 时仅降低至 65dB。ADC 噪声低于 $\text{SF} = 75$ 的情况。

表 I. AD7708/AD7718 上的抑制 (斩波不激活)

	50 ± 1 Hz 抑制 (dB)	60 ± 1 Hz 抑制 (dB)	ADC 刷新速率 (Hz)	建立时间 (ms)	3 dB 频率 (Hz)
SF = 68	40	101	60.2	49.8	15.8
SF = 75	57	59	54.6	54.9	14.3
SF = 82	101	47	50.0	60.1	13.1
SF = 151	60	60	27.1	110.6	7.1
SF = 255	77	68	16.1	186.7	4.2

斩波 ADC

AD7709/AD7719 利用斩波 ADC 提供极低的失调误差和漂移。AD7708/AD7718 也可选择性地启用斩波。斩波固有的求平均值会影响频率响应，并可改善 50 Hz/60 Hz 抑制。开启斩波时频率响应的计算公式如下：

$$\left(\frac{1}{2} \times \frac{\sin(2 \times \pi \times f / f_{OUT})}{\sin(\pi \times f / f_{OUT})} \right) \left(\frac{1}{8SF} \times \frac{\sin(8SF \times \pi \times f / f_S)}{\sin(\pi \times f / f_S)} \right)^3$$

其中 $f_{OUT} = f_S / (8 \times SF \times 3)$ 。

在相等 SF 下，ADC 的输出速率是非斩波 ADC 的三分之一，建立时间为两个输出周期。在 $f_{OUT}/2$ 的奇数倍下，频率响应中存在额外陷波。例如，如果 SF = 69（默认），60 Hz 附近具有常见的 sinc^3 陷波，而 50 Hz 附近也有陷波，从而得到在 19.8 Hz 的刷新速率和 101ms 的建立时间下 60 dB 的最差抑制。100/120 Hz 下的抑制更低，为 46 dB。参见图 3。

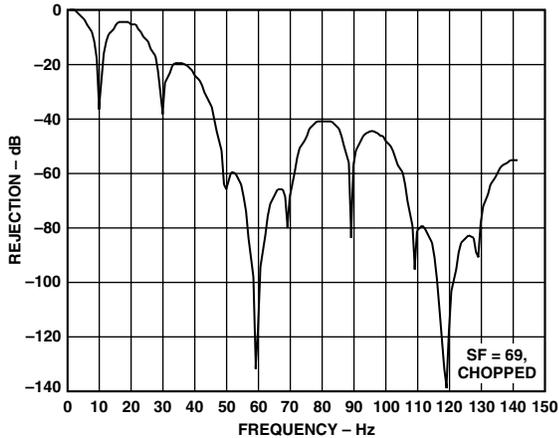


图 3. SF = 69、开启斩波时抑制与频率的关系

在 17.3 Hz 的刷新速率下将 SF 提高至 79 可以实现 67 dB 的更高抑制，100 Hz/120 Hz 下则为 55 dB。

SF = 75 在 50 Hz/60 Hz 下可实现 62 dB 的抑制，100 Hz/120 Hz 下则为 65 dB。

要获得 >100 dB 的抑制，应分别将电源线路频率 SF = 82 或 SF = 68 用于 50 Hz 和 60 Hz。

AD7782/AD7783

AD7782/AD7783 不允许修改 SF 值，因此采用默认值 SF = 69 并开启斩波，从而在 19.8 Hz 的刷新速率下提供 60 dB 50 Hz/60 Hz 抑制。要改善抑制，ADC 可采用 28.8 kHz 时钟来代替 32.768 kHz，当在 17.4 Hz 的刷新速率下工作时抑制将提高至 66 dB。多出的 6 dB 可将干扰信号衰减两倍。

结束语

该 ADC 系列提供高达 55 Hz 的转换速率，同时保持良好的 50 Hz 和 60 Hz 抑制。软件可选刷新速率以转换速率为代价为改善 50 Hz/60 Hz 抑制带来一些灵活性。无论关闭还是开启斩波，始终有特定 ADC 刷新速率值可实现最佳的 50 Hz 和 60 Hz 同时抑制。选择刷新速率时，需要注意确保在电力干扰的谐波下也能提供充分抑制，并考虑时钟频率的任何不精确性。

	50 ± 1 Hz 抑制 (dB)	60 ± 1 Hz 抑制 (dB)	ADC 刷新速率 (Hz)	建立时间 (ms)	3 dB 频率 (Hz)
SF = 68	54	101	20.1	99.6	4.8
SF = 69	60	95	19.8	101.1	4.7
SF = 75	62	66	18.2	109.9	4.4
SF = 79	75	67	17.3	115.7	4.1
SF = 82	101	53	16.7	120.1	4.0
SF = 150	67	66	9.2	219.7	2.2

