
模数转换教程

——疯壳·开发板系列

Wolverine-Team

2015/7/16

目录

第一节 模数转换硬件电路.....	3
第二节 ADC 寄存器.....	4
2.1 GPADC 介绍.....	4
2.2 寄存器介绍.....	4
2.2.1 ADC 控制寄存器.....	4
2.2.2 ADC 第二控制寄存器.....	5
2.2.3 ADC 正偏移寄存器.....	5
2.2.4 ADC 负偏移寄存器.....	6
2.2.5 ADC 清除中断寄存器.....	6
2.2.6 ADC 结果寄存器.....	6
2.2.7 ADC 延时寄存器.....	6
2.2.8 ADC 第二延时寄存器.....	6
2.3 寄存器配置讲解.....	6
第三节 ADC 实验.....	8

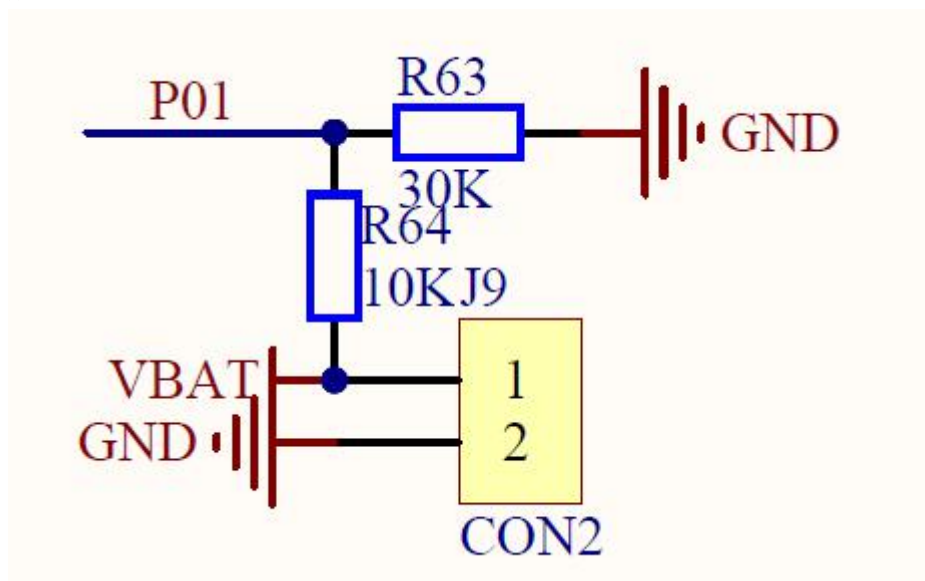
官网地址: <http://www.fengke.club>

购买链接: <http://shop115904315.taobao.com/>

官方 QQ 群: 193836402

第一节 模数转换硬件电路

本实验将 P01 作为模数转换接口，使用两个电阻分压来测量电池的电压，如下图所示：



第二节 ADC 寄存器

2.1 GPADC 介绍

DA14580 集成一个高速超低功耗的 10 位通用模数转换器。可以工作于单端模式也可以工作于差分模式。ADC 模块有一个 1.2V 的电压校准器，作为满量程的参考电压。

该 ADC 模块是 10 位动态模数转换，转换时间为 65ns；最大的采样率为 3.3MHz；超低功耗（在 100KHz 的采样速率下典型供电电流为 5uA）；有单端与差分两个输入比例；有 4 个单端或者 2 个差分输入通道；电池检测功能；斩波器功能；偏移和零刻度调整；公共端模式输入电平调整。

2.2 寄存器介绍

2.2.1 ADC 控制寄存器

Table 211: GP_ADC_CTRL_REG (0x50001500)

Bit	Mode	Symbol	Description	Reset
15	R/W	GP_ADC_LDO_ZERO	Forces LDO-output to 0V.	0x0
14	R/W	GP_ADC_LDO_EN	Turns on LDO.	0x0
13	R/W	GP_ADC_CHOP	Takes two samples with opposite GP_ADC_SIGN to cancel the internal offset voltage of the ADC; Highly recommended for DC-measurements.	0x0
12	R/W	GP_ADC_MUTE	Takes sample at mid-scale (to determine the internal offset and/or noise of the ADC with regards to VDD_REF which is also sampled by the ADC).	0x0
11	R/W	GP_ADC_SE	0 = Differential mode 1 = Single ended mode	0x0
10	R/W	GP_ADC_SIGN	0 = Default 1 = Conversion with opposite sign at input and output to cancel out the internal offset of the ADC and low-frequency	0x0
9:6	R/W	GP_ADC_SEL	ADC input selection which must be set before the GP_ADC_START bit is enabled. If GP_ADC_SE = 1 (single ended mode): 0000 = P0[0] 0001 = P0[1] 0010 = P0[2] 0011 = P0[3] 0100 = AVS 0101 = VDD_REF 0110 = VDD_RTT 0111 = VBAT3V 1000 = VDCDC 1001 = VBAT1V All other combinations are reserved. If GP_ADC_SE = 0 (differential mode): 0000 = P0[0] vs P0[1] All other combinations are P0[2] vs P0[3].	0x0
5	R/W	GP_ADC_MINT	0 = Disable (mask) GP_ADC_INT. 1 = Enable GP_ADC_INT to ICU.	0x0
4	R	GP_ADC_INT	1 = AD conversion ready and has generated an interrupt. Must be cleared by writing any value to GP_ADC_CLEAR_INT_REG.	0x0
3	R/W	GP_ADC_CLK_SEL	0 = Internal high-speed ADC clock used. 1 = Digital clock used.	0x0
2	-	GP_ADC_TEST	Reserved, keep 0.	0x0
1	R/W	GP_ADC_START	0 = ADC conversion ready. 1 = If a 1 is written, the ADC starts a conversion. After the conversion this bit will be set to 0 and the GP_ADC_INT bit will be set.	0x0
0	R/W	GP_ADC_EN	0 = ADC is disabled and in reset. 1 = ADC is enabled and sampling of input is started.	0x0

- 15 位：使 LDO 输出为 0V；
- 14 位：打开 LDO；
- 13 位：通过相反的 ADC 符号获取两个采样值来取消内部的偏置电压，强烈建议用于 DC 的测量；
- 12 位：在中间刻度采样。
- 11 位：ADC 模式选择，'0'为差分模式，'1'为单端模式；
- 10 位：'0'表示默认模式，'1'表示输入和输出的相反信号来取消内部的偏置与低频；
- 9:6 位：ADC 输入选择，这个设置必须在 GP_ADC_START 位使能之前。如果 GP_ADC_SE=1 即为单端模式，则 0000 表示选择 P00 引脚，其余见上图，没有在上图中出现的组合值时被忽略的。如果 GP_ADC_SE=0 即为差分模式，则 0000 表示 P00 与 p01，其他任意组合表示 P02 与 P03。
- 5 位：ADC 中断控制，'0'关闭 ADC 中断，'1'使能 ADC 中断；
- 4 位：ADC 中断标志位，'1'表示模数转换准备好并且已经产生一个中断，在写任何值到 GP_ADC_CLEAR_INT_REG 之前必须被清除；
- 3 位：ADC 时钟选择，'0'表示使用内部高速 ADC 时钟，'1'表示使用数字时钟；
- 2 位：保留不使用，保持 0；
- 1 位：'0'表示 ADC 转换准备好，'1'表示开始一次转换，在转换之后该位被清零，产生 ADC 中断；
- 0 位：'0'表示关闭 ADC 并处于复位状态，'1'表示使能 ADC 并开始采样。

2.2.2 ADC 第二控制寄存器

Table 212: GP_ADC_CTRL2_REG (0x50001502)

Bit	Mode	Symbol	Description	Reset
15:4	-	-	Reserved	0x0
3	R/W	GP_ADC_I20U	Adds 20uA constant load current at the ADC LDO to minimize ripple on the reference voltage of the ADC.	0x0
2	R/W	GP_ADC_IDYN	Enables dynamic load current at the ADC LDO to minimize ripple on the reference voltage of the ADC.	0x0
1	R/W	GP_ADC_ATTN3X	0 = Input voltages up to 1.2V allowed. 1 = Input voltages up to 3.6V allowed by enabling 3x attenuator.	0x0
0	R/W	GP_ADC_DELAY_EN	Enables delay function for several signals. This is not auto-cleared. Toggle this bit before every sampling to enable successive conversions.	0x0

- 15:4 位：保留不使用；
- 3 位：对 LDO 增加 20uA 的常量负载电流使 ADC 参考电压的纹波最小；
- 2 位：使能 LDO 的动态负载电流使 ADC 参考电压的纹波最小；
- 1 位：输入电压值，'0'表示输入电压最大 1.2V，'1'表示输入电压通过 3 倍衰减最大 3.6V；
- 0 位：使能几个信号的延时功能。

2.2.3 ADC 正偏移寄存器

Table 213: GP_ADC_OFFP_REG (0x50001504)

Bit	Mode	Symbol	Description	Reset
15:10	-	-	Reserved	0x0
9:0	R/W	GP_ADC_OFFP	Offset adjust of 'positive' array of ADC-network (effective if "GP_ADC_SE=0", or "GP_ADC_SE=1 AND GP_ADC_SIGN=0")	0x200

- 15:10 位：保留不使用；

9:0 位：正值偏移调整。

2.2.4 ADC 负偏移寄存器

Table 214: GP_ADC_OFFN_REG (0x50001506)

Bit	Mode	Symbol	Description	Reset
15:10	-	-	Reserved	0x0
9:0	R/W	GP_ADC_OFFN	Offset adjust of 'negative' array of ADC-network (effective if "GP_ADC_SE=0", or "GP_ADC_SE=1 AND GP_ADC_SIGN=1")	0x200

15:10 位：保留不使用；

9:0 位：负值偏移调整。

2.2.5 ADC 清除中断寄存器

Table 215: GP_ADC_CLEAR_INT_REG (0x50001508)

Bit	Mode	Symbol	Description	Reset
15:0	R/W	GP_ADC_CLR_INT	Writing any value to this register will clear the ADC_INT interrupt. Reading returns 0.	0x0

15:0 位：写任何值到该寄存器，清除 ADC 中断，读取则返回 0。

2.2.6 ADC 结果寄存器

Table 216: GP_ADC_RESULT_REG (0x5000150A)

Bit	Mode	Symbol	Description	Reset
15:10	-	-	Reserved	0x0
9:0	R	GP_ADC_VAL	Returns the 10 bits linear value of the last AD conversion.	0x0

15:10 位：保留不使用；

9:0 位：ADC 转换结果。

2.2.7 ADC 延时寄存器

Table 217: GP_ADC_DELAY_REG (0x5000150C)

Bit	Mode	Symbol	Description	Reset
15:8	-	-	Reserved	0x0
7:0	R/W	DEL_LDO_EN	Defines the delay before the LDO enable (GP_ADC_LDO_EN). Reset value is 0 μ s since the LDO enable should be the first thing to be programmed in the sequence of bringing the GP ADC up.	0x0

15:8 位：保留不使用；

7:0 位：定义 LDO 使能的延时值。

2.2.8 ADC 第二延时寄存器

Table 218: GP_ADC_DELAY2_REG (0x5000150E)

Bit	Mode	Symbol	Description	Reset
15:8	R/W	DEL_ADC_START	Defines the delay for the GP_ADC_START bit. Reset value is 17 μ s which is the recommended value to wait before starting the GP ADC. This is the third and last step of bringing up the GP ADC	0x88
7:0	R/W	DEL_ADC_EN	Defines the delay for the GP_ADC_EN bit. Reset value is 16 μ s which is the recommended value to wait after enabling the LDO. This is the second step in bringing up the GP ADC.	0x80

15:8 位：定义 ADC 开始的延时值，默认为 17us；

7:0 位：定义 ADC 使能的延时值，默认为 16us。

2.3 寄存器配置讲解

```
#define GP_ADC_CTRL_REG (* (volatile uint16*)0x50001500)
```

```
#define GP_ADC_CTRL2_REG      (* (volatile uint16*)0x50001502)
#define GP_ADC_OFFP_REG      (* (volatile uint16*)0x50001504)
#define GP_ADC_OFFN_REG      (* (volatile uint16*)0x50001506)
#define GP_ADC_CLEAR_INT_REG (* (volatile uint16*)0x50001508)
#define GP_ADC_RESULT_REG    (* (volatile uint16*)0x5000150A)
#define GP_ADC_DELAY_REG     (* (volatile uint16*)0x5000150C)
#define GP_ADC_DELAY2_REG    (* (volatile uint16*)0x5000150E)
```

ADC 初始化寄存器配置:

使能 LDO，单端模式，默认符号，则 GP_ADC_CTRL_REG =0x4800;

使能 ADC，则 GP_ADC_CTRL_REG =0x4801;

增加常量电流减少纹波，输入最大电压为 3.6V，允许信号延时，则 GP_ADC_CTRL2_REG =0x4800;

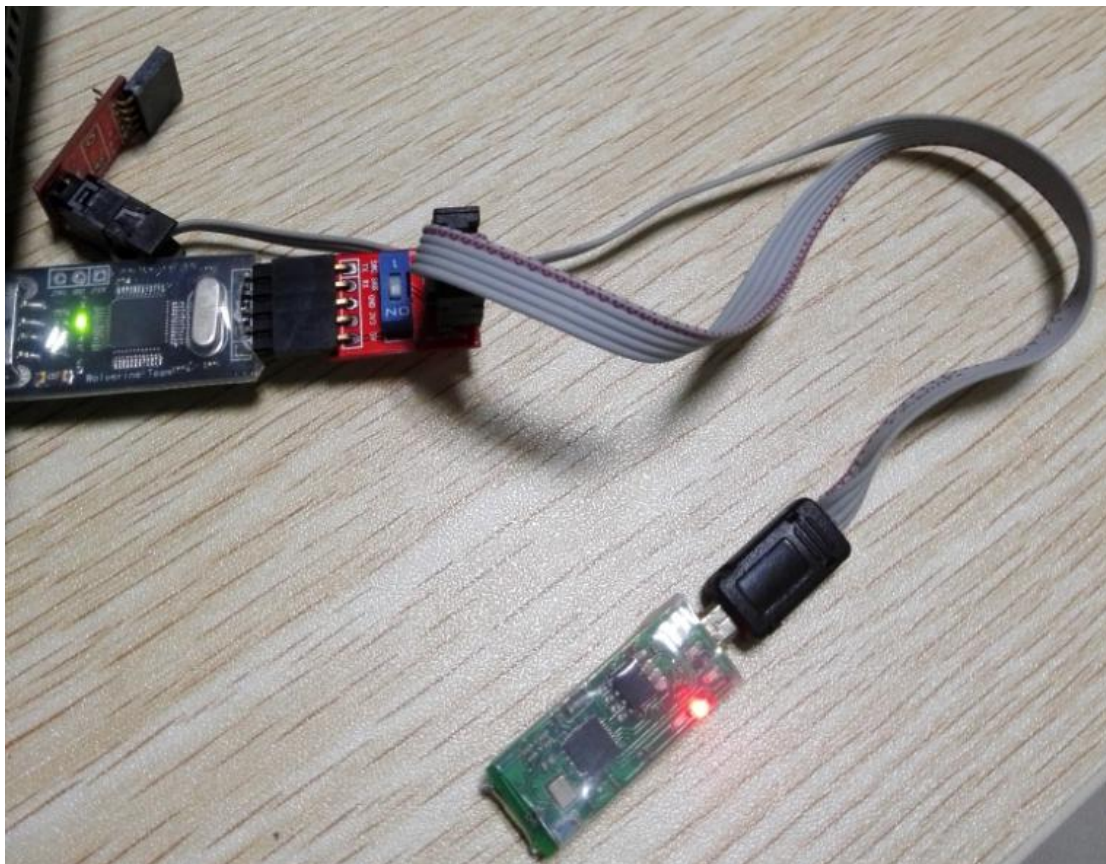
选择 P01 作为输入引脚，则 GP_ADC_CTRL_REG =0x4841;

读取转换结果，先启动转换 GP_ADC_CTRL_REG |= 0x0002;等待转换完成 while(GP_ADC_CTRL_REG&0x0002);清除中断标志 GP_ADC_CLEAR_INT_REG=0; 读取结果 adc_result =GP_ADC_RESULT_REG;

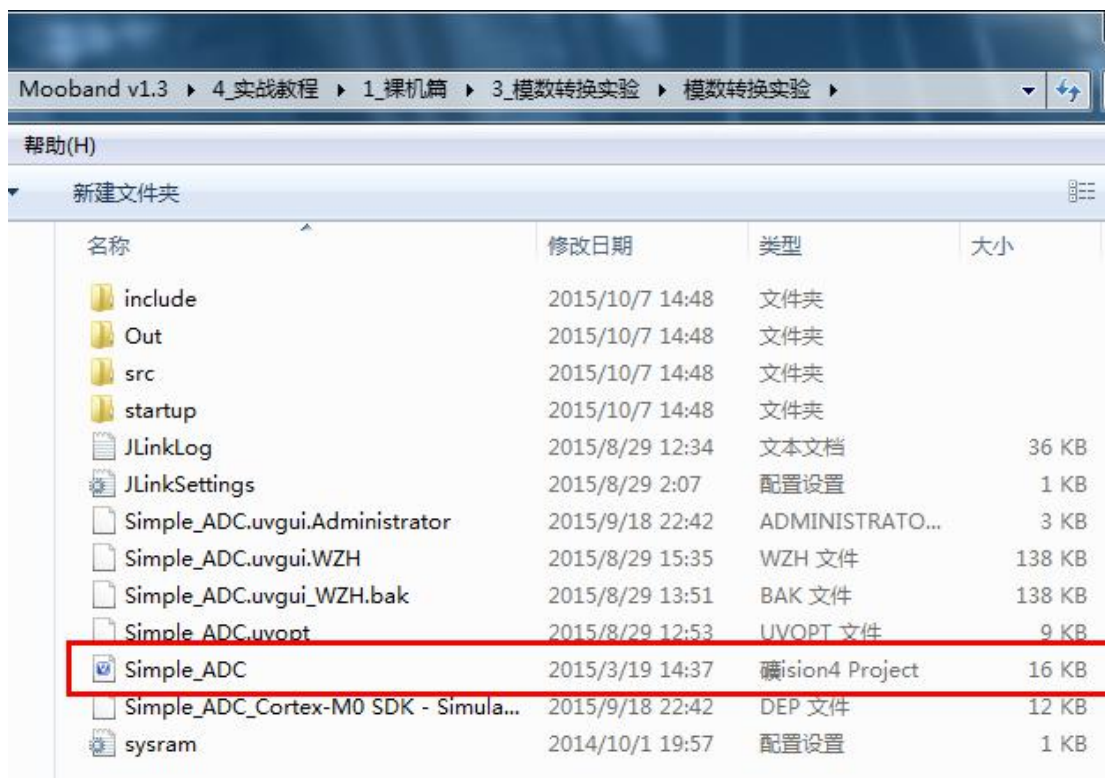
第三节 ADC 实验

实验需要使用的模块有：手环，Jlink 调试工具，一根手环下载调试线。

将 JLINK 通过下载调试线连接到手环的 USB 调试接口，JLINK 插在有拨码开关的一端，注意丝印标注一一对应，将 JLINK 插上电脑的 USB 口，如下图所示：



打开 ADC 实验的 Keil 工程 Simple_ADC.uvproj，位于目录：..\4_实战教程\1_裸机篇\3_模数转换实验\模数转换实验，如下图所示：



使用手环调试下载线连接好 Jlink，编译，点击 DEBUG，然后点击全速运行，根据电池电量，LED 亮的数量随着变化，如下图所示：

