



STM32硬件设计问题解答

2009年ST MCU巡回演讲

北京、深圳、上海、台北、
青岛、重庆、南京、哈尔滨、
武汉、福州、西安

- ❖ 如何保证**ADC**精度
- ❖ **VDD**与**VDDA**的处理
- ❖ 如何达到最优功耗水准
- ❖ 如何保证**RTC**精度
- ❖ 复位电路
- ❖ **SWJ**调试电路
- ❖ **Q & A**

❖ 共有最多3个ADC模块，最多21个ADC输入通道

❖ 特性

➤ 12位分辨率

➤ 自校准

➤ 转换结束，注入转换结束和发生模拟看门狗事件时产生中断

➤ 带内嵌数据一致的数据对齐

➤ 非常丰富的操作模式

➤ 双重模式(带2个或以上ADC的器件)

➤ ADC转换时间：

❑ 1 μ s: ADC时钟为14MHz时达到最快

❑ 14个时钟周期，转换周期可调：14、20、26、41、54、68、84、252

➤ ADC供电要求：2.4V~3.6V

➤ ADC输入范围： $V_{REF-} \leq V_{IN} \leq V_{REF+}$

➤ 规则通道转换期间有DMA请求产生

➤ 模拟看门狗

ADC输入通道映射



	ADC1	ADC2	ADC3
通道0	PA0	PA0	PA0
通道1	PA1	PA1	PA1
通道2	PA2	PA2	PA2
通道3	PA3	PA3	PA3
通道4	PA4	PA4	PF6
通道5	PA5	PA5	PF7
通道6	PA6	PA6	PF8
通道7	PA7	PA7	PF9
通道8	PB0	PB0	PF10
通道9	PB1	PB1	
通道10	PC0	PC0	PC0
通道11	PC1	PC1	PC1
通道12	PC2	PC2	PC2
通道13	PC3	PC3	PC3
通道14	PC4	PC4	
通道15	PC5	PC5	

STM32 ADC操作模式



❖ 单次转换模式：转换一次则停止



❖ 连续转换模式：转换完一次后即开始下一次转换



❖ 扫描模式：扫描一组模拟通道



❖ 间断模式：每触发一次，转换序列中n个通道

➤ 例如n=2:



❖ 多种触发方式:

➤ 软件触发、外部触发、定时器触发等

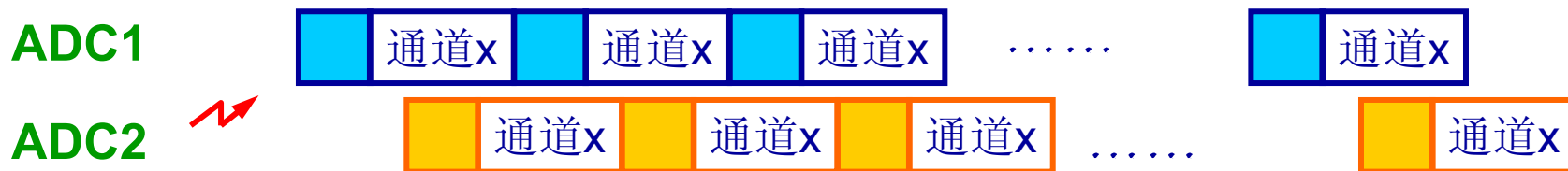
STM32的双ADC操作模式



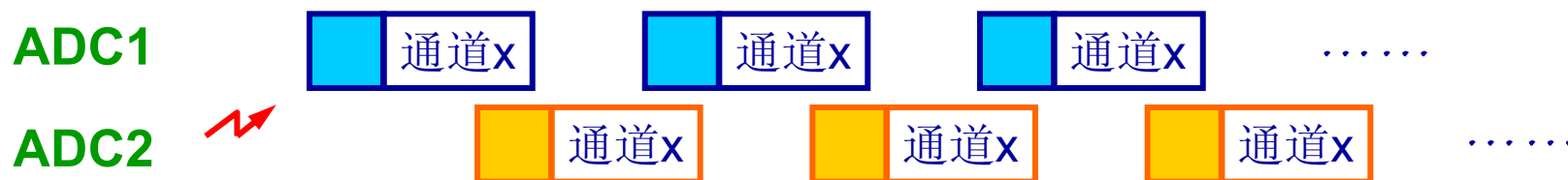
❖ 同步模式：以转换通道0~通道15为例：



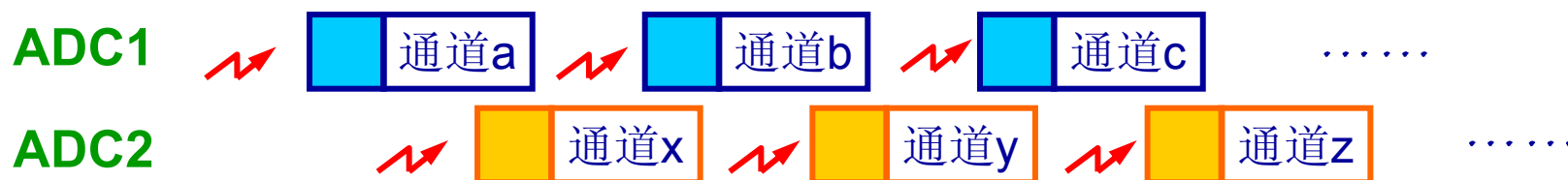
❖ 快速交替模式：在一个通道上以连续方式的快速交替模式



❖ 慢速交替模式：在一个通道上以连续方式的快速交替模式



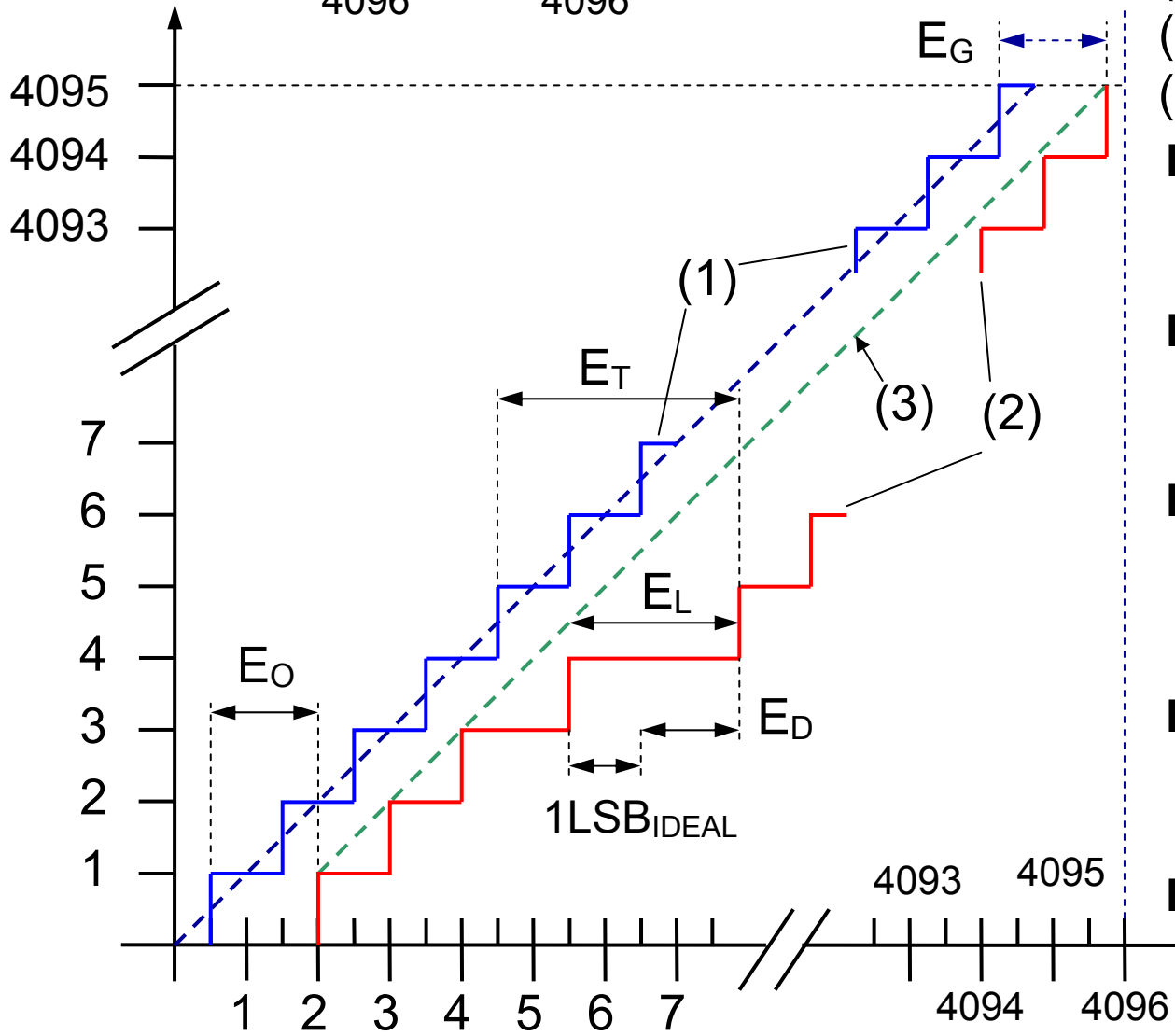
❖ 交替触发模式：



ADC的误差种类



$$1\text{LSB}_{\text{IDEAL}} = \frac{V_{\text{REF}+}}{4096} \text{ (or } \frac{V_{\text{DDA}}}{4096} \text{ depending on package)}$$



- (1) 理想ADC转换曲线
- (2) 实际ADC转换曲线
- (3) 实际ADC两终点连线

ET 总误差：实际ADC转换曲线与理想曲线间的最大偏离

EO 偏移误差：实际转换曲线上第一次跃迁与理想曲线中第一次跃迁之差

EG 增益误差：实际转换曲线上最后一次跃迁与理想曲线中最后一次跃迁之差

ED 微分线性误差：实际转换曲线上步距与理想步距(1LSB)之差

EL 积分线性误差：实际转换曲线与终点曲线间最大偏离

消除影响ADC精度的因素(1/4)



❖ ADC模块自身的误差

- 积分线性误差(ILE)和微分线性误差(DLE)依赖于ADC模块的设计,校准它们是困难的。进行多次转换再做平均可以减小它们的影响。
- 偏移和增益误差可以简单地使用ADC模块的自校准功能补偿。

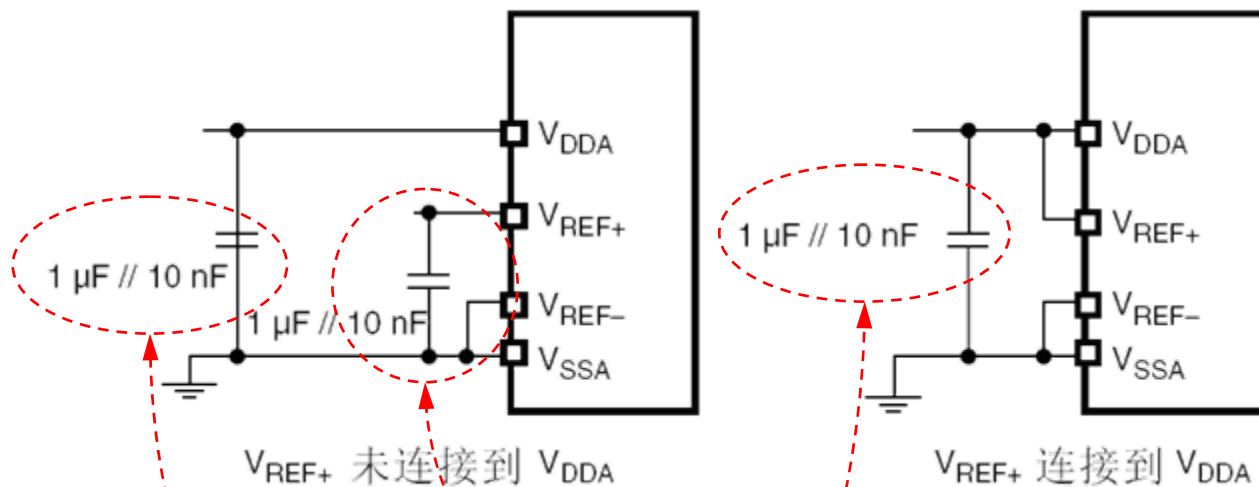
❖ 电源噪声,尤其是开关电源(SMPS)的高频噪声

- 线性稳压器具有较好的输出。强烈建议在整流输出端连接滤波电容。
- 如果使用开关型电源,建议使用一个线性稳压器为模拟部分供电。
- 建议在电源线和地线之间连接具有良好高频特性的电容,即在靠近电源一端应放置一个 $0.1\ \mu\text{F}$ 和一个 $1\sim 10\ \mu\text{F}$ 的电容。
- 每一对 V_{DD} 和 V_{SS} 管脚都需要使用单独的去藕电容。
- V_{DDA} 管脚必须连接到2个外部的去藕电容器(10nF 瓷介电容+ $1\ \mu\text{F}$ 的钽电容或瓷介电容)
- 对于100脚和144脚封装的产品,可以在 $V_{\text{REF+}}$ 上连接一个外部的ADC的参考输入电压,从而改善对输入低电压的精度

消除影响ADC精度的因素(2/4)

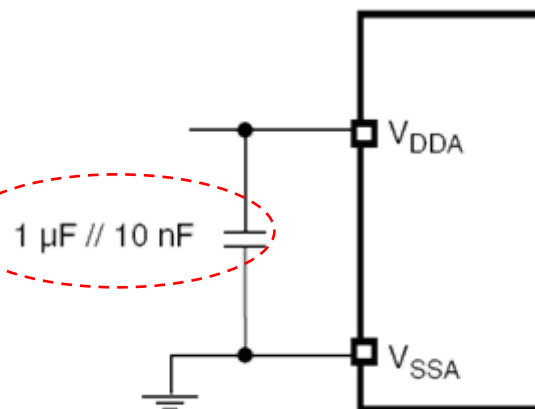


❖ 100脚和144脚封装的电源和参考电压去藕电路



❖ 36脚、48脚和64脚封装的电源和参考电压去藕电路

10nF瓷介电容 +
1 μF 的钽电容或瓷介电容
应在物理上尽可能地靠近
STM32芯片引脚



消除影响ADC精度的因素(3/4)



- ❖ 电源输出不稳，随负载变化
 - ADC模块使用 V_{REF+} 或 V_{DDA} 作为模拟参考，数字数值的输出是这个参考电压与模拟输入信号的比值， V_{REF+} 必须在各种负载情况下保持稳定。
 - 可以使用诸如LM236作为 V_{REF+} 的参考电压，这是一个2.5V的电压参考二极管
- ❖ 模拟输入信号的噪声
 - 平均值方法：适合处理不频繁变化的模拟输入信号
 - 增加一个外部滤波器消除高频噪声
- ❖ 将最大的信号幅度与ADC动态范围匹配
 - 选择参考电压(仅适合于具有 V_{REF+} 引脚的产品)
 - 使用一个外部的前级放大器
- ❖ I/O引脚间的串扰(临近数字信号的翻转)
 - 模拟信号线的周围布置地线产生屏蔽，能有效地减小串扰干扰噪声

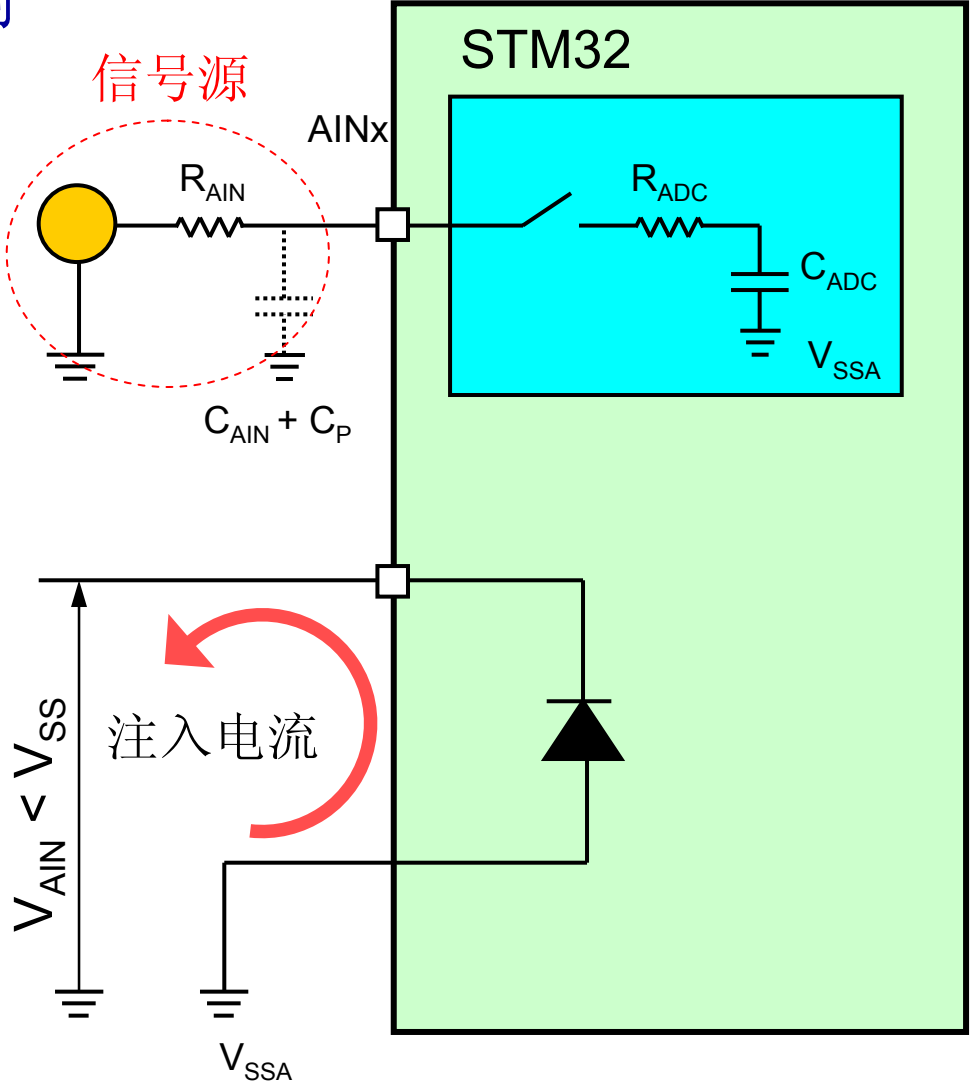
消除影响ADC精度的因素(4/4)



- ❖ 模拟信号源阻抗的影响
- ❖ 信号源的容抗与PCB分布电容的影响
- ❖ 注入电流的影响

$f_{ADC} = 14\text{MHz}$ 信号源的阻抗

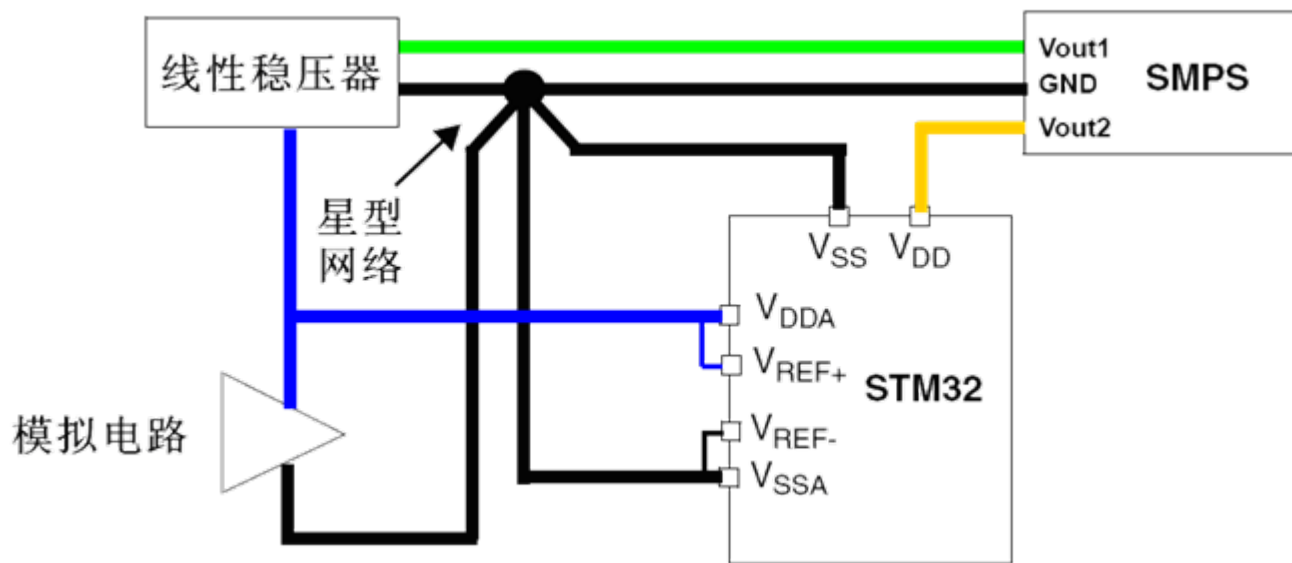
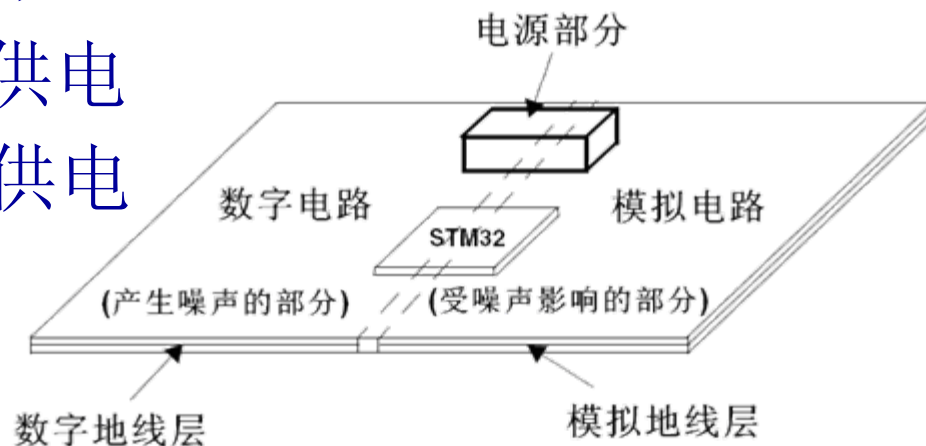
$T_s(\text{cycles})$	$T_s(\mu\text{s})$	$R_{AINmax}(\text{k}\Omega)$
1.5	0.11	1.2
7.5	0.54	10
13.5	0.96	19
28.5	2.04	41
41.5	2.96	60
55.5	3.96	80
71.5	5.11	104
239.5	17.1	350



PCB的设计建议



- ❖ 分隔模拟与数字部分的布置
- ❖ 分隔模拟与数字部分的供电
- ❖ 使用不同的PCB层安排供电和地线



- ❖ 如何保证ADC精度
- ❖ **VDD与VDDA的处理**
- ❖ 如何达到最优功耗水准
- ❖ 如何获得高精度的RTC
- ❖ 复位电路
- ❖ SWJ调试电路
- ❖ Q & A

- ❖ STM32共有7种封装规格，共有多组VDD/VSS引脚，以及一组VDDA/VSSA引脚
- ❖ 尽管所有VDD和所有VSS在内部相连，在芯片外部仍然需要连接上所有的VDD和VSS
 - 因为导线较细，内部连接负载能力较差，抗干扰的能力也较差，如果漏接VDD或VSS，容易造成内部线路损坏，同时抗干扰能力下降

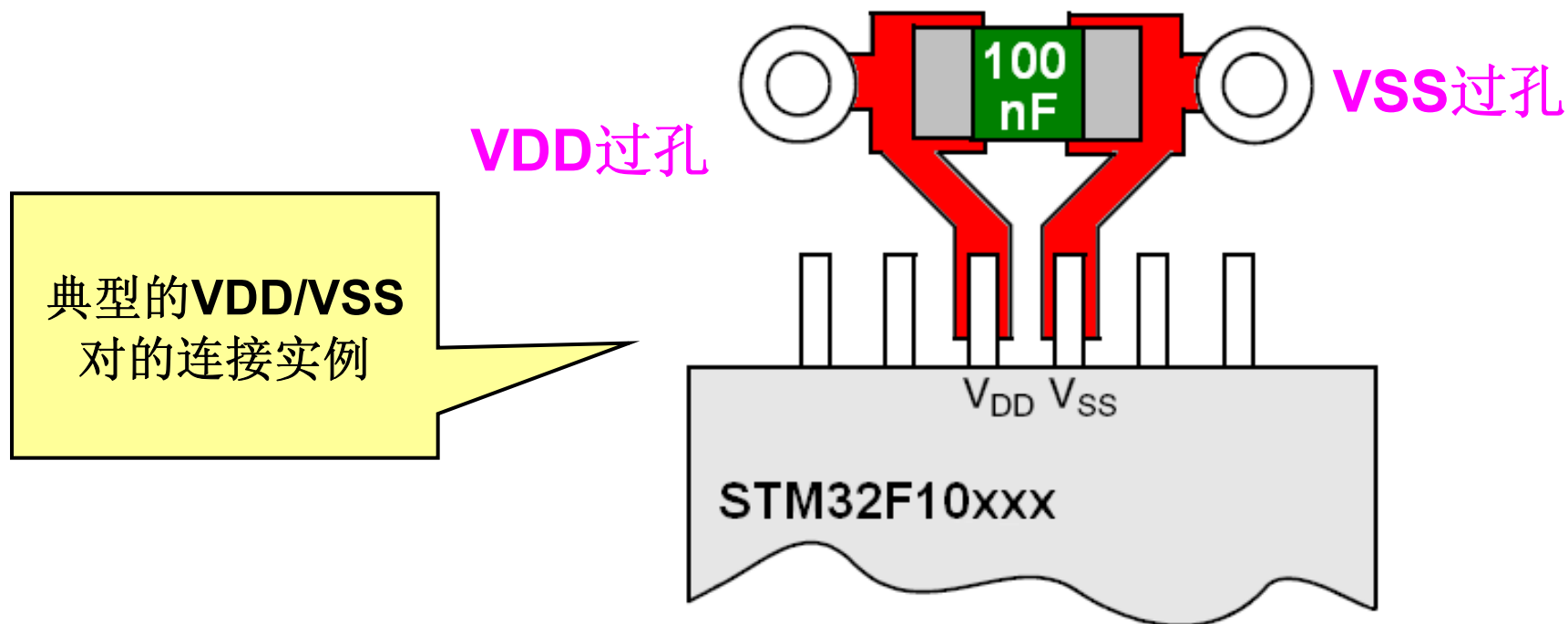
不同封装的VDD/VSS数目	
QFN36	3
LQFP48	3
LQFP64	4
LQFP100/BGA100	5
LQFP144/BGA144	11



VDD与VSS的去藕电容



- ❖ 每对VDD与VSS都**必须**在尽可能靠近芯片处分别放置一个10nF~100nF的高频瓷介电容
- ❖ 在**靠近VDD3和VSS3**的地方放置一个4.7 μ F~10 μ F的钽电容或瓷介电容



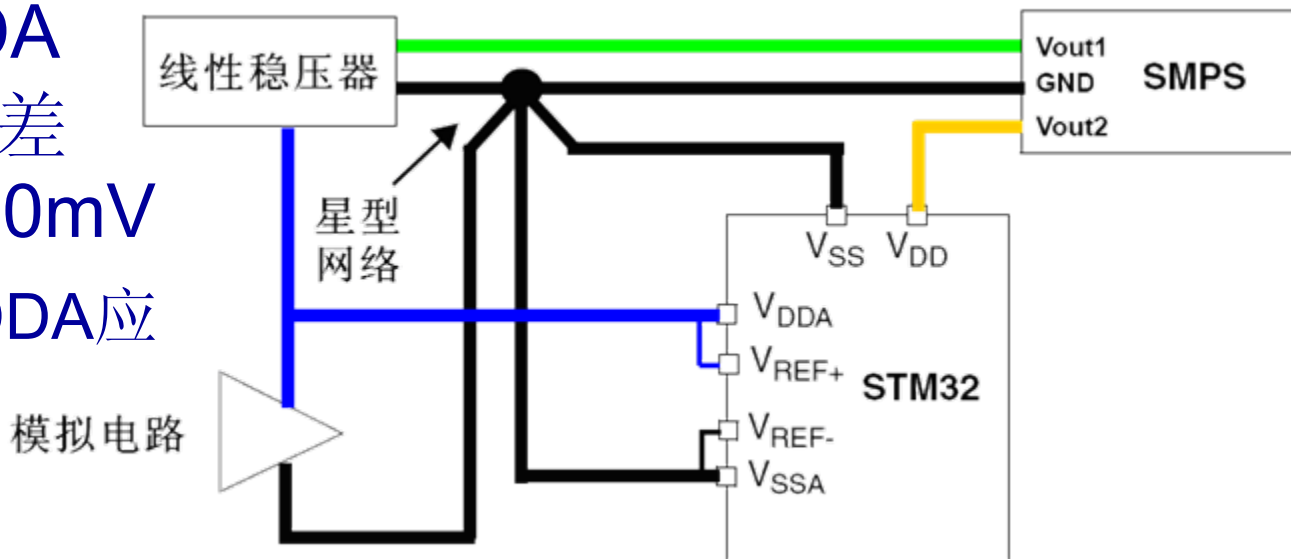
VDD与VDDA的关系



- ❖ VDDA为所有的模拟电路部分供电，包括：
 - ADC模块，复位电路，PVD(可编程电压监测器)，PLL，上电复位(POR)和掉电复位(PDR)模块，控制 V_{BAT} 切换的开关等
- ❖ 即使不使用ADC功能，也需要连接VDDA
- ❖ 强烈建议VDD和VDDA使用同一个电源供电

❖ VDD与VDDA之间的电压差不能超过300mV

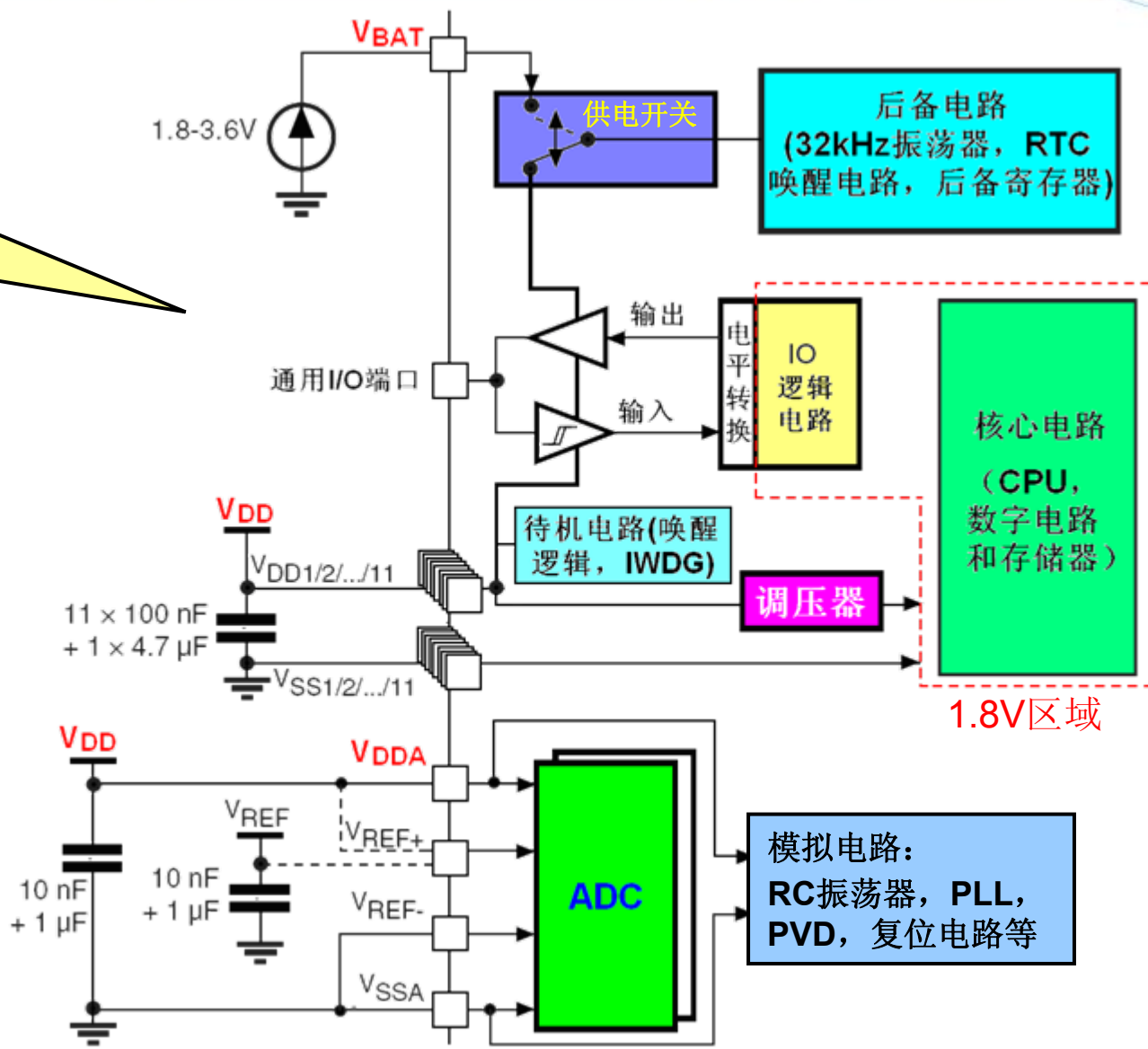
- VDD与VDDA应该同时上电或调电



供电方案



144脚封装
的供电方案



- ❖ 如何保证ADC精度
- ❖ VDD与VDDA的处理
- ❖ 如何达到最优功耗水准
- ❖ 如何获得高精度的RTC
- ❖ 复位电路
- ❖ SWJ调试电路
- ❖ Q & A

模式	进入	唤醒	对1.8V区域时钟的影响	对V _{DD} 区域时钟的影响	电压调节器
睡眠	WFI	任一中断	关闭CPU时钟，但对其他时钟和ADC时钟无影响	无	开
	WFE	唤醒事件	程序停止运行但保持SRAM和寄存器内容		
停机	PDDS和LPDS位 +SLEEPDEEP位 +WFI或WFE	任一外部中断 (在外部中断寄存器中设置)	关闭所有1.8V区域的时钟	HSI 和HSE 的振荡器关闭	开启或处于低功耗模式
待机	PDDS位 +SLEEPDEEP位 +WFI或WFE	WKUP引脚的上升沿、RTC闹钟事件、NRST引脚上的外部复位、IWDG复位	程序停止运行且SRAM和寄存器内容丢失		关

❖ 如果需要减小I/O端口的电流消耗，可以根据具体情况配置I/O端口的状态：

- 输入端口 → 配置为浮空输入
- 带外部上拉的输出端口 → 配置为推挽输出并输出'1'
- 带外部下拉的输出端口 → 配置为推挽输出并输出'0'
- 未用的悬空端口 → 配置为推挽输出并输出'1'

❖ 未用的内部外设：

➤ 保持为关闭和默认的复位状态：

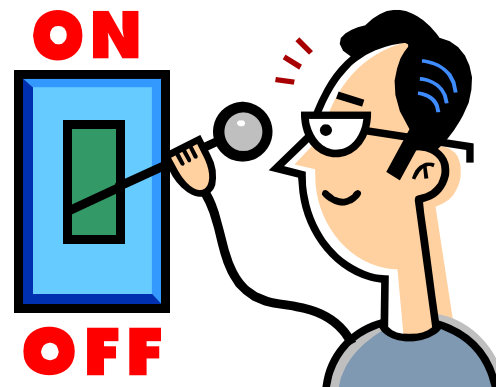
- 不要进行重映射
- 复位寄存器

RCC_APB1RSTR和RCC_APB2RSTR

➤ 关闭对应的时钟

- 时钟使能寄存器：

RCC_AHBENR、RCC_APB2ENR和RCC_APB1ENR



进入SLEEP模式的省电操作



❖ 为了降低系统功耗，进入SLEEP模式时，执行如下操作流程：

- 关闭无需等待中断或事件的外设时钟；
- 设置进入机制(Sleep-Now或Sleep-on-Exit)；
- 设置系统进入SLEEP模式。

❖ 退出睡眠模式的方式：

- WFI(等待中断)
 - ❑ 可由任一外设中断触发
- WFE(等待事件)
 - ❑ 可由任一外设事件触发



进入STOP省电模式的操作



❖ 为了降低系统功耗，进入STOP模式的操作流程：

- 关闭设置为普通IO功能的GPIO口时钟；
- 关闭已开启时钟的外设的使能位(尤其是ADC、DAC、USB等带模拟模块的外设)；
- 关闭已开启时钟的外设的时钟；
- 关闭预取缓冲区，并将Flash等待周期置为0；
- 设置PWR_CR中LPDS位选择电压调节器的模式：
 - ❑ 正常模式：电压调节器处于正常供电状态；
 - ❑ 低功耗模式：可降低电压调节器自身的功耗，
 - ⊕ 将MCU从STOP模式唤醒的时间有所增加；
- 设置系统进入STOP模式。



退出STOP省电模式的操作



❖ 退出停止模式:

- 以WFI进入时: 任意外部中断线的中断;
- 以WFE进入时: 任意外部中断线的事件;
 - ❑ 不包括PVD和USB唤醒事件。

❖ 从STOP模式恢复后, 时钟的配置返回到复位时的状态(系统时钟为HSI)

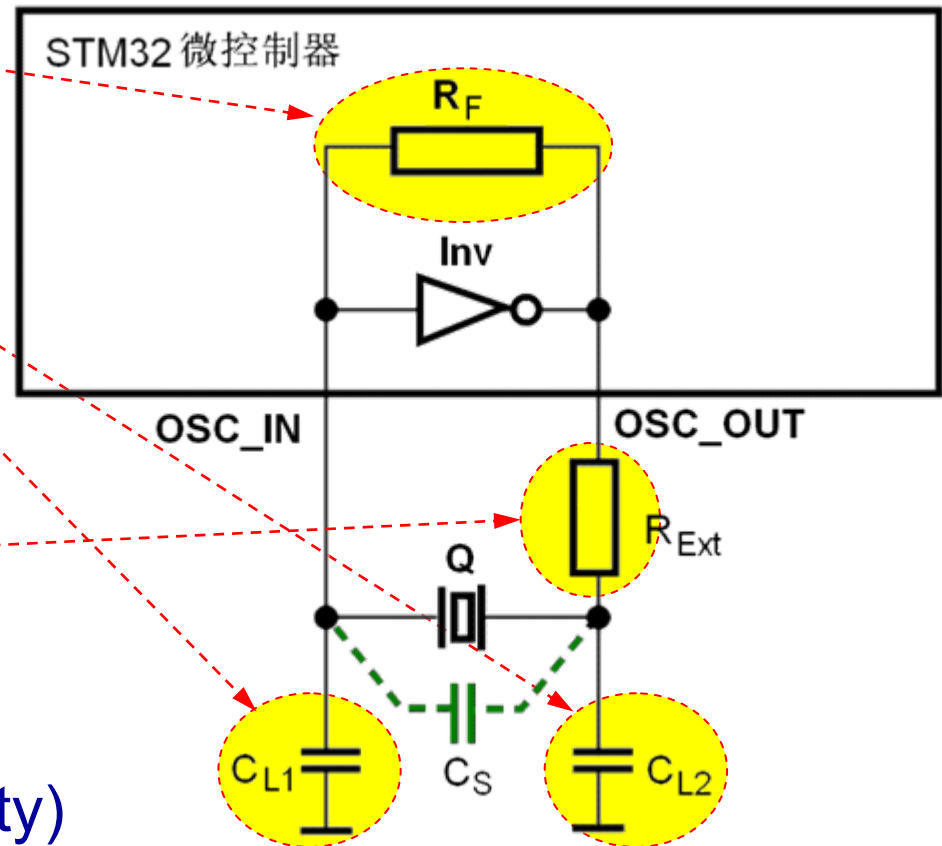
- 用户程序必须重新配置整个时钟系统, 包括PLL。



- ❖ 如何保证ADC精度
- ❖ VDD与VDDA的处理
- ❖ 如何达到最优功耗水准
- ❖ 如何获得高精度的**RTC**
- ❖ 复位电路
- ❖ SWJ调试电路
- ❖ Q & A

❖ STM32使用Pierce振荡器，原理图及重要参数如下：

- 反馈电阻 R_F
- 负载电容 C_L
- 振荡器的增益裕量
- 驱动级别 D_L
- 外部电阻 R_{Ext}
- 启动时间
- 晶振的牵引度(Pullability)



三个步骤选择一个合适的LSE



❖ 第一步：增益裕量($\text{Gain}_{\text{margin}}$)计算

- 选择一个晶振(参考MCU的数据手册确定晶振的频率)
- 计算晶振的增益裕量($\text{Gain}_{\text{margin}}$)并检查其是否大于5:
- 如果 $\text{Gain}_{\text{margin}} < 5$, 说明这不是一个合适的晶振, 应当再挑选一个低ESR值和低 C_L 值的晶振, 重新第一步。
- 如果 $\text{Gain}_{\text{margin}} > 5$, 进行第二步。

❖ 第二步：外部负载电容的计算

- 计算 C_{L1} 和 C_{L2} 的值, 并检查标定为该计算值的电容是否能在市场上获得。
- 如果能找到容值为计算值的电容, 则晶振可以在期望的频率正常起振。然后转到第三步。
- 如果找不到容值为计算值的电容:
 - ❑ 该应用对频率要求很高, 你可使用一个可变电容并将其调整到计算值, 然后转到第三步。
 - ❑ 如果对频率的要求不是特别苛刻, 选择市场上能获得的电容中容值距计算值最近的电容。

三个步骤选择一个合适的LSE



❖ 第三步：驱动级别及外部电阻的计算

➤ 计算驱动级别 D_L 并检查其是否大于 $D_{Lcrystal}$:

□ 如果 $D_L < D_{Lcrystal}$ ，没必要使用外部电阻，祝贺你，你找到了合适的晶振。

□ 如果 $D_L > D_{Lcrystal}$ ，你应该计算 R_{Ext} 使其确保 $D_L < D_{Lcrystal}$ 并据此重新计算 $Gain_{margin}$ 。

➤ 如果 $Gain_{margin} > 5$ ，祝贺你，你找到了合适的晶振。

➤ 如果 $Gain_{margin} < 5$ ，你别无选择，再重新挑选另外一个晶振吧。然后重新回到第一步。

ST推荐的LSE型号



- ❖ 对于STM32™的LSE部分，推荐使用 $C_L < 7\text{pF}$ 的晶振(过大的 C_L 会导致过大的 $g_{m\text{crit}}$ ，从而无法保证足够的增益裕量)。

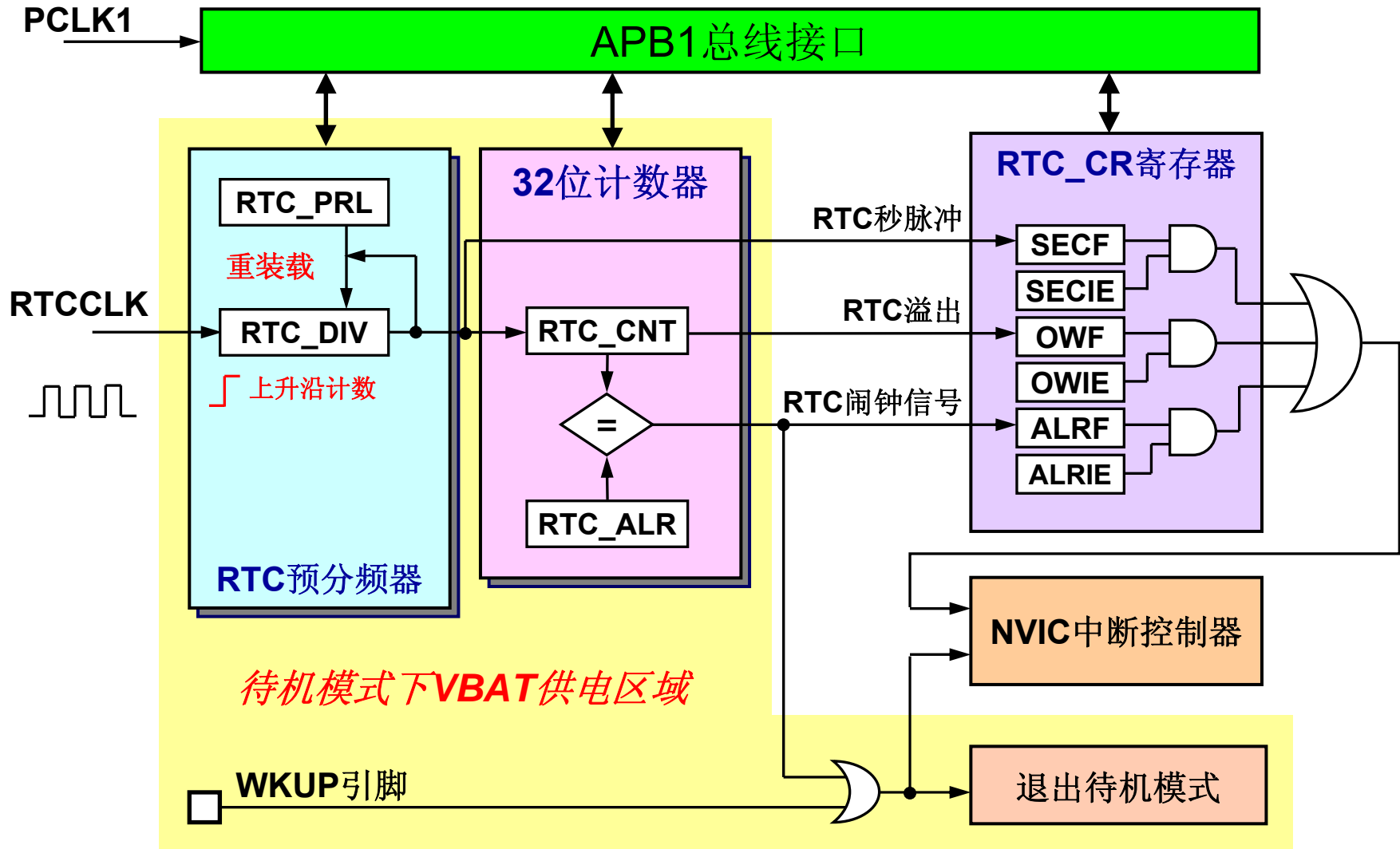
供应商	型号	ESR	C_L	C_0	增益裕量
Epson-Toycom	C-2-Type	35k Ω	6pF	2pF	13.5
	C-4-Type	55k Ω	6pF	2pF	8.5
JFVNY	C-2-Type	50k Ω	6pF	2pF	9.3
	C-4-Type	50k Ω	6pF	2pF	9.3
KDS	DMX-26S	80k Ω	6pF	1.25pF	7
	SM-26F	80k Ω	6pF	1.1pF	7.3

- ❖ 请参考ST应用笔记AN2867 《ST 微控制器振荡器电路设计指南》了解更多细节

RTC的工作原理图



❖ RTC是一个计数器，对输入时钟分频、计数、比较



- ❖ 设置BKP_RTCCR寄存器，每 2^{20} (1048576)个时钟周期中，减去相应周期数
- ❖ 每个单位能实现 $0.954(1000000/2^{20})$ ppm的精度校准
- ❖ BKP_RTCCR寄存器取值范围0-127，时钟可以调慢0 -121 ppm
- ❖ 对于32,768Hz晶振，可补偿频偏范围为：

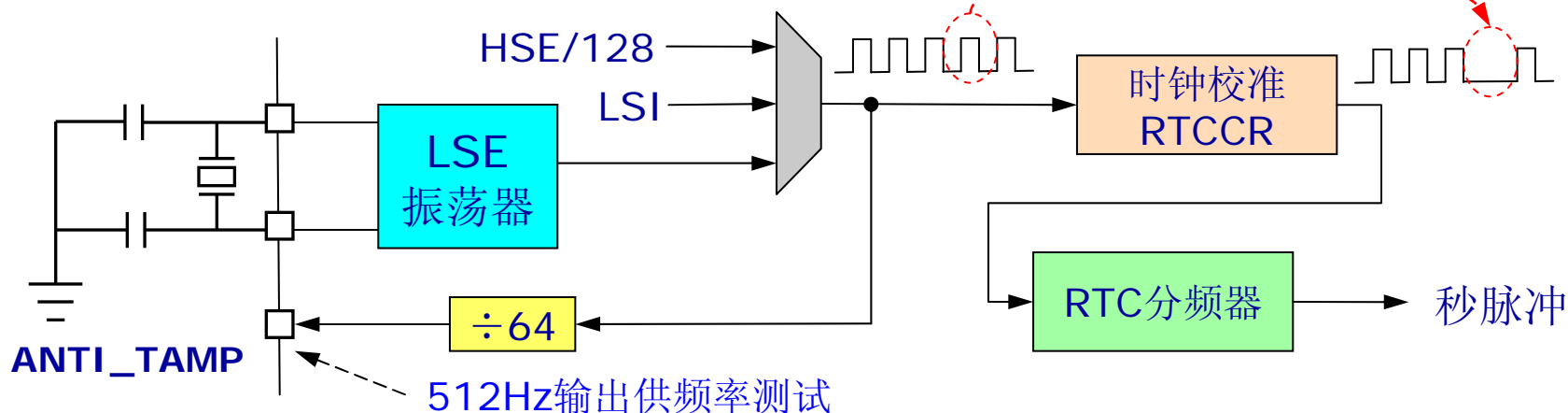
$$32,768\text{Hz} < f_{LSE} < 32,772\text{Hz} \quad \leftarrow \text{调慢}$$

- ❖ 设置RTC预分频寄存器RTC_PRLH / RTC_PRL

➤ 例如：由预设值32768调整为32766

- ❖ 再设置BKP_RTCCR寄存器，此时，对于32,768Hz晶振，可补偿频偏范围：

$$32,766\text{Hz} < f_{LSE} < 32,770\text{Hz} \quad \leftarrow \text{调快}$$



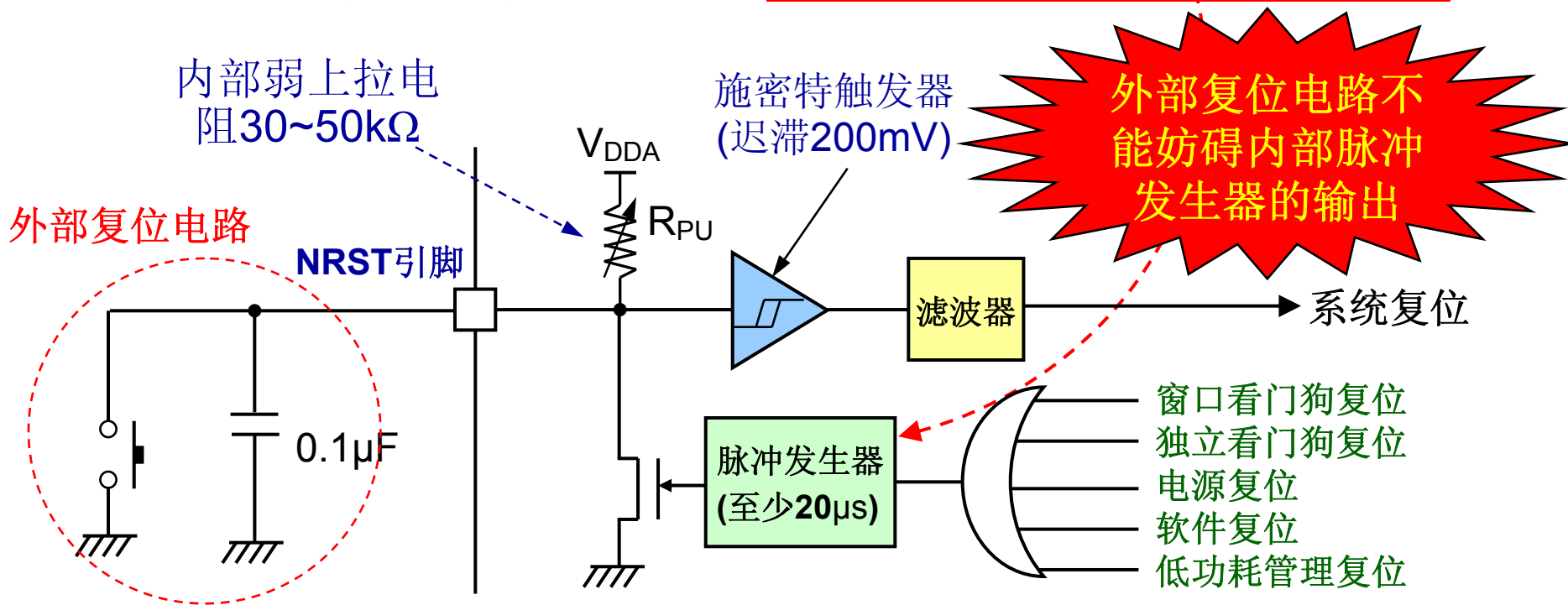
- ❖ 如何保证ADC精度
- ❖ VDD与VDDA的处理
- ❖ 如何达到最优功耗水准
- ❖ 如何获得高精度的RTC
- ❖ 复位电路
- ❖ SWJ调试电路
- ❖ Q & A

复位电路



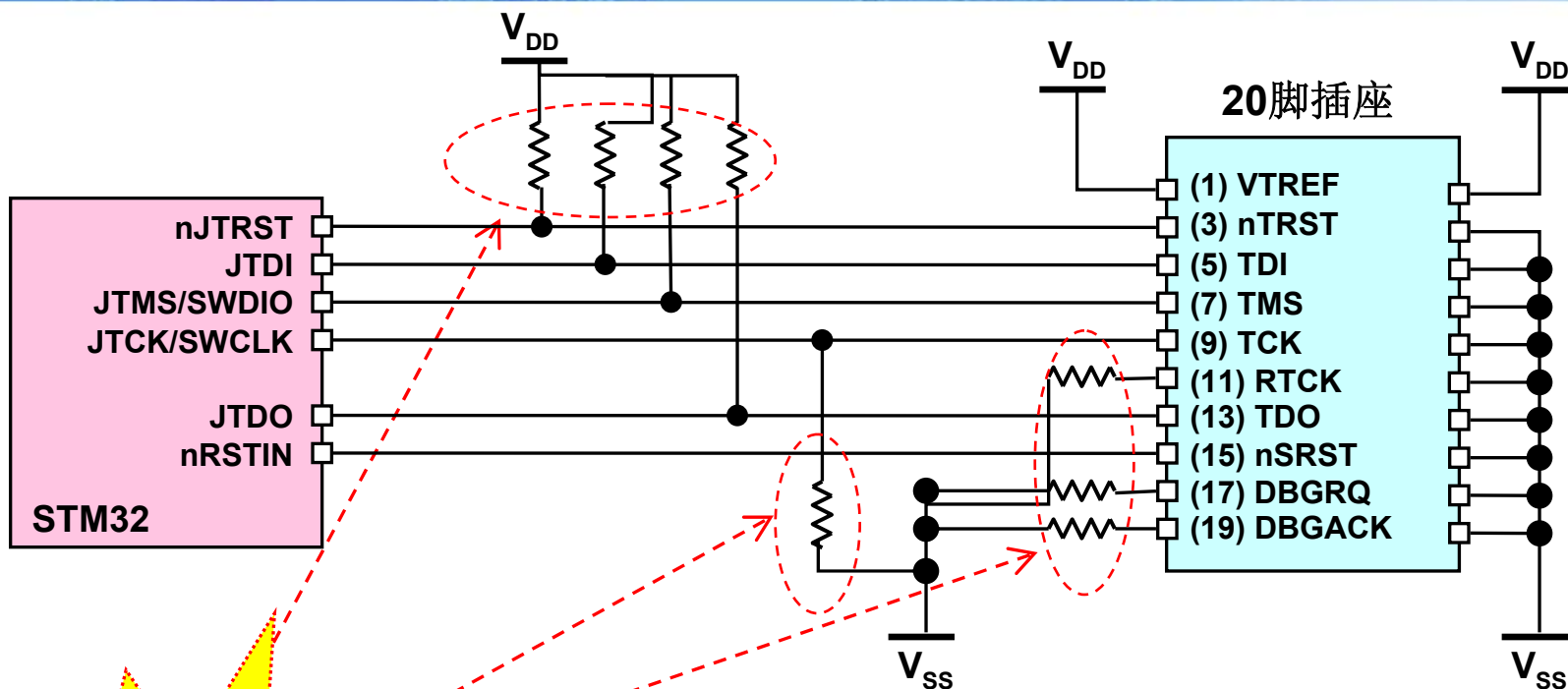
- ❖ 外部复位信号低脉冲至少保持300ns
- ❖ 系统复位信号不影响备份区域的工作
- ❖ NRST复位引脚是CMOS工艺的开漏电路

➤ 在产生内部复位信号时，NRST引脚会输出一个低电平



- ❖ 如何保证ADC精度
- ❖ VDD与VDDA的处理
- ❖ 如何达到最优功耗水准
- ❖ 如何获得高精度的RTC
- ❖ 复位电路
- ❖ **SWJ**调试电路
- ❖ Q & A

SWJ电路设计及注意事项



推荐使用
10K的上拉/
下拉电阻

SWJ电路设计注意事项:

- ❖ nJTRST、JTDI、JTMS/SWDIO和JTDO引脚推荐使用10K电阻上拉至 V_{DD} ，JTCK/SWCLK引脚推荐使用10K电阻下拉至 V_{SS} 。
- ❖ 仿真工具(STLink, JLink)通过20个脚插座的1号脚判断目标板是否供电，通过19号脚可以向目标板供电(3.3V, <100mA)。

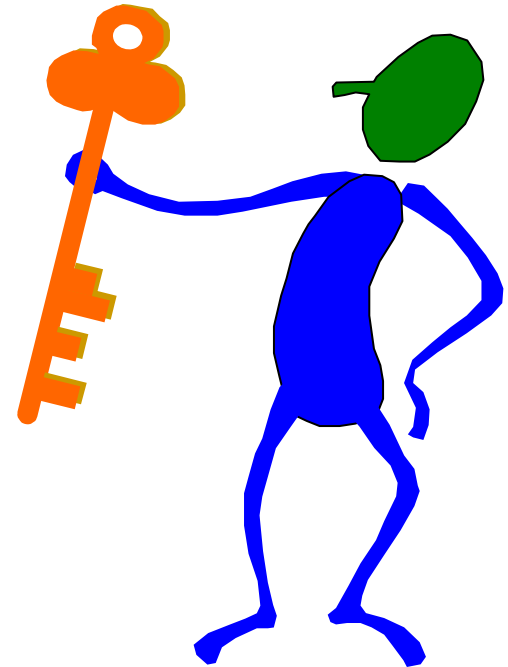
调试烧录失败的常见原因



- ❖ 目标芯片没有正确连接，不能正常工作：
 - **解决方法**：确保目标板的最小系统正确连接，芯片能正常工作：
 - ❑ V_{DD} 、 V_{DDA} 及 V_{SS} 、 V_{DDS} 已全部正确连接
 - ❑ 复位电路能够可靠复位，各复位源不互相影响
- ❖ 芯片内原先烧录的代码影响了新的调试操作：
 - 芯片内原先烧录的代码出错，芯片上电运行，进入未定义状态，不能进入调试模式。
 - 芯片内原先烧录的代码启动了某些外设，或者将SWJ引脚配置为普通I/O口。
 - **解决方法**：选择芯片的BOOT0/BOOT1引脚从RAM启动，或先擦除芯片内代码。
- ❖ 芯片已被读/写保护：
 - 调试工具不能读写芯片内置的Flash。
 - **解决方法**：先使用调试工具解除芯片的读/写保护。



问题和解答



谢谢各位！

www.st.com/stm32

http://www.stmicroelectronics.com.cn/mcu/mcu_home.htm