



一份电路在其输出端串接了一个 22K 的电阻，在其输出端和输入端之间接了一个 10M 的电阻，这是由于连接晶振的芯片端内部是一个线性运算放大器，将输入进行反向 180 度输出，晶振处的负载电容电阻组成的网络提供另外 180 度的相移，整个环路的相移 360 度，满足振荡的相位条件，同时还要求闭环增益大于等于 1，晶体才正常工作。

晶振输入输出连接的电阻作用是产生负反馈，保证放大器工作在高增益的线性区，一般在 M 欧级，输出端的电阻与负载电容组成网络，提供 180 度相移，同时起到限流的作用，防止反向器输出对晶振过驱动，损坏晶振。

和晶振串联的电阻常用来预防晶振被过分驱动。晶振过分驱动的后果是将逐渐损耗减少晶振的接触电镀，这将引起频率的上升，并导致晶振的早期失效，又可以讲 drive level 调整用。用来调整 drive level 和发振余裕度。

Xin 和 Xout 的内部一般是一个施密特反相器,反相器是不能驱动晶体震荡的.因此,在反相器的两端并联一个电阻,由电阻完成将输出的信号反向 180 度反馈到输入端形成负反馈,构成负反馈放大电路.晶体并在电阻上,电阻与晶体的等效阻抗是并联关系,自己想一下是电阻大还是电阻小对晶体的阻抗影响小大?

电阻的作用是将电路内部的反向器加一个反馈回路，形成放大器，当晶体并在其中会使反馈回路的交流等效按照晶体频率谐振，由于晶体的 Q 值非常高，因此电阻在很大的范围变化都不会影响输出频率。过去，曾经试验此电路的稳定性时，试过从 100K~20M 都可以正常启振，但会影响脉宽比的。

晶体的 Q 值非常高, Q 值是什么意思呢? 晶体的串联等效阻抗是  $Z_e = R_e + jX_e$ ,  $R_e \ll |jX_e|$ , 晶体一般等效于一个 Q 很高很高的电感,相当于电感的导线电阻很小很小。Q 一般达到  $10^4$  量级。

避免信号太强打坏晶体的。电阻一般比较大，一般是几百 K。

串进去的电阻是用来限制振荡幅度的，并进去的两颗电容根据 LZ 的晶振为几十 MHz 一般是在 20~30P 左右，主要用与微调频率和波形，并影响幅度，并进去的电阻就要看 IC spec 了，有的是用来反馈的，有的是为过 EMI 的对策

可是转化为 并联等效阻抗后， $R_e$  越小， $R_p$  就越大，这是有现成的公式的。晶体的等效  $R_p$  很大很大。外面并的电阻是并到这个  $R_p$  上的，于是，降低了  $R_p$  值 -----> 增大了  $R_e$  ----->

降低了 Q

精确的分析还可以知道，对频率也会有很小很小的影响。

总结并联电阻的四大作用：

- 1、配合 IC 内部电路组成负反馈、移相，使放大器工作在线性区；
- 2、限流防止谐振器被过驱；
- 3、并联降低谐振阻抗，使谐振器易启动；
- 4、电阻取值影响波形的脉宽。

请问单片机晶震旁的 2 个电容有什么要求吗？

这个是晶体的匹配电容，只有在外部所接电容为匹配电容的情况下，振荡频率才能保证在标称频率附近的误差范围内。

最好按照所提供的数据来，如果没有，一般是 30pF 左右。太小了不容易起振。

在某些情况下，也可以通过调整这两个电容的大小来微调振荡频率，当然可调范围一般在 10ppm 量级。

串电阻是降低驱动功率，避免过激励，并电阻是为了帮助起振，串电阻一般都是百欧姆级，并的一般都上 M，很怀疑楼主这个电路是否能正常工作。