



### 带20位 $\Sigma$ - $\Delta$ ADC与LCD驱动增强型8051微控制器

#### 1. 特性

- 基于8051兼容流水指令的8位单片机
- Flash ROM: 64K字节
- RAM: 内部256字节, 外部2304字节
- EEPROM: 内建2048字节
- 工作电压:  $V_{DD} = 3.0V - 5.5V$
- 振荡器 (代码选项):
  - 晶体谐振器: 400kHz - 16MHz
  - 晶体谐振器: 32.768kHz
  - 内部RC振荡器: 12MHz
  - PLL振荡器: 48MHz
- 72个CMOS双向I/O管脚
- I/O内建上拉电阻
- 3个16位定时器/计数器T2, T3, T4
- 时基定时器 (BT)
- 中断源:
  - 定时器2, 定时器3, 定时器4, BT
  - 外部中断INT0, INT1, INT2, INT3, INT4
  - PWM0-2, ADC, EUART, SCM, SPI
- 增强型UART
- 3个12位PWM定时器
- LCD驱动器:
  - 4 X 36段 (1/4占空比, 1/3偏置)
  - 5 X 35段 (1/5占空比, 1/3偏置)
  - 6 X 34段 (1/6占空比, 1/3偏置)
  - 超低功耗LCD工作模式
- 内建模拟电路电源稳压器
  - 输出电压: 2.7V或3.3V
- 20位 $\Sigma$ - $\Delta$ 模数转换器 (ADC)
  - 20位数据输出, 16位有效分辨率
  - 3路差分输入/4路单端输入
- 内建可编程增益放大器 (PGA)
  - 1X - 128X
- 内建运算放大器 (OP)
- SPI接口 (主/从模式)
- 内建低电压复位功能 (代码选项)
  - LVR电压: 3.1V
  - LVR电压: 4.0V
- CPU机器周期: 1个振荡周期
- 看门狗定时器 (WDT) (代码选项)
- 内建振荡器预热计数器
- 低功耗工作模式:
  - 空闲模式
  - 掉电模式
- Flash型
- 封装:
  - LQFP64
  - LQFP80
  - 裸片封装 (90个焊盘)

#### 2. 概述

SH79F6488是一种高速高效率8051兼容单片机。在同样振荡频率下, 较之传统的8051芯片它具有运行更快速, 性能更优越的特性。

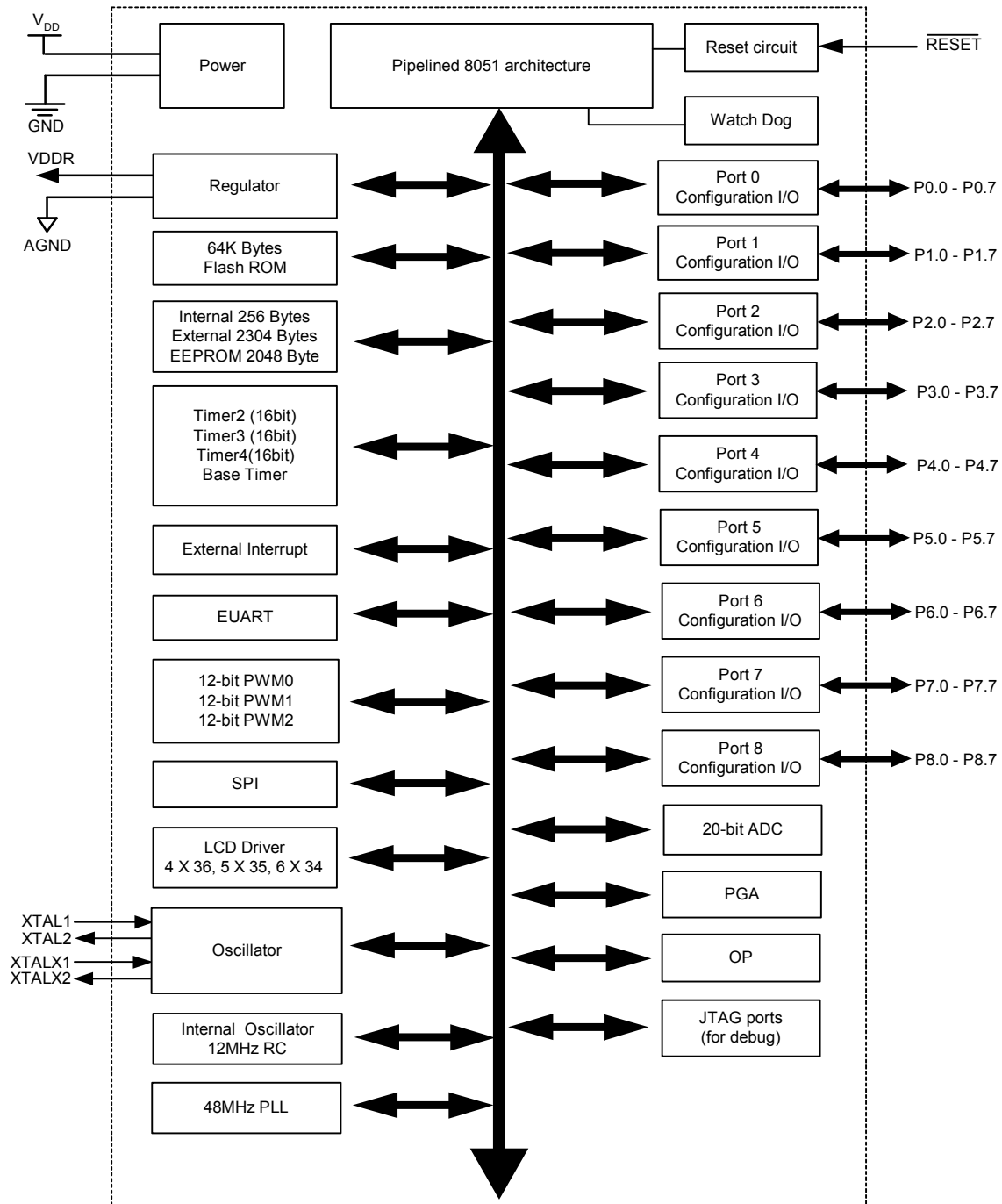
SH79F6488保留了标准8051芯片的大部分特性, 包括内置256字节RAM, 1个UART和外置中断INT0、INT1、INT2。此外, SH79F6488还集成了2304字节的外部RAM, 可兼容8052芯片的16位定时器/计数器 (定时器2)。SH79F6488单片机还包括适合于程序和数据的64K字节Flash。

SH79F6488不仅集成了如EUART和SPI等标准通讯模块, 此外还集成了带低功耗模式的LCD驱动器、20位 $\Sigma$ - $\Delta$ 模数转换器模块 (ADC)、可编程增益放大器 (PGA)、运算放大器 (OP)、脉宽调制模块 (PWM) 接口等。

为了达到高可靠性和低功耗, SH79F6488集成了看门狗定时器, 低电压复位功能以及系统时钟监控功能。此外SH79F6488还提供了2种低功耗省电模式。



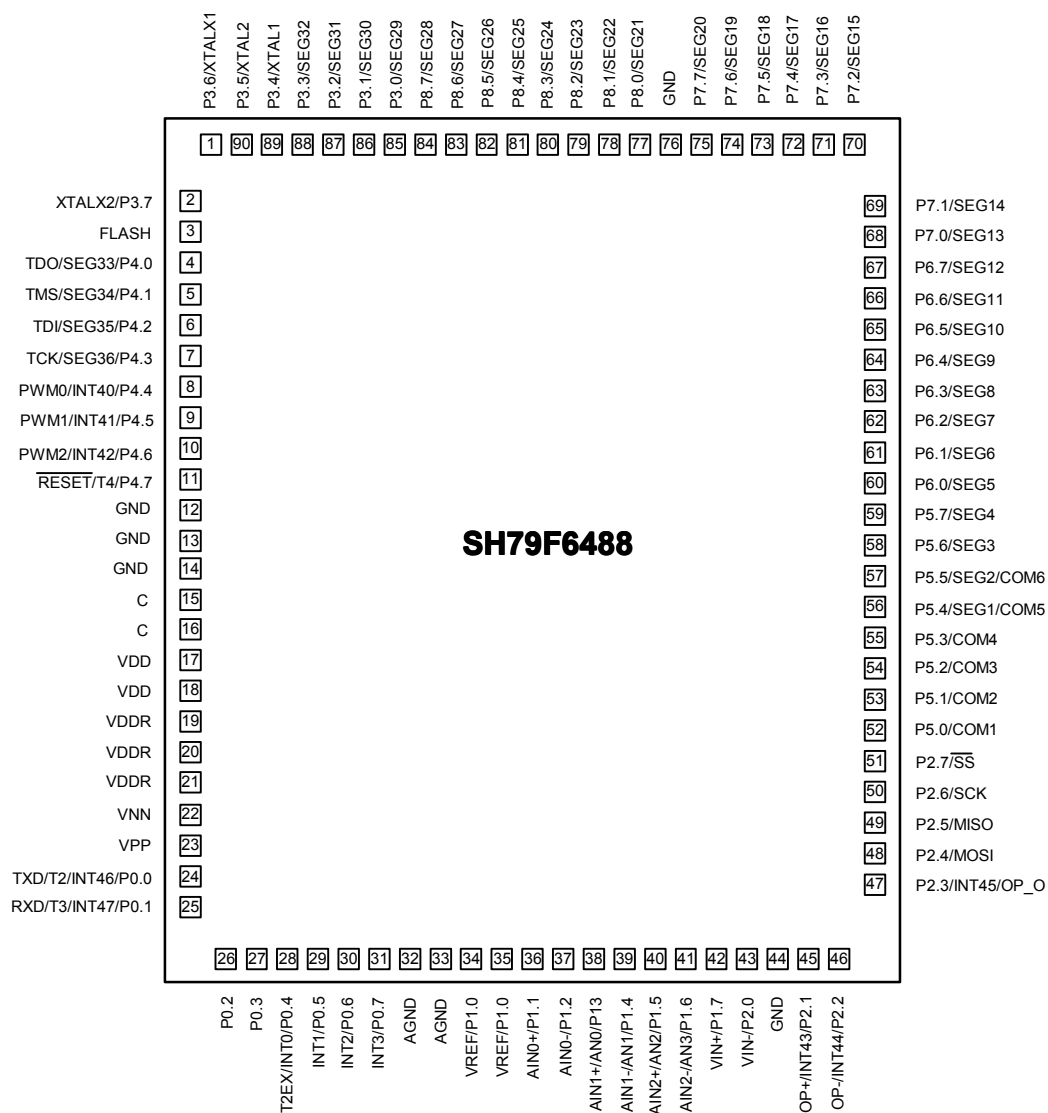
3. 方框图





## 4. 引脚配置

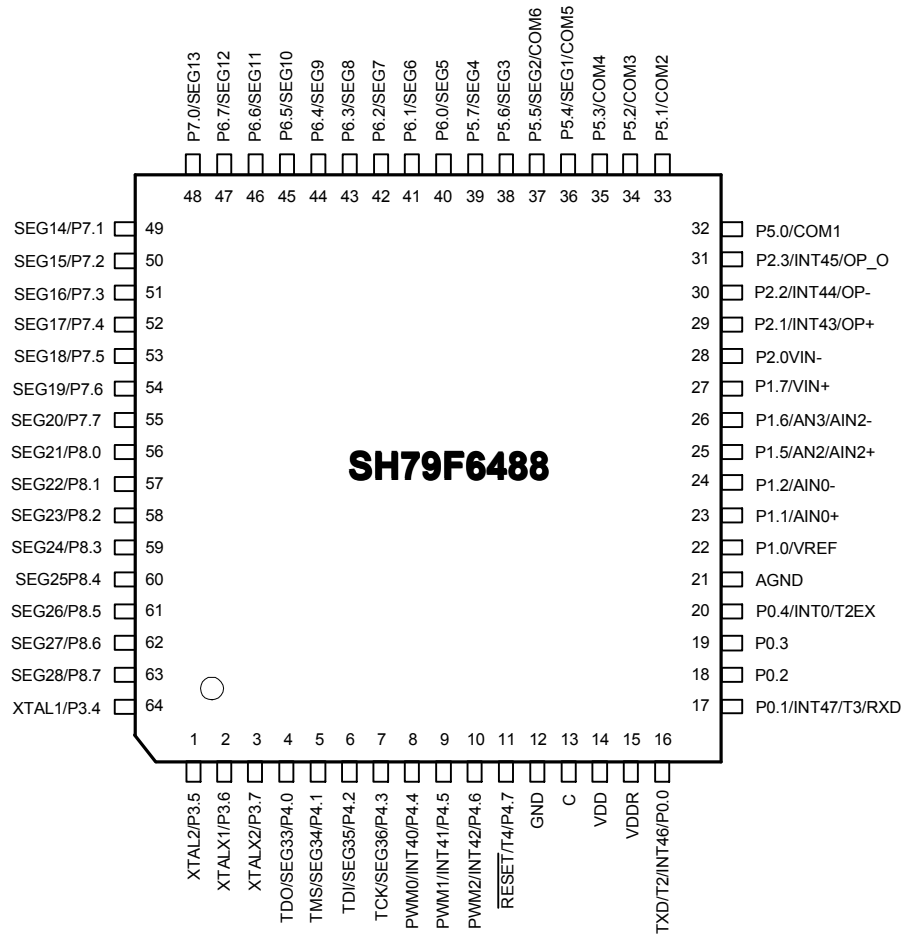
### 4.1 焊盘配置



焊盘配置图



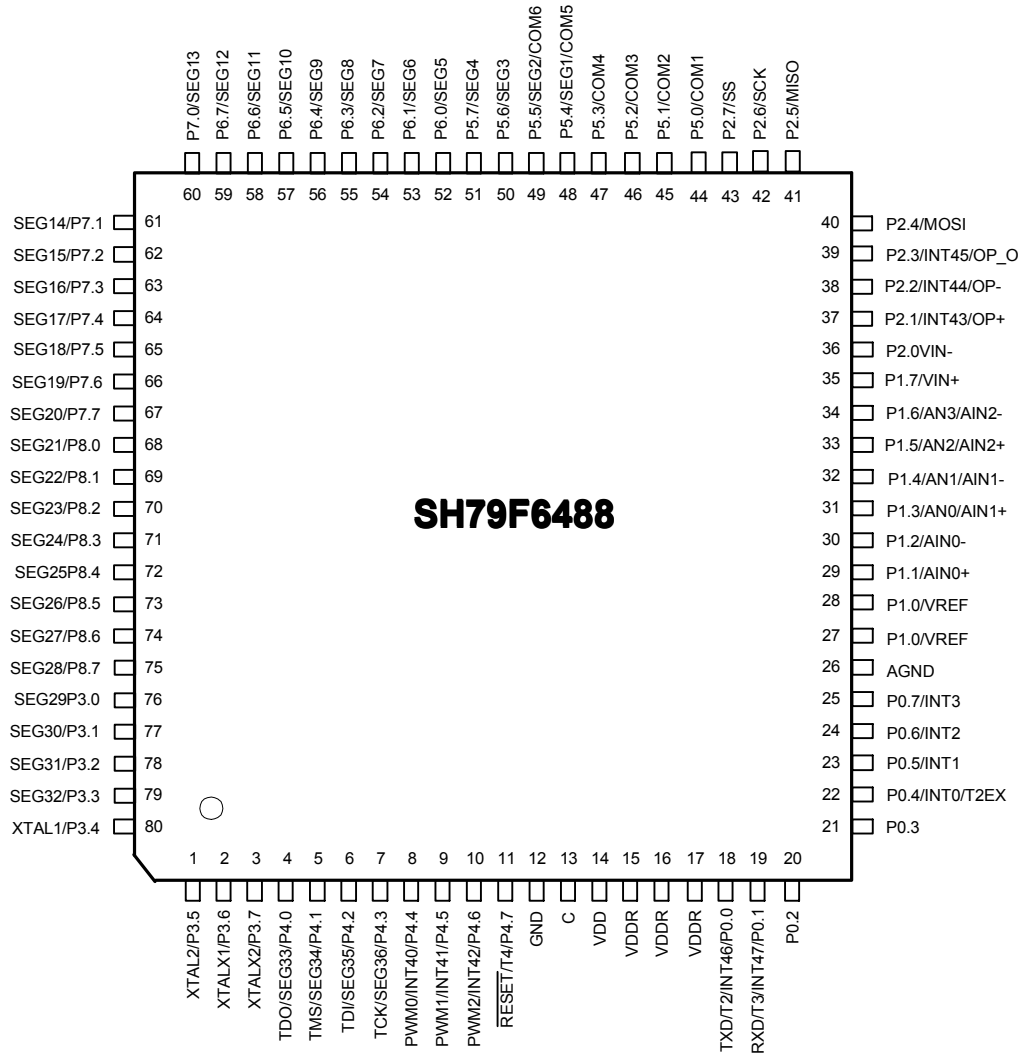
**4.2 LQFP64封装**



引脚配置图



**4.3LQFP80封装**



引脚配置图



Table 4.1 引脚功能

焊盘编号	LQFP64 引脚编号	LQFP80 引脚编号	引脚命名	默认功能	焊盘编号	LQFP64 引脚编号	LQFP80 引脚编号	引脚命名	默认功能
1	2	2	XTALX1/P3.6	XTALX1或P3.6, 代码选项控制	46	30	38	OP-/INT44/P2.2	OP-
2	3	3	XTALX2/P3.7	XTALX2或P3.7, 代码选项控制	47	31	39	OP_O/INT45/P2.3	OP_O
3	/	/	FLASH	FLASH	48	/	40	MOSI/P2.4	P2.4
4	4	4	TDO/SEG33/P4.0	P4.0	49	/	41	MISO/P2.5	P2.5
5	5	5	TMS/SEG34/P4.1	P4.1	50	/	42	SCK/P2.6	P2.6
6	6	6	TDI/SEG35/P4.2	P4.2	51	/	43	$\overline{SS}$ /P2.7	P2.7
7	7	7	TCK/SEG36/P4.3	P4.3	52	32	44	COM1/P5.0	P5.0
8	8	8	PWM0/INT40/P4.4	P4.4	53	33	45	COM2/P5.1	P5.1
9	9	9	PWM1/INT41/P4.5	P4.5	54	34	46	COM3/P5.2	P5.2
10	10	10	PWM2/INT42/P4.6	P4.6	55	35	47	COM4/P5.3	P5.3
11	11	11	$\overline{RESET}$ /T4/P4.7	RESET 或P4.7, 代码选项控制	56	36	48	COM5/SEG1/P5.4	P5.4
12	12	12	GND	GND	57	37	49	COM6/ SEG2/P5.5	P5.5
13			GND	GND	58	38	50	SEG3/P5.6	P5.6
14			GND	GND	59	39	51	SEG4/P5.7	P5.7
15	13	13	C	C	60	40	52	SEG5/P6.0	P6.0
16			C	C	61	41	53	SEG6/P6.1	P6.1
17	14	14	VDD	VDD	62	42	54	SEG7/P6.2	P6.2
18			VDD	VDD	63	43	55	SEG8/P6.3	P6.3
19	15	15	VDDR	VDDR	64	44	56	SEG9/P6.4	P6.4
20		16	VDDR	VDDR	65	45	57	SEG10/P6.5	P6.5
21		17	VDDR	VDDR	66	46	58	SEG11/P6.6	P6.6
22	/	/	VNN	VNN	67	47	59	SEG12/P6.7	P6.7
23	/	/	VPP	VPP	68	48	60	SEG13/P7.0	P7.0
24	16	18	TXD/T2/INT46/P0.0	P0.0	69	49	61	SEG14/P7.1	P7.1
25	17	19	RXD/T3/INT47/P0.1	P0.1	70	50	62	SEG15/P7.2	P7.2
26	18	20	P0.2	P0.2	71	51	63	SEG16/P7.3	P7.3
27	19	21	P0.3	P0.3	72	52	64	SEG17/P7.4	P7.4
28	20	22	T2EX/INT0/P0.4	P0.4	73	53	65	SEG18/P7.5	P7.5
29	/	23	INT1/P0.5	P0.5	74	54	66	SEG19/P7.6	P7.6
30	/	24	INT2/P0.6	P0.6	75	55	67	SEG20/P7.7	P7.7



续上表

焊盘编号	LQFP64 引脚编号	LQFP80 引脚编号	引脚命名	默认功能	焊盘编号	LQFP64 引脚编号	LQFP80 引脚编号	引脚命名	默认功能
31	/	25	INT3/P0.7	P0.7	76	/	/	GND	GND
32	21	26	AGND	AGND	77	56	68	SEG21/P8.0	P8.0
33			AGND	AGND	78	57	69	SEG22/P8.1	P8.1
34	22	27	VREF/P1.0	VREF	79	58	70	SEG23/P8.2	P8.2
35		28	VREF/P1.0	VREF	80	59	71	SEG24/P8.3	P8.3
36	23	29	AIN0+/P1.1	AIN0+	81	60	72	SEG25/P8.4	P8.4
37	24	30	AIN0-/P1.2	AIN0-	82	61	73	SEG26/P8.5	P8.5
38	/	31	AIN1+/AN0/P1.3	AIN1+/AN0	83	62	74	SEG27/P8.6	P8.6
39	/	32	AIN1-/AN1/P1.4	AIN1-/AN1	84	63	75	SEG28/P8.7	P8.7
40	25	33	AIN2+/AN2/P1.5	AIN2+/AN2	85	/	76	SEG29/P3.0	P3.0
41	26	34	AIN2-/AN3/P1.6	AIN2-/AN3	86	/	77	SEG30/P3.1	P3.1
42	27	35	VIN+/P1.7	VIN+	87	/	78	SEG31/P3.2	P3.2
43	28	36	VIN-/P2.0	VIN-	88	/	79	SEG32/P3.3	P3.3
44	/	/	GND	GND	89	64	80	XTAL1/P3.4	XTAL1或P3.4, 代码选项控制
45	29	37	OP+/INT43/P2.1	OP+	90	1	1	XTAL2/P3.5	XTAL2或P3.5, 代码选项控制

共计90个焊盘引脚。

**注意:**

引脚命名中，写在最外侧的功能具有最高优先级，最内侧的功能具有最低优先级。当一个引脚被高优先级的功能占用时，即使低优先级功能被允许，也不能作为低优先级功能的引脚。只有当软件禁止引脚的高优先级功能，相应引脚才能被释放作为低优先级端口使用。



## 5. 引脚描述

引脚编号	类型	说明
<b>I/O端口</b>		
P0.0 - P0.7	I/O	8位双向I/O端口
P1.0 - P1.7	I/O	8位双向I/O端口
P2.0 - P2.7	I/O	8位双向I/O端口
P3.0 - P3.7	I/O	8位双向I/O端口
P4.0 - P4.7	I/O	8位双向I/O端口
P5.0 - P5.7	I/O	8位双向I/O端口
P6.0 - P6.7	I/O	8位双向I/O端口
P7.0 - P7.7	I/O	8位双向I/O端口
P8.0 - P8.7	I/O	8位双向I/O端口
<b>定时器/计数器</b>		
T2	I/O	定时器2外部输入或输出
T3	I	定时器3外部输入
T4	I/O	定时器4外部输入或输出
T2EX	I	定时器2重载/捕捉/方向控制
<b>PWM控制器</b>		
PWM0	O	12位PWM0定时器输出引脚
PWM1	O	12位PWM1定时器输出引脚
PWM2	O	12位PWM2定时器输出引脚
<b>EUART</b>		
RXD	I	EUART数据输入引脚
TXD	O	EUART数据输出引脚
<b>ADC</b>		
AIN0-	I	ADC负向差分输入0引脚
AIN0+	I	ADC正向差分输入0引脚
AIN1-	I	ADC负向差分输入1引脚
AIN1+	I	ADC正向差分输入1引脚
AIN2-	I	ADC负向差分输入2引脚
AIN2+	I	ADC正向差分输入2引脚
AN0	I	ADC单端输入引脚0
AN1	I	ADC单端输入引脚1
AN2	I	ADC单端输入引脚2
AN3	I	ADC单端输入引脚3, 用于电池检测输入端口
VREF	I/O	ADC参考电压输入/输出引脚, 推荐与AGND之间接104电容
VIN+	I/O	PGA正向输入/输出引脚, 与VIN-引脚之间接104电容
VIN-	I/O	PGA负向输入/输出引脚, 与VIN+引脚之间接104电容
<b>运算放大器</b>		
OP+	I	运算放大器正向输入引脚
OP-	I	运算放大器负向输入引脚
OP_O	O	运算放大器输出引脚





续上表

引脚编号	类型	说明
<b>LCD/LED控制器</b>		
COM1 - COM4	O	LCD COM信号输出引脚
SEG1/COM5	O	LCD Segment1信号输出或COM5信号输出引脚
SEG2/COM5	O	LCD Segment2信号输出或COM6信号输出引脚
SEG3 - SEG36	O	LCD Segment信号输出引脚
<b>SPI串行接口</b>		
MOSI	I/O	SPI主输出从输入引脚
MISO	I/O	SPI主输入从输出引脚
SCK	I/O	SPI串行时钟引脚
$\overline{SS}$	I	SPI从设备选择引脚
<b>中断&amp;复位&amp;时钟&amp;电源</b>		
INT0 - INT3	I	外部中断0 - 3
INT40 - INT47	I	外部中断40 - 47
$\overline{RESET}$	I	该引脚上保持10 $\mu$ s以上的低电平，CPU将复位。由于有内建30k $\Omega$ 上拉电阻连接到V <sub>DD</sub> ，所以仅接一个外部电容即可实现上电复位。
XTAL1	I	32.768kHz外部振荡器输入
XTAL2	O	32.768kHz外部振荡器输出
XTALX1	I	高频外部振荡器X输入
XTALX2	O	高频外部振荡器X输出
GND	P	接地
AGND	P	模拟电源接地
VDD	P	电源（3.0 - 5.5V）
VDDR	P	电源稳压器输出（2.7V或3.3V），推荐与AGND之间接47 $\mu$ F电容
C	P	内核稳压源滤波电容引脚，1.8V输出，推荐接0.47 $\mu$ F电容
<b>编程器</b>		
TDO（SEG33）	O	调试接口：测试数据输出
TMS（SEG34）	I	调试接口：测试模式选择
TDI（SEG35）	I	调试接口：测试数据输入
TCK（SEG36）	I	调试接口：测试时钟输入
<b>FLASH测试</b>		
FLASH	I	FLASH测试接口，应用时本引脚悬空
VPP	P	FLASH测试接口，应用时本引脚悬空
VNN	P	FLASH测试接口，应用时本引脚悬空
<b>注意：当SEG33-SEG36作为调试接口时，SEG33-SEG36的原有功能被禁止。</b>		



## 6. SFR映像

SH79F6488内置256字节的直接寻址寄存器，包括通用数据存储器 and 特殊功能寄存器（SFR），SH79F6488的SFR有以下几种：

<b>CPU</b> 内核寄存器:	ACC, B, PSW, SP, DPL, DPH
<b>CPU</b> 内核增强寄存器:	AUXC, DPL1, DPH1, INSCON, XPAGE
电源时钟控制寄存器:	PCON, SUSLO
<b>Flash</b> 寄存器:	IB_OFFSET, IB_DATA, IB_CON1, IB_CON2, IB_CON3, IB_CON4, IB_CON5, FLASHCON
数据页面控制寄存器:	XPAGE
看门狗定时器寄存器:	RSTSTAT
系统时钟控制寄存器:	CLKCON, LCKLO, CLKRC0, CLKRC1
<b>PLL</b> 寄存器:	PLLCON
中断寄存器:	IEN0, IEN1, IENC, IPH0, IPL0, IPH1, IPL1, EXF0, EXF1, TCON
<b>I/O</b> 口寄存器:	P0, P1, P2, P3, P4, P5, P6, P7, P8, P0CR, P1CR, P2CR, P3CR, P4CR, P5CR, P6CR, P7CR, P8CR, P0PCR, P1PCR, P2PCR, P3PCR, P4PCR, P5PCR, P6PCR, P7PCR, P8PCR
<b>Timer</b> 寄存器:	T2CON, T2MOD, TH2, TL2, RCAP2L, RCAP2H, TCON1, T3CON, TL3, TH3, T4CON, TL4, TH4
时基定时器寄存器:	BTCON, SEC, MIN
<b>LCD</b> 寄存器:	LCDCON, LCDCON1, P5SS, P6SS, P7SS, P8SS, PXSS, SPLCON
<b>EUART</b> 寄存器:	SCON, SBUF, SADEN, SADDR, PCON, SBRTL, SBRTH, SFINE
电源稳压器寄存器:	REGCON
<b>PGA</b> 寄存器:	PGAM
运算放大器寄存器:	OPCON
<b>ADC</b> 寄存器:	ADCON, ADT, ADCH, ADCDS, ADDL, ADDM, ADDH
<b>SPI</b> 寄存器:	SPCON, SPSTA, SPDAT
<b>PWM</b> 寄存器:	PWM0CON, PWM1CON, PWM2CON, PWM0PL, PWM0PH, PWM1PL, PWM1PH, PWM2PL, PWM2PH, PWM0DL, PWM0DH, PWM1DL, PWM1DH, PWM2DL, PWM2DH



## SH79F6488

**Table 6.1** C51核SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ACC	E0H	累加器	00000000	ACC.7	ACC.6	ACC.5	ACC.4	ACC.3	ACC.2	ACC.1	ACC.0
B	F0H	B寄存器	00000000	B.7	B.6	B.5	B.4	B.3	B.2	B.1	B.0
AUXC	F1H	C寄存器	00000000	C.7	C.6	C.5	C.4	C.3	C.2	C.1	C.0
PSW	D0H	程序状态字	00000000	CY	AC	F0	RS1	RS0	OV	F1	P
SP	81H	堆栈指针	00000111	SP.7	SP.6	SP.5	SP.4	SP.3	SP.2	SP.1	SP.0
DPL	82H	数据指针低位字节	00000000	DPL.7	DPL.6	DPL.5	DPL.4	DPL.3	DPL.2	DPL.1	DPL.0
DPH	83H	数据指针高位字节	00000000	DPH.7	DPH.6	DPH.5	DPH.4	DPH.3	DPH.2	DPH.1	DPH.0
DPL1	84H	数据指针1低位字节	00000000	DPL1.7	DPL1.6	DPL1.5	DPL1.4	DPL1.3	DPL1.2	DPL1.1	DPL1.0
DPH1	85H	数据指针1高位字节	00000000	DPH1.7	DPH1.6	DPH1.5	DPH1.4	DPH1.3	DPH1.2	DPH1.1	DPH1.0
INSCON	86H	数据指针选择	00--00-0	BKS1	BKS0	-	-	DIV	MUL	-	DPS

**Table 6.2** 电源时钟控制SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCON	87H	电源和串行控制	00--0000	SMOD	SSTAT	-	-	GF1	GF0	PD	IDL
SUSLO	8EH	电源控制保护字	00000000	SUSLO.7	SUSLO.6	SUSLO.5	SUSLO.4	SUSLO.3	SUSLO.2	SUSLO.1	SUSLO.0

**Table 6.3** Flash控制SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_OFF SET	FBH	编程用偏移寄存器	00000000	IB_OFF SET.7	IB_OFF SET.6	IB_OFF SET.5	IB_OFF SET.4	IB_OFF SET.3	IB_OFF SET.2	IB_OFF SET.1	IB_OFF SET.0
IB_DATA	FCH	编程用数据寄存器	00000000	IB_DATA.7	IB_DATA.6	IB_DATA.5	IB_DATA.4	IB_DATA.3	IB_DATA.2	IB_DATA.1	IB_DATA.0
IB_CON1	F2H	Flash操作模式选择寄存器	00000000	IB_CON1.7	IB_CON1.6	IB_CON1.5	IB_CON1.4	IB_CON1.3	IB_CON1.2	IB_CON1.1	IB_CON1.0
IB_CON2	F3H	流程控制寄存器1	----0000	-	-	-	-	IB_CON2.3	IB_CON2.2	IB_CON2.1	IB_CON2.0
IB_CON3	F4H	流程控制寄存器2	----0000	-	-	-	-	IB_CON3.3	IB_CON3.2	IB_CON3.1	IB_CON3.0
IB_CON4	F5H	流程控制寄存器3	----0000	-	-	-	-	IB_CON4.3	IB_CON4.2	IB_CON4.1	IB_CON4.0
IB_CON5	F6H	流程控制寄存器4	----0000	-	-	-	-	IB_CON5.3	IB_CON5.2	IB_CON5.1	IB_CON5.0
XPAGE	F7H	编程扇区选择寄存器	00000000	XPAGE.7	XPAGE.6	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0
FLASHCON	A7H	编程扇区选择寄存器	-----0	-	-	-	-	-	-	-	FAC



## SH79F6488

**Table 6.4** WDT SFR

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
RSTSTAT	B1H	看门狗定时器控制寄存器	*_***000	WDOF	-	PORF	LVRF	CLRF	WDT.2	WDT.1	WDT.0

**注意:** \*表示不同情况的复位决定RSTSTAT寄存器中的复位值, 详见WDT章节

**Table 6.5** 时钟控制SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CLKCON	B2H	系统时钟选择	111000--	32k_SPDUP	CLKS1	CLKS0	SCMIF	HFON	FS	-	-
PLLCON	B3H	PLL时钟控制寄存器	-----00	-	-	-	-	-	-	PLLON	PLLFS
CLKLO	BDH	内部RC校正控制寄存器	0---0000	CLKRCEN	-	-	-	CLKLO.3	CLKLO.2	CLKLO.1	CLKLO.0
CLKRC0	BEH	内部RC校正寄存器	uuuuuuuu	CLKRC0.7	CLKRC0.6	CLKRC0.5	CLKRC0.4	CLKRC0.3	CLKRC0.2	CLKRC0.1	CLKRC0.0
CLKRC1	BFH	内部RC校正初值寄存器	uuuuuuuu	CLKRC1.7	CLKRC1.6	CLKRC1.5	CLKRC1.4	CLKRC1.3	CLKRC1.2	CLKRC1.1	CLKRC1.0

**Table 6.6** 中断 SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IEN0	A8H	中断允许控制0	00000000	EA	EADC	ET2	ES	ET3	EX1	ET4	EX0
IEN1	A9H	中断允许控制1	00000000	ESCM	EBT	EPWM	-	EX4	EX3	EX2	ESPI
IPH0	B4H	中断优先权控制高位0	-0000000	-	PADCH	PT2H	PS0H	PT3H	PX1H	PT4H	PX0H
IPL0	B8H	中断优先权控制低位0	-0000000	-	PADCL	PT2L	PS0L	PT3L	PX1L	PT4L	PX0L
IPH1	B5H	中断优先权控制高位1	00000000	PSCM	PBTH	PPWMH	-	PX4H	PX3H	PX2H	PSPIH
IPL1	B9H	中断优先权控制低位1	00000000	PSCM	PBTL	PPWML	-	PX4L	PX3L	PX2L	PSPIL
EXF0	E8H	外部中断寄存器0	00000000	IT4.1	IT4.0	IT3.1	IT3.0	IT2.1	IT2.0	IE3	IE2
EXF1	D8H	外部中断寄存器1	00000000	IF47	IF46	IF45	IF44	IF43	IF42	IF41	IF40
IENC	BAH	中断通道允许寄存器	00000000	EXS47	EXS46	EXS45	EXS44	EXS43	EXS42	EXS41	EXS40
TCON	88H	外部中断0和1控制寄存器	----0000	-	-	-	-	IE1	IT1	IE0	IT0



# SH79F6488

**Table 6.7** 端口SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0	80H (Bank0)	8位端口0	00000000	P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0
P1	90H (Bank0)	8位端口1	00000000	P1.7	P1.6	P1.5	P1.4	P1.3	P1.2	P1.1	P1.0
P2	A0H (Bank0)	8位端口2	00000000	P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0
P3	B0H (Bank0)	8位端口3	00000000	P3.7	P3.6	P3.5	P3.4	P3.3	P3.2	P3.1	P3.0
P4	C0H (Bank0)	8位端口4	00000000	P4.7	P4.6	P4.5	P4.4	P4.3	P4.2	P4.1	P4.0
P5	80H (Bank1)	8位端口5	00000000	P5.7	P5.6	P5.5	P5.4	P5.3	P5.2	P5.1	P5.0
P6	90H (Bank1)	8位端口6	00000000	P6.7	P6.6	P6.5	P6.4	P6.3	P6.2	P6.1	P6.0
P7	A0H (Bank1)	8位端口7	00000000	P7.7	P7.6	P7.5	P7.4	P7.3	P7.2	P7.1	P7.0
P8	B0H (Bank1)	8位端口8	00000000	P8.7	P8.6	P8.5	P8.4	P8.3	P8.2	P8.1	P8.0
P0CR	E1H (Bank0)	端口0输入/输出方向控制	00000000	P0CR.7	P0CR.6	P0CR.5	P0CR.4	P0CR.3	P0CR.2	P0CR.1	P0CR.0
P1CR	E2H (Bank0)	端口1输入/输出方向控制	00000000	P1CR.7	P1CR.6	P1CR.5	P1CR.4	P1CR.3	P1CR.2	P1CR.1	P1CR.0
P2CR	E3H (Bank0)	端口2输入/输出方向控制	00000000	P2CR.7	P2CR.6	P2CR.5	P2CR.4	P2CR.3	P2CR.2	P2CR.1	P2CR.0
P3CR	E4H (Bank0)	端口3输入/输出方向控制	00000000	P3CR.7	P3CR.6	P3CR.5	P3CR.4	P3CR.3	P3CR.2	P3CR.1	P3CR.0
P4CR	E5H (Bank0)	端口4输入/输出方向控制	00000000	P4CR.7	P4CR.6	P4CR.5	P4CR.4	P4CR.3	P4CR.2	P4CR.1	P4CR.0
P5CR	E1H (Bank1)	端口5输入/输出方向控制	00000000	P5CR.7	P5CR.6	P5CR.5	P5CR.4	P5CR.3	P5CR.2	P5CR.1	P5CR.0
P6CR	E2H (Bank1)	端口6输入/输出方向控制	00000000	P6CR.7	P6CR.6	P6CR.5	P6CR.4	P6CR.3	P6CR.2	P6CR.1	P6CR.0
P7CR	E3H (Bank1)	端口7输入/输出方向控制	00000000	P7CR.7	P7CR.6	P7CR.5	P7CR.4	P7CR.3	P7CR.2	P7CR.1	P7CR.0
P8CR	E4H (Bank1)	端口8输入/输出方向控制	00000000	P8CR.7	P8CR.6	P8CR.5	P8CR.4	P8CR.3	P8CR.2	P8CR.1	P8CR.0
P0PCR	E9H (Bank0)	端口0内部上拉允许	00000000	P0PCR.7	P0PCR.6	P0PCR.5	P0PCR.4	P0PCR.3	P0PCR.2	P0PCR.1	P0PCR.0
P1PCR	EAH (Bank0)	端口1内部上拉允许	00000000	P1PCR.7	P1PCR.6	P1PCR.5	P1PCR.4	P1PCR.3	P1PCR.2	P1PCR.1	P1PCR.0
P2PCR	EBH (Bank0)	端口2内部上拉允许	00000000	P2PCR.7	P2PCR.6	P2PCR.5	P2PCR.4	P2PCR.3	P2PCR.2	P2PCR.1	P2PCR.0
P3PCR	ECH (Bank0)	端口3内部上拉允许	00000000	P3PCR.7	P3PCR.6	P3PCR.5	P3PCR.4	P3PCR.3	P3PCR.2	P3PCR.1	P3PCR.0
P4PCR	EDH (Bank0)	端口4内部上拉允许	00000000	P4PCR.7	P4PCR.6	P4PCR.5	P4PCR.4	P4PCR.3	P4PCR.2	P4PCR.1	P4PCR.0
P5PCR	E9H (Bank1)	端口5内部上拉允许	00000000	P5PCR.7	P5PCR.6	P5PCR.5	P5PCR.4	P5PCR.3	P5PCR.2	P5PCR.1	P5PCR.0
P6PCR	EAH (Bank1)	端口6内部上拉允许	00000000	P6PCR.7	P6PCR.6	P6PCR.5	P6PCR.4	P6PCR.3	P6PCR.2	P6PCR.1	P6PCR.0
P7PCR	EBH (Bank1)	端口7内部上拉允许	00000000	P7PCR.7	P7PCR.6	P7PCR.5	P7PCR.4	P7PCR.3	P7PCR.2	P7PCR.1	P7PCR.0
P8PCR	ECH (Bank1)	端口8内部上拉允许	00000000	P8PCR.7	P8PCR.6	P8PCR.5	P8PCR.4	P8PCR.3	P8PCR.2	P8PCR.1	P8PCR.0



# SH79F6488

**Table 6.8** 定时器 SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
T2CON	C8H	定时器/计数器2控制寄存器	00--0000	TF2	EXF2	-	-	EXEN2	TR2	C/T2	CP/RL2
T2MOD	C9H	定时器/计数器2模式寄存器	0----00	TCLKP2	-	-	-	-	-	T2OE	DCEN
RCAP2L	CAH	定时器/计数器2重载/截获低位字节	00000000	RCAP2L.7	RCAP2L.6	RCAP2L.5	RCAP2L.4	RCAP2L.3	RCAP2L.2	RCAP2L.1	RCAP2L.0
RCAP2H	CBH	定时器/计数器2重载/截获高位字节	00000000	RCAP2H.7	RCAP2H.6	RCAP2H.5	RCAP2H.4	RCAP2H.3	RCAP2H.2	RCAP2H.1	RCAP2H.0
TL2	CCH	定时器/计数器2低位字节	00000000	TL2.7	TL2.6	TL2.5	TL2.4	TL2.3	TL2.2	TL2.1	TL2.0
TH2	CDH	定时器/计数器2高位字节	00000000	TH2.7	TH2.6	TH2.5	TH2.4	TH2.3	TH2.2	TH2.1	TH2.0
T3CON	88H Bank1	定时器3控制寄存器	0-00-000	TF3	-	T3PS.1	T3PS.0	-	TR3	T3CLKS.1	T3CLKS.0
TL3	8CH Bank1	定时器3重载/计数数据寄存器	00000000	TL3.7	TL3.6	TL3.5	TL3.4	TL3.3	TL3.2	TL3.1	TL3.0
TH3	8DH Bank1	定时器3重载/计数数据寄存器	00000000	TH3.7	TH3.6	TH3.5	TH3.4	TH3.3	TH3.2	TH3.1	TH3.0
T4CON	C8H Bank1	定时器4控制寄存器	00000000	TF4	TC4	T4PS1	T4PS0	T4M1	T4M0	TR4	T4CLKS
TL4	CCH Bank1	定时器4重载/计数数据寄存器	00000000	TL4.7	TL4.6	TL4.5	TL4.4	TL4.3	TL4.2	TL4.1	TL4.0
TH4	CDH Bank1	定时器4重载/计数数据寄存器	00000000	TH4.7	TH4.6	TH4.5	TH4.4	TH4.3	TH4.2	TH4.1	TH4.0

**Table 6.9** 时基定时器 SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
BTCON	C1H	时基定时器控制寄存器	0000----	BTEN	BTIF	BTS1	BTS0	-	-	-	-
SEC	C2H	秒和半秒寄存器	00000000	HSEC	SEC6	SEC5	SEC4	SEC3	SEC2	SEC1	SEC0
MIN	C3H	分钟寄存器	-0000000	-	MIN6	MIN5	MIN4	MIN3	MIN2	MIN1	MIN0

**Table 6.10** 电源稳压器控制 SFR

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
REGCON	A1H	稳压源控制寄存器	-----00	-	-	-	-	-	-	REGS	REGEN



## SH79F6488

**Table 6.11** LCD SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
LCDCON	ABH	LCD控制寄存器	000-00--	LCDON	MOD1	MOD0	-	DUTY1	DUTY0	-	-
LCDCON1	AAH	LCD对比度寄存器	0-00-000	FCMOD	-	FCCTL1	FCCTL0	-	CONTR2	CONTR1	CONTR0
P5SS	9EH	P5模式选择寄存器	00000000	P5S7	P5S6	P5S5	P5S4	P5S3	P5S2	P5S1	P5S0
P6SS	9FH	P6模式选择寄存器	00000000	P6S7	P6S6	P6S5	P6S4	P6S3	P6S2	P6S1	P6S0
P7SS	ACH	P7模式选择寄存器	00000000	P7S7	P7S6	P7S5	P7S4	P7S3	P7S2	P7S1	P7S0
P8SS	ADH	P8模式选择寄存器	00000000	P8S7	P8S6	P8S5	P8S4	P8S3	P8S2	P8S1	P8S0
PXSS	AEH	PX模式选择寄存器	00000000	P4S3	P4S2	P4S1	P4S0	P3S3	P3S2	P3S1	P3S0
SLPCON	AFH	SLP LCD控制寄存器	-0000000	-	SLPDUTY1	SLPDUTY0	SLPD4	SLPD3	SLPD2	SLPD1	SLPD0

**Table 6.12** PWM SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM0CON	C5H	PWM0控制控制寄存器	0000-000	PWM0EN	PWM0S	PWM0CK1	PWM0CK0	-	PWM0IE	PWM0IF	PWM0SS
PWM1CON	C6H	PWM1控制控制寄存器	0000-000	PWM1EN	PWM1S	PWM1CK1	PWM1CK0	-	PWM1IE	PWM1IF	PWM1SS
PWM2CON	C7H	PWM2控制控制寄存器	0000-000	PWM2EN	PWM2S	PWM2CK1	PWM2CK0	-	PWM2IE	PWM2IF	PWM2SS
PWM0PH	D2H	PWM0周期寄存器	----0000	-	-	-	-	PWM0P.11	PWM0P.10	PWM0P.9	PWM0P.8
PWM0PL	D1H	PWM0周期寄存器	00000000	PWM0P.7	PWM0P.6	PWM0P.5	PWM0P.4	PWM0P.3	PWM0P.2	PWM0P.1	PWM0P.0
PWM1PH	D4H	PWM1周期寄存器	----0000	-	-	-	-	PWM1P.11	PWM1P.10	PWM1P.9	PWM1P.8
PWM1PL	D3H	PWM1周期寄存器	00000000	PWM1P.7	PWM1P.6	PWM1P.5	PWM1P.4	PWM1P.3	PWM1P.2	PWM1P.1	PWM1P.0
PWM2PH	D6H	PWM2周期寄存器	----0000	-	-	-	-	PWM2P.11	PWM2P.10	PWM2P.9	PWM2P.8
PWM2PL	D5H	PWM2周期寄存器	00000000	PWM2P.7	PWM2P.6	PWM2P.5	PWM2P.4	PWM2P.3	PWM2P.2	PWM2P.1	PWM2P.0
PWM0DH	DAH	PWM0占空比寄存器	----0000	-	-	-	-	PWM0D.11	PWM0D.10	PWM0D.9	PWM0D.8
PWM0DL	D9H	PWM0占空比寄存器	00000000	PWM0D.7	PWM0D.6	PWM0D.5	PWM0D.4	PWM0D.3	PWM0D.2	PWM0D.1	PWM0D.0
PWM1DH	DCH	PWM1占空比寄存器	----0000	-	-	-	-	PWM1D.11	PWM1D.10	PWM1D.9	PWM1D.8
PWM1DL	DBH	PWM1占空比寄存器	00000000	PWM1D.7	PWM1D.6	PWM1D.5	PWM1D.4	PWM1D.3	PWM1D.2	PWM1D.1	PWM1D.0
PWM2DH	DEH	PWM2占空比寄存器	----0000	-	-	-	-	PWM2D.11	PWM2D.10	PWM2D.9	PWM2D.8
PWM2DL	DDH	PWM2占空比寄存器	00000000	PWM2D.7	PWM2D.6	PWM2D.5	PWM2D.4	PWM2D.3	PWM2D.2	PWM2D.1	PWM2D.0

**Table 6.13** 串行外部接口 (SPI) SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SPCON	A4H	SPI控制寄存器	00000000	DIR	MSTR	CPHA	CPOL	SSDIS	SPR2	SPR1	SPR0
SPSTA	A5H	SPI状态寄存器	00000---	SPEN	SPIF	MODF	WCOL	RXOV	-	-	-
SPDAT	A6H	SPI数据寄存器	00000000	SPDAT7	SPDAT6	SPDAT5	SPDAT4	SPDAT3	SPDAT2	SPDAT1	SPDAT0



## SH79F6488

**Table 6.14** EUART SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SCON	98H	串行控制	00000000	SM0/FE	SM1/RXOV	SM2/TXCOL	REN	TB8	RB8	TI	RI
SBUF	99H	串行数据缓冲器	00000000	SBUF.7	SBUF.6	SBUF.5	SBUF.4	SBUF.3	SBUF.2	SBUF.1	SBUF.0
SADEN	9BH	从属地址掩码	00000000	SADEN.7	SADEN.6	SADEN.5	SADEN.4	SADEN.3	SADEN.2	SADEN.1	SADEN.0
SADDR	9AH	从属地址	00000000	SADDR.7	SADDR.6	SADDR.5	SADDR.4	SADDR.3	SADDR.2	SADDR.1	SADDR.0
PCON	87H	电源和串行控制	00-0000	SMOD	SSTAT	-	-	GF1	GF0	PD	IDL
SBRTH	9CH	波特率发生器寄存器	00000000	SBRTEN	SBRT.14	SBRT.13	SBRT.12	SBRT.11	SBRT.10	SBRT.9	SBRT.8
SBRTL	9DH	波特率发生器寄存器	00000000	SBRT.7	SBRT.6	SBRT.5	SBRT.4	SBRT.3	SBRT.2	SBRT.1	SBRT.0
SFINE	B6H	波特率发生器微调寄存器	----0000	-	-	-	-	SFINE.3	SFINE.2	SFINE.1	SFINE.0

**Table 6.15** PGA SFR

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PGAM	A3H	PGA模式控制寄存器	00000000	GAIN3	GAIN2	GAIN1	GAIN0	VINON	CHOP	CHOPC1	CHOPC0

**Table 6.16** ADC SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADCON	93H	ADC控制寄存器	00000000	ADON	ADCIF	VREFIN	VREFS	SCH3	SCH2	SCH1	SCH0
ADT	94H	ADC时钟控制寄存器	00000000	TADC7	TADC6	TADC5	TADC4	TADC3	TADC2	TADC1	TADC0
ADCH	95H	ADC通道配置寄存器	00111111	VREF1	VREF0	VREFOS	CH2N	CH2P	CH1N	CH1P	CH0
ADCDS	92H	ADC数据输出方式寄存器	----010	-	-	-	-	-	ADCRATE	VINOS	ADCDF
ADDL	91H	ADC数据低位字节	----0000	-	-	-	-	A3	A2	A1	A0
ADDM	96H	ADC数据中位字节	00000000	A11	A10	A9	A8	A7	A6	A5	A4
ADDH	97H	ADC数据高位字节	00000000	A19	A18	A17	A16	A15	A14	A13	A12

**Table 6.17** 运算放大器SFR

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
OPCON	A2H	运算放大器控制寄存器	-----10	-	-	-	-	-	-	OPOS	OPEN

注意: -: 保留位。





SFR映像图

Bank0

	可位寻址		不可位寻址						
	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F	
F8H				IB_OFFSET	IB_DATA				FFH
F0H	B	AUXC	IB_CON1	IB_CON2	IB_CON3	IB_CON4	IB_CON5	XPAGE	F7H
E8H	EXF0	P0PCR	P1PCR	P2PCR	P3PCR	P4PCR			EFH
E0H	ACC	P0CR	P1CR	P2CR	P3CR	P4CR			E7H
D8H	EXF1	PWM0DL	PWM0DH	PWM1DL	PWM1DH	PWM2DL	PWM2DH		DFH
D0H	PSW	PWM0PL	PWM0PH	PWM1PL	PWM1PH	PWM2PL	PWM2PH		D7H
C8H	T2CON	T2MOD	RCAP2L	RCAP2H	TL2	TH2	TCON1		CFH
C0H	P4	BTCON	SEC	MIN		PWM0CON	PWM1CON	PWM2CON	C7H
B8H	IPL0	IPL1	IENC			CLKLO	CLKRC0	CLKRC1	BFH
B0H	P3	RSTSTAT	CLKCON	PLLCON	IPH0	IPH1	SFINE		B7H
A8H	IEN0	IEN1	LCDCON1	LCDCON	P7SS	P8SS	PXSS	SLPCON	AFH
A0H	P2	REGCON	OPCON	PGAM	SPCON	SPSTA	SPDAT	FLASHCON	A7H
98H	SCON	SBUF	SADDR	SADEN	SBRTH	SBRTL	P5SS	P6SS	9FH
90H	P1	ADDL	ADCDS	ADCON	ADT	ADCH	ADDM	ADDH	97H
88H	TCON						SUSLO		8FH
80H	P0	SP	DPL	DPH	DPL1	DPH1	INSCON	PCON	87H
	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F	

Bank1

	可位寻址		不可位寻址						
	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F	
F8H									FFH
F0H	B	AUXC						XPAGE	F7H
E8H		P5PCR	P6PCR	P7PCR	P8PCR				EFH
E0H	ACC	P5CR	P6CR	P7CR	P8CR				E7H
D8H									DFH
D0H	PSW								D7H
C8H	T4CON				TL4	TH4			CFH
C0H									C7H
B8H	IPL0	IPL1							BFH
B0H	P8				IPH0	IPH1			B7H
A8H	IEN0	IEN1							AFH
A0H	P7								A7H
98H									9FH
90H	P6								97H
88H	T3CON				TL3	TH3	SUSLO		8FH
80H	P5	SP	DPL	DPH	DPL1	DPH1	INSCON	PCON	87H
	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F	

注意:

(1) 未使用的SFR地址禁止读写。

(2) Bank0/1寄存器页选择功能需设置INSCON寄存器的BKS1和BKS0位，详细请参考Table 7.2数据指针选择寄存器。



## 7. 标准功能

### 7.1 CPU

#### 7.1.1 CPU内核特殊功能寄存器

##### 特性

- CPU内核寄存器：ACC, B, PSW, SP, DPL, DPH

##### 累加器

累加器ACC是一个常用的专用寄存器，指令系统中采用A作为累加器的助记符。

##### B寄存器

在乘法指令中，会用到B寄存器。在其它指令中，B寄存器可作为暂存器来使用。

##### 栈指针 (SP)

栈指针SP是一个8位专用寄存器，在执行PUSH、各种子程序调用、中断响应等指令时，SP先加1，再将数据压栈；执行POP、RET、RETI等指令时，数据退出堆栈后SP再减1。堆栈栈顶可以是片上内部RAM (00H-FFH) 的任意地址，系统复位后，SP初始化为07H，使得堆栈事实上由08H地址开始。

##### 程序状态字 (PSW) 寄存器

程序状态字 (PSW) 寄存器包含了程序状态信息。

##### 数据指针 (DPTR)

数据指针DPTR是一个16位专用寄存器，其高位字节寄存器用DPH表示，低位字节寄存器用DPL表示。它们既可以作为一个16位寄存器DPTR来处理，也可以作为2个独立的8位寄存器DPH和DPL来处理。

Table 7.1 PSW寄存器

D0H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PSW	CY	AC	F0	RS1	RS0	OV	F1	P
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读
复位值 (POR/WDTLVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	CY	进位标志位 0: 算术或逻辑运算中，没有进位或借位发生 1: 算术或逻辑运算中，有进位或借位发生
6	AC	辅助进位标志位 0: 算数逻辑运算中，没有辅助进位或借位发生 1: 算数逻辑运算中，有辅助进位或借位发生
5	F0	F0标志位 用户自定义标志位
4-3	RS[1:0]	R0-R7寄存器页选择位 00: 页0 (映射到00H-07H) 01: 页1 (映射到08H-0FH) 10: 页2 (映射到10H-17H) 11: 页3 (映射到18H-1FH)
2	OV	溢出标志位 0: 没有溢出发生 1: 有溢出发生
1	F1	F1标志位 用户自定义标志位
0	P	奇偶校验位 0: 累加器A中值为1的位数为偶数 1: 累加器A中值为1的位数为奇数



### 7.1.2 CPU增强内核特殊功能寄存器

- 扩展的'MUL'和'DIV'指令：16位\*8位，16位/8位
- 双数据指针
- CPU增强内核寄存器：AUXC, DPL1, DPH1, INSCON

SH79F6488扩展了'MUL'和'DIV'的指令，使用一个新寄存器-AUXC寄存器保存运算数据的高8位，以实现16位运算。在16位乘法指令中，会用到AUXC寄存器。在其它指令中，AUXC寄存器可作为暂存器来使用。

CPU在复位后进入标准模式，'MUL'和'DIV'的指令操作和标准8051指令操作一致。当INSCON寄存器的相应位置1后，'MUL'和'DIV'指令的16位操作功能被打开。

	操作		结果		
			A	B	AUXC
<b>MUL</b>	INSCON.2 = 0; 8位模式	(A)*(B)	低位字节	高位字节	---
	INSCON.2 = 1; 16位模式	(AUXC A)*(B)	低位字节	中位字节	高位字节
<b>DIV</b>	INSCON.3 = 0; 8位模式	(A)/(B)	商低位字节	余数	---
	INSCON.3 = 1; 16位模式	(AUXC A)/(B)	商低位字节	余数	商高位字节

### 双数据指针

使用双数据指针能加速数据存储移动。标准数据指针被命名为DPTR而新型数据指针命名为DPTR1。

数据指针DPTR1与DPTR类似，是一个16位专用寄存器，其高位字节寄存器用DPH1表示，低位字节寄存器用DPL1表示。它们既可以作为一个16位寄存器DPTR1来处理，也可以作为2个独立的8位寄存器DPH1和DPL1来处理。

通过对INSCON寄存器中的DPS位置1或清0选择两个数据指针中的一个。所有读取或操作DPTR的相关指令将会选择最近一次选择的数据指针。

### 7.1.3 寄存器

Table 7.2 数据指针选择寄存器

86H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>INSCON</b>	BKS1	BKS0	-	-	DIV	MUL	-	DPS
读/写	读/写	读/写	-	-	读/写	读/写	-	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	-	-	0	0	-	0

位编号	位符号	说明
<b>7-6</b>	<b>BKS[1:0]</b>	<b>特殊功能寄存器页选择位</b> 00: 选择特殊功能寄存器页0 01: 选择特殊功能寄存器页1 1x: 保留
<b>3</b>	<b>DIV</b>	<b>16位/8位除法选择位</b> 0: 8位除法 1: 16位除法
<b>2</b>	<b>MUL</b>	<b>16位/8位乘法选择位</b> 0: 8位乘法 1: 16位乘法
<b>0</b>	<b>DPS</b>	<b>数据指针选择位</b> 0: 数据指针 1: 数据指针1



7.2 随机数据存储器 (RAM)

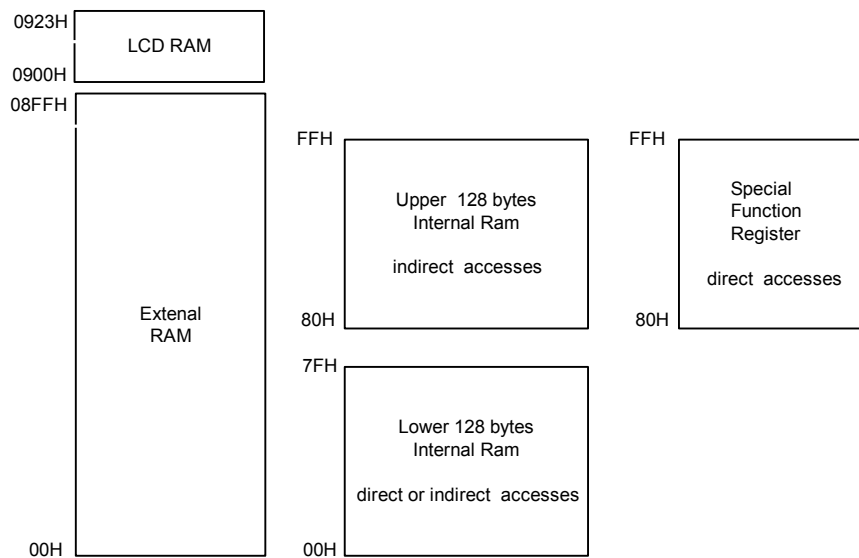
7.2.1 特性

SH79F6488为数据存储提供了内部256字节的RAM和外部2304字节的RAM。下列为存储器空间分配:

- 低位128字节的RAM (地址从00H到7FH) 可直接或间接寻址
- 高位128字节的RAM (地址从80H到FFH) 只能间接寻址
- 特殊功能寄存器 (SFR, 地址从80H到FFH) 只能直接寻址
- 外部2304字节的RAM (地址从00H到8FFFH) 可通过MOVX指令间接寻址

高位128字节的RAM占用的地址空间和SFR相同,但在物理上与SFR的空间是分离的。当一个指令访问高于地址7FH的内部位置时,CPU可以根据访问的指令类型来区分是访问高位128字节数据RAM还是访问SFR。

**注意:** 未使用的SFR地址禁止读写。



SH79F6488支持传统的访问外部RAM方法。使用MOVXA, @Ri或MOVX @Ri, A来访问外部低位256字节RAM;用MOVX A, @DPTR或MOVX @DPTR, A来访问外部2304字节RAM。

用户也能用XPAGE寄存器来访问外部RAM,使用MOVX A, @Ri或MOVX @Ri, A指令即可,此时用XPAGE来表示高于256字节的RAM地址。

在Flash SSP模式下,XPAGE也能用作分段选择器(详见SSP章节)。

7.2.2 寄存器

Table 7.3 数据存储页寄存器

F7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
XPAGE	XPAGE.7	XPAGE.6	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

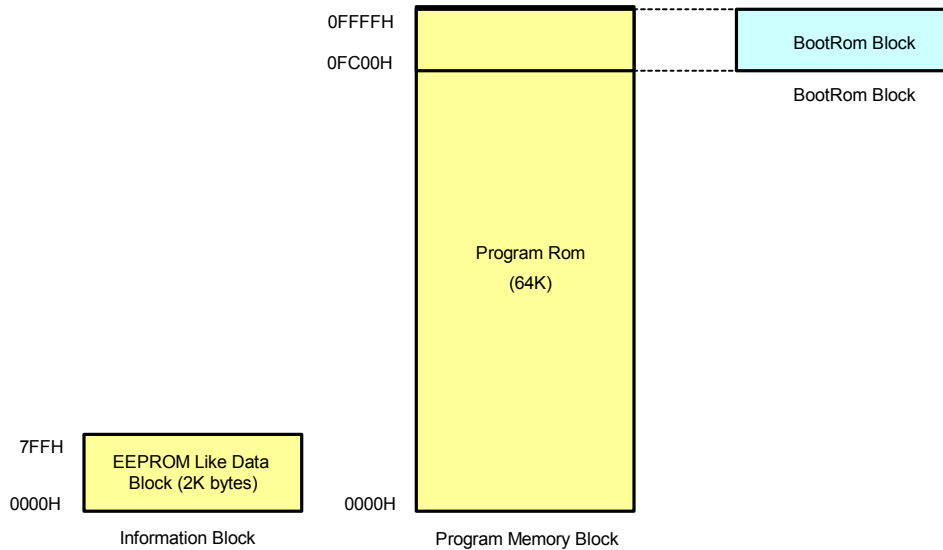
位编号	位符号	说明
7-0	XPAGE[7:0]	RAM页选择控制位



### 7.3 Flash程序存储器

#### 7.3.1 特性

- Flash 存储器包括 64 X 1KB 扇区，总共 64KB
- 在工作电压范围内都能进行编程和擦除操作
- 在线编程（ICP）操作支持写入、读取和擦除操作
- 支持整体/扇区擦除和编程
- 编程/擦除次数：至少 100000 次
- 数据保存年限：至少 10 年
- 低功耗



SH79F6488为存储程序代码内置64K可编程Flash程序存储区（Program Memory Block），支持在线编程（ICP）模式和扇区自编程（SSP）模式对Flash存储器操作。每个扇区1024字节。

SH79F6488还内置2048字节的类EEPROM存储区用于存放用户数据。每个扇区256字节，总共8个扇区。

Flash操作定义：

在线编程（ICP）模式：通过Flash编程器对Flash存储器进行擦、读、写操作。

扇区自编程（SSP）模式：用户程序代码运行在Program Memory中，对Flash存储器进行擦、读、写操作。

**Flash存储器支持以下操作:****(1) 代码保护控制模式编程**

SH79F6488的代码保护功能为用户代码提供了高性能的安全措施。每个分区有两种模式可用。

代码保护模式0: 允许/禁止任何编程器的写入/读取操作 (不包括整体擦除)。

代码保护模式1: 允许/禁止在其他扇区中通过MOVC指令进行读取操作, 或通过SSP模式进行擦除/写入操作。

用户必须使用下列方式才能完成代码保护控制模式的设定:

Flash编程器在ICP模式设置相应的保护位, 以进入所需的保护模式。

SSP模式不支持代码保护控制模式编程。

**(2) 整体擦除**

无论代码保护控制模式的状态如何, 整体擦除操作都将会擦除所有程序, 代码选项, 代码保护位, 但是不会擦除类EEPROM存储区。

用户必须使用下列方式才能完成整体擦除:

Flash编程器在ICP模式发出整体擦除指令, 进行整体擦除。

SSP模式不支持整体擦除。

**(3) 扇区擦除**

扇区擦除操作将会擦除所选扇区中内容。用户程式 (SSP) 和Flash编程器都能执行该操作。

若需用户程式执行该操作, 必须禁止所选扇区的代码保护控制模式1。

若需Flash编程器执行该操作, 必须禁止所选扇区的代码保护控制模式0。

用户必须使用下列2种方式之一才能完成扇区擦除:

1. Flash编程器在ICP模式发出扇区擦除指令, 进行扇区擦除。

2. 通过SSP功能发出扇区擦除指令, 进行扇区擦除 (详见在扇区自编程章节)。

**(4) 类EEPROM存储区擦除**

类EEPROM存储区擦除操作将会擦除类EEPROM存储区中的内容。用户程式 (SSP) 和Flash编程器都能执行该操作。

用户必须使用下列2种方式之一才能完成类EEPROM存储区擦除:

1. Flash编程器在ICP模式发出类EEPROM存储区擦除指令, 进行类EEPROM存储区擦除。

2. 通过SSP功能发出类EEPROM存储区擦除指令, 进行类EEPROM存储区擦除 (详见在扇区自编程章节)。

**(5) 写/读代码**

读/写代码操作可以将代码从Flash存储器中读出或写入。用户程式 (SSP) 和Flash编程器都能执行该操作。

若需用户程式执行该操作, 必须禁止所选扇区的代码保护控制模式1。不管安全位设置与否, 用户程序都能读/写程式自身所在扇区。

若需编程器执行该操作, 必须禁止所选扇区的代码保护控制模式0。

用户必须使用下列2种方式之一才能完成写/读代码:

1. Flash编程器在ICP模式发出写/读代码指令, 进行写/读代码。

2. 通过SSP功能发出写/读代码指令, 进行写/读代码。

**(6) 写/读类EEPROM存储区**

读/写类EEPROM存储区操作可以将数据从类EEPROM存储区中读出或写入。用户程式 (SSP) 和Flash编程器都能执行该操作。

用户必须使用下列2种方式之一才能完成写/读类EEPROM存储区:

1. Flash编程器在ICP模式发出写/读类EEPROM存储区指令, 进行写/读类EEPROM存储区。

2. 通过SSP功能发出写/读类EEPROM存储区指令, 进行写/读类EEPROM存储区。

**Flash存储器操作汇总**

操作	ICP	SSP
代码保护	支持	不支持
扇区擦除	支持 (无安全位)	支持 (无安全位)
整体擦除	支持	不支持
类EEPROM存储区擦除	支持	支持
写/读代码	支持 (无安全位)	支持 (无安全位)
读/写类EEPROM存储区	支持	支持

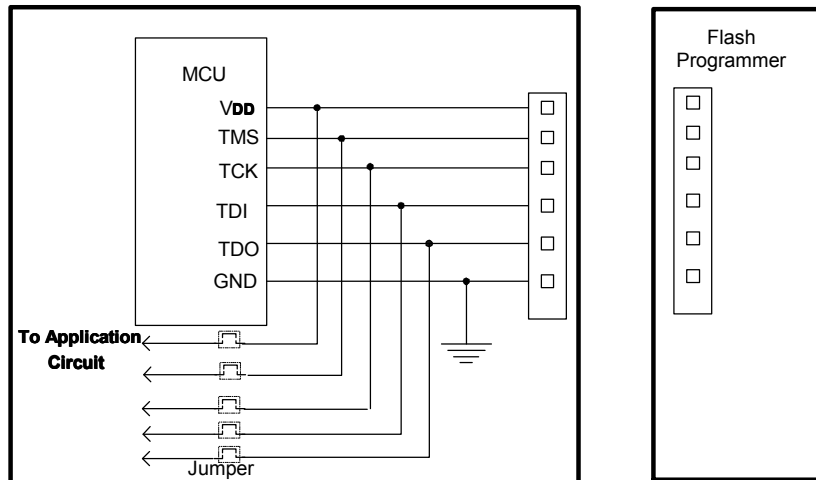


### 7.3.2 ICP模式下的Flash操作

ICP模式为通过Flash编程器对MCU进行编程，可以在MCU焊在用户板上以后编程。ICP模式下，用户系统必须关机后Flash编程器才能通过ICP编程接口刷新Flash存储器。ICP编程接口包括6个引脚（V<sub>DD</sub>，GND，TCK，TDI，TMS，TDO）。

编程器使用4个JTAG引脚（TDO，TDI，TCK，TMS）进入编程模式。只有将特定波形输入4个引脚后，CPU才能进入编程模式。如需详细说明请参考**Flash编程器用户指南**。

在ICP模式中，通过6线接口编程器能完成所有Flash操作。因为编程信号非常敏感，所以使用编程器编程时用户需要先用6个跳线将芯片的编程引脚（V<sub>DD</sub>，GND，TCK，TDI，TMS，TDO）从应用电路中分离出来，如下图所示。



当采用ICP模式进行操作时，建议按照如下步骤进行操作：

- (1) 在开始编程前断开跳线（jumper），从应用电路中分离编程引脚；
- (2) 将芯片编程引脚连接至 Flash 编程器编程接口，开始编程；
- (3) 编程结束后断开 Flash 编程器接口，连接跳线恢复应用电路。

**7.4 扇区自编程 (SSP) 功能**

SH79F6488支持SSP (扇区自编程) 功能。如果所选扇区未被保护, 用户代码可以擦除所有扇区或对所有扇区执行编程操作。一旦该扇区被编程, 则在该扇区被擦除之前不能被再次编程。

SH79F6488内建一个复杂控制流程以避免误入SSP模式导致代码被误修改。为进入SSP模式, IB\_CON1-5必须满足特定条件。若IB\_CON1-5不满足特定条件, 则无法进入SSP模式。

**7.4.1 寄存器****(1) 擦除/编程用扇区选择和编程用地址偏移量寄存器**

此寄存器用来选择待擦除或者待编程扇区的区号, 配合IB\_OFFSET寄存器来表示待编程字节在扇区内的地址偏移量。

对于程序存储区, 一个扇区为**1024**字节, 寄存器定义如下:

**Table 7.4** 擦除/编程用扇区选择和地址偏移寄存器

F7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>XPAGE</b>	XPAGE.7	XPAGE.6	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
<b>7-2</b>	<b>XPAGE[7:2]</b>	被擦除/编程的存储单元扇区号, 000000代表扇区0, 依此类推
<b>1-0</b>	<b>XPAGE[1:0]</b>	被擦除/编程的存储单元高2位地址

**Table 7.5** 编程用地址偏移寄存器

FBH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>IB_OFFSET</b>	IB_OFF SET.7	IB_OFF SET.6	IB_OFF SET.5	IB_OFF SET.4	IB_OFF SET.3	IB_OFF SET.2	IB_OFF SET.1	IB_OFF SET.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
<b>7-0</b>	<b>IB_OFFSET[7:0]</b>	被编程的存储单元低8位地址

XPAGE[1:0]和IB\_OFFSET[7:0]共10位, 可以表示1个程序存储扇区内全部1024个字节的偏移量。





类EEPROM扇区，一个扇区为256字节，共8个扇区，寄存器定义如下：

**Table 7.6** 擦除/编程用扇区选择寄存器

F7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>XPAGE</b>	XPAGE.7	XPAGE.6	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
<b>7-3</b>	<b>XPAGE[7:3]</b>	在擦除/编程扇区时无意义
<b>2-0</b>	<b>XPAGE[2:0]</b>	被擦除/编程的扇区选择位 000: 扇区0 001: 扇区1 010: 扇区2 011: 扇区3 100: 扇区4 101: 扇区5 110: 扇区6 111: 扇区7

类EEPROM块区的访问可通过指令“MOVC A, @A+DPTR”或“MOVC A, @A+PC”实现，注意：需要将FLASHCON寄存器中的FAC位置1。

**Table 7.7** 编程用地址偏移寄存器

FBH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>IB_OFFSET</b>	IB_OFF SET.7	IB_OFF SET.6	IB_OFF SET.5	IB_OFF SET.4	IB_OFF SET.3	IB_OFF SET.2	IB_OFF SET.1	IB_OFF SET.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
<b>7-0</b>	<b>IB_OFFSET[7:0]</b>	被擦除/编程的块单元地址

IB\_OFFSET[7:0]共8位，可以表示1个EEPROM块区内全部256个字节的偏移量。



(2) 编程用数据寄存器

Table 7.8 编程用数据寄存器

FCH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_DATA	IB_DATA.7	IB_DATA.6	IB_DATA.5	IB_DATA.4	IB_DATA.3	IB_DATA.2	IB_DATA.1	IB_DATA.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IB_DATA[7:0]	待编程数据

(3) 操作模式选择寄存器

Table 7.9 SSP操作模式选择寄存器

F2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON1	IB_CON1.7	IB_CON1.6	IB_CON1.5	IB_CON1.4	IB_CON1.3	IB_CON1.2	IB_CON1.1	IB_CON1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IB_CON1[7:0]	<b>SSP操作选择</b> 0xE6: 扇区擦除 0x6E: 存储单元编程

(4) SSP流程控制寄存器

Table 7.10 SSP流程控制寄存器1

F3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON2	-	-	-	-	IB_CON2.3	IB_CON2.2	IB_CON2.1	IB_CON2.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	IB_CON2[3:0]	必须为05H, 否则Flash编程将会终止

Table 7.11 SSP流程控制寄存器2

F4H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON3	-	-	-	-	IB_CON3.3	IB_CON3.2	IB_CON3.1	IB_CON3.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	IB_CON3[3:0]	必须为0AH, 否则Flash编程将会终止



**Table 7.12** SSP流程控制寄存器3

F5H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>IB_CON4</b>	-	-	-	-	IB_CON4.3	IB_CON4.2	IB_CON4.1	IB_CON4.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
<b>3-0</b>	<b>IB_CON4[3:0]</b>	必须为09H，否则Flash编程将会终止

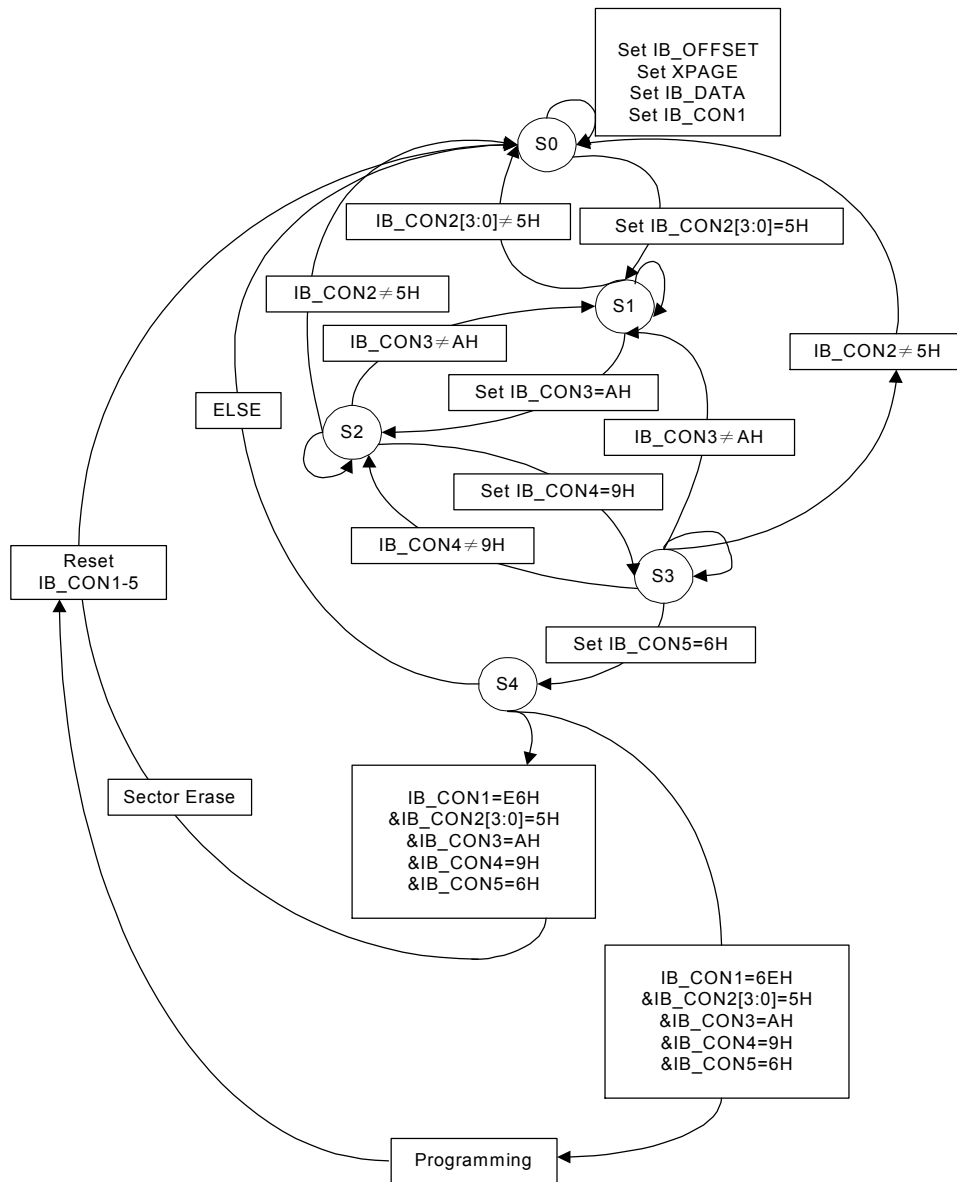
**Table 7.13** SSP流程控制寄存器4

F6H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>IB_CON5</b>	-	-	-	-	IB_CON5.3	IB_CON5.2	IB_CON5.1	IB_CON5.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
<b>3-0</b>	<b>IB_CON5[3:0]</b>	必须为06H，否则Flash编程将会终止



7.4.2 Flash控制流程图





### 7.4.3 SSP编程注意事项

为确保顺利完成SSP编程，用户软件必须按以下步骤设置：

#### (1) 用于代码/数据编程：

1. 关闭中断；
2. 按相应的待编程扇区号设置XPAGE、IB\_OFFSET；
3. 按编程需要，设置IB\_DATA；
4. 按照顺序设置IB\_CON1 - 5；
5. 添加4个NOP指令；
6. 开始编程，CPU将进入IDLE模式；编程完成后自动退出IDLE模式；
7. 如需继续写入数据，跳转至第2步；
8. XPAGE寄存器清0，恢复中断设置。

#### (2) 用于扇区擦除：

1. 关闭中断；
2. 按相应的扇区设置XPAGE；
3. 按照顺序设置IB\_CON1 - 5；
4. 添加4个NOP指令；
5. 开始擦除，CPU将进入IDLE模式；擦除完成后自动退出IDLE模式；
6. 更多扇区擦除操作跳转至第2步；
7. 清除XPAGE，恢复中断设置。

#### (3) 读取：

使用“MOVC A, @A+DPTR”或者“MOVC A, @A+PC”指令。

#### (4) 对于类EEPROM区域

对于类EEPROM的操作类似于Flash的操作，即类似上述A/B/C部分的描述。区别在于：

1. 在对类EEPROM进行擦除、写或读之前，应首先将FLASHCON寄存器的最低位FAC位置1。
2. 类EEPROM的扇区为256字节，而不是1024字节

**注意：**当不需要对类EEPROM操作时，必须将FAC位清0。

### 7.4.4 可读识别码

SH79F6488每颗芯片在出厂后，都固化一个8位的可读识别码，它的值为0 - 255的随机值，它是无法擦除的。它可以由程序或编程工具读出。

读识别码时，首先，设FAC位为1，然后给DPTR赋值“0A7FH”，将A清0，再使用“MOVC A, @A+DPTR”来读取。

**注意：**读完识别码后必须将FAC位清0，否则会影响用户程序读代码区的指令执行。

FLASHCON寄存器的描述如下：

Table 7.14 访问控制寄存器

A7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
FLASHCON	-	-	-	-	-	-	-	FAC
读/写	-	-	-	-	-	-	-	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	-	0

位编号	位符号	说明
0	FAC	访问控制 0: MOVC指令或者SSP功能访问Main Block区域 1: MOVC指令或者SSP功能访问类EEPROM区域



### 7.5 系统时钟和振荡器

#### 7.5.1 特性

- 支持4种振荡器类型：32.768kHz晶体谐振器，晶体/陶瓷谐振器，内部12M RC振荡器，锁相环（PLL）振荡器
- 内建12MHz（±1%）RC振荡器
- 内建32.768kHz加速电路
- 内建系统时钟分频器

#### 7.5.2 时钟定义

SH79F6488几个内部时钟定义如下表所示：（参见后图）

**32KCRYCLK:** 从XTAL输入的32.768kHz晶体谐振器的时钟。f<sub>32KCRY</sub>定义为32KCRYCLK的频率。t<sub>32KCRY</sub>定义为32KCRYCLK的周期。

**CRYCLK:** 从XTAL或者XTALX输入的400k - 16MHz晶体/陶瓷谐振器的时钟。f<sub>CRY</sub>定义为CRYCLK的频率。t<sub>CRY</sub>定义为CRYCLK的周期。

**HRCCLK:** 内部12MHz RC振荡器时钟。f<sub>HRC</sub>定义为HRCCLK的频率。t<sub>HRC</sub>定义为HRCCLK的周期。

**PLLCLK:** 锁相环（PLL）振荡器时钟。f<sub>PLL</sub>定义为PLLCLK的频率。t<sub>PLL</sub>定义为PLLCLK的周期。

**SCMCLK:** 内部32kHz时钟监控RC振荡器时钟。f<sub>SCM</sub>定义为SCMCLK的频率。t<sub>SCM</sub>定义为SCMCLK的周期。

**WDTCLK:** 内部的2kHz看门狗RC振荡器时钟。f<sub>WDT</sub>定义为WDTCLK的频率。t<sub>WDT</sub>定义为WDTCLK的周期。

**OSC1CLK:** 通过代码选项OP\_OSC（详见代码选项章节）从4种振荡器类型中，选中的振荡器1的时钟。f<sub>OSC1</sub>定义为OSC1CLK的频率。t<sub>OSC1</sub>定义为OSC1CLK的周期。

**OSC2CLK:** 通过代码选项OP\_OSC（详见代码选项章节）从4种振荡器类型中，选中的振荡器2的时钟。f<sub>OSC2</sub>定义为OSC2CLK的频率。t<sub>OSC2</sub>定义为OSC2CLK的周期。

**注意:**

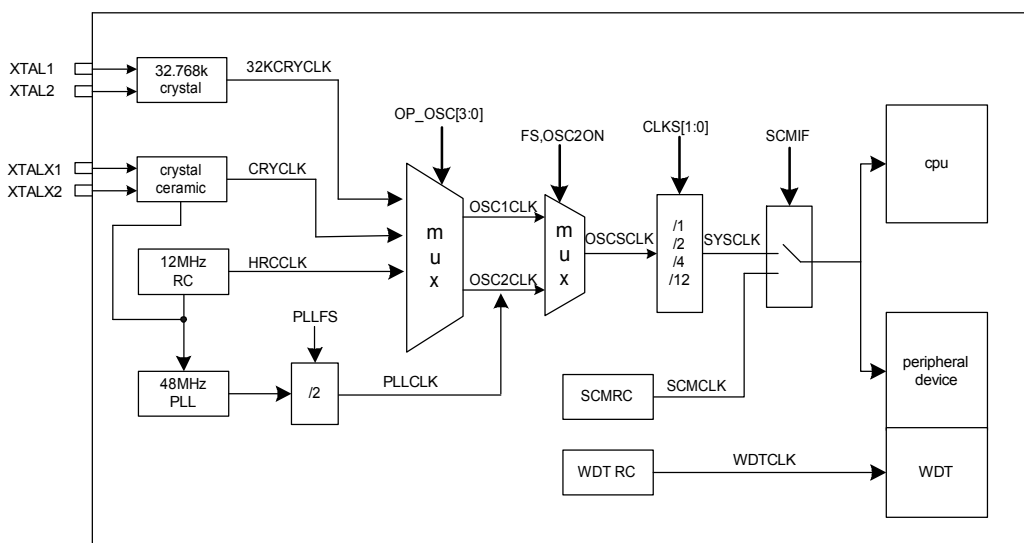
(1) 当代码选项OP\_OSC = 0000时（详见代码选项章节），OSC1CLK为内部12MHz RC振荡器，OSC2CLK为PLL振荡器。

(2) 当代码选项OP\_OSC = 1010时（详见代码选项章节），OSC1CLK为32.768kHz晶体振荡器，OSC2CLK为内部12MHz RC振荡器或PLL振荡器。

(3) 当代码选项OP\_OSC = 1101时（详见代码选项章节），OSC1CLK为32.768kHz晶体振荡器，400k-16MHz晶体/陶瓷谐振器或PLL振荡器。

**OSCSCLK:** 系统时钟频率分频器的输入时钟。这个时钟可能为OSC1CLK或者OSC2CLK，由寄存器FS选择。f<sub>OSCS</sub>定义为OSCSCLK的频率。t<sub>OSCS</sub>定义为OSCSCLK的周期。

**SYSCLK:** 系统时钟，系统频率分频器的输出时钟。这个时钟为CPU指令周期的时钟。f<sub>SYS</sub>定义为SYSCLK的频率。t<sub>SYS</sub>定义为SYSCLK的周期。





### 7.5.3 概述

SH79F6488支持4种振荡器类型：32.768kHz晶体谐振器，晶体/陶瓷谐振器，内部12MRC振荡器，PLL振荡器。通过代码选项OP\_OSC（详见代码选项章节）的设置，可以选择两种振荡器类型作为系统的振荡器1（OSC1CLK）时钟源和振荡器2（OSC2CLK）时钟源。通过寄存器CLKCON和PLLCON的设置，可以选择一种作为系统频率（SYSCLK）用以支持CPU及片上外围设备。

当选择振荡器1时钟（OSC1CLK）作为系统时钟频率分频器的输入时钟（OSCSCLK）（FS = 0），并且系统进入掉电（Power-Down）模式时，振荡器1时钟（OSC1CLK）和振荡器2时钟（OSC2CLK）都会关闭。如果时基定时器模块或LCD模块功能开启时，振荡器1时钟（OSC1CLK）不会关闭，振荡器2时钟（OSC2CLK）会关闭。

当选择振荡器2时钟（OSC2CLK）作为系统时钟频率分频器的输入时钟（OSCSCLK）（FS = 1）并且系统进入掉电（Power-Down）模式时，振荡器2时钟（OSC2CLK）会被关闭，而振荡器1时钟（OSC1CLK）仍然会被打开，用以支持片上外围设备（例如定时器3、时基定时器等）。

内部12MHz RC支持硬件/软件校正功能，当CLKLO寄存器中的CLKRCEN = 0时，内部RC由系统硬件自动校正；当CLKRCEN = 1时，内部RC由用户软件校正，通过修改CLKRC0寄存器的值调整RC振荡频率，CLKRC1寄存器为出厂校正的初值数据，当调整RC振荡频率偏移较大时，可通过只读寄存器CLKRC1获取校正初值数据。

### 7.5.4 寄存器

**Table 7.15** 系统时钟控制寄存器

B2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>CLKCON</b>	32k_SPDUP	CLKS1	CLKS0	SCMIF	OSC2ON	FS	-	-
读/写	读/写	读/写	读/写	只读	读/写	读/写	-	-
复位值 (POR/WDT/LVR/PIN)	1	1	1	0	0	0	-	-

位编号	位符号	说明
7	32k_SPDUP	<b>32.768kHz谐振器加速模式控制位</b> 0: 32.768kHz振荡器常规模式，由软件清除。 1: 32.768kHz加速模式，由软件或者硬件置起。 此位在系统发生任何形式的复位，如上电复位，看门狗复位等时，自动由硬件设置1，用以加速32.768kHz振荡器起振，缩短32.768kHz振荡器的起振时间。 如果有需要，本位也可以由软件置1或者清0。比如进入掉电模式（Power-down mode）前，可以将此位置1，掉电模式唤醒后再由软件清0。 应该需要注意的是关闭32.768kHz加速模式（此位清0），可以节省系统的耗电。 只有代码选项OP_OSC为1010，1101时（选择32.768kHz晶体振荡器，详见代码选项章节），此控制位才有效。
6-5	CLKS[1: 0]	<b>系统时钟频率分频器</b> 00: $f_{SYS} = f_{OSCS}$ 01: $f_{SYS} = f_{OSCS}/2$ 10: $f_{SYS} = f_{OSCS}/4$ 11: $f_{SYS} = f_{OSCS}/12$ 如果选择32.768kHz振荡器为OSCSCLK时钟源，则 $f_{SYS} = f_{OSCS}$ ，与CLKS[1:0]内容无关。
3	OSC2ON	<b>OSC2CLK开关控制寄存器</b> 0: 关闭OSC2CLK 1: 打开OSC2CLK
2	FS	<b>频率选择位</b> 0: 选择OSC1CLK为OSCSCLK 1: 选择OSC2CLK为OSCSCLK

**注意：**系统时钟切换详见7.5.5章节。



Table 7.16 PLL时钟控制寄存器

B3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>PLLCON</b>	-	-	-	-	-	-	PLLON	PLLFS
读/写	-	-	-	-	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	0	0

位编号	位符号	说明
1	<b>PLLON</b>	<b>PLL开关控制位</b> 0: PLL关闭 1: PLL开启 PLL开启必须OSC2ON = 1时才有效
0	<b>PLLFS</b>	<b>PLL系统时钟源控制位</b> 0: PLL不作为OSC2CLK 1: PLL作为OSC2CLK, 此时PLL的二分频作为OSC2CLK, 即OSC2CLK = 24MHz

Table 7.17 内部RC校正控制寄存器

BDH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>CLKLO</b>	CLKRCEN	-	-	-	CLKLO.3	CLKLO.2	CLKLO.1	CLKLO.0
读/写	读/写	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	-	-	-	0	0	0	0

位编号	位符号	说明
7	<b>CLKRCEN</b>	<b>内部RC软件校正功能控制位</b> 0: 禁止软件校正功能, 此时由硬件自动校正 1: 允许软件校正功能, 此时CLKRC0寄存器的值有效
3-0	<b>CLKLO[3:0]</b>	<b>内部RC软件校正锁定控制位</b> 只有当CLKLO = 0x8A, 才能允许修改CLKRC0校正寄存器

Table 7.18 内部RC校正寄存器

BEH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>CLKRC0</b>	CLKRC0.7	CLKRC0.6	CLKRC0.5	CLKRC0.4	CLKRC0.3	CLKRC0.2	CLKRC0.1	CLKRC0.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	u	u	u	u	u	u	u	u

位编号	位符号	说明
7-0	<b>CLKRC0[7:0]</b>	<b>内部RC校正寄存器</b> 只有当CLKLO = 0x8A, 才能允许修改本寄存器的值。通过设置本寄存器, 能调整内部RC振荡频率, 每档调节范围约0.25%。本寄存器的上电/复位初值为内部RC出厂校正后的值。





Table 7.19 内部RC校正初值寄存器

BFH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CLKRC1	CLKRC1.7	CLKRC1.6	CLKRC1.5	CLKRC1.4	CLKRC1.3	CLKRC1.2	CLKRC1.1	CLKRC1.0
读/写	只读	只读	只读	只读	只读	只读	只读	只读
复位值 (POR/WDT/LVR/PIN)	u	u	u	u	u	u	u	u

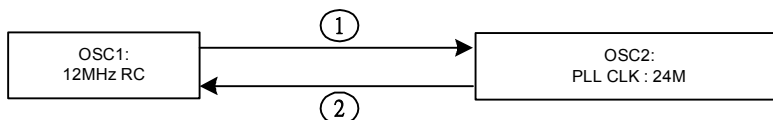
位编号	位符号	说明
7-0	CLKRC1[7:0]	内部RC校正寄存器 本寄存器为只读寄存器,本寄存器所保存的数据为内部12MHz RC出厂校正的初值。

7.5.5 系统时钟选择示例

(1) 当代码选项OP\_OSC = 0000时（详见代码选项章节），下图为两种时钟选择：

OSC1: 内部12MHz RC振荡器时钟

OSC2: 48MHz PLL CLK二分频所得的时钟



①. 系统时钟从 OSC1切换到 PLL CLK，则必须按以下步骤依次设置：

- a. 设置 OSC2ON = 1
- b. 设置 PLLON = 1，开启48MHz PLL 振荡器
- c. 至少等待2ms
- d. 设置 PLLFS = 1，选择 PLL CLK 作为 OSC2CLK
- e. 设置 FS = 1，选择 PLL CLK 作为系统时钟（OSCSCLK）

②. 系统时钟从 PLL CLK 切换到 OSC1，则必须按以下步骤依次设置：

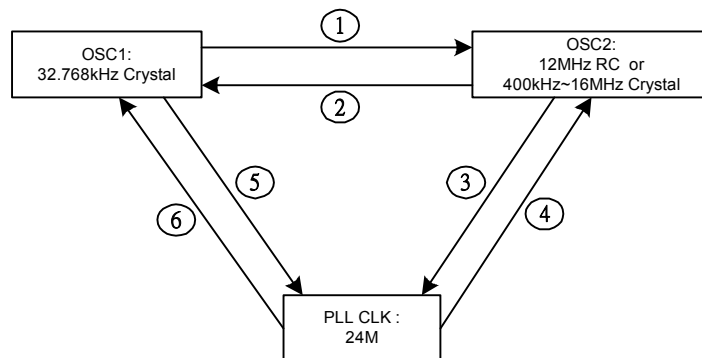
- a. 设置 FS = 0，选择12MHz RC（OSC1CLK）作为 OSCICLK
- b. 设置 PLLON = 0，关闭 PLL CLK，可降低系统功耗

(2) 当代码选项OP\_OSC=1010或1101时（详见代码选项章节），下图为三种时钟选择：

OSC1: XTAL引脚输入的32.768kHz低频振荡器时钟

OSC2: XTALX引脚输入的高频振荡器时钟或内部12MHz RC振荡器时钟

PLL CLK: 48MHz PLL CLK二分频所得的时钟





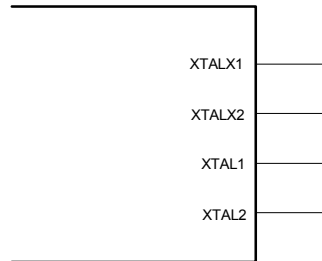
参照图中标号顺序，系统时钟从OSC1/OSC2/PLL CLK之间切换，切换选择步骤如下：

- ①. 系统时钟从OSC1切换到OSC2，则必须按以下步骤依次设置：
  - a. 设置  $OSC2ON = 1$ ，打开 OSC2CLK，即开启外部高频振荡器或内部12M RC 振荡器
  - b. 至少等待振荡器预热时间（详见**振荡器预热**章节）
  - c. 设置  $FS = 1$ ，选择OSC2CLK作为OSCSCLK
- ②. 系统时钟从 OSC2切换到 OSC1，则必须按以下步骤依次设置：
  - a. 设置  $FS = 0$ ，选择32.768kHz（OSC1CLK）作为 OCSCLK
  - b. 设置  $OSC2ON = 0$ ，关闭 OSC2CLK，可降低系统功耗
- ③. 系统时钟从 OSC2切换到 PLL CLK，则必须按以下步骤依次设置：
  - a. 设置  $PLLON = 1$ ，开启48MHz PLL 振荡器
  - b. 至少等待2ms
  - c. 设置  $PLLFS = 1$ ，选择 PLL CLK 作为 OSC2CLK，即作为 OCSCLK
- ④. 系统时钟从 PLL CLK 切换到 OSC2，则必须按以下步骤依次设置：
  - a. 设置  $PLLFS = 0$ ，选择 OSC2CLK 作为 OCSCLK
  - b. 设置  $PLLON = 0$ ，关闭 PLL CLK，可降低系统功耗
- ⑤. 系统时钟从 OSC1切换到 PLL CLK，则必须按以下步骤依次设置：
  - a. 设置  $OSC2ON = 1$ ，打开 OSC2CLK，即开启外部高频振荡器或内部12M RC 振荡器
  - b. 至少等待振荡器预热时间（详见**振荡器预热**章节）
  - c. 设置  $PLLON = 1$ ，开启48MHz PLL振荡器
  - d. 至少等待2ms
  - e. 设置  $PLLFS = 1$ ，选择 PLL CLK 作为 OSC2CLK
  - f. 设置  $FS = 1$ ，选择 PLL CLK 作为 OCSCLK
- ⑥. 系统时钟从 PLL CLK 切换到 OSC1，则必须按以下步骤依次设置：
  - a. 设置  $FS = 0$ ，选择32.768kHz（OSC1CLK）作为 OCSCLK
  - b. 设置  $PLLON = 0$ ，关闭 PLL CLK，可降低系统功耗
  - c. 设置  $OSC2ON = 0$ ，关闭OSC2CLK，可降低系统功耗

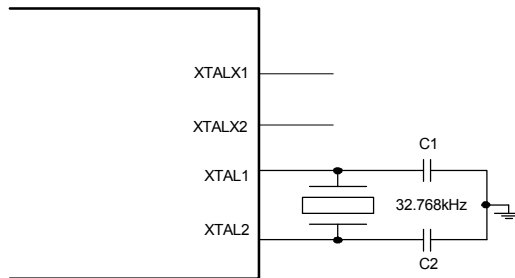


### 7.5.6 振荡器类型

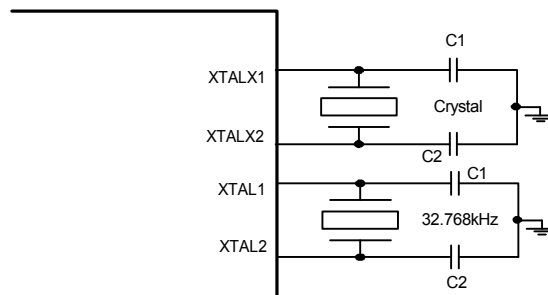
(1) OP\_OSC = 0000: 内部RC振荡器, XTAL和XTALX引脚与I/O共用



(2) OP\_OSC = 1010: 从XTAL输入32.768kHz晶体谐振器, 内部RC振荡器, XTALX引脚与I/O共用



(3) OP\_OSC = 1101: 从XTAL输入32.768kHz晶体谐振器, 从XTALX输入400k - 16M晶体/陶瓷谐振器



**7.5.7 谐振器负载电容选择**

陶瓷谐振器			备注
频率	C1	C2	
455kHz	47 - 100pF	47 - 100pF	没有内建负载电容的陶瓷谐振器
8MHz	8 - 15pF	8 - 15pF	没有内建负载电容的陶瓷谐振器
16MHz	8 - 15pF	8 - 15pF	没有内建负载电容的陶瓷谐振器

晶体谐振器			备注
频率	C1	C2	
32.768kHz	5 - 12.5pF	5 - 12.5pF	推荐使用 $\phi$ 3x8 32.768kHz晶振
8MHz	8 - 15pF	8 - 15pF	
16MHz	8 - 15pF	8 - 15pF	

**注意:**

(1) 表中负载电容为设计参考数据!

(2) 以上电容值可通过谐振器基本的起振和运行测试, 并非最优值。

(3) 请注意印制板上的杂散电容, 用户应在超过应用电压和温度的条件下测试谐振器的性能。

在应用陶瓷谐振器/晶体谐振器之前, 用户需向谐振器生产厂要求相关应用参数以获得最佳性能。

**7.6 系统时钟监控 (SCM)**

为了增强系统的可靠性，SH79F6488含有一个系统时钟监控 (SCM) 模块。如果系统时钟出现故障（例如：外部振荡器停振等），内建SCM模块会将SYSCLK自动切换到内部32k时钟监控时钟 (SCMCLK)，同时系统时钟监控标志位(SCMIF)被置1。当EA和ESCM位均被置1时，SCM模块将会产生中断。如果外部振荡器恢复工作，SCM将会切换SYSCLK到外部振荡器，然后SCMIF位自动清0。

**注意：**如果SCMIF清0，SCM将系统时钟自动切换到系统时钟出故障前的状态。

**Table 7.20** 系统时钟控制寄存器

B2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>CLKCON</b>	-	-	-	SCMIF	-	-	-	-
读/写	-	-	-	只读	-	-	-	-
复位值 (POR/WDT/LVR/PIN)	-	-	-	0	-	-	-	-

位编号	位符号	说明
<b>4</b>	<b>SCMIF</b>	<b>系统时钟监控标志位</b> 0: 硬件清0表示系统时钟正常运行 1: 硬件置1表示系统时钟故障



7.7 I/O端口

7.7.1 特性

- 72个双向I/O端口
- I/O端口可与其他功能共用

SH79F6488提供72位可编程双向I/O端口。端口数据在寄存器Px中。端口控制寄存器（PxCRy）控制端口是作为输入或者输出。当端口作为输入时，每个I/O端口带有由PxPCRY控制的内部上拉电阻（x = 0-8, y = 0-7）。

SH79F6488的有些I/O引脚能与选择功能共用。当所有功能都允许时，在CPU中存在优先权以避免功能冲突。（详见端口共用章节）。

7.7.2 寄存器

Table 7.21 端口控制寄存器

E1H - E5H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>P0CR (E1H, Bank0)</b>	P0CR.7	P0CR.6	P0CR.5	P0CR.4	P0CR.3	P0CR.2	P0CR.1	P0CR.0
<b>P1CR (E2H, Bank0)</b>	P1CR.7	P1CR.6	P1CR.5	P1CR.4	P1CR.3	P1CR.2	P1CR.1	P1CR.0
<b>P2CR (E3H, Bank0)</b>	P2CR.7	P2CR.6	P2CR.5	P2CR.4	P2CR.3	P2CR.2	P2CR.1	P2CR.0
<b>P3CR (E4H, Bank0)</b>	P3CR.7	P3CR.6	P3CR.5	P3CR.4	P3CR.3	P3CR.2	P3CR.1	P3CR.0
<b>P4CR (E5H, Bank0)</b>	P4CR.7	P4CR.6	P4CR.5	P4CR.4	P4CR.3	P4CR.2	P4CR.1	P4CR.0
<b>P5CR (E1H, Bank1)</b>	P5CR.7	P5CR.6	P5CR.5	P5CR.4	P5CR.3	P5CR.2	P5CR.1	P5CR.0
<b>P6CR (E2H, Bank1)</b>	P6CR.7	P6CR.6	P6CR.5	P6CR.4	P6CR.3	P62CR.2	P6CR.1	P6CR.0
<b>P7CR (E3H, Bank1)</b>	P7CR.7	P7CR.6	P7CR.5	P7CR.4	P7CR.3	P7CR.2	P7CR.1	P7CR.0
<b>P8CR (E4H, Bank1)</b>	P8CR.7	P8CR.6	P8CR.5	P8CR.4	P8CR.3	P8CR.2	P8CR.1	P8CR.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	<b>PxCRy</b> x = 0-8, y = 0-7	端口输入/输出控制寄存器 0: 输入模式 1: 输出模式

Table 7.22 端口上拉电阻控制寄存器

E9H - EDH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>P0PCR (E9H, Bank0)</b>	P0PCR.7	P0PCR.6	P0PCR.5	P0PCR.4	P0PCR.3	P0PCR.2	P0PCR.1	P0PCR.0
<b>P1PCR (EAH, Bank0)</b>	P1PCR.7	P1PCR.6	P1PCR.5	P1PCR.4	P1PCR.3	P1PCR.2	P1PCR.1	P1PCR.0
<b>P2PCR (EBH, Bank0)</b>	P2PCR.7	P2PCR.6	P2PCR.5	P2PCR.4	P2PCR.3	P2PCR.2	P2PCR.1	P2PCR.0
<b>P3PCR (ECH, Bank0)</b>	P3PCR.7	P3PCR.6	P3PCR.5	P3PCR.4	P3PCR.3	P3PCR.2	P3PCR.1	P3PCR.0
<b>P4PCR (EDH, Bank0)</b>	P4PCR.7	P4PCR.6	P4PCR.5	P4PCR.4	P4PCR.3	P4PCR.2	P4PCR.1	P4PCR.0
<b>P5PCR (E9H, Bank1)</b>	P5PCR.7	P5PCR.6	P5PCR.5	P5PCR.4	P5PCR.3	P5PCR.2	P5PCR.1	P5PCR.0
<b>P6PCR (EAH, Bank1)</b>	P6PCR.7	P6PCR.6	P6PCR.5	P6PCR.4	P6PCR.3	P6PCR.2	P6PCR.1	P6PCR.0
<b>P7PCR (EBH, Bank1)</b>	P7PCR.7	P7PCR.6	P7PCR.5	P7PCR.4	P7PCR.3	P7PCR.2	P7PCR.1	P7PCR.0
<b>P8PCR (ECH, Bank1)</b>	P8PCR.7	P8PCR.6	P8PCR.5	P8PCR.4	P8PCR.3	P8PCR.2	P8PCR.1	P8PCR.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	<b>PxPCRY</b> x = 0-8, y = 0-7	输入端口内部上拉电阻控制 0: 内部上拉电阻关闭 1: 内部上拉电阻开启



**Table 7.23** 端口数据寄存器

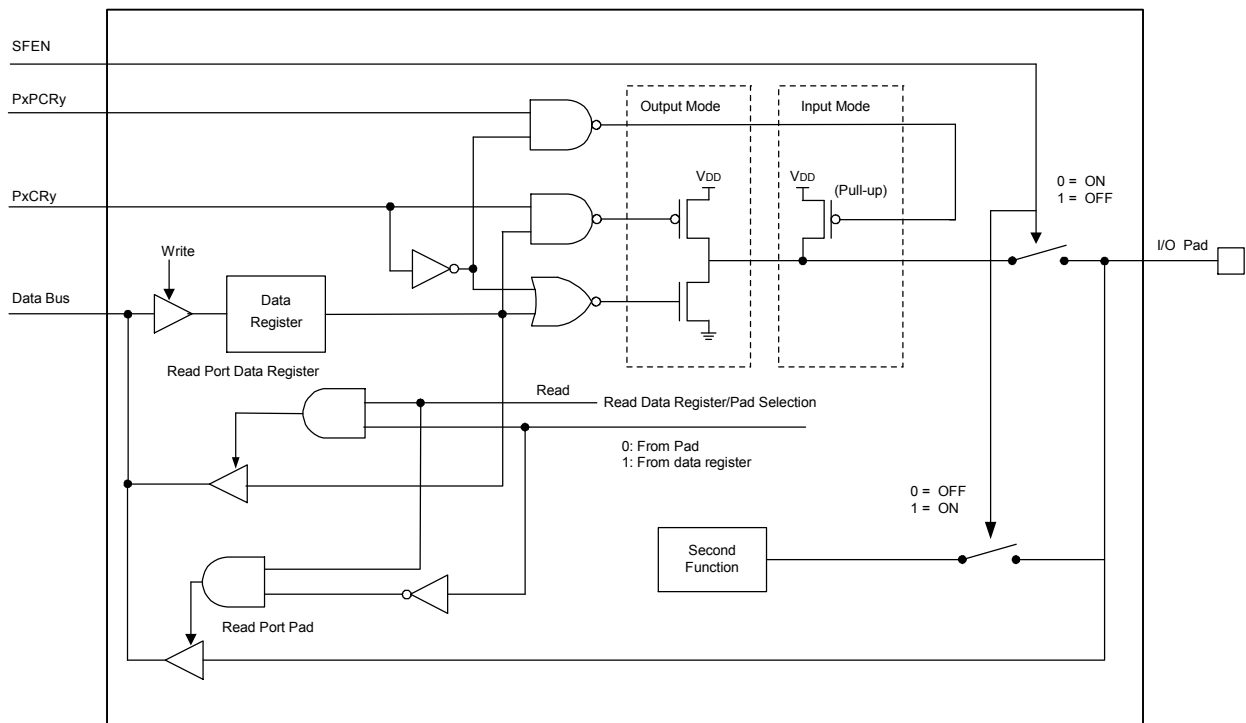
80H, 90H, A0H, B0H, C0H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>P0 (80H, Bank0)</b>	P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0
<b>P1 (90H, Bank0)</b>	P1.7	P1.6	P1.5	P1.4	P1.3	P1.2	P1.1	P1.0
<b>P2 (A0H, Bank0)</b>	P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0
<b>P3 (B0H, Bank0)</b>	P3.7	P3.6	P3.5	P3.4	P3.3	P3.2	P3.1	P3.0
<b>P4 (C0H, Bank0)</b>	P4.7	P4.6	P4.5	P4.4	P4.3	P4.2	P4.1	P4.0
<b>P5 (80H, Bank1)</b>	P5.7	P5.6	P5.5	P5.4	P5.3	P5.2	P5.1	P5.0
<b>P6 (90H, Bank1)</b>	P6.7	P6.6	P6.5	P6.4	P6.3	P6.2	P6.1	P6.0
<b>P7 (A0H, Bank1)</b>	P7.7	P7.6	P7.5	P7.4	P7.3	P7.2	P7.1	P7.0
<b>P8 (B0H, Bank1)</b>	P8.7	P8.6	P8.5	P8.4	P8.3	P8.2	P8.1	P8.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
<b>7-0</b>	<b>Px.y</b> <b>x = 0-8, y = 0-7</b>	端口数据寄存器



### 7.7.3 端口模块图



端口模块图

**注意:**

- (1) 输入端口读操作直接读引脚电平。
- (2) 输出端口读操作的输入源有两种，一种是从端口数据寄存器读取，另一种是直接读引脚电平。用读取指令来区分：读-修改-写指令是读寄存器，而其它指令读引脚电平。
- (3) 不管端口是否共用为其他功能，对端口写操作都是针对端口数据寄存器。
- (4) 在省电模式时：LQFP64封装需软件将保留端口设置为输出或输入且上拉打开，以免保留端口有漏电流。





### 7.7.4 端口共用

72个双向I/O端口也能共用作为第二或第三种特殊功能。共用优先级按照外部最高内部最低的规则：

在**引脚配置图**中引脚最外边标注功能享有最高优先级，最里边标注功能享有最低优先级。这意味着一个引脚已经使用较高优先级功能（如果被允许的话），就不能用作较低优先级功能，即使较低优先级功能被允许。只有较高优先级功能由硬件或软件关闭后，相应的引脚才能用作较低优先级功能。上拉电阻也由相同规则控制。

当允许端口复用为其它功能时，用户可以修改PxCR、PxPCR（x = 0-8），但在复用的其它功能被禁止前，这些操作不会影响端口状态。

当允许端口复用为其它功能时，任何对端口的读写操作只会影响到数据寄存器的值，端口引脚值保持不变，直到复用的其它功能关闭。

#### PORT0:

- RXD/INT46/T2 (P0.0) : EUART数据输入/外部中断INT46输入/定时器2外部输入或可编程时钟输出
- TXD/INT47/T3 (P0.1) : EUART数据输出/外部中断INT47输入/定时器3外部输入
- T2EX/INT0 (P0.4) : 定时器2外部事件输入/外部中断INT0输入
- INT1 (P0.5) : 外部中断INT1输入
- INT2 (P0.6) : 外部中断INT2输入
- INT3 (P0.7) : 外部中断 INT3输入

**Table 7.24** PORT0共用功能列表

引脚编号		优先级	功能	允许位
焊盘编号	LQFP64			
24	16	1	TXD	对SBUF寄存器写操作
		2	T2	定时器2方式0/1: TR2位置1, C/T2位置1 (自动上拉) 定时器2方式3: TR2位置1, C/T2清0且T2OE位置1
		3	INT46	IENC寄存器中的EX46位置1, P0.0设置为输入模式
		4	P0.0	无上述情况
25	17	1	RXD	SCON寄存器的REN位置1 (自动上拉)
		2	T3	T3CON寄存器中的TR3位置1, T3CLKS[1:0]设置为01 (自动上拉)
		3	INT47	IENC寄存器中的EX47位置1, P0.1设置为输入模式
		4	P0.1	无上述情况
28	20	1	T2EX	定时器2方式0: TR2位置1, EXEN2位置1 (自动上拉) 定时器2方式1: TR2位置1, DCEN位清0且EXEN2位置1 (自动上拉) 定时器2方式1: TR2位置1, DCEN位置1 (自动上拉)
		2	INT0	IEN1寄存器中的EX0位置1, P0.4设置为输入模式
		3	P0.4	无上述情况
29	-	1	INT1	IEN0寄存器中的EX1位置1, P0.5设置为输入模式
		2	P0.5	无上述情况
30	-	1	INT2	IEN0寄存器中的EX2位置1, P0.6设置为输入模式
		2	P0.6	无上述情况
31	-	1	INT3	IEN0寄存器中的EX3位置1, P0.7设置为输入模式
		2	P0.7	无上述情况

**PORT1:**

- VREF (P1.0) : ADC参考电压输入/输出
- AIN0+ (P1.1) : ADC 正向差分输入通道0
- AIN0- (P1.2) : ADC 负向差分输入通道0
- AIN1+/AN0 (P1.3) : ADC 正向差分输入通道1/ADC 单端输入通道0
- AIN1-/AN1 (P1.4) : ADC 负向差分输入通道1/ADC 单端输入通道1
- AIN2+/AN2 (P1.5) : ADC 正向差分输入通道2/ADC 单端输入通道2
- AIN2-/AN3 (P1.6) : ADC 负向差分输入通道2/ADC 单端输入通道3
- VIN+ (P1.7) : PGA正向输入/输出

**Table 7.25** PORT1共用功能列表

引脚编号		优先级	功能	允许位
焊盘编号	LQFP64			
34/35	22	1	VREF	ADCH寄存器的VREFOS位置1
		2	P1.0	无上述情况
36	23	1	AIN0+	ADCH寄存器中的CH0位置1
		2	P1.1	无上述情况
37	24	1	AIN0-	ADCH寄存器中的CH0位置1
		2	P1.2	无上述情况
38	-	1	AIN1+	ADCH寄存器中的CH1P位置1
		2	AN0	ADCH寄存器中的CH1P位置1
		3	P1.3	无上述情况
39	-	1	AIN1-	ADCH寄存器中的CH1N位置1
		2	AN1	ADCH寄存器中的CH1N位置1
		3	P1.4	无上述情况
40	25	1	AIN2+	ADCH寄存器中的CH2P位置1
		2	AN2	ADCH寄存器中的CH2P位置1
		3	P1.5	无上述情况
41	26	1	AIN2-	ADCH寄存器中的CH2N位置1
		2	AN3	ADCH寄存器中的CH2N位置1
		3	P1.6	无上述情况
42	27	1	VIN+	ADCDS寄存器中的VINOS位置1
		2	P1.7	无上述情况



**PORT2:**

- VIN- (P2.0) : PGA 负向输入/输出
- OP+/INT43 (P2.1) : OP正向输入/外部中断INT43输入
- OP-/INT44 (P2.2) : OP负向输入/外部中断INT44输入
- OP\_O/INT45 (P2.3) : OP输出/外部中断INT45输入
- MOSI (P2.4) : SPI主输出从输入
- MISO (P2.5) : SPI主输入从输出
- SCK (P2.6) : SPI串行时钟
- $\overline{SS}$  (P2.7) : SPI从设备选择

**Table 7.26** PORT2共用功能列表

引脚编号		优先级	功能	允许位
焊盘编号	LQFP64			
43	28	1	VIN-	ADCDS寄存器中的VINOS位置1
		2	P2.0	无上述情况
45	29	1	OP+	OPCON寄存器中的OPOS位置1
		2	INT43	IENC寄存器中的EX43位置1, P2.1设置为输入模式
		3	P2.1	无上述情况
46	30	1	OP-	OPCON寄存器中的OPOS位置1
		2	INT44	IENC寄存器中的EX44位置1, P2.2设置为输入模式
		3	P2.2	无上述情况
47	31	1	OP_O	OPCON寄存器中的OPOS位置1
		2	INT45	IENC寄存器中的EX45位置1, P2.3设置为输入模式
		3	P2.3	无上述情况
48	-	1	MOSI	SPSTA寄存器的SPEN位置1
		2	P2.4	无上述情况
49	-	1	MISO	SPSTA寄存器的SPEN位置1
		2	P2.5	无上述情况
50	-	1	SCK	SPSTA寄存器的SPEN位置1
		2	P2.6	无上述情况
51	-	1	$\overline{SS}$	SPSTA寄存器的SPEN位置1, 且SPCON寄存器的SSDIS位清0
		2	P2.7	无上述情况

**PORT3:**

- SEG29 (P3.0) : LCD端口SEG29
- SEG30 (P3.1) : LCD端口SEG30
- SEG31 (P3.2) : LCD端口SEG31
- SEG32 (P3.3) : LCD端口SEG32
- XTAL1 (P3.4) : 低频振荡器输入
- XTAL2 (P3.5) : 低频振荡器输出
- XTALX1 (P3.6) : 高频振荡器X输入
- XTALX2 (P3.7) : 高频振荡器X输出

**Table 7.27** PORT3共用功能列表

引脚编号		优先级	功能	允许位
焊盘编号	LQFP64			
85	-	1	SEG29	PXSS寄存器的P3S0位置1
		2	P3.0	无上述情况
86	-	1	SEG30	PXSS寄存器的P3S1位置1
		2	P3.1	无上述情况
87	-	1	SEG31	PXSS寄存器的P3S2位置1
		2	P3.2	无上述情况
88	-	1	SEG32	PXSS寄存器的P3S3位置1
		2	P3.3	无上述情况
89	64	1	XTAL1	代码选项: OP_OSC = 1010或1101
		2	P3.4	无上述情况
90	1	1	XTAL2	代码选项: OP_OSC = 1010或1101
		2	P3.5	无上述情况
1	2	1	XTALX1	代码选项: OP_OSC = 1101
		2	P3.6	无上述情况
2	3	1	XTALX2	代码选项: OP_OSC = 1101
		2	P3.7	无上述情况



**PORT4:**

- TDO/SEG33 (P4.0) : 测试数据输出/LCD端口SEG33
- TMS/SEG34 (P4.1) : 测试模式选择/LCD端口SEG34
- TDI/SEG35 (P4.2) : 测试数据输入/LCD端口SEG35
- TCK/SEG36 (P4.3) : 测试时钟输入/LCD端口SEG36
- PWM0/INT40 (P4.4) : PWM0定时器输出/外部中断INT40输入
- PWM1/INT41 (P4.5) : PWM1定时器输出/外部中断INT41输入
- PWM2/INT42 (P4.6) : PWM2定时器输出/外部中断INT42输入
- RESET/T4 (P4.7) : 系统复位引脚/定时器4外部输入或输出

**Table 7.28** PORT4共用功能列表

引脚编号		优先级	功能	允许位
焊盘编号	LQFP64			
4	4	1	TDO	调试接口, 连接JTAG时
		2	SEG33	PXSS寄存器的P4S0位置1
		3	P4.0	无上述情况
5	5	1	TMS	调试接口, 连接JTAG时
		2	SEG34	PXSS寄存器的P4S1位置1
		3	P4.1	无上述情况
6	6	1	TDI	调试接口, 连接JTAG时
		2	SEG35	PXSS寄存器的P4S2位置1
		3	P4.2	无上述情况
7	7	1	TCK	调试接口, 连接JTAG时
		2	SEG36	PXSS寄存器的P4S3位置1
		3	P4.3	无上述情况
8	8	1	PWM0	PWM0CON寄存器的PWM0SS位置1
		2	INT40	IENC寄存器中的EX40位置1, P4.4设置为输入模式
		3	P4.4	无上述情况
9	9	1	PWM1	PWM1CON寄存器的PWM1SS位置1
		2	INT41	IENC寄存器中的EX41位置1, P4.5设置为输入模式
		3	P4.5	无上述情况
10	10	1	PWM2	PWM2CON寄存器的PWM2SS位置1
		2	INT42	IENC寄存器中的EX42位置1, P4.6设置为输入模式
		3	P4.6	无上述情况
11	11	1	RESET	代码选项: OP_RST = 0
		2	T4	代码选项: OP_RST = 1时: 定时器4方式0, TR4位置1, T4CLKS位置1 (自动上拉) 定时器4方式0, TR4位置1, T4CLKS位置0, TC4位置1 定时器4方式1, TR4位置1 (自动上拉)
		3	P4.7	代码选项: OP_RST = 1时, 未作为T4端口



**PORT5:**

- COM1 (P5.0) : LCD端口COM1
- COM2 (P5.1) : LCD端口COM2
- COM3 (P5.2) : LCD端口COM3
- COM4 (P5.3) : LCD端口COM4
- COM5/SEG1 (P5.4) : LCD端口COM5/SEG1
- COM6/SEG2 (P5.5) : LCD端口COM6/SEG2
- SEG3 (P5.6) : LCD端口SEG3
- SEG4 (P5.7) : LCD端口SEG4

**Table 7.29** PORT5共用功能列表

引脚编号		优先级	功能	允许位
焊盘编号	LQFP64			
52	32	1	COM1	P5SS寄存器的P5S0位置1
		2	P5.0	无上述情况
53	33	1	COM2	P5SS寄存器的P5S1位置1
		2	P5.1	无上述情况
54	34	1	COM3	P5SS寄存器的P5S2位置1
		2	P5.2	无上述情况
55	35	1	COM4	P5SS寄存器的P5S3位置1
		2	P5.3	无上述情况
56	36	1	COM5	P5SS寄存器的P5S4位置1, LCDCON寄存器的DUTY[1:0]设置为01或10
		2	SEG1	P5SS寄存器的P5S4位置1, LCDCON寄存器的DUTY[1:0]设置为00或11
		3	P5.4	无上述情况
57	37	1	COM6	P5SS寄存器的P5S5位置1, LCDCON寄存器的DUTY[1:0]设置为10
		2	SEG2	P5SS寄存器的P5S5位置1, LCDCON寄存器的DUTY[1:0]设置为00或01或11
		3	P5.5	无上述情况
58	38	1	SEG3	P5SS寄存器的P5S6位置1
		2	P5.6	无上述情况
59	39	1	SEG4	P5SS寄存器的P5S7位置1
		2	P5.7	无上述情况

**PORT6:**

- SEG5 (P6.0) : LCD端口SEG5
- SEG6 (P6.1) : LCD端口SEG6
- SEG7 (P6.2) : LCD端口SEG7
- SEG8 (P6.3) : LCD端口SEG8
- SEG9 (P6.4) : LCD端口SEG9
- SEG10 (P6.5) : LCD端口SEG10
- SEG11 (P6.6) : LCD端口SEG11
- SEG12 (P6.7) : LCD端口SEG12

**Table 7.30** PORT6共用功能列表

引脚编号		优先级	功能	允许位
焊盘编号	LQFP64			
60	40	1	SEG5	P6SS寄存器的P6S0位置1
		2	P6.0	无上述情况
61	41	1	SEG6	P6SS寄存器的P6S1位置1
		2	P6.1	无上述情况
62	42	1	SEG7	P6SS寄存器的P6S2位置1
		2	P6.2	无上述情况
63	43	1	SEG8	P6SS寄存器的P6S3位置1
		2	P6.3	无上述情况
64	44	1	SEG9	P6SS寄存器的P6S4位置1
		2	P6.4	无上述情况
65	45	1	SEG10	P6SS寄存器的P6S5位置1
		2	P6.5	无上述情况
66	46	1	SEG11	P6SS寄存器的P6S6位置1
		2	P6.6	无上述情况
67	47	1	SEG12	P6SS寄存器的P6S7位置1
		2	P6.7	无上述情况

**PORT7:**

- SEG13 (P7.0) : LCD端口SEG13
- SEG14 (P7.1) : LCD端口SEG14
- SEG15 (P7.2) : LCD端口SEG15
- SEG16 (P7.3) : LCD端口SEG16
- SEG17 (P7.4) : LCD端口SEG17
- SEG18 (P7.5) : LCD端口SEG18
- SEG19 (P7.6) : LCD端口SEG19
- SEG20 (P7.7) : LCD端口SEG20

**Table 7.31** PORT7共用功能列表

引脚编号		优先级	功能	允许位
焊盘编号	LQFP64			
68	48	1	SEG13	P7SS寄存器的P7S0位置1
		2	P7.0	无上述情况
69	49	1	SEG14	P7SS寄存器的P7S1位置1
		2	P7.1	无上述情况
70	50	1	SEG15	P7SS寄存器的P7S2位置1
		2	P7.2	无上述情况
71	51	1	SEG16	P7SS寄存器的P7S3位置1
		2	P7.3	无上述情况
72	52	1	SEG17	P7SS寄存器的P7S4位置1
		2	P7.4	无上述情况
73	53	1	SEG18	P7SS寄存器的P7S5位置1
		2	P7.5	无上述情况
74	54	1	SEG19	P7SS寄存器的P7S6位置1
		2	P7.6	无上述情况
75	55	1	SEG20	P7SS寄存器的P7S7位置1
		2	P7.7	无上述情况



**PORT8:**

- SEG21 (P8.0) : LCD端口SEG21
- SEG22 (P8.1) : LCD端口SEG22
- SEG23 (P8.2) : LCD端口SEG23
- SEG24 (P8.3) : LCD端口SEG24
- SEG25 (P8.4) : LCD端口SEG25
- SEG26 (P8.5) : LCD端口SEG26
- SEG27 (P8.6) : LCD端口SEG27
- SEG28 (P8.7) : LCD端口SEG28

**Table 7.32** PORT8共用功能列表

引脚编号		优先级	功能	允许位
焊盘编号	LQFP64			
77	56	1	SEG21	P8SS寄存器的P8S0位置1
		2	P8.0	无上述情况
78	57	1	SEG22	P8SS寄存器的P8S1位置1
		2	P8.1	无上述情况
79	58	1	SEG23	P8SS寄存器的P8S2位置1
		2	P8.2	无上述情况
80	59	1	SEG24	P8SS寄存器的P8S3位置1
		2	P8.3	无上述情况
81	60	1	SEG25	P8SS寄存器的P8S4位置1
		2	P8.4	无上述情况
82	61	1	SEG26	P8SS寄存器的P8S5位置1
		2	P8.5	无上述情况
83	62	1	SEG27	P8SS寄存器的P8S6位置1
		2	P8.6	无上述情况
84	63	1	SEG28	P8SS寄存器的P8S7位置1
		2	P8.7	无上述情况



### 7.8 定时器

#### 7.8.1 特性

- SH79F6488有3个定时器（定时器2/3/4）
- 定时器2兼容标准的8052，且有递增递减计数和可编程输出功能
- 定时器3是16位自动重载定时器，且可以工作在掉电模式
- 定时器4是16位自动重载定时器

#### 7.8.2 定时器2

两个数据寄存器（TH2和TL2）串联后可作为一个16位寄存器来访问，由寄存器T2CON和T2MOD控制。设置IEN0寄存器中的ET2位能允许定时器2中断。（详见中断章节）

C/T2选择系统时钟（定时器）或外部引脚T2（计数器）作为定时器时钟输入。通过所选的引脚设置TR2允许定时器2/计数器2数据寄存器计数。

#### 定时器2方式

定时器2有4种工作方式：捕获/重载、带递增或递减计数器的自动重载方式和可编程时钟输出。通过设置寄存器T2CON和T2MOD选择这些方式。

#### 定时器2方式

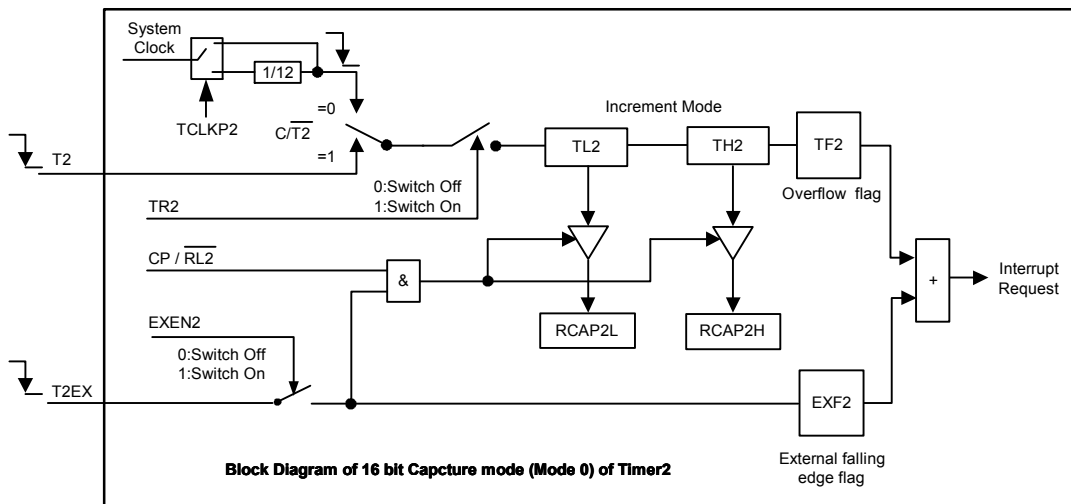
C/T2	T2OE	DCEN	TR2	CP/RL2	方式	
X	0	X	1	1	0	16位捕获
X	0	0或1	1	0	1	16位自动重载定时器
X	0	X	1	X	2	保留
0	1	X	1	X	3	可编程时钟输出
0	1	X	1	X	3	可编程时钟输出

#### 方式0：16位捕获

在捕获方式中，T2CON的EXEN2位有两个选项。

如果EXEN2 = 0，定时器2作为16位定时器或计数器，如果ET2被允许的话，定时器2能设置TF2溢出产生一个中断。

如果EXEN2 = 1，定时器2执行相同操作，但是在外部输入T2EX上的下降沿也能引起在TH2和TL2中的当前值分别被捕获到RCAP2H和RCAP2L中，此外，在T2EX上的下降沿也能引起在T2CON中的EXF2被设置。如果ET2被允许，EXF2位也像TF2一样也产生一个中断。





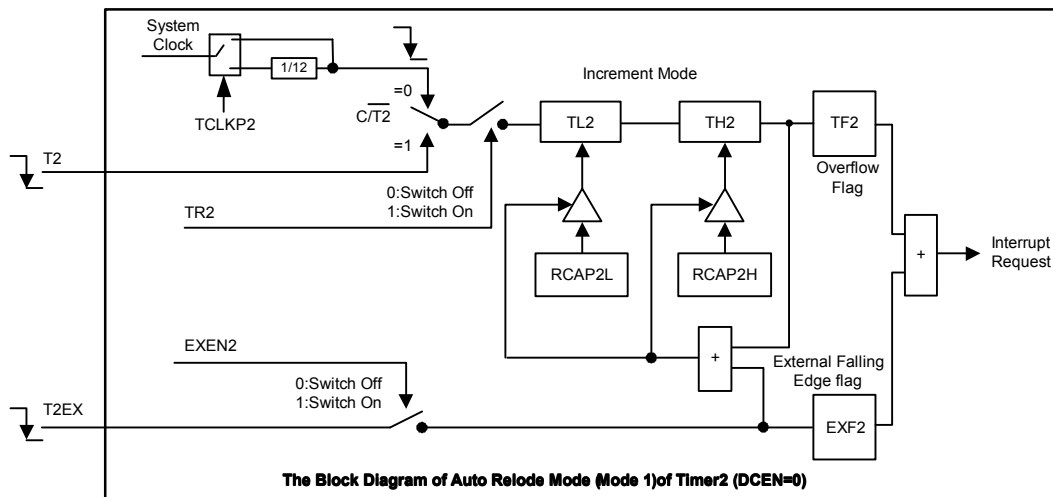
### 方式1：16位自动重载定时器

在16位自动重载方式下，定时器2可以被选为递增计数或递减计数。这个功能通过T2MOD中的DCEN位（递减计数允许）选择。系统复位后，DCEN位复位值为0，定时器2默认递增计数。当DCEN置1时，定时器2递增计数或递减计数取决于T2EX引脚上的电平。

当DCEN = 0，通过在T2CON中的EXEN2位选择两个选项。

如果EXEN2 = 0，定时器2递增到0FFFFH，在溢出后置起TF2位，同时定时器自动将用户软件写好的寄存器RCAP2H和RCAP2L的16位值装入TH2和TL2寄存器。

如果EXEN2 = 1，溢出或在外部输入T2EX上的下降沿都能触发一个16位重载，置起EXF2位。如果ET2被使能，TF2和EXF2位都能产生一个中断。

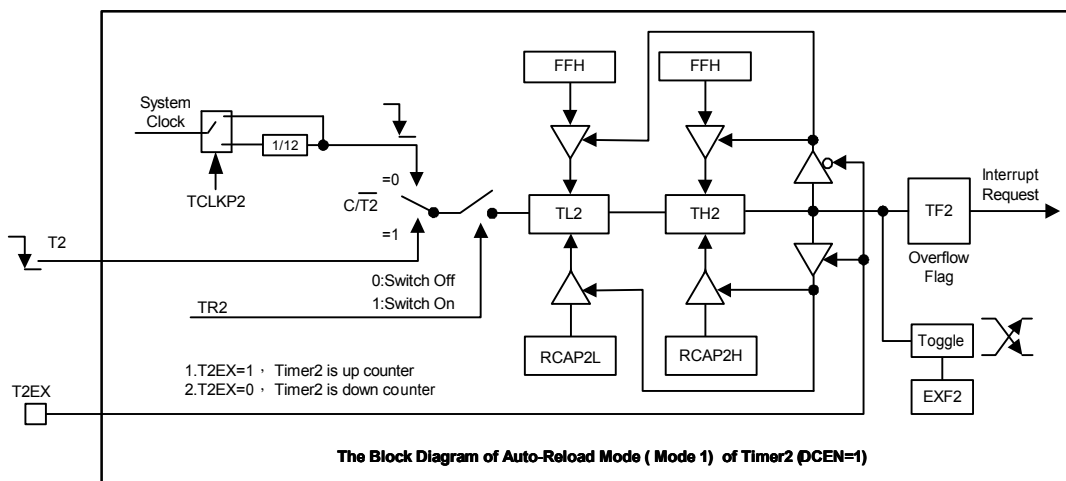


设置DCEN位允许定时器2递增计数或递减计数。当DCEN = 1时，T2EX引脚控制计数的方向，而EXEN2控制无效。

T2EX置1可使定时器2递增计数。定时器向0FFFFH溢出，然后设置TF2位。溢出也能分别引起RCAP2H和RCAP2L上的16位值重载入定时器寄存器。

T2EX清0可使定时器2递减计数。当TH2和TL2的值等于RCAP2H和RCAP2L的值时，定时器溢出。置起TF2位，同时0FFFFH重载入定时器寄存器。

无论定时器2溢出与否，EXF2位都被用作结果的第17位。在此工作方式下，EXF2不作为中断标志。





方式2: (保留)

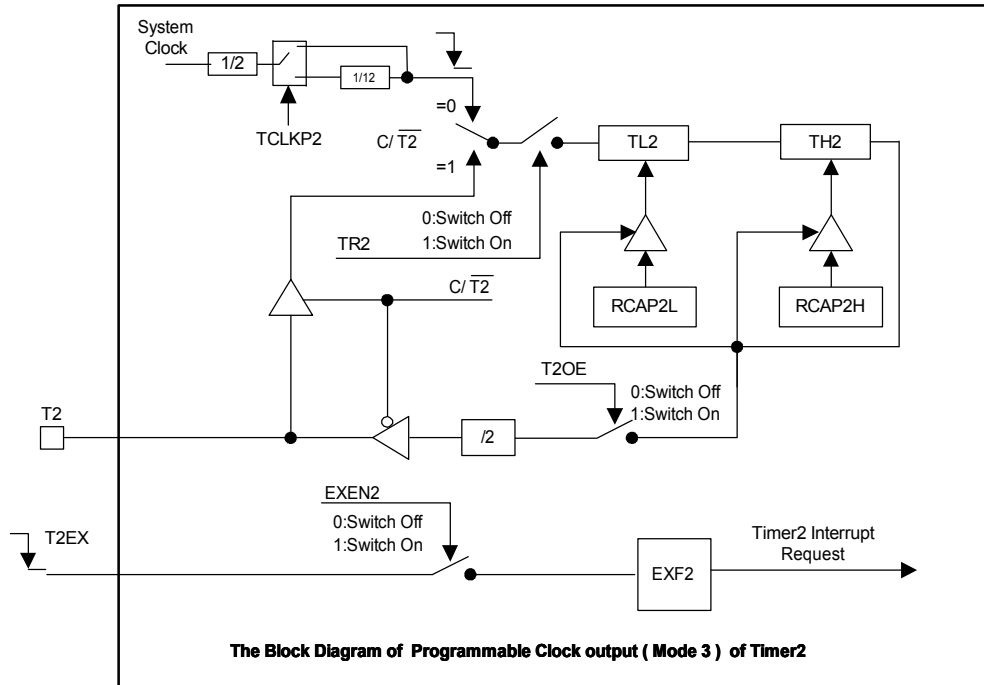
方式3: 可编程时钟输出

在这种方式中, T2输出占空比为50%的时钟:

$$\text{Clock Out Frequency} = \frac{1}{2 \times 2 \times 12} \times \frac{f_{SYS}}{65536 - [RCAP2H, RCAP2L]} ; \text{TCLKP2} = 0$$

$$\text{Clock Out Frequency} = \frac{1}{2 \times 2} \times \frac{f_{SYS}}{65536 - [RCAP2H, RCAP2L]} ; \text{TCLKP2} = 1$$

定时器2溢出不产生中断, T2端口作时钟输出。



注意:

- (1) TF2和EXF2都能引起定时器2的中断请求, 两者有相同的向量地址。
- (2) 当事件发生时或其他任何时间都能由软件设置TF2和EXF2为1, 只有软件以及硬件复位才能使之清0。
- (3) 当EA = 1且ET2 = 1时, 设置TF2或EXF2为1能引起定时器2中断。



寄存器

Table 7.33 定时器2控制寄存器

C8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>T2CON</b>	TF2	EXF2	-	-	EXEN2	TR2	C/T2	CP/RL2
读/写	读/写	读/写	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	-	-	0	0	0	0

位编号	位符号	说明
7	<b>TF2</b>	定时器2溢出标志位 0: 无溢出 (必须由软件清0) 1: 溢出, 由硬件置1
6	<b>EXF2</b>	T2EX引脚外部事件输入 (下降沿) 被检测到的标志位 0: 无外部事件输入 (必须由软件清0) 1: 检测到外部输入 (如果EXEN2 = 1, 由硬件置1)
3	<b>EXEN2</b>	T2EX引脚上的外部事件输入 (下降沿) 用作重载/捕获触发器允许/禁止控制位 0: 忽略T2EX引脚上的事件 1: 检测到T2EX引脚上一个下降沿, 产生一个捕获或重载
2	<b>TR2</b>	定时器2开始/停止控制位 0: 停止定时器2 1: 开始定时器2
1	<b>C/T2</b>	定时器2定时器/计数器方式选定位 0: 定时器方式, T2引脚用作I/O端口 1: 计数器方式, 内部上拉电阻被打开
0	<b>CP/RL2</b>	捕获/重载方式选定位 0: 16位带重载功能的定时器/计数器 1: 16位带捕获功能的定时器/计数器

Table 7.34 定时器2方式控制寄存器

C9H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>T2MOD</b>	TCLKP2	-	-	-	-	-	T2OE	DCEN
读/写	读/写	-	-	-	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	-	-	-	-	-	0	0

位编号	位符号	说明
7	<b>TCLKP2</b>	分频选择控制位 0: 选择系统时钟的1/12作为定时器2的时钟源 1: 系统时钟作为定时器2的时钟源
1	<b>T2OE</b>	定时器2输出允许位 0: 设置P0.0/T2作为时钟输入或I/O端口 1: 设置P0.0/T2 作为时钟输出
0	<b>DCEN</b>	递减计数允许位 0: 禁止定时器2作为递增/递减计数器, 定时器2仅作为递增计数器 1: 允许定时器2作为递增/递减计数器

**Table 7.35** 定时器2重载/捕获和数据寄存器

CAH-CDH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>RCAP2L</b>	RCAP2L.7	RCAP2L.6	RCAP2L.5	RCAP2L.4	RCAP2L.3	RCAP2L.2	RCAP2L.1	RCAP2L.0
<b>RCAP2H</b>	RCAP2H.7	RCAP2H.6	RCAP2H.5	RCAP2H.4	RCAP2H.3	RCAP2H.2	RCAP2H.1	RCAP2H.0
<b>TL2</b>	TL2.7	TL2.6	TL2.5	TL2.4	TL2.3	TL2.2	TL2.1	TL2.0
<b>TH2</b>	TH2.7	TH2.6	TH2.5	TH2.4	TH2.3	TH2.2	TH2.1	TH2.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
<b>7-0</b>	<b>RCAP2L.x</b>	定时器2重载/捕获数据, x = 0 - 7
	<b>RCAP2H.x</b>	
<b>7-0</b>	<b>TL2.x</b>	定时器2高位低位计数器, x = 0 - 7
	<b>TH2.x</b>	



### 7.8.3 定时器3

定时器3是16位自动重载定时器，通过两个数据寄存器TH3和TL3访问，由T3CON寄存器控制。IEN1寄存器的ET3位置1允许定时器3中断（详见中断章节）。

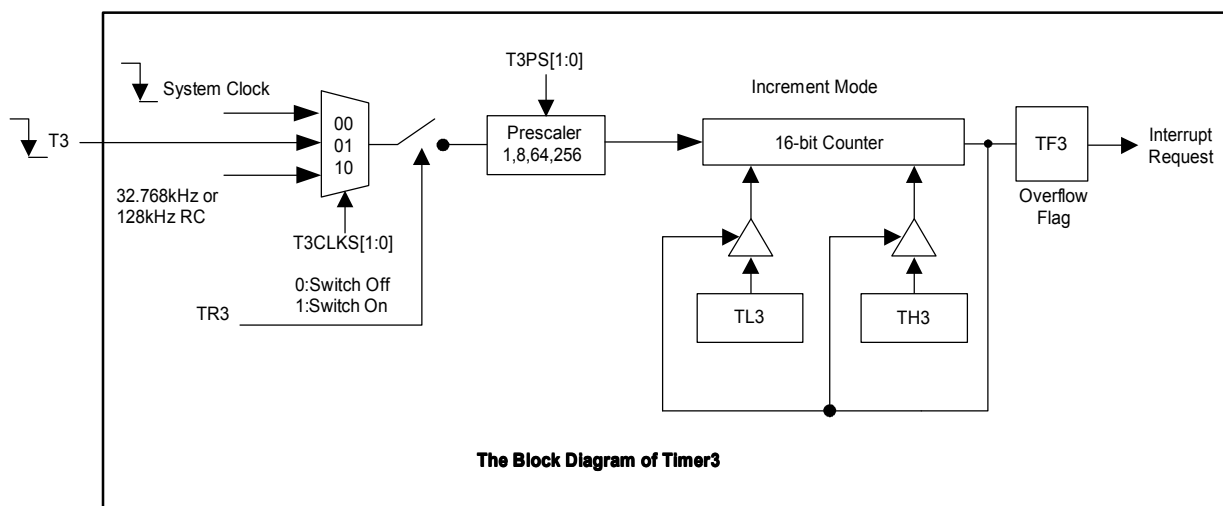
定时器3只有一个工作方式：16位自动重载计数器/定时器，可以设置预分频比，并可以工作在CPU掉电模式。

定时器3有一个16位计数器/定时器寄存器（TH3，TL3）。当TH3和TL3被写时，用作定时器重载寄存器，当被读时，被用作计数寄存器。TR3位置1使定时器3开始递增计数。定时器在0xFFFF到0x0000溢出并置TF3位为1。溢出同时，定时器重载寄存器的16位数据被重新载入计数寄存器中，TH3写操作也导致重载寄存器的数据重新载入计数寄存器。

TH3和TL3读写操作遵循以下顺序：

写操作：先低位后高位

读操作：先高位后低位



当T3CLKS[1:0]选为00时，定时器3在掉电模式下不计数。

当T3CLKS[1:0]选为01时，定时器3可以工作在掉电模式。即使所有振荡器关闭，定时器3依然可以对T3计数。

当T3CLKS[1:0]选为10时，定时器3可以工作在掉电模式。但是如果在掉电模式下低频振荡器关闭则定时器3不计数。

详见下表：

T3CLKS[1:0]	振荡器状态	普通模式	掉电模式
00	不限	工作	不工作
01	不限	工作	工作
10	低频打开，且掉电模式低频关闭	工作	不工作
	低频打开，且掉电模式低频不关闭	工作	工作

**注意：**

(1) 在读或写TH3和TL3时，要确保TR3 = 0。

(2) 当定时器3用T3端口作为时钟源时，TR3由0变为1之后的1.5个系统周期内，T3的下降沿无效。

(3) 系统时钟为高频（OSC2）时进入掉电模式，低频（32.768kHz）不关闭；系统时钟为低频（32.768kHz）时进入掉电模式，低频（32.768kHz）将关闭。



寄存器

**Table 7.36** 定时器3控制寄存器

88H, Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>T3CON</b>	TF3	-	T3PS.1	T3PS.0	-	TR3	T3CLKS.1	T3CLKS.0
读/写	读/写	-	读/写	读/写	-	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	-	0	0	-	0	0	0

位编号	位符号	说明
<b>7</b>	<b>TF3</b>	定时器3溢出标志位 0: 无溢出 (硬件清0) 1: 溢出 (硬件置1)
<b>5-4</b>	<b>T3PS[1:0]</b>	定时器3预分频比选择位 00: 1:1 01: 1:8 10: 1:64 11: 1:256
<b>2</b>	<b>TR3</b>	定时器3允许控制位 0: 关闭定时器3 1: 打开定时器3
<b>1-0</b>	<b>T3CLKS[1:0]</b>	定时器3时钟源选择位 00: 系统时钟, T3端口作为I/O口 01: T3端口输入外部时钟, 自动上拉 10: 外部32.768k晶体谐振器 11: 保留

**Table 7.37** 定时器3重载/计数数据寄存器

8CH-8DH, Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>TL3</b>	TL3.7	TL3.6	TL3.5	TL3.4	TL3.3	TL3.2	TL3.1	TL3.0
<b>TH3</b>	TH3.7	TH3.6	TH3.5	TH3.4	TH3.3	TH3.2	TH3.1	TH3.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
<b>7-0</b>	<b>TL3.x</b>	定时器3低位高位计数器, x = 0 - 7
	<b>TH3.x</b>	





### 7.8.4 定时器4

定时器4是16位自动重载定时器。两个数据寄存器TH4和TL4可作为一个16位寄存器来访问。由T4CON寄存器控制。IEN1寄存器的ET4位置1允许定时器4中断（详见中断章节）。

当TH4和TL4被写时，用作定时器重载寄存器，当被读时，被用作计数寄存器。TR4位置1使定时器4开始递增计数。定时器在0xFFFF到0x0000溢出并置TF4位为1。溢出同时，定时器重载寄存器的16位数据重新载入计数寄存器中，对TH4的写操作也导致重载寄存器的数据重新载入计数寄存器。

TH4和TL4读写操作遵循以下顺序：

写操作：先低位，后高位。

读操作：先高位，后低位。

#### 定时器4方式

定时器4有两种工作方式：16位自动重载定时器和有T4边沿触发的16位自动重载定时器。这些方式通过T4CON寄存器的T4M[1:0]设置。

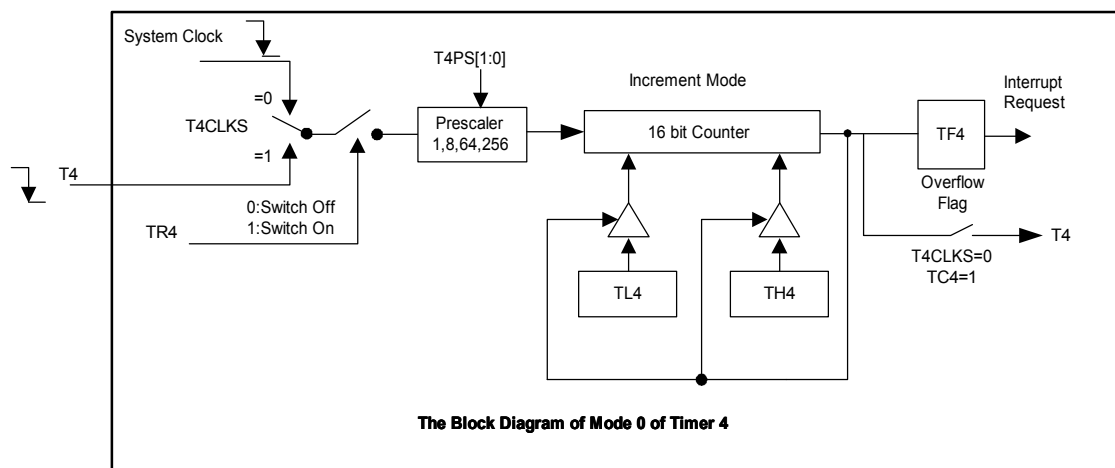
#### 方式0：16位自动重载定时器

定时器4在方式0为16位自动重载定时器。TH4寄存器存放16位计数器/定时器高8位，TL4存放低8位。当16位定时寄存器从0xFFFF到0x0000递增，并溢出时，系统定时器溢出标志TF4（T4CON.7）置1，16位寄存器的值被重新载入计数器，如果允许定时器4中断则产生中断。

T4CON.0寄存器的T4CLKS位选择时钟源。当T4CLKS = 1时，定时器4的时钟源为外部时钟，预分频后，计数器数据寄存器增加。当T4CLKS = 0，定时器4的时钟源为系统时钟。

T4CON.1寄存器的TR4位置1允许定时器4，且不清定时器4的计数器。在允许定时器4之前，将希望的初始值写入定时器重载寄存器中。

在比较方式中，T4端口自动被硬件设为输出。定时器4从TH4和TL4预设值开始向0xFFFF计数，当计数器溢出时，T4端口输出反转，同时定时器4中断标志位被置起。在比较方式中，定时器4必须工作在定时方式0（T4CLKS = 0）。





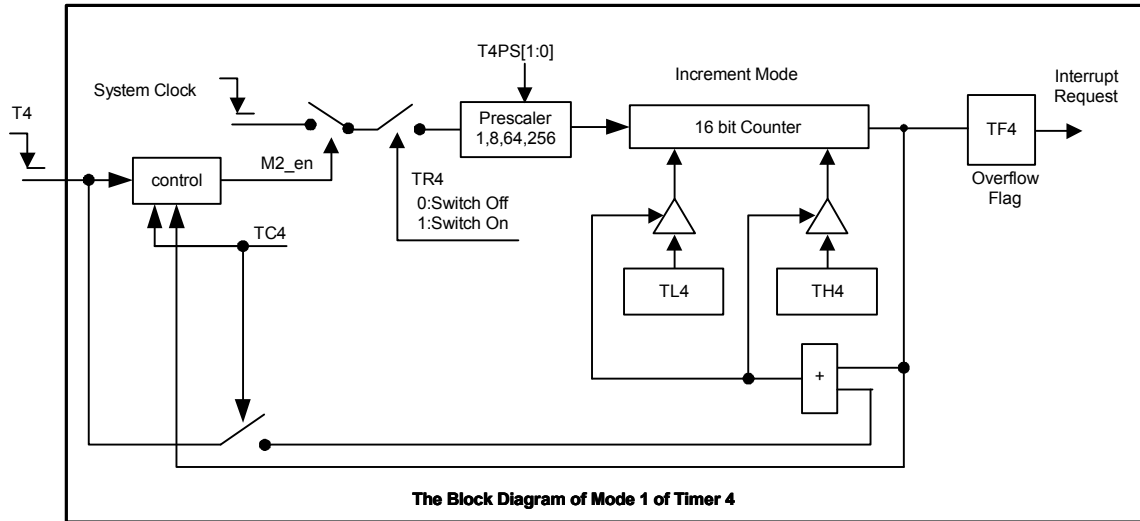
**方式1：带边沿触发的16位自动重载定时器**

定时器4在方式1为16位自动重载定时器。T4CON寄存器的T4CLKS位必须为0，定时器4选择系统时钟为时钟源，其余设置与方式0一致。

方式1中，T4CON寄存器的TR4位置1，定时器4等待T4端口的触发信号（由T4M[1:0]控制上升/下降沿）开始计数，一个触发信号使定时器4开始运行。当定时器4从0xFFFF到0x0000溢出时，TF4会被置起，定时器重载寄存器的数据重载入TH4和TL4中，保持到下一个触发信号。

在定时器4工作时同时有一个触发信号时，如果TC = 0，忽略此信号；如果TC = 1，定时器4被触发。

TR4 置 1 不清定时器 4 的计数器，在允许定时器之前应该把希望的初始化值写入重载寄存器。



control : M2\_en set to 1 when T4 edge trig, M2\_en set to 0 when counter overflow

**注意：**当定时器4用作计数器时，T4引脚的输入信号频率要小于系统时钟的一半。



寄存器

Table 7.38 定时器4控制寄存器

C8H, Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>T4CON</b>	TF4	TC4	T4PS1	T4PS0	T4M1	T4M0	TR4	T4CLKS
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	TF4	定时器4溢出标志位 0: 无溢出 (硬件清0) 1: 溢出 (硬件置1)
6	TC4	比较功能允许位 当T4M[1:0] = 00 0: 禁止定时器4比较功能 1: 允许定时器4比较功能 当T4M[1:0] = 10或11 0: 定时器4不能被再触发 1: 定时器4可以被再触发
5,4	T4PS[1:0]	定时器4预分频比选择位 00: 1/1 01: 1/8 10: 1/64 11: 1/256
3,2	T4M[1:0]	定时器4方式选择位 00: 方式0, 16位自动重载定时器 01: 保留 10: 方式1, T4端口上升沿触发 (只用系统时钟, T4CLKS无效) 11: 方式1, T4端口下降沿触发 (只用系统时钟, T4CLKS无效)
1	TR4	定时器4允许控制位 0: 禁止定时器4 1: 允许定时器4
0	T4CLKS	定时器4时钟源选择位 0: 系统时钟, T4端口作为I/O口 1: T4端口输入外部时钟, 自动上拉

Table 7.39 定时器4重载/计数数据寄存器

CCH-CDH, Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>TL4</b>	TL4.7	TL4.6	TL4.5	TL4.4	TL4.3	TL4.2	TL4.1	TL4.0
<b>TH4</b>	TH4.7	TH4.6	TH4.5	TH4.4	TH4.3	TH4.2	TH4.1	TH4.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	TL4.x	定时器4低位高位计数器, x = 0 - 7
	TH4.x	



## 7.9 时基定时器

### 7.9.1 特性

- 当代码选项为：1010或1101时，时钟源为32.768kHz振荡器时钟
- 可以产生0.5秒，1秒，1分钟和1小时中断

SH79F6488提供一个内置时基定时器，时钟源为振荡器时钟。当BTEN 位置1，且振荡器不停震时，它才工作。如果IEN1寄存器的EBT位置1，每次溢出可以产生1个时基中断。根据BTCON寄存器中的BTS[1:0]位的设置，溢出时间可以是精确的0.5秒，1秒，1分钟或1小时。

**注意：**

- (1) 当代码选项为：1010或1101时，时钟源为外部32.768kHz振荡器时钟，可以产生精确的0.5秒，1秒，1分钟和1小时中断。
- (2) 当代码选项为：0000时，时钟源为内部12MHz RC振荡器时钟分频所得，可以产生大约0.5秒，1秒，1分钟和1小时中断。

### 7.9.2 寄存器

**Table 7.40** 时基定时器控制寄存器

C1H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>BTCON</b>	BTEN	BTIF	BTS1	BTS0	-	-	-	-
读/写	读/写	读/写	读/写	读/写	-	-	-	-
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	-	-	-	-

位编号	位符号	说明
7	<b>BTEN</b>	<b>时基定时器控制位</b> 0: 禁止时基定时器 1: 允许时基定时器，设置BTEN寄存器后，计数器从0开始计数
6	<b>BTIF</b>	<b>时基定时器溢出标志位</b> 0: 无溢出发生 1: 有溢出发生
5-4	<b>BTS[1:0]</b>	<b>时基定时器周期选择位</b> 00: 时基定时器每0.5秒溢出 01: 时基定时器每1秒溢出 10: 时基定时器每1分钟溢出 11: 时基定时器每60分钟溢出

**Table 7.41** 秒和半秒寄存器

C2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>SEC</b>	HSEC	SEC6	SEC5	SEC4	SEC3	SEC2	SEC1	SEC0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	<b>HSEC</b>	半秒指示位，按半秒的频率交替置0和1。
6-0	<b>SEC[6:0]</b>	寄存器（第0位 - 第6位）保存秒计数器的当前值（BCD）。可以在任何时候读取寄存器（第0位 - 第6位）而不影响计数器计数。写入寄存器会载入值到秒计数器，计数器继续从新值开始计数。秒计数器的值在到达59之后滚动至0。0-59之外的数据无法写入。 注意不要写入0x、1x、2x、3x、4x（x = A - FH）非法数据。



Table 7.42 分钟寄存器

C3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
MIN	-	MIN6	MIN5	MIN4	MIN3	MIN2	MIN1	MIN0
读/写	-	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	0	0	0	0	0	0

位编号	位符号	说明
6-0	MIN[6:0]	寄存器保存分钟计数器的当前值（BCD）。可以在任何时候读取寄存器而不影响计数器计数的。写入寄存器会载入值到分钟计数器，计数器继续从新值开始计数。分钟计数器的值在到达59之后滚动至0。 0-59之外的数据无法写入。 注意不要写入0x、1x、2x、3x、4x（x = A - FH）非法数据。

**注意：**

当选择振荡器 1 时钟（OSC1CLK）作为系统时钟频率分频器的输入时钟（OSCSCLK）（FS = 0），并且系统进入掉电（Power-Down）模式时，如果时基定时器功能关闭，振荡器 1 时钟（OSC1CLK）和振荡器 2 时钟（OSC2CLK）都会关闭。如果时基定时器功能开启，振荡器 1 时钟（OSC1CLK）不会关闭，振荡器 2 时钟（OSC2CLK）会关闭。



## 7.10 中断

### 7.10.1 特性

- 14个中断源
- 4层中断优先级

SH79F6488有14个中断源：5个外部中断（外部中断0/1/2/3/4），3个定时器中断（定时器2/3/4），1个时基时钟中断，1个EUART中断，ADC中断，SPI中断，共享同一中断入口地址的PWM中断和SCM中断。

### 7.10.2 中断允许

任何一个中断源均可通过对寄存器IEN0和IEN1中相应的位置1或清0，实现单独允许或禁止。IEN0寄存器中还包含了一个全局允许位EA，它是所有中断的总开关。一般在复位后，所有中断允许位设置为0，所有中断被禁止。

### 7.10.3 寄存器

Table 7.43 初级中断允许寄存器

A8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IEN0	EA	EADC	ET2	ES	ET3	EX1	ET4	EX0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	EA	所有中断允许位 0: 禁止所有中断 1: 允许所有中断
6	EADC	ADC中断允许位 0: 禁止ADC中断 1: 允许ADC中断
5	ET2	定时器2溢出中断允许位 0: 禁止定时器2溢出中断 1: 允许定时器2溢出中断
4	ES	EUART中断允许位 0: 禁止EUART中断 1: 允许EUART中断
3	ET3	定时器3溢出中断允许位 0: 禁止定时器3溢出中断 1: 允许定时器3溢出中断
2	EX1	外部中断1允许位 0: 禁止外部中断1 1: 允许外部中断1
1	ET4	定时器4溢出中断允许位 0: 禁止定时器4溢出中断 1: 允许定时器4溢出中断
0	EX0	外部中断0允许位 0: 禁止外部中断0 1: 允许外部中断0



Table 7.44 次级中断允许寄存器

A9H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IEN1	ESCM	EBT	EPWM	-	EX4	EX3	EX2	ESPI
读/写	读/写	读/写	读/写	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	-	0	0	0	0

位编号	位符号	说明
7	ESCM	<b>SCM中断允许位</b> 0: 禁止SCM中断 1: 允许SCM中断
6	EBT	<b>时基时钟中断允许位</b> 0: 禁止时基时钟中断 1: 允许时基时钟中断
5	EPWM	<b>PWM中断允许位</b> 0: 禁止PWM中断 1: 允许PWM中断
3	EX4	<b>外部中断4允许位</b> 0: 禁止外部中断4 1: 允许外部中断4
2	EX3	<b>外部中断3允许位</b> 0: 禁止外部中断3 1: 允许外部中断3
1	EX2	<b>外部中断2允许位</b> 0: 禁止外部中断2 1: 允许外部中断2
0	ESPI	<b>SPI中断允许位</b> 0: 禁止SPI中断 1: 允许SPI中断

Table 7.45 中断通道允许寄存器

BAH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IENC	EXS47	EXS46	EXS45	EXS44	EXS43	EXS42	EXS41	EXS40
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	EXS4x (x = 0-7)	<b>外部中断4通道选择位 (x = 0-7)</b> 0: 禁止外部中断4x 1: 允许外部中断4x



### 7.10.4 中断标志

每个中断源都有自己的中断标志，当产生中断时，硬件会置起相应的标志位，在中断汇总表中列出各中断标志位。

外部中断源产生外部中断INT<sub>x</sub> (x = 0/1/2/3) 时，如果中断为边沿触发，CPU在响应中断后，各中断标志位 (TCON寄存器的IE0/1位，EXF0寄存器的IE2/3位) 被硬件清0；如果中断是低电平触发，外部中断源引脚电平直接控制中断标志，而不是由片上硬件控制。

外部中断INT4产生中断时，EXF1寄存器中的IF4<sub>x</sub>标志位 (x = 0-7) 置1，由于INT4<sub>x</sub>共用一个中断向量地址，所以标志位需用用户软件清除。但是如果INT4为电平触发时，标志位不能被用户软件清0，只受INT4<sub>x</sub>中断源引脚所接信号电平直接控制。

T2CON寄存器的TF2或EXF2标志位置1时，产生**定时器2**中断，CPU在响应中断后，标志不能被硬件自动清0。事实上，中断服务程序必须决定是由TF2或是EXF2产生中断，标志必须由软件清0。

定时器3的计数器溢出时，T3CON寄存器的TF3中断标志位置1，产生**定时器3**中断，CPU在响应中断后，标志被硬件自动清0。

定时器4的计数器溢出时，T4CON寄存器的TF4中断标志位置1，产生**定时器4**中断，CPU在响应中断后，标志被硬件自动清0。

SCON寄存器的标志RI或TI置1时，产生**EUART**中断，CPU在响应中断后，标志不会被硬件自动清0。事实上，中断服务程序必须判断是收中断还是发中断，标志必须由软件清0。

ADCON寄存器的ADCIF标志位置1时，产生**ADC**中断。如果中断产生，ADDH/ADDM/ADDL中的转换结果是有效的，ADCIF中断标志必须由软件清除。

BTCON寄存器的BTIF标志位置1时，产生**时基时钟**中断，中断标志由硬件自动清0。

SPSTA寄存器的SPIF标志位或MODF标志位置1时，产生**SPI**中断，标志必须由软件清0。

SCM寄存器的SCMIF标志位置1时，产生**SCM**中断，标志必须由硬件清0。

PWMxCON寄存器的PWMxIF标志位置1时，产生**PWMx**中断，标志必须由软件清0 (x = 0-2)。

**Table 7.46** 外部中断0和1控制寄存器

88H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>TCON</b>	-	-	-	-	IE1	IT1	IE0	IT0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
<b>3, 1</b>	<b>IE<sub>x</sub></b> (x = 0, 1)	外部中断 <sub>x</sub> 请求标志 0: 无中断挂起 1: 中断挂起
<b>2, 0</b>	<b>IT<sub>x</sub></b> (x = 0, 1)	外部中断 <sub>x</sub> 触发方式 0: 低电平触发 1: 下降沿边触发





Table 7.47 外部中断标志寄存器0

E8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
EXF0	IT4.1	IT4.0	IT3.1	IT3.0	IT2.1	IT2.0	IE3	IE2
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-6	IT4[1:0]	外部中断4触发模式位 00: 低电平触发 01: 下降沿触发 10: 上升沿触发 11: 双沿触发 IT4[1:0]控制外部中断4各中断源采用同一触发方式
5-4	IT3[1:0]	外部中断3触发模式位 00: 低电平触发 01: 下降沿触发 10: 上升沿触发 11: 双沿触发
3-2	IT2[1:0]	外部中断2触发模式位 00: 低电平触发 01: 下降沿触发 10: 上升沿触发 11: 双沿触发
1	IE3	外部中断3请求标志位 0: 无中断挂起 1: 中断挂起
0	IE2	外部中断2请求标志位 0: 无中断挂起 1: 中断挂起

Table 7.48 外部中断标志寄存器1

D8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
EXF1	IF47	IF46	IF45	IF44	IF43	IF42	IF41	IF40
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IF4x (x = 0-7)	外部中断4请求标志位 0: 无中断请求 1: 有中断请求 IF4x要由软件清0



### 7.10.5 中断向量

当一个中断产生时，程序计数器内容被压栈，相应的中断向量地址被载入程序计数器。中断向量的地址在中断汇总表中详细列出。

### 7.10.6 中断优先级

每个中断源都可被单独设置为4个中断优先级之一，分别通过清0或置1 IPL0, IPH0, IPL1, IPH1中相应位来实现。

中断优先级服务程序描述如下：

响应一个中断服务程序时，可响应更高优先级的中断，但不能响应同优先级或低优先级的另一个中断。

响应最高级中断服务程序时，不响应其它任何中断。如果不同中断优先级的中断源同时申请中断时，响应较高优先级的中断申请。

如果同优先级的中断源在指令周期开始时同时申请中断，那么内部查询序列确定中断请求响应顺序。

中断优先级		
优先位		中断优先级等级
IPHx	IPLx	
0	0	等级0（最低优先级）
0	1	等级1
1	0	等级2
1	1	等级3（最高优先级）

Table 7.49 中断优先级控制寄存器

B8H, B4H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IPL0	-	PADCL	PT2L	PS0L	PT3L	PX1L	PT4L	PX0L
IPH0	-	PADCH	PT2H	PS0H	PT3H	PX1H	PT4H	PX0H
读/写	-	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	0	0	0	0	0	0
B9H, B5H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IPL1	PSCM	PBTL	PPWML	-	PX4L	PX3L	PX2L	PSPIL
IPH1	PSCM	PBTH	PPWMH	-	PX4H	PX3H	PX2H	PSPIH
读/写	读/写	读/写	读/写	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	-	0	0	0	0

位编号	位符号	说明
7-0	PxxxL/H	相应中断源xxx优先级选择



### 7.10.7 中断处理

中断标志在每个机器周期都会被采样获取。所有中断都在时钟的上升沿被采样。如果一个标志被置起，那么CPU捕获到后中断系统调用一个长转移指令（LCALL）调用其中断服务程序，但由硬件产生的LCALL会被下列任何条件阻止：

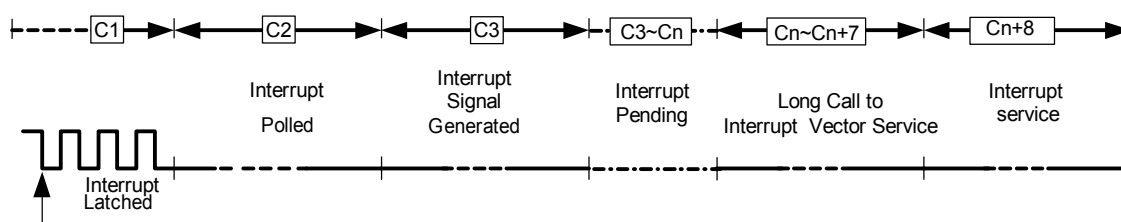
同级或更高级的优先级中断在运行中。

当前的周期不是执行中指令的最后一个周期。换言之，正在执行的指令完成前，任何中断请求都得不到响应。

正在执行的是一条RETI或者访问专用寄存器IEN0\1或是IPL\H的指令。换言之，在RETI或者读写IEN0\1或是IPL\H之后，不会马上响应中断请求，而至少在执行一条其它指令之后才会响应。

**注意：**因为更改优先级通常需要2条指令，在此期间，建议关闭相应的中断以避免在修改优先级过程中产生中断。如果当模式状态改变而中断标志不再有效时，将不会响应此中断。每一个轮询周期只查询有效的中断请求。

轮询周期/LCALL次序如下图所示：



中断响应时间

由硬件产生的LCALL把程序计数器中的内容压入堆栈（但不保存PSW），然后将相应中断源的向量地址（参照中断向量表）存入程序计数器。

中断服务程序从指定地址开始，到RETI指令结束。RETI指令通知处理器中断服务程序结束，然后把堆栈顶部两字节弹出，重载入程序计数器中，执行完中断服务程序后程序回到原来停止的地方。RET指令也可以返回到原来地址继续执行，但是中断优先级控制系统仍然认为一个同一优先级的中断被响应，这种情况下，当同一优先级或低优先级中断将不会被响应。

### 7.10.8 中断响应时间

如果检测出一个中断，这个中断的请求标志位就会在被检测后的每个机器周期被置起。内部电路会保持这个值直到下一个机器周期，CPU会在第3个机器周期产生中断。如果响应有效且条件允许，在下一个指令执行的时候硬件LCALL指令将调用请求中断的服务程序，否则中断被挂起。LCALL指令调用程序需要7个机器周期。因而，从外部中断请求到开始执行中断程序至少需要3+7个完整的机器周期。

当请求因前述的三个情况受阻时，中断响应时间会加长。如果同级或更高优先级的中断正在执行，额外的等待时间取决于正执行的中断服务程序的长度。

如果正在执行的指令还没有进行到最后一个周期，假如正在执行RETI指令，则完成正在执行的RETI指令，需要8个周期，加上为完成下一条指令所需的最长时间20个机器周期(如果该指令是16位操作数的DIV, MUL指令)，若系统中只有一个中断源，再加上LCALL调用指令7个机器周期，则最长的响应时间是2+8+20+7个机器周期。

所以，中断响应时间一般大于10个机器周期小于37个机器周期。



### 7.10.9 外部中断输入

SH79F6488有5个外部中断输入。外部中断0-3分别有一个独立的中断源，外部中断4有7个中断源共用一个中断矢量地址。外部中断0/1可以通过设置TCON寄存器的IT1, IT0位来选择是电平触发或是边沿触发。当 $IT_x = 0$  ( $x = 0,1$ ) 时，外部中断 $INT_x$  ( $x = 0,1$ ) 引脚为低电平触发；当 $IT_x$  ( $x = 0,1$ ) = 1，外部中断 $INT_x$  ( $x = 0,1$ ) 为沿触发，在这个模式中，一个周期内 $INT_x$  ( $x = 0,1$ ) 引脚上连续采样为高电平而下个周期为低电平，TCON寄存器的中断请求标志位置1，发出一个中断请求。由于外部中断引脚每个机器周期采样一次，输入高或低电平应当保持至少1个机器周期以确保能够被正确采样到。

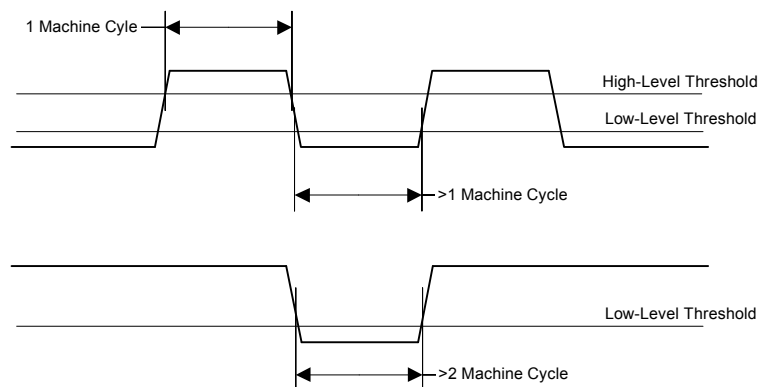
如果外部中断为下降沿触发，外部中断源应当将中断脚至少保持1个机器周期高电平，然后至少保持1个机器周期低电平。这样就确保了边沿能够被检测到以使 $IE_x$ 置1。当调用中断服务程序后，CPU自动将 $IE_x$ 清0。

如果外部中断为低电平触发，外部中断源必须一直保持请求有效，直到产生所请求的中断为止，此过程需要2个系统时钟周期。如果中断服务完成后而外部中断仍旧维持，则会产生下一次中断。当中断为电平触发时不必清除中断标志 $IE_x$  ( $x = 0,1,2,3$ )，因为中断只与输入口电平有关。

外部中断2-4除了具有更多的中断触发方式外，与外部中断0, 1操作类似。

当SH79F6488进入空闲或是掉电模式，中断会唤醒处理器继续工作，详见电源管理章节。

**注意：**外部中断0-3的中断标志位在执行中断服务程序时被自动硬件清0，但外部中断4标志位 $IF40-47$ 必须要软件清0。



外部中断检测

### 7.10.10 中断汇总

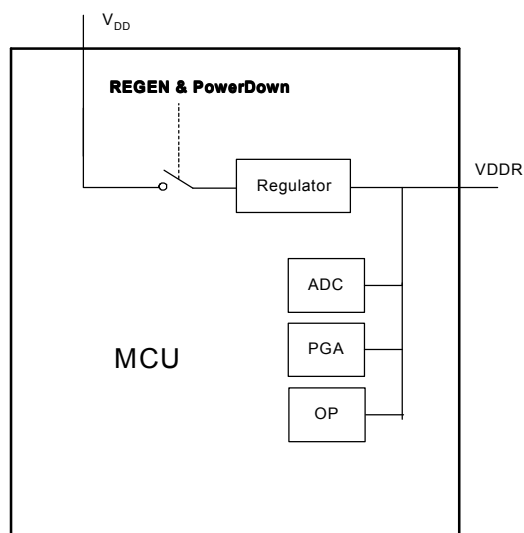
中断源	向量地址	允许位	标志位	轮询优先级	中断号 (C51)
Reset	0000H	-	-	0 (最高级)	-
INT0	0003H	EX0	IE0	1	0
Timer4	000BH	ET4	TF4	2	1
INT1	0013H	EX1	IE1	3	2
Timer3	001BH	ET3	TF3	4	3
EUART	0023H	ES	RI+TI	5	4
Timer2	002BH	ET2	TF2+EXF2	6	5
ADC	0033H	EADC	ADCIF	7	6
SPI	003BH	ESPI	SPIF	8	7
INT2	0043H	EX2	IE2	9	8
INT3	004BH	EX3	IE3	10	9
INT4	0053H	EX4+IENC	IF45-40	11	10
PWM	0063H	EPWM+PWM0/1/2IE	PWM0/1/2IF	12	12
BaseTimer	006BH	EBT	BTIF	13	13
SCM	0073H	ESCM	SCMIF	14 (最低级)	14

**8. 增强功能****8.1 电源稳压器 (Regulator)****8.1.1 特性**

- 稳定的电压输出
- 稳压器输出可关闭

SH79F6488内建一个电源稳压器，输出稳定的2.7V或3.3V电压提供给片内模拟模块，如PGA、ADC、OP。另外，电源稳压器也能够给传感器提供稳定的工作电源。可通过REGCON寄存器的REGS位来选择稳压源的输出电压。

通过寄存器REGCON中的REGEN位可开启或关闭电源稳压器功能。在进入掉电模式（Power-Down）之前，先将寄存器REGCON中的REGEN位清0关闭电源稳压器，以降低系统功耗。

**8.1.2 寄存器****Table 8.1** 稳压源控制寄存器

A1H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>REGCON</b>	-	-	-	-	-	-	REGS	REGEN
读/写	-	-	-	-	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	0	0

位编号	位符号	说明
<b>1</b>	<b>REGS</b>	电源稳压器输出电压选择位 0: 2.7V输出 1: 3.3V输出
<b>0</b>	<b>REGEN</b>	电源稳压器控制位 0: 关闭电源稳压器 1: 开启电源稳压器 电源稳压器在掉电模式（Power-Down）下必须由软件关闭



## 8.2 LCD驱动器

SH79F6488有两种显示模式：传统电阻型/快速充电LCD模式和低功耗（SLP）LCD模式。

LCD能工作在省电模式下：空闲模式和掉电模式。

### 8.2.1 传统电阻型/快速充电LCD模式

LCD驱动器包含一个控制器，一个占空比发生器，及4/5/6个COM输出引脚和34/35/36个Segment输出引脚。由P5SS、P6SS、P7SS、P8SS、PXSS寄存器控制，Segment 1-36和COM1-COM4脚还可以当作I/O口使用。

36字节的LCD显示数据RAM存储区的地址为900H-923H，如果需要，它们可以作为数据存储器使用。

传统电阻型LCD模式提供两种不同的显示方式，由LCDCON寄存器的MOD[1:0]位来选择。一种为传统电阻型模式，支持对比度调节，支持1/4占空比1/3偏置电压、1/5占空比1/3偏置电压、1/6占空比1/3偏置电压驱动方式。另一种为快速充电方式(Fast Charge Mode)，可以有效降低功耗。

此外，LCD还提供另一种工作模式：低功耗（SLP）型LCD模式，支持1/2/3/4COM的占空比驱动方式。

LCD驱动电压 $V_{LCD}$ 等于 $V_{DD}$ 。

LCD能工作在省电模式下：空闲模式和掉电模式，建议在省电模式下请选择低功耗（SLP）型LCD工作模式。

在上电复位、引脚复位、低电压复位或看门狗复位期间，LCD被关闭。

当LCD被关闭时，Common和Segment都输出低电平。

传统电阻型LCD显示模式有以下特性：

- 由LCDCON寄存器的DUTY位选择1/4占空比1/3偏置、1/5占空比1/3偏置、1/6占空比1/3偏置驱动方式；
- 由LCDCON1寄存器的CONTR[1:0]位控制4级对比度调节；
- 1/4占空比时帧频为64Hz，1/5占空比时帧频为64Hz，1/6占空比时帧频为64Hz；
- 支持快速充电模式（Fast Charge Mode）以降低功耗。

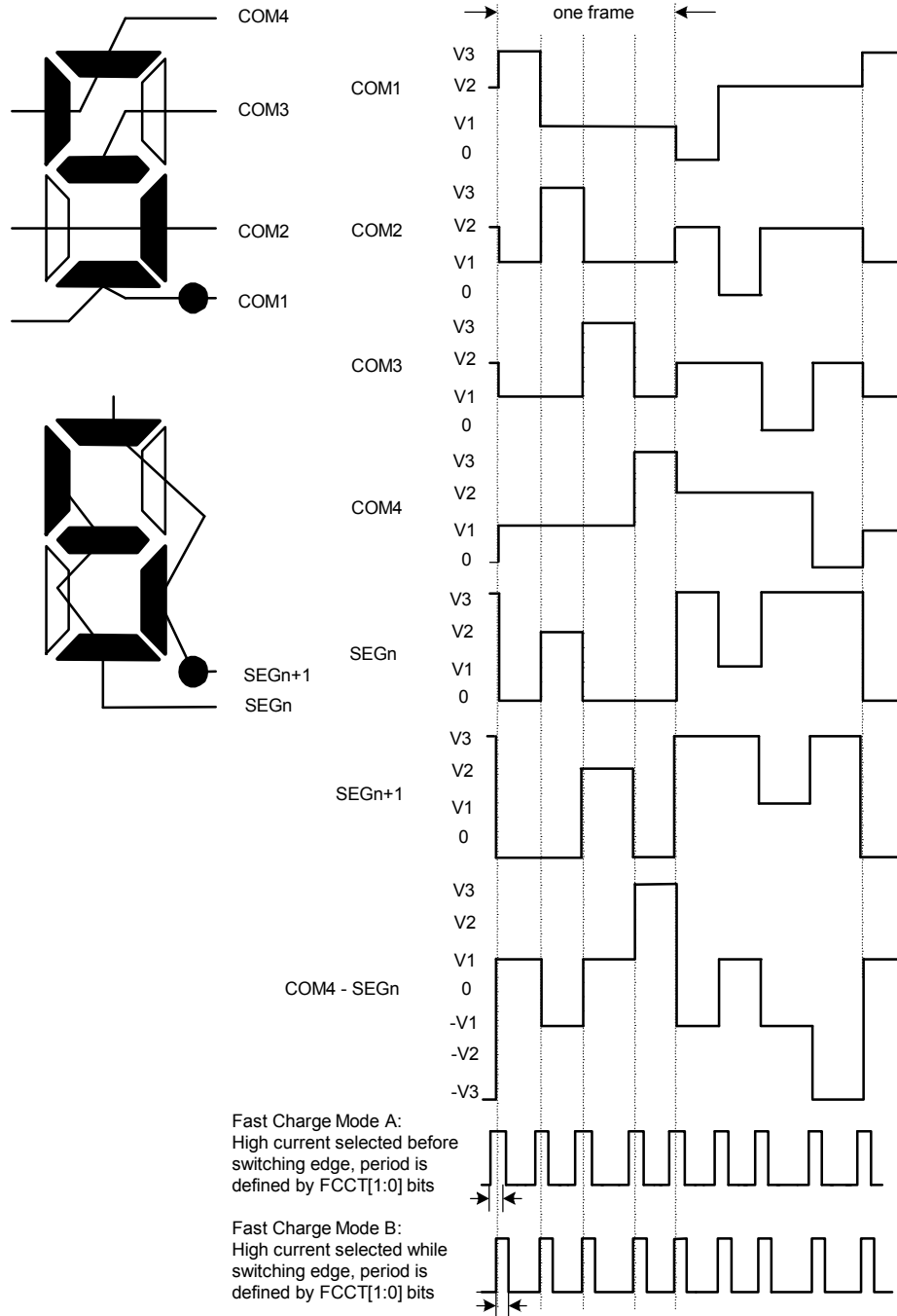
由LCDCON寄存器的MOD[1:0]位控制可选择LCD偏置电阻（ $R_{LCD}$ ）为20k或150k。选择20k偏置电阻可以得到较好的显示效果，但电流相对会大一些，不适合低功耗的应用。将LCDON的MOD[1:0]位设置为00选择150k偏置电阻，虽然可以达到较低的功耗，但LCD显示效果会变得差一些。

因此，MCU提供了兼顾低功耗和显示效果的显示模式：快速充电模式。设置MOD[1:0]=10可以选择此种显示方式，在显示数据刷新时刻选择20k偏置电阻，提供较大的驱动电流，在数据保持期间选择150k偏置电阻，提供较小的驱动电流。

快速充电显示方式有两种充电模式：模式A和模式B，由LCDCON1寄存器的FCMOD位来选择。由LCDCON1寄存器的FCCTL[1:0]位选择充电时间为LCD com周期的1/4、1/8、1/16或1/32。

LCD时钟定义如下：

- (1). 当代码选项OP\_OSC = 0000时（详见代码选项章节），LCDCLK为内部12MHz RC振荡器分频所得的时钟，大约为32kHz。
- (2). 当代码选项OP\_OSC = 1010或1101时（详见代码选项章节），LCDCLK为32.768kHz晶体振荡器时钟。



LCD波形 (1/4占空比, 1/3偏置)



寄存器

Table 8.2 LCD控制寄存器

ABH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>LCDCON</b>	LCDON	MOD1	MOD0	-	DUTY1	DUTY0	-	-
读/写	读/写	读/写	读/写	-	读/写	读/写	-	-
复位值 (POR/WDT/LVR/PIN)	0	0	0	-	0	0	-	-

位编号	位符号	说明
7	<b>LCDON</b>	<b>LCD开/关控制位</b> 0: 禁止LCD驱动器 1: 允许LCD驱动器
6-5	<b>MOD[1:0]</b>	<b>驱动模式选择位</b> 00: 传统模式, 偏置电阻为150k 01: 传统模式, 偏置电阻为20k 10: 快速充电模式, 偏置电阻自动在20k和150k之间切换 11: SLP LCD模式
3-2	<b>DUTY[1:0]</b>	<b>LCD占空比选择位</b> 00: 1/4占空比 01: 1/5占空比 10: 1/6占空比 11: 1/4占空比

Table 8.3 LCD对比度寄存器

AAH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>LCDCON1</b>	FCMOD	-	FCCTL1	FCCTL0	-	-	CONTR1	CONTR0
读/写	读/写	-	读/写	读/写	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	-	0	0	-	-	0	0

位编号	位符号	说明
7	<b>FCMOD</b>	<b>快速充电模式控制位</b> 0: 快速充电模式A 1: 快速充电模式B
5-4	<b>FCCTL[1:0]</b>	<b>充电时间控制位</b> 00: 1/4 LCD com周期 01: 1/8 LCD com周期 10: 1/16 LCD com周期 11: 1/32 LCD com周期
1-0	<b>CONTR[1:0]</b>	<b>LCD对比度控制位</b> 00: $V_{LCD} = 0.60V_{DD}$ 01: $V_{LCD} = 0.75V_{DD}$ 10: $V_{LCD} = 0.85V_{DD}$ 11: $V_{LCD} = 1.00V_{DD}$

注意: 在SLP LCD模式, 对FCCTL、DUTY、CONTR寄存器位的操作无效。





Table 8.4 P5模式选择寄存器

9EH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P5SS	P5S7	P5S6	P5S5	P5S4	P5S3	P5S2	P5S1	P5S0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7-0	P5S[7:0]	<b>P5模式选择位</b> 0: P5.0-P5.7作为I/O 1: P5.0-P5.7作为LCD端口 (Com或Segment)						

Table 8.5 P6模式选择寄存器

9FH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P6SS	P6S7	P6S6	P6S5	P6S4	P6S3	P6S2	P6S1	P6S0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7-0	P6S[7:0]	<b>P6模式选择位</b> 0: P6.0-P6.7作为I/O 1: P6.0-P6.7作为LCD端口 (Segment)						

Table 8.6 P7模式选择寄存器

ACH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P7SS	P7S7	P7S6	P7S5	P7S4	P7S3	P7S2	P7S1	P7S0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7-0	P7S[7:0]	<b>P7模式选择位</b> 0: P7.0-P7.7作为I/O 1: P7.0-P7.7作为LCD端口 (Segment)						

Table 8.7 P8模式选择寄存器

ADH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P8SS	P8S7	P8S6	P8S5	P8S4	P8S3	P8S2	P8S1	P8S0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7-0	P8S[7:0]	<b>P8模式选择位</b> 0: P8.0-P8.7作为I/O 1: P8.0-P8.7作为LCD端口 (Segment)						



Table 8.8 PX模式选择寄存器

AEH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PXSS	P4S3	P4S2	P4S1	P4S0	P3S3	P3S2	P3S1	P3S0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-4	P4S[3:0]	<b>P4模式选择位</b> 0: P4.3-P4.0作为I/O 1: P4.3-P4.0作为LCD端口 (Segment)
3-0	P3S[3:0]	<b>P3模式选择位</b> 0: P3.3-P3.0作为I/O 1: P3.3-P3.0作为LCD端口 (Segment)



### 8.2.2 低功耗（SLP）型LCD模式

低功耗（SLP）型LCD模式，支持1/2/3/4COM的占空比驱动方式。

将LCDCON寄存器的MOD[1:0]位置‘11’时，LCD模块将工作在SLP LCD显示模式，电路自动切换到此模式后，电阻型LCD的对比度调解电路被屏蔽。

在这种显示模式下，对LCDCON寄存器DUTY位及FCCTL[1:0]、CONTR[1:0]位的操作无效。

SLP LCD的工作时钟为256Hz，帧频为64Hz，改变SPLD[4:0]的值可以调节LCD的显示效果。

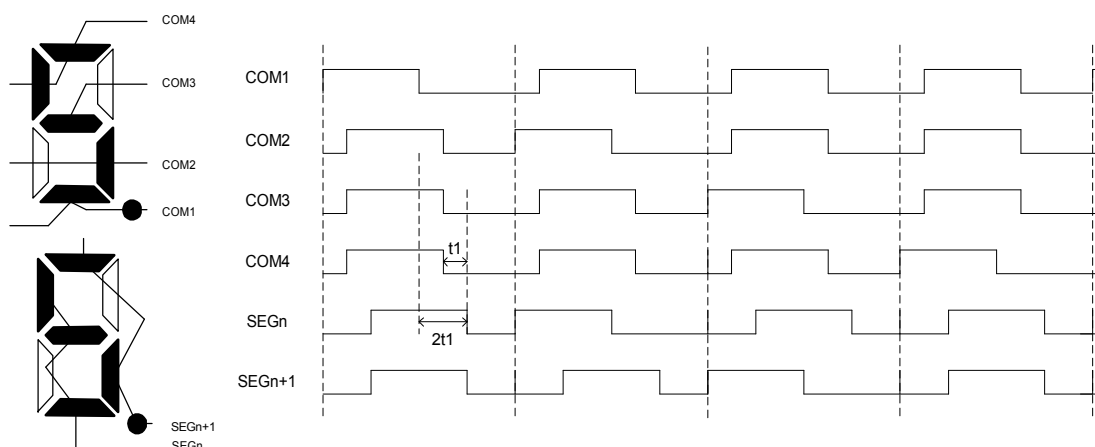
SLP LCD显示模式控制寄存器见下表。

Table 8.9 SLP LCD控制寄存器

AFH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SLPCON	-	SLPDUTY1	SLPDUTY0	SLPD4	SLPD3	SLPD2	SLPD1	SLPD0
读/写	-	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	0	0	0	0	0	0

位编号	位符号	说明
6-5	SLPDUTY[1:0]	<b>LCD占空比选择位</b> 00: 1COM占空比，LCD COM端口为：COM1 01: 2COM占空比，LCD COM端口为：COM1-2 10: 3COM占空比，LCD COM端口为：COM1-3 11: 4COM占空比，LCD COM端口为：COM1-4
4-0	SLPD[4:0]	<b>SLP LCD占空比选择</b> SLP LCD时钟源： $F_{pl} = \frac{LCDCLK}{128}$ 帧频： $F_{frame} = \frac{LCDCLK}{128 \times 4}$ $d1 = \frac{SLPD[4:0]+1}{F_{pl} \times 2 \times 2 \times 32}$ LCDCLK = 32KHz



SLP LCD模式波形

**8.2.3 LCD RAM配置****LCD 1/4占空比, 1/3偏置 (COM1 - 4, SEG1 - 36)**

地址	7	6	5	4	3	2	1	0
	-	-	-	-	COM4	COM3	COM2	COM1
\$900h	-	-	-	-	SEG1	SEG1	SEG1	SEG1
\$901h	-	-	-	-	SEG2	SEG2	SEG2	SEG2
\$902h	-	-	-	-	SEG3	SEG3	SEG3	SEG3
\$903h	-	-	-	-	SEG4	SEG4	SEG4	SEG4
\$904h	-	-	-	-	SEG5	SEG5	SEG5	SEG5
\$905h	-	-	-	-	SEG6	SEG6	SEG6	SEG6
\$906h	-	-	-	-	SEG7	SEG7	SEG7	SEG7
\$907h	-	-	-	-	SEG8	SEG8	SEG8	SEG8
\$908h	-	-	-	-	SEG9	SEG9	SEG9	SEG9
\$909h	-	-	-	-	SEG10	SEG10	SEG10	SEG10
\$90Ah	-	-	-	-	SEG11	SEG11	SEG11	SEG11
\$90Bh	-	-	-	-	SEG12	SEG12	SEG12	SEG12
\$90Ch	-	-	-	-	SEG13	SEG13	SEG13	SEG13
\$90Dh	-	-	-	-	SEG14	SEG14	SEG14	SEG14
\$90Eh	-	-	-	-	SEG15	SEG15	SEG15	SEG15
\$90Fh	-	-	-	-	SEG16	SEG16	SEG16	SEG16
\$910h	-	-	-	-	SEG17	SEG17	SEG17	SEG17
\$911h	-	-	-	-	SEG18	SEG18	SEG18	SEG18
\$912h	-	-	-	-	SEG19	SEG19	SEG19	SEG19
\$913h	-	-	-	-	SEG20	SEG20	SEG20	SEG20
\$914h	-	-	-	-	SEG21	SEG21	SEG21	SEG21
\$915h	-	-	-	-	SEG22	SEG22	SEG22	SEG22
\$916h	-	-	-	-	SEG23	SEG23	SEG23	SEG23
\$917h	-	-	-	-	SEG24	SEG24	SEG24	SEG24
\$918h	-	-	-	-	SEG25	SEG25	SEG25	SEG25
\$919h	-	-	-	-	SEG26	SEG26	SEG26	SEG26
\$91Ah	-	-	-	-	SEG27	SEG27	SEG27	SEG27
\$91Bh	-	-	-	-	SEG28	SEG28	SEG28	SEG28
\$91Ch	-	-	-	-	SEG29	SEG29	SEG29	SEG29
\$91Dh	-	-	-	-	SEG30	SEG30	SEG30	SEG30
\$91Eh	-	-	-	-	SEG31	SEG31	SEG31	SEG31
\$91Fh	-	-	-	-	SEG32	SEG32	SEG32	SEG32
\$920h	-	-	-	-	SEG33	SEG33	SEG33	SEG33
\$921h	-	-	-	-	SEG34	SEG34	SEG34	SEG34
\$922h	-	-	-	-	SEG35	SEG35	SEG35	SEG35
\$923h	-	-	-	-	SEG36	SEG36	SEG36	SEG36

**LCD 1/5占空比, 1/3偏置 (COM1 - 5, SEG2 - 36)**

地址	7	6	5	4	3	2	1	0
	-	-	-	COM5	COM4	COM3	COM2	COM1
\$900h	-	-	-	-	-	-	-	-
\$901h	-	-	-	SEG2	SEG2	SEG2	SEG2	SEG2
\$902h	-	-	-	SEG3	SEG3	SEG3	SEG3	SEG3
\$903h	-	-	-	SEG4	SEG4	SEG4	SEG4	SEG4
\$904h	-	-	-	SEG5	SEG5	SEG5	SEG5	SEG5
\$905h	-	-	-	SEG6	SEG6	SEG6	SEG6	SEG6
\$906h	-	-	-	SEG7	SEG7	SEG7	SEG7	SEG7
\$907h	-	-	-	SEG8	SEG8	SEG8	SEG8	SEG8
\$908h	-	-	-	SEG9	SEG9	SEG9	SEG9	SEG9
\$909h	-	-	-	SEG10	SEG10	SEG10	SEG10	SEG10
\$90Ah	-	-	-	SEG11	SEG11	SEG11	SEG11	SEG11
\$90Bh	-	-	-	SEG12	SEG12	SEG12	SEG12	SEG12
\$90Ch	-	-	-	SEG13	SEG13	SEG13	SEG13	SEG13
\$90Dh	-	-	-	SEG14	SEG14	SEG14	SEG14	SEG14
\$90Eh	-	-	-	SEG15	SEG15	SEG15	SEG15	SEG15
\$90Fh	-	-	-	SEG16	SEG16	SEG16	SEG16	SEG16
\$910h	-	-	-	SEG17	SEG17	SEG17	SEG17	SEG17
\$911h	-	-	-	SEG18	SEG18	SEG18	SEG18	SEG18
\$912h	-	-	-	SEG19	SEG19	SEG19	SEG19	SEG19
\$913h	-	-	-	SEG20	SEG20	SEG20	SEG20	SEG20
\$914h	-	-	-	SEG21	SEG21	SEG21	SEG21	SEG21
\$915h	-	-	-	SEG22	SEG22	SEG22	SEG22	SEG22
\$916h	-	-	-	SEG23	SEG23	SEG23	SEG23	SEG23
\$917h	-	-	-	SEG24	SEG24	SEG24	SEG24	SEG24
\$918h	-	-	-	SEG25	SEG25	SEG25	SEG25	SEG25
\$919h	-	-	-	SEG26	SEG26	SEG26	SEG26	SEG26
\$91Ah	-	-	-	SEG27	SEG27	SEG27	SEG27	SEG27
\$91Bh	-	-	-	SEG28	SEG28	SEG28	SEG28	SEG28
\$91Ch	-	-	-	SEG29	SEG29	SEG29	SEG29	SEG29
\$91Dh	-	-	-	SEG30	SEG30	SEG30	SEG30	SEG30
\$91Eh	-	-	-	SEG31	SEG31	SEG31	SEG31	SEG31
\$91Fh	-	-	-	SEG32	SEG32	SEG32	SEG32	SEG32
\$920h	-	-	-	SEG33	SEG33	SEG33	SEG33	SEG33
\$921h	-	-	-	SEG34	SEG34	SEG34	SEG34	SEG34
\$922h	-	-	-	SEG35	SEG35	SEG35	SEG35	SEG35
\$923h	-	-	-	SEG36	SEG36	SEG36	SEG36	SEG36

**LCD 1/6占空比, 1/3偏置 (COM1 - 6, SEG3 - 36)**

地址	7	6	5	4	3	2	1	0
	-	-	COM6	COM5	COM4	COM3	COM2	COM1
\$900h	-	-	-	-	-	-	-	-
\$901h	-	-	-	-	-	-	-	-
\$902h	-	-	SEG3	SEG3	SEG3	SEG3	SEG3	SEG3
\$903h	-	-	SEG4	SEG4	SEG4	SEG4	SEG4	SEG4
\$904h	-	-	SEG5	SEG5	SEG5	SEG5	SEG5	SEG5
\$905h	-	-	SEG6	SEG6	SEG6	SEG6	SEG6	SEG6
\$906h	-	-	SEG7	SEG7	SEG7	SEG7	SEG7	SEG7
\$907h	-	-	SEG8	SEG8	SEG8	SEG8	SEG8	SEG8
\$908h	-	-	SEG9	SEG9	SEG9	SEG9	SEG9	SEG9
\$909h	-	-	SEG10	SEG10	SEG10	SEG10	SEG10	SEG10
\$90Ah	-	-	SEG11	SEG11	SEG11	SEG11	SEG11	SEG11
\$90Bh	-	-	SEG12	SEG12	SEG12	SEG12	SEG12	SEG12
\$90Ch	-	-	SEG13	SEG13	SEG13	SEG13	SEG13	SEG13
\$90Dh	-	-	SEG14	SEG14	SEG14	SEG14	SEG14	SEG14
\$90Eh	-	-	SEG15	SEG15	SEG15	SEG15	SEG15	SEG15
\$90Fh	-	-	SEG16	SEG16	SEG16	SEG16	SEG16	SEG16
\$910h	-	-	SEG17	SEG17	SEG17	SEG17	SEG17	SEG17
\$911h	-	-	SEG18	SEG18	SEG18	SEG18	SEG18	SEG18
\$912h	-	-	SEG19	SEG19	SEG19	SEG19	SEG19	SEG19
\$913h	-	-	SEG20	SEG20	SEG20	SEG20	SEG20	SEG20
\$914h	-	-	SEG21	SEG21	SEG21	SEG21	SEG21	SEG21
\$915h	-	-	SEG22	SEG22	SEG22	SEG22	SEG22	SEG22
\$916h	-	-	SEG23	SEG23	SEG23	SEG23	SEG23	SEG23
\$917h	-	-	SEG24	SEG24	SEG24	SEG24	SEG24	SEG24
\$918h	-	-	SEG25	SEG25	SEG25	SEG25	SEG25	SEG25
\$919h	-	-	SEG26	SEG26	SEG26	SEG26	SEG26	SEG26
\$91Ah	-	-	SEG27	SEG27	SEG27	SEG27	SEG27	SEG27
\$91Bh	-	-	SEG28	SEG28	SEG28	SEG28	SEG28	SEG28
\$91Ch	-	-	SEG29	SEG29	SEG29	SEG29	SEG29	SEG29
\$91Dh	-	-	SEG30	SEG30	SEG30	SEG30	SEG30	SEG30
\$91Eh	-	-	SEG31	SEG31	SEG31	SEG31	SEG31	SEG31
\$91Fh	-	-	SEG32	SEG32	SEG32	SEG32	SEG32	SEG32
\$920h	-	-	SEG33	SEG33	SEG33	SEG33	SEG33	SEG33
\$921h	-	-	SEG34	SEG34	SEG34	SEG34	SEG34	SEG34
\$922h	-	-	SEG35	SEG35	SEG35	SEG35	SEG35	SEG35
\$923h	-	-	SEG36	SEG36	SEG36	SEG36	SEG36	SEG36



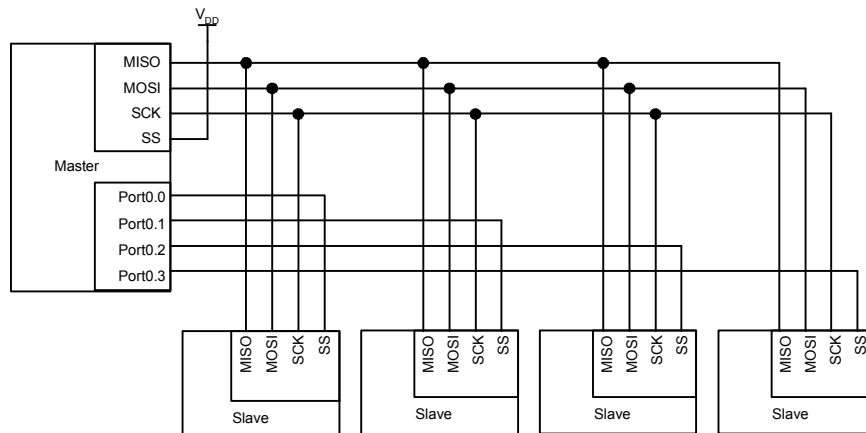
### 8.3 串行外部接口 (SPI) 控制器

#### 8.3.1 特性

- 全双工，三线同步传输
- 主从机操作
- 6个可编程主时钟频率
- 极性相位可编程的串行时钟
- 带MCU中断的主模式故障出错标志
- 写入冲突标志保护
- 可选择LSB或MSB传输

串行外部设备接口（简称SPI）是一种高速串行通信接口，允许MCU与外围设备（包括其它MCU）进行全双工，同步串行通讯。

下图所示即为典型的由一个主设备和若干从属外部设备组成的SPI总线网络，主设备通过3条线连接所有从设备，主设备控制连接从属设备SS引脚的4个并行端口来选中其中一个从属设备进行通讯。



#### 8.3.2 信号描述

##### 主输出从输入 (MOSI)

该路信号连接主设备和一个从设备。数据通过MOSI从主设备串行传送到从设备，主设备输出，从设备输入。

##### 主输入从输出 (MISO)

该路信号连接从设备和主设备。数据通过MISO从从设备串行传送到主设备，从设备输出，主设备输入。当SPI配置为从设备并未被选中（SS引脚为高电平），从设备的MISO引脚处于高阻状态。

##### SPI串行时钟 (SCK)

SCK信号用作控制MOSI和MISO线上输入输出数据的同步移动。每8时钟周期线上传送一个字节。如果从设备未被选中（SS引脚为高电平），SCK信号被此从设备忽略。

##### 从设备选择引脚 (SS)

每个从属外围设备由一个从选择引脚（SS引脚）选择，当引脚信号为低电平时，表明该从设备被选中。主设备可以通过软件控制连接于从设备SS引脚的端口电平选择每个从设备，很明显，只有一个主设备可以驱动通讯网络。为了防止MISO总线冲突，同一时间只允许一个从设备与主设备通讯。在主设备模式中，SS引脚状态关联SPI状态寄存器SPSTA中MODF标志位以防止多个主设备驱动MOSI和SCK。

下列情况，SS引脚可以作为普通端口或其它功能使用：

(1) 设备作为主设备，SPI控制寄存器SPCON寄存器的SSDIS位置1。这种配置仅仅存在于通讯网络中只有一个主设备的情况，因此，SPI状态寄存器SPSTA中MODF标志位不会被置1。

(2) 设备配置为从设备，SPI控制寄存器SPCON的CPHA位和SSDIS位置1。这种配置情况存在于只有一个主设备一个从设备的通讯网络中，因此，设备总是被选中的，主设备也不需要控制从设备的SS引脚选择其作为通讯目标。

**注意：**当CPHA = '0'时，SS引脚产生下降沿表示启动发送。

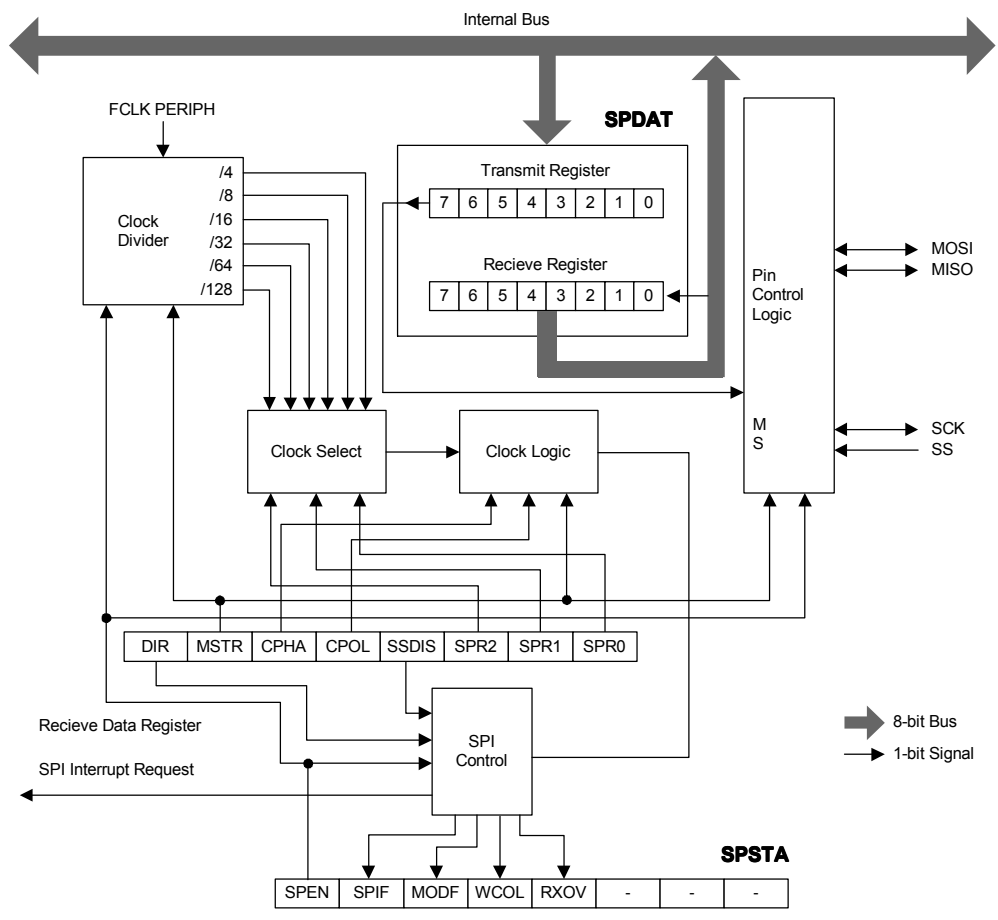


### 8.3.3 波特率

在主模式下，SPI的波特率有六种可选的频率，分别是内部时钟的4，8，16，32，64或128分频，可以通过设定SPCON寄存器的SPR[2:0]位进行选择。

### 8.3.4 功能描述

下图所示是SPI模块的详细结构。



SPI模块框图



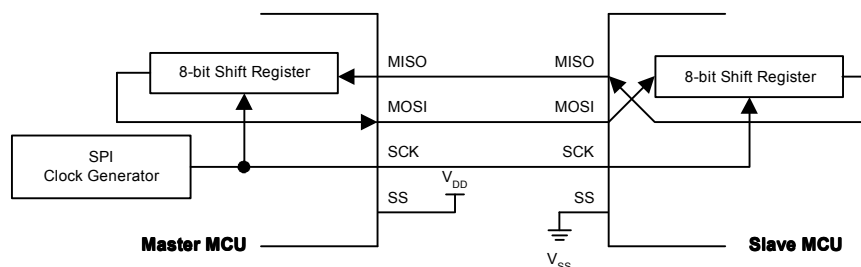


### 8.3.5 工作模式

SPI可配置为主模式或从属模式中的一种。SPI模块的配置和初始化通过设置SPCON寄存器（串行外围设备控制寄存器）和SPSTA（串行外围设备状态寄存器）来完成。配置完成后，通过设置SPCON，SPSTA，SPDAT（串行外围设备数据寄存器）来完成数据传送。

在SPI通讯期间，数据同步地被串行的移进移出。串行时钟线（SCK）使两条串行数据线（MOSI和MISO）上数据的移动和采样保持同步。从设备选择线（ $\overline{SS}$ ）可以独立地选择SPI从属设备；如果从设备没有被选中，则不能参与SPI总线上的活动。

当SPI主设备通过MOSI线传送数据到从设备时，从设备通过MISO线发送数据到主设备作为响应，这就实现了在同一时钟下数据发送和接收的同步全双工传输。发送移位寄存器和接收移位寄存器使用相同的特殊功能器地址，对SPI数据寄存器SPDAT进行写操作将写入发送移位寄存器，对SPDAT寄存器进行读操作将获得接收移位寄存器的数据。



全双工主从互联图

#### 主模式

##### (1) 模式启动

SPI主设备控制SPI总线上所有数据传送的启动。当SPCON寄存器中的MSTR位置1时，SPI在主模式下运行，只有一个主设备可以启动传送。

##### (2) 发送

在SPI主模式下，写一个字节数据到SPI数据寄存器SPDAT，数据将会写入发送移位缓冲器。如果发送移位寄存器已经存在一个数据，那么主SPI产生一个WCOL信号以表明写入太快。但是在发送移位寄存器中的数据不会受到影响，发送也不会中断。另外如果发送移位寄存器为空，那么主设备立即按照SCK上的SPI时钟频率串行地移出发送移位寄存器中的数据到MOSI线上。当传送完毕，SPSTA寄存器中的SPIF位被置1。如果SPI中断被允许，当SPIF位置1时，也会产生一个中断。

##### (3) 接收

当主设备通过MOSI线传送数据给从设备时，相对应的从设备同时也通过MISO线将其发送移位寄存器的内容传送给主设备的接收移位寄存器，实现全双工操作。因此，SPIF标志位置1即表示传送完成也表示接收数据完毕。从设备接收的数据按照MSB或LSB优先的传送方向存入主设备的接收移位寄存器。当一个字节的数据完全被移入接收寄存器时，处理器可以通过读SPDAT寄存器获得该数据。如果发生超限（SPIF标志未被清0，就试图开始下一次传送），RXOV位置1，表示发生数据超限，此时接收移位寄存器保持原有数据并且SPIF位置1，这样直到SPIF位被清0，SPI主设备将不会接收任何数据。

#### 从模式

##### (1) 模式启动

当SPCON寄存器中的MSTR位清0，SPI在从模式下运行。在数据传送之前，从设备的 $\overline{SS}$ 引脚必须被置低，而且必须保持低电平直到一个字节数据传送完毕。

##### (2) 发送与接收

从属模式下，按照主设备控制的SCK信号，数据通过MOSI引脚移入，MISO引脚移出。一个位计数器记录SCK的边沿数，当接收移位寄存器移入8位数据（一个字节）同时发送移位寄存器移出8位数据（一个字节），SPIF标志位被置1。数据可以通过读取SPDAT寄存器获得。如果SPI中断被允许，当SPIF置1时，也会产生一个中断。

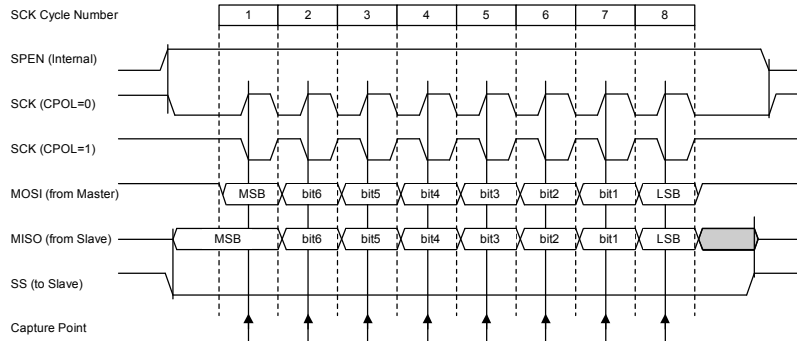
为防止超限，SPI从设备在向接收移位寄存器移入数据之前也必须软件清零SPIF标志位，否则RXOV位置1，表示发生数据超限。此时接收移位寄存器保持原有数据并且SPIF位置1，这样SPI从设备将不会接收任何数据直到SPIF清0。

SPI从设备不能启动数据传送，所以SPI从设备必须在主设备开始一次新的数据传送之前将要传送的数据写入发送移位寄存器。如果在开始发送之前未写入数据，从设备将传送“0x00”字节给主设备。如果写SPDAT操作发生在传送过程中，那么SPI从设备的WCOL标志位置1，即如果传送移位寄存器已经含有数据，SPI从设备的WCOL位置1，表示写SPDAT冲突。但是移位寄存器的数据不受影响，传送也不会被中断。



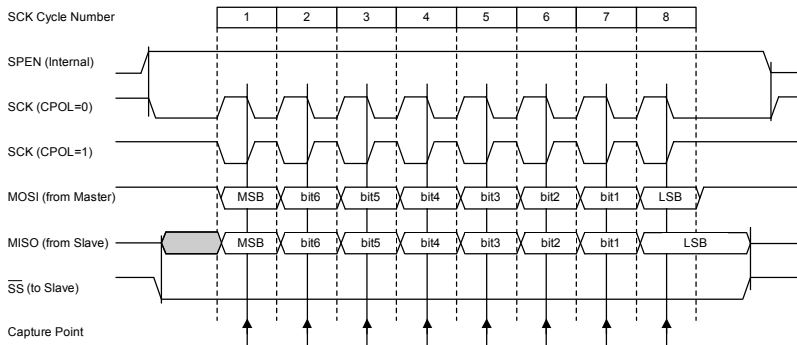
### 8.3.6 传送形式

通过软件设置SPCON寄存器的CPOL位和CPHA位，用户可以选择SPI时钟极性和相位的四种组合方式。CPOL位定义时钟的极性，即空闲时的电平状态，它对SPI传输格式影响不大。CPHA定义时钟的相位，即定义允许数据采样移位的时钟边沿。在主从通讯的两个设备中，时钟极性相位的设置应一致。



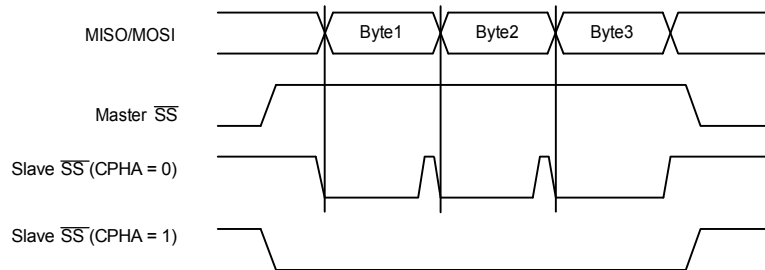
数据传送形式 (CPHA = 0)

如果CPHA = 0，SCK的第一个沿捕获数据，从设备必须在SCK的第一个沿之前将数据准备好，因此，SS引脚的下降沿从设备开始发送数据。SS引脚在每次传送完一个字节之后必须被拉高，在发送下一个字节之前重新设置为低电平，所以CPHA = 0的时候，SSDIS是不起作用的。



数据发送形式 (CPHA = 1)

如果CPHA = 1，主设备在SCK的第一个沿将数据输出到MOSI线上，从设备把SCK的第一个沿作为开始发送信号。用户必须在第一个SCK的第二个沿之前完成写SPDAT的操作。SS引脚在每个字节数据的传送过程始终保持低电平。这种数据传输形式是一个主设备一个从设备之间通信的首选形式。



CPHA/SS时序

**注意：**当SPI用作从设备模式，且SPCON寄存器的CPOL位清0，P2.4/SCK端口必须设置为输入模式，并在SPEN位置1前打开上拉电阻。



### 8.3.7 出错检测

SPSTA寄存器中的标志位表示在SPI通讯中的出错情况:

#### (1) 模式故障 (MODF)

SPI主模式下的模式故障出错表明 $\overline{SS}$ 引脚上的电平状态与实际的设备模式不一致。SPSTA寄存器中MODF位置1后,表明系统控制存在多主设备冲突的问题。这种情况下,SPI系统受到如下影响:

- 产生 SPI 接收/错误 CPU 中断请求;
- SPSTA 寄存器的 SPEN 位清 0, SPI 被禁止;
- SPCON 寄存器的 MSTR 位清 0。

当SPCON寄存器的 $\overline{SS}$ 引脚禁止位(SSDIS)清0, $\overline{SS}$ 引脚信号为低时,MODF标志位置1。然而,对于只有一个主设备的系统来说,主设备的 $\overline{SS}$ 引脚被拉低,那决不是另外一个主设备试图驱动网络。这种情况下,为防止MODF置1,可使SPCON寄存器中的SSDIS位置1, $\overline{SS}$ 引脚作为普通I/O口或是其它功能引脚。

重新启动串行通信时,用户必须将MODF位软件清0,将SPCON寄存器中的MSTR位和SPSTA寄存器的SPEN位置1,重新启动主模式。

#### (2) 写冲突 (WCOL)

在发送数据序列期间写入SPDAT寄存器而引起的写冲突,SPSTA寄存器中的WCOL位置1。WCOL位置1不会引起中断,发送也不会中止。WCOL位需由软件清0。

#### (3) 超限情况 (RXOV)

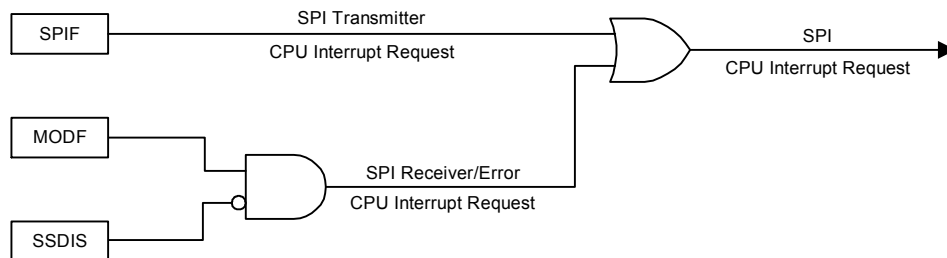
主设备或从设备尚未清除SPIF位,主或从设备又试图发送几个数据字节时,超限情况发生。在这种情况下,接收移位寄存器保持原有数据,SPIF置1,同样SPI设备直到SPIF被清除后才会再接收数据。在SPIF位被清除之前继续调用中断,发送也不会中止。RXOV位置1不会引起中断,RXOV位需由软件清0。

### 8.3.8 中断

两种SPI状态标志SPIF & MODF能产生一个CPU中断请求。

串行外围设备数据发送标志, SPIF: 完成一个字节发送后由硬件置1。

模式故障标志, MODF: 该位被置1表示 $\overline{SS}$ 引脚上的电平与SPI模式不一致的。SSDIS位为0并且MODF置1将产生SPI接收器/出错CPU中断请求。当SSDIS置1时,无MODF中断请求产生。





8.3.9 寄存器

Table 8.10 SPI控制寄存器

A4H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>SPCON</b>	DIR	MSTR	CPHA	CPOL	SSDIS	SPR2	SPR1	SPR0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	DIR	传送方向选择位 0: MSB优先发送 1: LSB优先发送
6	MSTR	SP设备选择位 0: 配置SPI作为从属设备 1: 配置SPI作为主设备
5	CPHA	时钟相位控制位 0: SCK周期的第一沿采集数据 1: SCK周期的第二沿采集数据
4	CPOL	时钟极性控制位 0: 在Idle状态下SCK处于低电平 1: 在Idle状态下SCK处于高电平
3	SSDIS	SS引脚控制位 0: 在主和从属模式下, 打开SS引脚 1: 在主和从属模式下, 关闭SS引脚 如果SSDIS置1, 不产生MODF中断请求。 在从属模式下, 如果CPHA = 0, 该位不起作用。
2-0	SPR[2:0]	串行外部设备时钟速率选择位 000: $f_{SYS}/4$ 001: $f_{SYS}/8$ 010: $f_{SYS}/16$ 011: $f_{SYS}/32$ 100: $f_{SYS}/64$ 其他: $f_{SYS}/128$



Table 8.11 SPI状态寄存器

A5H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SPSTA	SPEN	SPIF	MODF	WCOL	RXOV	-	-	-
读/写	读/写	读/写	读/写	读/写	读/写	-	-	-
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	-	-	-

位编号	位符号	说明
7	SPEN	<b>SPI控制位</b> 0: 关闭SPI 1: 打开SPI接口
6	SPIF	<b>串行外部设备数据传送标志位</b> 0: 由软件清0 1: 表明已完成数据传输, 由硬件置1
5	MODF	<b>模式故障位</b> 0: 由软件清0 1: 表明SS引脚电平与SPI模式不一致, 由硬件置1
4	WCOL	<b>写入冲突标志位</b> 0: 由软件清0, 表明已处理写入冲突 1: 由硬件置1, 表明检测到一个冲突
3	RXOV	<b>接收超限位</b> 0: 表明已处理接收超限, 由软件清0 1: 表明已检测到接收超限, 由硬件置1

Table 8.12 SPI数据寄存器

A6H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SPDAT	SPDAT7	SPDAT6	SPDAT5	SPDAT4	SPDAT3	SPDAT2	SPDAT1	SPDAT0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SPDAT[7:0]	写入SPDAT的数据被放置到发送移位寄存器中。 读取SPDAT时将获得接收移位寄存器的数据。

注意: 当关闭SPI功能后, 读取SPI数据寄存器SPDAT的数据无效。



## 8.4 脉宽调制模块 (PWM)

### 8.4.1 特性

- 三路12位精度PWM模块
- 提供每个PWM周期溢出中断
- 输出极性可选择

内建3路12位PWM模块。PWM 模块可以产生3路周期和占空比分别可以调整的脉宽调制波形。PWMxEN (x = 0-2) 位用于使能3路PWM模块。PWMxCON (x = 0-2) 控制PWMx模块的时钟源、输出极性、周期中断等。寄存器PWMxPH/L (x = 0-2) 用于设置PWMx模块的周期, 寄存器PWMxDH/L (x = 0-2) 用于设置PWMx模块的占空比。

### 8.4.2 PWM寄存器

Table 8.13 PWMx控制寄存器PWMxCON (x = 0-2)

C5H, C6H, C7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>PWM0CON (C5H)</b>	PWM0EN	PWM0S	PWM0CK1	PWM0CK0	-	PWM0IE	PWM0IF	PWM0SS
<b>PWM1CON (C6H)</b>	PWM1EN	PWM1S	PWM1CK1	PWM1CK0	-	PWM1IE	PWM1IF	PWM1SS
<b>PWM2CON (C7H)</b>	PWM2EN	PWM2S	PWM2CK1	PWM2CK0	-	PWM2IE	PWM2IF	PWM2SS
读/写	读/写	读/写	读/写	读/写	-	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	-	0	0	0

位编号	位符号	说明
7	<b>PWMxEN</b>	<b>PWMx使能位</b> 0: 禁止PWMx模块 1: 允许PWMx模块
6	<b>PWMxS</b>	<b>PWMx输出模式</b> 0: PWMx占空比期间输出高电平, 占空比溢出后输出低电平 1: PWMx占空比期间输出低电平, 占空比溢出后输出高电平
5-4	<b>PWMxCK[1:0]</b>	<b>PWMx时钟选择位</b> 00: 系统时钟/1 01: 系统时钟/2 10: 系统时钟/4 11: 系统时钟/8
2	<b>PWMxIE</b>	<b>PWMx中断使能位</b> 0: 禁止PWMx周期中断 1: 允许PWMx周期中断
1	<b>PWMxIF</b>	<b>PWMx中断标志位</b> 0: PWMx周期计数器没有溢出 1: PWMx周期计数器溢出, 由硬件置1
0	<b>PWMxSS</b>	<b>PWMx引脚输出控制位</b> 0: PWMx输出禁止, 用作I/O等功能 1: PWMx输出允许



**Table 8.14** PWM0周期寄存器PWM0PH/L

D2H, D1H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>PWM0PH (D2H)</b>	-	-	-	-	PWM0P.11	PWM0P.10	PWM0P.9	PWM0P.8
<b>PWM0PL (D1H)</b>	PWM0P.7	PWM0P.6	PWM0P.5	PWM0P.4	PWM0P.3	PWM0P.2	PWM0P.1	PWM0P.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
<b>11-0</b>	<b>PWM0P[11:0]</b>	<b>PWM0数据寄存器</b>

PWM0的计数器计满至PWM0PH/L中的值后归零，若PWM0PH/L为0时，如果PWM0S为0，则PWM0引脚输出低电平；如果PWM0S为1，则PWM0引脚输出高电平。

**Table 8.15** PWM1周期寄存器PWM1PH/L

D4H, D3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>PWM1PH (D4H)</b>	-	-	-	-	PWM1P.11	PWM1P.10	PWM1P.9	PWM1P.8
<b>PWM1PL (D3H)</b>	PWM1P.7	PWM1P.6	PWM1P.5	PWM1P.4	PWM1P.3	PWM1P.2	PWM1P.1	PWM1P.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
<b>11-0</b>	<b>PWM1P[11:0]</b>	<b>PWM1数据寄存器</b>

PWM1的计数器计满至PWM1PH/L中的值后归零，若PWM1PH/L为0时，如果PWM1S为0，则PWM1引脚输出低电平；如果PWM1S为1，则PWM1引脚输出高电平。

**Table 8.16** PWM2周期寄存器PWM2PH/L

D6H, D5H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>PWM2PH (D6H)</b>	-	-	-	-	PWM2P.11	PWM2P.10	PWM2P.9	PWM2P.8
<b>PWM2PL (D5H)</b>	PWM2P.7	PWM2P.6	PWM2P.5	PWM2P.4	PWM2P.3	PWM2P.2	PWM2P.1	PWM2P.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
<b>11-0</b>	<b>PWM2P[11:0]</b>	<b>PWM2数据寄存器</b>

PWM2的计数器计满至PWM2PH/L中的值后归零，若PWM2PH/L为0时，如果PWM2S为0，则PWM2引脚输出低电平；如果PWM2S为1，则PWM2引脚输出高电平。

**注意：**修改寄存器PWMxPH将使得PWMx的输出在下一个周期生效。用户需先修改PWMxPL，再修改PWMxPH以修改PWM周期。



Table 8.17 PWM0占空比寄存器PWM0DH/L

DAH, D9H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM0DH (DAH)	-	-	-	-	PWM0D.11	PWM0D.10	PWM0D.9	PWM0D.8
PWM0DL (D9H)	PWM0D.7	PWM0D.6	PWM0D.5	PWM0D.4	PWM0D.3	PWM0D.2	PWM0D.1	PWM0D.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
11-0	PWM0D[11:0]	<p><b>PWM0占空比控制，控制PWM0波形占空比的输出时间</b></p> <p>1. 当PWM0P ≤ PWM0D时            如果PWM0S = 0，则PWM0引脚输出高电平            如果PWM0S = 1，则PWM0引脚输出低电平</p> <p>2. 当PWM0D = 00H时            如果PWM0S = 0，则PWM0引脚输出低电平            如果PWM0S = 1，则PWM0引脚输出高电平</p>

Table 8.18 PWM1占空比寄存器PWM1DH/L

DCH, DBH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM1DH (DCH)	-	-	-	-	PWM1D.11	PWM1D.10	PWM1D.9	PWM1D.8
PWM1DL (DBH)	PWM1D.7	PWM1D.6	PWM1D.5	PWM1D.4	PWM1D.3	PWM1D.2	PWM1D.1	PWM1D.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
11-0	PWM1D[11:0]	<p><b>PWM1占空比控制，控制PWM1波形占空比的输出时间</b></p> <p>1. 当PWM1P ≤ PWM1D时            如果PWM1S = 0，则PWM1引脚输出高电平            如果PWM1S = 1，则PWM1引脚输出低电平</p> <p>2. 当PWM1D = 00H时            如果PWM1S = 0，则PWM1引脚输出低电平            如果PWM1S = 1，则PWM1引脚输出高电平</p>





Table 8.19 PWM2占空比寄存器PWM2DH/L

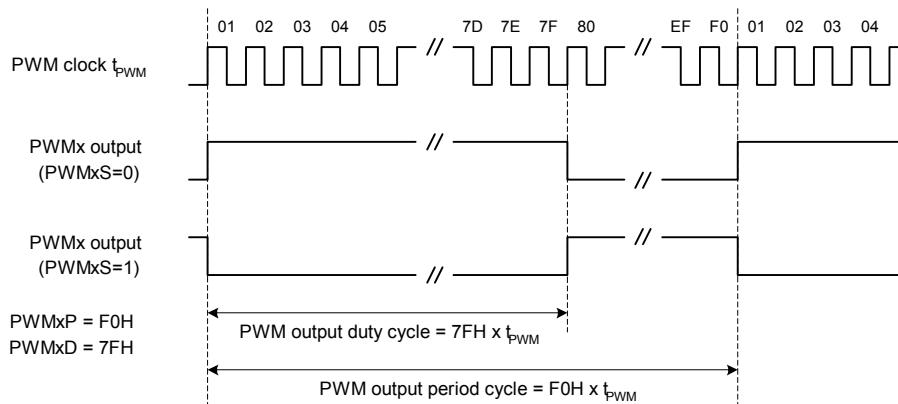
DEH, DDH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM2DH (DEH)	-	-	-	-	PWM2D.11	PWM2D.10	PWM2D.9	PWM2D.8
PWM2DL (DDH)	PWM2D.7	PWM2D.6	PWM2D.5	PWM2D.4	PWM2D.3	PWM2D.2	PWM2D.1	PWM2D.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
11-0	PWM2D[11:0]	<p><b>PWM2占空比控制，控制PWM2波形占空比的输出时间</b></p> <p>1. 当PWM2P ≤ PWM2D时            如果PWM2S = 0，则PWM2引脚输出高电平            如果PWM2S = 1，则PWM2引脚输出低电平</p> <p>2. 当PWM2D = 00H时            如果PWM2S = 0，则PWM2引脚输出低电平            如果PWM2S = 1，则PWM2引脚输出高电平</p>

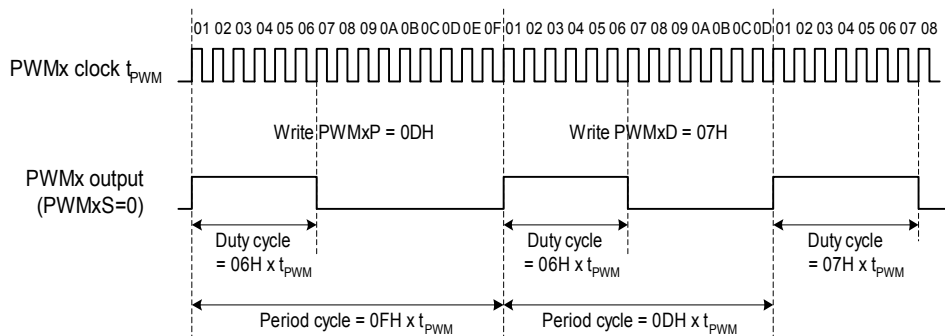
**注意：**修改寄存器PWMx<sub>DH</sub>将使得PWMx的输出在下一个周期生效。用户需先修改PWMx<sub>DL</sub>，再修改PWMx<sub>DH</sub>以修改PWM占空比。

**注意事项：**

- (1) PWMx<sub>EN</sub>位控制PWMx模块打开。
- (2) PWMx<sub>SS</sub> (x = 0-2) 位能选择端口是作为I/O端口还是PWM输出端口。
- (3) 在IEN1寄存器中的EPWMx位和PWMxCON寄存器中的PWMx<sub>IE</sub>位允许/禁止PWMx中断。
- (4) 如果PWMENx置1，PWM模块打开，但PWMx<sub>SS</sub> (x = 0-2) = 0，PWMx输出关闭，此时PWMx模块可以用作一个12bit timer，此时如果中断控制寄存器IEN1的EPWMx位置1且PWMx<sub>IF</sub> = 1，则PWMx中断照样发生。



**PWM 输出范例**



**PWM输出周期或者占空比改变范例**



### 8.5 增强型通用异步收发器 (EUART)

#### 8.5.1 特性

- 自带波特率发生器的EUART
- 波特率发生器就是一个15位向上计数器
- 增强功能包括帧出错检测及自动地址识别
- EUART有四种工作方式

#### 8.5.2 EUART工作方式

EUART有4种工作方式。在通信之前用户必须先初始化SCON，选择方式和波特率。

在所有四种方式中，任何将SBUF作为目标寄存器的写操作都会启动发送。在方式0中由条件RI = 0和REN = 1初始化接收。这会在TXD引脚上产生一个时钟信号，然后在RXD引脚上移8位数据。在其他方式中由输入的起始位初始化接收（如果RI = 0和REN = 1）。外部发送器通信以发送起始位开始。

#### EUART工作方式列表

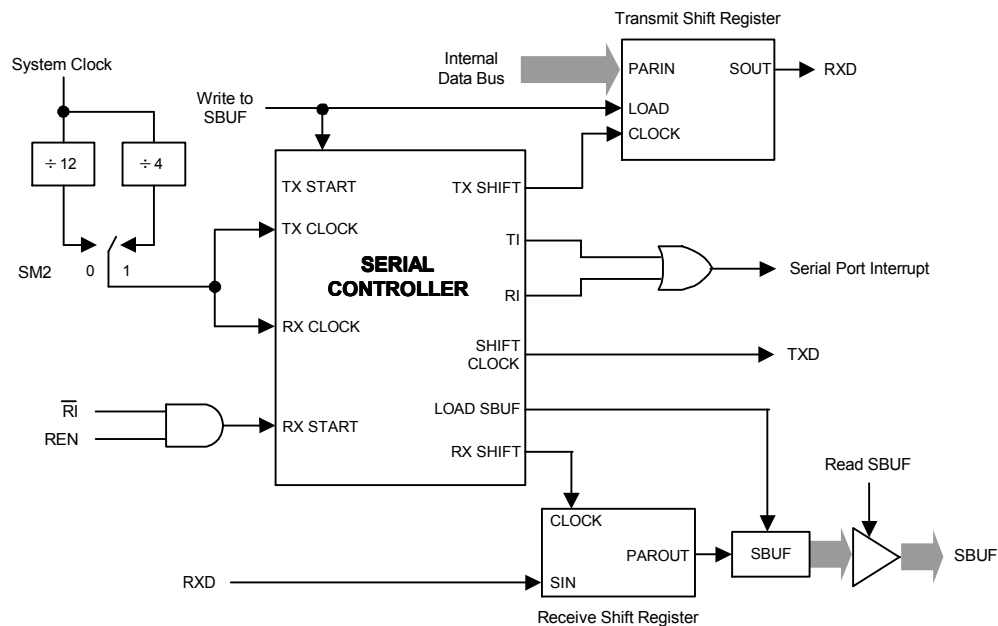
SM0	SM1	方式	类型	波特率	帧长度	起始位	停止位	第9位
0	0	0	同步	$f_{SYS}/(4或12)$	8位	无	无	无
0	1	1	异步	自带波特率发生器的溢出率/16	10位	1	1	无
1	0	2	异步	$f_{SYS}/(32或64)$	11位	1	1	0, 1
1	1	3	异步	自带波特率发生器的溢出率/16	11位	1	1	0, 1

#### 方式0: 同步, 半双工通讯

方式0支持与外部设备的同步通信。在RXD引脚上收发串行数据，TXD引脚发送移位时钟。SH79F6488提供TXD引脚上的移位时钟，因此这种方式是串行通信的半双工方式。在这个方式中，每帧收发8位，低位先接收或发送。

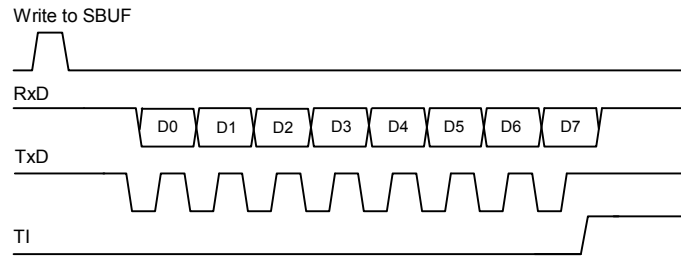
通过置SM2位 (SCON.5) 为0或1，波特率固定为系统时钟的1/12或1/4。当SM2位等于0时，串行端口以系统时钟的1/12运行。当SM2位等于1时，串行端口以系统时钟的1/4运行。与标准8051唯一不同的是，SH79F6488在方式0中有可变波特率。

功能块框图如下图所示。数据通过RXD引脚移入和移出串行端口，移位时钟由TXD引脚输出。



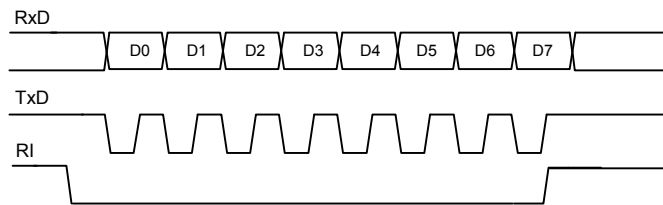


任何将SBUF作为目标寄存器的写操作都会启动发送。下一个系统时钟TX控制块开始发送。数据转换发生在移位时钟的下降沿，移位寄存器的内容逐次从左往右移位，空位置0。当移位寄存器中的所有8位都发送后，TX控制模块停止发送操作，然后在下一个系统时钟的上升沿将TI置位（SCON.1）。



Send Timing of Mode 0

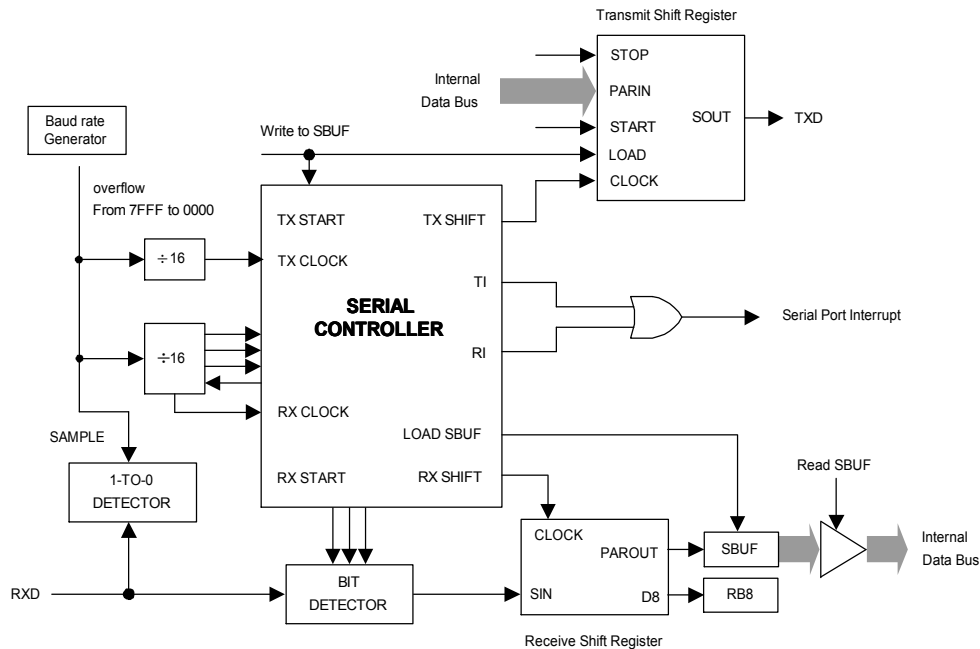
REN（SCON.4）置1和RI（SCON.0）清0初始化接收。下一个系统时钟启动接收，在移位时钟的上升沿锁存数据，接收转换寄存器的内容逐次向左移位。当所有8位数据都移到移位寄存器中后，RX控制块停止接收，在下一个系统时钟的上升沿RI置位，直到被软件清零才允许下一次接收。



Receive Timing of Mode 0

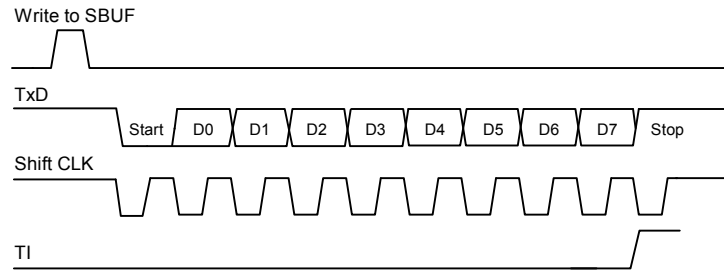
**方式1: 8位EUSART, 可变波特率, 异步全双工**

方式1提供10位全双工异步通信，10位由一个起始位（逻辑0），8个数据位（低位为第一位）和一个停止位（逻辑1）组成。在接收时，这8个数据位存储在SBUF中而停止位储存在RB8（SCON.2）中。方式1中的波特率固定为自带波特率发生器溢出率的1/16。功能块框图如下图所示。





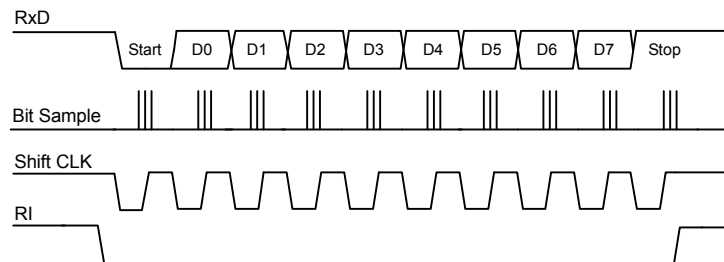
任何将SBUF作为目标寄存器的写操作都会启动发送，实际上发送是从16分频计数器中的下一次跳变之后的系统时钟开始的，因此位时间与16分频计数器是同步的，与对SBUF的写操作不同步。起始位首先在TXD引脚上移出，然后是8位数据位。在发送移位寄存器中的所有8位数据都发送完后，停止位在TXD引脚上移出，在停止位发出的同时TI标志置位。

**Send Timing of Mode 1**

只有REN置位时才允许接收。当RXD引脚检测到下降沿时串行口开始接收串行数据。为此，CPU对RXD不断采样，采样速率为波特率的16倍。当检测下降沿时，16分频计数器立即复位，这有助于16分频计数器与RXD引脚上的串行数据位同步。16分频计数器把每一位的时间分为16个状态，在第7、8、9状态时，位检测器对RXD端的电平进行采样。为抑制噪声，在这3个状态采样中至少有2次采样值一致数据才被接收。如果所接收的第一位不是0，说明这位不是一帧数据的起始位，该位被忽略，接收电路被复位，等待RXD引脚上另一个下降沿的到来。若起始位有效，则移入移位寄存器，并接着移入其它位到移位寄存器。8个数据位和1个停止位移入之后，移位寄存器的内容被分别装入SBUF和RB8中，RI置位，但必须满足下列条件：

1. RI = 0
2. SM2 = 0或者接收的停止位 = 1

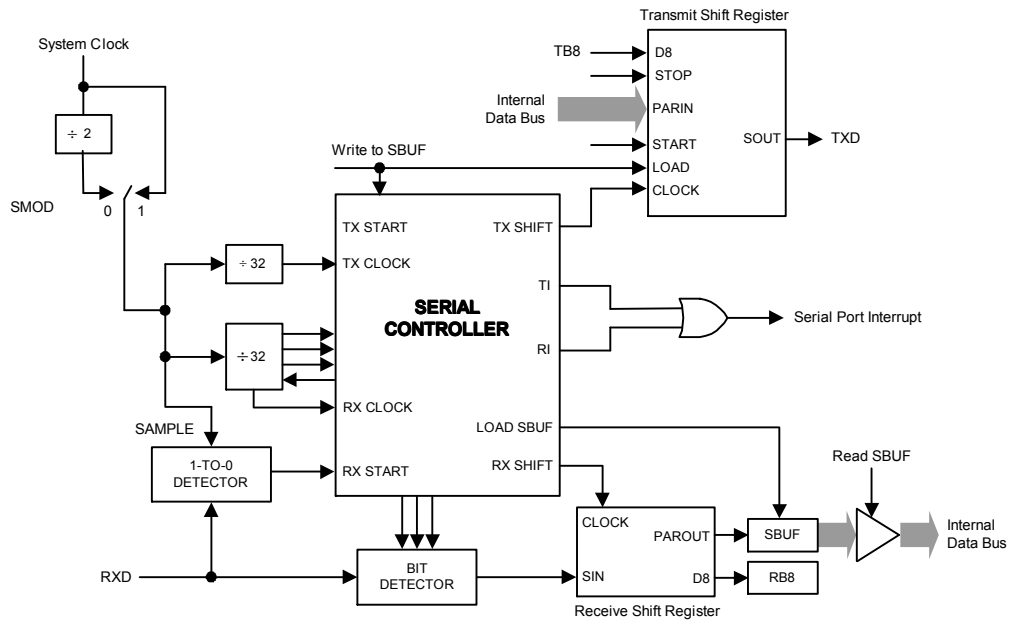
如果这些条件被满足，那么停止位装入RB8，8个数据位装入SBUF，RI被置位。否则接收的帧会丢失。这时，接收器将重新去探测RXD端是否另一个下降沿。用户必须用软件清零RI，然后才能再次接收。

**Receive Timing of Mode 1**

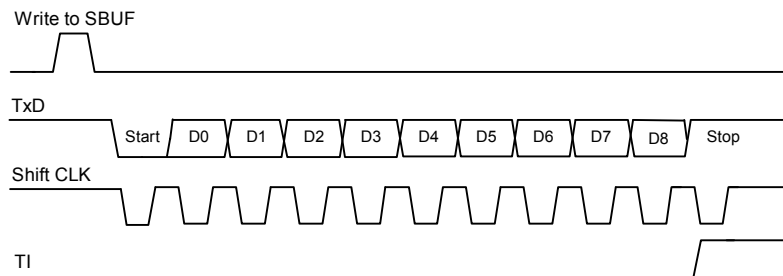


**方式2: 9位EUART, 固定波特率, 异步全双工**

这个方式使用异步全双工通信中的11位。一帧由一个起始位（逻辑0），8个数据位（低位为第一位），一个可编程的第9数据位和 一个停止位（逻辑1）组成。方式2支持多机通信和硬件地址识别（详见多机通讯章节）。在数据传送时，第9数据位（SCON中的TB8）可以写0或1，例如，可写入PSW中的奇偶位P，或用作多机通信中的数据/地址标志位。当接收到数据时，第9数据位移入RB8而停止位不保存。PCON中的SMOD位选择波特率为系统工作频率的1/32或1/64。功能块框图如下所示。



任何将SBUF作为目标寄存器的写操作都会启动发送，同时也将TB8载入到发送移位寄存器的第9位中。实际上发送是从16分频计数器中的下一次跳变之后的系统时钟开始的，因此位时间与16分频计数器是同步的，与对SBUF的写操作不同步。起始位首先在TXD引脚上移出，然后是9位数据。在发送转换寄存器中的所有9位数据都发送完后，停止位在TXD引脚上移出，在停止位开始发送时TI标志置位。



**Send Timing of Mode 2**

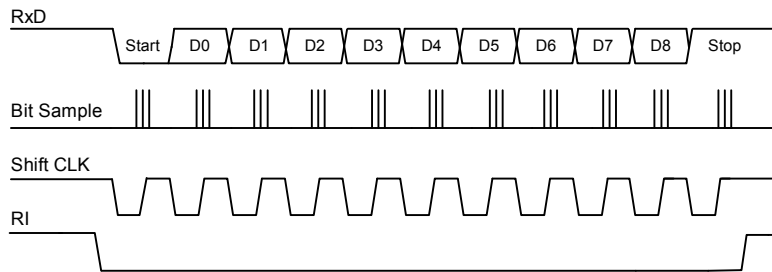


只有REN置位时才允许接收。当RXD引脚检测到下降沿时串行口开始接收串行数据。为此，CPU对RXD不断采样，采样速率为波特率的16倍。当检测下降沿时，16分频计数器立即复位。这有助于16分频计数器与RXD引脚上的串行数据位同步。16分频计数器把每一位的时间分为16个状态，在第7、8、9状态时，位检测器对RXD端的电平进行采样。为抑制噪声，在这3个状态采样中至少有2次采样值一致数据才被接收。如果所接收的第一位不是0，说明这位不是一帧数据的起始位，该位被忽略，接收电路被复位，等待RXD引脚上另一个下降沿的到来。若起始位有效，则移入移位寄存器，并接着移入其它位到移位寄存器。9个数据位和1个停止位移入之后，移位寄存器的内容被分别装入SBUF和RB8中，RI置位，但必须满足下列条件：

- 1. RI = 0
- 2. SM2 = 0或者接收的第9位= 1，且接收的字节符合约定从机地址

如果这些条件被满足，那么第9位移入RB8，8位数据移入SBUF，RI被置位。否则接收的数据帧会丢失。

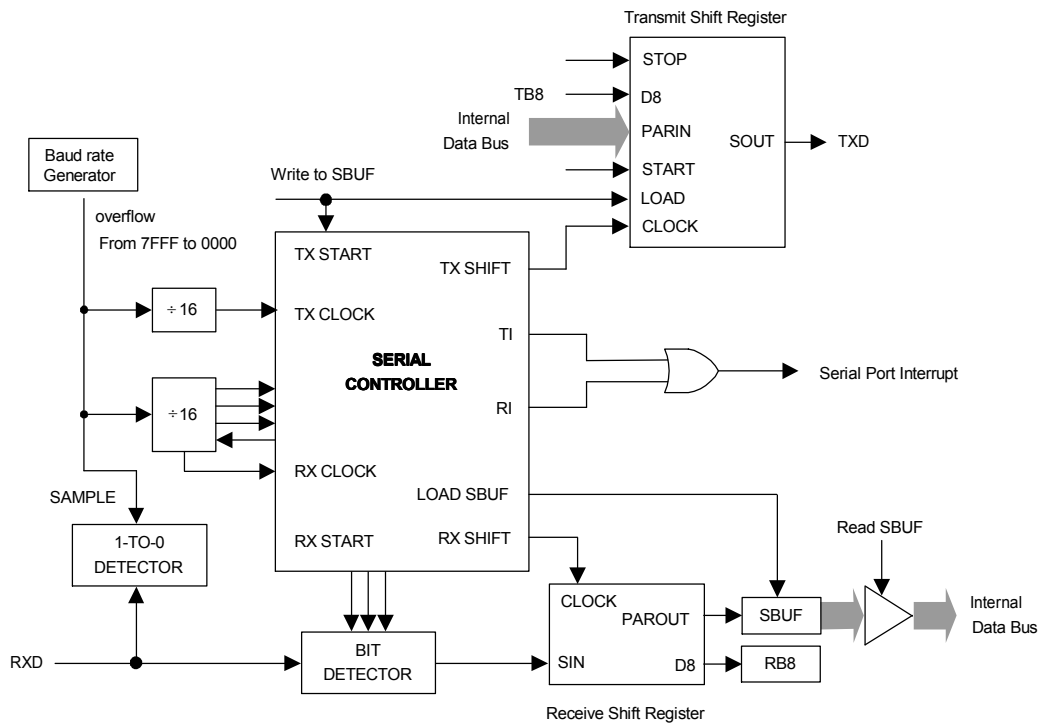
在停止位的当中，接收器回到寻找RXD引脚上的另一个下降沿。用户必须用软件清除RI，然后才能再次接收。



Receive Timing of Mode 2

方式3: 9位EUART, 可变波特率, 异步全双工

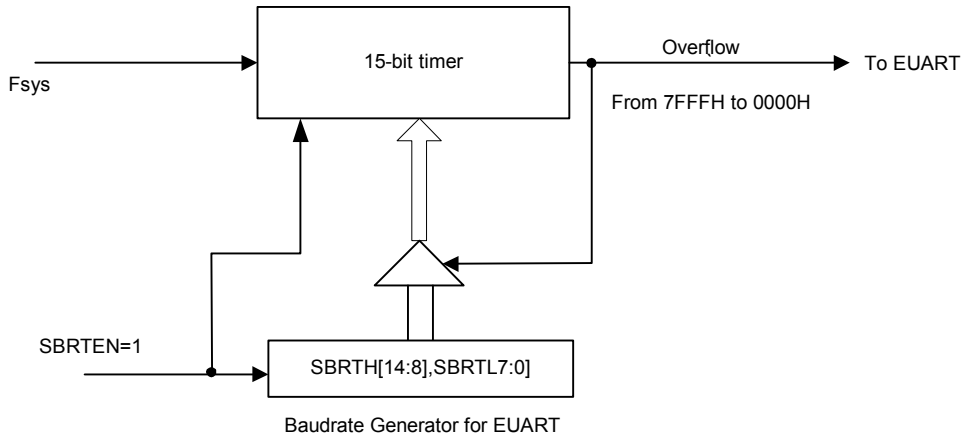
方式3使用方式2的传输协议以及方式1的波特率产生方式。





### 8.5.3 波特率

EUART自带一个波特率发生器，它实质上就是一个15位递增计数器。



由图得到，波特率发生器的溢出率为

$$SBRT_{overflowrate} = \frac{F_{sys}}{32768 - SBRT}, \quad SBRT = [SBRTH, SBRTL]$$

因此，EUART在各模式下的波特率计算公式如下。

在方式0中，波特率可编程为系统时钟的1/12或1/4，由SM2位决定。当SM2为0时，串行端口在系统时钟的1/12下运行。当SM2为1时，串行端口在系统时钟的1/4下运行。

在方式1和方式3中，波特率可微调，精度为一个系统时钟，公式如下：

$$BaudRate = \frac{F_{sys}}{16 \times (32768 - SBRT) + BFINE}$$

例如：Fsys = 8MHz，需要得到115200Hz的波特率，SBRT和SFINE值计算方法如下：

$$8000000/16/115200 = 4.34$$

$$SBRT = 32768 - 4 = 32764$$

$$115200 = 8000000/(16 \times 4 + BFINE)$$

$$BFINE = 5.4 \approx 5$$

此微调方式计算出的实际波特率为115942，误差为0.64%；以往方式计算出的波特率误差为8.5%。

在方式2中，波特率固定为系统时钟的1/32或1/64，由SMOD位(PCON.7)中决定。当SMOD位为0时，EUART以系统时钟的1/64运行。当SMOD位为1时，EUART以系统时钟的1/32运行。

$$BaudRate = 2^{SMOD} \times \left(\frac{f_{SYS}}{64}\right)$$



### 8.5.4 多机通讯

#### 软件地址识别

方式2和方式3具有适用于多机通讯功能。在这两个方式下，接收的是9位数据，第9位移入RB8中，之后是停止位。可以这样设定EUART：当接收到停止位，且RB8 = 1时，串行口中断有效（请求标志RI置位）。此时置位SCON寄存器的SM2，EUART工作在多机通讯模式。

在多机通讯系统中，按如下所述来使用这一功能。当主机要发送一数据块给几个从机中的一个时，先发送一地址字节，以寻址目标从机。地址字节与数据字节可用第9数据位来区别，地址字节的第9位为1，数据字节的第9位为0。

如果从机SM2为1，则不会响应数据字节中断。地址字节可以使所有从机产生中断，每一个从机都检查所接收到的地址字节，以判别本机是不是目标从机。被寻到的从机对SM2位执行清零操作，并准备接收即将到来的数据字节。当接收完毕时，从机再一次将SM2置位。没有被寻址的从机，则保持SM2位为1，不响应数据字节。

**注意：**在方式0中，SM2用来2倍频波特率。在方式1中，SM2用来检测停止位是否有效，如果SM2 = 1，接收中断不会响应直到接收到一个有效的停止位。

#### 自动（硬件）地址识别

在方式2和方式3中，SM2置位，EUART运行状态如下：接收到停止位，RB8的第9位为1（地址字节），且接收到的数据字节符合EUART的从机地址，EUART产生一个中断。从机将SM2清零，接收后续数据字节。

第9位为1表明该字节是地址而非数据。当主机要发送一组数据给几个从机中的一个时，必须先发送目标从机地址。所有从机等待接收地址字节，为了确保仅在接收地址字节时产生中断，SM2位必须置位。自动地址识别的特点是只有地址匹配的从机才能产生中断，硬件完成地址比较。

中断产生后，地址匹配的从机清零SM2，继续接收数据字节。地址不匹配的从机不受影响，将继续等待接收和它匹配的地址字节。全部信息接收完毕后，地址匹配的从机应该再次把SM2置位，忽略所有传送的非地址字节，直到接收到下一个地址字节。

使用自动地址识别功能时，主机可以通过调用给定的从机地址选择与一个或多个从机通信。主机使用广播地址可以寻址所有从机。有两个特殊功能寄存器，从机地址（SADDR）和地址屏蔽（SADEN）。从机地址是一个8位的字节，存于SADDR寄存器中。SADEN用于定义SADDR各位的有效与否，如果SADEN中某一位为0，则SADDR中相应位被忽略，如果SADEN中某一位置位，则SADDR中相应位将用于产生约定地址。这可以使用户在不改变SADDR寄存器中的从机地址的情况下灵活地寻址多个从机。

	从机1	从机2
SADDR	10100100	10100111
SADEN（为0的位被忽略）	11111010	11111001
约定地址	10100x0x	10100xx1
广播地址（SADDR或SADEN）	1111111x	11111111

从机1和从机2的约定地址最低位是不同的。从机1忽略了最低位，而从机2的最低位是1。因此只与从机1通讯时，主机必须发送最低位为0的地址（10100000）。类似地，从机1的第1位为0，从机2的第1位被忽略。因此，只与从机2通讯时，主机必须发送第1位为1的地址（10100011）。如果主机需要同时与两从机通讯，则第0位为1，第1位为0，第2位被两从机都忽略，两个不同的地址用于选定两个从机（1010 0001和1010 0101）。

主机可以通过广播地址与所有从机同时通讯。这个地址等于SADDR和SADEN的位或，结果中的0表示该位被忽略。多数情况下，广播地址为0xFFh，该地址可被所有从机应答。

系统复位后，SADDR和SADEN两个寄存器初始化为0，这两个结果设定了约定地址和广播地址为XXXXXXXX（所有位都被忽略）。这有效地去除了多从机通讯的特性，禁止了自动寻址方式。这样的EUART将对任何地址都产生应答，兼容了不支持自动地址识别的8051控制器。用户可以按照上面提到的方法实现软件地址识别的多机通讯。



**8.5.5 帧出错检测**

当寄存器PCON中的SSTAT位为逻辑1时，帧出错检测功能才有效。3个错误标志位被置位后，只能通过软件清零，尽管后续接收的帧没有任何错误也不会自动清零。

**注意：**SSTAT位必须为逻辑1是访问状态位（FE，RXOV和TXCOL），SSTAT位为逻辑0时是访问方式选择位（SM0，SM1和SM2）。

**发送冲突**

如果在一个发送正在进行时，用户软件写数据到SBUF寄存器时，发送冲突位（SCON寄存器中的TXCOL位）置位。如果发生了冲突，新数据会被忽略，不能被写入发送缓冲器。

**接收溢出**

如果在接收缓冲器中的数据未被读取之前，RI清零，又有新的数据存入接收缓冲器，那么接收溢出位（SCON寄存器中的RXOV位）置位。如果发生了接收溢出，接收缓冲器中原来的数据将丢失。

**帧出错**

如果检测到一个无效（低）停止位，那么帧出错位（寄存器SCON中的FE）置位。

**注意：**在发送之前TXD，引脚必须被设置为输出高电平。

**8.5.6 寄存器****Table 8.20** 电源控制寄存器

87H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCON	SMOD	SSTAT	-	-	GF1	GF0	PD	IDL
读/写	读/写	读/写	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	-	-	0	0	0	0

位编号	位符号	说明
7	SMOD	波特率加倍器 0: 在方式2中，波特率为系统时钟的1/64 1: 在方式2中，波特率为系统时钟的1/32
6	SSTAT	SCON[7:5]功能选择 0: SCON[7:5]工作方式作为SM0，SM1，SM2 1: SCON[7:5]工作方式作为FE，RXOV，TXCOL
3-2	GF[1:0]	用于软件的通用标志位
1	PD	掉电模式控制位
0	IDL	空闲模式控制位



Table 8.21 EUART控制及状态寄存器

98H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>SCON</b>	SM0 /FE	SM1 /RXOV	SM2 /TXCOL	REN	TB8	RB8	TI	RI
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
<b>7-6</b>	<b>SM[0:1]</b>	<b>EUART串行方式控制位, SSTAT = 0</b> 00: 方式0, 同步方式, 固定波特率 01: 方式1, 8位异步方式, 可变波特率 10: 方式2, 9位异步方式, 固定波特率 11: 方式3, 9位异步方式, 可变波特率
<b>7</b>	<b>FE</b>	<b>EUART帧出错标志位, 当FE位被读时, SSTAT位必须被置位</b> 0: 无帧出错, 由软件清零 1: 帧出错, 由硬件置位
<b>6</b>	<b>RXOV</b>	<b>EUART接收溢出标志位, 当RXOV位被读时, SSTAT位必须被置位</b> 0: 无接收溢出, 由软件清零 1: 接收溢出, 由硬件置位
<b>5</b>	<b>SM2</b>	<b>EUART多处理机通讯允许位 (第9位“1”校验器), SSTAT = 0</b> 0: 在方式0下, 波特率是系统时钟的1/12 在方式1下, 禁止停止位确认检验, 任何停止位都会置位RI 在方式2和3下, 任何字节都会置位RI 1: 在方式0下, 波特率是系统时钟的1/4 在方式1下, 允许停止位确认检验, 只有有效的停止位 (1) 才能置位RI 在方式2和3下, 只有地址字节 (第9位 = 1) 才能置位RI
<b>5</b>	<b>TXCOL</b>	<b>EUART发送冲突标志位, 当TXCOL位被读时, SSTAT位必须被置位</b> 0: 无发送冲突, 由软件清零 1: 发送冲突, 由硬件置位
<b>4</b>	<b>REN</b>	<b>EUART接收器允许位</b> 0: 接收禁止 1: 接收允许
<b>3</b>	<b>TB8</b>	在EUART的方式2和3下发送的第9位, 由软件置位或清零
<b>2</b>	<b>RB8</b>	在EUART的方式1, 2和3下接收的第9位 在方式0下, 不使用RB8 在方式1下, 如果接收中断发生, 停止位移入RB8 在方式2和3下, 接收第9位
<b>1</b>	<b>TI</b>	<b>EUART的传送中断标志位</b> 0: 由软件清零 1: 由硬件置位
<b>0</b>	<b>RI</b>	<b>EUART的接收中断标志位</b> 0: 由软件清零 1: 由硬件置位



Table 8.22 EUART数据缓冲器寄存器

99H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>SBUF</b>	SBUF.7	SBUF.6	SBUF.5	SBUF.4	SBUF.3	SBUF.2	SBUF.1	SBUF.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7-0	<b>SBUF[7:0]</b>	这个寄存器寻址两个寄存器：一个移位寄存器和一个接收锁存寄存器 SBUF的写入将发送字节到移位寄存器中，然后开始传输 SBUF的读取返回接收锁存器中的内容						

Table 8.23 EUART从机地址及地址屏蔽寄存器

9AH-9BH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>SADDR (9AH)</b>	SADDR.7	SADDR.6	SADDR.5	SADDR.4	SADDR.3	SADDR.2	SADDR.1	SADDR.0
<b>SADEN (9BH)</b>	SADEN.7	SADEN.6	SADEN.5	SADEN.4	SADEN.3	SADEN.2	SADEN.1	SADEN.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7-0	<b>SADDR[7:0]</b>	寄存器 <b>SADDR</b> 定义了EUART的从机地址						
7-0	<b>SADEN[7:0]</b>	寄存器 <b>SADEN</b> 是一个位屏蔽寄存器，决定 <b>SADDR</b> 的哪些位被检验 0: SADDR中的相应位被忽略 1: SADDR中的相应位对照接收到的地址被检验						

Table 8.24 EUART波特率发生器寄存器

9CH-9DH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>SBRTH (9CH)</b>	SBRTEN	SBRT.14	SBRT.13	SBRT.12	SBRT.11	SBRT.10	SBRT.9	SBRT.8
<b>SBRTL (9DH)</b>	SBRT.7	SBRT.6	SBRT.5	SBRT.4	SBRT.3	SBRT.2	SBRT.1	SBRT.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	<b>SBRTEN</b>	<b>EUART波特率发生器使能控制位</b> 0: 关闭（默认） 1: 打开						
6-0, 7-0	<b>SBRT[14:0]</b>	<b>EUART波特率发生器计数器高7位和低8位寄存器</b>						

Table 8.25 EUART波特率发生器微调寄存器

B6H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>SFINE</b>	-	-	-	-	SFINE.3	SFINE.2	SFINE.1	SFINE.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0
位编号	位符号	说明						
3-0	<b>SFINE[3:0]</b>	<b>EUART波特率发生器微调数据寄存器</b>						



## 8.6 模/数转换器 (ADC)

### 8.6.1 特性

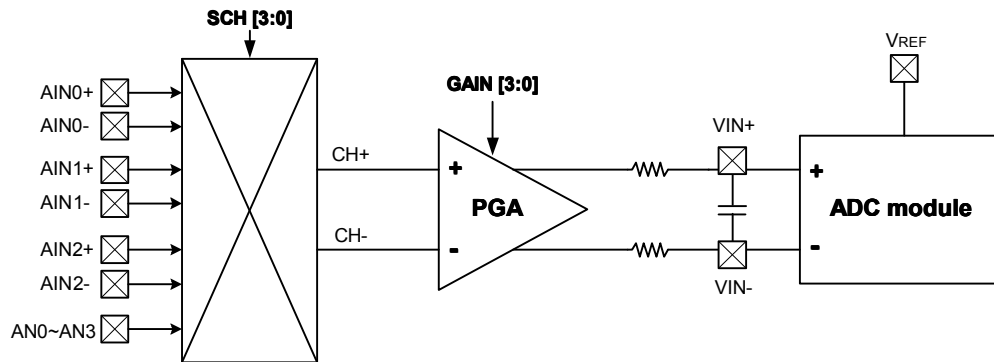
- 20位数据输出
- 16位分辨率
- 可选外接或内建基准电压
- 3路差分模拟输入/4路单端输入
- 多路校正输入

SH79F6488包含一个20位 $\Sigma$ - $\Delta$ 模数转换器(ADC)。ADC内建两类基准电压VREF1和VREF2,用户可根据是否需要与VDDR同源选择相应的内建VREF,也可以选择外部VREF端口输入基准电压。模拟输入通过可编程仪表放大器(PGA)输入到模/数转换器,共有多种不同的模拟通道输入方式:差分输入、单端输入、校正输入。校正输入方式用于校正可编程仪表放大器失调电压以及提高ADC性能。

ADCON寄存器中的ADON位置1,ADC模块允许,模/数转换开始,当转换完成时,更新ADC数据寄存器与此同时,设置ADCON寄存器中的ADCIF位,如果允许ADC中断,将产生一个中断。

ADC模块能在空闲模式(Idle)下工作,并且ADC中断能够唤醒Idle模式。但是,在掉电模式Power-Down下,ADC模块被禁止。

### 8.6.2 ADC框图





8.6.3 寄存器

Table 8.26 ADC控制寄存器

93H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>ADCON</b>	ADON	ADCIF	VREFIN	VREFS	SCH3	SCH2	SCH1	SCH0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

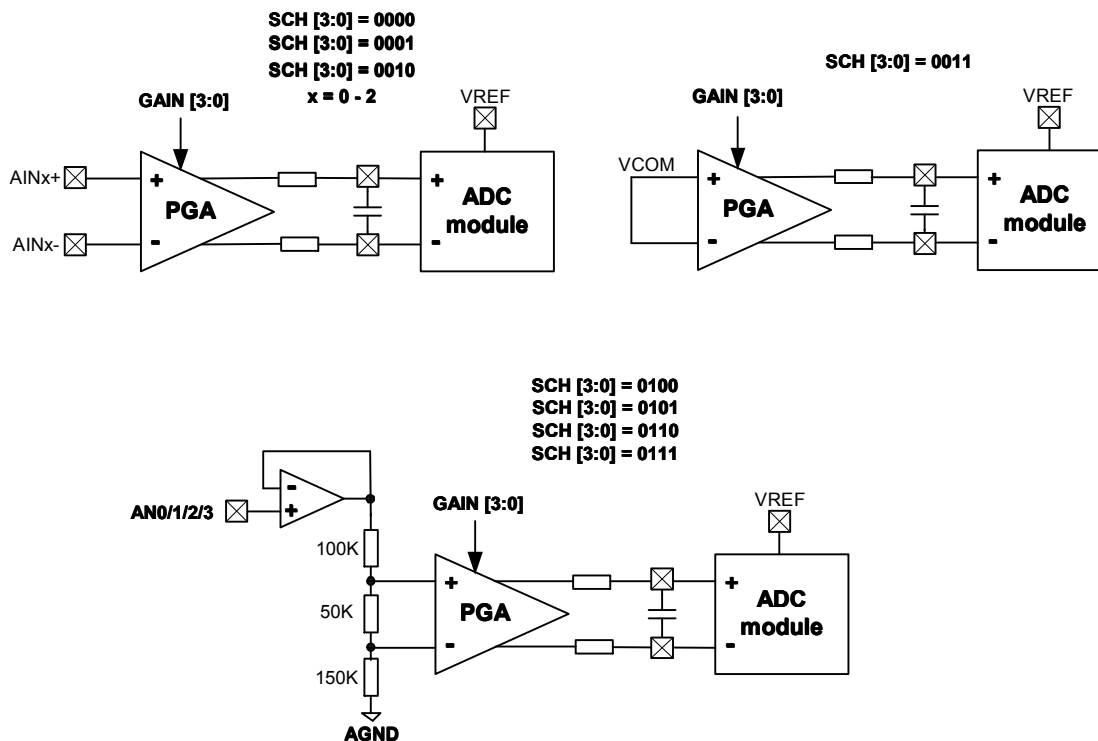
位编号	位符号	说明
7	<b>ADON</b>	<b>ADC允许位</b> 0: 禁止ADC模块 1: 允许ADC模块, 模/数转换开始
6	<b>ADCIF</b>	<b>ADC中断标志位</b> 0: 无ADC中断, 用户软件清0 1: 由硬件置1表示已完成AD转换
5	<b>VREFIN</b>	<b>内部基准电压选择位</b> 0: 选择内部基准电压1, 电压值由ADCH寄存器的VREF[1:0]位控制, 内部基准电压1为VDDR直接分压所得, 与VDDR同源 1: 选择内部基准电压2, 内部基准电压2为标准1.19V, 与VDDR不同源
4	<b>VREFS</b>	<b>ADC基准电压选择位</b> 0: 选择内部基准电压, VREFOS需置1 1: 选择外部VREF端口输入基准电压, VREFOS需置1
3-0	<b>SCH[3:0]</b>	<b>ADC通道选择位</b> 0000: ADC差分输入AIN0+和AIN0- 0001: ADC差分输入AIN1+和AIN1- 0010: ADC差分输入AIN2+和AIN2- 0011: PGA两输入端短接到VCOM 0100: ADC单端输入AN0 0101: ADC单端输入AN1 0110: ADC单端输入AN2 0111: ADC单端输入AN3 1000: reserved 1001: PGA正端连接到V <sub>REF</sub> , PGA负端连接到AGND 1010: PGA正端连接到AGND, PGA负端连接到V <sub>REF</sub> 其它: ADC差分输入AIN0+和AIN0-

注意:

- (1) ADON位置1, AD将持续转换, 清0将中止当前AD转换。
- (2) AN0/1/2/3单端输入经OP隔离, 由内建分压电阻到PGA, 应用测量时确保输入电平 < VDDR-0.3V。
- (3) VREFS基准电压选择位: 应用时, 无论是选择内部基准电压还是外部基准电压, V<sub>REF</sub>引脚都需要与AGND之间接104电容。
- (4) AN0/1/2/3单端输入时, PGA增益不能大于8倍, 选择增益请确保 PGA输入电压\*增益<VREF电压。



ADC通道选择框图:



注意:

- (1) 当SCH[3:0] = 0100或0101或0110或0111时, ADC为单端输入, AN0/1/2/3输入信号经OP隔离, 由内建分压电阻到PGA. ADC将采样单端输入的1/6电压值, 在应用时确保AN0/1/2/3端口输入电平 < VDDR-0.3V.
- (2) VCOM = 0.5VDDR.

Table 8.27 ADC时钟控制寄存器

94H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADT	TADC7	TADC6	TADC5	TADC4	TADC3	TADC2	TADC1	TADC0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	TADC[7:0]	ADC时钟控制寄存器 ADC时钟 = $f_{SYS}/2/(256-TADC[7:0])$

注意:

- (1)  $f_{SYS}$ 为系统时钟, 因此对系统时钟分频将会影响到ADC时钟;
- (2) 通过ADT寄存器设置ADC工作时钟, 推荐ADC时钟为100kHz;
- (3) ADC时钟计算公式为: ADC时钟 =  $f_{SYS}/2/(256-TADC[7:0])$ ;
- (4) ADC转换频率为: ADC时钟/4000;
- (5) 当ADC转换频率为25Hz时, 数字滤波器滤除50Hz噪声;
- (6) 当ADC转换频率为20Hz时, 数字滤波器滤除60Hz噪声;
- (7) 当ADC转换频率为10Hz时, 数字滤波器滤除50Hz-60Hz噪声;
- (8) 当ADC转换频率大于100Hz时, 数据转换精度将会降低, 参考“模/数转换器电气特性”章节。



**Table 8.28** ADC通道配置寄存器

95H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>ADCH</b>	VREF1	VREF0	VREFOS	CH2N	CH2P	CH1N	CH1P	CH0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	1	1	1	1	1	1

位编号	位符号	说明
<b>7-6</b>	<b>VREF[1:0]</b>	<b>内部基准电压<math>V_{REF}</math>选择位</b> 00: $V_{REF} = 0.15 \times V_{DDR}$ 01: $V_{REF} = 0.22 \times V_{DDR}$ 10: $V_{REF} = 0.30 \times V_{DDR}$ 11: $V_{REF} = 0.40 \times V_{DDR}$ 此控制位在VREFIN位为0时才有效
5	VREFOS	<b>ADC基准电压功能位</b> 0: P1.0作为I/O端口 1: P1.0作为ADC基准电压输入端口
4	CH2N	<b>AIN2-通道配置位</b> 0: P1.6作为I/O端口 1: P1.6作为ADC输入口 (AIN2-或AN3)
3	CH2P	<b>AIN2+通道配置位</b> 0: P1.5作为I/O端口 1: P1.5作为ADC输入口 (AIN2+或AN2)
2	CH1N	<b>AIN1-通道配置位</b> 0: P1.4作为I/O端口 1: P1.4作为ADC输入口 (AIN1-或AN1)
1	CH1P	<b>AIN1+通道配置位</b> 0: P1.3作为I/O端口 1: P1.3作为ADC输入口 (AIN1+或AN0)
0	CH0	<b>AIN0通道配置位</b> 0: P1.1-P1.2作为I/O端口 1: P1.1-P1.2作为ADC输入口 (AIN0+和AIN0-)



Table 8.29 AD转换数据寄存器

91H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADDL	-	-	-	-	A3	A2	A1	A0
读/写	-	-	-	-	读	读	读	读
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0
96H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADDM	A11	A10	A9	A8	A7	A6	A5	A4
读/写	读	读	读	读	读	读	读	读
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0
97H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADDH	A19	A18	A17	A16	A15	A14	A13	A12
读/写	读	读	读	读	读	读	读	读
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
19-0	A19-A0	20位ADC数据寄存器

注意:

(1) ADC转换结果存储在A19~A0, 如果是双极性输出方式, A19是ADC数据符号位, ADC转换数据值参照下列公式:

$$ADC\ data = ((VIN+) - (VIN-)) / V_{REF} \times 524288$$

如果寄存器ADCDF = 0, ADC数据输出为双极性方式: (补码方式)

当(VIN+) > (VIN-)时, A19 = 0, 表示ADC数据值是正数, 值为A19-A0;

当(VIN+) < (VIN-)时, A19 = 1, 表示ADC数据值为负数, 值为10000H减去A19-A0。

如果寄存器ADCDF = 1, ADC数据输出为单极性方式:

当(VIN+) = (VIN-)时, ADC数据值为80000H;

当(VIN+) > (VIN-)时, ADC数据值为大于80000H;

当(VIN+) < (VIN-)时, ADC数据值为小于80000H;

(2) 上面描述可能会由于ADC或PGA的零点偏置电压, 导致实际输出码值会存在一定的误差。

(3) ADC转换部分完成时, 将不更新数据寄存器。

(4) 为获得最大A/D转换码值, (VIN+) - (VIN-)尽量接近V<sub>REF</sub>值, 但不能超过V<sub>REF</sub>值。

Table 8.30 ADC数据输出方式寄存器

92H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADCDS	-	-	-	-	-	ADCRATE	VINOS	ADCDF
读/写	-	-	-	-	-	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	0	1	0

位编号	位符号	说明
2	ADCRATE	ADC数据输出速率模式选择位 0: 通用模式 1: 备用测试模式, 应用时不建议选择
1	VINOS	VIN端口功能选择位 0: P1.7与P2.0作I/O端口 1: P1.7与P2.0作VIN端口, 即作ADC输入端口
0	ADCDF	ADC数据输出存储格式选择(单端和差分输入都有效) 0: ADC数据输出为双极性方式 1: ADC数据输出为单极性方式





**ADC转换数据值参照下表:**

**ADCDF = 0, ADC数据输出为双极性方式: (补码方式)**

ADC输入	VREF	VREF/2	+1LSB	0	-1LSB	-VREF/2	-VREF
ADC数据 (16进制)	7FFFFH	40000H	00001H	00000H	FFFFFFH	C0000H	80000H
ADC数据 (10进制)	524287	262144	1	0	-1	-262144	-524288

**ADCDF = 1, ADC数据输出为单极性方式: (正常方式)**

ADC输入	VREF	VREF/2	+1LSB	0	-1LSB	-VREF/2	-VREF
ADC数据 (16进制)	FFFFFFH	C0000H	80001H	80000H	7FFFFH	40000H	0
ADC数据 (10进制)	1048575	786432	524289	524288	524287	262144	0

**启动ADC转换步骤:**

- (1) 选择模拟输入通道以及基准电压;
- (2) 使能ADC模块, 开始ADC转换;
- (3) 查询ADCIF = 1, 如果ADC中断使能, 则ADC中断将会产生, ADCIF标志位用户需要软件清0;
- (4) 从ADDH/ADDM/ADDL获得转换数据;
- (5) 重复步骤(3)-(4)读下一次转换数据。

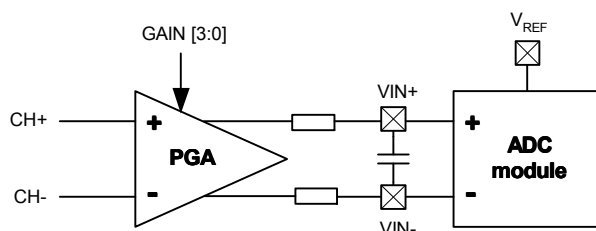


### 8.7 可编程仪表放大器 (PGA)

#### 8.7.1 特性

- 低噪声可编程增益放大器
- 提供8档可编程增益
- 提供削波控制器

SH79F6488内建1个低噪声可编程增益放大器 (PGA)，可编程增益范围为：1倍、2倍、4倍、8倍、16倍、32倍、64倍、128倍。另外，可编程增益放大器还提供削波控制器，用于消除放大电路失调电压，削波控制器工作频率可选为：1kHz、2kHz、3kHz、4kHz。通常应用工作频率选择1kHz。



#### 8.7.2 寄存器

Table 8.31 PGA模式控制寄存器

A3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PGAM	GAIN3	GAIN2	GAIN1	GAIN0	VINON	CHOP	CHOPC1	CHOPC0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-4	GAIN[3:0]	<b>PGA增益选择位</b> 0000: 1倍 0001: 2倍 0010: 4倍 0110: 8倍 1000: 16倍 1001: 32倍 1010: 64倍 1110: 128倍 其它: 1倍, 其它任意选择位均为1倍
3	VINON	<b>VIN模拟输入功能选择位</b> 0: 禁止VIN输入功能, 此时模拟信号从AINx±或ANx端口输入 1: 允许VIN输入功能, 此时模拟信号从VIN±端口输入, AINx±或ANx可作I/O端口使用
2	CHOP	<b>削波控制器使能位</b> 0: 禁止削波控制器功能 1: 允许削波控制器功能
1-0	CHOPC[1:0]	<b>削波控制器工作频率选择位</b> 00: 1kHz 01: 2kHz 10: 3kHz 11: 4kHz 通常应用选择1kHz



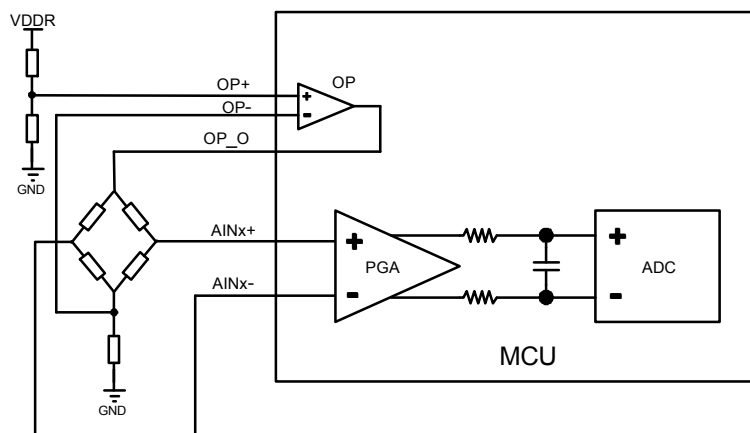
## 8.8 运算放大器 (OP)

### 8.8.1 特性

- 单电源工作
- 内建高性能运算放大器

SH79F6488内建1个运算放大器 (OP)。运算放大器可应用于恒流源电路、恒压源电路、小信号放大电路等。如驱动电阻式压力传感器。

推荐应用电路:



### 8.8.2 寄存器

Table 8.32 运算放大器控制寄存器

A2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>OPCON</b>	-	-	-	-	-	-	OPOS	OPEN
读/写	-	-	-	-	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	1	0

位编号	位符号	说明
1	<b>OPOS</b>	<b>OP</b> 端口功能选择位 0: P2.1-P2.3作I/O端口 1: P2.1-P2.3作OP端口
0	<b>OPEN</b>	<b>OP</b> 控制位 0: 禁止OP功能 1: 允许OP功能



## 8.9 低电压复位 (LVR)

### 8.9.1 特性

- 通过代码选项选择, LVR 设定电压  $V_{LVR}$  可为 3.1V 或 4.0V
- LVR 去抖动时间  $T_{LVR}$  为 60 $\mu$ s
- 当供电电压低于设定电压  $V_{LVR}$  时, 将产生内部复位

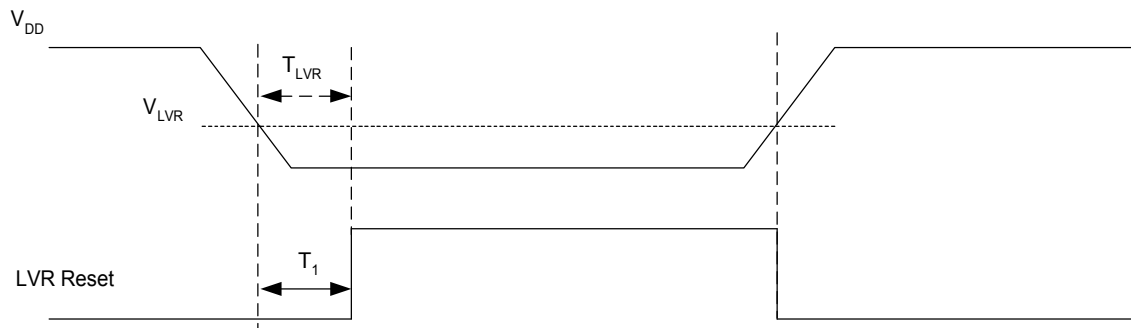
低电压复位 (LVR) 功能是为了监测供电电压, 当供电电压低于设定电压  $V_{LVR}$  时, MCU 将产生内部复位。LVR 去抖动时间  $T_{LVR}$  大约为 60 $\mu$ s。

LVR 功能打开后, 具有以下特性 ( $T_1$  表示电压低于设定电压  $V_{LVR}$  的时间):

当  $V_{DD} \leq V_{LVR}$  且  $T_1 \geq T_{LVR}$  时产生系统复位。

当  $V_{DD} > V_{LVR}$  时释放系统复位。

$V_{DD} < V_{LVR}$ , 但  $T_1 < T_{LVR}$  时不会产生系统复位。



这里,  $V_{DD}$  为电源电压,  $V_{LVR}$  为 LVR 检测电压。

通过代码选项, 可以选择 LVR 功能的打开与关闭。

在交流电或大容量电池应用中, 接通大负载后容易导致 MCU 供电暂时低于定义的工作电压。低电压复位可以应用于此, 保护系统在低于设定电压下产生有效复位。



## 8.10 看门狗定时器（WDT），程式超范围溢出（OVL）复位及其它复位状态

### 8.10.1 特性

- 程式超范围溢出后硬件自动检测，并产生 OVL 复位
- 看门狗可以工作在掉电模式下（通过代码选项选择此功能）
- 看门狗溢出频率可选

#### 程序超范围溢出复位

SH79F6488为进一步增强CPU运行可靠性，内建程式超范围溢出检测电路，一旦检测到程式计数器的值超出ROM最大值，或者发现指令操作码（不检测操作数）为8051指令集中不存在的A5H，便认为程式跑飞，产生CPU复位信号，同时将WDOF标志位置1。为应用这个特性，用户应该将未使用的Flash ROM用0xA5填满。

#### 看门狗

看门狗定时器是一个递减计数器，独立内建RC振荡器作为其时钟源。因此可以通过代码选项选择在掉电模式下仍持续运行。当定时器溢出时，将芯片复位。通过代码选项可以打开或关闭该功能。

WDT控制位（第2 - 0位）用来选择不同的溢出时间。定时器溢出后，WDT溢出标志（WDOF）将由硬件自动置1。通过读写RSTSTAT寄存器，看门狗定时器在溢出前重新开始计数。

**注意：**在时基定时器或LCD模块开启后，如果看门狗（WDT）功能打开，在掉电模式下看门狗（WDT）功能将不能被禁止，即看门狗（WDT）始终在运行（代码选项OP\_WDTPD无效）。因此，在看门狗（WDT）定时器溢出前需要读写RSTSTAT寄存器，否则看门狗（WDT）将溢出复位。



8.10.2 寄存器

Table 8.33 复位状态寄存器

B1H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
RSTSTAT	WDOF	-	PORF	LVRF	CLRF	WDT.2	WDT.1	WDT.0
读/写	读/写	-	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR)	0	-	1	0	0	0	0	0
复位值 (WDT)	1	-	u	u	u	0	0	0
复位值 (LVR)	u	-	u	1	u	0	0	0
复位值 (PIN)	u	-	u	u	1	0	0	0

位编号	位符号	说明
7	WDOF	看门狗溢出或程式超范围溢出标志位 看门狗溢出时由硬件置1，可由软件或上电复位清0 0: 未发生WDT溢出或程式超范围溢出 1: 发生WDT溢出或程式超范围溢出
5	PORF	上电复位标志位 上电复位后硬件置1，只能由软件清0 0: 没有发生上电复位 1: 发生过上电复位
4	LVRF	低压复位标志位 低压复位后置1，可由软件或上电复位清0 0: 没有发生低压复位 1: 发生过低压复位
3	CLRF	Reset引脚复位标志位 引脚复位后置1，由软件或上电复位清0 0: 没有发生引脚复位 1: 发生过引脚复位
2-0	WDT[2:0]	WDT溢出周期控制位 000: 溢出周期最小值 = 4096ms 001: 溢出周期最小值 = 1024ms 010: 溢出周期最小值 = 256ms 011: 溢出周期最小值 = 128ms 100: 溢出周期最小值 = 64ms 101: 溢出周期最小值 = 16ms 110: 溢出周期最小值 = 4ms 111: 溢出周期最小值 = 1ms <b>注意:</b> 应用中如果看门狗打开，程序清看门狗的最大间隔时间不能大于以上所列最小值



## 8.11 电源管理

### 8.11.1 特性

- 空闲模式和掉电模式两种省电模式
- 发生中断和复位可退出空闲 (Idle)、掉电 (Power-Down) 模式

为减少功耗, SH79F6488提供两种低功耗省电模式: 空闲 (Idle) 模式和掉电 (Power-Down) 模式, 这两种模式都由PCON和SUSLO两个寄存器控制。

### 8.11.2 空闲模式 (Idle)

空闲模式能够降低系统功耗, 在此模式下, 程序中止运行, CPU时钟停止, 但外部设备时钟继续运行。空闲模式下, CPU在确定的状态下停止, 并在进入空闲模式前所有CPU的状态都被保存, 如PC, PSW, SFR, RAM等。

两条连续指令: 先设置SUSLO寄存器为0x55, 随即将PCON寄存器中的IDL位置1, 使SH79F6488进入空闲模式。如果不满足上述的两条连续指令, CPU在下一个机器周期清0 SUSLO寄存器或IDL位, CPU也不会进入空闲模式。

IDL位置1是CPU进入空闲模式之前执行的最后一条指令。

两种方式可以退出空闲模式:

(1) 中断产生。在预热定时结束后, 恢复CPU时钟, 硬件清除SUSLO寄存器和PCON寄存器的IDL位。然后执行中断服务程序, 随后跳转到进入空闲模式指令之后的指令。

(2) 复位信号产生后 (复位引脚上出现低电平, WDT复位, LVR复位)。CPU恢复时钟, SUSLO寄存器和在PCON寄存器中的IDL位被硬件清0, 最后SH79F6488复位, 程序从地址位0000H开始执行。此时, RAM保持不变而SFR的值根据不同功能模块改变。

### 8.11.3 掉电模式 (Power-Down)

掉电模式可以使SH79F6488进入功耗非常低的状态。掉电模式将停止CPU和外围设备的所有时钟信号。如果WDT使能, WDT模块将继续工作。在进入掉电模式前所有CPU的状态都被保存, 如PC, PSW, SFR, RAM等。

两条连续指令: 先设置SUSLO寄存器为0x55, 随即将PCON寄存器中的PD位置1, 使SH79F6488进入掉电模式。如果不满足上述的两条连续指令CPU在下一个机器周期清除SUSLO寄存器或PD位, CPU也不会进入掉电模式。

PD位置1是CPU进入掉电模式之前执行的最后一条指令。

**注意:** 如果同时设置IDL位和PD位, SH79F6488进入掉电模式。退出掉电模式后, CPU也不会掉电进入空闲模式, 从掉电模式退出后硬件清0 IDL及PD位。

有四种方式可以退出掉电模式:

(1) 有效外部中断 (如INT0, INT1, INT2, INT3和INT4x) 使SH79F6488退出掉电模式。在中断发生后振荡器启动, 在预热计时结束之后CPU时钟和外部设备时钟恢复, SUSLO寄存器和PCON寄存器中的PD位会被硬件清除, 然后程序运行中断服务程序。在完成中断服务程序之后, 跳转到进入掉电模式之后的指令继续运行。

(2) 在掉电模式下, 如果32.768kHz时钟未被关闭, 定时器3 (T3CLKS[1:0] = 10) 中断产生, SH79F6488将退出掉电模式。在预热计时结束之后CPU时钟和外部设备时钟恢复, SUSLO寄存器和PCON寄存器中的PD位会被硬件清除, 然后程序运行中断服务程序。在完成中断服务程序之后, 跳转到进入掉电模式之后的指令继续运行。

(3) 在掉电模式下, 如果32.768kHz时钟或内部12MHz RC未被关闭, 时基定时器 (BT) 中断产生, SH79F6488将退出掉电模式。在预热计时结束之后CPU时钟和外部设备时钟恢复, SUSLO寄存器和PCON寄存器中的PD位会被硬件清除, 然后程序运行中断服务程序。在完成中断服务程序之后, 跳转到进入掉电模式之后的指令继续运行。

(4) 复位信号 (复位引脚上出现低电平, WDT复位如果被允许, LVR复位如果被允许)。在预热计时之后会恢复CPU时钟, SUSLO寄存器和PCON寄存器中的PD位会被硬件清除, 最后SH79F6488会被复位, 程序会从0000H地址位开始运行。RAM将保持不变, 而根据不同功能模块SFR的值可能改变。

**注意:**

(1) 如要进入这两种低功耗模式, 必须在置位PCON中的IDL/PD位后增加3个空操作指令 (NOP)。

(2) 如要进入这两种低功耗模式, 所有端口不浮动, 因此需设置为输出或输入且上拉打开。

(3) 如要进入这两种低功耗模式: LQFP64封装需软件将保留端口设置为输出或输入且上拉打开, 以免保留端口有漏电流。

(4) 在时基定时器或LCD模块开启后, 如果看门狗 (WDT) 功能打开, 在掉电模式下看门狗 (WDT) 功能将不能被禁止, 即看门狗 (WDT) 始终在运行 (代码选项OP\_WDTPD无效)。因此, 在看门狗 (WDT) 定时器溢出前需要读写RSTSTAT寄存器, 否则看门狗 (WDT) 将溢出复位。

**8.11.4 寄存器****Table 8.34** 电源控制寄存器

87H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>PCON</b>	SMOD	SSTAT	-	-	GF1	GF0	PD	IDL
读/写	读/写	读/写	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	-	-	0	0	0	0

位编号	位符号	说明
<b>7</b>	<b>SMOD</b>	<b>EUART</b> 波特率加倍器
<b>6</b>	<b>SSTAT</b>	<b>SCON[7:5]</b> 功能选择位
<b>3-2</b>	<b>GF[1:0]</b>	用于软件的通用标志
<b>1</b>	<b>PD</b>	掉电模式控制位 0: 当一个中断或复位产生时由硬件清0 1: 由软件置1激活掉电模式
<b>0</b>	<b>IDL</b>	空闲模式控制位 0: 当一个中断或复位产生时由硬件清0 1: 由软件置1激活空闲模式

**Table 8.35** 省电模式控制寄存器

8EH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>SUSLO</b>	SUSLO.7	SUSLO.6	SUSLO.5	SUSLO.4	SUSLO.3	SUSLO.2	SUSLO.1	SUSLO.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
<b>7-0</b>	<b>SUSLO[7:0]</b>	此寄存器用来控制CPU进入省电模式（空闲或掉电）。只有像下面的连续指令才能使CPU进入省电模式，否则在下个周期中SUSLO, IDL或PD位将被硬件清0。

```

IDLE_MODE:
MOV    SUSLO, #55H
ORL    PCON, #01H
NOP
NOP
NOP

```

```

POWERDOWN_MODE:
MOV    SUSLO, #55H
ORL    PCON, #02H
NOP
NOP
NOP

```



**8.12 预热计数器****8.12.1 特性**

- 内建电源预热计数器消除电源的上电的不稳定状态
- 内建振荡器预热计数器消除振荡器起振时的不稳定状态

SH79F6488内建预热计数器，它能消除振荡器在下列情况下起振时的不稳定状态，同时完成内部一些初始化序列，如读取内部客户代码选项等。

SH79F6488内建振荡器预热计数器，它能消除振荡器在下列情况下起振时的不稳定状态：上电复位，引脚复位，从低功耗模式中唤醒，看门狗复位和LVR复位。

上电后，SH79F6488会先经过电源上电预热计数过程，等待溢出后再进行振荡器的预热计数过程过程，溢出后开始运行程式。

**电源上电预热计数时间**

上电复位/ 引脚复位/低电压复位		看门狗复位 (不包含掉电模式)		看门狗复位 (唤醒掉电模式)		掉电模式下中断唤醒	
电源上电 预热计数时间	振荡器上电 预热计数时间	电源上电 预热计数时间	振荡器上电 预热计数时间	电源上电 预热计数时间	振荡器上电 预热计数时间	电源上电 预热计数时间	振荡器上电 预热计数时间
11ms	有	500us	无	500us	有	32us	有

**振荡器上电预热计数时间**

<b>OP_WMT选项</b> 振荡器类型	<b>00</b>	<b>01</b>	<b>10</b>	<b>11</b>
晶体振荡器	$2^{17} \times T_{osc}$	$2^{14} \times T_{osc}$	$2^{11} \times T_{osc}$	$2^8 \times T_{osc}$
<b>32kHz晶振</b>	$2^{13} \times T_{osc}$			
<b>内部RC振荡器</b>	$2^7 \times T_{osc}$			



### 8.13 代码选项

**OP\_WDT:**

- 0: 禁止WDT功能 (默认)
- 1: 允许WDT功能

**OP\_WDTPD:**

- 0: 掉电模式下禁止看门狗工作 (默认)
- 1: 掉电模式下允许看门狗工作

**注意:** 如果时基定时或LCD模块开启, 本代码选项将失效。

**OP\_RST:**

- 0: P4.7用作复位引脚 (默认)
- 1: P4.7用作I/O口

**OP\_WMT[1:0]:** (不适用于32k晶体振荡器和内建RC)

- 00: 最长预热时间 (默认)
- 01: 较长预热时间
- 10: 较短预热时间
- 11: 最短预热时间

**OP\_CERAMIC:**

- 0: 晶体振荡器 (默认)
- 1: 陶瓷振荡器

**OP\_LVREN:**

- 0: 禁止LVR功能 (默认)
- 1: 允许LVR功能

**OP\_LVRLEVEL:**

- 0: 3.1V (默认)
- 1: 4.0V

**OP\_SCM:**

- 0: 在预热期间禁止时钟单元检测功能 (默认)
- 1: 在预热期间允许时钟单元检测功能

**OP\_OSC[3:0]:**

- 0000: 内部12MHz RC振荡器 (默认)
- 1010: XTAL端32.768kHz晶体谐振器, 内部12MHz RC振荡器
- 1101: XTAL端32.768kHz晶体谐振器, XTALX端400k-16MHz晶体/陶瓷谐振器
- 其它: 内部12MHz RC振荡器

**OP\_ISP:**

- 0: 允许ISP功能 (默认)
- 1: 禁止ISP功能

**OP\_ISPPIN:**

- 0: 仅当P8.6和P8.7同时为低时进入ISP模式 (默认)
  - 1: 进入ISP模式时不检测P8.6和P8.7状态
- 注意:** 此代码选项仅当OP\_ISP[7] = 0时有效。

**OP\_OSCDRV:**

- 00: 外部振荡器驱动能力为: 最弱
- 01: 外部振荡器驱动能力为: 中等 (默认)
- 10: 外部振荡器驱动能力为: 最强

**注意:** 此代码选项推荐选择默认值。



代码选项OP\_CERAMIC与OP\_OSCDRV组合功能如下:

序号	OP_CERAMIC	OP_OSCDRV	驱动能力	振荡器类型
1	0	00	最弱	晶体振荡器400KHz - 4MHz
2	0	01	中等	晶体振荡器4MHz - 16MHz
3	1	00	最弱	陶瓷振荡器 < 2MHz
4	1	01	中等	陶瓷振荡器2MHz - 8MHz
5	1	10	最强	陶瓷振荡器8MHz - 16MHz



## 9. 指令集

算术操作指令				
指令	功能描述	代码	字节	周期
ADD A, Rn	累加器加寄存器	0x28-0x2F	1	1
ADD A, direct	累加器加直接寻址字节	0x25	2	2
ADD A, @Ri	累加器加内部RAM	0x26-0x27	1	2
ADD A, #data	累加器加立即数	0x24	2	2
ADDC A, Rn	累加器加寄存器和进位位	0x38-0x3F	1	1
ADDC A, direct	累加器加直接寻址字节和进位位	0x35	2	2
ADDC A, @Ri	累加器加内部RAM和进位位	0x36-0x37	1	2
ADDC A, #data	累加器加立即数和进位位	0x34	2	2
SUBB A, Rn	累加器减寄存器和借位位	0x98-0x9F	1	1
SUBB A, direct	累加器减直接寻址字节和借位位	0x95	2	2
SUBB A, @Ri	累加器减内部RAM和借位位	0x96-0x97	1	2
SUBB A, #data	累加器减立即数和借位位	0x94	2	2
INC A	累加器加1	0x04	1	1
INC Rn	寄存器加1	0x08-0x0F	1	2
INC direct	直接寻址字节加1	0x05	2	3
INC @Ri	内部RAM加1	0x06-0x07	1	3
DEC A	累加器减1	0x14	1	1
DEC Rn	寄存器减1	0x18-0x1F	1	2
DEC direct	直接寻址字节减1	0x15	2	3
DEC @Ri	内部RAM减1	0x16-0x17	1	3
INC DPTR	数据指针加1	0xA3	1	4
MUL AB	8 X 8 16 X 8	累加器乘寄存器B	0xA4	1 11 20
DIV AB	8 / 8 16 / 8	累加器除以寄存器B	0x84	1 11 20
DA A	十进制调整	0xD4	1	1



逻辑操作指令				
指令	功能描述	代码	字节	周期
ANL A, Rn	累加器与寄存器	0x58-0x5F	1	1
ANL A, direct	累加器与直接寻址字节	0x55	2	2
ANL A, @Ri	累加器与内部RAM	0x56-0x57	1	2
ANL A, #data	累加器与立即数	0x54	2	2
ANL direct, A	直接寻址字节与累加器	0x52	2	3
ANL direct, #data	直接寻址字节与立即数	0x53	3	3
ORL A, Rn	累加器或寄存器	0x48-0x4F	1	1
ORL A, direct	累加器或直接寻址字节	0x45	2	2
ORL A, @Ri	累加器或内部RAM	0x46-0x47	1	2
ORL A, #data	累加器或立即数	0x44	2	2
ORL direct, A	直接寻址字节或累加器	0x42	2	3
ORL direct, #data	直接寻址字节或立即数	0x43	3	3
XRL A, Rn	累加器异或寄存器	0x68-0x6F	1	1
XRL A, direct	累加器异或直接寻址字节	0x65	2	2
XRL A, @Ri	累加器异或内部RAM	0x66-0x67	1	2
XRL A, #data	累加器异或立即数	0x64	2	2
XRL direct, A	直接寻址字节异或累加器	0x62	2	3
XRL direct, #data	直接寻址字节异或立即数	0x63	3	3
CLR A	累加器清零	0xE4	1	1
CPL A	累加器取反	0xF4	1	1
RL A	累加器左环移位	0x23	1	1
RLC A	累加器连进位标志左环移位	0x33	1	1
RR A	累加器右环移位	0x03	1	1
RRC A	累加器连进位标志右环移位	0x13	1	1
SWAP A	累加器高4位与低4位交换	0xC4	1	4



数据传送指令				
指令	功能描述	代码	字节	周期
MOV A, Rn	寄存器送累加器	0xE8-0xEF	1	1
MOV A, direct	直接寻址字节送累加器	0xE5	2	2
MOV A, @Ri	内部RAM送累加器	0xE6-0xE7	1	2
MOV A, #data	立即数送累加器	0x74	2	2
MOV Rn, A	累加器送寄存器	0xF8-0xFF	1	2
MOV Rn, direct	直接寻址字节送寄存器	0xA8-0xAF	2	3
MOV Rn, #data	立即数送寄存器	0x78-0x7F	2	2
MOV direct, A	累加器送直接寻址字节	0xF5	2	2
MOV direct, Rn	寄存器送直接寻址字节	0x88-0x8F	2	2
MOV direct1, direct2	直接寻址字节送直接寻址字节	0x85	3	3
MOV direct, @Ri	内部RAM送直接寻址字节	0x86-0x87	2	3
MOV direct, #data	立即数送直接寻址字节	0x75	3	3
MOV @Ri, A	累加器送内部RAM	0xF6-0xF7	1	2
MOV @Ri, direct	直接寻址字节送内部RAM	0xA6-0xA7	2	3
MOV @Ri, #data	立即数送内部RAM	0x76-0x77	2	2
MOV DPTR, #data16	16位立即数送数据指针	0x90	3	3
MOVC A, @A+DPTR	程序代码送累加器（相对数据指针）	0x93	1	7
MOVC A, @A+PC	程序代码送累加器（相对程序计数器）	0x83	1	8
MOVX A, @Ri	外部RAM送累加器（8位地址）	0xE2-0xE3	1	5
MOVX A, @DPTR	外部RAM送累加器（16位地址）	0xE0	1	6
MOVX @Ri, A	累加器送外部RAM（8位地址）	0xF2-F3	1	4
MOVX @DPTR, A	累加器送外部RAM（16位地址）	0xF0	1	5
PUSH direct	直接寻址字节压入栈顶	0xC0	2	5
POP direct	栈顶弹至直接寻址字节	0xD0	2	4
XCH A, Rn	累加器与寄存器交换	0xC8-0xCF	1	3
XCH A, direct	累加器与直接寻址字节交换	0xC5	2	4
XCH A, @Ri	累加器与内部RAM交换	0xC6-0xC7	1	4
XCHD A, @Ri	累加器低4位与内部RAM低4位交换	0xD6-0xD7	1	4



控制程序转移指令				
指令	功能描述	代码	字节	周期
ACALL addr11	2KB内绝对调用	0x11-0xF1	2	7
LCALL addr16	64KB内长调用	0x12	3	7
RET	子程序返回	0x22	1	8
RETI	中断返回	0x32	1	8
AJMP addr11	2KB内绝对转移	0x01-0xE1	2	4
LJMP addr16	64KB内长转移	0x02	3	5
SJMP rel	相对短转移	0x80	2	4
JMP @A+DPTR	相对长转移	0x73	1	6
JZ rel (不发生转移) (发生转移)	累加器为零转移	0x60	2	3 5
JNZ rel (不发生转移) (发生转移)	累加器为非零转移	0x70	2	3 5
JC rel (不发生转移) (发生转移)	C置位转移	0x40	2	2 4
JNC rel (不发生转移) (发生转移)	C清零转移	0x50	2	2 4
JB bit, rel (不发生转移) (发生转移)	直接寻址位置位转移	0x20	3	4 6
JNB bit, rel (不发生转移) (发生转移)	直接寻址位清零转移	0x30	3	4 6
JBC bit, rel (不发生转移) (发生转移)	直接寻址位置位转移并清该位	0x10	3	4 6
CJNE A, direct, rel (不发生转移) (发生转移)	累加器与直接寻址字节不等转移	0xB5	3	4 6
CJNE A, #data, rel (不发生转移) (发生转移)	累加器与立即数不等转移	0xB4	3	4 6
CJNE Rn, #data, rel (不发生转移) (发生转移)	寄存器与立即数不等转移	0xB8-0xBF	3	4 6
CJNE @Ri, #data, rel (不发生转移) (发生转移)	内部RAM与立即数不等转移	0xB6-0xB7	3	4 6
DJNZ Rn, rel (不发生转移) (发生转移)	寄存器减1不为零转移	0xD8-0xDF	2	3 5
DJNZ direct, rel (不发生转移) (发生转移)	直接寻址字节减1不为零转移	0xD5	3	4 6
NOP	空操作	0	1	1



位操作指令				
指令	功能描述	代码	字节	周期
CLR C	C清零	0xC3	1	1
CLR bit	直接寻址位清零	0xC2	2	3
SETB C	C置位	0xD3	1	1
SETB bit	直接寻址位置位	0xD2	2	3
CPL C	C取反	0xB3	1	1
CPL bit	直接寻址位取反	0xB2	2	3
ANL C, bit	C逻辑与直接寻址位	0x82	2	2
ANL C, /bit	C逻辑与直接寻址位的反	0xB0	2	2
ORL C, bit	C逻辑或直接寻址位	0x72	2	2
ORL C, /bit	C逻辑或直接寻址位的反	0xA0	2	2
MOV C, bit	直接寻址位送C	0xA2	2	2
MOV bit, C	C送直接寻址位	0x92	2	3





10. 电气特性

极限参数

直流供电电压.....	-0.3V to +6.0V
输入/输出电压.....	GND-0.3V to V <sub>DD</sub> +0.3V
工作环境温度.....	-40°C to +85°C
Flash烧写温度.....	0°C to +85°C
存储温度.....	-55°C to +125°C

注释

如果器件的工作条件超过左列“**极限参数**”的范围，将造成器件永久性破坏。只有当器件工作在说明书所规定的范围内时功能才能得到保障。器件在极限参数列举的条件下工作将会影响到器件工作的可靠性。

直流电气特性 (V<sub>DD</sub> = 3.0 - 5.5V, GND = 0V, T<sub>A</sub> = +25°C, 除非另有说明)

参数	符号	最小值	典型值*	最大值	单位	条件
工作电压	V <sub>DD</sub>	3.0	5.0	5.5	V	f <sub>OSC</sub> = 24MHz
工作电流	I <sub>OP1</sub>	-	6	12	mA	f <sub>OSC</sub> = 24MHz, V <sub>DD</sub> = 5.0V 所有输出引脚无负载(所有数字输入引脚不浮动); CPU打开(执行NOP指令), WDT打开, LVR打开, 关闭其它所有功能
	I <sub>OP2</sub>	-	4	8	mA	f <sub>OSC</sub> = 12MHz, V <sub>DD</sub> = 5.0V 所有输出引脚无负载(所有数字输入引脚不浮动); CPU打开(执行NOP指令), WDT打开, LVR打开, 关闭其它所有功能
	I <sub>OP3</sub>	-	25	35	μA	f <sub>OSC</sub> = 32.768kHz, V <sub>DD</sub> = 5.0V 所有输出引脚无负载(所有数字输入引脚不浮动); CPU打开(执行NOP指令), WDT打开, LVR打开, 关闭其它所有功能
待机电流 (空闲模式)	I <sub>SB1</sub>	-	3	6	mA	f <sub>OSC</sub> = 24MHz, V <sub>DD</sub> = 5.0V 所有输出引脚无负载(所有数字输入引脚不浮动); CPU停止(空闲模式), WDT打开, LVR打开, 关闭其它所有功能
	I <sub>SB2</sub>	-	2	5	mA	f <sub>OSC</sub> = 12MHz, V <sub>DD</sub> = 5.0V 所有输出引脚无负载(所有数字输入引脚不浮动); CPU停止(空闲模式), WDT关闭, LVR关闭, 关闭其它所有功能
	I <sub>SB3</sub>	-	15	30	μA	f <sub>OSC</sub> = 32.768kHz, V <sub>DD</sub> = 5.0V 所有输出引脚无负载(所有数字输入引脚不浮动); CPU停止(空闲模式), WDT关闭, LVR关闭, 关闭其它所有功能
待机电流 (掉电模式)	I <sub>SB4</sub>	-	8	15	μA	f <sub>OSC</sub> = 32.768kHz, V <sub>DD</sub> = 5.0V 所有输出引脚无负载(所有数字输入引脚不浮动); CPU停止(掉电模式), WDT打开, LVR打开, 时基定时器开启, 关闭其他所有功能
	I <sub>SB5</sub>	-	5	10	μA	f <sub>OSC</sub> 关闭, V <sub>DD</sub> = 5.0V 所有输出引脚无负载(所有数字输入引脚不浮动); CPU停止(掉电模式), WDT关闭, LVR关闭, 关闭其它所有功能
WDT电流	I <sub>WDT</sub>	-	1	3	μA	V <sub>DD</sub> = 5.0V, 看门狗打开
输入低电压1	V <sub>IL1</sub>	GND	-	0.3 X V <sub>DD</sub>	V	I/O端口
输入高电压1	V <sub>IH1</sub>	0.7 X V <sub>DD</sub>	-	V <sub>DD</sub>	V	I/O端口



续上表

参数	符号	最小值	典型值*	最大值	单位	条件
输入低电压2	$V_{IL2}$	GND	-	$0.2 \times V_{DD}$	V	RESET, T2, T3, T4, INT0/1/2/3/4, T2EX, RXD
输入高电压2	$V_{IH2}$	$0.8 \times V_{DD}$	-	$V_{DD}$	V	RESET, T2, T3, T4, INT0/1/2/3/4, T2EX, RXD
输入漏电流	$I_{IL}$	-1	-	1	$\mu A$	输入口, $V_{IN} = V_{DD}$ 或者GND
上拉电阻	$R_{PH}$	-	30	-	$k\Omega$	$V_{DD} = 5.0V$ , $V_{IN} = GND$
输出高电压	$V_{OH}$	$V_{DD} - 0.7$	-	-	V	I/O端口, $I_{OH} = -10mA$ , $V_{DD} = 5.0V$
输出低电压	$V_{OL}$	-	-	$GND + 0.6$	V	I/O端口, $I_{OL} = 15mA$ , $V_{DD} = 5.0V$
LCD输出电阻	$V_{ON}$	-	5	-	$k\Omega$	COM1-4, SEG1-36

注意:

1. “\*”表示典型值下的数据是在5.0V, 25°C下测得的, 除非另有说明。
2. 流过 $V_{DD}$ 的最大电流值须小于100mA。
3. 流过GND的最大电流值须小于150mA。

模/数转换器电气特性 ( $V_{DD} = 3.0 - 5.5V$ ,  $V_{DDR} = 2.7V$ ,  $GND = 0V$ ,  $T_A = 25^\circ C$ , 除非另有说明)

参数	符号	最小值	典型值	最大值	单位	条件
工作电压	$V_{DDR}$	-	2.7	-	V	
分辨率	$N_R$	-	16	-	bit	$0.4 \leq V_{AIN} \leq 1.6$
参考电压	$V_{REF}$	0.4	-	1.6	V	
输入电压	$V_{AIN}$	0.4	-	1.6	V	
微分非线性误差	$D_{LE}$	-	$\pm 0.5$	$\pm 1.0$	LSB	$V_{REF} = 0.6V$ , $F_{AD} = 25Hz$
积分非线性误差	$I_{LE}$	-	$\pm 0.010$	$\pm 0.015$	%FS	$V_{REF} = 0.6V$ , $F_{AD} = 25Hz$
A/D转换电流	$I_{AD}$	-	1	1.5	mA	ADC模块打开
ADC时钟	$F_{ADCLK}$	-	100	400	kHz	
ADC转换速率	$F_{AD}$	-	25	100	Hz	
参考电源2输出电压	$V_{REF2}$	-	1.19	-	V	参考电源2
参考电源2温度系数	$D_{REF2}$	-	$\pm 25$	$\pm 40$	ppm/ $^\circ C$	参考电源2

可编程增益放大器 (PGA) 电气特性 ( $V_{DD} = 3.0 - 5.5V$ ,  $V_{DDR} = 2.7V$ ,  $GND = 0V$ ,  $T_A = 25^\circ C$ , 除非另有说明)

参数	符号	最小值	典型值	最大值	单位	条件
工作电压	$V_{DDR}$	-	2.7	-	V	
输入偏置电压1	$V_{IO1}$	-	$\pm 20$	$\pm 50$	$\mu V$	削波控制器打开
输入偏置电压2	$V_{IO2}$	-	$\pm 1$	$\pm 2.5$	mV	削波控制器关闭
输出电压范围	$V_{O\_PGA}$	0.4	-	1.6	V	
差分输入共模电压范围	$V_{ICR1}$	0.4	-	2.0	V	AIN0 - AIN2
单端输入共模电压范围	$V_{ICR2}$	0.6	-	$V_{DDR} - 0.3$	V	AN0 - AN3



运算放大器 (OP) 电气特性 ( $V_{DD} = 3.0 - 5.5V$ ,  $V_{DDR} = 2.7V$ ,  $GND = 0V$ ,  $T_A = +25^\circ C$ , 除非另有说明)

参数	符号	最小值	典型值	最大值	单位	条件
工作电压	$V_{DDR}$	-	2.7	-	V	
工作电流	$I_{OP}$	-	270	350	$\mu A$	
输入偏置电压	$V_{IO}$	-	3	7	mV	$V_{DDR} = 2.7V$ , $V_{O\_OP} = 0.5V_{DDR}$
输入偏置电压温漂	$V_{IOD}$	-	7	-	$\mu V/^\circ C$	
输入共模电压范围	$V_{I\_OP}$	0.1	-	$0.5V_{DDR}$	V	
输出电压范围	$V_{O\_OP}$	0.3	-	$V_{DDR} - 0.3$	V	
输出驱动电流	$I_{DR\_OP}$	-	1	-	mA	
工作电压	$V_{DDR}$	-	2.7	-	V	

电源稳压器电气特性 ( $V_{DD} = 3.0 - 5.5V$ ,  $GND = 0V$ ,  $T_A = 25^\circ C$ , 除非另有说明)

参数	符号	最小值	典型值	最大值	单位	条件
工作电压	$V_{DD}$	3.0	-	5.5	V	
输出电压1	$V_{DDR1}$	2.6	2.7	2.8	V	$I_{VDDR1} = 0 - 30mA$ , $V_{DD} = 3.0 - 5.5V$
输出电压2	$V_{DDR2}$	3.2	3.3	3.4	V	$I_{VDDR2} = 0 - 30mA$ , $V_{DD} = 3.6 - 5.5V$
输出电流	$I_{DRV}$	-	30	-	mA	
功耗	$I_{SS}$	-	50	100	$\mu A$	

交流电气特性 ( $V_{DD} = 3.0 - 5.5V$ ,  $GND = 0V$ ,  $T_A = 25^\circ C$ , 除非另有说明)

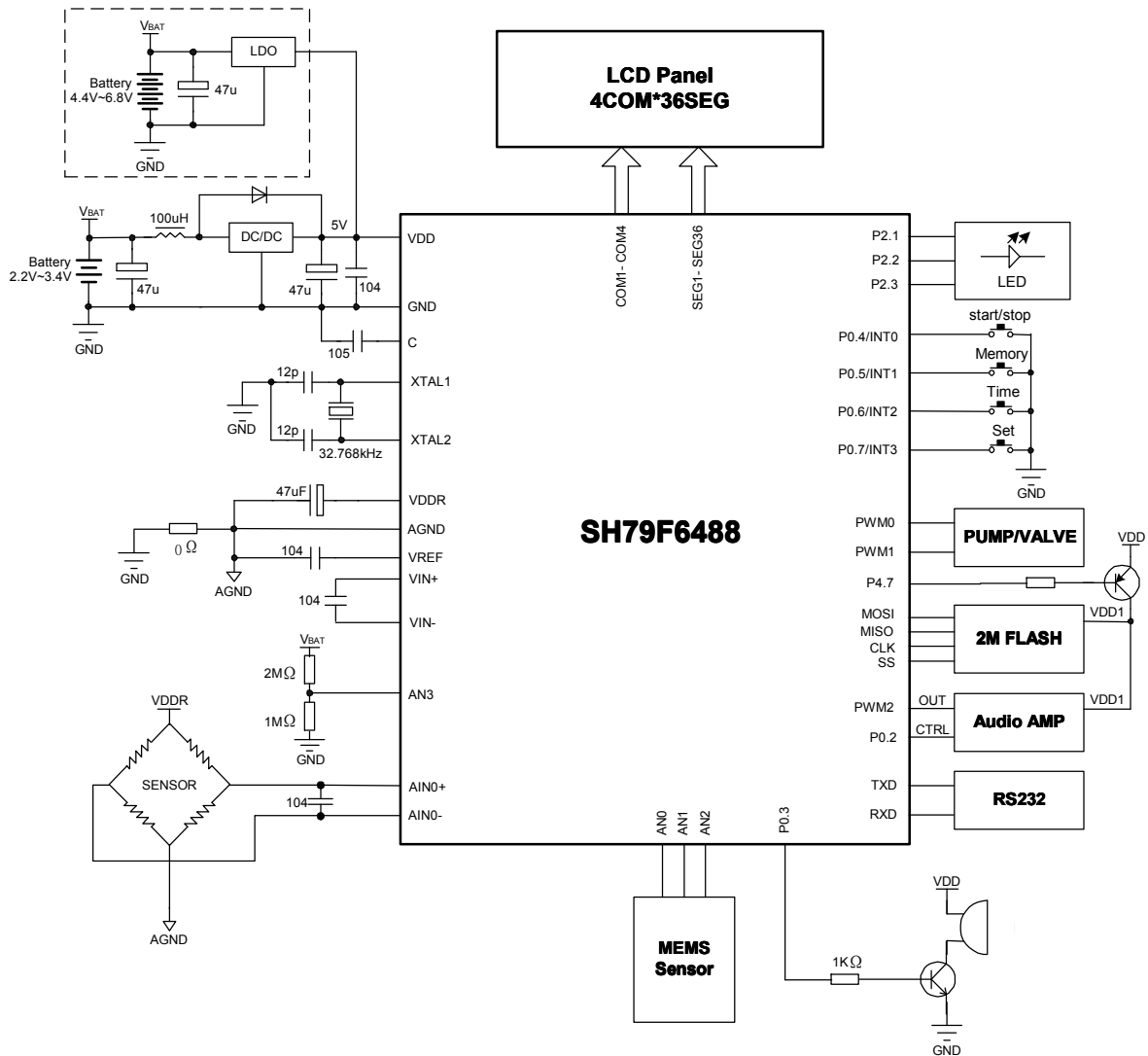
参数	符号	最小值	典型值	最大值	单位	条件
外部振荡器起振时间	$T_{OSC1}$	-	1	2	ms	12MHz晶体振荡器
	$T_{OSC2}$	-	1	2	s	32.768kHz晶体振荡器
复位脉冲宽度	$t_{RESET}$	10	-	-	$\mu s$	低电平有效
复位引脚上拉电阻	$R_{RPH}$	-	30	-	$k\Omega$	$V_{DD} = 3.0V$ , $V_{IN} = GND$
WDT RC频率	$F_{WDT}$	1	2	3	KHz	
高频RC频率	$F_{RC}$	11.88	12	12.12	MHz	12MHz内部RC振荡器, 包含片与片之间的变化 ( $V_{DD} = 3.0 - 5.5V$ , $T_A = 25^\circ C$ )
PLL频率	$F_{PLL}$	-	48	-	MHz	48MHz PLL振荡器, 包含片与片之间的变化 32.678kHz起振误差 < 0.01% ( $V_{DD} = 3.0 - 5.5V$ , $T_A = 25^\circ C$ )

低电压复位电气特性 ( $V_{DD} = 3.0 - 5.5V$ ,  $GND = 0V$ ,  $T_A = 25^\circ C$ , 除非另有说明)

参数	符号	最小值	典型值	最大值	单位	条件
LVR电压1	$V_{LVR1}$	3.0	3.1	3.2	V	LVR允许 $V_{DD} = V_{LVR1} - 5.5V$ , $f_{OSC} = 12MHz$
LVR电压2	$V_{LVR2}$	3.85	4.0	4.15	V	LVR允许 $V_{DD} = V_{LVR2} - 5.5V$ , $f_{OSC} = 12MHz$
LVR低电压复位宽度	$T_{LVR}$	-	60	-	$\mu s$	$f_{OSC} = 12MHz$



### 11. 应用电路



**注意:**

1. 外部电源模块LDO与DC/DC为两者选一。
2. Sensor电源可以采用VDDR驱动，或者采用内建OP构成的恒流源来驱动。



**12. 订购信息**

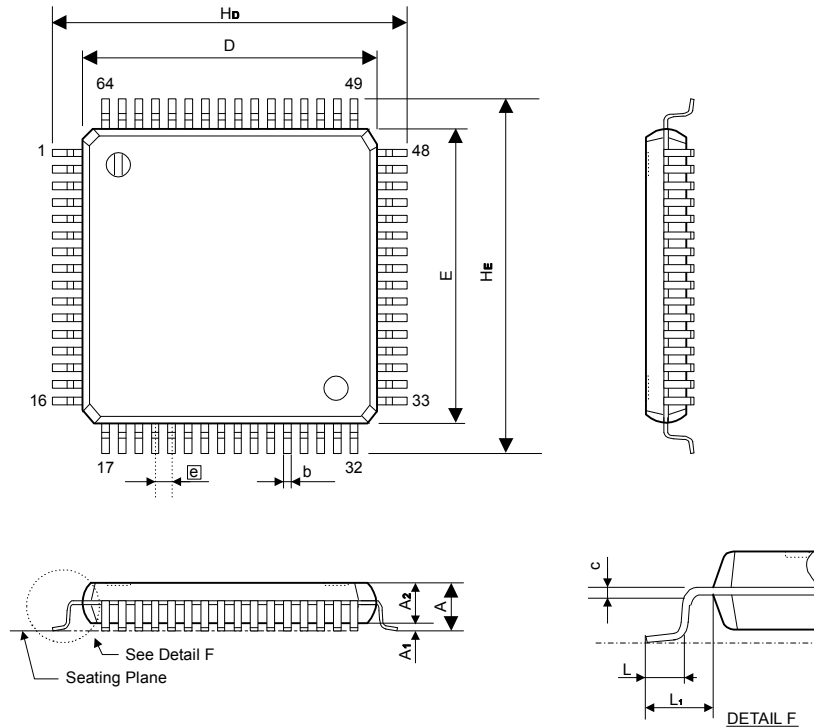
产品编号	封装
SH79F6488P/064PR	LQPF64
SH79F6488P/080PR	LQPF80
SH79F6488H	裸片



13. 封装信息

LQFP64外形尺寸

单位: 英寸/毫米

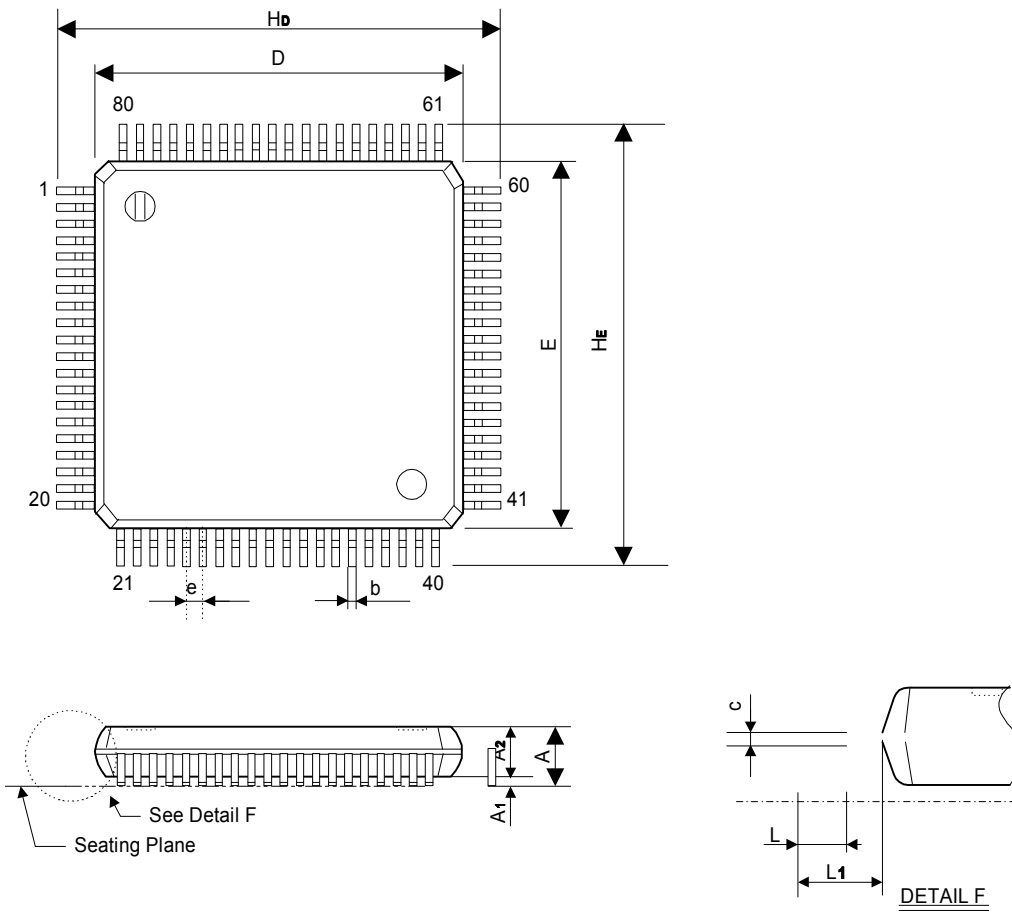


符号	英寸单位尺寸	毫米单位尺寸
A	0.063 (MAX)	1.60 (MAX)
A <sub>1</sub>	0.002 (MIN.), 0.006(MAX.)	0.05 (MIN), 0.15 (MAX)
A <sub>2</sub>	0.055 ± 0.002	1.40 ± 0.05
b	0.009 ± 0.002	0.22 ± 0.05
c	0.004 (MIN), 0.008 (MAX)	0.09 (MIN), 0.20 (MAX)
D	0.394 BASIC	10.00 BASIC
E	0.394 BASIC	10.00 BASIC
e	0.020 BASIC	0.50 BASIC
H <sub>D</sub>	0.472 BASIC	12.00 BASIC
H <sub>E</sub>	0.472 BASIC	12.00 BASIC
L	0.024 ± 0.006	0.60 ± 0.15
L <sub>1</sub>	0.039 REF	1.00 REF



LQFP80外形尺寸

单位: 英寸/毫米

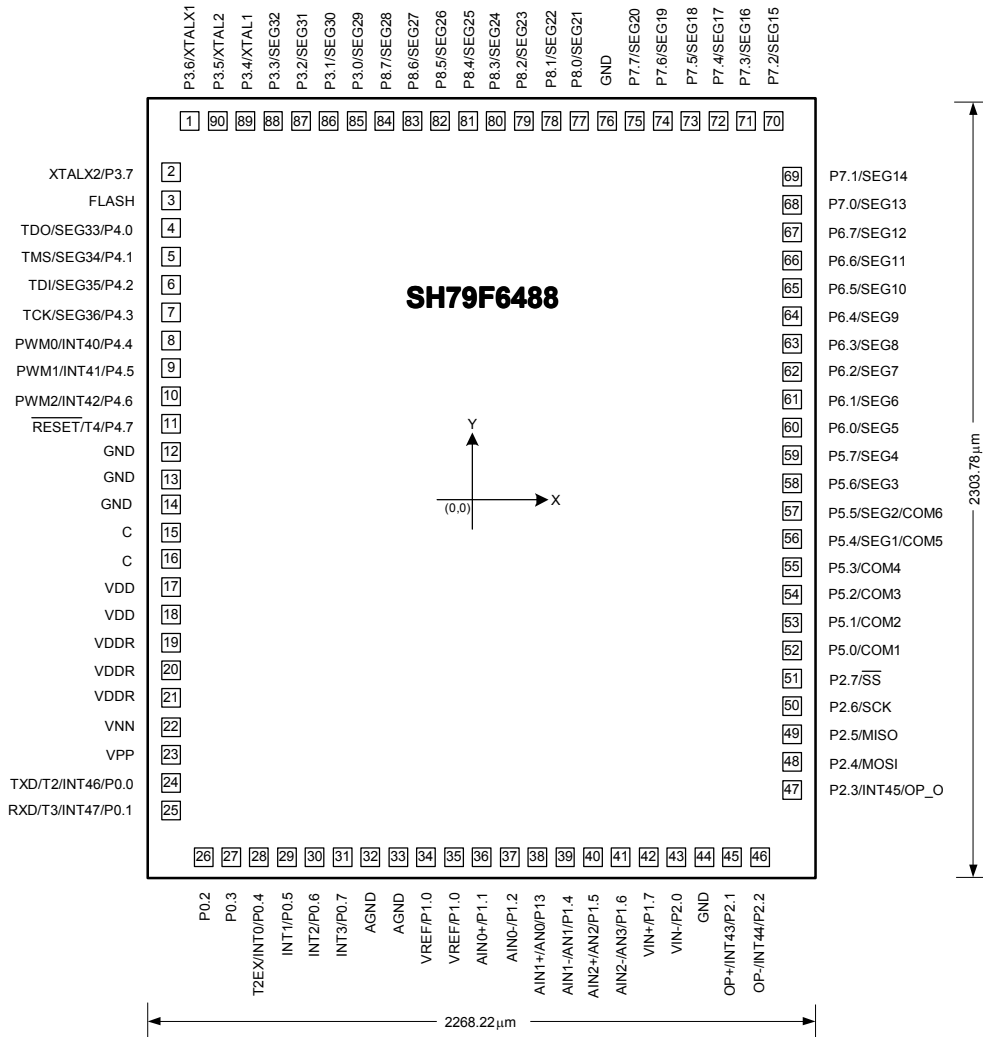


符号	英寸单位尺寸		毫米单位尺寸	
	最小	最大	最小	最大
A	---	0.063	---	1.60
A1	0.002	0.006	0.05	0.15
A2	0.053	0.057	1.35	1.45
D	0.469	0.476	11.90	12.10
E	0.469	0.476	11.90	12.10
$H_D$	0.545	0.557	13.85	14.15
$H_E$	0.545	0.557	13.85	14.15
b	0.007	0.011	0.17	0.27
e	0.020BSC		0.50BSC	
c	0.004	0.008	0.09	0.20
L	0.018	0.030	0.45	0.75
L1	0.033	0.045	0.85	1.15
$\theta$	0°	10°	0°	10°



裸片封装绑定信息

单位: 微米(um)



**SH79F6488**绑定坐标图表

焊盘编号	引脚命名	X	Y	LQFP64 引脚编号	焊盘编号	引脚命名	X	Y	LQFP64 引脚编号
1	XTALX1/P3.6	-1040.84	-924.12	2	46	OP-/INT44/P2.2	1040.84	928.88	30
2	XTALX2/P3.7	-1017.71	-1058.26	3	47	OP_O/INT45/P2.3	978.54	1058.26	31
3	/	-897.01	-1058.26	/	48	MOSI/P2.4	857.84	1058.26	/
4	TDO/SEG33/P4.0	-776.3	-1058.26	4	49	MISO/P2.5	737.14	1058.26	/
5	TMS/SEG34/P4.1	-686.21	-1058.26	5	50	SCK/P2.6	647.04	1058.26	/
6	TDI/SEG35/P4.2	-596.1	-1058.26	6	51	SS/P2.7	556.94	1058.26	/
7	TCK/SEG36/P4.3	-506.01	-1058.26	7	52	COM1/P5.0	466.84	1058.26	32
8	PWM0/INT40/P4.4	-429.51	-1058.26	8	53	COM2/P5.1	372.83	1058.26	33
9	PWM1/INT41/P4.5	-353.01	-1058.26	9	54	COM3/P5.2	296.33	1058.26	34
10	PWM2/INT42/P4.6	-276.51	-1058.26	10	55	COM4/P5.3	219.83	1058.26	35





续上表

焊盘编号	引脚命名	X	Y	LQFP64 引脚编号	焊盘编号	引脚命名	X	Y	LQFP64 引脚编号
11	RESET/T4/P4.7	-200.01	-1058.26	11	56	COM5/SEG1/P5.4	143.33	1058.26	36
12	bond to frame	-106	-1058.26	bond to frame	57	COM6/SEG2/P5.5	49.93	1058.26	37
13	GND	-29.5	-1058.26	12	58	SEG3/P5.6	-45.95	1058.26	38
14	GND	47.01	-1058.26	12	59	SEG4/P5.7	-122.45	1058.26	39
15	C	123.5	-1058.26	13	60	SEG5/P6.0	-198.95	1058.26	40
16	C	200.01	-1058.26	13	61	SEG6/P6.1	-275.45	1058.26	41
17	VDD	276.51	-1058.26	14	62	SEG7/P6.2	-351.95	1058.26	42
18	VDD	353.01	-1058.26	14	63	SEG8/P6.3	-428.45	1058.26	43
19	VDDR	429.51	-1058.26	15	64	SEG9/P6.4	-504.95	1058.26	44
20	VDDR	506.01	-1058.26	15	65	SEG10/P6.5	-595.05	1058.26	45
21	VDDR	596.1	-1058.26	15	66	SEG11/P6.6	-685.15	1058.26	46
22	/	686.21	-1058.26	/	67	SEG12/P6.7	-775.25	1058.26	47
23	/	776.3	-1058.26	/	68	SEG13/P7.0	-895.95	1058.26	48
24	TXD/T2/INT46/P0.0	897.01	-1058.26	16	69	SEG14/P7.1	-1016.65	1058.26	49
25	RXD/T3/INT47/P0.1	1017.71	-1058.26	17	70	SEG15/P7.2	-1040.84	928.88	50
26	P0.2	1040.84	-928.88	18	71	SEG16/P7.3	-1040.84	808.18	51
27	P0.3	1040.84	-808.18	19	72	SEG17/P7.4	-1040.84	704.48	52
28	T2EX/INT0/P0.4	1040.84	-687.48	20	73	SEG18/P7.5	-1040.84	614.38	53
29	INT1/P0.5	1040.84	-597.38	/	74	SEG19/P7.6	-1040.84	524.28	54
30	INT2/P0.6	1040.84	-507.28	/	75	SEG20/P7.7	-1040.84	447.78	55
31	INT3/P0.7	1040.84	-430.78	/	76	bond to frame	-1040.84	368.73	bond to frame
32	AGND	1040.84	-354.28	21	77	SEG21/P8.0	-1040.84	292.23	56
33	AGND	1040.84	-277.78	21	78	SEG22/P8.1	-1040.84	215.73	57
34	VREF/P1.0	1040.84	-201.28	22	79	SEG23/P8.2	-1040.84	139.23	58
35	VREF/P1.0	1040.84	-124.78	22	80	SEG24/P8.3	-1040.84	62.73	59
36	AIN0+/P1.1	1040.84	-48.28	23	81	SEG25/P8.4	-1040.84	-13.77	60
37	AIN0-/P1.2	1040.84	45.73	24	82	SEG26/P8.5	-1040.84	-90.27	61
38	AIN1+/AN0/P1.3	1040.84	139.74	/	83	SEG27/P8.6	-1040.84	-166.77	62
39	AIN1-/AN1/P1.4	1040.84	233.75	/	84	SEG28/P8.7	-1040.84	-290.02	63
40	AIN2+/AN2/P1.5	1040.84	327.76	25	85	SEG29/P3.0	-1040.84	-366.52	/
41	AIN2-/AN3/P1.6	1040.84	421.77	26	86	SEG30/P3.1	-1040.84	-443.02	/
42	VIN+/P1.7	1040.84	515.78	27	87	SEG31/P3.2	-1040.84	-519.52	/
43	VIN-/P2.0	1040.84	605.88	28	88	SEG32/P3.3	-1040.84	-609.62	/
44	bond to frame	1040.84	695.98	bond to frame	89	XTAL1/P3.4	-1040.84	-699.72	64
45	OP+/INT43/P2.1	1040.84	808.18	29	90	XTAL2/P3.5	-1040.84	-803.42	1

**14. 规格更改记录**

版本	记录	日期
1.0	初始版本	2012年9月
2.0	P1: 增加LQFP80 P5~P7: 增加LQFP80封装 P63: 修改外部中断3/4寄存器描述笔误 P86: 修改寄存器地址笔误 P101: 修改ADC通道选择位部分描述 P104: 修改ADCDF位描述 P122: 修改PGA单位uA笔误 P125: 增加LQFP80订购信息 P127: 增加LQFP80封装外形尺寸	2013年5月

**目录**

1. 特性.....	1
2. 概述.....	1
3. 方框图.....	2
4. 引脚配置.....	3
4.1 焊盘配置.....	3
4.2 LQFP64封装.....	4
4.3LQFP80封装.....	5
5. 引脚描述.....	8
6. SFR映像.....	10
7. 标准功能.....	18
7.1 CPU.....	18
7.1.1 CPU内核特殊功能寄存器.....	18
7.1.2 CPU增强内核特殊功能寄存器.....	19
7.1.3 寄存器.....	19
7.2 随机数据存储 (RAM).....	20
7.2.1 特性.....	20
7.2.2 寄存器.....	20
7.3 FLASH程序存储器.....	21
7.3.1 特性.....	21
7.3.2 ICP模式下的Flash操作.....	23
7.4 扇区自编程 (SSP) 功能.....	24
7.4.1 寄存器.....	24
7.4.2 Flash控制流程图.....	28
7.4.3 SSP编程注意事项.....	29
7.4.4 可读识别码.....	29
7.5 系统时钟和振荡器.....	30
7.5.1 特性.....	30
7.5.2 时钟定义.....	30
7.5.3 概述.....	31
7.5.4 寄存器.....	31
7.5.5 系统时钟选择示例.....	33
7.5.6 振荡器类型.....	35
7.5.7 谐振器负载电容选择.....	36
7.6 系统时钟监控 (SCM).....	37
7.7 I/O端口.....	38
7.7.1 特性.....	38
7.7.2 寄存器.....	38
7.7.3 端口模块图.....	40
7.7.4 端口共用.....	41
7.8 定时器.....	50
7.8.1 特性.....	50
7.8.2 定时器2.....	50
7.8.3 定时器3.....	55
7.8.4 定时器4.....	57
7.9 时基定时器.....	60
7.9.1 特性.....	60
7.9.2 寄存器.....	60
7.10 中断.....	62
7.10.1 特性.....	62
7.10.2 中断允许.....	62
7.10.3 寄存器.....	62
7.10.4 中断标志.....	64
7.10.5 中断向量.....	66
7.10.6 中断优先级.....	66



7.10.7 中断处理.....	67
7.10.8 中断响应时间.....	67
7.10.9 外部中断输入.....	68
7.10.10 中断汇总.....	68
<b>8. 增强功能.....</b>	<b>69</b>
8.1 电源稳压器 (REGULATOR) .....	69
8.1.1 特性.....	69
8.1.2 寄存器.....	69
8.2 LCD驱动器.....	70
8.2.1 传统电阻型/快速充电LCD模式.....	70
8.2.2 低功耗 (SLP) 型LCD模式.....	75
8.2.3 LCD RAM配置.....	76
8.3 串行外部接口 (SPI) 控制器.....	79
8.3.1 特性.....	79
8.3.2 信号描述.....	79
8.3.3 波特率.....	80
8.3.4 功能描述.....	80
8.3.5 工作模式.....	81
8.3.6 传送形式.....	82
8.3.7 出错检测.....	83
8.3.8 中断.....	83
8.3.9 寄存器.....	84
8.4 脉宽调制模块 (PWM) .....	86
8.4.1 特性.....	86
8.4.2 PWM寄存器.....	86
8.5 增强型通用异步收发器 (EUART) .....	90
8.5.1 特性.....	90
8.5.2 EUART工作方式.....	90
8.5.3 波特率.....	95
8.5.4 多机通讯.....	96
8.5.5 帧出错检测.....	97
8.5.6 寄存器.....	97
8.6 模数转换器 (ADC) .....	100
8.6.1 特性.....	100
8.6.2 ADC框图.....	100
8.6.3 寄存器.....	101
8.7 可编程仪表放大器 (PGA) .....	106
8.7.1 特性.....	106
8.7.2 寄存器.....	106
8.8 运算放大器 (OP) .....	107
8.8.1 特性.....	107
8.8.2 寄存器.....	107
8.9 低电压复位 (LVR) .....	108
8.9.1 特性.....	108
8.10 看门狗定时器 (WDT)，程式超范围溢出 (OVL) 复位及其它复位状态.....	109
8.10.1 特性.....	109
8.10.2 寄存器.....	110
8.11 电源管理.....	111
8.11.1 特性.....	111
8.11.2 空闲模式 (Idle) .....	111
8.11.3 掉电模式 (Power-Down) .....	111
8.11.4 寄存器.....	112
8.12 预热计数器.....	113
8.12.1 特性.....	113
8.13 代码选项.....	114



---

9.	指令集.....	116
10.	电气特性.....	121
11.	应用电路.....	124
12.	订购信息.....	125
13.	封装信息.....	126
	LQFP64外形尺寸      单位: 英寸/毫米.....	126
	LQFP80外形尺寸      单位: 英寸/毫米.....	127
	裸片封装绑定信息      单位: 微米(UM).....	128
14.	规格更改记录.....	130