

增量式光电编码器计数与接口电路的设计

费伟中,沈建新,周 勇

(浙江大学,浙江杭州 310027)

摘 要:设计了一种简单且高精度的接口电路,实现了硬件鉴相、倍频(提高精度)和计数,可与微机或 DSP 并行通讯,并消除了硬件延时可能引起的错误。

关键词:增量式光电编码器;接口;计数;鉴相

中图分类号:TM38 **文献标识码:**A

文章编号:1004-7018(2007)01-0017-02

Design of Counting and Interface Circuit of Incremental Encoder

FEI Wei-zhong, SHEN Jian-xin, ZHOU Yong

(Zhejiang University, Hangzhou 310027, China)

Abstract: In this paper, an encoder interface was designed, in which phase detection, enhancement of resolution and counting of encoder pulses were all implemented with simple hardware, and potential data error due to propagation time delay of the counter was removed. With the interface, a microcomputer or DSP can easily acquire the position data from the encoder through a parallel port.

Key words: incremental encoder; interface; pulse counting; phase detection

1 引 言

光电编码器在现代电机控制系统中常常用以检测转子的位置与速度。光电编码器分两大类,即绝对式和增量式。绝对式光电编码器具有与微机或 DSP 的接口,使用方便,但是价格高。增量式光电编码器不具有计数和接口电路,一般是输出 A、B、Z 脉冲信号,但是价格较低,因此比较常用^[1,2]。

增量式光电编码器的输出信号往往直接连接到微机或 DSP 的计数器输入端,由其软件来鉴相和计数,因此占用了微机的硬件资源和软件执行时间。当微机运行繁忙时,可能会出现漏计或误计现象。市场上也有专用的光电编码器计数与接口电路,但是价格昂贵,使用也比较复杂。为此,本文设计了一个简单且精度高的接口电路,具有硬件鉴相与计数功能,计数结果以并行口输出,可与微机直接接口。在并行口之前还用锁存电路来消除硬件电路自身的延时所可能引起的计数错误,减轻了后续微机的软件负担。

2 鉴相与计数电路

增量式光电编码器输出 A、B 两个互差 90° 的方波信号,每转一周每个信号输出 N 个脉冲。所以,

光电编码器的可利用的最高精度为 $4N$ ppr^[3-5]。A、B 信号的相位关系体现了光电编码器旋转方向。例如,当光电编码器顺时针旋转时,A 超前 B 90°,如图 1b 所示;逆时针旋转时,B 超前 A 90°。因此,鉴相电路通过 A、B 的相位关系来判断旋转方向,并且据此决定当一个计数脉冲出现时应该对当前计数值加 1 还是减 1。图 1a 中还用一个 D 触发器实现鉴相^[3];并用一个异或门从 A、B 信号产生计数脉冲,起到倍频作用,所以精度是 $2N$ ppr,最大脉冲频率为 $Nn/30$ Hz,其中 n 是转速(r/min)。

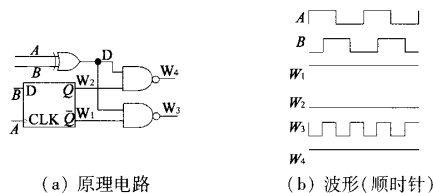


图 1 鉴相电路及其相应波形

光电编码器顺时针旋转时,信号 A 超前 B 90° (如图 1b 所示),D 触发器输出 \bar{Q} (波形 W_1) 为高电平, Q (波形 W_2) 为低电平,则下面的与非门开通,计数器脉冲通过 (波形 W_3),送至双向计数器 74HC193 的加脉冲输入端^[3],如图 2 所示,进行加法计数;此时上面的与非门关闭,其输出为高电平 (波形 W_4)。当光电编码器逆时针旋转时,情况相反。

这里使用了四片 74HC193 实现 16 位计数,所测得位置信号的范围为 $0 \sim 2N - 1$ (顺时针方向),或 0 (即 65536) $\sim 65537 - 2N$ (相当于 $0 \sim -2N + 1$)

收稿日期:2005-12-12
改稿日期:2006-03-06

(逆时针方向),如图3所示。编码器每转一周也会同时输出一个标记窄脉冲Z,Z用来同时重置所有的计数器,如图2和图3所示。

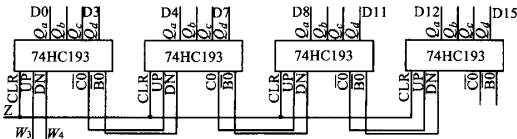


图2 计数电路

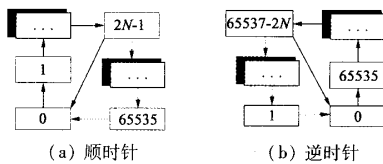


图3 计数流程图^[6]

3 纠错与并行接口电路

计数电路是由四个计数器串联的,每个计数器有约400 ns的延时,因此四个计数器可能没有同时准备好。当一个计数脉冲出现后要过400 ns第一个计数器才准备好后,1600 ns后四个计数器才都准备好。如果在这段时间内微处理器读取数据,读取的数据将出现错误^[6]。例如,若当前的数据为0FFF,这时增计数端出现一个脉冲,则计数器数据变化为:0FFF→0FF0→0F00→0000→1000,虽然这个过程只发生在1600 ns内,但这段时间对微处理器而言是很长的,如果此时读取数据就有可能出现0FF0、0F00、0000等错误数据。为了避免该错误的发生,这里设计了一个数据锁存电路,如图4所示。锁存器的触发窄脉冲E比计数脉冲W₃或W₄(上升沿有效)延时半个周期,且计数脉冲的半个周期须>1600 ns,如图5所示。这样,当计数器未稳定时,其输出数据不会通过锁存器。另外,图4中也示出了微机读取数据所需的并行口缓存电路。这里,锁存和缓存均用74HC573实现。

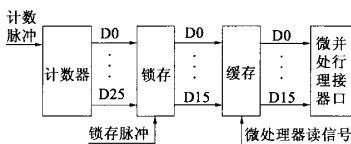


图4 纠错与并行接口电路框图

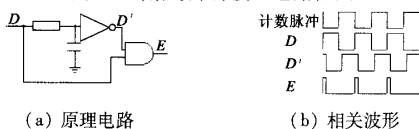


图5 锁存器触发脉冲电路及波形

6a为计数脉冲(下波形)和锁存器触发脉冲(上波形)。计数脉冲的上升沿触发74HC193计数器,但是此时锁存器是封锁的,这样尚未稳定的计数值不会通过。在计数脉冲的下降沿,计数器早已稳定,这时一个窄的正脉冲触发锁存器74HC573使得正确的计数结果保持在锁存器的输出口,供微处理器随时读取。图6b为计数器加脉冲输入端信号W₃(下波形)和微机读取计数结果后通过一个10位的D/A转换器输出波形(上波形)。可以看出,当光电编码器顺时针旋转时,W₃信号有脉冲,计数结果增加,D/A输出波形是上升的;反之,当光电编码器逆时针旋转时,W₃信号无脉冲,计数结果减小,D/A输出波形是下降的。实验结果验证了所设计的鉴相、计数和接口电路的正确性。

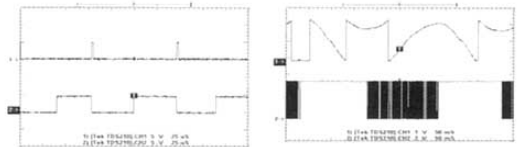


图6 实测波形

5 结 语

本文设计了增量式光电编码器的一种简单且高精度的鉴相、计数和接口电路,可根据光电编码器的转向进行递增或递减计数,并可与微机或DSP直接进行并行通讯。实验结果验证了本设计的正确性。需要指出的是,本电路上电后,只有在出现一次Z脉冲之后检测结果才正确。

参考文献

- [1] 付旭东,付瀛,徐冰. 位置检测装置-光电编码器[J]. 沈阳电力高等专科学校学报,2002,(10):27~29
- [2] 吴志刚. 光电编码器的原理与应用[J]. 浙江冶金,2001,2:50~53
- [3] Stargon. 相对光电编码器的鉴相和计数电路[EB/OL]. <http://gonghighloam.2lic.org/user1/2774/archives/2006/18077.html>
- [4] 刘飞龙,裴海龙. 光电脉冲编码器四倍频电路的实现及应用[J]. 自动化仪表,2002,21(9):4~6
- [5] 肖本贤. 一种提高转速测量范围与精度的新方法[J]. 自动化仪表,1997,18(11):21~23
- [6] Shen JX. Sensorless Control of Permanent Magnet Brushless Drivers [D]. University of Sheffield, UK,2003:31~36

作者简介:费伟中(1981-),男,主要研究永磁电机。

增量式光电编码器计数与接口电路的设计

4 实验结果

实验中采用了一个500 ppr的光电编码器。图