

特点

- 高性能，低功耗的AVR 8位微控制器
- RISC架构
 - 130条指令 - 绝大多数为单时钟周期执行
 - 32个8位通用工作寄存器
 - 全静态工作
 - 高达16 MIPS的吞吐量，在16兆赫
 - 片上2周期乘法器
- 非易失性程序和数据存储
 - 对在系统内可编程的Flash 8K字节
 - 耐力：10,000写/擦除周期
 - 可选Boot代码区具有独立锁定位在系统编程通过片上引导程序真正的同时读-写操作
 - 512字节EEPROM
 - 耐力：100,000写/擦除周期
 - 512字节的片内SRAM
 - 高达64K字节的可选外部存储器空间
 - 可以对锁定的软件安全
- 外设特性
 - 一个8位定时器/计数器具有独立预分频器和比较模式
 - 一个16位定时器/计数器具有独立预分频器，比较功能和捕捉模式
 - 三通道PWM
 - 可编程的串行USART
 - 主从SPI串行接口
 - 可编程看门狗定时器具有独立的片上振荡器
 - 片上模拟比较器
- 单片机特性
 - 上电复位和可编程欠压检测
 - 内部标定RC振荡器
 - 外部和内部中断源
 - 三种睡眠模式：空闲模式，掉电和待机
- I/O和封装
 - 35个可编程I/O线
 - 40引脚PDIP，44引脚TQFP封装，44引脚PLCC和44-QFN垫/MLF
- 工作电压
 - 2.7 - 5.5V的ATmega8515L
 - 4.5 - 5.5V的ATmega8515的
- 速度等级
 - 0 - 8兆赫ATmega8515L
 - 0 - 16 MHz时为ATmega8515的



8-bit AVR[®]
微控制器

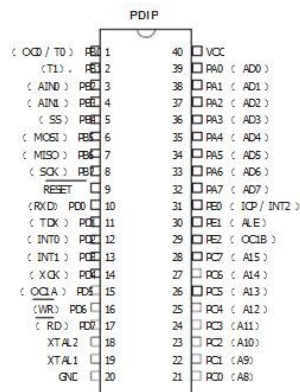
8K字节
在系统
可编程
FL灰

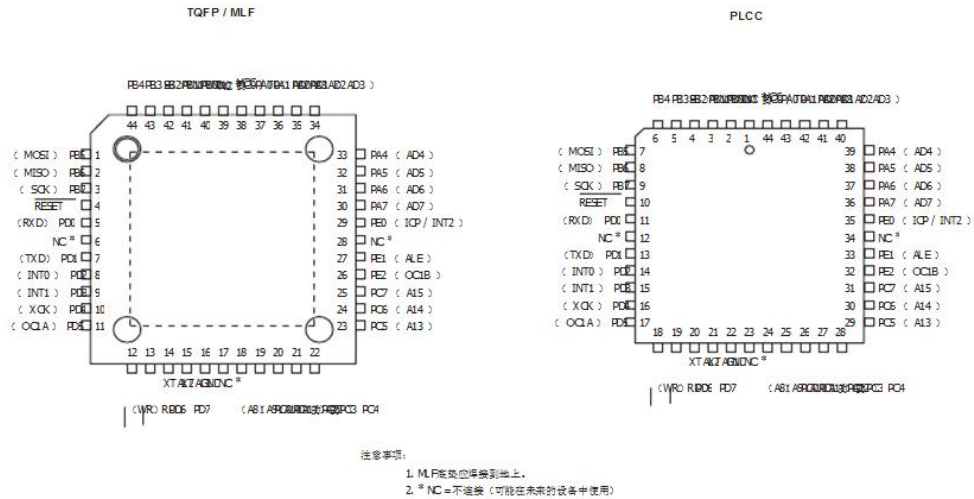
ATmega8515
ATmega8515L

摘要



图1。 ATmega8515的引脚排列





2 ATmega8515(L)

2512J5-AVR-10/06

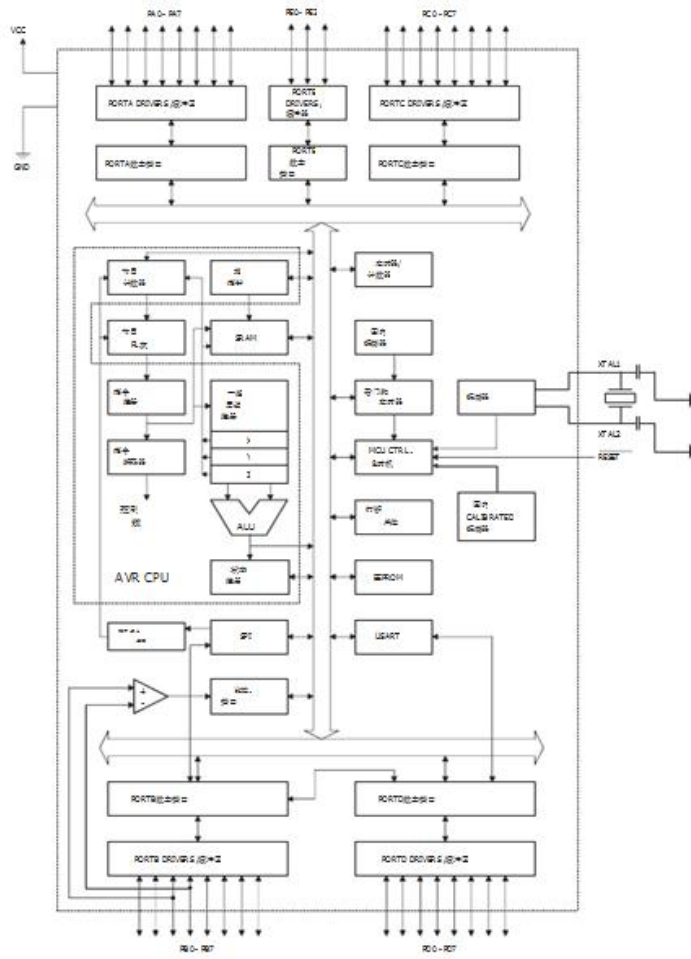
ATmega8515(L)

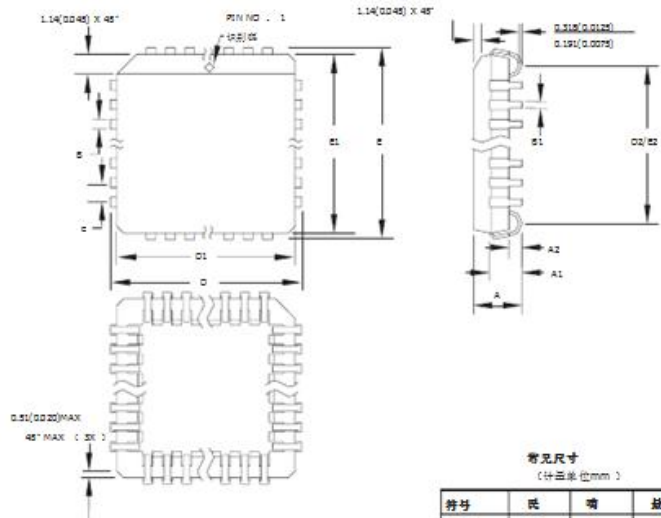
概观

ATmega8515 的是基于AVR的低功耗8位CMOS微控制器增强的RISC架构。通过在单个时钟周期内执行强大的指令，该ATmega8515的数据吞吐率高达1 MIPS每MHz，从而可以系TEM设计师能够优化功耗和处理速度之间。

框图

图2中。框图





注意事项: 1. 本方案符合JEDEC的参考M5-018, 变化A,C。
 2. 尺寸D1和E1不包括引脚突出。
 允许公差0.010" (0.254毫米) 每一页。尺寸D1和E1包括模具公差, 并在极端情况下测得的上部或下部材料的状态。
 3. 引脚共面性为0.004" (0.102毫米) 最大。

常见尺寸
(单位: mm)

符号	低	高	最大	注
A	4.191	-	4.572	
A 1	2.286	-	3.048	
A 2	0.508	-	-	
D	17.399	-	17.653	
D 1	16.510	-	16.662	注2
E	17.399	-	17.653	
E 1	16.510	-	16.662	注2
D 2/E 2	14.986	-	16.002	
B	0.680	-	0.813	
B 1	0.530	-	0.533	
e	1.270 (典型值)			

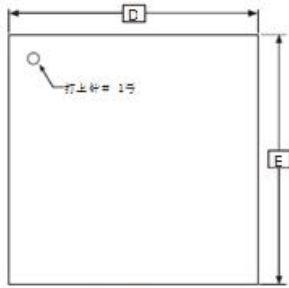
10/04/01

AME 2325 百川源
 桑何燕, 加利福尼亚95131

标题 44J, 44J(即, 密封引线芯片载体 (PLCC))

图号: 44J

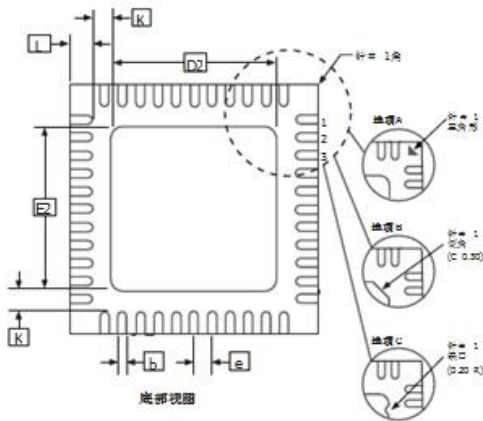
指示页 B



顶视图



SIDE 侧视图



底部视图

常见尺寸
(计量单位mm)

符号	低	高	最大	注
A	0.80	0.90	1.00	
A1	-	0.02	0.05	
A3	0.25 REF			
b	0.18	0.23	0.30	
D	6.90	7.00	7.10	
D2	5.00	5.20	5.40	
E	6.90	7.00	7.10	
E2	5.00	5.20	5.40	
e	0.50 BSC			
L	0.59	0.64	0.69	
K	0.20	0.26	0.41	

注： JEDEC标准JMO-220，图1 (SAW, 4.23) VKKD - 3。

5/27/06



2325 百川顺
柔佛州，加利福尼亚95131

标题

44M1, 44位, 7x7x1.0 mm 立体, 引脚间距0.50毫米,
5.20毫米封装高度, 微引线板阵列封装 (MLF)

图号

44M1

指示录

G