

特点

- 集成了ARM926EJ-S™ ARM® 拇指® 处理器
 - DSP指令扩展, 支持Jazelle™ 技术的Java™ 促进
 - 16 KB的数据Cache, 16 KB的指令Cache, 写缓冲区
 - 220 MIPS在200兆赫
 - 内存管理单元
 - 嵌入式ICE™, 调试通信通道支持
 - 中档实现嵌入式跟踪宏单元
- 总线矩阵
 - 九32位层矩阵, 允许总的片上总线的带宽28.8 Gbps的
 - 引导模式选择选项, 重映射命令
- 嵌入式存储器
 - 一个128字节的内部ROM, 最大总线矩阵速度单周期访问
 - 一个80字节的片内SRAM, 最大处理器或总线的单周期访问矩阵速度
 - 一个16字节的片内SRAM, 最大总线矩阵速度单周期访问
- 双外部总线接口 (EBI0和EBI1)
 - EBI0支持SDRAM, 静态存储器, ECC功能的NAND闪存和CF卡
 - EBI1支持SDRAM, 静态存储器和ECC功能的NAND闪存
- DMA控制器 (DMAC)
 - 充当一个总线矩阵主
 - 嵌入2单向通道, 具有可编程优先级, 地址代, 通道缓冲和控制
- 二十外设DMA控制器通道 (PDC)
- LCD控制器
 - 支持被动或主动显示
 - 高达24位每像素的TFT模式, 多达16位每像素的STN彩色模式
 - 高达1600万色TFT中的模式, 分辨率高达2048×2048来, 支持虚拟屏幕缓冲区
- 两个D图形加速器
 - 画线, 块传输, 裁剪, 命令队列
- 图像传感器接口
 - ITU-R BT.601/656的外部接口, 可编程帧捕获速率
 - 为支持高灵敏传感器的12位数据接口
 - SAV和EAV同步, 用洁牙机, 的YCbCr格式预览路径
- USB 2.0全速 (12兆比特每秒) 主机双端口
 - 双片上收发器
 - 集成的FIFO和专用DMA通道
- USB 2.0全速设备端口 (每秒12兆位)
 - 片上收发器, 2432字节的可配置集成的双口RAM
- 以太网MAC 10/100 BASE-T
 - 媒体独立接口或简化媒体独立接口
 - 28字节的FIFO和专用DMA通道的接收和发送
- 全功能的系统控制器, 包括
 - 复位控制器, 关机控制器
 - 二32位电池备份寄存器, 共80字节
 - 时钟发生器和电源管理控制器
 - 高级中断控制器和调试单元
 - 周期性间隔定时器, 看门狗定时器和双实时定时器



AT91 ARM 拇指 微控制器

AT91SAM9263

初步

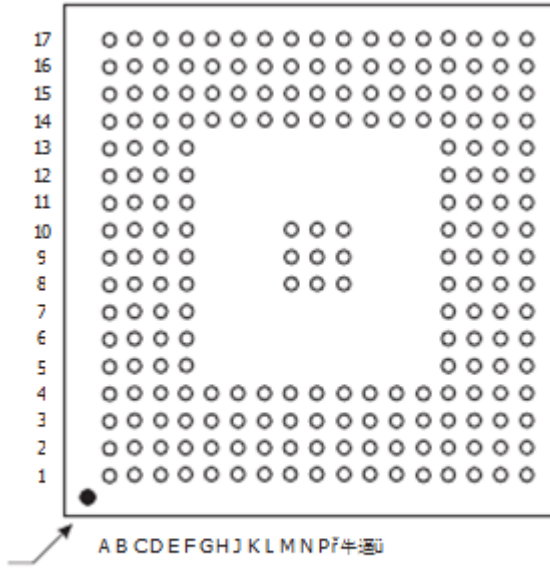
摘要

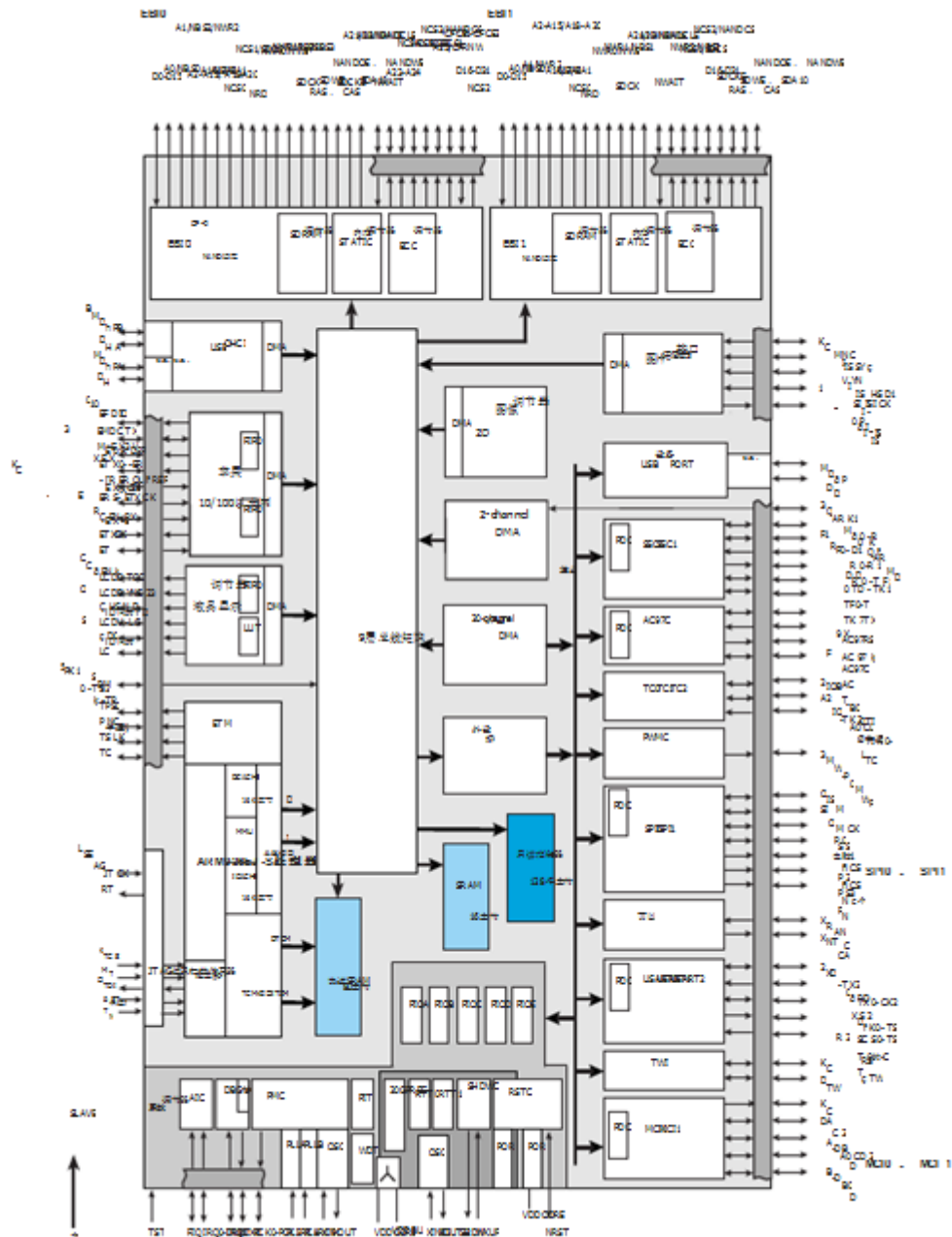
注意: 这是一个总结性文件。
完整的文档可
爱特梅尔网站www.atmel.com。

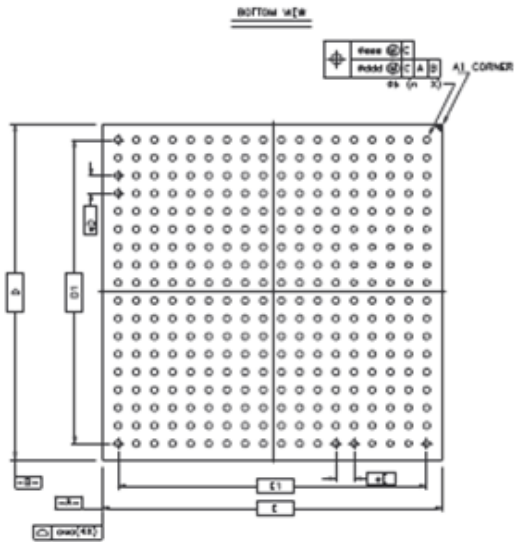
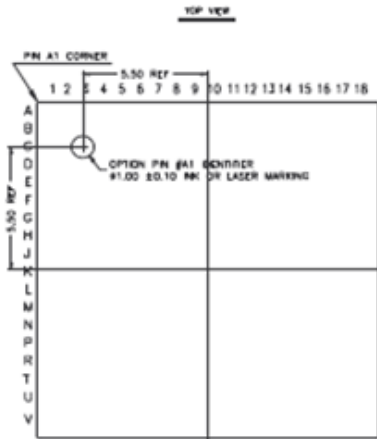
62491ES-AT ARM-27-Jul-05



例 1.2.1







	Symbol	Dimension	TFPGA
Package :			TFPGA
Body Size :	B	C	15
	D		15
Ball Pitch :	X	4C	0.80
	Y	4D	0.80
Total Thickness :	A		1.20 MAX
Mold Thickness :	M		0.53 Ref.
Substrate Thickness :	S		0.29 Ref.
Ball Diameter :			0.30
Stand Off :	A1		0.18 - 0.26
Ball Width :	b		0.40 ± 0.40
Package Edge Tolerance :	eee		1.20
Mold Tolerance :	mmm		0.53
Capacitance :	ccc		0.05
Ball Offset (Package) :	ddd		0.15
Ball Offset (Ref) :	ooo		0.05
Ball Count :	n		324
Edge Ball Center to Center :	X	E1	13.50
	Y	E2	13.50

