

## 特点

- 400 MHz的ARM926EJ-S™ ARM®处理器的Thumb
  - 32 KB的数据Cache， 32 KB的指令Cache， MMU
- 回忆
  - DDR2控制器4银行DDR2/LPDDR， SDRAM/LPSDR
  - 外部总线接口，支持4个银行DDR2/LPDDR， SDRAM/LPSDR，静态回忆，CF卡，SLC NAND闪存，带ECC
  - 一个64 KB的内部SRAM，在系统运行速度或处理器的单周期访问通过高速接口中医
  - 一个64字节的内部ROM，嵌入自举程序
- 外设
  - LCD控制器支持STN和TFT显示高达1280 \* 860
  - ITU-R BT . 601/656图像传感器接口
  - USB设备高速， USB主机高速和USB主机全速开 - 芯片收发器
  - 10/100 Mbps以太网MAC控制器
  - 两个高速存储卡主机（SDIO，SD卡，MMC）
  - AC'97控制器
  - 两个主/从串行外设接口
  - 两个三通道32位定时器/计数器
  - 两个同步串行控制器（I2S模式）
  - 四通道16位PWM控制器
  - 两两线接口
  - 四个USART与ISO7816和IrDA，曼彻斯特和SPI模式
  - 8通道10位ADC，具有4线触摸屏支持
- 系统
  - 133 MHz的12 32位多层AHB总线矩阵
  - 37通道DMA
  - 引导从NAND闪存，SD卡，DataFlash®或串行数据闪存
  - 复位控制器，带有片上上电复位
  - 可选择的32768 Hz的低功耗和12 MHz的晶体振荡器
  - 内部低功耗32 kHz RC振荡器
  - 一个PLL为系统和一个480 MHz的PLL为USB高速优化
  - 两个可编程的外部时钟信号
  - 高级中断控制器和调试单元
  - 周期性间隔定时器，看门狗定时器，实时定时器和实时时钟
- I/O
  - 五32位并行输入/输出控制器
  - 160可编程I/O线复用最多两个外设I/O与施密特触发器输入
- 包
  - 324球TFBGA封装，间距0.8毫米



## AT91 ARM 拇指型 微控制器

## AT91SAM9G45

## 初步

## 摘要

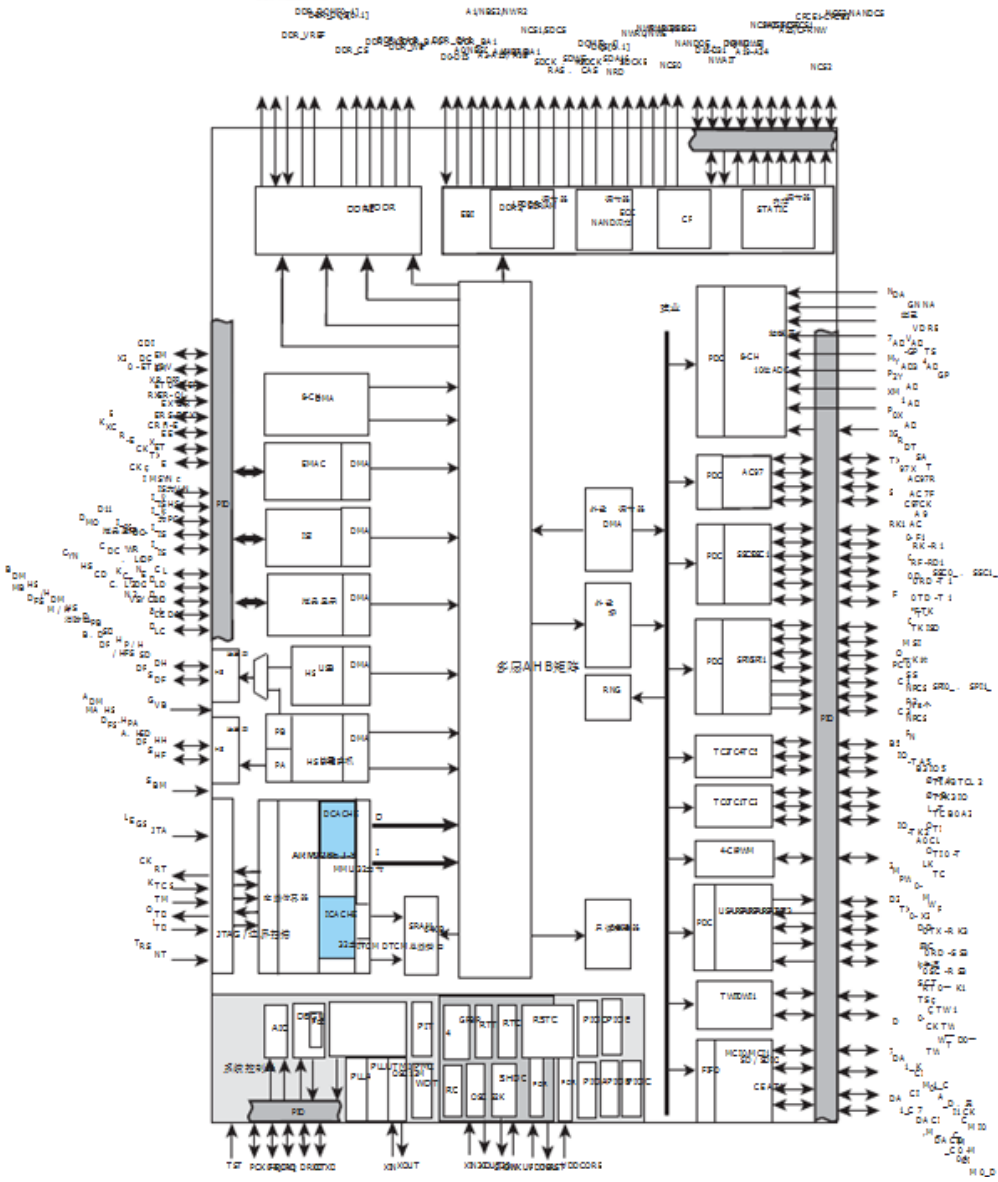


在ARM926EJ-S的AT91SAM9G45拥有经常要求用户组合接口功能性和高数据速率连接，包括LCD控制器，电阻式触摸屏，摄像头接口，音频，以太网10/100以及高速USB和SDIO。与亲处理器为400MHz和多个运行100+ Mbps的数据速率的外设，AT91SAM9G45的具有性能和带宽网络或本地存储媒体，提供一种确保有足够的用户体验。

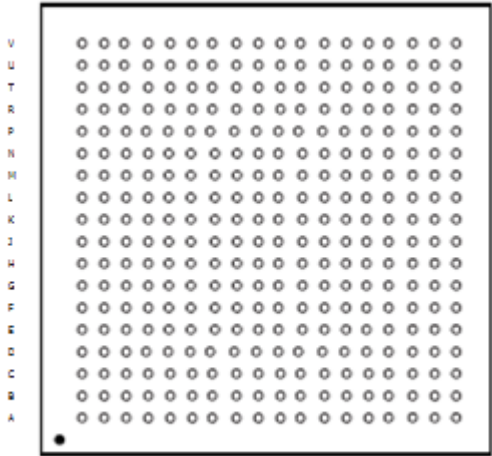
该AT91SAM9G45支持最新一代的DDR2和NAND闪存接口面临的程序和数据存储。相关联的内部133 MHz的多层总线架构与37个DMA通道，一个双外部总线接口和分布式内存包括64 K字节的SRAM可配置为紧耦合存储器（TCM）中维持高所要求的处理器和高速外围设备的带宽。

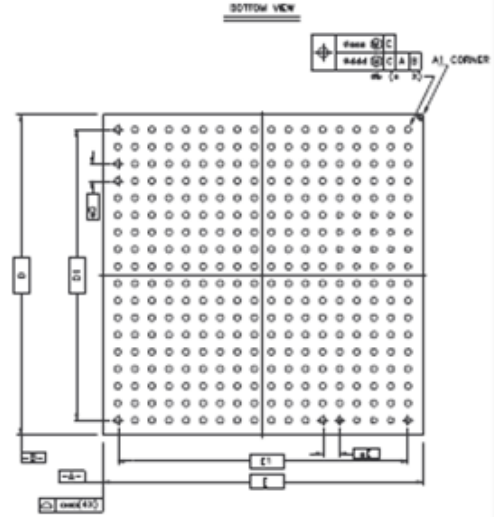
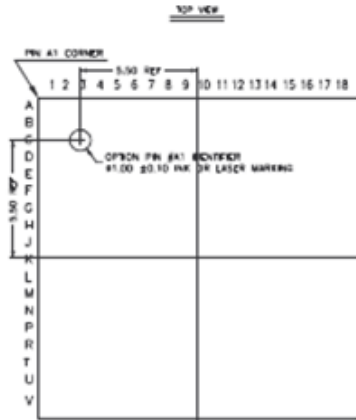
在I/O的支持1.8V或3.3V工作电压，这对于内存独立配置接口和外设I/O。这一功能完全无需任何外部电平转换器。此外，它还支持0.8球间距封装的低成本PCB制造。

该AT91SAM9G45功率管理控制器具有高效的时钟门控和电池备份部分最大限度地减少工作和待机模式功耗。



底部视图





	Symbol	Corrosion Dimensions
Package :		TFPGA
Body Size :	X	E 1.5
	Y	D 1.5
Ball Pitch :	X	W 0.20
	Y	W 0.20
Total Thickness :	A	1.20 max
Mask Thickness :	M	0.53 Ref.
Substrate Thickness :	S	0.39 Ref.
Ball Diameter :		0.20
Stand Off :	A1	0.18 - 0.28
Ball Width :	b	0.40 - 0.40
Package Edge Tolerance :	eee	1.20
Mask Flatness :	bbb	0.53
Complexity :	ccc	0.08
Ball Offset (Package) :	ddd	0.15
Ball Offset (Ball) :	eee	0.08
Ball Count :	n	324
Edge Ball Center to Center :	X	E1 13.00
	Y	D1 13.00

