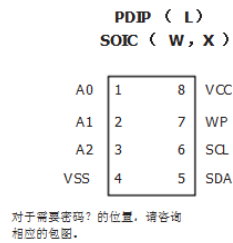


特点

- n 支持标准和快速I²C协议
- n 1.8 V至5.5 V电源电压范围
- n 64字节页写缓冲
- n 硬件写保护整个内存
- n 施密特触发器和噪声抑制滤波器关于总线输入（SCL和SDA）。
- n 低功耗CMOS技术
- n 百万编程/擦除周期
- n 百年数据保留
- n 工业温度范围
- n 符合RoHS标准的8引脚PDIP和SOIC封装

引脚配置



引脚功能

A ₀ , A ₁ , A ₂	设备地址
SDA	串行数据
SCL	串行时钟
WP	写保护
V _{CC}	电源
V _{SS}	地

设备描述

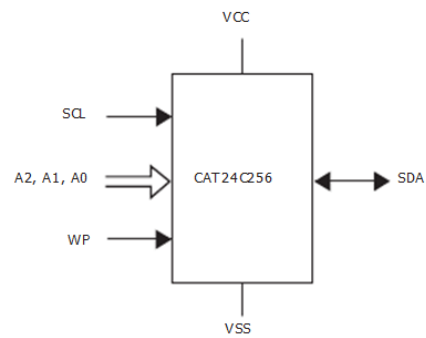
该CAT24C256是一个256-KB的串行CMOS EEPROM中，内部组织为512页，每页64字节，用于共32768个字节，每个字节8比特。

它具有一个64字节页写缓冲和支持两个标准（100千赫），以及快速（400 kHz）的I²C协议。

写操作可以通过采取WP引脚被禁止高（这保护整个存储器）。

外部地址引脚使其能够支持到同一总线上8 CAT24C256设备。

功能符号



*催化剂量表

†在从飞利浦公司授权C协议。

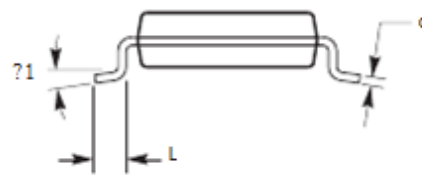
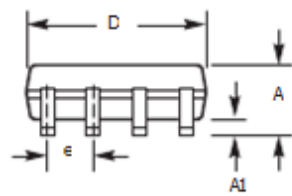
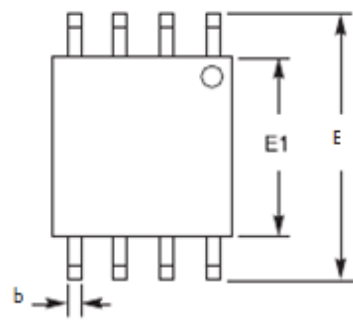
PDIP (L)
SOIC (W , X)

A0	1	8	VCC
A1	2	7	WP
A2	3	6	SCL
VSS	4	5	SDA

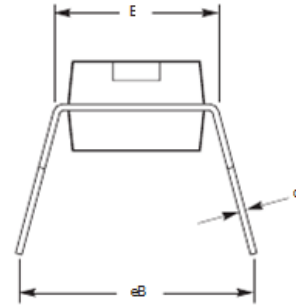
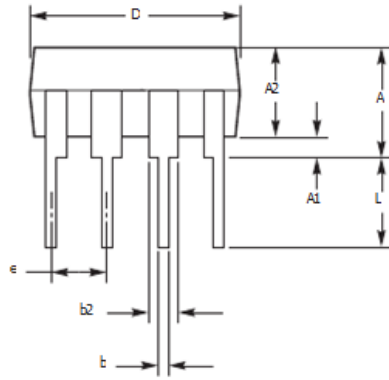
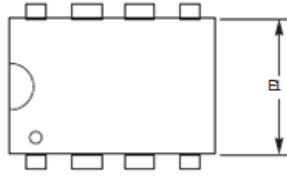
对于需要密码? 的位置, 请咨询
相应的包图。

引脚功能

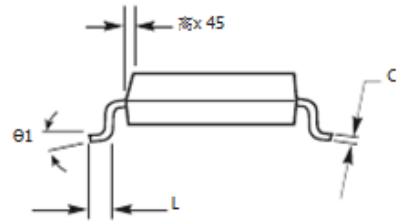
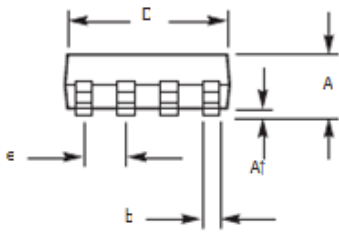
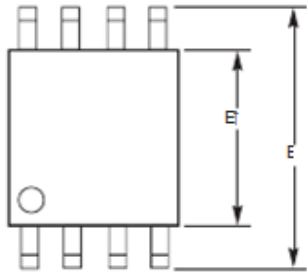
A_0, A_1, A_2	设备地址
SDA	串行数据
SCL	串行时钟
WP	写保护
V_{CC}	电源
V_{SS}	地



符号	民	响	最大
A1	0.05		0.25
A			2.03
b	0.36		0.48
c	0.19		0.25
D	5.13		5.33
E	7.75		8.26
E1	5.13		5.38
e	1.27 BSC		
L	0.51		0.76
?1	0°		8°



符号	民	嘴	最大
A			4.57
A1	0.38		
A2	3.05		3.81
b	0.36	0.46	0.56
b2	1.14		1.77
c	0.21	0.26	0.35
C	9.02		10.16
E	7.62	7.87	8.25
E1	6.08	6.35	7.11
e	2.54 BSC		
eB	7.87		9.65
L	2.92		3.81



符号	民	嘴	最大
A'	0.10		0.25
A	1.35		1.75
b	0.33		0.51
C	0.19		0.25
C	4.80		5.00
E	5.80		6.20
E'	3.80		4.00
e	? 0.27 BSC		
h	0.25		0.50
L	0.40		1.27
theta 1	0°		8°