

特点

- 串行外设接口 (SPI) 兼容
- 支持 SPI 模式 0 (0,0) 和 3 (1,1) 的
- 低电压和标准电压工作
 - 2.7 (V_{CC} = 2.7V 至 5.5V)
 - 1.8 (V_{CC} = 1.8V 至 5.5V)
- 3.0 MHz 的时钟速率 (5V)
- 32 字节的页面模式
- 块写保护
 - 保护 1/4、1/2、或整个阵列
- 写保护 (WP) 引脚和写禁止说明
硬件和软件数据保护
- 自定义写周期 (5 毫秒典型值)
- 高可靠性
 - 耐力: 一百万次擦写循环
 - 数据保存: 100 年
- 汽车级器件可用
- 8 引脚 PDIP、8 引脚 JEDEC SOIC 和 14 引脚 TSSOP 封装

描述

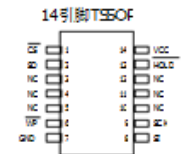
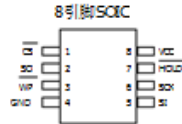
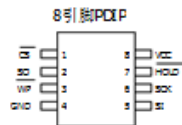
该 AT25080 / 三百二十分之一百六十 / 640 提供 8192/16384/32768/65536 位串行电的
类云-E RA SA BLE 崇伽马重新均衡器的广告在 LY 各态录RY (EEPROM) 或 GA nize DAS
1024/2048/4096/8192 字的每个字节 8 位。该装置被用在许多优化
工业和商业应用中。低功耗和低电压操作

是必不可少的。该 AT25080 / 三百二十分之一百六十 / 640 是在节省空间的 8 引脚 PDIP、8 位可用
号数 JEDEC SOIC 和 14 引脚 TSSOP 封装。

该 AT25080 // 六百四十分之三百二十零通过芯片选择引脚使能 160 (CS) 和访问
通过 3 线接口, 包括串行数据输入 (SI) 中, 串行数据输出 (SO) 和
串行时钟 (SCK)。所有的编程周期是完全自定义, 也没有另行
写入速度前擦除周期是必需的。

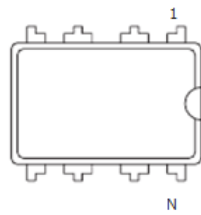
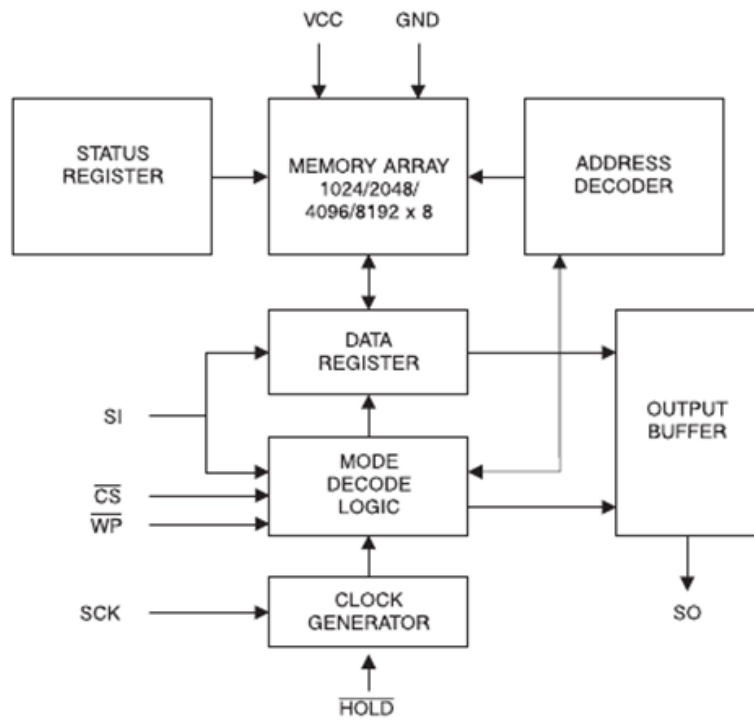
引脚配置

引脚名称	功能
CS	芯片选择
SCK	串行数据时钟
SI	串行数据输入
SO	串行数据输出
GND	地
VCC	电源
WP	写保护
HOLD	暂停串行输入
NC	无连接
DC	不连接

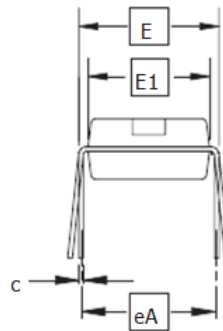


SPI 串行
EEPROM 的
8K (1024 × 8)
16K (2048 × 8)
32K (4096 × 8)
64K (8192 × 8)

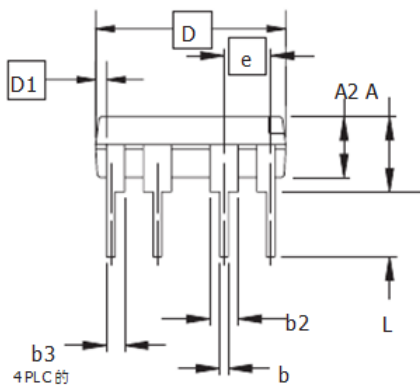
AT25080
AT25160
AT25320
AT25640



顶视图



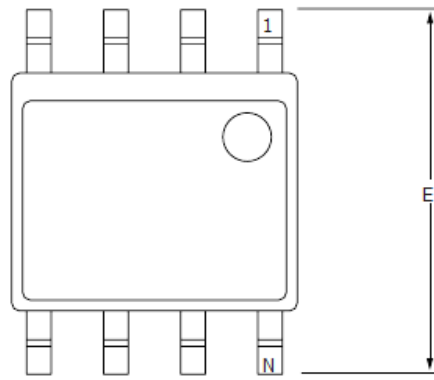
端视图



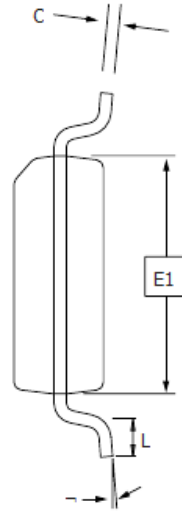
SIDE 意见

常见尺寸
(计量单位=英寸)

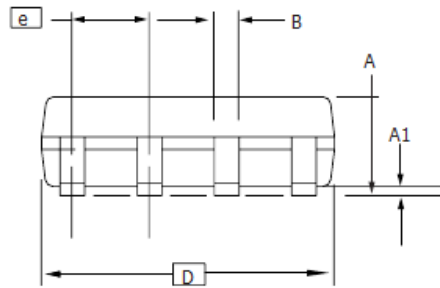
符号	民	响	最大	记
A			0.210	2
A2	0.115	0.130	0.195	
b	0.014	0.018	0.022	5
b2	0.045	0.060	0.070	6
b3	0.030	0.039	0.045	6
c	0.008	0.010	0.014	
D	0.355	0.365	0.400	3
D1	0.005			3
E	0.300	0.310	0.325	4
E1	0.240	0.250	0.280	3
e	0.100 BSC			
eA	0.300 BSC			4
L		0.115		0.130



顶视图



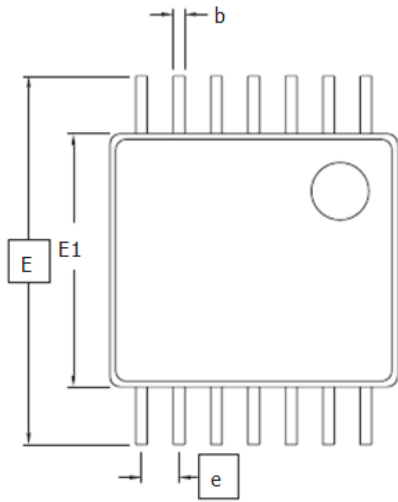
端视图



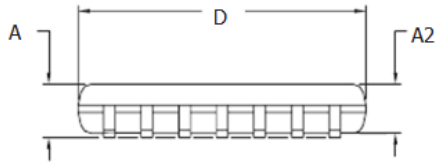
SIDE VIEW

常见尺寸
(计量单位mm)

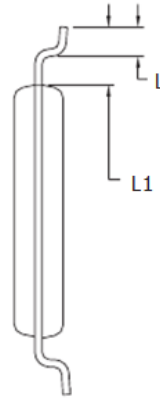
符号	氏	喃	最大	记
A	1.35	-	1.75	
A1	0.10	-	0.25	
b	0.31	-	0.51	
C	0.17	-	0.25	
D	4.80	-	5.00	
E1	3.81	-	3.99	
E	5.79	-	6.20	
e	1.27 BSC			
L	0.40	-	1.27	
~	0°	-	8°	



顶视图



SIDE 意见



端视图

常见尺寸
(计量单位mm)

符号	民	响	最大	记
D	4.90	5.00	5.10	2, 5
E	6.40 BSC			
E1	4.30	4.40	4.50	3, 5
A	-	-	1.20	
A2	0.80	1.00	1.05	
b	0.19	-	0.30	4
e	0.65 BSC			
L	0.45	0.60	0.75	
L1	1.00参考			