

特点

- 高密度，高性能的电可擦除结构可编程逻辑器件
 - 128个宏单元
 - 每个宏单元，可扩展5产品条款高达40宏单元
 - 68， 84， 100， 160引脚
 - 7.5 ns最大引脚至引脚延时
 - 注册操作高达125 MHz
 - 增强的路由资源
- 灵活的逻辑宏单元
 - D/T/锁存器配置的触发器
 - 全球和个人寄存器控制信号
 - 全球和个人输出使能
 - 可编程输出摆率
 - 可编程输出集电极开路选项
 - 通过在一个COM输出埋葬一个注册的最大的逻辑利用率
- 先进的电源管理功能
 - 自动100 μ A待机为“Z”版本（最大）
 - 品控100 μ A待机模式（典型值）
 - 可编程引脚门将输入和I/O
 - 每个宏单元省电功能
- 提供商业和工业温度范围
- 可提供84引脚PLCC和100引脚PQFP和TQFP封装，160引脚PQFP封装
- 先进的闪存技术
 - 100%测试
 - 完全可再编程
 - 100编程/擦除周期
 - 20年的数据保存
 - 2000V的ESD保护
 - 200毫安闭锁抗扰度
- JTAG边界扫描测试IEEE标准。 1149.1-1990和1149.1a - 1993支持
- 快速的在系统可编程（ISP）通过JTAG
- 符合PCI标准
- 3.3或5.0V的I/O引脚
- 安全保险丝功能

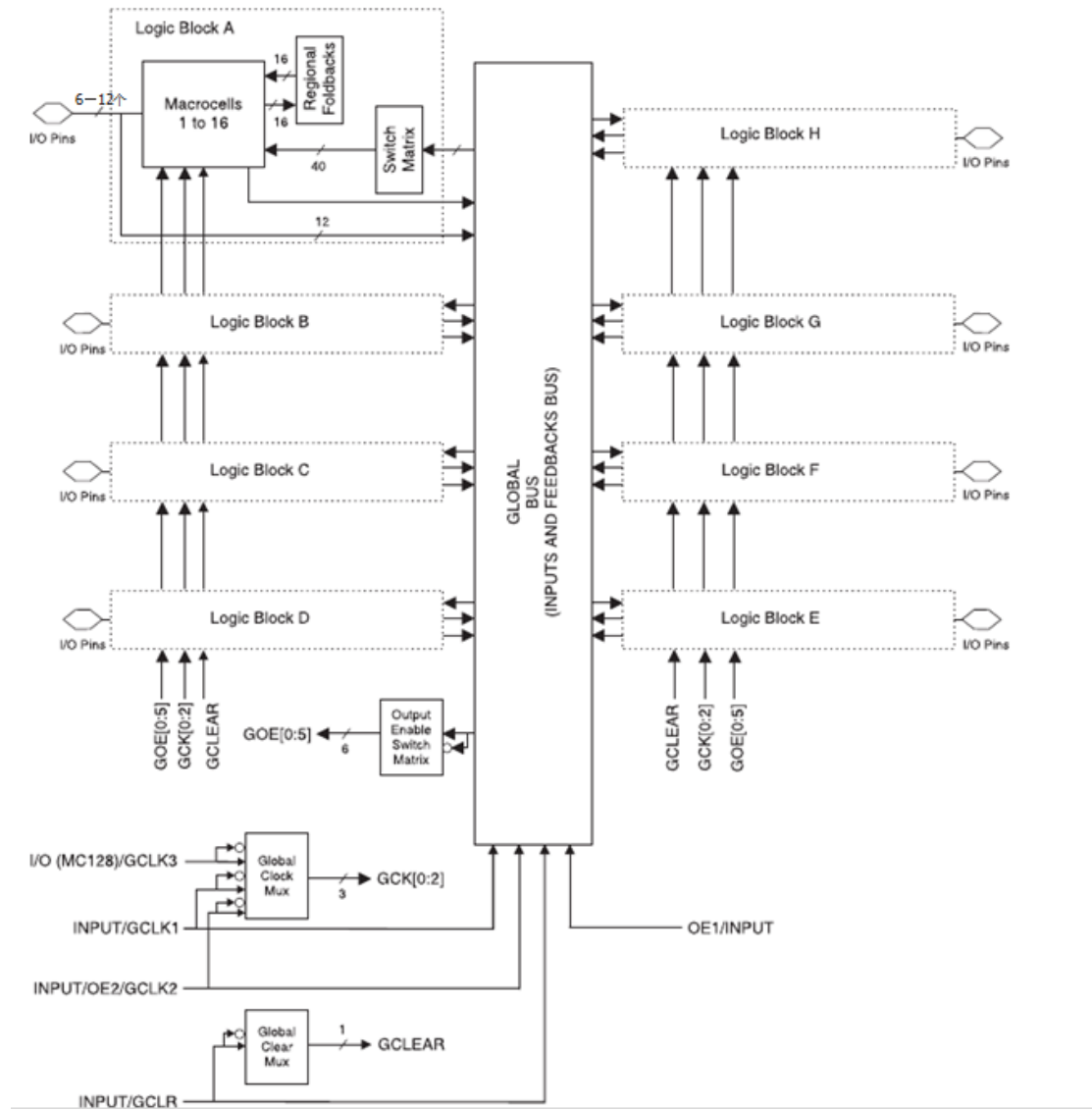
增强功能

- 改进的连接（附加的反馈路径，交替输入路由）
- 输出使能产品条款
- δ -锁存模式
- 组合输出，带内的任何宏蜂窝注册反馈
- 三个全局时钟引脚
- 在全局时钟，输入和ITD（输入瞬态检测）电路/O
- 从产品期限快速注册输入
- 可编程的“脚老板”选项
- V_{CC}上电复位选项
- 上拉功能的JTAG引脚TMS和TDI
- 先进的电源管理功能
 - 边缘控制关机“Z”
 - 个人宏单元电源选项
 - 禁用ITD在全局时钟，输入和I/O的“Z”零部件

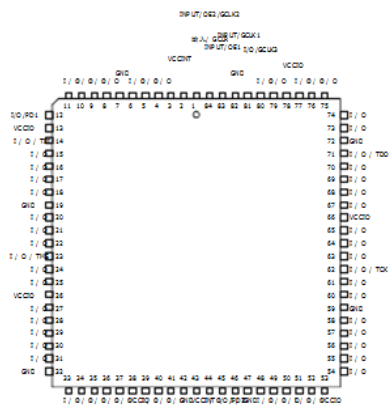


高
性能
E² PLD

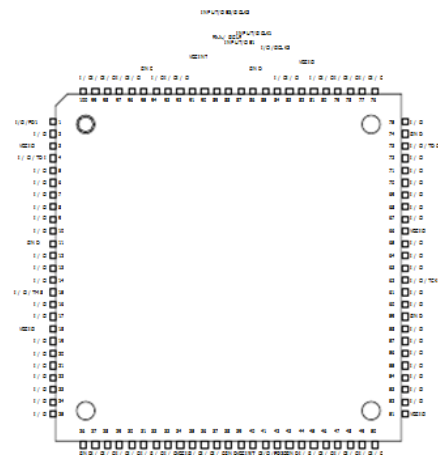
ATF1508AS/Z



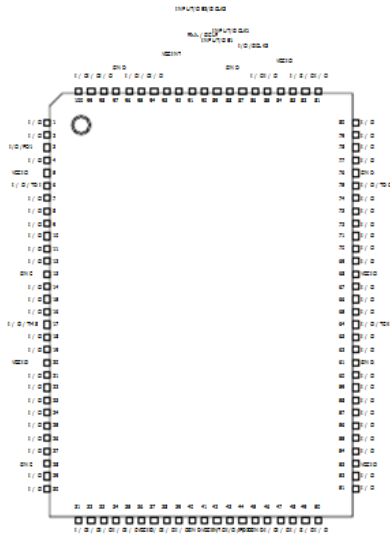
84引脚PLCC
顶视图



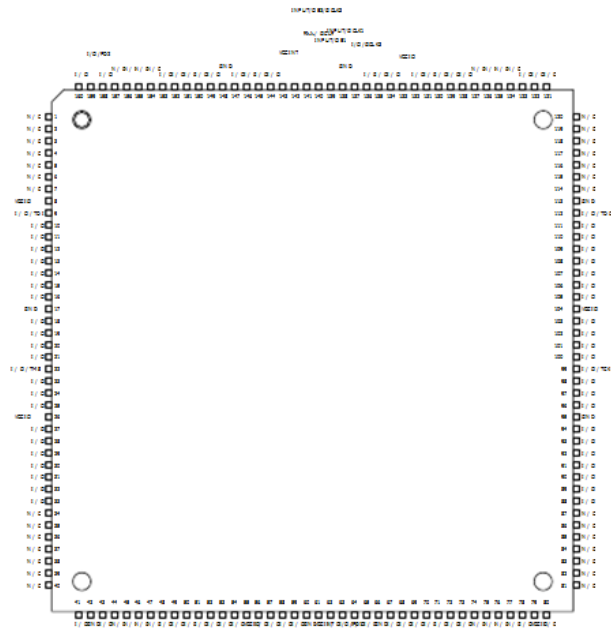
100引脚TQFP
顶视图



100引脚PQFP
顶视图

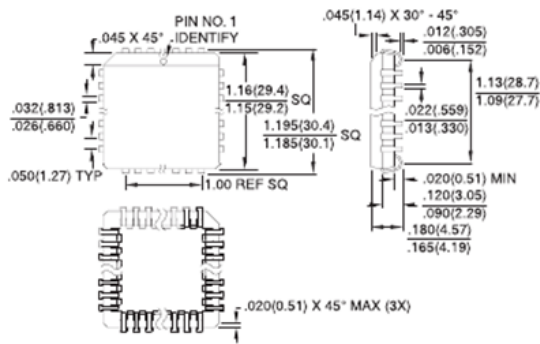


160引脚PQFP
顶视图

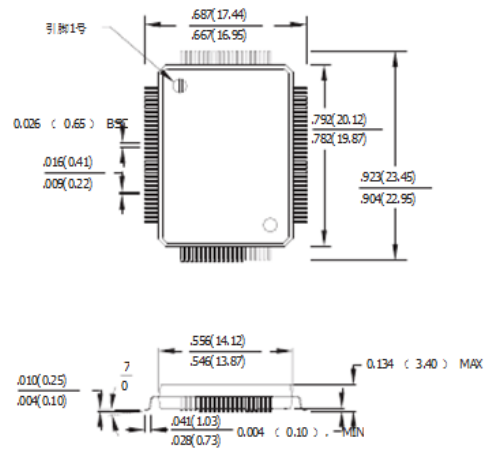


84J, 84铅, 塑料J形引线芯片载体 (PLCC)
尺寸以英寸 (毫米)

JEDEC标准的MS-018自动对线

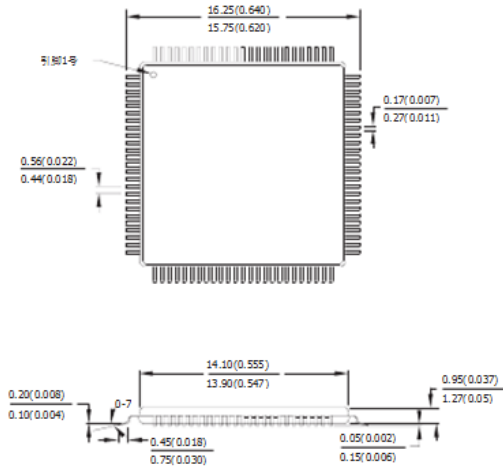


100Q1, 100铅, 塑料鸥翼四方扁平
封装 (PQFP)
尺寸以毫米 (英寸)



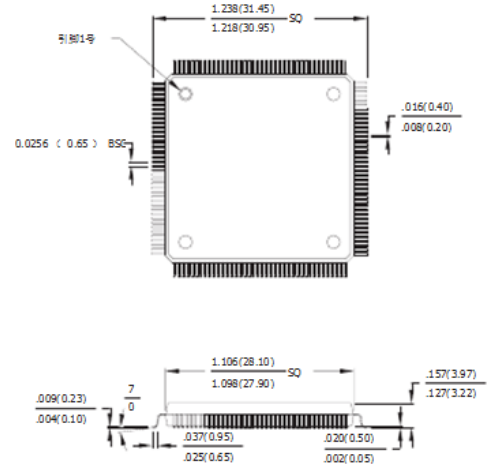
*控制尺寸: 毫米

**100A, 100 铅, 非常薄 (1.0 毫米) 塑料鸥
永四方扁平封装 (TQFP)
尺寸以毫米 (英寸) ***



*控制尺寸: 毫米

**160Q, 160 铅, 塑料鸥翼四方扁平
封装 (PQFP)
尺寸以毫米 (英寸)**



*控制尺寸: 毫米