

eHiChip-6 家族

FPGA 封装说明

EQ6HL130CSG484 (PK205)



版权声明

Copyright © 2021 该文档所有版权归属中科亿海微电子技术（苏州）有限公司所有。未经本公司书面许可，任何单位和个人不得以任何方式或理由对文档、信息、材料的任何部分进行使用、复制、修改、抄录、传播或与其它产品捆绑使用、销售。该文档信息准确并可信，但中科亿海微电子技术（苏州）有限公司不对该文档内容的准确性、完整性以及信息和其它内容使用中发生的技术问题以及可能给使用者造成的损失承担责任。中科亿海微电子技术（苏州）有限公司保留对该文档及其内容的修改、更新、解释权。

中科亿海微电子技术（苏州）有限公司

苏州工业园区金鸡湖大道99号纳米城西北区NW-01幢, 215000

北京市北京市丰台区南四环西路诺德中心1号楼西配楼7层, 100070

张工 18676796057(微信)



版本说明

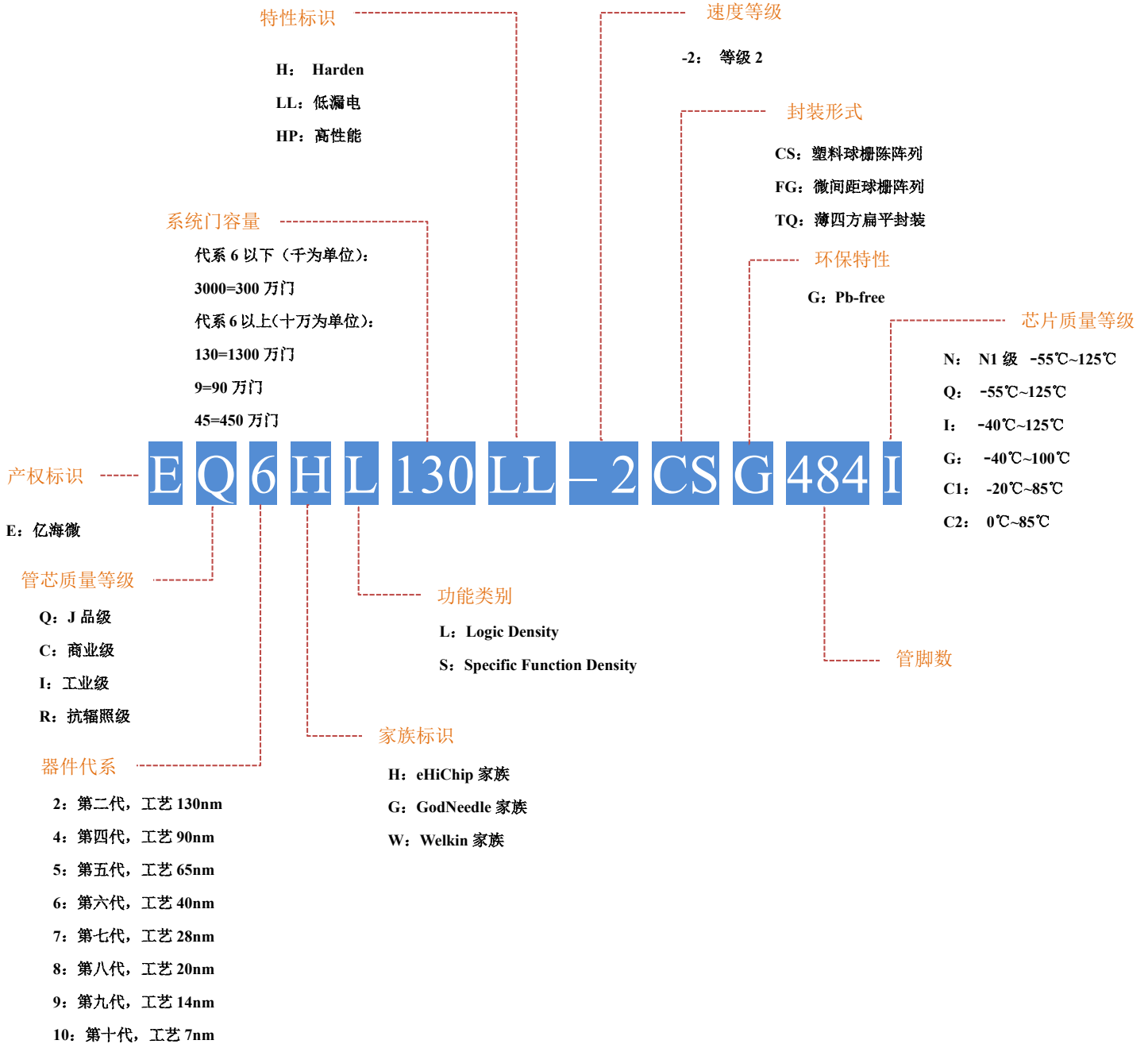
日期	版本	修订
2020.01.10	2020.1	新编
2021.8.11	2021.1.1	修改产品型号命名格式
2021.8.31	2021.1.2	删除注（1），修改页眉
2021.10.27	2021.1.3	修改内容
2021.11.9	2021.1.4	修改芯片质量等级

目录

1 封装	1
1.1 产品型号命名规则	1
1.2 封装丝印信息	2
1.3 尺寸	2
1.4 引出端排列	3
附录 A	4

1 封装

1.1 产品型号命名规则



1.2 封装丝印信息



1.3 尺寸

EQ6HL130 器件采用 484 引线的塑料球栅阵列封装，外形代号为 CSG484，外形尺寸如图 1 和表 1 所示。

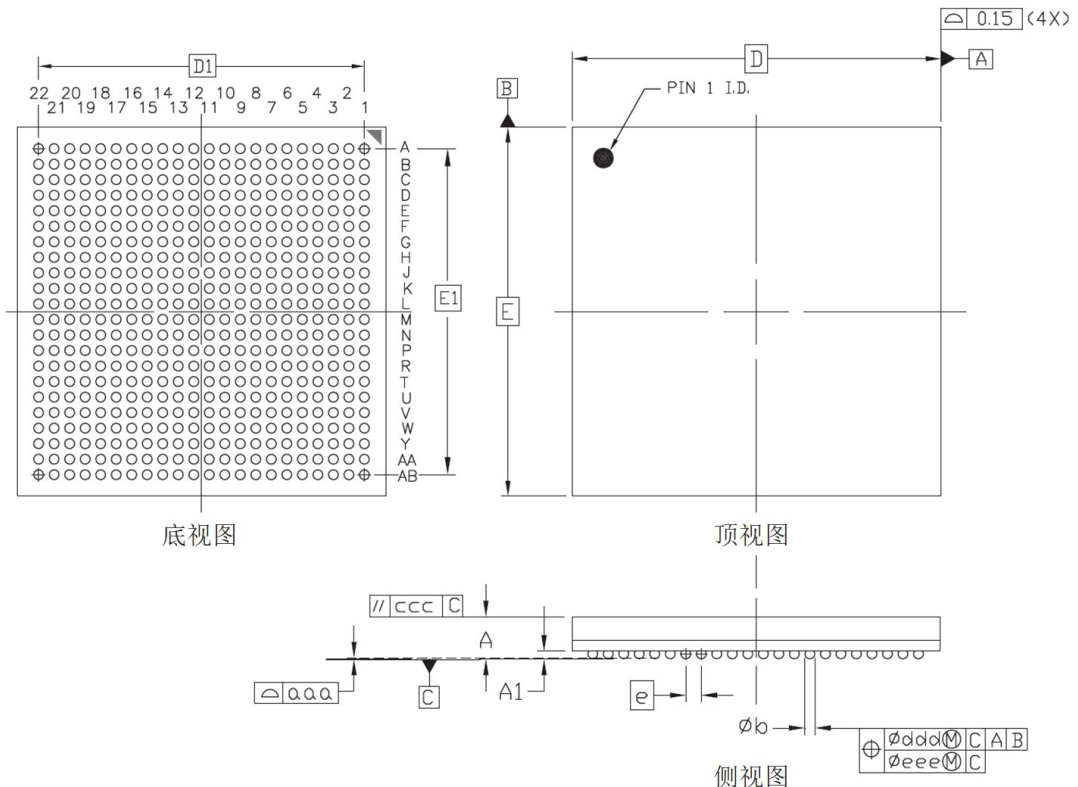


图 1 CSG484 封装外型尺寸

表 1 CSG484 封装外形尺寸

尺寸符号	数值 (单位毫米)		
	最小	公称	最大
A	1.57	1.67	1.80
A1	0.30	0.38	0.45
D	—	19.00	—
E	—	19.00	—
D1	—	16.80	—
E1	—	16.80	—
e	—	0.80	—
Øb	0.40	0.50	0.55
aaa	—	—	0.20
ccc	—	—	0.20
ddd	—	—	0.15
eee	—	—	0.08

1.4 引出端排列

引出端排列规则如图 2 所示，具体管脚定义参见附录 A。

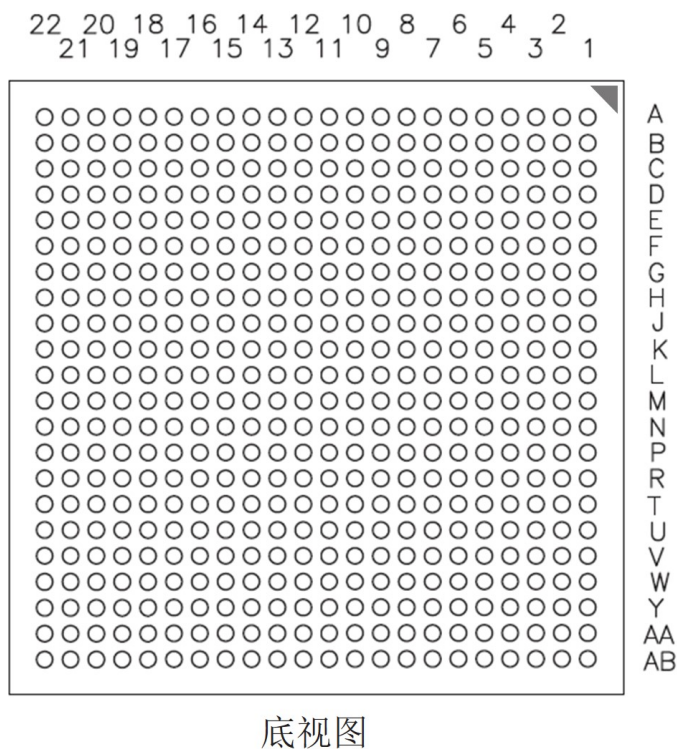


图 2 引出端排列示意图 (底视图)

附录 A

器件引出端及功能描述

封装管脚	管脚名称	BANK 编号	差分对
A1	GNDINT_002_B0		
A2	UIO_762_83N_B4_VREF	B4	83N
A3	UIO_761_83P_B4	B4	83P
A4	UIO_004_1N_B0_VREF_SO_LAB9	B0	1N
A5	UIO_006_2N_B0	B0	2N
A6	UIO_012_4N_B0	B0	4N
A7	UIO_016_5N_B0	B0	5N
A8	UIO_018_6N_B0_SI_LAB9	B0	6N
A9	UIO_024_8N_B0_VREF	B0	8N
A10	UIO_086_34N_B0_GCLK_T_N3	B0	34N
A11	UIO_090_35N_B0_GCLK_T_N2	B0	35N
A12	UIO_092_36N_B0_GCLK_T_N1	B0	36N
A13	UIO_116_48N_B0_SI_LAB4	B0	48N
A14	UIO_124_50N_B0_WSF_DSP1	B0	50N
A15	UIO_152_62N_B0_VREF_SI_TRACK	B0	62N
A16	UIO_154_63N_B0	B0	63N
A17	UIO_158_64N_B0	B0	64N
A18	UIO_164_66N_B0	B0	66N
A19	UIO_217_16P_B5	B5	16P
A20	UIO_218_16N_B5	B5	16N
A21	UIO_212_14N_B5	B5	14N
A22	GND0_022_B0		
B1	UIO_680_54N_B3	B3	54N
B2	UIO_679_54P_B3	B3	54P
B3	UIO_003_1P_B0	B0	1P
B4	VCCO_007_B0		
B5	GNDINT_040_B0		
B6	UIO_011_4P_B0	B0	4P
B7	VCCO_021_B0		
B8	UIO_017_6P_B0	B0	6P
B9	GND0_060_B0		
B10	UIO_085_34P_B0_GCLK_T_P3	B0	34P
B11	VCCO_033_B0		
B12	UIO_091_36P_B0_GCLK_T_P1	B0	36P
B13	GND0_076_B0		
B14	UIO_123_50P_B0_SE_DSP1	B0	50P
B15	VCCO_047_B0		
B16	UIO_153_63P_B0	B0	63P
B17	GNDINT_094_B0		

eHiChip-6 家族 EQ6HL130CSG484 FPGA 封装说明

封装管脚	管脚名称	BANK 编号	差分对
B18	UIO_163_66P_B0	B0	66P
B19	VCCO_187_B5		
B20	UIO_211_14P_B5	B5	14P
B21	UIO_283_37P_B1	B1	37P
B22	UIO_284_37N_B1	B1	37N
C1	UIO_676_52N_B3	B3	52N
C2	VCCO_545_B3		
C3	UIO_675_52P_B3	B3	52P
C4	UIO_757_81P_B4	B4	81P
C5	UIO_005_2P_B0_TEST_SCAN_I	B0	2P
C6	UIO_010_3N_B0	B0	3N
C7	UIO_015_5P_B0	B0	5P
C8	UIO_020_7N_B0	B0	7N
C9	UIO_023_8P_B0	B0	8P
C10	UIO_084_33N_B0_SI_LAB5	B0	33N
C11	UIO_089_35P_B0_GCLK_T_P2	B0	35P
C12	UIO_096_37N_B0_GCLK_T_N0	B0	37N
C13	UIO_115_48P_B0	B0	48P
C14	UIO_110_46N_B0	B0	46N
C15	UIO_151_62P_B0_SO_LAB0	B0	62P
C16	UIO_160_65N_B0	B0	65N
C17	UIO_157_64P_B0	B0	64P
C18	UIO_207_12P_B5	B5	12P
C19	UIO_208_12N_B5	B5	12N
C20	UIO_277_35P_B1	B1	35P
C21	VCCO_199_B5		
C22	UIO_278_35N_B1	B1	35N
D1	UIO_668_50N_B3	B3	50N
D2	UIO_667_50P_B3	B3	50P
D3	UIO_758_81N_B4	B4	81N
D4	GNDO_114_B0		
D5	UIO_760_82N_B4	B4	82N
D6	UIO_009_3P_B0	B0	3P
D7	UIO_019_7P_B0_SO_LAB8	B0	7P
D8	UIO_080_32N_B0_PFD_T1	B0	32N
D9	UIO_079_32P_B0_PFD_T0	B0	32P
D10	UIO_083_33P_B0	B0	33P
D11	UIO_095_37P_B0_GCLK_T_P0	B0	37P
D12	UIO_112_47N_B0	B0	47N
D13	UIO_111_47P_B0	B0	47P
D14	CIO_165_TCK		

eHiChip-6 家族 EQ6HL130CSG484 FPGA 封装说明

封装管脚	管脚名称	BANK 编号	差分对
D15	UIO_109_46P_B0	B0	46P
D16	NC		
D17	UIO_159_65P_B0	B0	65P
D18	GND0_130_B0		
D19	UIO_203_11P_B5	B5	11P
D20	UIO_204_11N_B5	B5	11N
D21	UIO_271_33P_B1	B1	33P
D22	UIO_272_33N_B1	B1	33N
E1	UIO_664_48N_B3	B3	48N
E2	GNDINT_148_B0		
E3	UIO_663_48P_B3	B3	48P
E4	UIO_695_60P_B4	B4	60P
E5	UIO_742_75N_B4	B4	75N
E6	UIO_759_82P_B4	B4	82P
E7	GND_AUX_168		
E8	UIO_138_55N_B0_PORVOUT	B0	55N
E9	VCCO_059_B0		
E10	UIO_098_38N_B0_VREF	B0	38N
E11	GND0_188_B5		
E12	UIO_118_49N_B0_SI_DSP1	B0	49N
E13	VCCO_075_B0		
E14	CIO_170_TDO		
E15	GND0_200_B5		
E16	CIO_169_TMS		
E17	VCCO_087_B0		
E18	CIO_166_TDI		
E19	VCCO_213_B5		
E20	UIO_265_31P_B1	B1	31P
E21	GND0_214_B5		
E22	UIO_266_31N_B1	B1	31N
F1	UIO_656_46N_B3	B3	46N
F2	UIO_655_46P_B3	B3	46P
F3	UIO_696_60N_B4	B4	60N
F4	VCCO_557_B3		
F5	UIO_741_75P_B4	B4	75P
F6	VCCO_571_B3		
F7	UIO_756_80N_B4	B4	80N
F8	UIO_755_80P_B4	B4	80P
F9	UIO_137_55P_B0_REGSCAN	B0	55P
F10	UIO_097_38P_B0_SO_LAB4	B0	38P
F11	NC		

eHiChip-6 家族 EQ6HL130CSG484 FPGA 封装说明

封装管脚	管脚名称	BANK 编号	差分对
F12	UIO_117_49P_B0_WI_DSP1	B0	49P
F13	UIO_197_9P_B5	B5	9P
F14	UIO_198_9N_B5	B5	9N
F15	UIO_171_1P_B5_TRACK_SE	B5	1P
F16	UIO_172_1N_B5_VREF_SI_LAB0	B5	1N
F17	UIO_215_15P_B5	B5	15P
F18	UIO_216_15N_B5	B5	15N
F19	UIO_223_18P_B5	B5	18P
F20	UIO_224_18N_B5	B5	18N
F21	UIO_257_29P_B1	B1	29P
F22	UIO_258_29N_B1	B1	29N
G1	UIO_650_44N_B3_GCLK_R_N3	B3	44N
G2	VCCO_579_B3		
G3	UIO_649_44P_B3_GCLK_R_P3	B3	44P
G4	UIO_736_74N_B4	B4	74N
G5	GND0_226_B5		
G6	UIO_735_74P_B4	B4	74P
G7	UIO_734_73N_B4	B4	73N
G8	UIO_733_73P_B4	B4	73P
G9	UIO_150_59N_B0_SI_LAB1	B0	59N
G10	VCCO_101_B0		
G11	UIO_126_51N_B0_RCN_T_N0	B0	51N
G12	NC		
G13	UIO_228_19N_B5	B5	19N
G14	VCCO_225_B5		
G15	UIO_201_10P_B5	B5	10P
G16	UIO_202_10N_B5	B5	10N
G17	UIO_209_13P_B5	B5	13P
G18	GND0_240_B5		
G19	UIO_210_13N_B5	B5	13N
G20	UIO_267_32P_B1	B1	32P
G21	VCCO_239_B5		
G22	UIO_268_32N_B1	B1	32N
H1	UIO_646_42N_B3_GCLK_R_N1	B3	42N
H2	UIO_645_42P_B3_GCLK_R_P1	B3	42P
H3	UIO_682_55N_B3	B3	55N
H4	UIO_681_55P_B3	B3	55P
H5	UIO_688_57N_B3_VREF_RCN_R_N1	B3	57N
H6	UIO_687_57P_B3_RCN_R_P1	B3	57P
H7	GND0_252_B5		
H8	UIO_691_58P_B4_RCN_R_P3	B4	58P

eHiChip-6 家族 EQ6HL130CSG484 FPGA 封装说明

封装管脚	管脚名称	BANK 编号	差分对
H9	NC		
H10	UIO_149_59P_B0_SO_TRACK	B0	59P
H11	UIO_125_51P_B0_RCN_T_P0	B0	51P
H12	UIO_227_19P_B5	B5	19P
H13	UIO_233_21P_B5	B5	21P
H14	UIO_234_21N_B5	B5	21N
H15	VCCA_070		
H16	UIO_230_20N_B5	B5	20N
H17	UIO_221_17P_B5	B5	17P
H18	UIO_222_17N_B5	B5	17N
H19	UIO_263_30P_B1	B1	30P
H20	UIO_264_30N_B1	B1	30N
H21	UIO_273_34P_B1	B1	34P
H22	UIO_274_34N_B1	B1	34N
J1	UIO_640_41N_B3_GCLK_R_N0	B3	41N
J2	GNDINT_260_B1		
J3	UIO_639_41P_B3_GCLK_R_P0	B3	41P
J4	UIO_678_53N_B3	B3	53N
J5	VCCO_591_B3		
J6	UIO_677_53P_B3	B3	53P
J7	UIO_692_58N_B4_VREF_RCN_R_N3	B4	58N
J8	VCCINT_001_B0		
J9	GND0_270_B1		
J10	VCCINT_039_B0		
J11	GND0_282_B1		
J12	VCCINT_081_B0		
J13	GND0_296_B1		
J14	VCCINT_119_B0		
J15	GND0_308_B1		
J16	UIO_229_20P_B5	B5	20P
J17	UIO_285_38P_B1	B1	38P
J18	VCCO_251_B5		
J19	UIO_286_38N_B1	B1	38N
J20	GND0_315		
J21	UIO_289_39P_B1	B1	39P
J22	UIO_290_39N_B1	B1	39N
K1	UIO_638_40N_B3	B3	40N
K2	UIO_637_40P_B3	B3	40P
K3	UIO_666_49N_B3	B3	49N
K4	UIO_665_49P_B3	B3	49P
K5	UIO_674_51N_B3	B3	51N

eHiChip-6 家族 EQ6HL130CSG484 FPGA 封装说明

封装管脚	管脚名称	BANK 编号	差分对
K6	UIO_673_51P_B3	B3	51P
K7	UIO_694_59N_B4	B4	59N
K8	UIO_693_59P_B4	B4	59P
K9	VCCINT_161_B0		
K10	GNDINT_330_B1		
K11	VCCINT_193_B5		
K12	GNDINT_342_B1		
K13	VCCINT_231_B5		
K14	GNDINT_356_B1		
K15	VCCA_122		
K16	UIO_256_28N_B1_VREF_RCN_L_N1	B1	28N
K17	UIO_292_40N_B1_GCLK_L_N3	B1	40N
K18	UIO_279_36P_B1	B1	36P
K19	UIO_280_36N_B1	B1	36N
K20	UIO_298_42N_B1_GCLK_L_N1	B1	42N
K21	UIO_303_44P_B1	B1	44P
K22	UIO_304_44N_B1	B1	44N
L1	UIO_636_39N_B3	B3	39N
L2	VCCO_605_B3		
L3	UIO_635_39P_B3	B3	39P
L4	UIO_662_47N_B3	B3	47N
L5	GNDINT_368_B1		
L6	UIO_612_31N_B3_VREF_RCN_R_N0	B3	31N
L7	VCCO_617_B3		
L8	VCCAUX_167		
L9	GNDINT_382_B1		
L10	VCCINT_275_B1		
L11	GNDINT_388_B1		
L12	VCCINT_313_B1		
L13	GNDINT_399_B2		
L14	VCCINT_355_B1		
L15	UIO_255_28P_B1_RCN_L_P1	B1	28P
L16	VCCO_253_B1		
L17	UIO_291_40P_B1_GCLK_L_P3	B1	40P
L18	GNDINT_413_B2		
L19	UIO_297_42P_B1_GCLK_L_P1	B1	42P
L20	UIO_299_43P_B1_GCLK_L_P0	B1	43P
L21	VCCO_269_B1		
L22	UIO_300_43N_B1_GCLK_L_N0	B1	43N
M1	UIO_634_38N_B3	B3	38N
M2	UIO_633_38P_B3	B3	38P

eHiChip-6 家族 EQ6HL130CSG484 FPGA 封装说明

封装管脚	管脚名称	BANK 编号	差分对
M3	UIO_654_45N_B3	B3	45N
M4	UIO_653_45P_B3	B3	45P
M5	UIO_661_47P_B3	B3	47P
M6	UIO_611_31P_B3_RCN_R_P0	B3	31P
M7	UIO_598_25N_B3_OSTATE2	B3	25N
M8	UIO_597_25P_B3_OSTATE3	B3	25P
M9	VCCINT_387_B1		
M10	GNDINT_425_B2		
M11	VCCINT_424_B2		
M12	GNDINT_439_B2		
M13	VCCINT_466_B2		
M14	GNDINT_451_B2		
M15	VCCA_262		
M16	UIO_343_58P_B1	B1	58P
M17	UIO_344_58N_B1	B1	58N
M18	UIO_293_41P_B1_GCLK_L_P2	B1	41P
M19	UIO_294_41N_B1_GCLK_L_N2	B1	41N
M20	UIO_310_46N_B1	B1	46N
M21	UIO_305_45P_B1	B1	45P
M22	UIO_306_45N_B1	B1	45N
N1	UIO_628_37N_B3	B3	37N
N2	GND0_465_B2		
N3	UIO_627_37P_B3	B3	37P
N4	UIO_647_43P_B3_GCLK_R_P2	B3	43P
N5	VCCO_631_B3		
N6	UIO_596_24N_B3_OSTATE4	B3	24N
N7	UIO_595_24P_B3_OSTATE5	B3	24P
N8	VCCA_316		
N9	GND0_479_B2		
N10	VCCINT_508_B2		
N11	GNDINT_473_GNDVFS		
N12	VCCINT_547_B3		
N13	GNDINT_495_B2		
N14	VCCINT_577_B3		
N15	UIO_347_60P_B1	B1	60P
N16	UIO_348_60N_B1	B1	60N
N17	GND0_507_B2		
N18	VCCO_281_B1		
N19	UIO_309_46P_B1	B1	46P
N20	UIO_311_47P_B1	B1	47P
N21	GND0_521_B2		

eHiChip-6 家族 EQ6HL130CSG484 FPGA 封装说明

封装管脚	管脚名称	BANK 编号	差分对
N22	UIO_312_47N_B1	B1	47N
P1	UIO_626_36N_B3	B3	36N
P2	UIO_625_36P_B3	B3	36P
P3	UIO_648_43N_B3_GCLK_R_N2	B3	43N
P4	UIO_585_21P_B3_PSTATE3	B3	21P
P5	UIO_588_22N_B3_PSTATE0	B3	22N
P6	UIO_587_22P_B3_PSTATE1	B3	22P
P7	UIO_594_23N_B3_OSTATE6	B3	23N
P8	UIO_593_23P_B3_OSTATE7	B3	23P
P9	VCCINT_615_B3		
P10	GND0_533_B2		
P11	VCCINT_657_B3		
P12	GND0_546_B3		
P13	VCCINT_697_B4		
P14	GND0_558_B3		
P15	UIO_353_62P_B1	B1	62P
P16	UIO_354_62N_B1	B1	62N
P17	UIO_365_66P_B1	B1	66P
P18	UIO_366_66N_B1	B1	66N
P19	UIO_359_64P_B1	B1	64P
P20	UIO_360_64N_B1	B1	64N
P21	UIO_317_48P_B1	B1	48P
P22	UIO_318_48N_B1	B1	48N
R1	UIO_624_35N_B3	B3	35N
R2	VCCO_643_B3		
R3	UIO_623_35P_B3	B3	35P
R4	UIO_586_21N_B3_PSTATE2	B3	21N
R5	GND0_572_B3		
R6	VCCA_457		
R7	UIO_566_15N_B3	B3	15N
R8	UIO_582_19N_B3_PSTATE6	B3	19N
R9	UIO_581_19P_B3_PSTATE7	B3	19P
R10	NC		
R11	UIO_488_43P_B2	B2	43P
R12	VCCA_501		
R13	UIO_476_33P_B2	B2	33P
R14	VCCINT_737_B4		
R15	UIO_371_68P_B1	B1	68P
R16	UIO_372_68N_B1	B1	68N
R17	UIO_377_70P_B1	B1	70P
R18	GNDINT_578_B3		

eHiChip-6 家族 EQ6HL130CSG484 FPGA 封装说明

封装管脚	管脚名称	BANK 编号	差分对
R19	UIO_378_70N_B1	B1	70N
R20	UIO_319_49P_B1	B1	49P
R21	VCCO_295_B1		
R22	UIO_320_49N_B1	B1	49N
T1	UIO_622_34N_B3	B3	34N
T2	UIO_621_34P_B3	B3	34P
T3	UIO_600_27N_B3_OSTATE0	B3	27N
T4	UIO_599_27P_B3_OSTATE1	B3	27P
T5	UIO_584_20N_B3_PSTATE4	B3	20N
T6	UIO_583_20P_B3_PSTATE5	B3	20P
T7	UIO_564_10N_B3	B3	10N
T8	UIO_565_15P_B3	B3	15P
T9	CIO_394_B2_PORSEL		
T10	UIO_496_45P_B2_RCN_B_P1	B2	45P
T11	UIO_489_43N_B2	B2	43N
T12	UIO_482_34P_B2_TEST_M4K_I	B2	34P
T13	CIO_395_B2_RST_N		
T14	UIO_458_20P_B2_WO_DSP1	B2	20P
T15	NC		
T16	NC		
T17	UIO_383_72P_B1	B1	72P
T18	UIO_384_72N_B1	B1	72N
T19	UIO_391_74P_B1	B1	74P
T20	UIO_392_74N_B1_DOUT_BUSY	B1	74N
T21	UIO_321_50P_B1	B1	50P
T22	UIO_322_50N_B1	B1	50N
U1	UIO_620_33N_B3	B3	33N
U2	GNDINT_590_B3		
U3	UIO_619_33P_B3	B3	33P
U4	UIO_575_18P_B3	B3	18P
U5	VCCO_659_B3		
U6	UIO_569_17P_B3	B3	17P
U7	GNDINT_604_B3		
U8	UIO_563_10P_B3	B3	10P
U9	UIO_498_46P_B2	B2	46P
U10	UIO_497_45N_B2_RCN_B_N1	B2	45N
U11	VCCA_652		
U12	UIO_483_34N_B2_DONE_MBIST_O	B2	34N
U13	UIO_477_33N_B2	B2	33N
U14	UIO_459_20N_B2	B2	20N
U15	UIO_434_13P_B2_M1	B2	13P

eHiChip-6 家族 EQ6HL130CSG484 FPGA 封装说明

封装管脚	管脚名称	BANK 编号	差分对
U16	CIO_401_B2_DONE		
U17	NC		
U18	VCCO_307_B1		
U19	VCCAUX_472_VFS		
U20	UIO_325_51P_B1	B1	51P
U21	GNDINT_616_B3		
U22	UIO_326_51N_B1	B1	51N
V1	UIO_614_32N_B3	B3	32N
V2	UIO_613_32P_B3	B3	32P
V3	UIO_576_18N_B3_OSC_OUT	B3	18N
V4	GNDINT_630_B3		
V5	UIO_570_17N_B3_VREF	B3	17N
V6	VCCA_690		
V7	UIO_512_50P_B2	B2	50P
V8	VCCO_436_B2		
V9	UIO_499_46N_B2_SO_DSP2	B2	46N
V10	GNDINT_642_B3		
V11	UIO_490_44P_B2_RCN_B_P3	B2	44P
V12	VCCO_448_B2		
V13	UIO_432_12P_B2_D1	B2	12P
V14	GND_A_651		
V15	UIO_435_13N_B2	B2	13N
V16	VCCO_464_B2		
V17	UIO_389_73P_B1	B1	73P
V18	UIO_390_73N_B1	B1	73N
V19	UIO_379_71P_B1	B1	71P
V20	UIO_380_71N_B1	B1	71N
V21	UIO_327_52P_B1	B1	52P
V22	UIO_328_52N_B1	B1	52N
W1	UIO_562_9N_B3	B3	9N
W2	VCCO_671_B3		
W3	UIO_561_9P_B3	B3	9P
W4	UIO_553_7P_B3	B3	7P
W5	CIO_767_B4_TEST_MODE		
W6	UIO_528_62P_B2_D5	B2	62P
W7	GND_O_660_B3		
W8	UIO_513_50N_B2	B2	50N
W9	UIO_502_47P_B2_WO_DSP2	B2	47P
W10	UIO_491_44N_B2_RCN_B_N3	B2	44N
W11	UIO_462_29P_B2_GCLK_B_P0	B2	29P
W12	UIO_486_42P_B2	B2	42P

eHiChip-6 家族 EQ6HL130CSG484 FPGA 封装说明

封装管脚	管脚名称	BANK 编号	差分对
W13	UIO_433_12N_B2_D2	B2	12N
W14	UIO_444_16P_B2	B2	16P
W15	UIO_440_14P_B2	B2	14P
W16	GND0_672_B3		
W17	UIO_402_1P_B2_CCLK	B2	1P
W18	NC		
W19	GND0_686_B3		
W20	UIO_331_53P_B1_RCN_L_P0	B1	53P
W21	VCCO_323_B1		
W22	UIO_332_53N_B1_VREF_RCN_L_N0	B1	53N
Y1	UIO_544_2N_B3_FCS_B_I	B3	2N
Y2	UIO_543_2P_B3_SPI_AD	B3	2P
Y3	UIO_555_8P_B3	B3	8P
Y4	UIO_554_7N_B3	B3	7N
Y5	UIO_538_65P_B2_INIT_B_BCERR	B2	65P
Y6	UIO_529_62N_B2_D6	B2	62N
Y7	UIO_530_63P_B2_SO_DSP3	B2	63P
Y8	UIO_503_47N_B2	B2	47N
Y9	UIO_504_48P_B2_D7	B2	48P
Y10	UIO_463_29N_B2_GCLK_B_N0	B2	29N
Y11	UIO_470_31P_B2_GCLK_B_P2	B2	31P
Y12	UIO_487_42N_B2_M2	B2	42N
Y13	UIO_484_41P_B2_EN_BIST_I	B2	41P
Y14	UIO_445_16N_B2_VREF	B2	16N
Y15	UIO_414_5P_B2	B2	5P
Y16	UIO_441_14N_B2	B2	14N
Y17	UIO_406_3P_B2_D0	B2	3P
Y18	UIO_403_1N_B2_M0	B2	1N
Y19	UIO_369_67P_B1	B1	67P
Y20	UIO_370_67N_B1	B1	67N
Y21	UIO_345_59P_B1	B1	59P
Y22	UIO_346_59N_B1	B1	59N
AA1	CIO_540_B2_PROG_B		
AA2	UIO_541_1P_B3	B3	1P
AA3	CIO_768_B4_CFG_SL		
AA4	UIO_567_16P_B3	B3	16P
AA5	GNDINT_698_B4		
AA6	UIO_536_64P_B2	B2	64P
AA7	VCCO_478_B2		
AA8	UIO_510_49P_B2_D3	B2	49P
AA9	GNDINT_712_B4		

eHiChip-6 家族 EQ6HL130CSG484 FPGA 封装说明

封装管脚	管脚名称	BANK 编号	差分对
AA10	UIO_474_32P_B2_GCLK_B_P3	B2	32P
AA11	VCCO_492_B2		
AA12	UIO_468_30P_B2_GCLK_B_P1	B2	30P
AA13	GNDINT_724_B4		
AA14	UIO_460_28P_B2_FAIL_H_O	B2	28P
AA15	VCCO_506_B2		
AA16	UIO_408_4P_B2	B2	4P
AA17	GNDINT_738_B4		
AA18	UIO_404_2P_B2	B2	2P
AA19	VCCO_335_B1		
AA20	UIO_351_61P_B1	B1	61P
AA21	UIO_357_63P_B1	B1	63P
AA22	UIO_358_63N_B1	B1	63N
AB1	GNDINT_750_B4		
AB2	UIO_542_1N_B3_VREF	B3	1N
AB3	UIO_556_8N_B3	B3	8N
AB4	UIO_568_16N_B3	B3	16N
AB5	UIO_539_65N_B2_FCS_B_O	B2	65N
AB6	UIO_537_64N_B2	B2	64N
AB7	UIO_531_63N_B2_WO_DSP3	B2	63N
AB8	UIO_511_49N_B2_D4	B2	49N
AB9	UIO_505_48N_B2_VREF_RDWR_B	B2	48N
AB10	UIO_475_32N_B2_GCLK_B_N3	B2	32N
AB11	UIO_471_31N_B2_GCLK_B_N2	B2	31N
AB12	UIO_469_30N_B2_GCLK_B_N1	B2	30N
AB13	UIO_485_41N_B2_VREF_MBIST_CLK_I	B2	41N
AB14	UIO_461_28N_B2_MBIST_RST_I	B2	28N
AB15	UIO_415_5N_B2	B2	5N
AB16	UIO_409_4N_B2_VREF	B2	4N
AB17	UIO_407_3N_B2_SPI_DO	B2	3N
AB18	UIO_405_2N_B2	B2	2N
AB19	UIO_363_65P_B1	B1	65P
AB20	UIO_364_65N_B1	B1	65N
AB21	UIO_352_61N_B1	B1	61N
AB22	GND0_764_B4		