

# EG4427 芯片用户手册

带 SD 功能双路驱动芯片

### 版本变更记录

版本号	日期	描述
V1.0	2019 年 01 月 10 日	EG4427 数据手册初稿

## 目 录

1. 特性 .....	1
2. 描述 .....	1
3. 应用领域 .....	1
4. 引脚 .....	2
4.1 引脚定义 .....	2
4.2 引脚描述 .....	2
5. 结构框图 .....	3
6. 典型应用电路 .....	3
7. 电气特性 .....	4
7.1 极限参数 .....	4
7.2 典型参数 .....	4
7.3 开关时间波形图 .....	5
7.4 输入输出逻辑 .....	5
8. 封装尺寸 .....	6
8.1 SOP8 封装尺寸 .....	6

# EG4427 芯片数据手册 V1.0

## 1. 特性

---

- 适应 5V、3.3V 输入电压
- VCC 电压范围 3V-20V
- 输出电流能力 IO+/- 1.5A/1.5A
- 输入输出延时短
- SD 输入通道高电平有效，关闭 HO、LO 输出。
- 外围器件少
- 静态电流小于 1uA，非常适合电池场合
- 封装形式：SOP8

## 2. 描述

---

EG4427 是一款高性价比、带SD功能的双路独立驱动专用芯片，内部集成了逻辑信号输入处理电路、电平位移电路、输出驱动电路，用于电机控制器、电源、变压器中的驱动电路。

EG4427 的电源电压范围宽 3V~20V，静态功耗小于 1uA。该芯片输入通道 INA 以及 INB 各内建了一个 100K 下拉电阻；SD 内建了一个 100K 下拉电阻,在 SD 输入悬空时，不影响 OUTA 与 OUTB 的输出；输出电流能力 IO+/- 1.5/1.5A；采用 SOP8 封装。

## 3. 应用领域

---

- |           |           |
|-----------|-----------|
| ■ 移动电源    | ■ 无线充电驱动器 |
| ■ 变频水泵控制器 | ■ 电机驱动器   |
| ■ 电源      | ■ 驱动变压器   |

## 4. 引脚

### 4.1 引脚定义

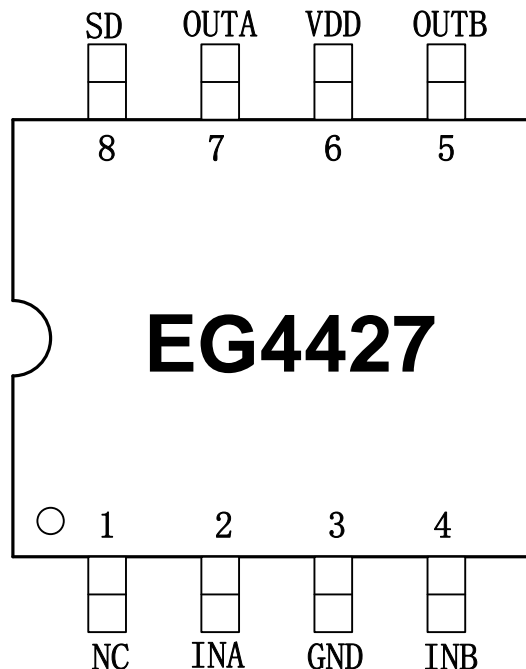


图 4-1. EG4427 管脚定义

### 4.2 引脚描述

引脚序号	引脚名称	I/O	描述
1	NC	NC	NC
2	INA	I	逻辑输入控制信号，控制输出 OUTA “0”对应 OUTA 低电平 “1”对应 OUTA 高电平
3	GND	GND	芯片的地端。
4	INB	I	逻辑输入控制信号，控制输出 OUTB “0”对应 OUTB 低电平 “1”对应 OUTB 高电平
5	OUTB	O	B 路输出脚
6	VDD	power	芯片电源
7	OUTA	O	A 路输出脚
8	SD	I	逻辑输入控制信号高电平有效，强行使 OUTA、OUTB 输出低电平。 “0”允许 OUTA、OUTB 随 INA、INB 输入控制。 “1”强行使 OUTA、OUTB 输出低电平。

## 5. 结构框图

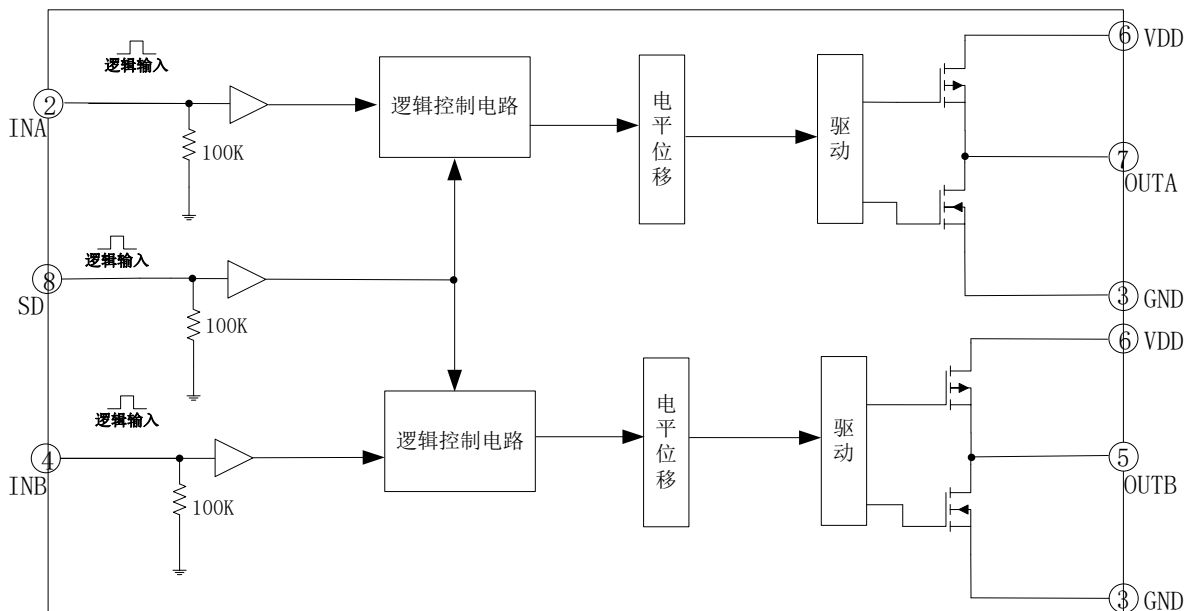


图 5-1. EG4427 内部电路图

## 6. 典型应用电路

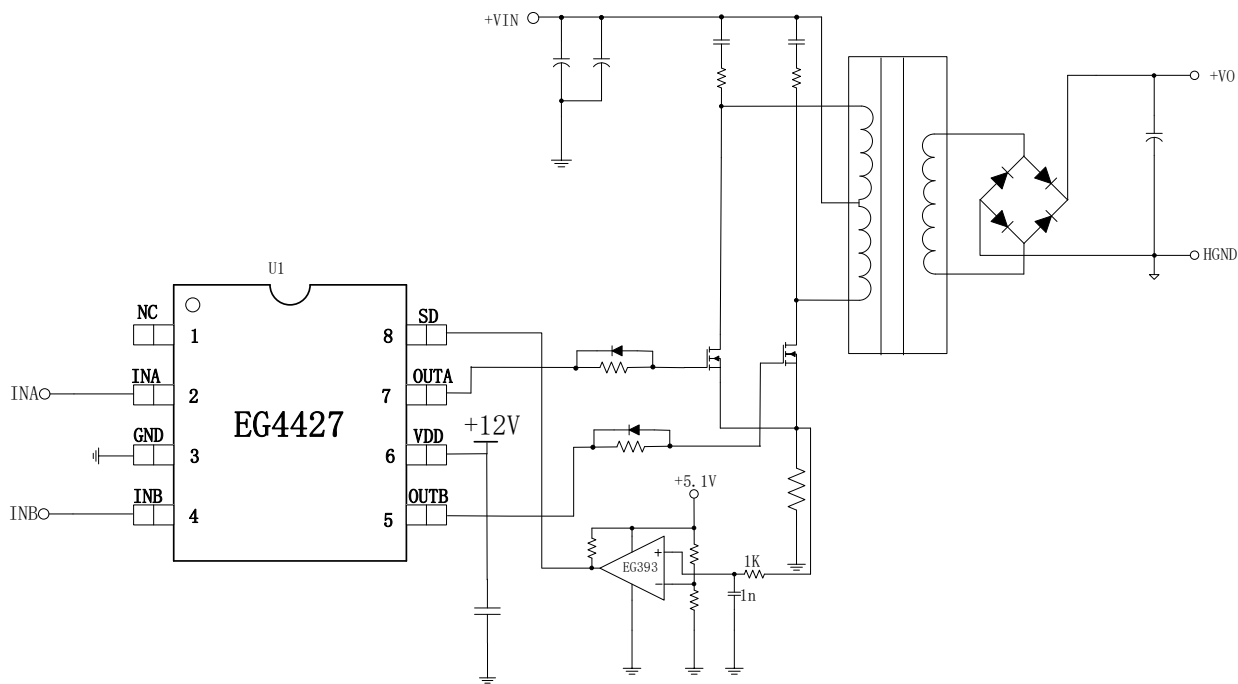


图 6-1. EG4427 典型应用电路图

## 7. 电气特性

### 7.1 极限参数

无另外说明，在  $T_A=25^{\circ}\text{C}$  条件下

符号	参数名称	测试条件	最小	最大	单位
OUTA、OUTB	输出	-	-0.3	VDD+0.3	V
VDD	电源	-	-0.3	20	V
INA、INB、SD	逻辑信号输入电平	-	-0.3	20	V
TA	环境温度	-	-45	125	$^{\circ}\text{C}$
Tstr	储存温度	-	-55	150	$^{\circ}\text{C}$
TL	焊接温度	T=10S	-	300	$^{\circ}\text{C}$

注：超出所列的极限参数可能导致芯片内部永久性损坏，在极限的条件长时间运行会影响芯片的可靠性。

### 7.2 典型参数

无另外说明，在  $T_A=25^{\circ}\text{C}$ ， $V_{CC}=12\text{V}$ ，负载电容  $C_L=1\text{nF}$  条件下

参数名称	符号	测试条件	最小	典型	最大	单位
电源	Vcc	-	3.0	12	20	V
静态电流	Icc	输入悬空， $V_{CC}=12\text{V}$	-	-	1	$\mu\text{A}$
输入逻辑信号高电位	Vin(H)	所有输入控制信号	2.5	-	-	V
输入逻辑信号低电位	Vin(L)	所有输入控制信号	-0.3	0	1.0	V
输入逻辑信号高电平的电流	Iin(H)	$V_{in}=5\text{V}$	-	-	50	$\mu\text{A}$
输入逻辑信号低电平的电流	Iin(L)	$V_{in}=0\text{V}$	-10	-	-	$\mu\text{A}$
<b>低端输出 LO 开关时间特性</b>						
开延时	Ton	见图 7-1	-	80	150	nS
关延时	Toff	见图 7-1	-	60	100	nS
上升时间	Tr	见图 7-1	-	40	100	nS
下降时间	Tf	见图 7-1	-	20	50	nS
<b>IO 输出最大驱动能力</b>						
IO 输出拉电流	IO+	$V_o=0\text{V}, V_{in}=V_{IH}$ $PW\leq 10\mu\text{S}$	-	1.5	-	A
IO 输出灌电流	IO-	$V_o=12\text{V}, V_{in}=V_{IL}$ $PW\leq 10\mu\text{S}$	-	1.5	-	A

### 7.3 开关时间波形图

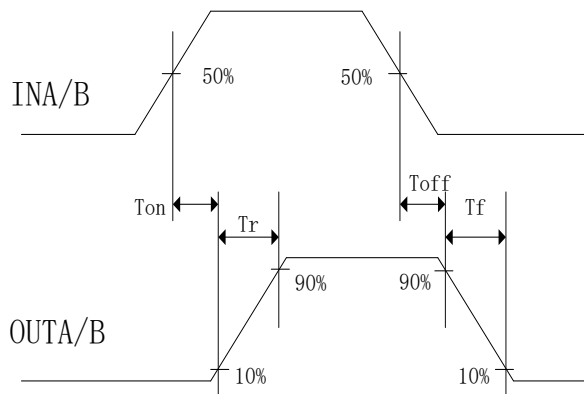


图 7-1. 输出 LO 开关时间波形图

### 7.4 输入输出逻辑

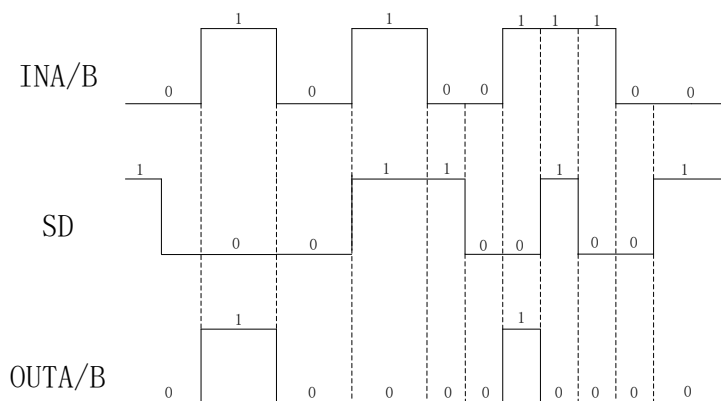


图7-2. 输入信号和输出信号逻辑功能图

输入信号和输出信号逻辑真值表:

输入			输出	
输入、输出逻辑				
INA	INB	SD	OUTA	OUTB
0	0	0	0	0
0	1	0	0	1
1	0	0	1	0
1	1	0	1	1
1 或者 0	1 或者 0	1	0	0

从真值表可知，在输入逻辑信号 SD 为“1”时，不管 INA、INB 为“1”或者“0”情况下，芯片输出 OUTA、OUTB 同时为“0”。



## 8. 封装尺寸

### 8.1 SOP8 封装尺寸

