

版本更新说明

版本号	修改时间	修改内容	修改人
V1.0	2017/04/19	创建	WXL
V1.01	2018/03/20	增加驱动波形图	HCJ
V1.02	2018/04/26	增加封装描述（丝印、包装等）	HCJ
V1.03	2018/08/16	增加包装规格和料号定义	LK
V1.04	2019/02/20	修改料号定义	YCN

通用 LCD 驱动与控制电路 BL55072A

BL55072A 是一款通用型液晶控制和驱动单芯片，具有 4 背极和 36 段极共 144 位元的输出能力，适用于常用低占空比的字符/图形式液晶屏幕，BL55072A 具有兼容多数微机系统的双向二线式串行总线通讯接口（I2C）。

特点

- 液晶驱动输出：Common 输出 4 线，Segment 输出 36 线
- 内置显示寄存器 36*4=144bit
- 2 线串行接口（SCL，SDA）
- 内置震荡电路
- 内置液晶驱动电源电路
 - 1/3 Bias, 1/2 Bias 1/4 Duty
 - 内置 Buffer AMP
- 不需要外部元件
- 低功耗设计
- 内置上电复位电路
- 搭载闪烁功能
- VDD 电压范围 2.5V~5.5V
- 高抗 EMC 性能
- TSSOP48 封装形式

应用领域

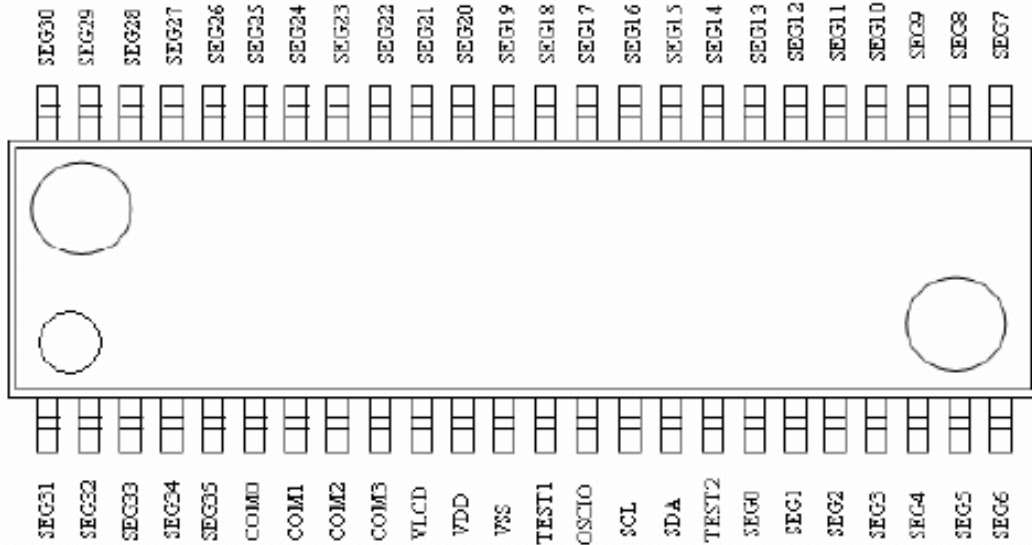
- 电表、水表、汽表、电话、传真机
- 玩具、闹钟
- 手持仪表

管脚说明

编号	名称	定义
16	SDA	二线串行总线数据信号
15	SCL	二线串行总线时钟信号
11	VDD	电源正级
10	VLCD	液晶驱动用电压
12	VSS	电源负极
1-5, 18-48	SEG0-35	Segment 驱动输出
6-9	COM0-3	COM 驱动输出
13	TEST1	Test 用输入引脚，通常短接 VSS
14	OSCIO	外部时钟输入，通常短接 VSS
17	NC	通常短接 VSS

表 1

管脚排列



功能框图

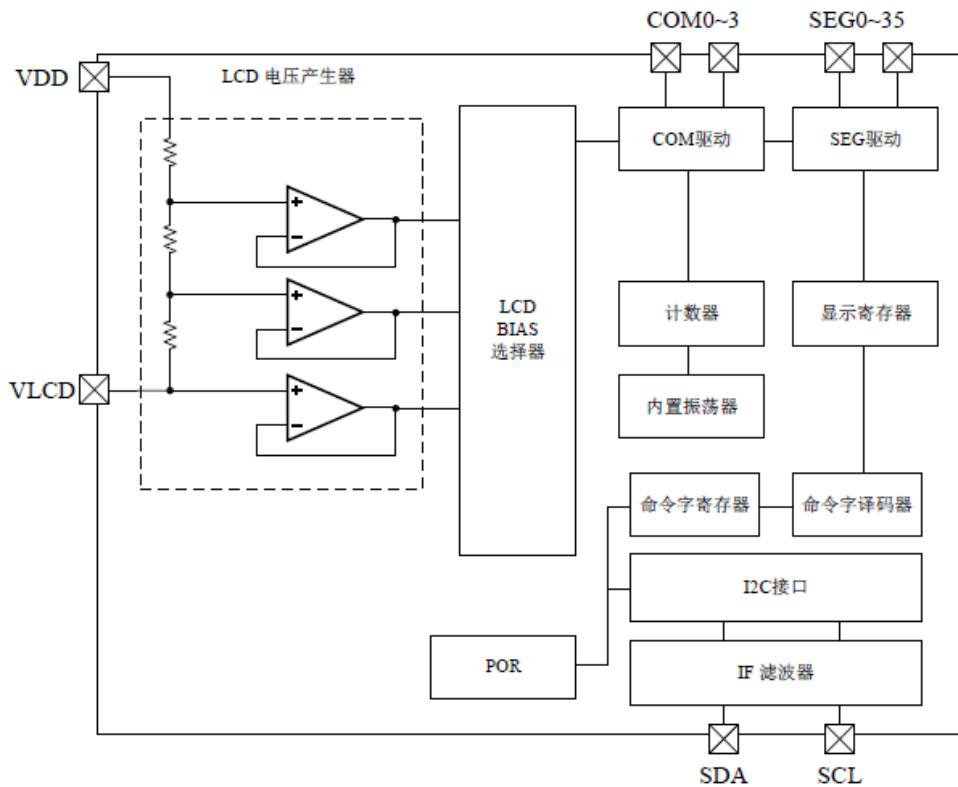


图 2

功能描述

1. 功能电路

BL55072A内部集成了LCD驱动器所必需的所有功能电路。这些电路包括：LCD偏置电压发生器、LCD电压选择器、内部时钟（OSC=25.6KHz，典型值）、显示寄存器、段/背极输出电路、I2C串行接口、上电复位电路和显示控制电路。

2. 显示驱动原理：

BL55072A有36个段输出SEG0--SEG35和4个背极输出COM0—COM3，它们和LCD直接相连，当少于36个段输出应用时，不用的段可空出。BL55072A采用1/4背极输出1/3偏置电压或者1/2偏置电压显示方式。

显示内容和寄存器地址之间的关系可见下表：

		Com0	Com1	Com2	Com3
00h	Seg0	a	b	c	d
01h	Seg1	e	f	g	h
02h	Seg2	i	j	k	l
03h	Seg3	m	n	o	p
...			
22h	Seg35				
23h	Seg36				

表 2

3. 二线-串行通信总线协议

二线-串行通信总线如图4。发送第一个起始条件后，紧接着发送BL55072A地址（01111100），然后发送指令和显示数据。地址的最后一位R/W标明读数据还是写数据：01111101表示读数据；01111100表示写数据。指令字节中的最高位“C”用以标明是否是最后一个指令字节，当C=“1”时表示后面的字节仍是指令字节；当C=“0”时则表明该字节为最后一个指令字节。最后一个指令字节之后为一列显示数据字节（DISPLAY DATA），这些显示数据存放在显示寄存器中，由数据指针和子地址计数器指示的地址上。数据指针和子地址计数器可自动变更，数据直接装载到BL55072A上，A是每个字节之后的应答位，在主控器发送完最后一个字节后产生一个终止条件P。

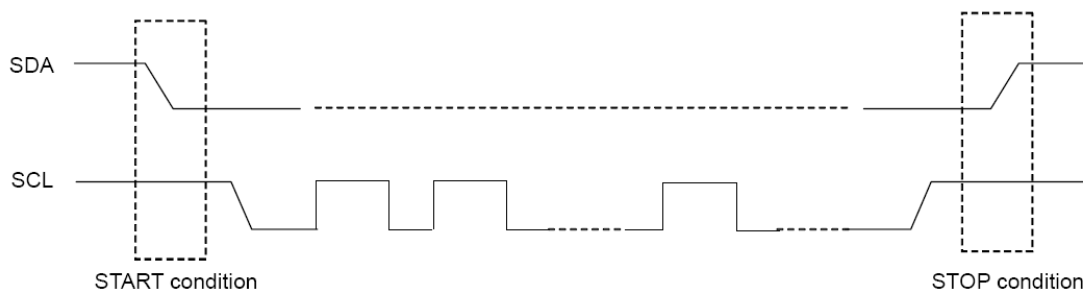


图 3

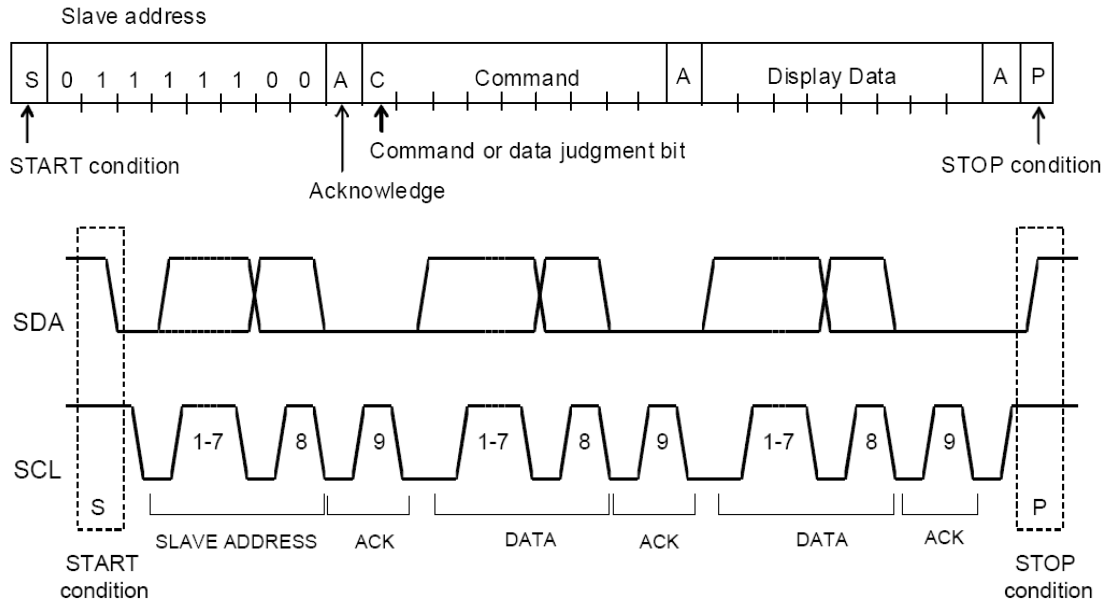


图 4

4. BL55072A 的控制命令

BL55072A 共有 6 个控制命令字。命令和数据都是以字节的形式发送到 BL55072A，它们的区别在于传送字节的最高位 C，当 C=1 时表示其后传送的字节仍是命令；C=0 表示其后传送的字节是最后一个命令，接下来传送的是一系列数据。

下面列出了 BL55072A 的 6 个命令字：

	命令	功能
1	MODESET	Display ON/OFF, 1/2 or 1/3 bias
2	ADSET	Address[4:0] set DRAM address (00h to 23h) REG address (24h to 25h)
3	DISCTL	Frame frequency, Drive Mode control, power save mode
4	ICSET	Address[5] set software reset, internal/external clock
5	BLKCTL	Blink OFF/0.5s/1s/2s/3s/5s blink
6	APCTL	All pixels ON/OFF during Display ON

表 3

MODESET——mode set 模式设置命令

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Value	C	1	0	*	display	bias	*	*
default	C	1	0	*	0	0	*	*

[3]: Display on and off

0 – Display off (default)

1 – Display on

[2]: Bias control

0 – 1/3 bias (default)

1 – 1/2 bias

ADSET—address set 地址设置命令

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Value	C	0	0	addr[4: 0]				
default	C	0	0	0	0	0	0	0

bit[4: 0]: 低地址设置, addr[4: 0]; 高地址设置, addr[5], 为 ICSET 的 bit2;
该命令用于写数据前或者读数据/command 前设置读取数据/command 的地址。

写数据地址范围 0_00000 ~ 1_00011, 超出部分均设为 0_00000;

读数据地址范围 0_00000 ~ 1_00101, 超出部分均设为 0_00000;

ICSET[2]_ADSET[4:0]	Write	Read
0_00000 ~ 1_00011	New address	
1_00100 ~ 1_00101	Last address	New address
1_00110 ~ 1_11111	0_00000	

DISCTL—display control 显示控制命令

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Value	C	0	1	FR[1: 0]		DM	SR[1: 0]	
default	C	1	1	0	0	0	1	0

[4: 3]: frame frequency control (FR)

00 - 80Hz (default)

01 - 71Hz

10 - 64Hz

11 - 53Hz

[2]: LCD Drive Mode control (DM)

0 – Line inversion mode (default)

1 – Frame inversion mode

[1: 0]: power save mode control (SR)

00 – power save mode 1

01 – power save mode 2

10 – normal mode (default)

11 – high power mode

ICSET—set IC operation 芯片设置命令

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Value	C	1	1	0	1	addr[5]	softrst	oscmode
Default	C	1	1	0	1	0	0	0

[2]: Addr[5]

具体见地址设置命令

[1]: software reset

0 – no operation (default)

1 – software reset

[0]: oscillator mode control

0 – inner oscillator (default) : OSCIN pin connected to VSS pin.

1 – outside oscillator : OSCIN pin connected to outside clock signal.

BLKCTL—blink control 闪烁控制命令

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Value	C	1	1	1	0	blk[2: 0]		
Default	C	1	1	1	0	0	0	0

[2: 0]: blinking control

000 – blinking off

001 – 0.5 Hz

010 – 1 Hz

011 – 2 Hz

100 – 0.3 Hz

101 – 0.2 Hz

APCTL—all pixel control 全显控制命令

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Value	C	1	1	1	1	1	Apon	Apoff
Default	C	1	1	1	1	1	0	0

全亮全暗控制，该寄存器只有在 display on 时才起作用；

[1]: all pixel ON control

0 – normal (default)

1 – all pixel on

[0]: all pixel OFF control

0 – normal (default)

1 – all pixel off

当 apon 和 apoff 都为 1 时，则显示全暗，即 apoff 的优先级高于 apon。

5. 写数据命令格式

ID	ICSET ad[5]	ADSET ad[4:0]	Data	Data	...
01111100	11101000	00000000	xxxxxxxx	xxxxxxxx	...

6. 读数据命令格式

ID	ICSET ad[5]	ADSET ad[4:0]	ID	Data	Data
01111100	11101000	10000000	01111101		

7. 读命令寄存器

ID	ICSET	ADSET	ID	Data	
----	-------	-------	----	------	--

	ad[5]	ad[4:0]			
01111100	1110110	10000100	01111101		读 24h
01111100	1110110	10000101	01111101		读 25h

24h:

[7: 6]: **

[5]: Bias control setting

[4]: oscillator mode control setting

[3]: software reset setting

[2: 0]: blinking control setting

25h:

[7: 6]: frame frequency control (FR) setting

[5: 4]: power save mode control (SR) setting

[3]: LCD Drive Mode control (DM) setting

[2]: Display on and off setting

[1]: all pixel ON control setting

[0]: all pixel OFF control setting

8.BL55072A 的工作流程

No.	Input	D7	D6	D5	D4	D3	D2	D1	D0	Descriptions
1	Power on									VDD=0→5 V (Tr=100us)
	↓									
2	Wait 100us									IC initialization
	↓									
3	Stop									Stop condition
	↓									
4	Start									Start condition
	↓									
5	Slave address	0	1	1	1	1	1	0	0	Issue slave address
	↓									
6	ICSET	1	1	1	0	1	*	1	0	Software reset
	↓									
7	BLKCTL	1	1	1	1	0	*	0	0	Unnecessary when initial setup (if you need to change the condition)
	↓									
8	DISCTL	1	0	1	0	0	0	1	0	Unnecessary when initial setup (if you need to change the condition)
	↓									
9	ICSET	1	1	1	0	1	*	0	1	RAM address MSB set
	↓									
10	ADSET	0	0	0	0	0	0	0	0	RAM address set
	↓									
11	Display data	*	*	*	*	*	*	*	*	Address 00h - 01h
	Display data	*	*	*	*	*	*	*	*	Address 02h - 03h
	...									
	Display data	*	*	*	*	*	*	*	*	Address 22h - 23h
	↓									
12	Stop									Stop condition
	↓									
13	Start									Start condition
	↓									
14	Slave address	0	1	1	1	1	1	0	0	Issue slave address
	↓									
15	MODESET	1	1	0	*	1	0	*	*	Display on
	↓									
16	Stop									Stop condition

	数据	描述
初始化		
Power On		
Wait 100us		
STOP		
START		
Slave address	0 1 1 1 1 1 0 0	7C
APCTL	1 1 1 1 1 1 1 1	Set all pixels off
MODESET	1 1 0 0 1 0 0 0	Set display on
ICSET	1 1 1 0 1 0 1 0	Software reset
DISCT	1 0 1 1 0 1 1 0	Set power save mode
ICSET	1 1 1 0 1 0 0 0	Set msb of ram address
ADSET	0 0 0 0 0 0 0 0	Set ram address
Display Data	* * * * * * * *	
...		
STOP		
Display ON		
START		
Slave address	0 1 1 1 1 1 0 0	7C
DISCT	1 0 1 1 0 1 1 0	Set power save mode
BLKCTL	1 1 1 1 0 0 0 0	Set blink
APCTL	1 1 1 1 1 1 0 0	Close all pixels on/off function
MODESET	1 1 0 0 1 0 0 0	Set display on
STOP		
写数据		
START		
Slave address	0 1 1 1 1 1 0 0	7C
DISCT	1 0 1 1 0 1 1 0	Set power save mode
BLKCTL	1 1 1 1 0 0 0 0	Set blink
APCTL	1 1 1 1 1 1 0 0	Close all pixels on/off function
MODESET	1 1 0 0 1 0 0 0	Set display on
ICSET	1 1 1 0 1 0 0 0	Set msb of ram address
ADSET	0 0 0 0 0 0 0 0	Set ram address
Display Data	* * * * * * * *	
...		
STOP		
Display OFF		
START		
Slave address	0 1 1 1 1 1 0 0	7C
MODESET	1 1 0 0 0 0 0 0	Set display off
STOP		

表4

LCD 驱动波形图

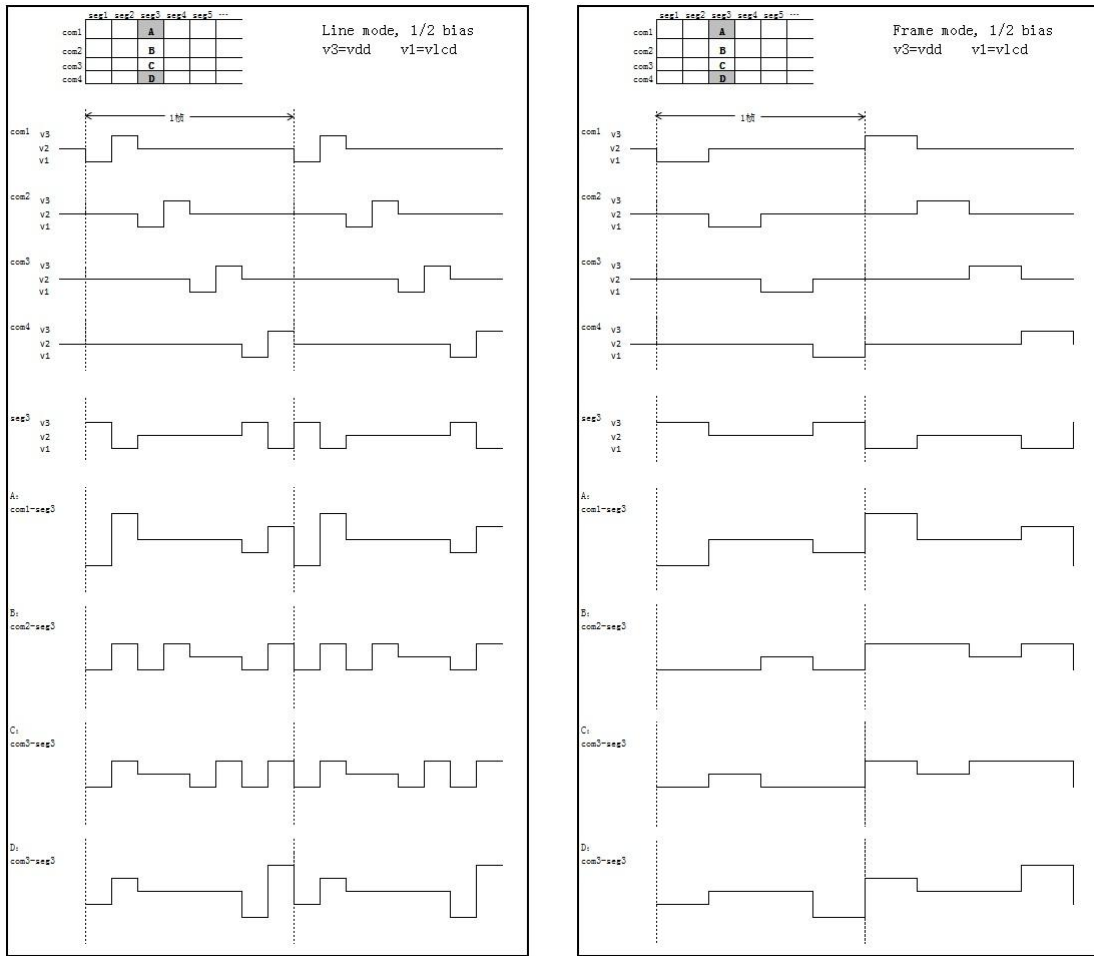


图 5

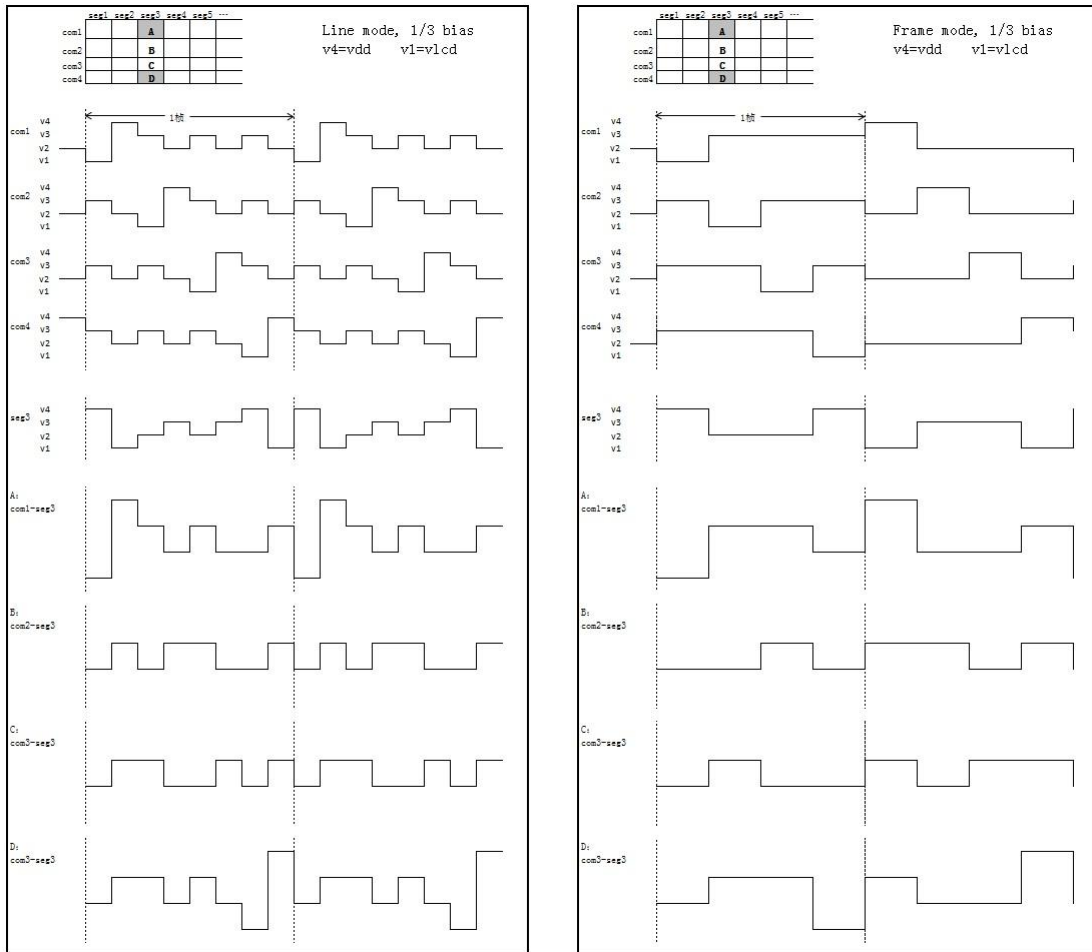


图 6

电参数 (VDD=2.5V~5.5V, VSS=0, Ta=-40~85°C)

符号	参数	测试条件	min	typ	max	单位
VDD	工作电压		2.5		5.5	V
VLCD	液晶工作电压		0		VDD-2.4	V
IST	睡眠电流	关闭显示, 关闭内部振荡器		0.5	5	μ A
IDD	工作电流	VDD=3.3V, VLCD=0V, T=25°C, Power save model, FR=80Hz, 1/3bias, Frame inverse		7.5	20	μ A
FCLK	帧频	VDD=3.3V, FR=80Hz	56	80	104	Hz
V _{CM}	直流分	C _{CM} =32nF, COM0~COM3	-20		+20	mV

V_s	量	CS=4.7nF, SEG0~SEG35	-20		+20	mV
-------	---	----------------------	-----	--	-----	----

表5

NOTE: 直流分量的供电电压为VDD=3.3V, VLCD=0V, Ta=25°C

典型应用

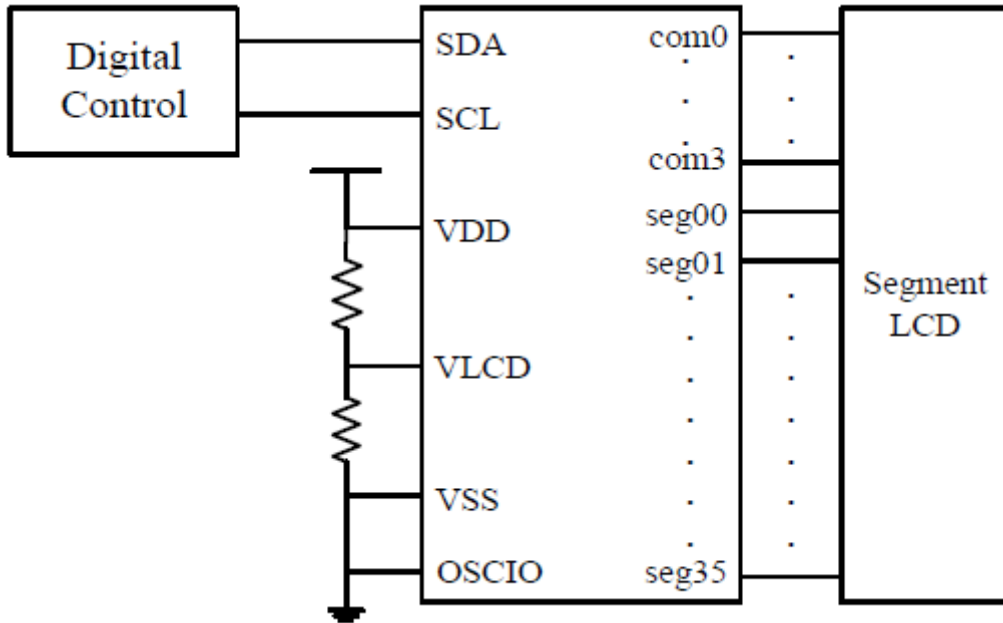
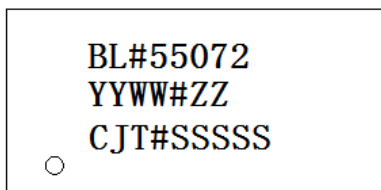


图 7

封装描述

丝印说明

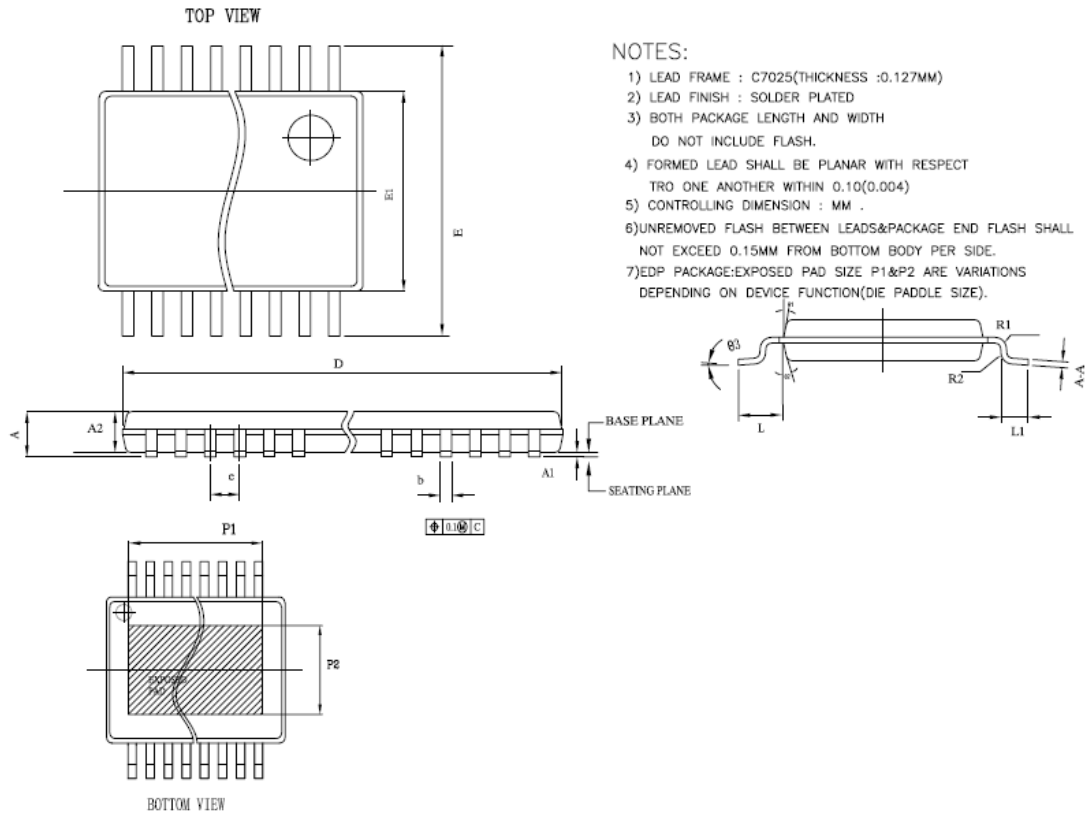


“#” 代表空格
 “YY” 代表封装年份
 “WW” 代表封装周
 “ZZ” 代表封装厂
 “SSSS” 卡号 (LOT NO.) 的第 4 至 8 位字母或数字

订单信息

BL55072A-X X=R: 编带包装
 X=T: 管装

TSSOP48



Symbol	TSSOP48	
	Min	Max
A		1.2
A1	0.05	0.15
A1	0.85	1.05
E	7.9	8.3
E1	6	6.2
D	12.4	12.6
L	1.00REF	
L1	0.45	0.75
e	0.50BSC	
b	0.19	0.28
A-A	0.15	0.21

图 8

存储条件及包装

湿敏等级 MSL 3
 质保期 两年
 包装方式 编带
 最小包装 2000

