

深圳市普泰睿科技有限公司

YX-X3-PHY6222 蓝牙 MESH 模块产品规格书

目录

1. 产品概述.....	1
1.1 性能优势.....	2
1.2 芯片特性.....	3
1.3 储存配置.....	3
1.4 GPIO.....	3
1.5 接收发射模式.....	4
1.6 蓝牙通信协议.....	4
1.7 功耗参数.....	4
1.8 工作温度.....	5
1.9 封装尺寸.....	5
2. 接口定义.....	6
3. 外形尺寸.....	8

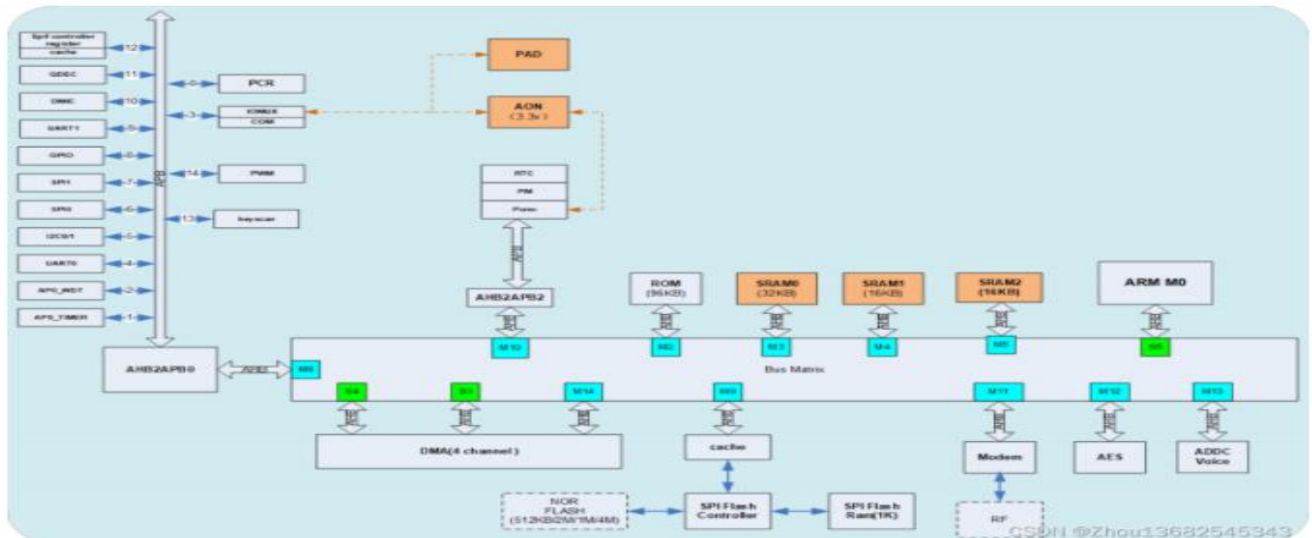
1. 产品概述

PHY6222 是一款支持 BLE 5.2 功能和 IEEE 802.15.4 通信协议的系统级芯片 (SoC)，集成了超低功耗的高性能多模射频收发机，搭载 32-bit ARM®Cortex™-M0 处理器，提供 64K retention SRAM、可选 128K-8M Flash、96KB ROM 以及 256bit efuse，支持基于 BLE 和 IEEE 802.15.4 的安全架构、应用和 OTA 在线升级。此外，芯片串行外设 IO 和集成的应用程序 IP 还能够以最小的 BOM 成本开发产品。

PHY6222 采用高效率片上电源管理、低功耗射频前端、低功耗时钟产生架构、振荡器快速启动技术等电路技术，实现最低的峰值、平均和休眠功耗，保证常规 200mAH 的纽扣电池供电状态下能够持续工作五年以上。

PHY6222 通过硬件模块的充分复用以最低代价实现多模数字收发机。发射机最大发射功率达到 10dBm；BLE 1Mbps 速率下接收机灵敏度达到-99dBm，链路射频预算 109dB@1Mbps；IEEE 802.15.4 250Kbps 速率下接收灵敏度-103dBm；0dBm 时收发功耗 4.6/4mA (TX/RX)。此外创新了无需调制系数估计的相干解调 (Coherent Demodulation)，提供 3dB 的解调增益，将通信距离和抗干扰能力提高了数倍。

结构框图



1.1 性能优势

自主知识产权协议栈

2Mbps 高速率

Coded PHY 长距离

BLE 多连接和主从切换

AoA/AoD 无线定位

扩展广播/周期广播

私有 2.4G 协议栈

IEEE802.15.4 Zigbee 全功能

BLE+Zigbee 多协议

BLE Mesh 全模式全节点*

SIG-Mesh BQB 认证

Friend Node/Low Power Node/Proxy Node/Relay Node

射频性能

99dBm@BLE 1Mbps

105dBm@BLE 125Kbps

103dBm@IEEE 802.15.4 250Kbps

20~10dBm 发射功率

107dBm@1Mbps 链路射频预算

超低功耗

发射峰值电流 4.6mA@3.3V

深圳市普泰睿科技有限公司

接收峰值电流 4mA@3.3V

多应用场景平均功耗 < 10uA

1.2 芯片特性

ARM Cortex-M0 32 位处理器

1.3 存储配置

- 128KB-8MB Flash
- 64KB SRAM
- 4-way Instruction Cache
- 8KB Cache RAM
- 96KB ROM
- 256bit eFuse

1.4 GPIO

- 22 个通用 I/O 管脚
- 关闭/休眠模式 GPIO 状态保留
- 可配置串行接口
- 支持 IO MUX 功能映射编程
- 所有管脚可配置唤醒
- 所有管脚可触发中断
- 3 个正交解码器 (QDEC)

- 6 通道 PWM
- 2 通道 PDM/I2C/SPI/UART
- 4 通道 DMA

1.5 接收发射模式

- 关闭模式 0.3UA (仅限 10 唤醒)
- 32KHz RTC 休眠模式 1uA
- 32KHz RTC 且 SRAM 保留的休眠模式 4uA
- 接收模式 4mA@3.3V
- 发射模式 4.7mA@3.3V (输出功率 OdBm)
- MCU: <60uA/MHz

1.6 蓝牙通信协议

- 兼容 NRF51/52 协议
- BLE 2Mbps
- BLE 5.0
- BLE 5.1
- SIG-Mesh 全模式全节点

1.7 功耗参数

2.4 GHz 收发器

- -97dBm@BLE 1Mbps
- 发射功率: -20~+10dBm, 3dB 步进
- 单针天线: 不需要射频匹配或收发切换

- RSSI (1dB 分辨率)
- 天线阵列和可选片外射频 PA/LNA 控制接口

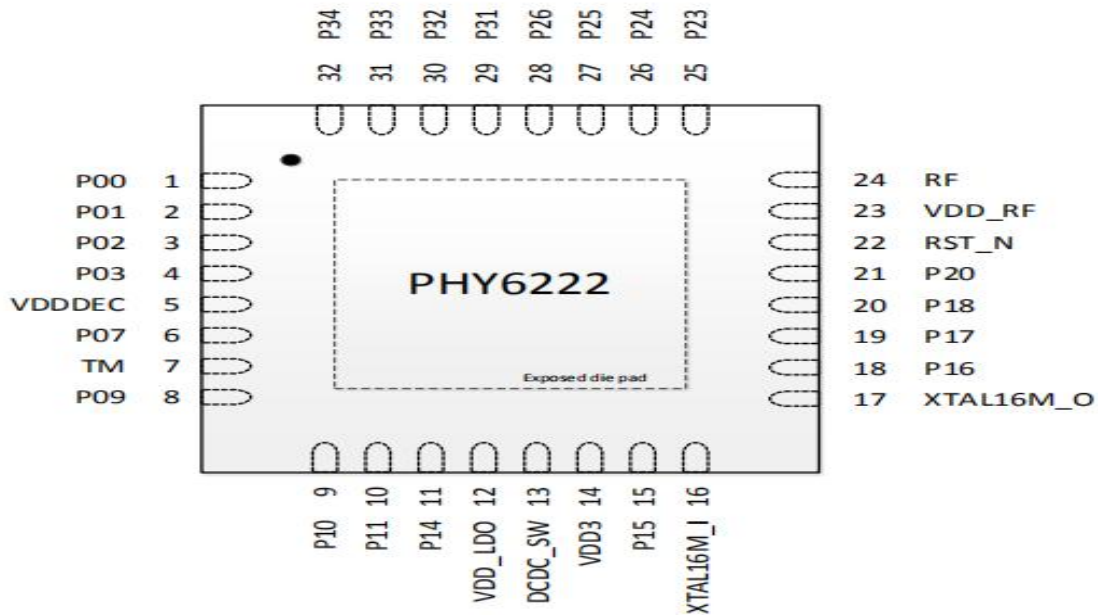
1.8 工作温度

- -40°C ~+85 °C (民用级)
- -40 °C ~+105 °C (工业级)

1.9 封装尺寸

- QFN32 (4mm x 4mm)

PHY6222芯片封装示意图



2. 接口定义

YX-X3-PHY6222 共接出 18 个接口，表 2 是接口定义。

表 2 YX-X3-PHY6222 管脚功能定义

序号	Pin 脚名称	功能说明
1	GPIO16	GPIO16;
2	ADC	A/D 转换结果。输入电压范围 0~1V, 取值范围: 0~1024
3	IO13	GPIO13; HSPI_MOSI; UART0_CTS
4	IO4	GPIO4
5	IO5	GPIO5
6	VCC	3.3V 供电
7	GND	GND
8	RXD	UART0_RXD; GPIO3
9	TXD	UART0_TXD; GPIO1
10	IO12	GPIO12; HSPI_MISO
11	IO14	GPIO14; HSPI_CLK

表 3 引脚模式

模式	GPIO15	GPIO0	GPIO2
UART 下载模式	低	低	高
Flash Boot 模式	低	高	高

表 4 接收灵敏度

参数	最小值	典型值	最大值	单位
输入频率	2412		2484	MHz
输入电阻		50		Ω
输入反射			-10	dB
72.2 Mbps 下, PA 的输出功率	14	15	16	dBm
11b 模式下, PA 的输出功率	17.5	18.5	19.5	dBm
灵敏度				
DSSS, 1 Mbps		-98		dBm
CCK, 11 Mbps		-91		dBm
6 Mbps (1/2 BPSK)		-93		dBm
54 Mbps (3/4 64-QAM)		-75		dBm
HT20, MCS7 (65 Mbps, 72.2 Mbps)		-72		dBm
邻频抑制				
OFDM, 6 Mbps		37		dB
OFDM, 54 Mbps		21		dB
HT20, MCS0		37		dB
HT20, MCS7		20		dB

3. 外型与尺寸

YX-X3-PHY6222 模组的外观尺寸为 19.1mm * 18.3mm * 2.2mm (如图 3 所示)。该模组采用的是容量为 1MB，封装为 QFN32 mil。模组使用的是 0 DBi 的 PCB 板载天线。

图 3 YX-PHY6222 模组外观

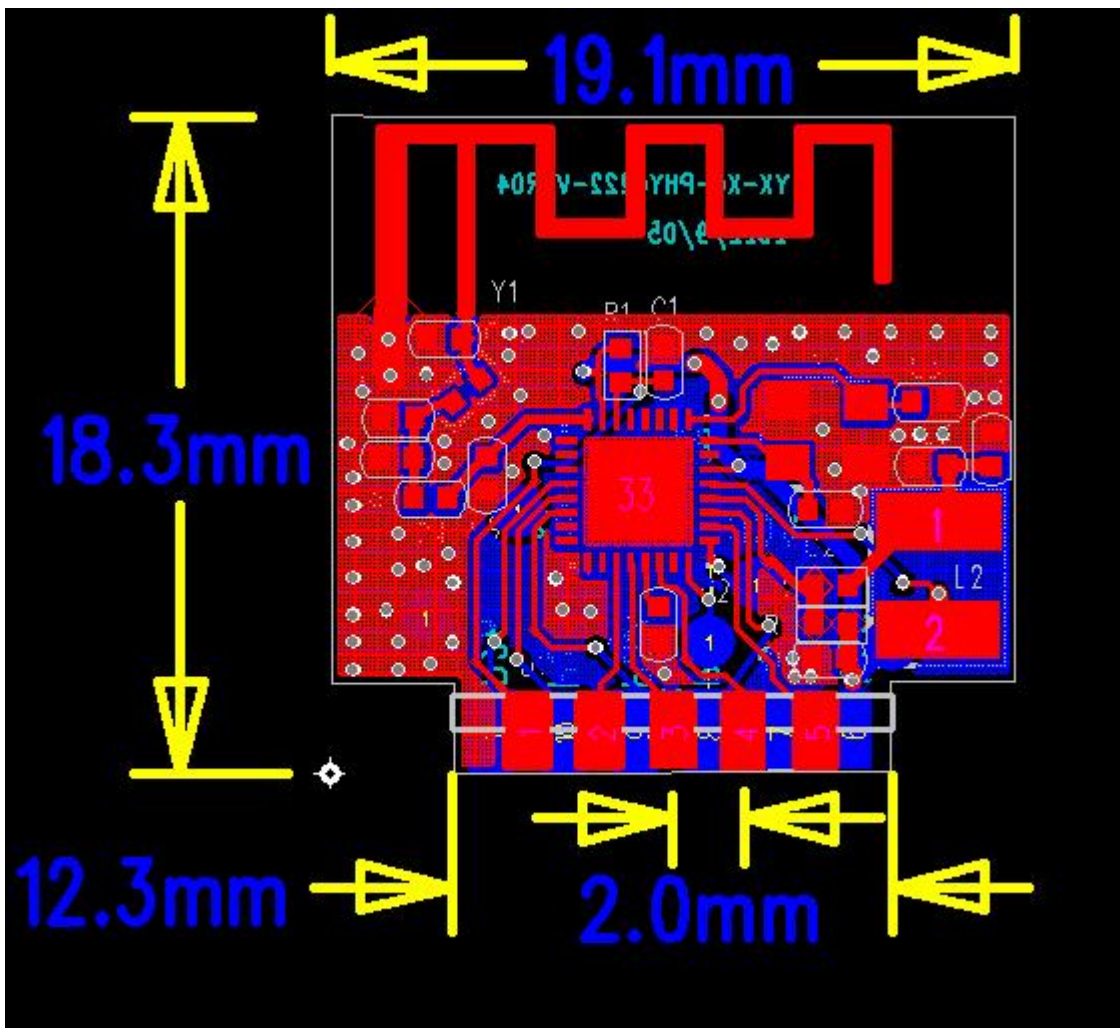


图 3 YX-X3-PHY6222 模组外观

YX-X3-PHY6222 模组尺寸对照表

长	宽	高	PAD 尺寸 (底部)	Pin 脚间距
19.1mm	18.3 mm	2.2mm	1.2 mm x 1.5mm	2 mm