



比亚迪
半导体

BS32F103xBx6

DATASHEET

BS32F103xBx6

数据手册

版本：V1.0.0 日期：2022-12-22

产品特性

- **72MHz Cortex®-M4F 32 位 CPU 平台**
- **存储器**
 - 128 KB 的 Flash 存储器, 具有读写保护
 - 32 KB 的 SRAM 存储器
- **供电方式**
 - $V_{DD} = 2.5V \sim 5.5V$
- **时钟、晶振**
 - 外部晶振 32.768KHz
 - 内部高速晶振 RC1M
 - 内部低速晶振 RC32K
 - PLL 时钟 PLL72M
 - SysClock 72M/64M/48M
 - IWDG 时钟源 RC32K
- **多个通用 I/O 引脚**
 - 所有 I/O 都 5V 耐压
 - 所有 I/O 都可映射外部中断
- **定时器/计数器**
 - 1 个 16 位高级控制定时器 (TIM1)
 - 3 个 16 位通用定时器 (TIM2, TIM3, TIM4)
 - 1 个 20 位基本定时器 (TIM6)
 - 独立看门狗 (IWDG)
 - 窗口看门狗 (WWDG)
 - 系统滴答定时器 (SysTick Timer)
- **带有闹钟和日历 RTC**
- **通讯接口**
 - 3 路 UART 标准通讯接口, 独立时钟, 可 I/O 映射
 - 2 路 SPI 标准通讯接口, 支持主从机模式
 - 2 路 I2C 标准通讯接口, 支持主从机模式, 高速模式 1Mb/s 通信速率
 - CAN 标准通讯接口, 支持 CAN 协议 2.0A 和 2.0B 主动模式
- **可映射 32 通道 DMA 控制器**
- **2 个 12 位、1.0µs ADC (多通道)**
- **CRC 计算单元**
- **复位方式**
 - 上电/掉电复位 (POR/PDR)
 - 看门狗复位
 - 外部引脚复位
 - Flash 编程复位
 - CPU 软件复位
 - CPU 锁死复位
 - 关断模式复位
 - 地址溢出复位
- **工作模式**
 - 正常运行 (Active)
 - 低功耗模式:
 - ❖ 睡眠模式 (Sleep)
 - ❖ 深度睡眠 (Sleepdeep)
 - ❖ 关闭模式 (Shutdown)
- **SWD 调试**
- **工作条件**
 - 2V ~ 5.5V
 - -40°C ~ 85°C
- **封装形式: LQFP64/LQFP48**

基本型号

BS32F103CBT6	BS32F103RBT6

目录

1 简介.....	9
2 基本特性.....	10
3 引脚排列及描述.....	11
3.1 BS32F103xBx6 引脚封装及功能定义.....	11
4 系统框图.....	21
5 存储器映射.....	22
6 功能概述.....	23
6.1 ARM® Cortex® -M4F 内核.....	23
6.2 Flash 存储器.....	23
6.3 SRAM 存储器.....	23
6.4 时钟.....	24
6.5 电源管理.....	25
6.5.1 供电方式.....	25
6.5.2 电源监测.....	25
6.5.3 低功耗模式.....	25
6.6 直接内存读取 (DMA).....	26
6.7 循环冗余校验计算单元 (CRC).....	26
6.8 通用输入输出端口 (GPIO).....	27
6.9 中断.....	27
6.9.1 嵌套的向量式中断控制器 (NVIC).....	27
6.9.2 外部中断控制器 (EXIT).....	28
6.10 模数转换器 (ADC).....	28
6.11 定时器 (TIMER) 和看门狗.....	29
6.11.1 高级控制定时器 (TIM1).....	30
6.11.2 通用定时器 (TIMx, x=2,3,4).....	30

6.11.3	基本定时器 (TIM6).....	31
6.11.4	独立看门狗 (IWDG).....	31
6.11.5	窗口看门狗 (WWDG).....	31
6.11.6	系统滴答定时器 (SysTick Timer).....	31
6.12	实时时钟 (RTC).....	32
6.13	入侵和备份寄存器 (TAMP).....	33
6.14	内部集成电路总线接口 (I2C).....	33
6.15	串行外设接口 (SPI).....	34
6.16	通用异步收发器 (UART).....	34
6.17	控制器局域网络接口 (CAN).....	35
6.18	串行调试端口 (SWD-DP).....	35
7	电气特性.....	36
7.1	测试条件.....	36
7.1.1	最小和最大数值.....	36
7.1.2	典型数值.....	36
7.1.3	负载电容.....	36
7.1.4	引脚输入电压.....	36
7.1.5	电流消耗测量.....	37
7.2	绝对最大额定值.....	37
7.3	通用工作条件.....	38
7.4	GPIO 特性.....	38
7.5	能耗特性.....	38
7.6	内部复位与电源管理器特性.....	39
7.7	电气敏感性.....	39
7.8	外部时钟源特性.....	40
7.9	内部时钟源特性.....	41
7.10	PLL 特性.....	41



BS32F103xBx6

7.11	FLASH 存储器特性.....	42
7.12	ADC 特性.....	43
7.13	标准 SPI 特性.....	45
7.14	IIC 特性.....	45
7.15	内部参考电压特性.....	45
7.16	内部温度传感器特性.....	46
8	封装信息.....	47
8.1	LQFP48 封装信息.....	47
8.2	LQFP64 封装信息.....	49
8.3	特别注意.....	50
9	包装.....	50
9.1	托盘.....	50
9.2	包装数量.....	50
10	订货信息.....	51
11	修订历史.....	52
12	专业术语.....	53

表格

表 2.1	BS32F103xBx6 器件功能和配置.....	10
表 3.1	BS32F103xBx6 管脚定义.....	13
表 3.2	端口 A 的复用功能及直接功能.....	17
表 3.3	端口 B 的复用功能及直接功能.....	18
表 3.4	端口 C 的复用功能及直接功能.....	19
表 3.5	端口 D 的复用功能及直接功能.....	20
表 4.1	BS32F103xBx6 系统框图.....	21
表 5.1	地址映射表.....	22
表 6.1	低功耗模式及唤醒源.....	25
表 6.2	ADC 特性对照表.....	29
表 6.3	BS32F103xBx6 部分定时器比较.....	29
表 6.4	I2C 特性.....	33
表 6.5	UART 特点.....	35
表 7.1	绝对最大额定值.....	37
表 7.2	通用工作条件.....	38
表 7.3	GPIO 性能参数.....	38
表 7.4	能耗特性.....	38
表 7.5	上电 (POR) /掉电 (PDR) 复位特性.....	39
表 7.6	欠压复位 (BOR) 特性.....	39
表 7.7	ESD 最大额定值.....	40
表 7.8	静态封闭特性/电气敏感性.....	40
表 7.9	高速外部时钟特性(HSE).....	40
表 7.10	低速外部时钟特性(LSE).....	40
表 7.11	HSI 振荡器特性.....	41
表 7.12	LSI 振荡器特性.....	41
表 7.13	PLL 锁相环特性.....	41
表 7.14	FLASH 存储器特性.....	42
表 7.15	ADC 特性.....	43
表 7.16	ADC 偏置电流与电流消耗.....	44
表 7.17	标准 SPI 特性.....	45
表 7.18	IIC 特性.....	45
表 7.19	内部参考电压特性.....	45
表 7.20	内部参考电压校准值.....	46
表 7.21	内部温度传感器特性.....	46
表 8.1	LQFP48 机械数据.....	48
表 8.2	LQFP64 机械数据.....	49
表 9.1	包装信息.....	50
表 11.1	文档修订历史.....	52
表 12.1	专业术语对照表.....	53

图序

图 3.1	BS32F103CBT6 封装管脚.....	11
图 3.2	BS32F103RBT6 封装管脚.....	12
图 6.1	BS32F103xBx6 系统时钟树.....	24
图 6.2	EXTI GPIO 复用器.....	28
图 7.1	引脚的负载条件.....	36
图 7.2	引脚输入电压.....	37
图 7.3	电流消耗测量.....	37
图 8.1	LQFP48 封装外形.....	47
图 8.2	LQFP64 封装外形.....	49

1 简介

此数据手册提供 BS32F103xBx6 微控制器的基本信息，数据参数，功能模块，订购信息和机械设备特性。

BS32F103 系列微控制器采用高性能 32 位 ARM[®]Cortex[®]-M4F 内核，内嵌 128KB Flash 和 32KB SRAM,最高工作频率 72MHz。BS32F103xBx6 有 64 和 48 引脚两种封装，封装类型为 LQFP64, LQFP48 两种形式。产品提供 4 个 16 位定时器 (1 个高级控制定时器，3 个通用定时器)，1 个 20 位定时器。产品提供多种标准通讯接口：3 路 UART、2 路 I2C、2 路 SPI，1 路 CAN。

BS32F103 系列微控制器工作电压为宽电压 2.5V~5.5V，工作温度-40℃ ~ +85℃，产品提供多种不同的工作模式，以应对不同情况下的功耗需求。

BS32F103 系列微控制器应用于多种场景：医疗和手持设备、PC 游戏外设和 GPS 平台、可编程控制器 PLC、警报系统、视频对讲和暖气通风空调系统等。

2 基本特性

表 2.1 BS32F103xBx6 器件功能和配置

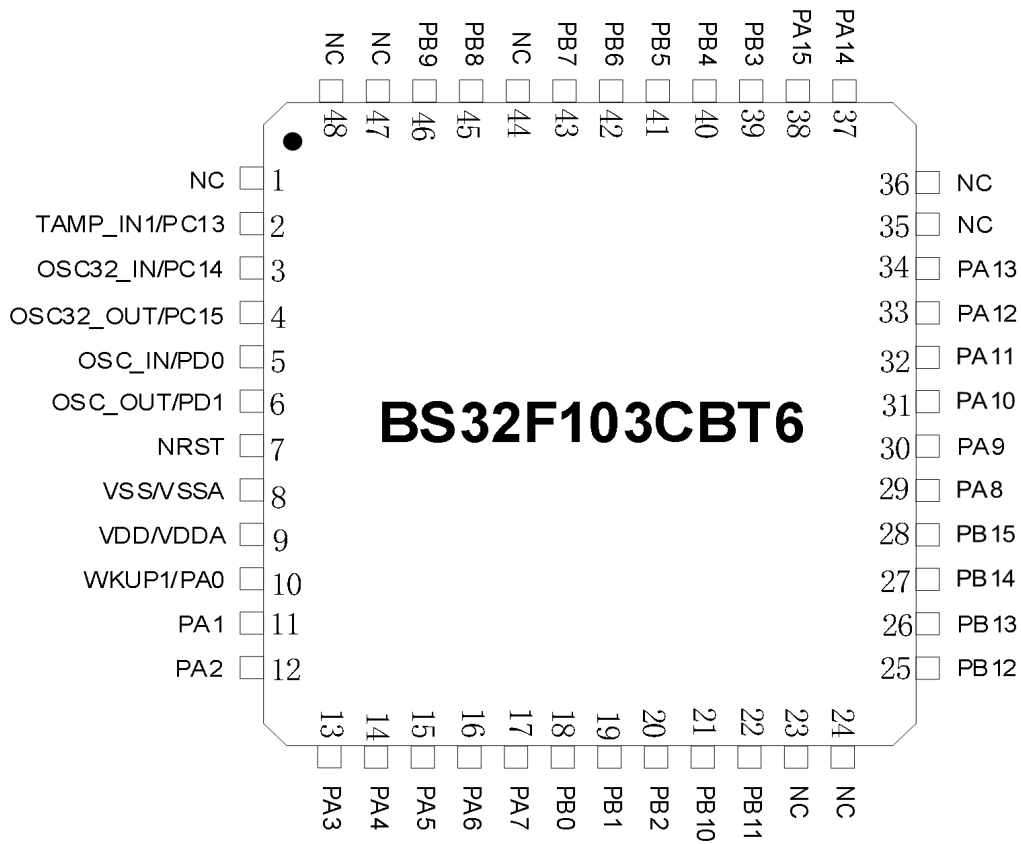
外设		BS32F103xBx6	
		BS32F103RBT6	BS32F103CBT6
Flash (KB)		128	
SRAM (KB)		32	
最大 CPU 频率		72MHz	
GPIO		51	37
EXTI		0~15	
定时器	高级控制定时器 ⁽¹⁾	1 个 (16 位)	
	通用定时器 ⁽²⁾	3 个 (16 位)	
	基本定时器 ⁽³⁾	1 个 (20 位)	
通讯接口	SPI	2 个	
	I2C	2 个	
	UART	3 个	
	CAN	1 个	
12 位 ADC (通道数)		2 个 18 通道 (16 个外部输入通道 + 1 个内部参考电压通道 + 1 个内部温度传感器通道)ADC	2 个 12 通道 (10 个外部输入通道 + 1 个内部参考电压通道 + 1 个内部温度传感器通道)ADC
DMA		单一 AHB 主机, 32 可独立配置通道	
RTC		可编程闹钟 A, 2 个外部入侵检测	
CRC		3 种 CRC 多项式可选	
工作条件	工作温度	环境温度: -40°C ~ +85°C 结温: -40°C ~ +105°C	
	工作电压	2.5V~5.5V	
封装信息		LQFP64	LQFP48

1. TIM1
2. TIM2/TIM3/TIM4
3. TIM6

3 引脚排列及描述

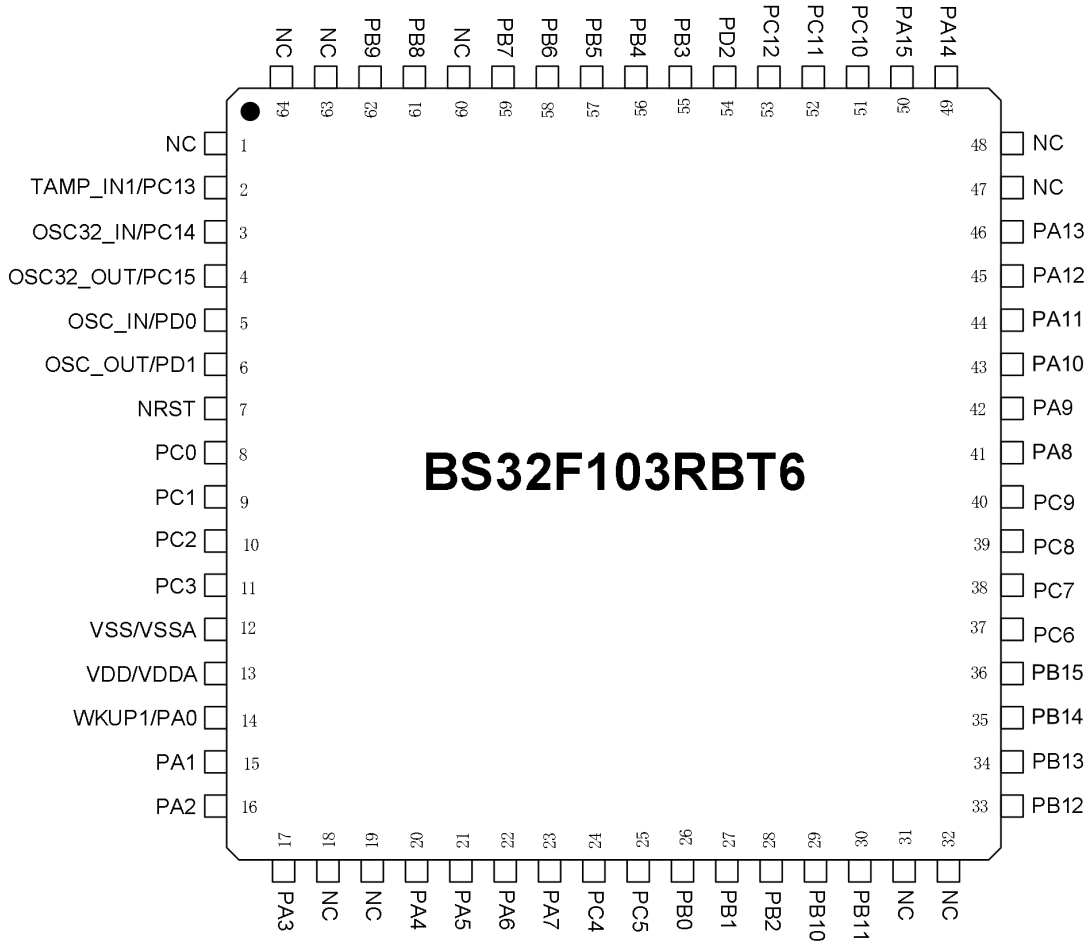
3.1 BS32F103xBx6 引脚封装及功能定义

图 3.1 BS32F103CBT6 封装管脚



BS32F103xBx6

图 3.2 BS32F103RBT6 封装管脚





BS32F103xBx6

表 3.1 BS32F103xBx6 管脚定义

引脚序号		引脚名称	引脚类型	备注	引脚功能		
LQFP64	LQFP48				默认功能 (复位后)	复用功能	直接功能
1	1	-	-	-	-	-	
2	2	PC13	I/O	-	PC13	RTC_OUT/ TAMP_IN1/WKUP2	
3	3	PC14	I/O	-	PC14	OSC32_IN	
4	4	PC15	I/O	-	PC15	OSC32_EN OSC32_OUT	
5	5	PD0	I/O	-	PD0	OSC_IN	
6	6	PD1	I/O	-	PD1	OSC_EN OSC_OUT	
7	7	NRST	I	-	NRST	-	
8	-	PC0	I/O	-	PC0	ADC1/2_IN10	
9	-	PC1	I/O	-	PC1	ADC1/2_IN11	
10	-	PC2	I/O	-	PC2	ADC1/2_IN12	
11	-	PC3	I/O	-	PC3	ADC1/2_IN13	
12	8	VSS/ VSSA	S	-	VSS/VSS A	-	
13	9	VDD/ VDDA	S	-	VDD/VDD A	-	
14	10	PA0	I/O	-	PA0	UART2_CTS/TIM2_ETR/ TIM2_CH1 ADC1/2_IN0/WKUP1/ TAMP_IN2	
15	11	PA1	I/O	-	PA1	UART2_RTS_DE/TIM2_CH2 ADC1/2_IN1	
16	12	PA2	I/O	-	PA2	UART2_TX/TIM2_CH3 ADC1/2_IN2/WKUP4	
17	13	PA3	I/O	-	PA3	UART2_RX/TIM2_CH4 ADC1/2_IN3	
18	-	-	-	-	-	-	
19	-	-	-	-	-	-	



BS32F103xBx6

表 3.1 BS32F103xBx6 管脚定义 (续)

引脚序号		引脚名称	引脚类型	备注	引脚功能		
LQFP64	LQFP48				默认功能 (复位后)	复用功能	直接功能
20	14	PA4	I/O	-	PA4	SPI1_NSS	ADC1/2_IN4
21	15	PA5	I/O	-	PA5	SPI1_SCK/TIM4_ETR	ADC1/2_IN5
22	16	PA6	I/O	-	PA6	SPI1_MISO/TIM1_BKIN/ TIM3_CH1	ADC1/2_IN6
23	17	PA7	I/O	-	PA7	SPI1_MOSI/TIM1_CH1N/ TIM3_CH2	ADC1/2_IN7
24	-	PC4	I/O	-	PC4	-	ADC1/2_IN14
25	-	PC5	I/O	-	PC5	-	ADC1/2_IN15
26	18	PB0	I/O	-	PB0	TIM1_CH2N/TIM3_CH3	ADC1/2_IN8
27	19	PB1	I/O	-	PB1	TIM1_CH3N/TIM3_CH4	ADC1/2_IN9
28	20	PB2	I/O	-	-	-	-
29	21	PB10	I/O	-	PB10	I2C2_SCL/UART3_TX/ TIM2_CH3	
30	22	PB11	I/O	-	PB11	I2C2_SDA/UART3_RX/ TIM2_CH4	
31	23	-		-	-	-	-
32	24	-		-	-	-	-
33	25	PB12	I/O	-	PB12	SPI2_NSS/TIM1_BKIN	-
34	26	PB13	I/O	-	PB13	SPI2_SCK/UART3_CTS/ TIM1_CH1N	-
35	27	PB14	I/O	-	PB14	SPI2_MISO/UART3_CTS/ TIM1_CH2N	-
36	28	PB15	I/O	-	PB15	SPI2_MOSI/UART3_RTS_DE /TIM1_CH3N	-
37	-	PC6	I/O	-	PC6	TIM3_CH1	-
38	-	PC7	I/O	-	PC7	TIM3_CH2	-
39	-	PC8	I/O	-	PC8	TIM3_CH3	-



BS32F103xBx6

表 3.1 BS32F103xBx6 管脚定义 (续)

引脚序号		引脚名称	引脚类型	备注	引脚功能		
LQFP64	LQFP48				默认功能 (复位后)	复用功能	直接功能
40	-	PC9	I/O	-	PC9	TIM3_CH4	-
41	29	PA8	I/O	-	PA8	TIM1_CH1/MCO	-
42	30	PA9	I/O	-	PA9	UART1_TX/TIM1_CH2	-
43	31	PA10	I/O	-	PA10	UART1_RX/TIM1_CH3	-
44	32	PA11	I/O	-	PA11	UART1_CTS/TIM1_CH4/ CANRX	-
45	33	PA12	I/O	-	PA12	UART1_RTS_DE/TIM1_ETR/ CANTX	-
46	34	PA13	I/O	-	SWDIO	-	-
47	35	-	-	-	-	-	-
48	36	-	-	-	-	-	-
49	37	PA14	I/O	-	SWCLK	-	-
50	38	PA15	I/O	-	PA15	SPI1_NSS/TIM2_CH1/ TIM2_ETR	-
51	-	PC10	I/O	-	PC10	UART3_TX	-
52	-	PC11	I/O	-	PC11	UART3_RX	-
53	-	PC12	I/O	-	PC12	-	-
54	-	PD2	I/O	-	PD2	TIM3_ETR	-
55	39	PB3	I/O	-	PB3	SPI1_SCK/TIM2_CH2	-
56	40	PB4	I/O	-	PB4	SPI1_MISO/TIM3_CH1	-
57	41	PB5	I/O	-	PB5	SPI1_MOSI/TIM3_CH2	WKUP6
58	42	PB6	I/O	-	PB6	I2C1_SCL/TIM4_CH1/ UART1_TX	-
59	43	PB7	I/O	-	PB7	I2C1_SDA/TIM4_CH2/ UART1_RX	-
60	44	-	-	-	-	-	-



BS32F103xBx6

表 3.1 BS32F103xBx6 管脚定义 (续)

引脚序号		引脚名称	引脚类型	备注	引脚功能		
LQFP64	LQFP48				默认功能 (复位后)	复用功能	直接功能
61	45	PB8	I/O	-	PB8	I2C1_SCL/TIM4_CH3/ CANRX	-
62	46	PB9	I/O	-	PB9	I2C1_SDA/TIM4_CH4/ CANTX	-
63	47	-	-	-	-	-	-
64	48	-	-	-	-	-	-

表 3.2 端口 A 的复用功能及直接功能

GPIO	AF0	AF1	AF2	AF3	直接配置功能 (优先级从高到低)			
					ADC1/2_IN0	WKUP1	TAMP_IN2	-
PA0	-	UART2_CTS	TIM2_ETR	TIM2_CH1	ADC1/2_IN0	WKUP1	TAMP_IN2	-
PA1	-	UART2_RTS_DE	-	TIM2_CH2	ADC1/2_IN1	-	-	-
PA2	-	UART2_TX	-	TIM2_CH3	ADC1/2_IN2	WKUP4	-	-
PA3	-	UART2_RX	-	TIM2_CH4	ADC1/2_IN3	-	-	-
PA4	SPI1_NSS	-	-	-	ADC1/2_IN4	-	-	-
PA5	SPI1_SCK	TIM4_ETR	-	-	ADC1/2_IN5	-	-	-
PA6	SPI1_MISO	TIM1_BKIN	-	TIM3_CH1	ADC1/2_IN6	-	-	-
PA7	SPI1_MOSI	TIM1_CH1N	-	TIM3_CH2	ADC1/2_IN7	-	-	-
PA8	-	TIM1_CH1	MCO	-	-	-	-	-
PA9	UART1_TX	TIM1_CH2	-	-	-	-	-	-
PA10	UART1_RX	TIM1_CH3	-	-	-	-	-	-
PA11	UART1_CTS	TIM1_CH4	CANRX	-	-	-	-	-
PA12	UART1_RTS_DE	TIM1_ETR	CANTX	-	-	-	-	-
PA13	SWDIO	-	-	-	-	-	-	-
PA14	SWCLK	-	-	-	-	-	-	-
PA15	-	SPI1_NSS	TIM2_CH1	TIM2_ETR	-	-	-	-

表 3.3 端口 B 的复用功能及直接功能

GPIO	AF0	AF1	AF2	AF3	直接配置功能 (优先级从高到低)			
PB0	-	TIM1_CH2N	-	TIM3_CH3	ADC1/2_IN8	-	-	-
PB1	-	TIM1_CH3N	-	TIM3_CH4	ADC1/2_IN9	-	-	-
PB2	-	-	-	-	-	-	-	-
PB3	-	SPI1_SCK	TIM2_CH2	-	-	-	-	-
PB4	-	SPI1_MISO	-	TIM3_CH1	-	-	-	-
PB5	-	SPI1_MOSI	-	TIM3_CH2	-	WKUP6	-	-
PB6	I2C1_SCL	TIM4_CH1	UART1_TX	-	-	-	-	-
PB7	I2C1_SDA	TIM4_CH2	UART1_RX	-	-	-	-	-
PB8	I2C1_SCL	TIM4_CH3	CANRX	-	-	-	-	-
PB9	I2C1_SDA	TIM4_CH4	CANTX	-	-	-	-	-
PB10	I2C2_SCL	UART3_TX	TIM2_CH3	-	-	-	-	-
PB11	I2C2_SDA	UART3_RX	TIM2_CH4	-	-	-	-	-
PB12	SPI2_NSS	-	-	TIM1_BKIN	-	-	-	-
PB13	SPI2_SCK	-	UART3_CTS	TIM1_CH1N	-	-	-	-
PB14	SPI2_MISO	-	UART3_RTS _DE	TIM1_CH2N	-	-	-	-
PB15	SPI2_MOSI	-	-	TIM1_CH3N	-	-	-	-



表 3.4 端口 C 的复用功能及直接功能

GPIO	AF0	AF1	AF2	AF3	直接配置功能 (优先级从高到低)			
PC0	-	-	-	-	ADC1/2_IN10	-	-	-
PC1	-	-	-	-	ADC1/2_IN11	-	-	-
PC2	-	-	-	-	ADC1/2_IN12	-	-	-
PC3	-	-	-	-	ADC1/2_IN13	-	-	-
PC4	-	-	-	-	ADC1/2_IN14	-	-	-
PC5	-	-	-	-	ADC1/2_IN15	-	-	-
PC6	-	TIM3_CH1	-	-	-	-	-	-
PC7	-	TIM3_CH2	-	-	-	-	-	-
PC8	-	TIM3_CH3	-	-	-	-	-	-
PC9	-	TIM3_CH4	-	-	-	-	-	-
PC10	-	UART3_TX	-	-	-	-	-	-
PC11	-	UART3_RX	-	-	-	-	-	-
PC12	-	-	-	-	-	-	-	-
PC13	-	-	-	-	-	WKUP2	TAMP_IN1	RTC_OUT1
PC14	-	-	-	-	-	OSC32_IN	OSC32_IN	-
PC15	OSC32_EN	-	-	-	-	OSC32_OUT	-	-



表 3.5 端口 D 的复用功能及直接功能

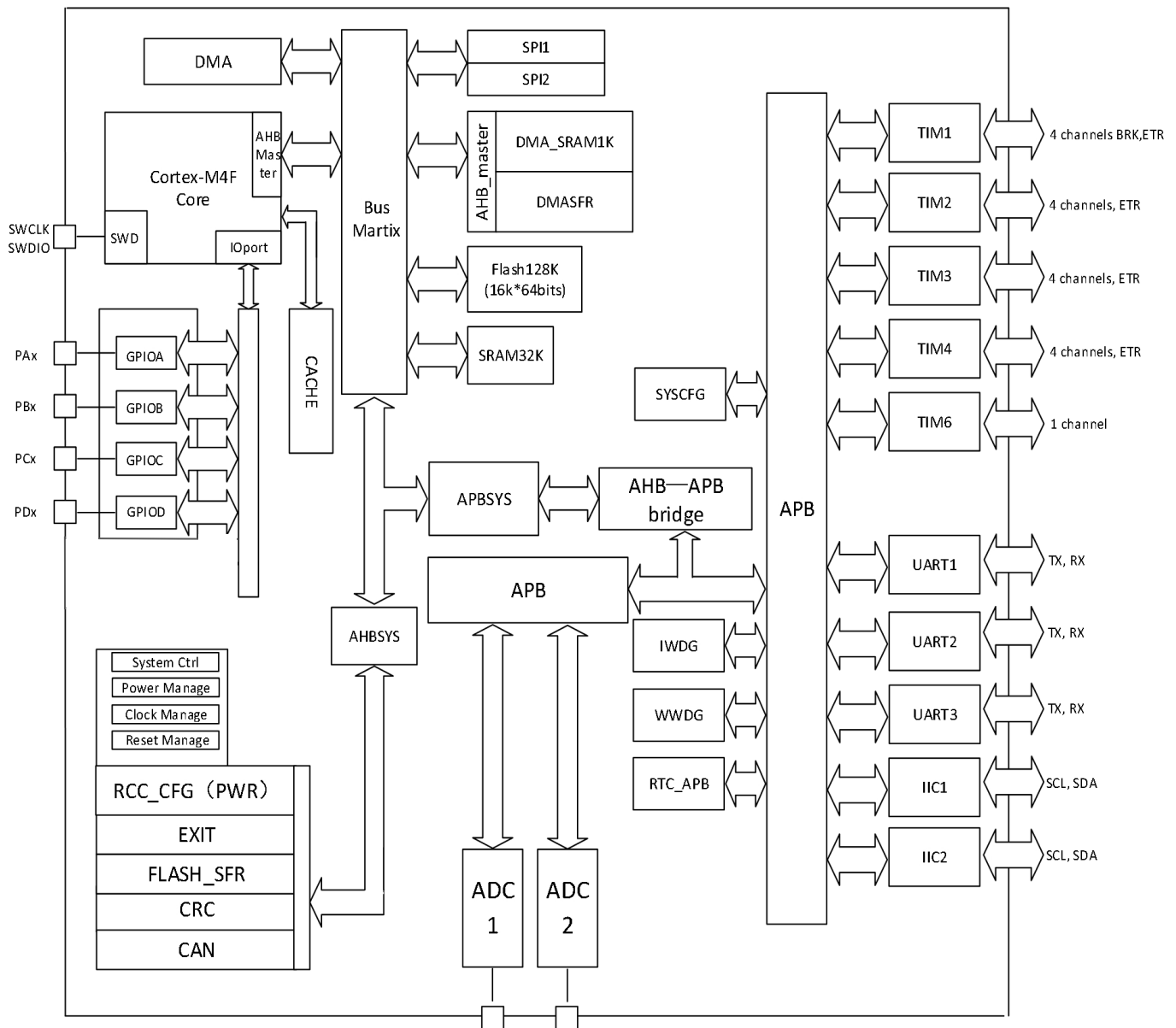
GPIO	AF0	AF1	AF2	AF3	直接配置功能 (优先级从高到低)			
PD0	-	-	-	-	-	OSC_IN	OSC_IN	-
PD1	OSC_EN	-	-	-	-	OSC_OUT	-	-
PD2	TIM3_ETR	-	-	-	-	-	-	-



4 系统框图

BS32F103xBx6 微控制器搭配许多外设，具有 AHB 及 APB 总线，不同外设根据功能需要挂在不同的总线上，以提高系统的运行效率。系统框图如图 4.1 系统框图 所示：

表 4.1 BS32F103xBx6 系统框图



5 存储器映射

系统给不同外设划分不同地址空间, 详情见参考手册, 地址分配如 [表 5.1 地址映射表](#) 所示:

表 5.1 地址映射表

模块	基地址	结束地址
预留	0x5000_1000	0x5000_17FF
GPIOD	0x5000_0C00	0x5000_0FFF
GPIOC	0x5000_0800	0x5000_0BFF
GPIOB	0x5000_0400	0x5000_07FF
GPIOA	0x5000_0000	0x5000_03FF
DMASFR	0x4003_0400	0x4003_07FF
DMA_SRAM	0x4003_0000	0x4003_03FF
CAN	0x4002_4000	0x4002_43FF
CRC	0x4002_3000	0x4002_33FF
FLASH_SFR	0x4002_2000	0x4002_23FF
EXTI	0x4002_1800	0x4002_1BFF
RCC	0x4002_1000	0x4002_13FF
SPI2	0x4002_A400	0x4002_A7FF
SPI1	0x4002_A000	0x4002_A3FF
系统设置	0x4001_4800	0x4001_4BFF
	0x4001_4400	0x4001_47FF
	0x4001_4000	0x4001_43FF
UART1	0x4001_3800	0x4001_3BFF
TIM2	0x4001_3000	0x4001_33FF
TIM1	0x4001_2C00	0x4001_2FFF
ADC1	0x4001_2400	0x4001_27FF
ADC2	0x4001_0000	0x4001_03FF
I2C2	0x4000_5800	0x4000_5BFF
I2C1	0x4000_5400	0x4000_57FF
UART2	0x4000_4400	0x4000_47FF
UART3	0x4000_3800	0x4000_3BFF
IWDG	0x4000_3000	0x4000_33FF
WWDG	0x4000_2C00	0x4000_2FFF
RTC	0x4000_2800	0x4000_2BFF
TIM4	0x4000_2000	0x4000_23FF
TIMER6	0x4000_1000	0x4000_13FF
TIM3	0x4000_0400	0x4000_07FF
AHB2APB	0x4000_0000	0x4001_63FF
SRAM	0x2000_0000	0x2000_7FFF
系统信息块	0x0002_0200	0x0002_03FF
选项字节块	0x0002_0000	0x0002_01FF

FLASH	0x0000_0000	0x0001_FFFF
-------	-------------	-------------

1. 系统设置用户不可配

6 功能概述

6.1 ARM® Cortex® -M4F 内核

ARM® Cortex® -M4F 内核是一款主流的 32 位 Cortex 处理器,采用冯诺依曼架构,新增了浮点数, DSP, 并行计算等, 增强了运算能力, 含 RISC, 以精悍的指令集提高效率, 提供卓越性能。较其他的 8 位和 16 位微控制器, 代码密度更高, 优化更全面, 并且与其他 Cortex-M 有很高的兼容性, 用于满足需要易于使用的控制和信号处理功能混合的数字信号控制市场: 例如电机控制, 汽车, 电源管理, 嵌入式音频等新兴类别的解决方案。

ARM® Cortex® -M4F 内核广泛用于嵌入式产品的设计, 集成内存保护单元 (MPU), 超低功耗, 支持 KEIL&IAR 主流开发工具, 易于开发人员工作和产品功能的实现及调试。

6.2 Flash 存储器

BS32F103xBx6 提供 128KB 的 Flash 存储器, 用于存储代码和数据, 无 ECC 功能。

Flash 存储器支持 IAP Boot 升级。

借助配置选项字节, 可灵活配置读写保护:

- 读出保护 (RDP) 保护整个存储器。提供 2 个级别:
 - 0 级: 无读出保护
 - 1 级: 开启读保护
- 写保护 (WRP) 保护此区域不被擦除和编程。每个块可以选择两个区域, 粒度为 2KB

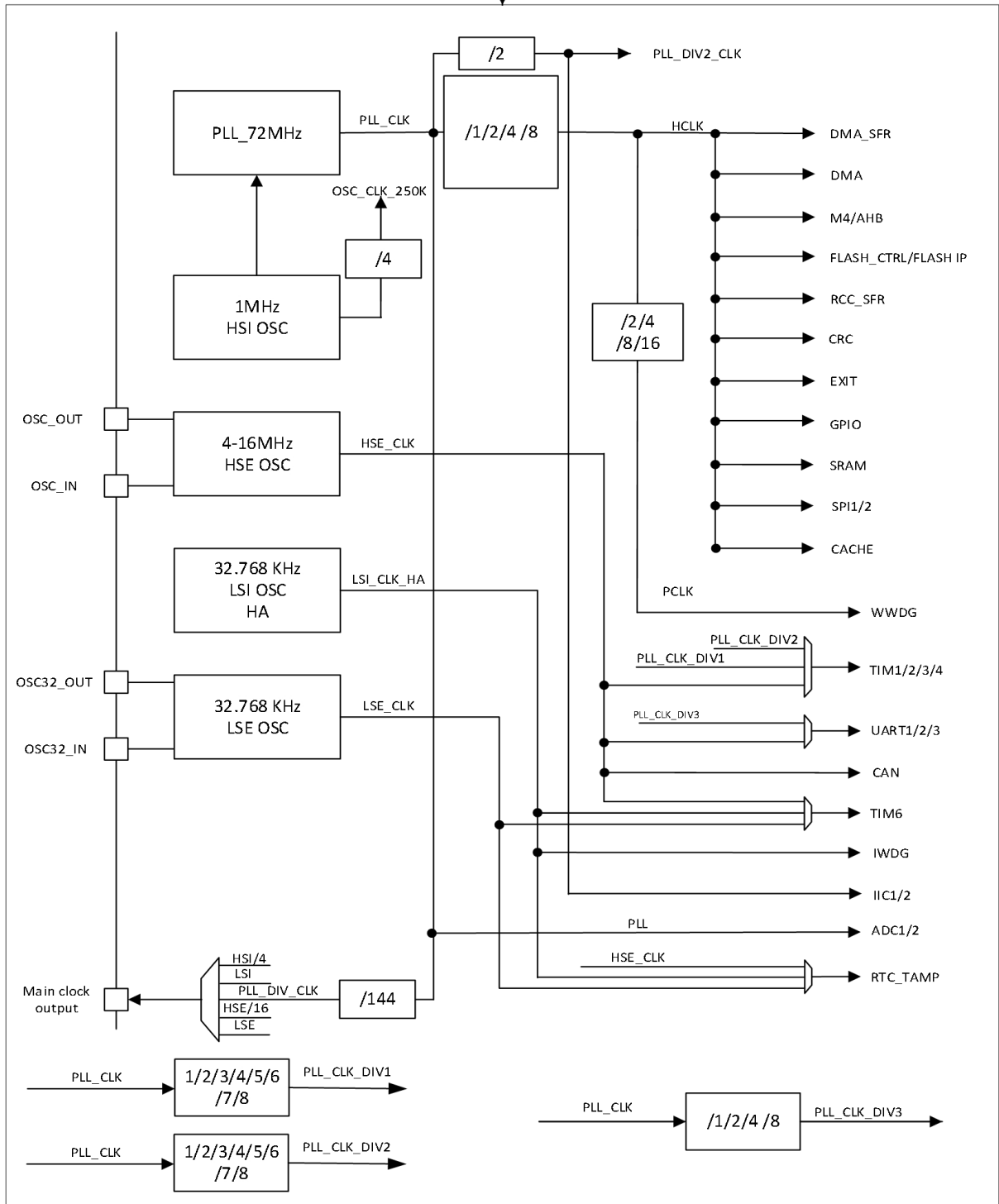
6.3 SRAM 存储器

BS32F103xBx6 提供 32KB 的 SRAM 存储器。地址范围为 0x2000_0000~0x2000_7FFF。

6.4 时钟

系统时钟源为 1MHz 的内部 RC 振荡器，经过倍频得到 PLL 时钟，为内核及其外围设备提供时钟，并通过时钟门控和多级预分频器管理低功耗模式，确保时钟的健壮性。IWDG 时钟源固定为 LSI。

图 6.1 BS32F103xBx6 系统时钟树



6.5 电源管理

6.5.1 供电方式

BS32F103xBx6 工作电压 (VDD) 为 2.5V~5.5V，供电方案：

- VDD=2.5V~5.5V

6.5.2 电源监测

集成上电/掉电 (POR / PDR)复位电路，BOR 掉电阈值可配置。在所有电源模式中均有效。集成 LVDT，阈值可配。

6.5.3 低功耗模式

默认情况下，微控制器在系统或电源复位后处于运行模式。用户可以选择以下低功耗模式之一：

- Sleep Mode
- Deepsleep Mode
- Shutdown Mode

表 6.1 低功耗模式及唤醒源

低功耗模式及唤醒源	Sleep Mode: - 所有可工作外设中断 - IWDG 复位 - BOR 复位 - NRST 外部复位
	Deepsleep: - 任意 EXTI 线上的中断 - TIM6 中断 - RTC/TAMP 中断 - I2C 中断 - CAN 中断 - UART 中断 - LVDT 中断 - IWDG 复位 - BOR 复位 - NRST 外部复位

表 6.1 低功耗模式及唤醒源 (续)

低功耗模式及唤醒源	Shutdown: - WKUP 引脚 - RTC/TAMP 中断 - NRST 外部复位 - BOR 复位
-----------	---

6.6 直接内存读取 (DMA)

直接内存访问控制器 (DMA) 是将总线主控和系统外设通过单线 AHB 架构连接。具有单一 AHB 主机和 32 个独立的可配置通道 (请求)。

- 每个 DMA 通道两级优先级可配
- 支持以下 DMA 传输类型
 - 存储器到存储器
 - 存储器到外设
 - 外设到存储器
- 支持 3 种 DMA 传输数据位宽：字，半字和字节
- 一个单 DMA 周期内传输的数量可以配置为 1~1024，单位取决于传输数据位宽
- 任一通道传输完成或发生总线错误时均产生中断，每个通道有单独的中断使能，传输完成标记和错误中断标记

6.7 循环冗余校验计算单元 (CRC)

CRC (循环冗余校验计算) 计算单元被用于通过配置的多项式发生器的数值和位数得到 CRC 码。

在众多应用中，基于 CRC 的技术被用于验证数据传输或存储的一致性。在 EN/IEC 60335-1 标准的范围内，它提供一种检测 Flash 存储器错误的手段。CRC 计算单元可以用于实时地计算软件的签名，并与在链接和生成该软件时产生的签名对比。

- 3 种 CRC 多项式可选：
 - CRC-32:多项式 32'h04C11DB7 (默认使用)
 - CRC-16:多项式 16'h1021
 - CRC-8:多项式 8'h07
- 可处理 8 位、16 位、32 位数据大小：
 - 对于 32 位数据大小，CRC 计算在 4 个 AHB 时钟周期内完成
 - 对于 16 位数据大小，CRC 计算在 2 个 AHB 时钟周期内完成

- 对于 8 位数据大小，CRC 计算在 1 个 AHB 时钟周期内完成
- 初始值、异或值可配置

6.8 通用输入输出端口 (GPIO)

BS32F103xBx6 每个 GPIO 引脚都可以配置为输入输出，或者复用为外设功能 (AF)，所有 GPIO 引脚都可以映射到外部中断，大部分 I/O 端口都有特殊的数字或者模拟功能。

- 输出状态：推挽/开漏输出，带上拉/下拉电阻
- 输入状态：浮空输入，带上拉/下拉电阻，模拟输入
- 每个 GPIO 口的速度可选择 (2M/10M/50M)
- 快速切换，能够每两个时钟周期切换一次
- 带内部上拉/下拉电阻，阻值 40K
- IO 灌电流 20mA@3.3V
- IO 源电流 8mA@3.3V
- 所有 IO 过电流 100mA

6.9 中断

设备灵活管理事件运行的程序执行中断，称为中断。Cortex-M4F 处理器内核中，嵌套的向量式中断控制器 (NVIC) 和外部中断/事件控制器 (EXIT) 是用来处理中断的。中断会打断正在运行的程序，执行中断服务函数 (ISR)，然后恢复原先运行的程序。

6.9.1 嵌套的向量式中断控制器 (NVIC)

M4 内核中的可配置嵌套的向量式中断控制器 (NVIC) 与 M4 内核紧密耦合，它负责处理物理层线路与不可屏蔽中断 (NMI)、可屏蔽中断相关事件和 Cortex-M4 中断。可灵活管理优先级。

处理器内核与 NVIC 的紧密耦合显著降低触发中断和进入中断服务函数 (ISR) 的时间。ISR 向量在向量列表中，存储在 NVIC 的基地址中。一个 ISR 的向量地址执行是由硬件上向量表的基地址和 ISR 编号的偏移量决定的。

如果在高优先级的中断事件发生之前，低优先级的中断事件已经发生且准备执行，后来的高优先级中断事件先执行。还有一种优化叫做尾链，当从高优先级 ISR 返回然后开始一个挂起的低优先级的 ISR，非必需的处理环境堆栈和挂起会被跳过。这减少延时且有助于节省功耗。

NVIC 的特点：

- 低延时中断处理
- 3 个固定最高优先级和 16 个可编程优先级

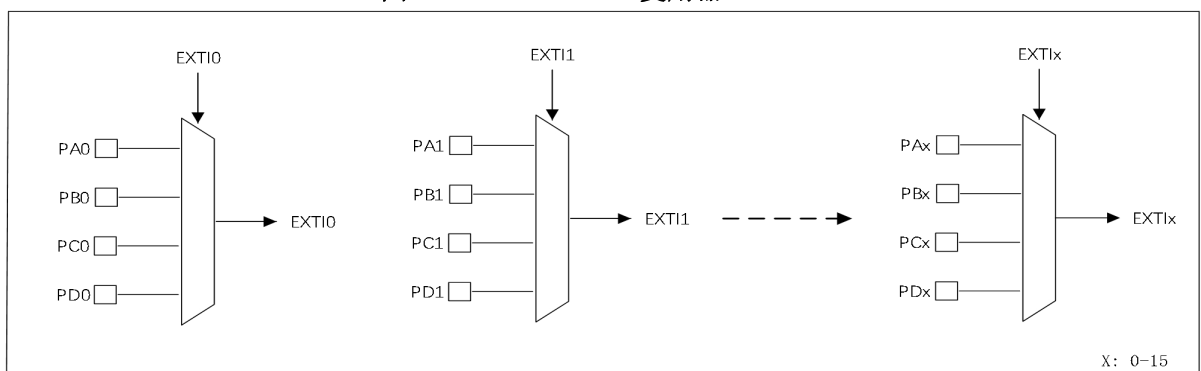
- 不可屏蔽中断 (NMI)的处理
- 37 条可屏蔽中断线的处理
- 先处理后到达的高优先级中断
- 尾链
- 硬件中断向量检索

6.9.2 外部中断控制器 (EXIT)

外部中断控制器增加了在处理物理线路事件的灵活性和允许处理器从低功耗模式唤醒。

- 中断可从任何输入事件中唤醒系统
- 中断触发边沿可选 (上升沿, 下降沿, 双沿)
- 检测到触发边沿唤醒系统
- 独立的上升沿和下降沿中断挂起状态位
- 独立的中断屏蔽, 用于调节 CPU 唤醒
- 中断 (EXIT Lines 0-15) 可选 GPIO 中断源

图 6.2 EXTIO GPIO 复用器



1. 部分引脚的 0-15 端口不完全, 存在的端口按照上述规则配置
2. EXTIO 复用器输出可用作 EXTIO 的输出信号

6.10 模数转换器 (ADC)

BS32F103xBx6 嵌入 12 位和 8 位分辨率可选的线性逐次逼近 ADC, 8 位分辨率的数据采用右对齐格式。LQFP64 封装 ADC 多达 18 个通道 (16 个外部输入通道 + 1 个内部参考电压通道 + 1 个内部温度传感器通道); LQFP48 封装 ADC 多达 12 个通道 (10 个外部输入通道 + 1 个内部参考电压通道 + 1 个内部温度传感器通道)。

ADC 具有单通道转换模式, 同时支持连续多通道 DMA 模式, 采样时间和转换速度可配置。ADC 在转换完成以后产生中断, 事件触发标志可表明是软件触发或硬件触发启动转换。

ADC 支持 Sleep Mode 模式下唤醒。

启动转换的方式:

- 通过软件触发
- 通过内部事件 (定时器 1 事件) 硬件触发

表 6.2 ADC 特性对照表

ADC 特性	ADC1	ADC2
支持 1M 转换速率	√	√
支持多通道转换	√	√
支持定时器触发	√	√
支持从 Sleeping 模式唤醒	√	√

6.11 定时器 (TIMER) 和看门狗

BS32F103xBx6 内置一个高级控制定时器 (TIM1)、三个通用定时器 (TIM2, TIM3, TIM4)、一个基本定时器 (TIM6)、两个看门狗和一个系统滴答定时器。

具体差异请参照 [表 6.3 BS32F103xBx6 定时器比较](#)。

表 6.3 BS32F103xBx6 部分定时器比较

定时器类型	定时器名称	计数分辨率	计数方式	预分频系数	产生 DMA 请求	捕获/比较通道	死区互补输出通道
高级型	TIM1	16 位	递增 递减 递增/递减	1~65536 之间的任意整数	可以	4	3
通用型	TIM2	16 位	递增 递减 递增/递减	1~65536 之间的任意整数	可以	4	0
通用型	TIM3	16 位	递增 递减 递增/递减	1~65536 之间的任意整数	可以	4	0
通用型	TIM4	16 位	递增 递减 递增/递减	1~65536 之间的任意整数	可以	4	0
基本型	TIM 6	20 位	递增	-	-	-	

6.11.1 高级控制定时器 (TIM1)

高级控制定时器功能包括 16 位递增、递减、递增/递减自动重载计数器，有 16 位可编程预分频器，计数器时钟频率的分频系数为 1~65536 之间的任意整数。

多达 6 个独立通道，可用于：

- 输入捕获 (通道 5 和通道 6 除外)
- 输出比较
- PWM 生成 (边沿和中心对齐模式)
- 单脉冲输出

高级控制定时器带可编程死区时间的互补输出。带 1 个刹车输入，用于将定时器的输出信号置于复位状态或者一个已知状态。

使用外部信号控制定时器即可实现多个定时器互联的同步电路。重复计数器用于给定数目的计数周期之后更新定时器寄存器。

生成中断/DMA 请求的事件：

- 更新事件：计数器上溢，计数器初始化 (通过软件触发或内部/外部触发)
- 触发事件：计数器启动、停止、初始化或通过内部/外部触发计数
- 输入捕获
- 输出比较
- 刹车输入 (只有中断请求，无 DMA 请求)

高级控制定时器可用于触发 ADC，支持用于定位的增量 (正交)编码器和霍尔传感器电路。触发输入 (ETR)，也可用作外部时钟或逐周期电流管理。

6.11.2 通用定时器 (TIMx, x=2,3,4)

TIMx 通用定时器功能包括：

16 位递增、递减、递增/递减自动重载计数器,16 位可编程预分频器，计数器时钟频率的分频系数为 1~65536 之间的任意整数,多达 4 个独立通道，可用于：

- 输入捕获
- 输出比较
- PWM 生成 (边沿和中心对齐模式)
- 单脉冲输出

使用外部信号控制定时器即可实现多个定时器互联的同步电路。发生如下事件时生成中断/DMA 请求：

- 更新：计数器上溢，计数器初始化 (通过软件触发或内部/外部触发)
- 触发事件 (计数器启动、停止、初始化或通过内部/外部触发计数)
- 输入捕获

- 输出比较

支持用于定位的增量 (正交)编码器和霍尔传感器电路。

触发输入 (ETR)用作外部时钟或逐周期电流管理。

6.11.3 基本定时器 (TIM6)

基本定时器 TIM6 具有 20 位可自动重载递增计数器, 时钟源包括 LSI,LSE 或 HSE。具体可参照 [图 6.1 BS32F103xBx6 系统时钟树](#)。

DeepSleep Mode 模式下可定时唤醒系统。

6.11.4 独立看门狗 (IWDG)

独立看门狗 (IWDG)配有 20 位递增计数器。计数最大值可配。最大可配置定时时间约为 32s, 时钟源为 LSI。

具有寄存器写保护功能, 可通过配置字开启关闭看门狗, 可选窗口模式。

复位条件:

- 当计数器值大于等于配置的最大值时, 产生复位

6.11.5 窗口看门狗 (WWDG)

窗口看门狗 (WWDG)配有 6 位递增计数器, 计数时钟为 PCLK, 经过 4096 分频后再分频。预分频系数可配: 1/2/4/8/16/32/64/128 分频。

- 喂狗操作: 向特定寄存器写入一个值, 该值加载到计数器中
- 窗口模式: 可选窗口模式 (无使能控制, 默认情况下, 窗口值为 0,相当于窗口功能无效)
- 复位条件 (看门狗使能有效时)
 - 当计数器大于等于配置的最大值时, 产生复位
 - 在计数值小于窗口值时喂狗, 产生复位
- 中断: 当递增计数器等于最大值减 1 时触发中断 (需要先配置中断使能), 用于提醒系统即将复位

6.11.6 系统滴答定时器 (SysTick Timer)

这个定时器专用于实时操作系统, 也可当成一个标准的递减计数器。它具有下述特性:

- 24 位递减计数器
- 自动重装载功能
- 当计数器为 0 时能产生一个可屏蔽系统中断

- 时钟源为 HCLK

6.12 实时时钟 (RTC)

芯片内部内含 RTC 和 5 个备份寄存器 (TAMP)。RTC 的供电方式为 VDD，具有写保护功能。

RTC 具有以下功能特点：

- 日历具有亚秒、秒、分、小时 (24 格式) 几种单位，日历的亚秒最大值可配
- 日历可初始化；可通过写寄存器复位 RTC 域
- 1 个可编程闹钟 A (计数范围内的任意时钟)
- 可将闹钟 A 和入侵事件输出到引脚
- 可将 1HZ 时钟, LSI, LSE 时钟输出到引脚
- RTC 可从低功耗模式唤醒系统
- 具有闹钟中断、秒中断、天中断、入侵中断功能

6.13 入侵和备份寄存器 (TAMP)

TAMP 具有以下功能特点:

- 5 个 32bit 备份寄存器
- 2 个外部入侵检测引脚 TAMP1/2
- 任何入侵检测都可以擦除备份寄存器 (擦除使能可配置)

6.14 内部集成电路总线接口 (I2C)

该设备内置 2 个 I2C 外设, 详细功能可参照 [表 6.4 I2C 特性](#)。

I2C 具有以下功能特点:

- 主和从模式
- 标准模式 (高达 100kHz)
- 快速模式 (高达 400 kHz)
- 超快速模式 (最高 1 MHz)
- 7 位寻址模式
- 广播呼叫
- 2 个 7 位从地址 (其中一个可屏蔽)
- 主机时序时间参数可配置
- 可选时钟延长
- 软件复位 (寄存器关闭使能 复位内部状态机和相关时序)
- 支持 DMA 传输
- 地址匹配时从 DeepSleep Mode 唤醒

表 6.4 I2C 特性

I2C 特性	I2C1	I2C2
100K, 400K, 1M 通信速率支持	√	√
7 位地址	√	√
从 DeepSleep Mode 唤醒	√	√

6.15 串行外设接口 (SPI)

该设备包含 2 个 SPI，支持全双工，半双工通信方式。SPI 可配置成主机模式或从机模式。主机模式下由 SPI 模块本身产生时钟和片选信号并输出，从机模式下时钟和片选信号由外部输入。主模式最大通信速率 16M，从模式最大通信速率 8M。数据大小可配置为 4 位到 16 位或 32 位。

SPI 具有可编程时钟极性和相位，高位在前或低位在前可设置，两个支持 DMA 功能的 32 位接收和发送缓冲器。专用的发送和接收状态标志，全部支持中断触发。主模式故障时，溢出等标志具备中断触发能力。

SPI 总线忙状态标志。

支持硬件 CRC。

6.16 通用异步收发器 (UART)

芯片具有三个完全相同的 UART 模块，支持全双工，半双工串口通信，具有独立使能的双缓冲发射器和接收器。支持硬件奇偶校验生成和检查，采用可编程 8 位或 9 位字符长度及可编程 1 位或 2 位 STOP 位长度。

支持波特率自适应功能，支持 16 倍过采样，波特率可编程 (15 位模数分频器)：适配常用波特率 2400, 4800, 9600, 19200, 38400, 57600, 115200, 230400。

UART 可进行 DMA (直接内存访问)支持下的连续数据通讯，利用 DMA 功能将收/发字节缓冲到保留的 SRAM 空间。

UART 具备 RX 和 TX 管脚互换功能，RX 和 TX 有效电平可取反。收发支持高位在前 (MSB) 或低位在前 (LSB,默认)。针对接收器和发送器的单独的使能位，针对发送和接收的单独的信号极性控制。

调制解调器和 RS-485 收发器的硬件流控制。

具有通信控制/错误检测标志。

UART 有带标志的中断源。

UART 支持多机通讯：如果地址不匹配则进入静默模式，检测到空闲帧或地址匹配即可从静默模式下唤醒。

校验控制：

- 发送奇偶校验位
- 接收数据的奇偶检查

表 6.5 UART 特点

UART 特点	UART1/UART2/UART3
MODEM 所需的硬件流控制	√
用 DMA 实现连续通讯	√
多机通讯	√
Deepsleep 模式唤醒	√
空闲中断	√
自动波特率检测	√
RS485 驱动使能信号	√

6.17 控制器局域网络接口 (CAN)

CAN 接口兼容规范 2.0A 和 2.0B(主动) (标准帧和扩展帧信息的发送和接收, 位速率高达 1Mbit/秒。它可以接收和发送 11 位标识符的标准帧, 还具有以下特性:

- 无损仲裁
- 极高的总线利用率, 只要总线空闲, 任何单元都可以开始发送报文。
- 可根据报文的 ID 决定接收或屏蔽该报文。
- 错误处理和检错机制。
- 发送信息遭到破坏后, 可自动重发。
- 节点在错误严重的情况下具有自动退出总线的功能。
- 支持低功耗 Deepsleep 唤醒功能。
- 在标准和扩展格式中都有单/双验收滤波器含屏蔽和代码寄存器。
- 可编程的错误限制报警。
- 消极错误中断、仲裁丢失中断和总线错误中断。
- 支持正常模式, 静默模式和回环自测模式。
- 仲裁丢失中断以及丢失的详细的位置。
- 发送缓冲器 FIFO 和接收缓冲器 FIFO。
- 支持 DMA 发送接收信息。

6.18 串行调试端口 (SWD-DP)

提供 ARM SW-DP 接口, 允许串行调试工具与 MCU 连接。

7 电气特性

7.1 测试条件

除非特别说明，所有的电压都以 VSS 为基准。

7.1.1 最小和最大数值

除非特别说明，在生产线上通过对 100% 的产品在环境温度 $T_A=25^{\circ}\text{C}$ 和 $T_A=T_{Amax}$ 下执行的测试（ T_{Amax} 与选定的温度范围匹配），所有最小和最大值将在最坏的环境温度、供电电压和时钟频率条件下得到保证。

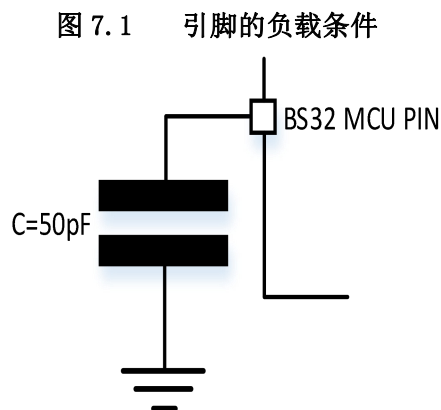
在每个表格下方的注解中说明为通过综合评估、设计模拟和/或工艺特性得到的数据，不会在生产线上进行测试；在综合评估的基础上，最小和最大数值是通过样本测试后，取其平均值再加减三倍的标准分布得到。

7.1.2 典型数值

除非特别说明，典型数据是基于 $T_A=25^{\circ}\text{C}$ 和 $V_{DD}=3.3\text{V}$ 。这些数据仅用于设计指导而未经测试。

7.1.3 负载电容

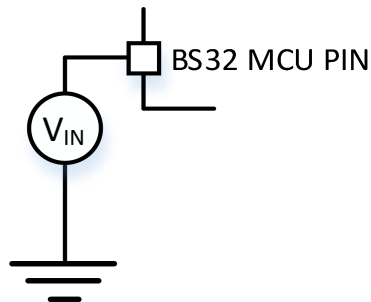
测量引脚参数时的负载条件如图 7.1 所示。



7.1.4 引脚输入电压

引脚上输入电压的测量方式如图 7.2 所示。

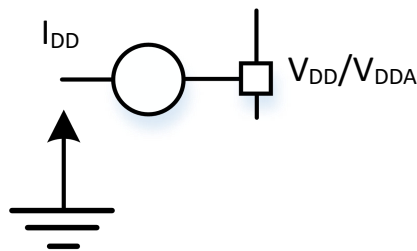
图 7.2 引脚输入电压



7.1.5 电流消耗测量

图 7.3 中的 I_{DD} 参数表示由 V_{DD}/V_{DDA} 供电的 MCU 总电流消耗。

图 7.3 电流消耗测量



7.2 绝对最大额定值

加在器件上的载荷如果超过绝对最大额定值列表中给出的值,可能会导致器件永久性地损坏。这里只是给出能承受的最大载荷,并不意味着在此条件下器件的功能性操作无误。器件长期工作在最大值条件下会影响器件的可靠性。

表 7.1 绝对最大额定值

符号	参数	最小值	最大值	单位
V_{DD}/V_{DDA}	外部供电电压	$V_{SSA}-0.3$	$V_{SSA}+5.5$	V
$V_{IN}^{(2)}$	引脚的输入电压	$V_{SS}-0.3$	5.5	V
$I_{VDD(PIN)}$	进入 V_{DD}/V_{DDA} 电源引脚的电流(拉电流) ⁽¹⁾	-	120	mA
$I_{VSS(PIN)}$	流出 V_{SS}/V_{SSDA} 接地引脚的电流(灌电流) ⁽¹⁾	-	120	mA
I_{IO}	任意 I/O 引脚上的输出灌电流	-	50	mA
	任意 I/O 引脚上的输出拉电流	-	50	mA
$\Sigma I_{IO(PIN)}$	所有 I/O 引脚上的总输出灌电流	-	100	mA
	所有 I/O 引脚上的总输出拉电流	-	100	mA
T_A	工作温度范围	-40	85	°C
T_{STG}	存储温度范围	-45	105	°C
T_J	最大结温	-	125	°C

1. 主电源 (V_{DD}/V_{DDA}) 和接地 (V_{SS}/V_{SSA}) 引脚必须始终在允许的范围内连接到外部电源。

2. 不允许 V_{IN} 大于 V_{IOVCC} 。

7.3 通用工作条件

表 7.2 通用工作条件

符号	参数	最小值	最大值	单位
f_{HCLK}	AHB 时钟频率	0	72	MHZ
f_{PCLK}	APB 时钟频率	0	36	MHZ
V_{DD}/V_{DDA}	供电电压	2.5	5.5	V
$V_{IOVCC}^{(1)}$	I/O 供电电压	2.5	5.5	V
V_{IN}	I/O 输入电压	0	V_{IOVCC}	V
T_A	工作温度	-40	85	°C
T_J	结温	-40	105	°C

1. V_{IOVCC} 等于输入的 V_{DDA} 。

7.4 GPIO 特性

除非另有说明，下表中给出的参数均来源于在通用工作条件中总结的环境温度和供电电压条件下进行的测试。所有 I/Os 均符合 CMOS 和 TTL 标准。

表 7.3 GPIO 性能参数

符号	参数	最小值	典型值	最大值	单位
V_{OH}	I/O 输出高电平电压	90	-	-	$\%V_{IOVCC}^{(1)}$
V_{OL}	I/O 输出低电平电压	-	-	10	$\%V_{IOVCC}$
V_{IH}	I/O 输入高电平电压	70	-	-	$\%V_{IOVCC}$
V_{IL}	I/O 输入低电平电压	-	-	30	$\%V_{IOVCC}$
$V_{hys}^{(2)}$	标准 I/O 施密特触发器电压迟滞	10	-	-	$\%V_{IOVCC}$
R_{PU}	上拉等效电阻 ⁽³⁾	-	40	-	K Ω
R_{PD}	下拉等效电阻 ⁽³⁾	-	40	-	K Ω

1. 施密特触发器开关电平的迟滞电压。由设计保证，不在生产中测试。
2. 上拉和下拉电阻是设计一个真正的电阻串联一个可开关的 PMOS/NMOS 实现。PMOS/NMOS 开关的电阻占比很小。

7.5 能耗特性

表 7.4 能耗特性

符号	参数	条件	最小值	典型值	最大值	单位
I_{DD}/I_{DDA}	供电电流 (run mode)	$V_{DD}=3.3V, T_A=25^\circ C$	-	20.75	-	mA

供电电流 (sleep mode)	$V_{DD}=3.3V, T_A=25^{\circ}C$	-	5.9	-	mA
供电电流 (deepsleep mode)	$V_{DD}=3.3V, T_A=25^{\circ}C$	-	8.7	-	uA
供电电流 (shutdown mode)	$V_{DD}=3.3V, T_A=25^{\circ}C$	-	2.3	-	uA

7.6 内部复位与电源管理器特性

以下参数由环境温度测试结果以及设计标准共同得出。

表 7.5 上电 (POR) /掉电 (PDR) 复位特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{POR}	上电阈值	$T=-40^{\circ}C$ 至 $105^{\circ}C$	1.12	1.50	1.92	V
V_{PDR}	掉电阈值	$T=-40^{\circ}C$ 至 $105^{\circ}C$	0.91	1.24	1.64	V
V_{HSY}	迟滞	$T=-40^{\circ}C$ 至 $105^{\circ}C$	0.122	0.263	0.438	V
t_{RST}	复位定时	$T=-40^{\circ}C$ 至 $105^{\circ}C$	-	3.92	-	ms

表 7.6 欠压复位 (BOR) 特性

延时选择	阈值选择	掉电阈值	恢复阈值	迟滞 (mV)	延时档位 (μs)
BOR0	0	1.902	2.015	113	59.96
	1	1.997	2.103	106	63.83
	2	2.205	2.311	106	72.26
	3	2.496	2.612	116	83.82
	4/5/6/7	2.796	2.907	111	95.3
BOR1	0	1.899	2.015	116	120.1
	1	1.994	2.103	109	128.4
	2	2.201	2.311	110	146.4
	3	2.491	2.612	121	171
	4/5/6/7	2.791	2.907	116	195.3

7.7 电气敏感性

基于特定方法的三种测试 (ESD, LU), 该器件是为了确定其电灵敏度方面的性能。

静电放电(ESD)

静电放电 (正脉冲与负脉冲相隔 1s) 施加到所有样品的所有引脚上, 样品量取决于器件中电源引脚的数量(3 片 $x(n+1)$ 电源引脚)。这个测试符合 ANSI/JEDEC 标准。

表 7.7 ESD 最大额定值

符号	参数	条件	类别	最小值	单位
$V_{ESD(HBM)}$	静电放电电压 (人体模型)	$T_A=25^{\circ}\text{C}$, 符合 ANSI/ESDA/JEDEC JS-001	3B	8000	V
$V_{ESD(CDM)}$	静电放电电压 (充电设备模型)	$T_A=25^{\circ}\text{C}$, 符合 ANSI/ESDA/JEDEC JS-002	C2a	750	V

表 7.8 静态封闭特性/电气敏感性

符号	参数	条件	最小值	典型值	最大值	单位
LU	I-test	$T_A=25^{\circ}\text{C}$	-	± 200	-	mA
	$V_{\text{supply over voltage}}$		-	8.25	-	V

7.8 外部时钟源特性

下表中给出的特性参数是使用一个高速的外部时钟源测得。

表 7.9 高速外部时钟特性(HSE)

符号	参数	条件	最小值	典型值	最大值	单位
f_{HSE}	用户外部时钟源频率	-	4	-	20	MHz
C_{HSE}	OSCIN、OSCOOUT 上的推荐负载电容	-	-	-	12(16MHz)	pF
		-	-	-	20(8MHz)	
R_{FHSE}	反馈电阻	-	-	1	-	M Ω
D_{HSE}	HSE 占空比	-	45	50	55	%
I_{DDHSE}	HSE 电流消耗	$V_{DD}=3.3\text{V}, T_A=25^{\circ}\text{C}$	-	500	-	μA
t_{SUHSE}	启动时间	-	-	3	-	ms

下表中给出的特性参数是使用一个低速的外部时钟源测得。

表 7.10 低速外部时钟特性(LSE)

符号	参数	条件	最小值	典型值	最大值	单位
f_{LSE}	用户外部时钟源频率	-	-	32.768K	-	Hz
C_{LSE}	OSCIN、OSCOOUT 上的推荐负载电容	-	-	12.5	-	pF
R_{FLSE}	反馈电阻	-	-	5	10	M Ω
D_{LSE}	LSE 占空比	-	-	50	-	%
I_{DDLSE}	LSE 电流消耗	SEL=010101	-	1.6	-	μA

		$V_{DD}=3.3V, T_A=25^{\circ}C$				
t_{SULSE}	启动时间	-	-	200	-	ms

7.9 内部时钟源特性

下表中给出的特性参数是通过设计仿真和综合测试得到的数据。

高速内部（HSI）RC 振荡器

表 7.11 HSI 振荡器特性

符号	参数条件	最小值	典型值	最大值	单位
V_{DD}	工作电压	2.5	5	5.5	V
f_{HSI}	频率 $V_{DD}=3.3V, T_A=27^{\circ}C$	0.994	-	1.006	Mhz
$\Delta temp_{HSI}$	温漂（-40~125 $^{\circ}C$ ） 相对 27 $^{\circ}C$, $2.0V \leq V_{DD} \leq 5.5V$	-1.8	-	1.3	%
$\Delta V_{DD_{HSI}}$	压漂（2~5.5V） 相对 3.3V, -40~125 $^{\circ}C$	-0.6	-	0.08	%
$I_{DD(HSI)}$	HSI 振荡器功耗 ⁽¹⁾	-	93.5	-	μA

1. 由设计保证，不在生产中测试。

低速内部（LSI）RC 振荡器

表 7.12 LSI 振荡器特性

符号	参数	最小值	典型值	最大值	单位
V_{DD}	工作电压	2.5	5	5.5	V
f_{LSI}	频率 $V_{DD}=3.3V, T_A=27^{\circ}C$	32	-	34	Khz
$\Delta temp_{LSI}$	温漂（-40~125 $^{\circ}C$ ） 相对 27 $^{\circ}C$, $2.0V \leq V_{DD} \leq 5.5V$	-0.9	-	2.0	%
$\Delta V_{DD_{LSI}}$	压漂（2~5.5V） 相对 3.3V, -40~125 $^{\circ}C$	-0.7	-	0.8	%
$I_{DD(LSI)}$	LSI 振荡器功耗	-	1.83 ⁽¹⁾	-	μA

1. $V_{DD}=3.3V$ 时, $I_{DD(LSI)}$ 为 1.21 μA 。

7.10 PLL 特性

下表中给出的特性参数是通过设计仿真和综合测试得到的数据。

表 7.13 PLL 锁相环特性

符号	参数	最小值	典型值	最大值	单位
V_{DD}	工作电压	2.5	5	5.5	V
Temp	温度	-40	25	125	$^{\circ}C$
f_{PLL_IN}	输入时钟	-	1	-	Mhz
f_{PLL_OUT}	PLL 倍频输出时钟	-	72	-	Mhz

$t_{su(PLL)}$	PLL 启动时间	51.17	66.2	118.2	μs
$I_{DD(PLL)}$	PLL 功耗	158.7	315.3	402.1	μA
Jitter	Jitter (峰峰值)	6.609	30.3	53.66	ps

7.11 FLASH 存储器特性

下表中给出的特性参数由设计保证，不在生产中测试。

表 7.14 FLASH 存储器特性

符号	参数	条件	最小值	典型值	最大值	单位
N_{END}	耐力	$T_A = -40^\circ C \sim 105^\circ C$	100			kcycles
t_{RET}	数据保留时间	$T_A = 25^\circ C$	10	-	-	years
		$T_A = 105^\circ C$	20	-	-	years
t_{PROG}	字编程时间	$T_A = -40^\circ C \sim 85^\circ C$	43.55	45.75	-	us
t_{ERASE}	页擦除时间	$T_A = -40^\circ C \sim 85^\circ C$ 重复页擦除模式	1	1.25	-	ms
		$T_A = -40^\circ C \sim 85^\circ C$ 单脉冲页擦除模式	4	4.5	-	
t_{MERASE}	整片擦除时间	$T_A = -40^\circ C \sim 85^\circ C$	8	10	-	ms

7.12 ADC 特性

除非特别说明，下表中的参数是使用符合要求的环境温度、时钟频率和 V_{DDA} 供电电压测量得到。

表 7.15 ADC 特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{DDA}	工作电压	-	2.5	3.3	5.5	V
V_{IN}	ADC 输入电压	单端输入模式	V_{SSA}	-	V_{DDA}	V
$I_{DD(ADC)}$	ADC 工作电流	$V_{DDA}=3.3V, T_A=25^{\circ}C$, 偏置电流 15 μ A	-	2.9	-	mA
I_{ADCIN}	ADC 输入电流	$V_{DDA}=3.3V, T_A=25^{\circ}C$	-	-	1	μ A
f_{ADC}	ADC 时钟频率	-	1.5	24	30	Mhz
f_s	ADC 采样转换速率	$V_{DDA}=5V, T_A=25^{\circ}C$, 偏置电流 15 μ A	-	-	1	MSPS
t_s	ADC 采样时间	-	3	-	1024	$1/f_{ADC}$
t_{CONV}	ADC 总转换时间(采样+间隔+转换)	分辨率 12 位	21~1042			$1/f_{ADC}$
R_s	ADC 输入开关等效电阻	RC 滤波	-	1.2	-	K Ω
		无 RC 滤波	-	2.3	-	
ADC_{RESO}	分辨率	-	12			Bit
ENOB	实际有效位数	$V_{DDA}=3.3V, T_A=25^{\circ}C$	9.5	10	-	Bit
DNL	微分非线性度	$2.0V \leq V_{DDA} \leq 5.5V$, $T_A=25^{\circ}C$	-	-	± 1.5	LSB
INL	积分非线性度		-	-	± 2	LSB
EO	失调误差		-	-	± 2.5	LSB
EG	增益误差		-	-	± 2	LSB
EF	满刻度误差		-	-	± 4	LSB
SNDR	信噪失真比		$2.0V \leq V_{DDA} \leq 5.5V$,	66	-	-
THD	全部谐波失真	40Khz-0.02dBFS	-	-	-72	dB

1. 特殊说明外，典型值为在 25 $^{\circ}C$ 条件下的测量值。

ADC 不同偏置电流配置下功耗

微控制器处于下列条件：

$T_A=25^{\circ}C$ 。通道引脚外接 10K 滑动变阻器，控制 ADC 通道输入电压保持在 2V，改变偏置电流测得 MCU 在 ADC 连续采样条件下的电流消耗。

ADC 配置状态：12bit 分辨率、采样比较间隔为 0、采样转换间隔为 0、采样时间配置最大。

电流消耗测试结果如下表所示：

表 7.16 ADC 偏置电流与电流消耗

工作电压	偏置电流	功耗(mA)	工作电压	偏置电流	功耗(mA)
3.3V	OPAMP_5UA + COMP_12UA	3.84	5V	OPAMP_5UA + COMP_12UA	3.7
	OPAMP_5UA + COMP_10UA	3.3		OPAMP_5UA + COMP_10UA	3.13
	OPAMP_5UA + COMP_9UA	3.08		OPAMP_5UA + COMP_9UA	2.9
	OPAMP_5UA + COMP_7UA	2.68		OPAMP_5UA + COMP_7UA	2.41
	OPAMP_5UA + COMP_5UA	2.2		OPAMP_5UA + COMP_5UA	1.85
	OPAMP_5UA + COMP_4UA	1.96		OPAMP_5UA + COMP_4UA	1.61
	OPAMP_5UA + COMP_2UA	1.46		OPAMP_5UA + COMP_2UA	1.05
	OPAMP_4UA + COMP_12UA	3.74		OPAMP_4UA + COMP_12UA	3.67
	OPAMP_4UA + COMP_10UA	3.29		OPAMP_4UA + COMP_10UA	3.13
	OPAMP_4UA + COMP_9UA	3.07		OPAMP_4UA + COMP_9UA	2.88
	OPAMP_4UA + COMP_7UA	2.59		OPAMP_4UA + COMP_7UA	2.33
	OPAMP_4UA + COMP_5UA	2.1		OPAMP_4UA + COMP_5UA	1.77
	OPAMP_4UA + COMP_4UA	1.86		OPAMP_4UA + COMP_4UA	1.51
	OPAMP_4UA + COMP_2UA	1.37		OPAMP_4UA + COMP_2UA	0.95
	OPAMP_3UA + COMP_12UA	3.65		OPAMP_3UA + COMP_12UA	3.6
	OPAMP_3UA + COMP_10UA	3.19		OPAMP_3UA + COMP_10UA	3.06
	OPAMP_3UA + COMP_9UA	2.98		OPAMP_3UA + COMP_9UA	2.82
	OPAMP_3UA + COMP_7UA	2.51		OPAMP_3UA + COMP_7UA	2.26
	OPAMP_3UA + COMP_5UA	2.02		OPAMP_3UA + COMP_5UA	1.7
	OPAMP_3UA + COMP_4UA	1.79		OPAMP_3UA + COMP_4UA	1.44
OPAMP_3UA + COMP_2UA	1.28	OPAMP_3UA + COMP_2UA	0.88		
OPAMP_2UA + COMP_12UA	3.56	OPAMP_2UA + COMP_12UA	3.5		
OPAMP_2UA + COMP_10UA	3.12	OPAMP_2UA + COMP_10UA	2.97		
OPAMP_2UA + COMP_9UA	2.89	OPAMP_2UA + COMP_9UA	2.72		
OPAMP_2UA + COMP_7UA	2.42	OPAMP_2UA + COMP_7UA	2.15		
OPAMP_2UA + COMP_5UA	1.92	OPAMP_2UA + COMP_5UA	1.6		
OPAMP_2UA + COMP_4UA	1.69	OPAMP_2UA + COMP_4UA	1.34		
OPAMP_2UA + COMP_2UA	1.25	OPAMP_2UA + COMP_2UA	0.78		

7.13 标准 SPI 特性

表 7.17 标准 SPI 特性

符号	参数	条件	最小值	典型值	最大值	单位
f _{SCK}	SCK 时钟频率	主机	-	-	16M	Hz
		从机	-	-	8M	
t _{SCK(H)}	SCK 高时间	...	31	-	-	ns
t _{SCK(L)}	SCK 低时间	...	31	-	60	ns
t _{V(MO)}	主机数据输出有效时间	...	-	-	-	ns
t _{H(MO)}	主机数据输出保持时间	...	2	-	-	ns
t _{SU(MI)}	主机输入设置时间	...	5	-	-	ns
t _{H(MI)}	主机输入保持时间	...	5	-	-	ns
t _{SU(NSS)}	NSS 使能设置时间	...	125	-	-	ns
t _{H(NSS)}	NSS 使能保持时间	...	62	-	-	ns
t _{A(SO)}	从机数据输出到达时间	...	-	-	38	ns
t _{DIS(SO)}	从机数据输出消失时间	...	3	-	10	ns
t _{V(SO)}	从机数据输出有效时间	...	-	-	120	ns
t _{H(SO)}	从机数据输出保持时间	...	15	-	-	ns
t _{SU(SI)}	从机数据输入设置时间	...	5	-	-	ns
t _{H(SI)}	从机数据输入保持时间	...	4	-	-	ns

7.14 IIC 特性

表 7.18 IIC 特性

符号	参数	条件	标准模式		快速模式		高速模式		单位
			最小值	最大值	最小值	最大值	最小值	最大值	
f _{SCL}	SCL 时钟频率	...	0	100K	0	400K	-	1M	Hz
t _{SCL(H)}	SCL 时钟高时间	...	4.0	-	0.6	-	0.3	-	us
t _{SCL(L)}	SCL 时钟低时间	...	4.7	-	1.3	-	0.7	-	us

7.15 内部参考电压特性

下表中给出的特性参数是通过设计仿真和综合测试得到的数据。

表 7.19 内部参考电压特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{REFINT}	内部参考电压	-40°C < T _A < 105°C,	1.183	1.214	1.241	V

		2.0V ≤ V _{DDA} ≤ 5.5V				
t _{S_VREFINT} ⁽¹⁾	读内部参考电压时 ADC 的采样时间	-	3	-	-	us
ΔV _{REFINT} ⁽¹⁾	整个温度范围内的内部参考电压分布	-40°C < T _A < 105°C, V _{DDA} = 3V	1.184	1.213	1.228	mV
T _{coeff} ⁽¹⁾	温度系数	-	22.88	23.36	61.77	ppm/°C
T _{start} ⁽¹⁾	启动时间	-	47.99	65.99	82.41	us

1. 由设计保证，未在生产中测试。

表 7.20 内部参考电压校准值

符号	参数	内存地址
V _{REFINT_CAL}	修调校准后的内部参考电压 T _A =25°C, V _{DDA} =3.3V	0x0002 0300

7.16 内部温度传感器特性

下表中给出的特性参数是通过设计仿真和综合测试得到的数据。

表 7.21 内部温度传感器特性

符号	参数	最小值	典型值	最大值	单位
Avg_Slope ⁽¹⁾	平均斜率	3.12	3.206	3.237	mV/°C
V ₂₅	25°C 下的电压	951.2	964.4	976.1	mV
V ₂₇	27°C 下的电压	957.5	970.8	982.6	mV
T _{START} ⁽¹⁾	启动时间	3.876	7.709	12.97	us
T _{S_TEMP} ⁽¹⁾	读内部温度时 ADC 的采样时间	3	-	-	us

1. 由设计保证，未在生产中测试。

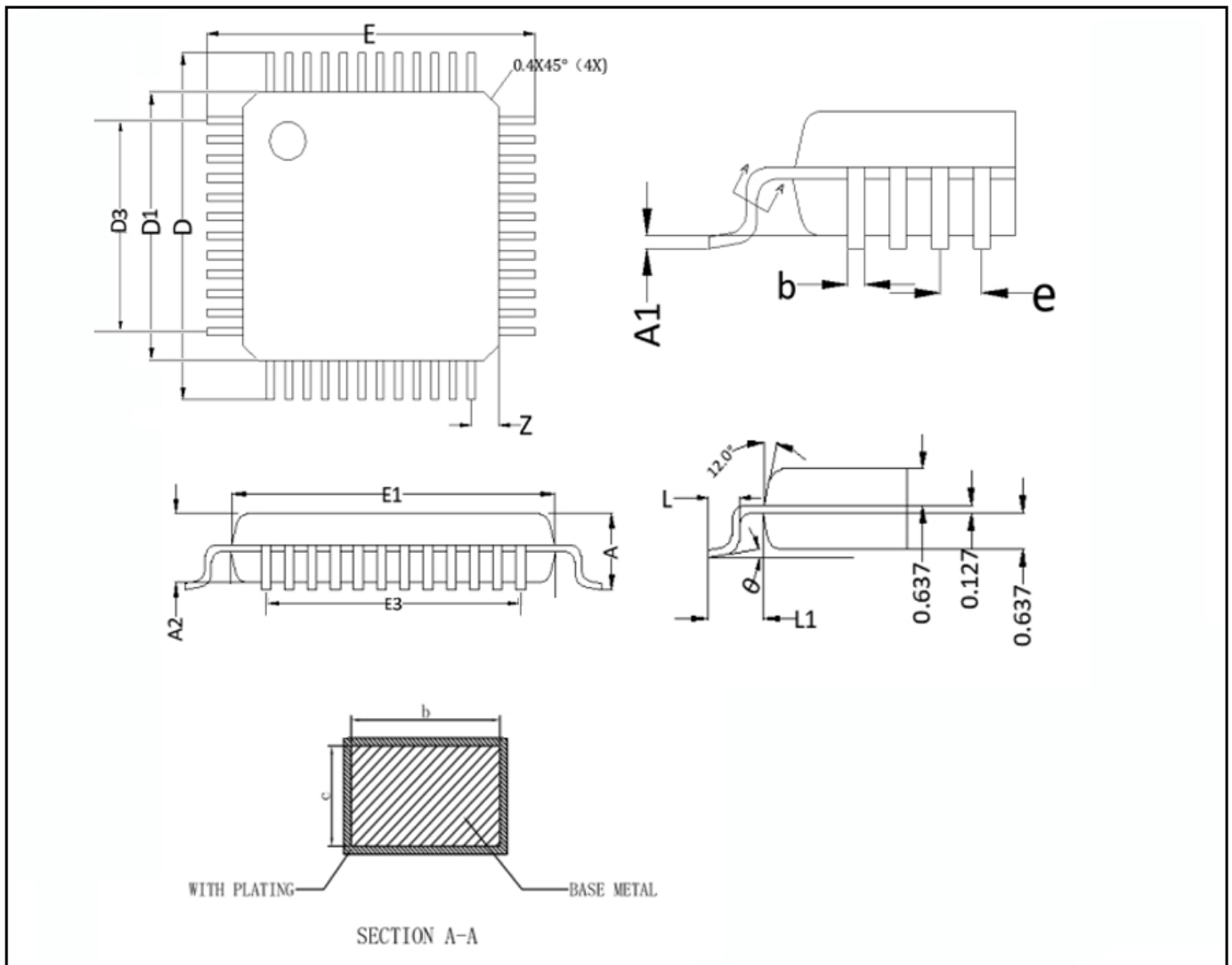
8 封装信息

比亚迪半导体根据不同的环境下提供多种封装形式，以此来满足不同的场景需求，目前第一代有 LQFP64，LQFP48 封装。具体封装信息可咨询封装厂商。

8.1 LQFP48 封装信息

LQFP48 是一个 48 引脚，7 x 7 mm 薄型四方扁平封装。

图 8.1 LQFP48 封装外形





BS32F103xBx6

表 8.1 LQFP48 机械数据

符号	毫米			英寸		
	最小值	典型值	最大值	最小值	典型值	最大值
A	-	-	1.60	-	-	0.630
A1	0.05	-	0.15	0.020	-	0.059
A2	1.35	1.40	1.45	0.531	0.551	0.571
b	0.17	0.22	0.27	0.067	0.087	0.106
c	0.09	-	0.20	0.035	-	0.079
D	8.80	9.00	9.20	3.465	3.543	3.622
D1	6.80	7.00	7.20	2.677	2.756	2.835
D3	-	5.50	-	-	2.165	-
E	8.80	9.00	9.20	3.465	3.543	3.622
E1	6.80	7.00	7.20	2.677	2.756	2.835
E3	-	5.50	-	-	2.165	-
e	-	0.50	-	-	0.197	-
L	0.45	0.60	0.75	0.177	0.236	0.295
L1	-	1.00	-	-	0.394	-
θ	0°	3.5°	7°	0°	3.5°	7°
ccc	-	-	0.08	-	-	0.003

1. 英寸的数值是根据毫米的数据按照 4 位小数精度转换取整得到的。

8.2 LQFP64 封装信息

LQFP64 是一个 64 引脚，10 x 10 mm 薄型四方扁平封装。

图 8.2 LQFP64 封装外形

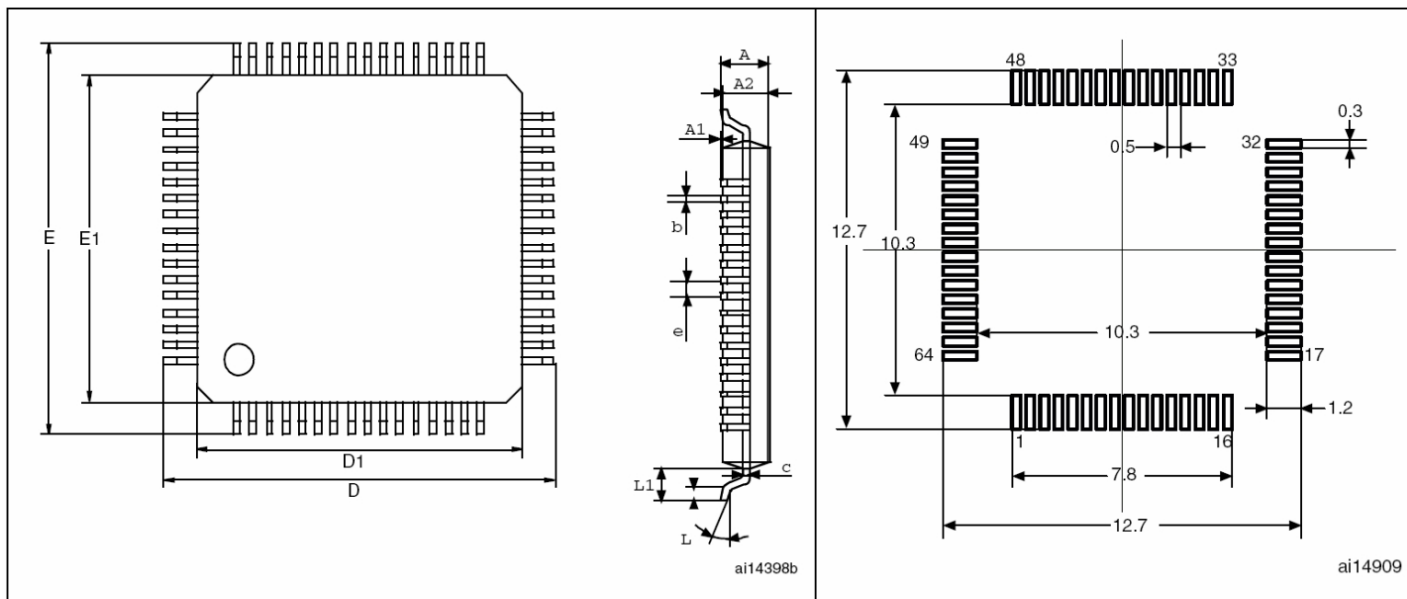


表 8.2 LQFP64 机械数据

符号	毫米			英寸		
	最小值	典型值	最大值	最小值	典型值	最大值
A	-	-	1.60	-	-	0.0630
A1	0.05	-	0.15	0.0020	-	0.0059
A2	1.35	1.40	1.45	0.0531	0.0551	0.0571
b	0.17	0.22	0.27	0.0067	0.0087	0.0106
c	0.09	-	0.20	0.0035	-	0.0079
D	-	12.00	-	-	0.4724	-
D1	-	10.00	-	-	0.3937	-
E	-	12.00	-	-	0.4724	-
E1	-	10.00	-	-	0.3937	-
e	-	0.50	-	-	0.0197	-
θ	0°	3.5°	7°	0°	3.5°	7°
L	0.45	0.60	0.75	0.0177	0.0236	0.0295
L1	-	1.00	-	-	0.0394	-

1. 英寸的数值是根据毫米的数据按照 4 位小数精度转换取整得到的。

8.3 特别注意

1. 芯片有效期：真空密封包装下为 1 年
2. 烘烤要求：产品上线 SMT 前必须经过高温烘烤(温度 125℃ 烘烤 8H)
且未使用完的产品在上线前必须经过高温烘烤(温度 125℃ 烘烤 8H)
3. 存储环境：要求恒温恒湿 温度 20±5℃ 湿度 30%-60%(真空密封包装)
4. 潮湿敏感等级：MSL3 要求拆封后 168H 内需要上线使用完

9 包装

9.1 托盘

配以干燥剂、湿度指示卡，放入防静电袋，并抽真空。

9.2 包装数量

表 9.1 包装信息

封装形式	只/盘	盘/盒	只/盒	盒/箱	只/箱	包装方式
LQFP48	250	10	2500	6	15000	托盘
LQFP64	160	10	1600	6	9600	托盘



10 订货信息

示例:

BS32 F 103 x B x 6

产品系列

BS32 = BYD Semiconductor 比亚迪半导体 32 位

设备类型

F = 通用类型

子系列

103 = Cortex-M4F 基础型配置

引脚数量

F = 20

K = 32

C = 48

R = 64

Flash 容量

4 = 16 KB

6 = 32 KB

8 = 64 KB

B = 128 KB

C = 256 KB

封装类型

P = TSSOP

T = LQFP

U = QFN

环境温度范围

- 40°C ~ 85°C



11 修订历史

表 11.1 文档修订历史

版本号	日期	变化
V1.0.0	2022-12-22	初始发行版

12

专业术语

文档和实际应用过程中的部分专业术语对照如表 11.1 专业术语对照表 所示：

表 12.1 专业术语对照表

术语	含义
ADC	数模转换器
AHB	先进高性能总线
APB	先进外围总线
CRC	循环冗余校验计算单元
DMA	直接内存读取
ESD	静电阻抗器
EXTI	外部中断/事件控制器
FLASH	闪存存储器
GPIO	通用输入/输出
HSE	高速外部时钟
HSI	高速内部时钟
I2C	内部集成电路总线接口
IWDG	独立看门狗
LSE	低速外部时钟
LSI	低速内部时钟
NVIC	嵌套的向量式中断控制器
PDR	掉电复位
PLL	锁相环
POR	上电复位
RAM	随机存取存储器
RTC	实时时钟
SPI	串行外设接口
SRAM	静态随机存取存储器
SW-DP	串行调试端口
TAMP	入侵和备份检测器
TIM	定时器
TS	温度传感器
UART	通用异步串行收发器
WWDG	窗口看门狗



产品免责声明

- 本档内容如有更改，恕不另行通知
- **比亚迪半导体股份有限公司** 将竭尽最大的努力保证本公司产品的高质量与高稳定性。尽管如此，由于一般半导体器件的电气敏感性及易受到外部物理伤害等固有特点，本公司产品有可能在这些情况下出现故障或失效。买方有责任在使用产品时遵从安全规则来设计一个安全及稳定的系统环境。使用者可通过去除多余器件、故障预防及火灾预防等措施来避免可能发生的意外、火灾及公共伤害。在买方使用该产品时，请确保遵从本公司最新说明书上规定的操作步骤来使用该产品。
- 在此文档中所列的产品是为一般电气应用(电脑、个人工具、办公工具、测量工具、工业机械器件、家用电器等)所设计的。本公司该产品不能及禁止应用在一些需要极高稳定性及质量的特殊设备上，以免导致人员伤亡等意外发生。(“非预期使用”)产品不能应用范围包括原子能控制设备、飞机及航空器件、运输设备、交通信号设备、燃烧控制设备、医药设备以及所有安全性设备等等。使用者在以上列举的非产品应用范围内使用时造成的损失与伤害，本公司概不负责。