

概述

- 内核
 - ARM Cortex-star
 - 单周期 32 位硬件乘法器
 - 39 个可屏蔽中断，一个不可屏蔽中断
 - 8 个中断优先级
- 存储
 - 256 Kbyte 的 code FLASH
 - 14Kbyte 的 data FLASH
 - 16 Kbyte 的 SRAM
 - 16Kbyte 的 CRAM
- 电源及系统复位
 - 工作电压范围为 2.5V~5.5V
 - 集成上电复位、软件复位、看门狗复位、外部复位、低电压复位
 - 集成 32 档低压检测电路
- 时钟
 - 可外接 4~16MHz 晶振
 - 内置 8MHz RC 高频振荡器
 - 内置 PLL 锁相环,最高频率 160MHz
 - 内置 32KHz 低频时钟,可供看门狗使用
- 12bit SAR-ADC(ADC0/ADC1/ADC2)
 - 3 个独立的 12bit ADC
 - 12 个输入通道
 - 1Msps 采样速率
 - 单次转换或连续转换
 - 可配置的采样保持时间
 - 支持 DMA
- DMA
 - 8 个可配置请求通道
- 4 个请求优先级权限设置
- 支持外设 SPI、I2C、UART、ADC、CRC、TIMER
- 高级定时器 (ATIMER0/ATIMER1)
 - 2 个独立 16 位增强型高级定时器模块
 - 每个定时器具备 4 个独立通道可用于输入捕捉、输出比较、PWM、单脉冲输出
 - 16bit 自动重载计数器
 - 6 路(或 3 对)可编程死区插入的互补 PWM 输出,用于电机驱动
 - 支持与其他定时器级联
 - 支持刹车信号
- 通用定时器 (GTIM0/GTIM1)
 - 2 个独立 16 bit 通用定时器
 - 每个定时器具备 4 个独立通道可用于输入捕捉、输出比较、PWM、单脉冲输出
 - 16bit 自动重载计数器
 - 支持与其他定时器级联
- 低功耗定时器 (LPTIM)
 - 32 bit 递增计数器
 - 时钟源多样性可选
 - 支持比较/捕捉寄存器、连续/单触发模式、PWM 输出
- 基本定时器(BT0/ BT1/ BT2/ BT3)
 - 4 个独立 16 bit 基本定时器,可级联成两个 32bit 的定时器
 - 每个基本定时器具备 1 个独立独立通道可用于输入捕捉、输出比较、PWM



- 16bit 可编程预分频器，支持实时调整计数时钟分频
- 系统定时器
 - 24 位 SysTick 定时器
 - 128ms-16s 溢出周期的看门狗定时器 (IWDG)
- 通信接口
 - 4 路独立 UART 模块
 - 2 路 SPI
 - 2 个 I2C 模块
- 支持串行调试接口 SWD(2-wire)
- 内置 CRC 计算单元
 - 支持任意多项式
 - 支持 8bit/16bit/32bit 数据单元
- 模拟比较器 (COMP1/COMP2/COMP3)
 - 3 路轨对轨模拟比较器
 - 支持比较器输出触发 PWM 刹车
- 运算放大器 (OPA1/OPA2/OPA3)
 - 3 路轨对轨运算放大器
 - 支持内部 PGA 模式 (x2~x16)
 - 支持 OPA 输出可连接 ADC
- 8bit DAC (DAC0/DAC1/DAC2)
 - 8 位数字输入用于给模拟比较器提供内部参考电压
 - 输入数据可以设置成左对齐或右对齐
- 128 bit 芯片唯一标识码
- 封装: LQFP64

目录

概述.....	1
目录.....	2
产品说明.....	6
资源列表.....	7
管脚分配.....	8
管脚分配图.....	8
MR82F002 管脚分配图(LQFP64).....	8
管脚定义列表.....	9
数字功能复用列表.....	12
管脚描述.....	14
系统框图.....	16
外设资源.....	17
存储架构.....	17
SRAM.....	20
CRAM.....	20
Flash.....	20
CRC.....	21
概述.....	21
中断系统.....	22
概述.....	22



外部中断 EXTI.....	24
概述	24
电源管理	25
电压检测(VD)与低压复位	25
时钟管理	26
概述	26
时钟树	27
复位管理	28
概述	28
看门狗 IWDG.....	29
概述	29
DMA.....	30
概述	30
高级定时器	31
概述	31
通用定时器	32
概述	32
低功耗定时器	33
概述	33
基本定时器	35
概述	35
I2C.....	36



概述	36
UART	37
概述	37
SPI	38
概述	38
GPIO	39
概述	39
ADC	40
概述	40
运算放大器	41
概述	41
比较器	42
概述	42
DAC	43
概述	43
调试接口 SWD	44
概述	44
128 bit 芯片唯一标识码	45
概述	45
极限参数	46
电气参数（除非特指，典型值在 25°C 下获取）	47
工作电压及电流	47



IO 特性.....	48
上电复位及电压检测	49
时钟特性	52
ADC 特性.....	53
FLASH 特性	54
ESD/latchup 特性.....	55
封装图纸.....	56
LQFP64 封装信息	56
典型应用图.....	57
修改记录.....	58
免责声明.....	59

PRELIMINARY

产品说明

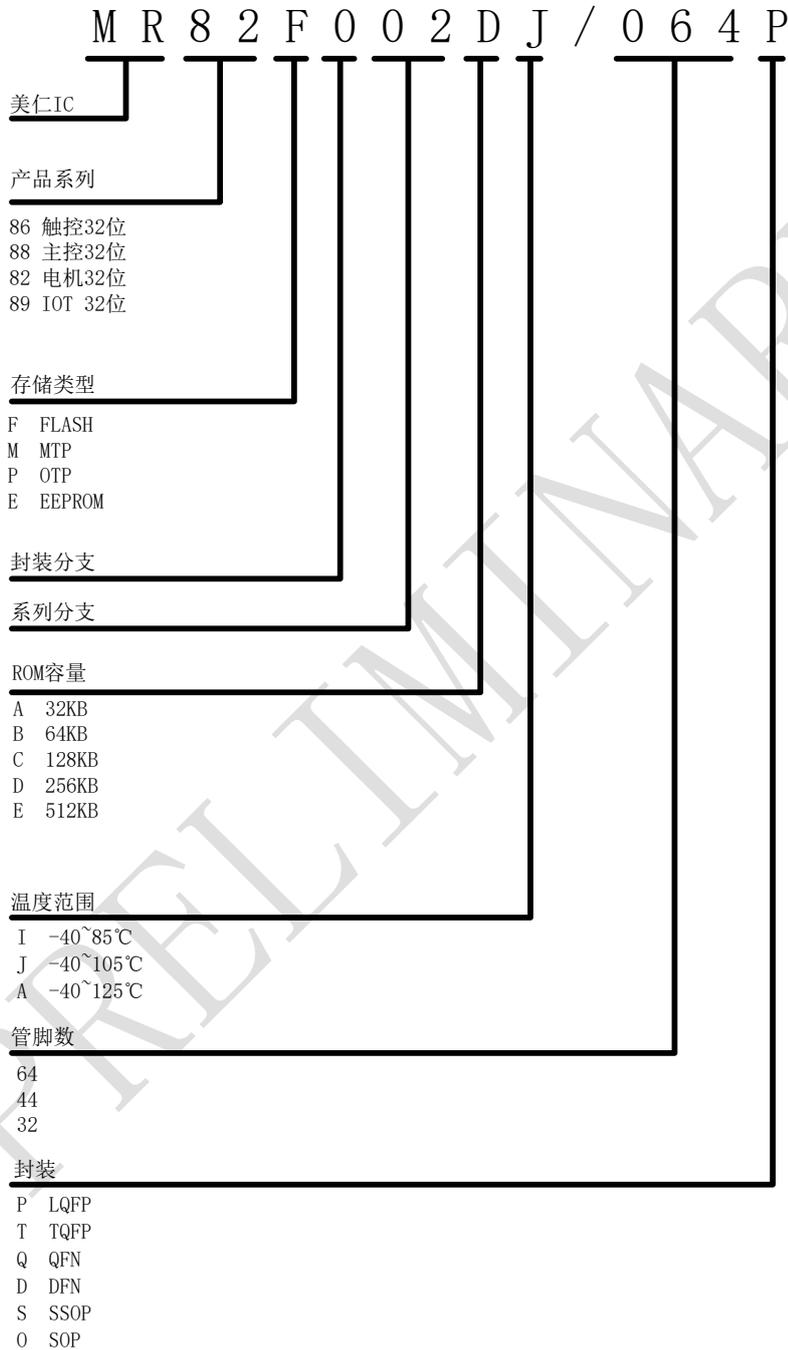


图 1 命名规则

资源列表

表格 1 资源列表

外设	LQFP64
Flash	256/128 Kbytes
SRAM	16 Kbytes
高级定时器	2
通用定时器	2
低功耗定时器	1
SPI	2
I2C	2
UART	4
基本定时器	4
GPIO	51
ADC 通道数	12
外部中断	14
DMA 通道	8
CPU 主频	160MHz
工作电压	2.9~5.5V

管脚分配

管脚分配图

MR82F002 管脚分配图(LQFP64)

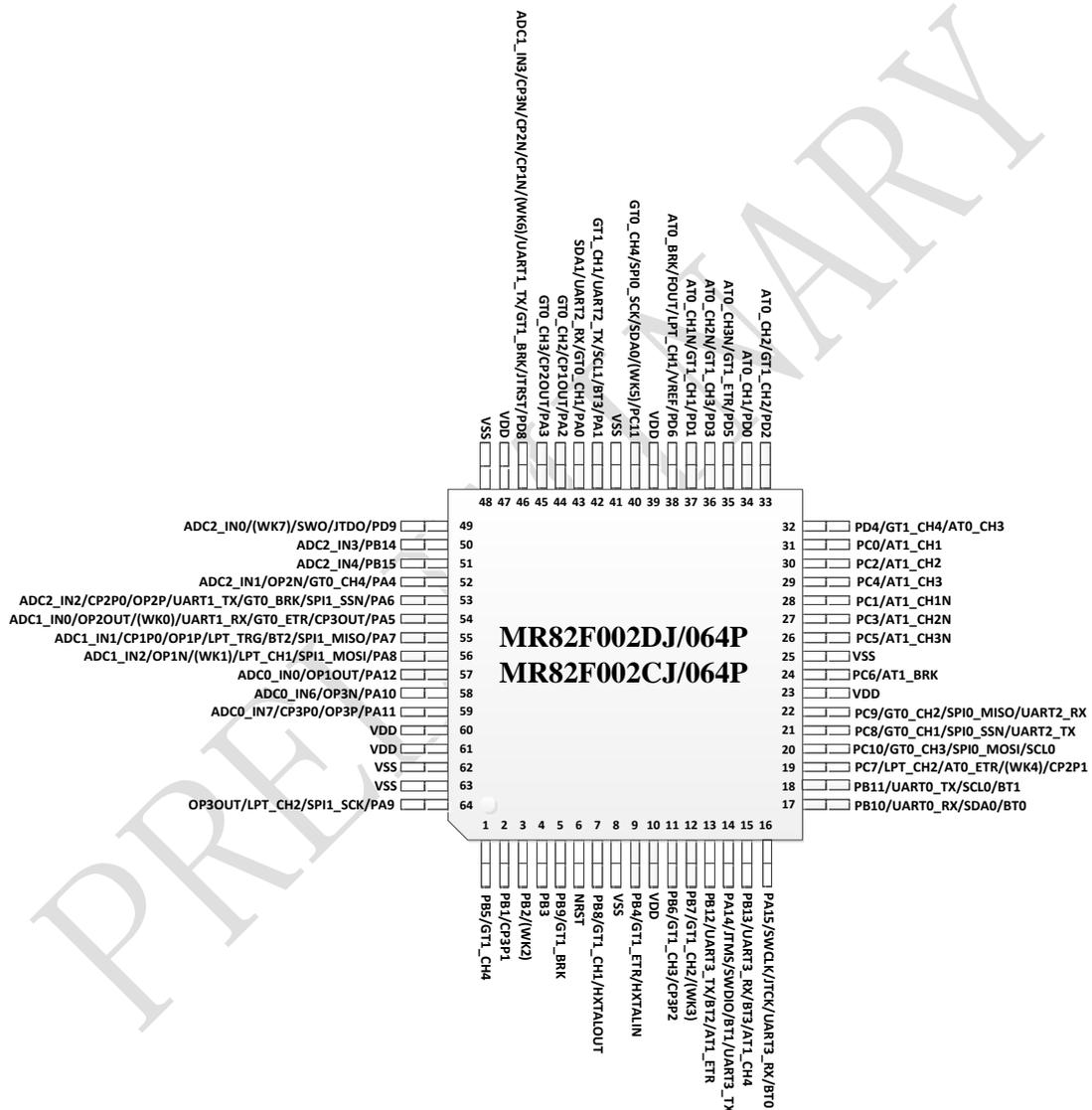


图 2 MR82F002 管脚分配图 (LQFP64)

管脚定义列表

表格 2 芯片管脚定义

LQFP64	管脚名	管脚类型	默认功能 ⁽¹⁾	复用功能
1	PB5	I/O	PB5	GT1_CH4
2	PB1	I/O ⁽²⁾	PB1	CP3P1
3	PB2	I/O	PB2	WK2
4	PB3	I/O	PB3	
5	PB9	I/O	PB9	GT1_BRK
6	NRST	I	NRST	
7	PB8	I/O	PB8	HXTALOUT/ GT1_CH1
8	VSS	P ⁽³⁾	VSS	
9	PB4	I/O	PB4	HXTALIN/ GT1_ETR
10	VDD	P	VDD	
11	PB6	I/O	PB6	CP3P2/ GT1_CH3
12	PB7	I/O	PB7	WK3/ GT1_CH2
13	PB12	I/O	PB12	UART3_TX/BT2/AT1_ETR
14	PA14	I/O	SWDIO	PA14/JTMS/ UART3_TX/ BT1
15	PB13	I/O	PB13	UART3_RX/BT3/AT1_CH4
16	PA15	I/O	SWCLK	PA15/JTCK/ UART3_RX/ BT0
17	PB10	I/O	PB10	UART0_RX/ SDA0/BT0
18	PB11	I/O	PB11	UART0_TX/SCL0/BT1
19	PC7	I/O	PC7	LPT_CH2/AT0_ETR/WK4/CP2P1
20	PC10	I/O	PC10	GT0_CH3/SPI0_MOSI/SCL0
21	PC8	I/O	PC8	GT0_CH1/SPI0_SSN/UART2_TX
22	PC9	I/O	PC9	GT0_CH2/SPI0_MISO/UART2_RX
23	VDD	P	VDD	
24	PC6	I/O	PC6	AT1_BRK
25	VSS	P	VSS	
26	PC5	I/O	PC5	AT1_CH3N
27	PC3	I/O	PC3	AT1_CH2N

LQFP64	管脚名	管脚类型	默认功能 ⁽¹⁾	复用功能
28	PC1	I/O	PC1	AT1_CH1N
29	PC4	I/O	PC4	AT1_CH3
30	PC2	I/O	PC2	AT1_CH2
31	PC0	I/O	PC0	AT1_CH1
32	PD4	I/O	PD4	AT0_CH3/GT1_CH4
33	PD2	I/O	PD2	AT0_CH2/GT1_CH2
34	PD0	I/O	PD0	AT0_CH1
35	PD5	I/O	PD5	AT0_CH3N/GT1_ETR
36	PD3	I/O	PD3	AT0_CH2N/GT1_CH3
37	PD1	I/O	PD1	AT0_CH1N/GT1_CH1
38	PD6	I/O	PD6	AT0_BRK/FOUT/LPT_CH1
39	VDD	P	VDD	
40	PC11	I/O	PC11	GT0_CH4/SPI0_SCK/SDA0/WK5
41	VSS	P	VSS	
42	PA1	I/O	PA1	GT1_CH1/UART2_TX/SCL1/BT3
43	PA0	I/O	PA0	SDA1/UART2_RX/GT0_CH1
44	PA2	I/O	PA2	GT0_CH2/CP1OUT
45	PA3	I/O	PA3	GT0_CH3/CP2OUT
46	PD8	I/O	JTRST	UART1_TX/GT1_BRK/PD8/ADC1_IN3/ CP3N/CP2N/CP1N
47	VDD	P	VDD	
48	VSS	P	VSS	
49	PD9	I/O	PD9	SWO/JTDO/ WK7/ ADC2_IN0
50	PB14	I/O	PB14	ADC2_IN3
51	PB15	I/O	PB15	ADC2_IN4
52	PA4	I/O	PA4	GT0_CH4/ ADC2_IN1/OP2N
53	PA6	I/O	PA6	UART1_TX/GT0_BRK/SPI1_SSN/ ADC2_IN2/CP2P0/OP2P
54	PA5	I/O	PA5	UART1_RX/GT0_ETR/CP3OUT/WK0/ ADC1_IN0/OP2OUT
55	PA7	I/O	PA7	LPT_TRG/BT2/SPI1_MISO/ CP1P0/OP1P

LQFP64	管脚名	管脚类型	默认功能 ⁽¹⁾	复用功能
				/ADC1_IN1
56	PA8	I/O	PA8	LPT_CH1/SPI1_MOSI/WK1/ADC1_IN2/ OP1N
57	PA12	I/O	PA12	ADC0_IN0/OP1OUT
58	PA10	I/O	PA10	ADC0_IN6/OP3N
59	PA11	I/O	PA11	ADC0_IN7/CP3P0/OP3P
60	VDD	P	VDD	
61	VDD	P	VDD	
62	VSS	P	VSS	
63	VSS	P	VSS	
64	PA9	I/O	PA9	LPT_CH2/SPI1_SCK/OP3OUT

备注:

- 1、默认功能是指芯片上电后未经过软件配置的功能定义。
- 2、I: 输入脚; O: 输出脚
- 3、P: 芯片电源脚

数字功能复用列表

表格 3 数字功能复用配置表

管脚	数字功能 1 PxDFS[1:0]=0	数字功能 2 PxDFS[1:0]=1	数字功能 3 PxDFS[1:0]=2	数字功能 4 PxDFS[1:0]=3
PA0		SDA1	UART2_RX	GT0_CH1
PA1	GT1_CH1	SCL1	UART2_TX	BT3
PA2	-	CP1OUT	-	GT0_CH2
PA3	-	CP2OUT	-	GT0_CH3
PA4	-	-	-	GT0_CH4
PA5	-	CP3OUT	UART1_RX	GT0_ETR
PA6	SPI1_SSN	-	UART1_TX	GT0_BRK
PA7	SPI1_MISO	-	LPT_TRG	BT2
PA8	SPI1_MOSI	-	LPT_CH1	-
PA9	SPI1_SCK	-	LPT_CH2	-
PA10	-	-	-	-
PA11	-	-	-	-
PA12	-	-	-	-
PA13	-	-	-	-
PA14	JTMS/SWDIO	-	UART3_TX	BT1
PA15	JTCK/SWCLK	-	UART3_RX	BT0
PB0	-	-	-	-
PB1	-	-	-	-
PB2	-	-	-	-
PB3	-	-	-	-
PB4	-	-	-	GT1_ETR
PB5	-	-	-	GT1_CH4
PB6	-	-	-	GT1_CH3
PB7	-	-	-	GT1_CH2
PB8	-	-	-	GT1_CH1
PB9	-	-	-	GT1_BRK
PB10	-	SDA0	UART0_RX	BT0
PB11	-	SCL0	UART0_TX	BT1
PB12	-	AT1_ETR	UART3_TX	BT2
PB13	-	AT1_CH4	UART3_RX	BT3
PB14	-	-	-	-

管脚	数字功能 1 PxDFS[1:0]=0	数字功能 2 PxDFS[1:0]=1	数字功能 3 PxDFS[1:0]=2	数字功能 4 PxDFS[1:0]=3
PB15	-	-	-	-
PC0	-	AT1_CH1	-	-
PC1	-	AT1_CH1N	-	-
PC2	-	AT1_CH2	-	-
PC3	-	AT1_CH2N	-	-
PC4	-	AT1_CH3	-	-
PC5	-	AT1_CH3N	-	-
PC6	-	AT1_BRK	-	-
PC7	-	AT0_ETR	LPT_CH2	-
PC8	SPI0_SSN	-	UART2_TX	GT0_CH1
PC9	SPI0_MISO	-	UART2_RX	GT0_CH2
PC10	SPI0_MOSI	SCL0	-	GT0_CH3
PC11	SPI0_SCK	SDA0	-	GT0_CH4
PD0	-	AT0_CH1	-	-
PD1	-	AT0_CH1N	-	GT1_CH1
PD2	-	AT0_CH2	-	GT1_CH2
PD3	-	AT0_CH2N	-	GT1_CH3
PD4	-	AT0_CH3	-	GT1_CH4
PD5	-	AT0_CH3N	-	GT1_ETR
PD6	FOUT	AT0_BRK	LPT_CH1	-
PD7	JTDI	AT0_CH4	UART1_RX	-
PD8	JTRST	-	UART1_TX	GT1_BRK
PD9	JTDO/SWO	-	-	-

管脚描述

表格 4 管脚描述

管脚名称	管脚类型	描述
PA0~PA15	I/O	输入或输出口
PB0~PB15	I/O	输入或输出口
PC0~PC11	I/O	输入或输出口
PD0~PD9	I/O	输入或输出口
SPIx_SSN	I/O	SPI 接口, 片选脚
SPIx_SCK	I/O	SPI 接口, 时钟脚
SPIx_MISO	I/O	SPI 接口, 作为主机时为数据输入脚, 从机时为数据输出脚
SPIx_MOSI	I/O	SPI 接口, 作为主机时为数据输出脚, 从机时为数据输入脚
GTx_CHx	I/O	通用定时器 GTIMx 的输入输出脚
GTx_BRK	I	通用定时器刹车信号输入
GTx_ETR	I	通用定时器触发输入
BTx	I/O	基本定时器输入输出脚
UARTx_RX	I	UARTx 的数据接收脚
UARTx_TX	O	UARTx 的数据发送脚
HXTALOUT	A ⁽¹⁾	外接高频晶振输出脚
HXTALIN	A	外接高频晶振输入脚
SCLx	I/O	I2C 接口, 时钟输入或输出脚
SDAx	I/O	I2C 接口, 数据输入或输出脚
ATIMx_CHxN	O	高级定时器通道 x 输出脚
ATIMx_CHx	I/O	高级定时器通道 x 输入或输出脚
ATIMx_ETR	I	高级定时器触发输入
LPT32_ETR	I	LPTIMER 触发输入
LPT32_CHx	I/O	LPTIMER 输入输出通道
ATx_BRK	I	高级定时器刹车信号输入
ADCx_INx	A	ADC 输入通道 x



CPxPx	A	比较器正端输入
CPxN	A	比较器负端输入
CPxOUT	O	比较器输出
OPxP	A	运算放大器正端输入
OPxN	A	运算放大器负端输入
OPxOUT	A	运算放大器输出

备注:

- 1、A: 模拟通道

PRELIMINARY

系统框图

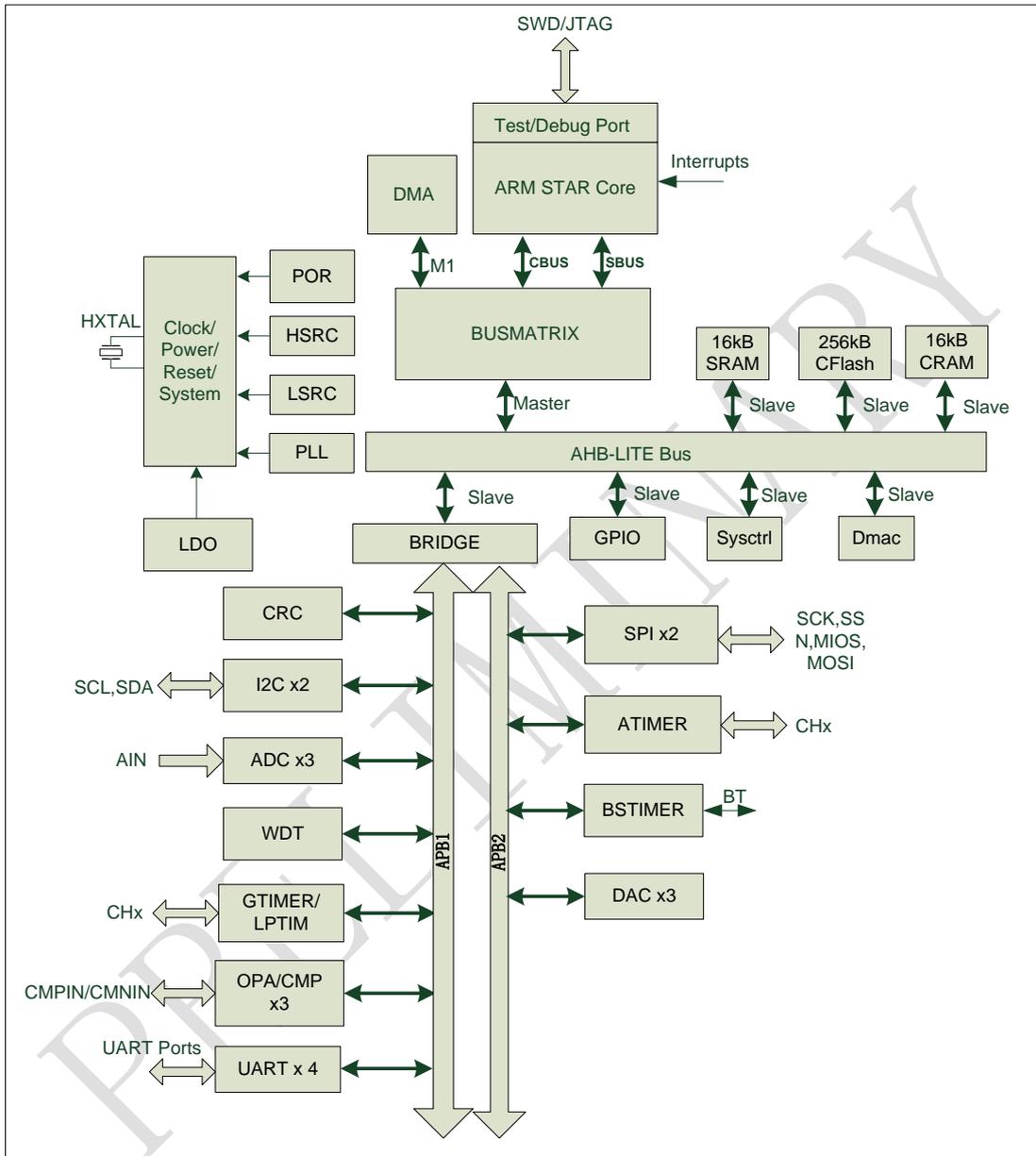


图 3 系统框图

外设资源

存储架构

本芯片的存储系统是基于 ARM Cortex-star 处理器的存储架构定义的。内置 256 Kbytes Flash 和 16 Kbytes SRAM 以及 16Kbytes CRAM。

表格 5 外设模块地址映射表

地址	外设
0x0000 0000 ~ 0x0003 FFFF	256Kbytes Code Flash
0x0004 0000 ~0x0004 37FF	14Kbtes Data flash
0x0004 3800 ~ 0x0004 FFFF	预留
0x0005 0000 ~ 0x0005 0FFF	FLASH 控制器
0x00051000~ 0x0FFFFFFF	预留
0x10000000~ 0x10003FFF	16K bytes CRAM
0x10004000~ 0x1FFFEFFF	预留
0x1FFFF800 ~ 0x1FFFFFFF	NVR0~NVR3
0x2000 0000 ~ 0x2000 3FFF	16Kbytes SRAM
0x4000 0000 ~ 0x40003FFF	APB1 总线外设
0x4000 4000 ~ 0x40007FFF	APB2 总线外设
0x4001 0000 ~ 0x40013FFF	AHB 总线外设
0x40014000 ~ 0x4001CFFF	预留
0x4001D000 ~ 0x4001 FFFF	AHB 总线外设
0x4002 0000~ 0xDFFF FFFF	预留
0xE000 0000~ 0xE00F FFFF	内核地址空间
0xE010 0000 ~ 0xFFFF FFFF	预留

表格 6 APB1 总线外设地址映射表

地址	外设
----	----

地址	外设
0x4000 0000 ~ 0x4000 03FF	CRC
0x4000 0400 ~ 0x4000 07FF	预留
0x4000 0800 ~ 0x4000 0BFF	GTIM0
0x4000 0C00 ~ 0x4000 0FFF	GTIM1
0x4000 1000 ~ 0x4000 13FF	预留
0x4000 14000 ~ 0x4000 17FF	预留
0x4000 1800 ~ 0x40001BFF	IWDT
0x4000 1C00 ~ 0x4000 1FFF	I2C
0x4000 2000 ~ 0x4000 23FF	ADC
0x4000 2400 ~ 0x4000 27FF	UARTx
0x4000 2800 ~ 0x4000 2BFF	预留
0x4000 2C00 ~ 0x4000 2FFF	预留
0x40003000 ~ 0x400033FF	CMP/OPA
0x40003400 ~ 0x400037FF	预留
0x40003800 ~ 0x40003BFF	LPTIM
0x40003C00 ~ 0x40003FFF	预留

表格 7 APB2 总线外设地址映射表

地址	外设
0x4000 4000~ 0x4000 43FF	ATIMER0
0x4000 4400~ 0x4000 47FF	ATIMER1
0x4000 4800~ 0x4000 4BFF	DACx
0x4000 4C00~ 0x4000 4FFF	BSTIMERx
0x4000 5000~ 0x4000 53FF	SPIx
0x4000 5400~ 0x4000 7FFF	预留

表格 8 AHB 总线外设地址映射表



地址	外设
0x4001 0000~ 0x4001 0FFF	SYSCTRL
0x4001 1000~ 0x4001 1FFF	DMAC
0x4001 2000~ 0x4001 2FFF	预留
0x4001 3000~ 0x4001 3FFF	GPIO
0x4001 D000~ 0x4001 FFFF	预留

PRELIMINARY

SRAM

SRAM 地址空间范围是 0x2000_0000~0x2000_3FFF，软件可以对 SRAM 进行字节、半字、字访问，CPU 和 DMA 都可以以最大系统频率对 SRAM 实现无等待的单周期读写。

CRAM

CRAM 地址空间范围是 0x1000_0000~0x1000_3FFF，软件可以对 CRAM 进行字节、半字、字访问，CPU 和 DMA 都可以以最大系统频率对 CRAM 实现无等待的单周期读写。CPU 也可以从 CRAM 取指执行程序，因此在对程序效率要求高的场合，可以将部分代码导入 CRAM 中，实现最高频率下无等待的执行。

FLASH

本芯片内置 256Kbytes Flash，地址空间范围是 0x0000_0000~0x0003_FFFF，系统通过 AHB 总线读取，可配置访问等待周期。支持 ICP、IAP 功能。

CRC

概述

CRC 计算单元可以用来计算生产一个 8 位或 16 位或 32 位的 CRC 值，可编程 CRC 的初值和多项式。其输入数据可以设定为按字节反转或者按半字反转或者按字执行反转或者不反转（默认值），输出结果也可以设置为位反转或者不反转（默认值）输出。

CRC 计算单元支持 DMA，在程序运行中可以实现不占用 CPU 的资源。

PRELIMINARY

中断系统

概述

本芯片基于 ARM Cortex-star 的嵌套向量中断控制器 NVIC，使用了 39 个可屏蔽中断和 1 个不可屏蔽中断（NMI），8 级优先级可配。对于除复位外的异步处理，CPU 会在异常触发后继续执行当前指令，在当前指令执行完成后再进入异常处理程序。

表格 9 中断向量表

Exception Number	IRQ Number	Exception Type	Priority	Vector Address	Activation
1	-15	Reset	-3	0x0000 0004	Async
2	-14	NMI	-2	0x0000 0008	Async
3	-13	HardFault	-1	0x0000 000C	Sync
4	-12	MemManage	Configurable	0x0000 0010	Sync
5	-11	BusFault	Configurable	0x0000 0014	Sync
6	-10	UsageFault	Configurable	0x0000 0018	Sync
7~ 10	-9 ~ -6	Reserved	-	-	-
11	-5	SVCall	Configurable	0x0000 002C	Sync
12 ~ 13	-4 ~ -3	Reserved	-	-	-
14	-2	PendSV	Configurable	0x0000 0038	Async
15	-1	SysTick	Configurable	0x0000 003C	Async
16	0	-	Configurable	0x0000 0040	Async
17	1	VD	Configurable	0x0000 0044	Async
18	2	LFDET	Configurable	0x0000 0048	Async
19	3	FLASH Controller	Configurable	0x0000 004C	Async
20	4	UART_0	Configurable	0x0000 0050	Async
21	5	UART_1	Configurable	0x0000 0054	Async
22	6	UART_2	Configurable	0x0000 0058	Async
23	7	UART_3	Configurable	0x0000 005C	Async
24	8	ADC0	Configurable	0x0000 0060	Async
25	9	ADC1	Configurable	0x0000 0064	Async
26	10	ADC2	Configurable	0x0000 0068	Async
27	11	GTIM0_BK	Configurable	0x0000 006C	Async
28	12	GTIM1_BK	Configurable	0x0000 0070	Async
29	13	GTIM0	Configurable	0x0000 0074	Async

30	14	GTIM1	Configurable	0x0000 0078	Async
31	15	ATIM0_BK	Configurable	0x0000 007C	Async
32	16	ATIM1_BK	Configurable	0x0000 0080	Async
33	17	ATIM0	Configurable	0x0000 0084	Async
34	18	ATIM1	Configurable	0x0000 0088	Async
35	19	FPUIXC	Configurable	0x0000 008C	Async
36	20	CMP1	Configurable	0x0000 0090	Async
37	21	CMP2	Configurable	0x0000 0094	Async
38	22	CMP3	Configurable	0x0000 0098	Async
39	23	WKUP	Configurable	0x0000 009C	Async
40	24	I2C0	Configurable	0x0000 00A0	Async
41	25	I2C1	Configurable	0x0000 00A4	Async
42	26	BSTIM0	Configurable	0x0000 00A8	Async
43	27	BSTIM1	Configurable	0x0000 00AC	Async
44	28	BSTIM2	Configurable	0x0000 00B0	Async
45	29	BSTIM3	Configurable	0x0000 00B4	Async
46	30	FPU	Configurable	0x0000 00B8	Async
47	31	SPI0	Configurable	0x0000 00BC	Async
48	32	SPI1	Configurable	0x0000 00C0	Async
49	33	LPTIM	Configurable	0x0000 00C4	Async
50	34	EXTIA	Configurable	0x0000 00C8	Async
51	35	EXTIB	Configurable	0x0000 00CC	Async
52	36	EXTIC	Configurable	0x0000 00D0	Async
53	37	EXTID	Configurable	0x0000 00D4	Async
54	38	DMA	Configurable	0x0000 00D8	Async
55	39	DMA_ERR	Configurable	0x0000 00DC	Async

外部中断 EXTI

概述

本芯片 GPIO 共分为四组，且都具有外部中断功能，但同时最多产生 14 个外部中断信号。外部中断信号支持输入数字滤波功能，数字滤波可以由软件使能或禁止，默认关闭。外部中断触发源可配置为上升沿、下降沿或者双边沿触发。

PRELIMINARY

电源管理

电压检测(VD)与低压复位

本芯片设计了一个电压检测模块，内置 31 档电压点。当待检测电压低于检测点，可通过寄存器配置成是产生中断或产生系统复位。电压检测模块工作时钟源是 LSRC。

PRELIMINARY

时钟管理

概述

芯片内共有 4 个独立时钟源，4 个时钟源均可作为系统时钟：

- ◆ 外接 4~16MHz 晶振时钟
- ◆ 内置 8MHz 振荡时钟（HSRC），误差在 $\pm 1\%$ @(25°C)
- ◆ 内部 PLL，参考时钟来自 HSRC 或者 HXTAL
- ◆ 内置 32KHz 振荡时钟（LSRC），供看门狗以及上电控制逻辑使用

PRELIMINARY

时钟树

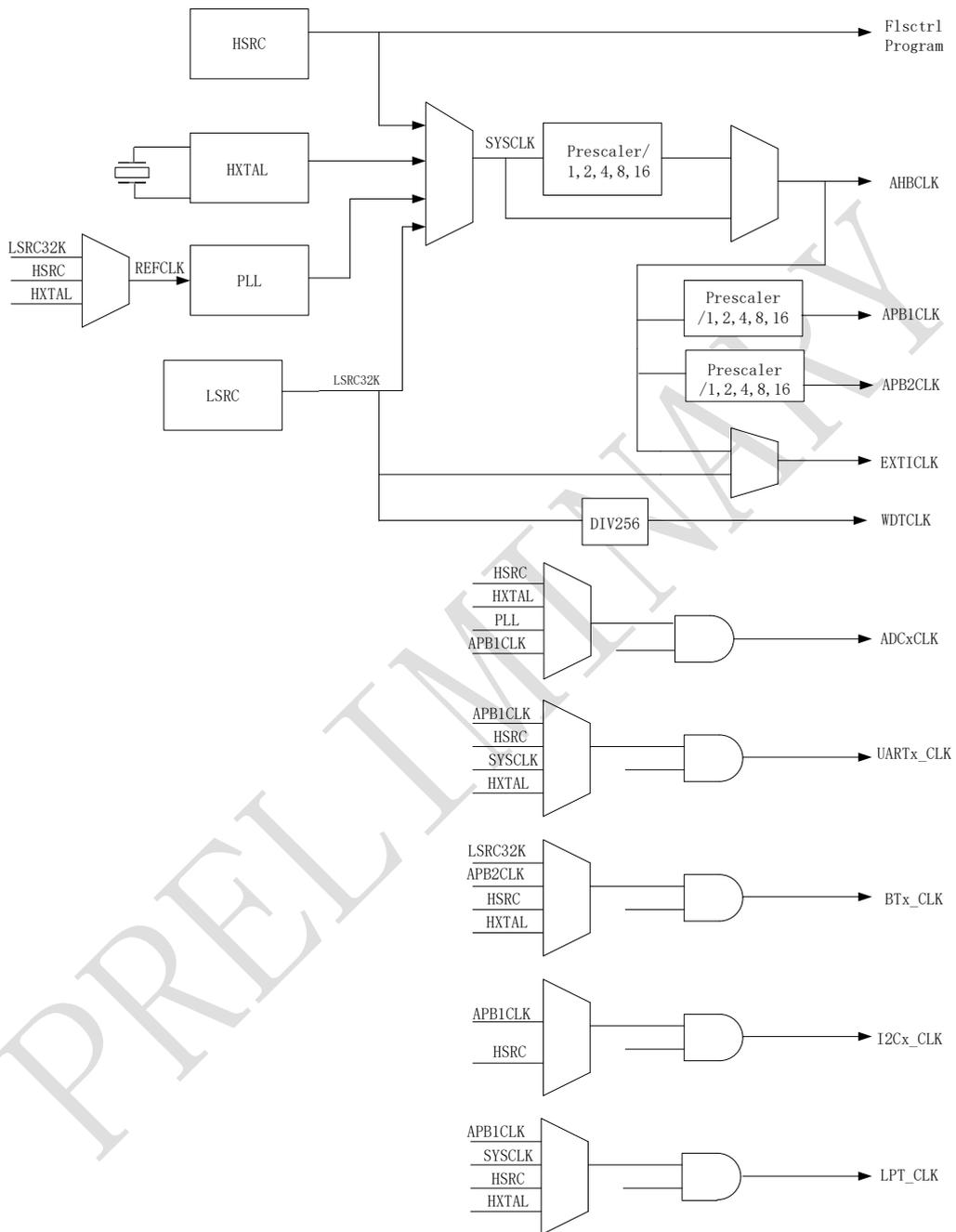


图 4 时钟树

复位管理

概述

芯片内部集成了 7 路复位源，系统复位后，可通过寄存器读出复位源标志，以此来判断是哪个复位源引起的复位。复位源有：上电复位 POR、看门狗复位、软件复位、低电压复位、管脚 NRST、复位 LOCKUP 复位、SYSRESETREQ 复位。

PRELIMINARY

看门狗 IWDT

概述

芯片内置独立看门狗模块,其时钟源来自内部的低频 RC 晶振,看门狗启动后,不能再关闭,只有上电复位 (POR) 才能复位看门狗模块,其他复位源复位后,看门狗还是维持之前的状态。

PRELIMINARY

DMA

概述

DMA 控制器有 8 个通道，每个通道专门用来管理来自于一个或多个外设对存储器访问的请求。还有一个仲裁器来协调各个通道请求的优先权。

主要特性：

- ◆ 8 个独立可配置的通道请求
- ◆ 每个通道都直接连接硬件 DMA 请求，每个通道最多可选择 8 个外设。这些功能通过软件来配置
- ◆ 多个请求间的优先权可以通过软件编程设置(共有四级：很高、高、中等和低)，优先权设置相等时由硬件决定(请求 0 优先于请求 1，依此类推)
- ◆ 支持传输宽度(字节、半字、全字)。源和目标地址必须按数据传输宽度对齐。
- ◆ 支持循环模式和单次模式
- ◆ 可编程的数据传输数目
- ◆ 支持全程中断和半程中断

高级定时器

概述

本芯片集成了两个高级定时器。高级定时器由一个 16bit 自动重载计数器和一个 16bit 的可编程预分频器组成。高级定时器适合多种用途，包含输出比较、输入信号脉冲捕获、脉宽调制、带死区插入的互补脉宽调制输出，刹车控制等。

其主要特性：

- ◆ 16bit 向上、向下、向上/向下自动装载计数器
- ◆ 16bit 可编程（可实时修改）预分频器，分频系数 1~65535
- ◆ 多达 4 个独立通道
 - 输入捕捉
 - 输出比较
 - PWM
 - 单脉冲输出
- ◆ 可编程死区的互补输出
- ◆ 使用外部信号控制和其他定时器级联
- ◆ 内置重复计数器，可实现定时器多个循环后更新状态
- ◆ 刹车输入信号可以将定时器输出置于复位状态或者一个已知的状态
- ◆ 以下事件发生时产生中断/DMA 请求
 - 计数器上/下溢出，计数器初始化（软件或触发）
 - 触发事件（计数器启动、停止、初始化或者由内部/外部触发计数）
 - 输入捕捉
 - 输出比较
 - 刹车信号输入
- ◆ 支持增量正交编码器和霍尔传感器
- ◆ 触发输入作为外部时钟

通用定时器

概述

本芯片集成了两个通用定时器。通用定时器包含一个 16bit 自动重载计数器及一个可编程预分频器。通用定时器可以支持多种应用，包括如捕捉、输出比较、PWM。

其主要特性：

- ◆ 16bit 向上、向下、双向计数自动重载计数器
- ◆ 16bit 可编程预分频器，支持实时调整计数时钟分频
- ◆ 4 个独立通道可用于输入捕捉、输出比较、PWM（边缘或中心对齐模式）、单脉冲输出
- ◆ 支持与其他定时器级联
- ◆ 支持在以下事件发生时产生中断
 - 计数器溢出，计数器初始化（软件或硬件触发）
 - 触发事件（计数器启动、停止、初始化、内外部触发）
 - 输入捕捉
 - 输出比较

低功耗定时器

概述

LPTIM 是一个 32 位定时器，可从降低功耗的最终发展中受益。由于 LPTIM 的时钟源具有多样性，因此 LPTIM 能够在所有电源模式下保持运行状态。即使没有内部时钟源，LPTIM 也能运行，鉴于这一点，可将其用作“脉冲计数器”，这种脉冲计数器在某些应用中十分有用。此外，LPTIM 还能将系统从低功耗模式唤醒，因此非常适合实现“超时功能”，在这种功能模式下系统功耗极低。

LPTIM 引入了一个灵活的时钟方案，该方案能够提供所需的功能和性能，同时还能最大程度地降低功耗。

其主要特性：

- ◆ 32 位递增计数器
- ◆ 3 位预分频器，可采用 8 种分频系数
- ◆ 可选工作时钟：LSRC，APBCLK 等
- ◆ LPTIM 输入的外部时钟源，可在使用脉冲计数器应用场景中使用
- ◆ 32 位 ARR 自动重载寄存器
- ◆ 32 位比较/捕捉寄存器
- ◆ 连续/单触发模式
- ◆ PWM 输出

PRELIMINARY

基本定时器

概述

包含 4 个基本定时器，可级联成两个 32bit 的定时器。基本定时器包含一个 16bit 自动重载计数器及一个可编程预分频器。

其主要特性：

- ◆ 16bit 向上计数自动重载计数器
- ◆ 16bit 可编程预分频器，支持实时调整计数时钟分频
- ◆ 计数器溢出时产生中断
- ◆ 支持比较中断和 PWM 输出
- ◆ 支持外部触发计数器使能
- ◆ 支持输入捕捉功能和 DMA 功能



I2C

概述

- ◆ 两路独立 I2C，具有主机和从机功能。
- ◆ 三个速度：
 - 标准模式 (0 ~ 100Kb/s)
 - 快速模式 ($\leq 400\text{Kb/s}$)
 - 高速模式 ($\leq 1\text{Mb/s}$)
- ◆ 7-bit 或者 10-bit 寻址

PRELIMINARY

UART

概述

UART 串行通信模块特点如下:

- ◆ 全双工异步通信
- ◆ 4 路独立通道
- ◆ 可配置的波特率发生器
- ◆ 多个中断标志, 包括数据接收, 数据发送, 传输结束标志等
- ◆ 可编程数据长度, 支持 7、8、9 位
- ◆ 可编程的停止位, 支持 1 个或 2 个停止位
- ◆ 支持 DMA 传输功能
- ◆ 错误标志提示

PRELIMINARY



SPI

概述

串行外部设备接口（SPI）是一种高速串行通信接口，允许 MCU 与外围设备（包括其它 MCU）进行全双工，同步串行通讯。

其特点：

- ◆ 全双工 3 或 4 线串行同步传输
- ◆ 主从机操作
- ◆ 8 种可编程时钟频率
- ◆ 极性相位编程的串行时钟
- ◆ 写入冲突标准
- ◆ 可选择 LSB 或 MSB 传输
- ◆ 支持 DMA

PRELIMINARY

GPIO

概述

I/O 端口的的主要功能特性:

- ◆ 所有 GPIO 数字输入有施密特特性
- ◆ 所有 GPIO 可配置为上拉输入、下拉输入、浮空输入、开漏输出、推挽输出
- ◆ 所有 GPIO 都具有外部中断功能

PRELIMINARY

ADC

概述

本芯片内置 3 个 12bit SAR-ADC，其主要特点为：

- ◆ 输入信号幅度 0~VDD
- ◆ 最高采样率 1Msps
- ◆ 最多 10 个输入通道
- ◆ 可配置的采样保持时间
- ◆ 支持单次转换和连续转换，支持注入通道转换
- ◆ 支持 DMA
- ◆ 支持过采样硬件平均

PRELIMINARY



运算放大器

概述

本芯片内置三个独立运算放大器，其主要特点为：

- ◆ 轨到轨电压输入范围
- ◆ 支持standalone模式、buffer模式、PGA模式（x2~x16）
- ◆ OPA输出可连接ADC

PRELIMINARY

比较器

概述

本芯片内置三个独立比较器，其主要特点为：

- ◆ 轨到轨电压输入快速比较器
- ◆ 比较器负端输入为 DAC 输出电压或者 IO 输入，比较器正端为 IO 输入
- ◆ 滤波系数可配置

PRELIMINARY

DAC

概述

本芯片内置三个独立数字/模拟转换模块，其主要特点为：

- 8 位数字输入用于给模拟比较器提供内部参考电压
- 输入数据可以设置成左对齐或右对齐

PRELIMINARY

调试接口 SWD

概述

本芯片集成了串行调试接口(SWD)。这是标准的 ARM CoreSight 调试接口，串行调试接口 (SW-DP)为 AHP-AP 模块提供 2 针(时钟+数据)接口。

表格 10 SWD 管脚分配

SW-DP	SW 端口描述	类型	分配引脚
SWDIO	串行数据输入输出	I/O	PA14
SWCLK	串行时钟口	I	PA15



128 BIT 芯片唯一标识码

概述

每一颗芯片在出厂时都会写入一个 128bit 的唯一编码（一次性写入，不能更改），用户可以通过应用程序直接读取，方便在后续方案做到追溯。

PRELIMINARY

极限参数

表格 11 极限参数表

参数	符号	值	单位
电源电压	VDD	-0.3~6.0	V
输入电压	V _{in}	-0.3~VDD+0.3	V
总灌电流	ΣI_{OL}	100	mA
总拉电流	ΣI_{OH}	-100	mA
储存温度	T _{STG}	-40~+125	°C
工作温度	T _{OPR}	-40~+105	°C

电气参数（除非特指，典型值在 25°C 下获取）

工作电压及电流

表格 12 工作电压

符号	说明	测试条件	最小值	典型值	最大值	单位
VDD	工作电压		2.9		5.5	V

表格 13 工作电流（打开所有外设，全速运行）

符号	说明	时钟源	主频(MHz)	工作电压 (V)	最小值	典型值	最大值	单位
I _{RUN}	工作电流@ (-40~85°C)	内置 RC HSRC	8	5.0		2.57		mA
				3.3		2.56		mA
		外接晶振	8	5.0		3.8		mA
				3.3		3.11		mA
				5.0		5.85		mA
				3.3		5.15		mA
		PLL	160	5.0		52.5		mA
				3.3		51.3		mA
		内置 RC LSRC	0.032	5.0		0.46		mA
				3.3		0.45		mA

IO 特性

表格 14 IO 特性

符号	说明	测试条件	最小值	典型值	最大值	单位
典型值是在环境温度为 25°C 下测得						
V _{IH}	高电平输入电压	VDD=5.0V	3.5			V
		VDD=3.3V	2			V
V _{IL}	低电平输入电压	VDD=5.0V			1.5	V
		VDD=3.3V			0.8	V
V _{OH}	输出高电平	VDD=5.0V, I _{SOURCE} =12mA	4.2			V
V _{OL}	输出低电平	VDD=5.0V, I _{SINK} =12mA			0.5	V
R _{IPU}	内置上拉电阻	VDD=5V		50		kΩ
		VDD=3.3V				
R _{IPD}	内置下拉电阻	VDD=5V		50		kΩ
		VDD=3.3V				
I _{IH}	输入高漏电流	VDD=5V, IO 浮空输入			5	uA
		VDD=3.3V, IO 浮空输入				
I _{IL}	输入低漏电流	VDD=5V, IO 浮空输入	-5			uA
		VDD=3.3V, IO 浮空输入				

上电复位及电压检测

表格 15 电压检测档位表

符号	说明	测试条件	最小值	典型值	最大值	单位
V _{PVD}	可编程电压检测	下降沿		1.8		V
				1.9		V
				2.0		V
				2.1		V
				2.2		V
				2.3		V
				2.4		V
				2.5		V
				2.6		V
				2.7		V
				2.8		V
				2.9		V
				3.0		V
				3.1		V
				3.2		V
				3.3		V
				3.4		V
	3.5		V			
	3.6		V			
	3.7		V			
	3.8		V			
	3.9		V			
	4.0		V			
	4.1		V			
	4.2		V			

符号	说明	测试条件	最小值	典型值	最大值	单位	
V _{PVD}	可编程电压检测			4.3		V	
				4.4		V	
				4.5		V	
				4.6		V	
		下降沿		4.7		V	
				4.8		V	
			上升沿	-	-	-	-
					1.9		V
					2.0		V
					2.1		V
					2.2		V
					2.3		V
					2.4		V
					2.5		V
					2.6		V
					2.7		V
					2.8		V
					2.9		V
					3.0		V
					3.1		V
	3.2		V				
	3.3		V				
	3.4		V				
	3.5		V				
	3.6		V				
	3.7		V				
	3.8		V				
	3.9		V				

符号	说明	测试条件	最小值	典型值	最大值	单位
				4.0		V
				4.1		V
				4.2		V
				4.3		V
				4.4		V
				4.5		V
				4.6		V
				4.7		V
V_{PVD}	可编程电压检测	上升沿		4.8		V
$V_{PVDHYST}$	PVD 迟滞电压	-		100		mV
V_{POR}	上电掉电复位电压	上升沿		2.9		V
		下降沿		2.8		V
$V_{PORHYST}$	上电复位迟滞电压	-		100		mV
t_{PORD}	上电复位延长时间	-		2		ms

时钟特性

表格 16 内部 RC 时钟特性

符号	说明	测试条件	最小值	典型值	最大值	单位
所有数据是在 VDD=5.0V (±20%) 取得						
f_{HSRC}	内部高频 RC 振荡频率	-10~50°C	7.92	8	8.08	MHz
		-40~85°C	7.92	8	8.08	
f_{LSRC}	内部低频 RC 振荡频率	-10~50°C		32		KHz
		-40~85°C		32		KHz
$t_{HSRCSTR}$	内部高频 RC 起振时间	-		100		us
$T_{LSRCSTR}$	内部低频 RC 起振时间	-		1000		us

ADC 特性

表格 17 ADC 特性

符号	说明	测试条件	最小值	典型值	最大值	单位
典型值是在 25°C 下取得						
NR	分辨率		-	12	-	Bit
V _{DD}	工作电压范围	-	2.4		5.5	V
I _{ADC}	工作电流			0.55		mA
V _{REF}	参考电压		2.4		V _{DD}	V
V _{ADIN}	模拟通道输入电压		0		V _{REF}	V
C _{ADIN}	采样保持电容			15		pF
R _{ADIN}	模拟通道输入阻抗			1		MΩ
f _{CONV}	转换速率				2	MSPS
DNL	微分非线性误差			2.5		LSB
INL	积分非线性误差			3		LSB
E _{OF}	失调误差			2		LSB
E _{GAIN}	增益误差			4		LSB

FLASH 特性

表格 18 FLASH 特性

符号	说明	测试条件	最小值	典型值	最大值	单位
CYCLES	擦写次数	25°C	100000			次
T _{RETENTION}	数据保存时间	25°C		10		年
T _{SE}	扇区擦写时间	-40~85°C		4		ms
T _{WP}	每个 WORD 烧写时间	-40~85°C		10		us
V _P	擦写时的工作电压	-		VDD		V

ESD/LATCHUP 特性

表格 19 ESD/LATCHUP 特性

符号	说明	测试条件	最小值	典型值	最大值	单位
V_{ESDHBM}	ESD @ Human Body Mode			5		KV
$I_{LATCHUP}$	Latchup Current			200		mA

PRELIMINARY

封装图纸

LQFP64 封装信息

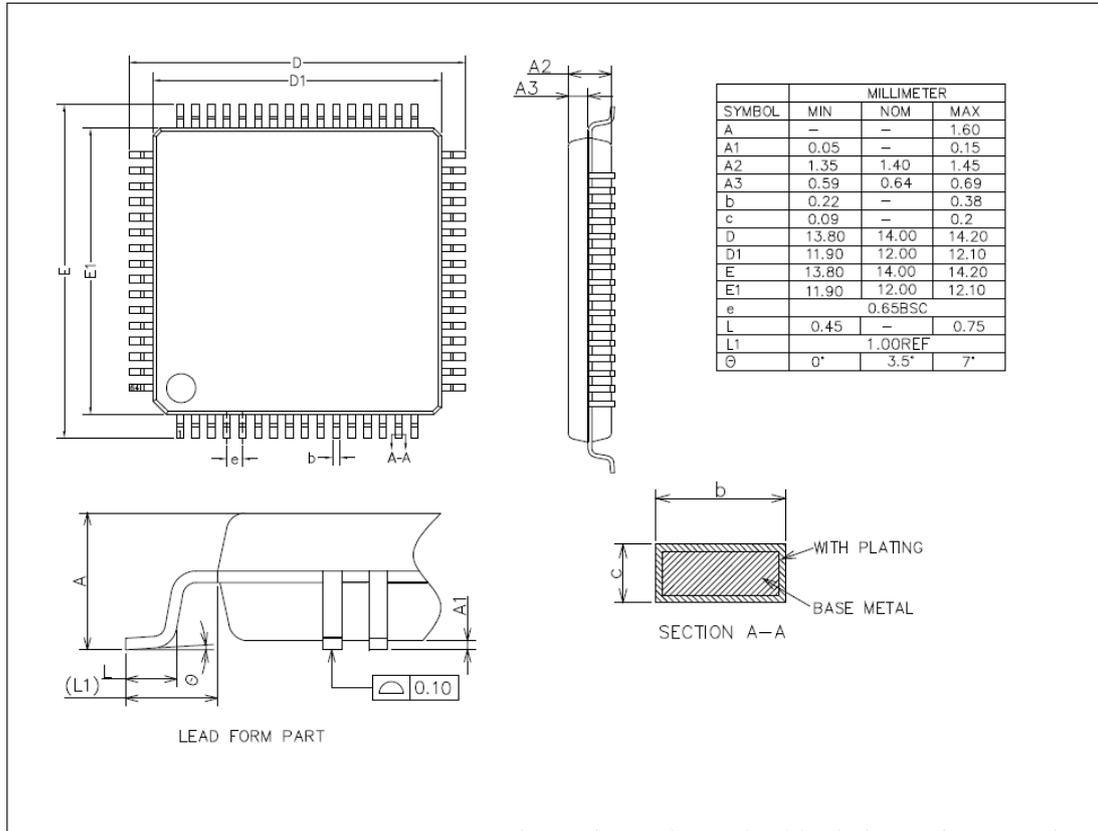


图 5 LQFP64 封装图

典型应用图

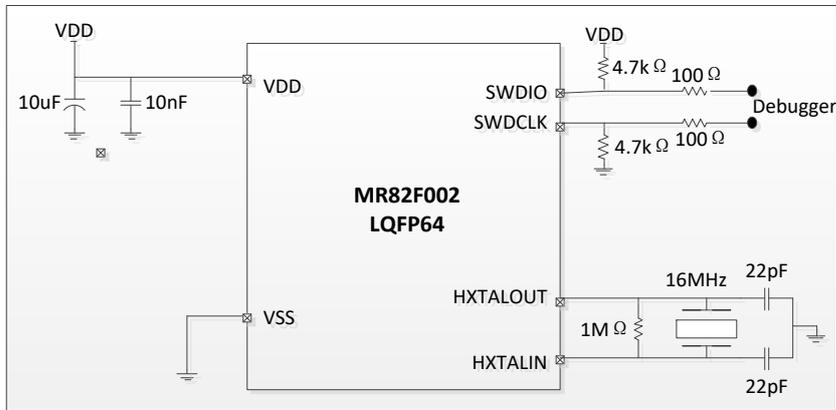


图 6 典型应用图

修改记录

表格 20 文档版本修改记录

日期	版本	内容
2022.5.25	1.0.0	初稿
2022.6.2	1.0.1	修改管脚图
2022.7.2	1.0.2	修改管脚图
2022.10.19	1.0.3	添加 CJ 型号, 修改极限参数为 105C

PRELIMINARY

免责声明

- 1、此文档中的信息可以在不通知用户时进行修改及更新
- 2、上海美仁半导体有限公司将竭尽最大的努力保证本公司产品的高质量与高稳定性。尽管如此，由于一般半导体器件的电气敏感性及易受到外部物理伤害等固有特点，本公司产品有可能在这些情况下出现故障或失效。当使用本公司产品时，使用者有责任遵从安全规则来设计一个安全及稳定的系统环境。在用户使用该产品时，请遵从本公司最新说明书上规定的操作步骤来使用该产品。
- 3、在此文档中的上海美仁半导体有限公司的产品是为一般电气应用（电脑、个人工具、办公工具、测量工具、工业机械器件、家用电器等）所设计的。本公司该产品不能及禁止应用在一些需要极高稳定性及质量的特殊设备上，以免导致人员伤亡等意外发生。产品不能应用范围包括原子能控制设备、飞机及航空器件、运输设备、交通信号设备、燃烧控制设备、医药设备以及所有安全性设备等等。使用者在以上列举的非产品应用范围内使用时造成的损失与伤害，本公司概不负责。